

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020年11月26日(26.11.2020)



(10) 国际公布号
WO 2020/232582 A1

(51) 国际专利分类号:
H04M 1/725 (2006.01) *G06F 13/38* (2006.01)

(21) 国际申请号: PCT/CN2019/087464

(22) 国际申请日: 2019年5月17日(17.05.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(71) 申请人: 华为技术有限公司 (HUAWEI TECHNOLOGIES CO., LTD.) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(72) 发明人: 刘文学 (LIU, Wenxue); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 朱志军 (ZHU, Zhijun); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 彭亢 (PENG, Kang); 中国广东省

深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 黄宽 (HUANG, Kuan); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 曾令慧 (ZENG, Linghui); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 黄观冰 (HUANG, Guanbing); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(74) 代理人: 北京弘权知识产权代理事务所 (普通合伙) (CHINABLE IP); 中国北京市朝阳区安定路35号六层35-10-2内620室, Beijing 100029 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK,

(54) Title: INTEGRATED CIRCUIT HAVING INTERFACE MULTIPLEXING FUNCTIONALITY AND PIN SWITCHING METHOD

(54) 发明名称: 一种具有接口复用功能的集成电路及管脚切换方法

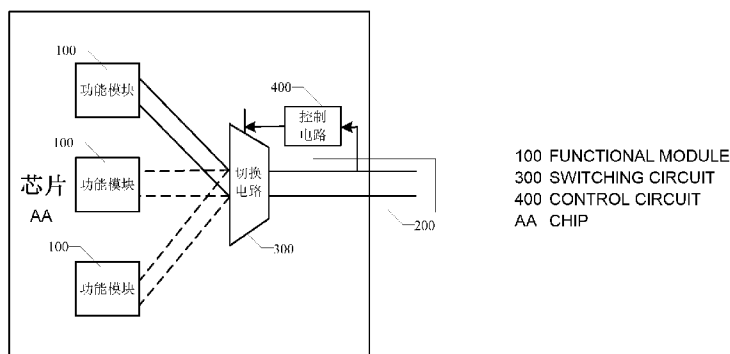


图 2

(57) Abstract: Disclosed in embodiments of the present application is an integrated circuit having interface multiplexing functionality, comprising: multiple functional modules, a first pin, a switching circuit and a control circuit, the multiple functional modules providing interface functionality by means of the first pin of the integrated circuit, so as to provide external device access to the integrated circuit; the multiple functional modules multiplex the first pin by means of the switching circuit, so as to cause the integrated circuit to communicate with external devices corresponding to each of the multiple functional modules by means of the first pin; the control circuit is used to control the switching circuit to connect a target functional module to the first pin. By means of the present solution, it is possible to cause multiple functional modules to multiplex the first pin by means of the switching circuit, and to control the switching circuit by means of the control circuit; therefore, it is not necessary for each functional module to be provided with a corresponding pin, decreasing a number of pins, which can thereby lower a chip cost and decrease chip volume.



WO 2020/232582 A1

LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 本申请实施例公开一种具有接口复用功能的集成电路, 包括: 多个功能模块、第一管脚、切换电路和控制电路, 所述多个功能模块通过所述集成电路的第一管脚提供接口功能, 以供外部设备访问所述集成电路; 所述多个功能模块通过所述切换电路复用所述第一管脚, 以使所述集成电路通过所述第一管脚与所述多个功能模块分别对应的外部设备进行通信; 所述控制电路, 用于控制所述切换电路将目标功能模块与所述第一管脚相连。通过本方案, 能够使多个功能模块通过切换电路复用第一管脚, 以及通过控制电路对切换电路进行控制, 因此无需为每个功能模块设置相应的管脚, 减少了管脚的数量, 从而能够减少芯片的成本, 以及减小芯片的体积。

一种具有接口复用功能的集成电路及管脚切换方法

技术领域

5 本申请涉及终端设备技术领域，特别是涉及一种具有接口复用功能的集成电路及管脚切换方法。

背景技术

10 为了实现芯片的多种功能，芯片内部通常集成多种功能模块。例如，参见图 1 所示的芯片的结构示意图，为了实现芯片与芯片外部设备的通信，通常在芯片内部设置通用异步收发传输器（universal asynchronous receiver/transmitter, UART）控制器和集成电路互联总线（inter-integrated circuit, I2C）控制器等，其中，UART 控制器可与芯片外部的 UART 设备通信，I2C 控制器可与芯片外部的 I2C 设备通信；另外，为了满足对芯片的调试需求，通常还在芯片内设置联合测试工作组（joint test action group, JTAG）调试接口，以便通过 JTAG 调试接口与芯片外部的 JTAG 调试设备相连接。

15 进一步的，为了能够使芯片内部的各个功能模块执行相应的功能，还需要为每个功能模块设置相应的管脚，以便各个功能模块能够通过自身相应的管脚与芯片外部的设备连接。例如，如图 1 所示，为芯片内部的 UART 控制器、I2C 控制器和 JTAG 调试接口这三个功能模块分别设置相应的管脚，各个功能模块分别通过自身相应的管脚与外部设备相连接。另外，在图 1 中，TXD/RXD 表示 UART 控制器的接口信号，SDA/SCL 表示 I2C 控制器的接口信号，TMS/TCK 表示 JTAG 调试接口的接口信号。

20 但是，发明人在本申请的研究过程中发现，由于需要为芯片内的各个功能模块设置相应的管脚，往往需要为芯片设置较多的管脚，不仅导致芯片的成本较高，还会占用芯片较大的体积，不利于芯片的小型化发展。

发明内容

25 为了解决现有技术中，由于需要为芯片内的各个功能模块设置相应的管脚，导致芯片内设置较多管脚，所引起的芯片成本高，以及芯片体积大的问题，本申请实施例公开一种具有接口复用功能的集成电路及管脚切换方法。

30 本申请实施例公开一种具有接口复用功能的集成电路，包括：多个功能模块、第一管脚、切换电路和控制电路，该多个功能模块通过该集成电路的第一管脚提供接口功能，以供外部设备访问该集成电路；该多个功能模块通过该切换电路复用该第一管脚，以使该集成电路通过该第一管脚与该多个功能模块分别对应的外部设备进行通信；该控制电路，用于控制该切换电路将目标功能模块与该第一管脚相连，该目标功能模块为该多个功能模块中的一个功能模块。

35 通过本申请实施例公开的具有接口复用功能的集成电路，能够使多个功能模块通过切换电路复用第一管脚，以及通过控制电路对切换电路进行控制，减少了管脚的数量，从而能够减少芯片的成本，以及减小芯片体积。

一种可行的设计方式中，该控制电路具体用于，根据预设切换数据生成相应的切

换信号，并将该切换信号发送至该切换电路，以使该切换电路根据该切换信号，将该目标功能模块与该第一管脚相连接；其中，该预设切换数据用于指示该切换电路的切换方式。

5 一种可行的设计方式中，该集成电路还包括：处理器；该多种功能模块包括：调试接口模块，该预设切换数据包括：调试接口切换序列；在该处理器挂死的情况下，该控制电路具体用于：根据该调试接口切换序列生成调试接口切换信号；将该调试接口切换信号发送至该切换电路，以使该切换电路根据该调试接口切换信号将该调试接口模块与该第一管脚相连接。

10 在本申请实施例中，调试接口切换序列可以预先存储在存储区域中，例如存储在非易失性存储器中，在处理器挂死之后，控制电路可以访问该存储区域，以便获取调试接口切换序列生成切换信号从而控制切换电路将第一管脚复用为调试接口，从而可以通过第一接口接收调试信号实现对处理器的调试，使处理器恢复正常。

15 在本申请实施例中，当处理器挂死时，切换电路和控制电路仍然能够执行相应的操作，而且，存储区域中存储的调试接口切换序列也不会受到处理器挂死的影响，这种情况下，即使处理器挂死，控制电路仍然能够获取调试接口切换序列，并根据该调试接口切换序列生成相应的调试接口切换信号，以便切换电路根据该调试接口切换信号，将该调试接口模块与第一管脚相连接。因此，即使处理器挂死，本申请实施例公开的集成电路仍然能够实现管脚功能的切换，并实现对处理器的调试。

20 一种可行的设计方式中，该控制电路耦合至该第一管脚，该控制电路还用于监测该第一管脚上传输的数据；在该处理器挂死的情况下，该第一管脚接收外部设备发送的该调试接口切换序列；该控制电路具体用于：在监测到该第一管脚接收的该调试接口切换序列后，根据该调试接口切换序列生成该调试接口切换信号；将该调试接口切换信号发送至该切换电路，以使该切换电路根据该调试接口切换信号将该调试接口模块与该第一管脚相连接。

25 在本申请实施例中，调试接口切换序列是外部设备发送给第一管脚的，该外部设备可以是个人计算机（personal computer, PC）工具等，在处理器挂死之后，通过外部设备发送调试接口切换序列给第一管脚，控制电路在监测到第一管脚接收到调试接口切换序列之后，生成切换信号从而控制切换电路将第一管脚复用为调试接口，从而可以通过第一接口接收调试信号实现对处理器的调试，使处理器恢复正常。

30 一种可行的设计方式中，该控制电路包括：状态机，该状态机的个数不少于该预设切换数据的种类数，一种预设切换数据对应一种切换方式；该第一管脚与该状态机相耦合；在获取该预设切换数据之后，该状态机中的目标状态机生成与该预设切换数据对应的该切换信号，其中，该目标状态机为与该预设切换数据对应的状态机。

35 一种可行的设计方式中，该控制电路包括：存储器、比较器和缓存器；该存储器与该缓存器均与该比较器相耦合，该比较器与该切换电路相耦合，并且该缓存器与该第一管脚相耦合；该存储器，用于存储预设切换数据；该缓存器，用于缓存该第一管脚接收到的数据；该比较器，用于在该缓存器中存储的数据与该存储器中存储的预设切换数据相匹配时，生成与该预设切换数据相对应的该切换信号。

一种可行的设计方式中，该切换电路包括：多路复用器；该多路复用器的输入端

与该第一管脚相耦合；在接收到该切换信号之后，该多路复用器的输出端与该目标功能模块相连接。

一种可行的设计方式中，该调试接口模块为联合测试工作组 JTAG 调试接口或串行线调试 SWD 接口。

5 一种可行的设计方式中，该多种功能模块还包括：电路互联总线 I2C 控制器、通用异步收发传输器 UART 控制器或串行外设 SPI 接口。

10 第二方面，本申请实施例公开一种管脚切换方法，该方法应用于具有接口复用功能的集成电路，该集成电路包括：多个功能模块、第一管脚、切换电路和控制电路，该多个功能模块通过该集成电路的该第一管脚提供接口功能，以供外部设备访问该集成电路，该方法包括：该多个功能模块通过该切换电路复用该第一管脚，以使该集成电路通过该第一管脚与该多个功能模块分别对应的外部设备进行通信；该控制电路，控制该切换电路将目标功能模块与该第一管脚相连，该目标功能模块为该多个功能模块中的一个功能模块。

15 一种可行的设计方式中，该控制电路控制该切换电路将目标功能模块与该第一管脚相连，包括：该控制电路根据预设切换数据生成相应的切换信号；该控制电路将该切换信号发送至该切换电路，以使该切换电路根据该切换信号，将该目标功能模块与该第一管脚相连接。

20 一种可行的设计方式中，当该集成电路还包括：处理器，该多种功能模块包括：调试接口模块，该预设切换数据包括：调试接口切换序列；该控制电路控制该切换电路将目标功能模块与该第一管脚相连，包括：在该处理器挂死的情况下，该控制电路根据该调试接口切换序列生成调试接口切换信号；该控制电路将该调试接口切换信号发送至该切换电路，以使该切换电路根据该调试接口切换信号将该调试接口模块与该第一管脚相连接。

25 一种可行的设计方式中，该控制电路耦合至该第一管脚，该方法还包括：该控制电路监测该第一管脚上传输的数据；在该处理器挂死的情况下，该第一管脚接收外部设备发送的该调试接口切换序列；

30 该控制电路控制该切换电路将目标功能模块与该第一管脚相连，包括：该控制电路在监测到该第一管脚接收的该调试接口切换序列后，根据该调试接口切换序列生成该调试接口切换信号；该控制电路将该调试接口切换信号发送至该切换电路，以使该切换电路根据该调试接口切换信号将该调试接口模块与该第一管脚相连接。

一种可行的设计方式中，该控制电路根据预设切换数据生成相应的切换信号，包括：该控制电路中的目标状态机生成与该预设切换数据对应的该切换信号，其中，该控制电路包括不少于该预设切换数据的种类数的状态机，该目标状态机为与该预设切换数据对应的状态机。

35 一种可行的设计方式中，该调试接口模块为联合测试工作组 JTAG 调试接口或串行线调试 SWD 接口。

一种可行的设计方式中，该多种功能模块还包括：电路互联总线 I2C 控制器、通用异步收发传输器 UART 控制器或串行外设 SPI 接口。

通过本申请实施例公开的具有接口复用功能的集成电路及管脚切换方法，能够使

多个功能模块通过切换电路复用第一管脚，以及通过控制电路对切换电路进行控制，使切换电路将目标功能模块与第一管脚相连接。这种情况下，则无需为每个功能模块设置相应的管脚，因此，与现有技术相比，减少了管脚的数量，从而能够减少芯片的成本。并且，由于管脚数量减少，管脚占用的体积减小，相应的，芯片的体积也随之减小。因此，通过本申请实施例公开的具有接口复用功能的集成电路，解决了现有技术中，由于芯片内管脚数量较多，所导致的芯片成本高，以及芯片体积大的问题。

附图说明

为了更清楚地说明本申请的技术方案，下面将对实施例中所需要使用的附图作简单地介绍，显而易见地，对于本领域普通技术人员而言，在不付出创造性劳动性的前提下，还可以根据这些附图获得其他的附图。

图 1 为现有技术公开的一种芯片的结构示意图；

图 2 为本申请实施例公开的一种具有接口复用功能的集成电路的结构示意图；

图 3 为本申请实施例公开的一种具有接口复用功能的集成电路中，通过预设数据序列进行切换的动作示意图；

图 4 为本申请实施例公开的具有接口复用功能的集成电路中，一种控制电路的结构示意图；

图 5 为本申请实施例公开的具有接口复用功能的集成电路中，另一种控制电路的结构示意图；

图 6 为本申请实施例公开的具有接口复用功能的集成电路中，另一种控制电路的结构示意图；

图 7 为本申请实施例公开的一种管脚切换方法的工作流程示意图。

具体实施方式

为了解决现有技术中，由于需要为芯片内的各个功能模块设置相应的管脚，导致芯片内设置较多管脚，所引起的芯片成本高，以及芯片体积大的问题，本申请实施例公开一种具有接口复用功能的集成电路。

在本申请的第一实施例中，公开一种具有接口复用功能的集成电路，该集成电路可作为芯片的一部分。参见图 2，该图 2 为本申请实施例提供的一种示例性的具有接口复用功能的集成电路的结构示意图，本申请实施例公开的具有接口复用功能的集成电路包括：多个功能模块 100、第一管脚 200、切换电路 300 和控制电路 400。

该多个功能模块 100 通过该集成电路的第一管脚提供接口功能，以供外部设备访问该集成电路。

其中，在本申请实施例中，多个功能模块 100、切换电路 300 和控制电路 400 均为硬件逻辑电路。当外部设备需要访问某一个功能模块时，外部设备连接该第一管脚 200，而第一管脚 200 还可以连接集成电路内该外部设备对应的功能模块，从而使外部设备与功能模块之间形成通路，便于外部设备实现对集成电路的访问。

另外，该多个功能模块 100 可为多种类型的功能模块，每一种类型的功能模块对应至少一种外部设备，而外部设备可通过该集成电路的管脚，访问集成电路内部的该多个功能模块，实现外部设备对集成电路的访问。

例如，当需要对中央处理器（central processing unit，CPU）进行 JTAG 调试时，则 JTAG 调试接口这一功能模块通过第一管脚 200 提供接口功能，JTAG 调试设备这一外部设备通过第一管脚 200 与 JTAG 调试接口相连接，从而使 JTAG 调试设备能够访问该集成电路。具体的，JTAG 调试接口模块通过第一管脚接收 JTAG 调试设备发送的调试信号，实现对 CPU 的 JTAG 调试。

或者，当需要进行数据传输时，UART 控制器这一功能模块通过第一管脚 200 提供接口功能，UART 设备这一外部设备通过第一管脚 200 与 UART 控制器相连接，从而使 UART 设备能够访问该集成电路。示例性的，UART 设备包括键盘、鼠标等，具体的，键盘或鼠标等 UART 设备可通过 UART 控制器访问集成电路中的 CPU，向 CPU 输入数据，并接收 CPU 所发送的数据。

当然，集成电路内还可以设置其他类型的功能模块，本申请实施例对此不做限定。

该多个功能模块 100 通过该切换电路 300 复用该第一管脚 200，以使该集成电路通过该第一管脚与该多个功能模块分别对应的外部设备进行通信。

当某一个功能模块通过该切换电路 300 复用该第一管脚 200 时，则表示该功能模块通过该切换电路 300 与该第一管脚 200 相连接，这种情况下，外部设备、第一管脚 200 和功能模块之间形成通路，便于实现功能模块与外部设备之间的通信。

在一种可选的情况中，切换电路的第一端耦合至第一管脚，切换电路的第二端耦合至目标功能模块，从而使得目标功能模块通过切换电路与第一管脚相连，从而使得第一管脚向外提供目标功能模块的接口功能；在另一种可选的情况中，切换电路的第一端耦合至第一管脚，切换电路的多个第二端分别耦合至多个功能模块，但是只有与目标功能模块耦合的第二端与第一端是接通的，其他第二端与第一端之间的通路是断开的。

该控制电路 400，用于控制该切换电路 300 将目标功能模块与该第一管脚 200 相连，该目标功能模块为该多个功能模块 200 中的一个功能模块。

其中，该控制电路 400 的第一端通常耦合至该第一管脚 200，而第二端耦合至该切换电路 300，当需要切换第一管脚的管脚功能时，该控制电路 400 再对该切换电路 300 进行控制。

通过本申请实施例公开的具有接口复用功能的集成电路，能够使多个功能模块通过切换电路复用第一管脚，以及通过控制电路对切换电路进行控制，使切换电路将目标功能模块与第一管脚相连接。这种情况下，则无需为每个功能模块设置相应的管脚，因此，与现有技术相比，减少了管脚的数量，从而能够减少芯片的成本。并且，由于管脚数量减少，管脚占用的体积减小，相应的，芯片的体积也随之减小。因此，通过本申请实施例公开的具有接口复用功能的集成电路，解决了现有技术中，由于芯片内管脚数量较多，所导致的芯片成本高，以及芯片体积大的问题。

在一种可行的实现方式中，在本申请实施例中，该控制电路 400 具体用于，根据预设切换数据生成相应的切换信号，并将该切换信号发送至该切换电路，以使该切换电路根据该切换信号，将该目标功能模块与该第一管脚相连接。

其中，该预设切换数据用于指示该切换电路的切换方式。

在一种实施方式中，该预设切换数据预先存储在存储区域中，当芯片中的处理器

挂死时，控制电路 400 可以访问该存储区域获取预设切换数据以生成对应的切换信号。例如，控制电路读取预存在存储区域中的调试接口切换序列并生成调试接口切换信号，从而使得切换电路将第一管脚切换到调试接口功能，从而通过第一管脚接收调试设备发送的对处理器的调试信号。

5 在另外一种方式中，该预设切换数据为外部设备传输至第一管脚 200 的，该控制电路 400 在监测到该第一管脚 200 接收到该预设切换数据之后，再对切换电路 300 进行控制。

 进一步的，该集成电路还包括：处理器。该处理器可以为中央处理器 CPU 等。

 该多种功能模块包括：调试接口模块，该预设切换数据包括：调试接口切换序列；
10 在该处理器挂死的情况下，该控制电路具体用于：

 根据该调试接口切换序列生成调试接口切换信号；

 将该调试接口切换信号发送至该切换电路，以使该切换电路根据该调试接口切换信号将该调试接口模块与该第一管脚相连接。

 在该处理器挂死的情况下，往往需要对处理器进行调试，而在对处理器进行调试
15 的过程中，需要调试接口模块接收调试信号，因此需要调试接口模块通过该切换电路 300 复用该第一管脚 200，以使该调试接口模块通过该第一管脚，接收调试信号，该调试信号用于对该处理器进行调试。

 其中，在本申请实施例中，切换电路 300 和控制电路 400 均为独立于处理器的逻辑电路，当处理器挂死时，仍然能够执行自身操作。

20 在本申请实施例中，调试接口切换序列可以预先存储在存储区域中，例如存储在非易失性存储器中，在处理器挂死之后，控制电路可以访问该存储区域，以便获取调试接口切换序列生成切换信号从而控制切换电路将第一管脚复用为调试接口，从而可以通过第一接口接收调试信号实现对处理器的调试，使处理器恢复正常。

 而且，在本申请实施例中，当处理器挂死时，切换电路和控制电路仍然能够执行
25 相应的操作，而且，存储区域中存储的调试接口切换序列也不会受到处理器挂死的影响，这种情况下，即使处理器挂死，控制电路仍然能够获取调试接口切换序列，并根据该调试接口切换序列生成相应的调试接口切换信号，以便切换电路根据该调试接口切换信号，将该调试接口模块与第一管脚相连接。因此，即使处理器挂死，本申请实施例公开的集成电路仍然能够实现管脚功能的切换，并实现对处理器的调试。

30 另外，当处理器挂死时，还可以由外部设备产生调试接口切换序列。这种情况下，在本申请实施例中，该控制电路 400 耦合至该第一管脚 200，该控制电路还用于监测该第一管脚 200 上传输的数据。

 在该处理器挂死的情况下，该第一管脚 200 接收外部设备发送的该调试接口切换序列。

35 该控制电路 400 具体用于：

 在监测到该第一管脚 200 接收的该调试接口切换序列后，根据该调试接口切换序列生成该调试接口切换信号；

 将该调试接口切换信号发送至该切换电路 300，以使该切换电路 300 根据该调试接口切换信号将该调试接口模块与该第一管脚 200 相连接。

在本申请实施例中，调试接口切换序列是外部设备发送给第一管脚的，该外部设备可以是个人计算机（personal computer, PC）工具等，在处理器挂死之后，通过外部设备发送调试接口切换序列给第一管脚，控制电路在监测到第一管脚接收到调试接口切换序列之后，生成切换信号从而控制切换电路将第一管脚复用为调试接口，从而可以通过第一接口接收调试信号实现对处理器的调试，使处理器恢复正常。

本申请实施例中，由于该控制电路 400 耦合至该第一管脚 200，因此，该控制电路 400 能够监测到第一管脚 200 所接收到的数据。这种情况下，当该控制电路 400 监测到该第一管脚 200 上传输的数据为调试接口切换序列时，则生成该调试接口切换序列对应的调试接口切换信号，并将该调试接口切换信号发送至该切换电路 300。该切换电路 300 在接收到该调试接口切换信号之后，基于该调试接口切换信号，将该调试接口模块与该第一管脚相连接，从而使该调试接口模块与该第一管脚之间形成通路，以便该该调试接口模块通过该第一管脚接收芯片外部的调试设备传输的调试信号，通过该调试信号完成调试。

在本申请实施例公开的具有接口复用功能的集成电路中，该切换电路 300 和该控制电路 400 均为独立于处理器的逻辑电路，当处理器挂死时，该切换电路 300 和该控制电路 400 均能够执行自身的操作。这种情况下，可通过外部设备向第一管脚 200 发送调试接口切换序列，该控制电路 400 在监测到该第一管脚中的调试接口切换序列之后，再生成相应的调试接口切换信号，并将该调试接口切换信号传输至切换电路，切换电路再接收到该调试接口切换信号之后，再将该调试接口模块与该第一管脚相连接。

也就是说，即使处理器挂死，本申请实施例公开的具有接口复用功能的集成电路也能够对第一管脚复用的功能进行切换，以及完成对处理器的调试。

为了明确本申请实施例中，控制电路根据预设切换数据生成相应的切换信号的技术特征，以下公开一个示例。

在该示例中，设定在集成电路内设置有三个功能模块，分别为 UART 控制器、I2C 控制器和 JTAG 接口模块。为了实现管脚功能的切换，可设定以下四种预设切换数据：

Seq1:0xdeadbeecdeadbeecdeadbeec;

Seq2:0xdeadbeeddeadbeeddeadbeed;

Seq3:0xdeadbeefdeadbeefdeadbeef;

Seq4:0xdeadbeeedeadbeeedeadbeeed.

其中，通过各种预设切换数据，进行切换的动作如图 3 所示。

这种情况下，如果当前管脚功能为 UART 功能，需要将管脚功能切换为 JTAG 功能（即当前切换电路与 UART 控制器相连接，需要通过切换，使切换电路与 JTAG 模块连接），芯片外部设备或芯片内处理器等可生成数据序列 Seq1，该数据序列 Seq1 即为一种预设切换数据，然后将该预设切换数据传输至第一管脚，控制电路在监测到该切换数据之后，会产生相应的切换信号，以便切换电路与 JTAG 模块相连接，实现管脚功能的切换。

如果当前管脚功能为 JTAG 功能，需要将管脚功能切换为 UART 功能（即当前切换电路与 JTAG 模块相连接，需要通过切换，使切换电路与 UART 控制器连接），芯片外部设备或芯片内处理器等可生成数据序列 Seq2，该数据序列 Seq2 即为一种预设

切换数据，然后将该预设切换数据传输至第一管脚，控制电路在监测到该预设切换数据之后，会产生相应的切换信号，以便切换电路与 UART 控制器相连接，实现管脚功能的切换。

5 如果当前管脚功能为 UART 功能，需要将管脚功能切换为 I2C 功能（即当前切换电路与 UART 控制器相连接，需要通过切换，使切换电路与 I2C 控制器连接），芯片外部设备或芯片内处理器等可生成数据序列 Seq3，该数据序列 Seq3 即为一种预设切换数据，然后将该预设切换数据传输至第一管脚，控制电路在监测到该切换数据之后，会产生相应的切换信号，以便切换电路与 I2C 控制器相连接，实现管脚功能的切换。

10 如果当前管脚功能为 I2C 功能，需要将管脚功能切换为 UART 功能（即当前切换电路与 I2C 控制器相连接，需要通过切换，使切换电路与 UART 控制器连接），芯片外部设备或芯片内处理器等可生成数据序列 Seq4，该数据序列 Seq4 即为一种预设切换数据，然后将该预设切换数据传输至第一管脚，控制电路在监测到该切换数据之后，会产生相应的切换信号，以便切换电路与 UART 控制器相连接，实现管脚功能的切换。

15 另外，如果当前管脚功能为 JTAG 功能，需要将管脚功能切换为 I2C 功能（即当前切换电路与 JTAG 模块相连接，需要通过切换，使切换电路与 I2C 控制器连接），芯片外部设备或芯片内处理器等可生成数据序列 Seq2 和 Seq3，数据序列 Seq2 和 Seq3 均为预设切换数据，然后将预设数据序列 Seq2 和 Seq3 依次传输至第一管脚，控制电路在监测到预设数据序列 Seq2 之后，会生成相应的切换信号，以便切换电路与 UART 控制器相连接，然后，控制电路在监测到预设数据序列 Seq3 之后，再次生成相应的切换信号，以便切换电路从与 UART 控制器相连接，切换至与 I2C 控制器相连接，实现管脚功能的切换。

20 如果当前管脚功能为 I2C 功能，需要将管脚功能切换为 JTAG 功能（即当前切换电路与 I2C 控制器相连接，需要通过切换，使切换电路与 JTAG 模块连接），芯片外部设备或芯片内处理器等可生成数据序列 Seq4 和 Seq1，数据序列 Seq4 和 Seq1 均为预设切换数据，然后将预设数据序列 Seq4 和 Seq1 依次传输至第一管脚，控制电路在监测到预设数据序列 Seq4 之后，会生成相应的切换信号，以便切换电路与 UART 控制器相连接，然后，控制电路在监测到预设数据序列 Seq1 之后，再次生成相应的切换信号，以便切换电路从与 UART 控制器相连接，切换至与 JTAG 模块相连接，实现管脚功能的切换。

30 另外，在实际应用中，还可将其他形式的数据作为预设切换数据，本申请对此不做限定。

其中，所述外部设备可为电脑等终端设备，该外部设备可通过数据线与第一管脚相连接，在生成预设切换数据之后，该外部设备再通过数据线将所述预设切换数据传输至所述第一管脚，以便所述控制电路能够监测到所述第一管脚中的预设切换数据。

35 在本申请实施例中，控制电路为一种逻辑电路。进一步的，控制电路通常为串行控制电路。

另外，所述控制电路可通过通过多种形式实现。在其中一种可行的形式中，所述控制电路包括：

状态机，所述状态机的个数不少于所述预设切换数据的种类数，一种预设切换数

据对应一种切换方式。应当理解，本申请实施例中的状态机通常为硬件逻辑，可选的，状态机也可以由软件实现。

其中，所述第一管脚与所述状态机相耦合；

5 在获取所述预设切换数据之后，所述状态机中的目标状态机生成与所述预设切换数据对应的所述切换信号，其中，所述目标状态机为与所述预设切换数据对应的状态机。

在本申请实施例中，所述预设切换数据包括多种类型，其中，每一种类型的预设切换数据对应一种切换方式，例如，当所述预设切换数据为：

Seq1:0xdeadbeecdeadbeecdeadbeec;
10 Seq2:0xdeadbeeddeadbeeddeadbeed;
Seq3:0xdeadbeefdeadbeefdeadbeef;
Seq4:0xdeadbeeedeadbeeedeadbeee。

上述每一种数据对应一种切换方式时，则所述预设切换数据为四种。

15 另外，所述状态机的个数不少于所述预设切换数据的种类数，则针对每一种类型的预设切换数据，都至少存在一个状态机，能够根据该预设切换数据生成相应的切换信号。

具体的，在其中一种可行的示例中，参见图 4 所示的结构示意图，所述控制电路包括：至少 m 个第一状态机 210 和一个第二状态机 220， m 为所述预设切换数据的类型的数量，所述第一状态机 210 的一端与第一管脚相连接，另一端与所述第二状态机 20 220 相连接。另外，所述第二状态机 220 的一端与第一状态机 210 相连接，另一端与切换电路相连接。也就是说，本申请实施中，控制电路中所包括的状态机分为两种类型，分别为第一状态机和第二状态机。

每个第一状态机 210 分别用于监测其中一种类型的预设切换数据，这种情况下，所述至少 m 个第一状态机能够实现对 m 组预设切换数据的监测。

25 在本申请实施例中，可将用于对第一目标数据进行监测的第一状态机称为第一目标状态机。其中，所述第一目标数据为任意一种预设切换数据。

这种情况下，第一目标状态机中包括 n 个串联的状态节点，所述第一目标状态机为用于对第一目标数据进行监测的第一状态机， n 为所述第一目标数据中包含的字节的数量。

30 其中，所述第一目标数据中的第 r 个字节，满足所述第一目标状态机中第 r 个状态节点的状态转移需求，并且，在所述第一目标状态机中最后一个状态节点确定所述第一目标数据中最后一个字节满足状态转移需求之后，所述最后一个状态节点向所述第二状态机输出触发信号， r 为任意一个不大于 n 的正整数

35 所述第二状态机在接收到所述第一目标状态机的触发信号之后，生成所述第一目标数据对应的切换信号，并将所述切换信号传输至所述切换电路。

也就是说，第一目标数据中包含 n 个字节，而第一目标状态机中包括 n 个串联的状态节点，每一个状态节点对其相对应的字节进行监测。状态节点通常默认处于空闲状态，当向串联的各个状态节点传输数据时，其中某一个状态节点接收到满足状态转移需求的字节之后，该状态节点会发生状态转移。如果该状态节点并非第一目标状态

机中最后一个状态节点，在发生状态转移时，该状态节点会将该数据中剩余的字节向后续的状态节点传递，以便后续的状态节点继续监测剩余的字节；另外，如果该状态节点为第一目标状态机中最后一个状态节点，该状态节点确定数据中最后一个字节满足自身的状态转移需求之后，会向第二状态机输出触发信号，以便所述第二状态机基于所述触发信号生成相应的切换信号。

或者，在进行监测的过程中，如果第一状态机中某一个状态节点监测到数据中相应的字节不满足自身的状态转移需求时，该状态节点仍然处于空闲状态，并且，不再将数据中剩余的字节向后续的状态节点传递，也就是说，第一状态机结束对该数据的监测。这种情况下，所述第一状态机并非所述数据对应的第一目标状态机。

例如，设定第一管脚接收到的某一个数据为“abc”，包含3个字节，当第一状态节点中的第一个状态节点接收到该数据之后，监测字节“a”是否满足自身的状态转移需求，若不满足，则第一个状态节点不发生状态转移，该第一状态机结束对该数据的监测，若满足，则第一状态节点发生状态转移，并将剩余的节点“bc”传递到第二个状态节点；第二个状态节点获取剩余的节点“bc”之后，监测字节“b”是否满足自身的状态转移需求，若不满足，则第二个状态节点不发生状态转移，该第一状态机结束对该数据的监测，若满足，则第二状态节点发生状态转移，并将剩余的节点“c”传递到第三个状态节点；第三个状态节点获取剩余的节点“c”之后，监测字节“c”是否满足自身的状态转移需求，若不满足，则第三个状态节点不发生状态转移，该第一状态机结束对该数据的监测，若满足，则第三个状态节点发生状态转移，而且，由于第三个状态节点为第一状态机中最后一个状态节点，所述第三个状态节点会向第二状态机输出触发信号，以便所述第二状态机根据该数据生成相应的切换信号，并且，这种情况下，可确定该第一状态机为该数据对应的第一目标状态机。

另外，所述第二状态机在接收到所述第一目标状态机的触发信号之后，生成所述第一目标数据对应的切换信号，该切换信号传输至切换电路之后，切换电路能够根据该切换信号完成相应的管脚功能的切换。

在另一种可行的形式中，参见图5所示的结构示意图，所述控制电路包括：至少m个第三状态机230和一个线与逻辑器件240，m为所述数据序列的类型的数量，所述第三状态机230的一端与第一管脚相连接，另一端与所述线与逻辑器件240相连接。也就是说，本申请实施中，控制电路中所包括的状态机为第三状态机。

另外，所述线与逻辑器件240的一端与第三状态机230相连接，另一端与切换电路相连接。其中，所述线与逻辑器件240可以为集电极开路门或三态门等，本申请实施例对此不做限定。

每个第三状态机230分别用于监测其中一种类型的预设切换数据，这种情况下，所述至少m个第三状态机230能够实现对m组预设切换数据的监测。

在本申请实施例中，可将用于对第三目标数据进行监测的第三状态机称为第三目标状态机。其中，所述第三目标数据为任意一个预设切换数据。

这种情况下，第三目标状态机中包括s个串联的状态节点，所述第三目标状态机为用于对第三目标数据进行监测的第三状态机，s为所述第三目标数据中包含的字节的数量。

其中，所述第三目标数据中的第 t 个字节，满足所述第三目标状态机中第 t 个状态节点的状态转移需求，并且，在所述第三目标状态机中最后一个状态节点确定所述第三目标数据中最后一个字节满足状态状态转移需求之后，向所述线与逻辑器件输出所述第三目标数据对应的切换信号， t 为任意一个不大于 s 的正整数。

5 所述线与逻辑器件在接收到所述切换信号之后，向所述切换电路输出所述切换信号。

也就是说，第三目标数据中包含 s 个字节，而第三目标状态机中包括 s 个串联的状态节点，每一个状态节点对其相对应的字节进行监测。各个状态节点通常默认处于空闲状态，当向串联的各个状态节点传输数据时，其中某一个状态节点接收到满足状态转移需求的字节之后，该状态节点会发生状态转移。如果该状态节点并非第三目标状态机中最后一个状态节点，在发生状态转移时，该状态节点会将该数据中剩余的字节向后续的状态节点传递，以便后续的状态节点继续监测剩余的节点；另外，如果该状态节点为第三目标状态机中最后一个状态节点，该状态节点确定所述数据中最后一个字节满足自身的状态转移需求之后，会向线与逻辑器件输出所述第三目标数据对应的切换信号，以使所述线与逻辑器件获取到所述切换信号。

10 或者，在进行监测的过程中，如果第三状态机中某一个状态节点监测到数据中相应的字节不满足自身的状态转移需求时，该状态节点仍然处于空闲状态，并且，不再将数据中剩余的字节向后续的状态节点传递，也就是说，第三状态机结束对该数据的监测。这种情况下，所述第三状态机并非所述数据序列对应的第三目标状态机。

20 例如，设定某一个数据序列为“def”，包含 3 个字节，当第三状态节点中的第一个状态节点接收到该数据之后，监测字节“d”是否满足自身的状态转移需求，若不满足，则第一个状态节点不发生状态转移，该第三状态机结束对该数据的监测，若满足，则第一状态节点发生状态转移，并将剩余的节点“ef”传递到第三状态机中的第二个状态节点；第二个状态节点获取剩余的节点“ef”之后，监测字节“e”是否满足自身的状态转移需求，若不满足，则第二个状态节点不发生状态转移，该第三状态机结束对该数据的监测，若满足，则第二个状态节点发生状态转移，并将剩余的节点“f”传递到第三状态机中的第三个状态节点；第三个状态节点获取剩余的节点“f”之后，监测字节“f”是否满足自身的状态转移需求，若不满足，则第三个状态节点不发生状态转移，该第一状态机结束对该数据的监测，若满足，则第三个状态节点发生状态转移，而且，由于第三个状态节点为第三状态机中最后一个状态节点，所述第三个状态节点会向线与逻辑器件输出相应的切换信号，并且，这种情况下，可确定该第三状态机为该数据对应的第三目标状态机。

30 另外，所述线与逻辑器件在接收到所述第三目标状态机的切换信号之后，将该切换信号传输至切换电路，切换电路再根据该切换信号完成相应的管脚功能的切换。

35 或者，在另一种可行的形式中，参见图 6 所示的结构示意图，所述控制电路包括：存储器 250、比较器 260 和缓存器 270。

其中，所述存储器 250 与所述缓存器 270 均与所述比较器 260 相耦合，所述比较器 260 与所述切换电路相耦合，所述缓存器 270 与所述第一管脚相耦合；

所述存储器 250 用于存储预设切换数据；

所述缓存器 270 用于缓存所述第一管脚接收到的数据；

所述比较器 260 用于在所述缓存器中存储的数据与所述存储器中存储的预设切换数据相匹配时，生成与所述预设切换数据相对应的所述切换信号。

在本申请实施例中，控制电路包括存储器 250、比较器 260 和缓存器 270。其中，
5 缓存器 270 与第一管脚相连接。所述缓存器 270 可获取第一管脚接收到的数据并缓存。
另外，在所述存储器 250 中，存储预先设置的各种类型的切换数据。所述比较器 260
将所述缓存器 270 中缓存的数据，与所述存储器 250 中存储的切换数据进行匹配，若
二者相匹配，则表明第一管脚接收到的数据可用于本次的管脚切换，这种情况下，比
较器 260 生成相应的切换信号，并将所述切换信号传输至切换电路，以便所述切换电
10 路根据该切换信号，完成相应的管脚切换。

其中，该比较器 260 用于检测缓存器中缓存的数据与存储器中存储的切换数据是
否匹配。在本申请实施例中，可设定当缓存器中缓存的数据与存储器中存储的切换数
据相同时，这两种数据相匹配，或者，还可以设定缓存器中缓存的数据与存储器中存
储的切换数据的相似程度大于预设阈值时，这两种数据相匹配。

15 另外，在本申请实施例公开的具有接口复用功能的集成电路中，

该切换电路包括：多路复用器；

该多路复用器的输入端与该第一管脚相耦合；

在接收到该切换信号之后，该多路复用器的输出端与该目标功能模块相连接。

进一步的，在本申请实施例中，当该多路复用器通过另一端与该切换信号相对应
20 的功能模块相连接，并且该第一管脚与该功能模块对应的外部设备相连接时，该功能
模块在该外部设备的作用下，执行相应的功能操作。

例如，当该切换电路的另一端与 JTAG 模块相连接，并且第一管脚与芯片外部的
JTAG 设备相连接时，芯片内部的 JTAG 调试接口、切换电路、第一管脚与芯片外部的
JTAG 调试设备形成通路，因此 JTAG 调试设备可以对芯片的处理器进行 JTAG 调试。

25 其中，该调试接口模块为联合测试工作组 JTAG 调试接口或串行线调试(serial wire
debug, SWD) 模块，或者，还可以为其他种类的调试接口模块，本申请实施例对此
不做限定。

另外，为了满足芯片的其他功能，以及满足使用者的多样化需求，通常在芯片内
部设置多种类型的功能模块。该多种功能模块还包括：电路互联总线 I2C 控制器、通
30 用异步收发传输器 UART 控制器或串行外设(serial peripheral interface, SPI) 接口。

当然，在芯片内还可以设置其他类型的串行接口模块或芯片调试模块，进一步的，
为了使芯片具备多种功能，满足使用者的多样化需求，该芯片内还可以设置其他的功
能模块，本申请对此不做限定。

35 相应的，本申请实施例还公开一种管脚切换方法，该方法应用于具有接口复用功
能的集成电路，该集成电路包括：多个功能模块、第一管脚、切换电路和控制电路，
该多个功能模块通过该集成电路的该第一管脚提供接口功能，以供外部设备访问该集
成电路。参见图 7 所示的工作流程示意图，该方法包括以下步骤：

步骤 S11、该多个功能模块通过该切换电路复用该第一管脚，以使该集成电路通

过该第一管脚与该多个功能模块分别对应的外部设备进行通信；

步骤 S12、该控制电路控制该切换电路将目标功能模块与该第一管脚相连，该目标功能模块为该多个功能模块中的一个功能模块。

5 通过本申请实施例公开的方法，能够使多个功能模块通过切换电路复用第一管脚，以及通过控制电路对切换电路进行控制，减少了管脚的数量，从而能够减少芯片的成本，以及减小芯片体积。

进一步的，该控制电路控制该切换电路将目标功能模块与该第一管脚相连，包括：该控制电路根据预设切换数据生成相应的切换信号；

10 该控制电路将该切换信号发送至该切换电路，以使该切换电路根据该切换信号，将该目标功能模块与该第一管脚相连接。

其中，该预设切换数据用于指示该切换电路的切换方式。

另外，在本申请实施例公开的管脚切换方法中，当该集成电路还包括：处理器，该多种功能模块包括：调试接口模块，该预设切换数据包括：调试接口切换序列；该控制电路控制该切换电路将目标功能模块与该第一管脚相连，包括：

15 在该处理器挂死的情况下，该控制电路根据该调试接口切换序列生成调试接口切换信号；

该控制电路将该调试接口切换信号发送至该切换电路，以使该切换电路根据该调试接口切换信号将该调试接口模块与该第一管脚相连接。

20 在本申请实施例中，调试接口切换序列可以预先存储在存储区域中，例如存储在非易失性存储器中，在处理器挂死之后，控制电路可以访问该存储区域，以便获取调试接口切换序列生成切换信号从而控制切换电路将第一管脚复用为调试接口，从而可以通过第一接口接收调试信号实现对处理器的调试，使处理器恢复正常。

进一步的，在本申请实施例公开的管脚切换方法中，该控制电路耦合至该第一管脚，该方法还包括：

25 该控制电路监测该第一管脚上传输的数据；

在该处理器挂死的情况下，该第一管脚接收外部设备发送的该调试接口切换序列；该控制电路控制该切换电路将目标功能模块与该第一管脚相连，包括：

该控制电路在监测到该第一管脚接收的该调试接口切换序列后，根据该调试接口切换序列生成该调试接口切换信号；

30 该控制电路将该调试接口切换信号发送至该切换电路，以使该切换电路根据该调试接口切换信号将该调试接口模块与该第一管脚相连接。

在本申请实施例中，调试接口切换序列是外部设备发送给第一管脚的，该外部设备可以是个人计算机（personal computer, PC）工具等，在处理器挂死之后，通过外部设备发送调试接口切换序列给第一管脚，控制电路在监测到第一管脚接收到调试接口切换序列之后，生成切换信号从而控制切换电路将第一管脚复用为调试接口，从而可以通过第一接口接收调试信号实现对处理器的调试，使处理器恢复正常。

进一步的，该控制电路根据预设切换数据生成相应的切换信号，包括：

该控制电路中的目标状态机生成与该预设切换数据对应的该切换信号，其中，该控制电路包括不少于该预设切换数据的种类数的状态机，该目标状态机为与该预设切

换数据对应的状态机。

在一种可行的实现方式中，该调试接口模块为联合测试工作组 JTAG 调试接口或串行线调试 SWD 接口。

在一种可行的实现方式中，该多种功能模块还包括：

- 5 电路互联总线 I2C 控制器、通用异步收发传输器 UART 控制器或串行外设 SPI 接口。

10 应理解，在本申请的各种实施例中，各过程的序号的大小并不意味着执行顺序的先后，各过程的执行顺序应以其功能和内在逻辑确定，而不应对本申请实施例的实施过程构成任何限定。

本说明书的各个部分均采用递进的方式进行描述，各个实施例之间相同相似的部分互相参见即可，每个实施例重点介绍的都是与其他实施例不同之处。尤其，对于装置和系统实施例而言，由于其基本相似于方法实施例，所以描述的比较简单，相关之处参见方法实施例部分的说明即可。

15 尽管已描述了本申请的优选实施例，但本领域内的技术人员一旦得知了基本创造性概念，则可对这些实施例作出另外的变更和修改。所以，所附权利要求意欲解释为包括优选实施例以及落入本申请范围的所有变更和修改。

20 本领域的技术人员可以清楚地了解到本发明实施例中的技术可借助软件加必需的通用硬件平台的方式来实现。基于这样的理解，本发明实施例中的技术方案本质上或者说对现有技术做出贡献的部分可以以软件产品的形式体现出来，该计算机软件产品可以存储在存储介质中，如 ROM/RAM、磁碟、光盘等，包括若干指令用以使得一台计算机设备（可以是个人计算机，服务器，或者网络设备等）执行本发明各个实施例或者实施例的某些部分所述的方法。

25 本说明书中各个实施例之间相同相似的部分互相参见即可。尤其，对于……实施例而言，由于其基本相似于方法实施例，所以描述的比较简单，相关之处参见方法实施例中的说明即可。

以上所述的本发明实施方式并不构成对本发明保护范围的限定。

权 利 要 求 书

- 5 1、一种具有接口复用功能的集成电路，其特征在于，包括：多个功能模块、第一管脚、切换电路和控制电路，所述多个功能模块通过所述集成电路的所述第一管脚提供接口功能，以供外部设备访问所述集成电路；
- 所述多个功能模块通过所述切换电路复用所述第一管脚，以使所述集成电路通过所述第一管脚与所述多个功能模块分别对应的外部设备进行通信；
- 所述控制电路，用于控制所述切换电路将目标功能模块与所述第一管脚相连，所述目标功能模块为所述多个功能模块中的一个功能模块。
- 10 2、根据权利要求1所述的集成电路，其特征在于，
- 所述控制电路具体用于，根据预设切换数据生成相应的切换信号，并将所述切换信号发送至所述切换电路，以使所述切换电路根据所述切换信号，将所述目标功能模块与所述第一管脚相连接；
- 15 其中，所述预设切换数据用于指示所述切换电路的切换方式。
- 3、根据权利要求2所述的集成电路，其特征在于，所述集成电路还包括：处理器；所述多种功能模块包括：调试接口模块，所述预设切换数据包括：调试接口切换序列；
- 20 在所述处理器挂死的情况下，所述控制电路具体用于：
- 根据所述调试接口切换序列生成调试接口切换信号；
- 将所述调试接口切换信号发送至所述切换电路，以使所述切换电路根据所述调试接口切换信号将所述调试接口模块与所述第一管脚相连接。
- 25 4、根据权利要求3所述的集成电路，其特征在于，
- 所述控制电路耦合至所述第一管脚，所述控制电路还用于监测所述第一管脚上传输的数据；
- 在所述处理器挂死的情况下，所述第一管脚接收外部设备发送的所述调试接口切换序列；
- 30 所述控制电路具体用于：
- 在监测到所述第一管脚接收的所述调试接口切换序列后，根据所述调试接口切换序列生成所述调试接口切换信号；
- 将所述调试接口切换信号发送至所述切换电路，以使所述切换电路根据所述调试接口切换信号将所述调试接口模块与所述第一管脚相连接。
- 35 5、根据权利要求2至4任一项所述的集成电路，其特征在于，所述控制电路包括：状态机，所述状态机的个数不少于所述预设切换数据的种类数，一种预设切换数据对应一种切换方式；
- 所述第一管脚与所述状态机相耦合；

在获取所述预设切换数据之后，所述状态机中的目标状态机生成与所述预设切换数据对应的所述切换信号，其中，所述目标状态机为与所述预设切换数据对应的状态机。

5 6、根据权利要求 2 至 4 任一项所述的集成电路，其特征在于，所述控制电路包括：存储器、比较器和缓存器；

所述存储器与所述缓存器均与所述比较器相耦合，所述比较器与所述切换电路相耦合，并且所述缓存器与所述第一管脚相耦合；

所述存储器，用于存储预设切换数据；

10 所述缓存器，用于缓存所述第一管脚接收到的数据；

所述比较器，用于在所述缓存器中存储的数据与所述存储器中存储的预设切换数据相匹配时，生成与所述预设切换数据相对应的所述切换信号。

15 7、根据权利要求 1 至 6 任一项所述的集成电路，其特征在于，所述切换电路包括：多路复用器；

所述多路复用器的输入端与所述第一管脚相耦合；

在接收到所述切换信号之后，所述多路复用器的输出端与所述目标功能模块相连接。

20 8、根据权利要求 3 至 7 任一项所述的集成电路，其特征在于，所述调试接口模块为联合测试工作组 JTAG 调试接口或串行线调试 SWD 接口。

9、根据权利要求 1 至 8 任一项所述的集成电路，其特征在于，所述多种功能模块还包括：

25 电路互联总线 I2C 控制器、通用异步收发传输器 UART 控制器或串行外设 SPI 接口。

30 10、一种管脚切换方法，其特征在于，应用于具有接口复用功能的集成电路，所述集成电路包括：多个功能模块、第一管脚、切换电路和控制电路，所述多个功能模块通过所述集成电路的所述第一管脚提供接口功能，以供外部设备访问所述集成电路，所述方法包括：

所述多个功能模块通过所述切换电路复用所述第一管脚，以使所述集成电路通过所述第一管脚与所述多个功能模块分别对应的外部设备进行通信；

35 所述控制电路控制所述切换电路将目标功能模块与所述第一管脚相连，所述目标功能模块为所述多个功能模块中的一个功能模块。

11、根据权利要求 10 所述的管脚切换方法，其特征在于，所述控制电路控制所述切换电路将目标功能模块与所述第一管脚相连，包括：

所述控制电路根据预设切换数据生成相应的切换信号；

所述控制电路将所述切换信号发送至所述切换电路，以使所述切换电路根据所述切换信号，将所述目标功能模块与所述第一管脚相连接。

5 12、根据权利要求 11 所述的管脚切换方法，其特征在于，当所述集成电路还包括：处理器，所述多种功能模块包括：调试接口模块，所述预设切换数据包括：调试接口切换序列；所述控制电路控制所述切换电路将目标功能模块与所述第一管脚相连，包括：

在所述处理器挂死的情况下，所述控制电路根据所述调试接口切换序列生成调试接口切换信号；

10 所述控制电路将所述调试接口切换信号发送至所述切换电路，以使所述切换电路根据所述调试接口切换信号将所述调试接口模块与所述第一管脚相连接。

13、根据权利要求 12 所述的管脚切换方法，其特征在于，所述控制电路耦合至所述第一管脚，所述方法还包括：

15 所述控制电路监测所述第一管脚上传输的数据；

在所述处理器挂死的情况下，所述第一管脚接收外部设备发送的所述调试接口切换序列；

所述控制电路控制所述切换电路将目标功能模块与所述第一管脚相连，包括：

20 所述控制电路在监测到所述第一管脚接收的所述调试接口切换序列后，根据所述调试接口切换序列生成所述调试接口切换信号；

所述控制电路将所述调试接口切换信号发送至所述切换电路，以使所述切换电路根据所述调试接口切换信号将所述调试接口模块与所述第一管脚相连接。

25 14、根据权利要求 11 至 13 任一项所述的管脚切换方法，其特征在于，所述控制电路根据预设切换数据生成相应的切换信号，包括：

所述控制电路中的目标状态机生成与所述预设切换数据对应的所述切换信号，其中，所述控制电路包括不少于所述预设切换数据的种类数的状态机，所述目标状态机为与所述预设切换数据对应的状态机。

30 15、根据权利要求 12 至 14 任一项所述的管脚切换方法，其特征在于，所述调试接口模块为联合测试工作组 JTAG 调试接口或串行线调试 SWD 接口。

16、根据权利要求 10 至 15 任一项所述的管脚切换方法，其特征在于，所述多种功能模块还包括：

35 电路互联总线 I2C 控制器、通用异步收发传输器 UART 控制器或串行外设 SPI 接口。

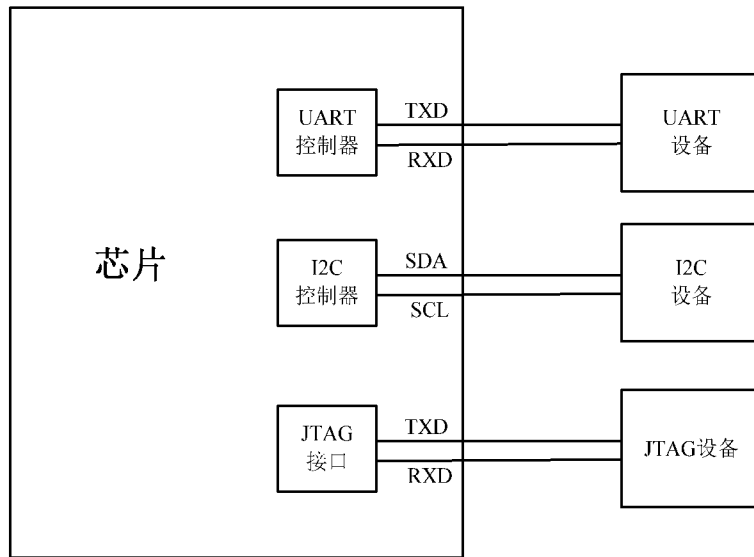


图 1

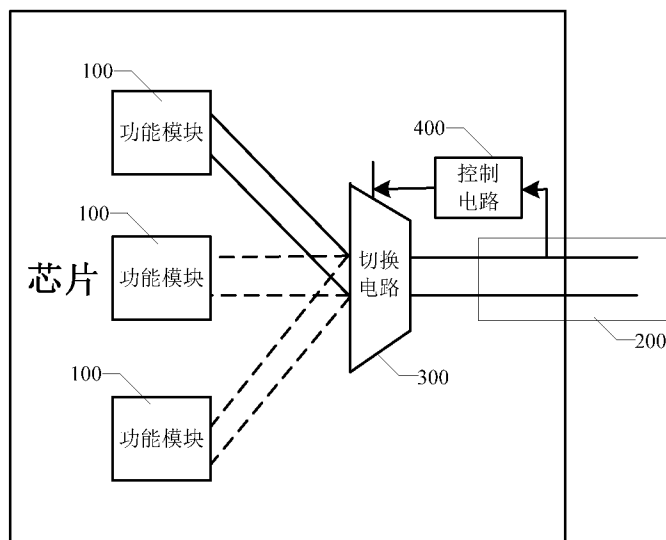


图 2

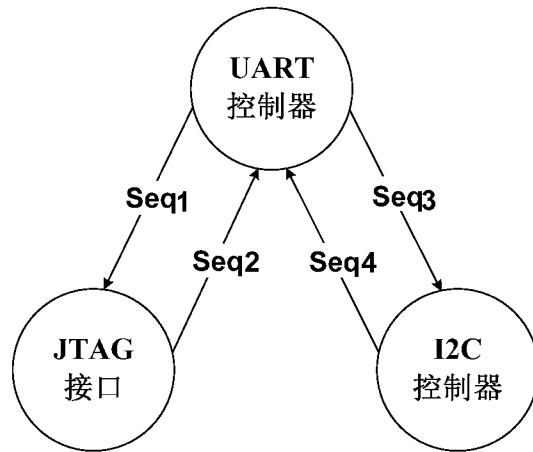


图 3

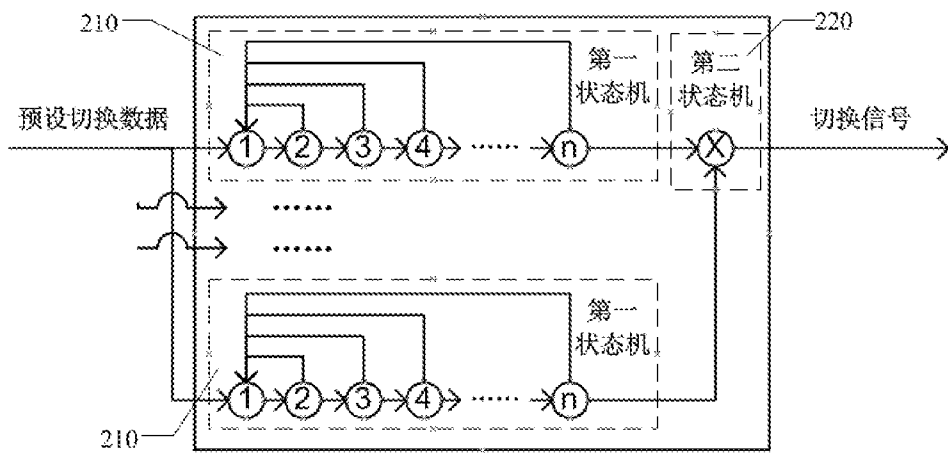


图 4

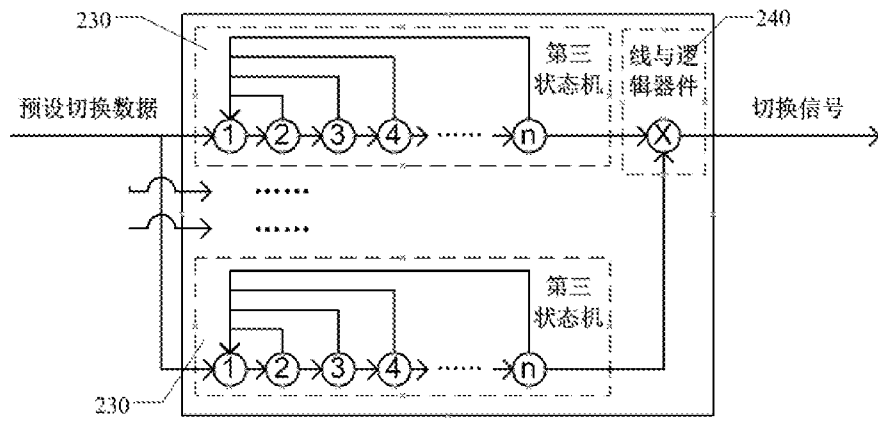


图 5

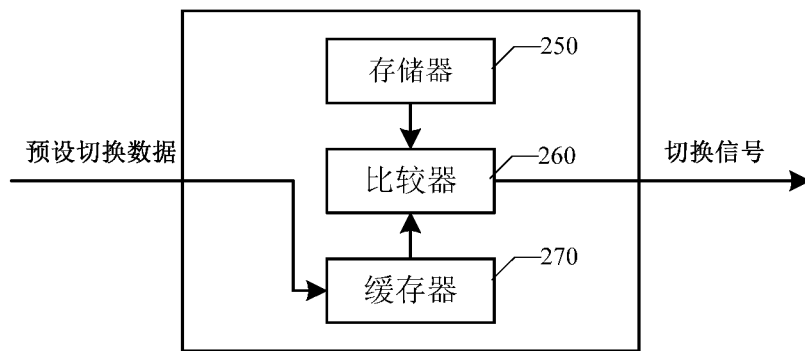


图 6

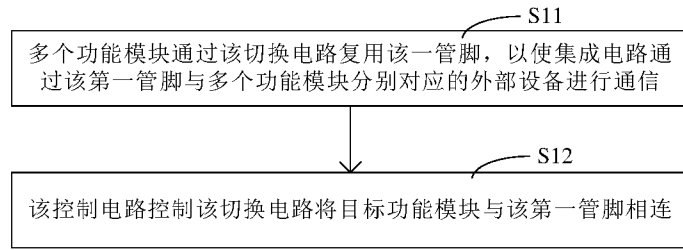


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/087464

A. CLASSIFICATION OF SUBJECT MATTER		
H04M 1/725(2006.01)i; G06F 13/38(2006.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H04M; G06F		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) WPI, EPODOC, CNPAT, CNKI, IEEE: 接口, 复用, 切换, USB, UART, JTAG, interface, multiplex, switch		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 107635069 A (GUANGDONG OPPO MOBILE TELECOMMUNICATIONS CORP., LTD.) 26 January 2018 (2018-01-26) description, paragraphs [0020]-[0051], and figures 1-2	1-16
X	CN 106201929 A (HENGBAO CO., LTD.) 07 December 2016 (2016-12-07) description, paragraphs [0025]-[0044]	1-16
X	WO 2009118582 A1 (SONY ERICSSON MOBILE COMMUNICATIONS AB et al.) 01 October 2009 (2009-10-01) description, page 2, line 10 to page 6, line 20	1-16
A	CN 105005541 A (SHANDONG CHAOYUE NUMERICAL CONTROL ELECTRONIC CO., LTD.) 28 October 2015 (2015-10-28) entire document	1-16
A	CN 102750252 A (HUIZHOU TCL MOBILE COMMUNICATION CO., LTD.) 24 October 2012 (2012-10-24) entire document	1-16
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 13 February 2020		Date of mailing of the international search report 19 February 2020
Name and mailing address of the ISA/CN China National Intellectual Property Administration No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088 China Facsimile No. (86-10)62019451		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/087464

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
CN	107635069	A	26 January 2018	None	
CN	106201929	A	07 December 2016	None	
WO	2009118582	A1	01 October 2009	JP 2011524096 A	25 August 2011
				US 2009248924 A1	01 October 2009
				EP 2255326 A1	01 December 2010
				TW 200947218 A	16 November 2009
CN	105005541	A	28 October 2015	None	
CN	102750252	A	24 October 2012	None	

国际检索报告

国际申请号

PCT/CN2019/087464

<p>A. 主题的分类</p> <p>H04M 1/725 (2006.01) i; G06F 13/38 (2006.01) i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																				
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>H04M; G06F</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>WPI, EPODOC, CNPAT, CNKI, IEEE: 接口, 复用, 切换, USB, UART, JTAG, interface, multiplex, switch</p>																				
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 107635069 A (广东欧珀移动通信有限公司) 2018年 1月 26日 (2018 - 01 - 26) 说明书第[0020]-[0051]段, 图1-2</td> <td>1-16</td> </tr> <tr> <td>X</td> <td>CN 106201929 A (恒宝股份有限公司) 2016年 12月 7日 (2016 - 12 - 07) 说明书第[0025]-[0044]段</td> <td>1-16</td> </tr> <tr> <td>X</td> <td>WO 2009118582 A1 (SONY ERICSSON MOBILE COMMUNICATIONS AB 等) 2009年 10月 1日 (2009 - 10 - 01) 说明书第2页第10行-第6页第20行</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>CN 105005541 A (山东超越数控电子有限公司) 2015年 10月 28日 (2015 - 10 - 28) 全文</td> <td>1-16</td> </tr> <tr> <td>A</td> <td>CN 102750252 A (惠州TCL移动通信有限公司) 2012年 10月 24日 (2012 - 10 - 24) 全文</td> <td>1-16</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 107635069 A (广东欧珀移动通信有限公司) 2018年 1月 26日 (2018 - 01 - 26) 说明书第[0020]-[0051]段, 图1-2	1-16	X	CN 106201929 A (恒宝股份有限公司) 2016年 12月 7日 (2016 - 12 - 07) 说明书第[0025]-[0044]段	1-16	X	WO 2009118582 A1 (SONY ERICSSON MOBILE COMMUNICATIONS AB 等) 2009年 10月 1日 (2009 - 10 - 01) 说明书第2页第10行-第6页第20行	1-16	A	CN 105005541 A (山东超越数控电子有限公司) 2015年 10月 28日 (2015 - 10 - 28) 全文	1-16	A	CN 102750252 A (惠州TCL移动通信有限公司) 2012年 10月 24日 (2012 - 10 - 24) 全文	1-16
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 107635069 A (广东欧珀移动通信有限公司) 2018年 1月 26日 (2018 - 01 - 26) 说明书第[0020]-[0051]段, 图1-2	1-16																		
X	CN 106201929 A (恒宝股份有限公司) 2016年 12月 7日 (2016 - 12 - 07) 说明书第[0025]-[0044]段	1-16																		
X	WO 2009118582 A1 (SONY ERICSSON MOBILE COMMUNICATIONS AB 等) 2009年 10月 1日 (2009 - 10 - 01) 说明书第2页第10行-第6页第20行	1-16																		
A	CN 105005541 A (山东超越数控电子有限公司) 2015年 10月 28日 (2015 - 10 - 28) 全文	1-16																		
A	CN 102750252 A (惠州TCL移动通信有限公司) 2012年 10月 24日 (2012 - 10 - 24) 全文	1-16																		
<input type="checkbox"/> 其余文件在C栏的续页中列出。		<input checked="" type="checkbox"/> 见同族专利附件。																		
<p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p>		<p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p>																		
<p>国际检索实际完成的日期</p> <p>2020年 2月 13日</p>		<p>国际检索报告邮寄日期</p> <p>2020年 2月 19日</p>																		
<p>ISA/CN的名称和邮寄地址</p> <p>中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p>		<p>授权官员</p> <p>张攀</p> <p>电话号码 86-(10)-53961577</p>																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/087464

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	107635069	A	2018年 1月 26日	无			
CN	106201929	A	2016年 12月 7日	无			
WO	2009118582	A1	2009年 10月 1日	JP	2011524096	A	2011年 8月 25日
				US	2009248924	A1	2009年 10月 1日
				EP	2255326	A1	2010年 12月 1日
				TW	200947218	A	2009年 11月 16日
CN	105005541	A	2015年 10月 28日	无			
CN	102750252	A	2012年 10月 24日	无			