



ÚRAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVEDČENIU

238812
(11) (B1)

(51) Int. Cl.⁴
G 01 R 31/26

(22) Prihlásené 30 10 81
(21) (PV 7978-81)

(40) Zverejnené 15 05 85

(45) Vydané 15 05 87

[75]

Autor vynálezu

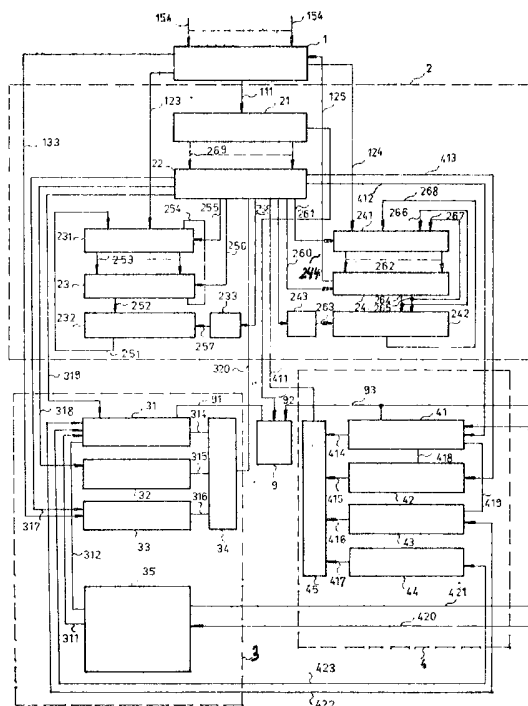
CHAMRAZ JOZEF ing., KUBO JOZEF, PIEŠTANY

(54) Zariadenie pre testovanie polovodičových prvkov

1

Vynález rieši zariadenie pre testovanie polovodičových prvkov. Podstata vynálezu je znázornená na obr. č. 1, a obr. č. 2. Kde blok (1) predstavuje riadiacu pamäť mikroprogramu, z ktorej inštrukčné slovo rozdeľené do príslušných mikrokódov prichádza na jednotku riadenia programového programu (2). Táto jednotka riadi spolu s príslušnými mikrokódmi prichádzajúcimi z inštrukčného slova pamäti mikroprogramu (1) činnosť jednotky generovania dát (3) a jednotky generovania adres (4). Jednotka riadenia programového priebehu (2) taktiež riadi výber ďalšej inštrukcie pre ďalší programový krok z pamäti mikroprogramu (1). Jednotka pomocných obvodov (5) zaisťuje nahratie testovacieho programu a kontrolné funkcie počas testovania.

2



obr. č. 1

Vynález rieši zariadenie pre testovanie polovodičových prvkov. U dosiaľ známych zariadení sa testovacie algoritmy vytvárajú vo zvláštnych generátoroch riešených na čisto obvodovom základe. Voľbu nových algoritmov je možné urobiť iba nadráťovaním nových generátorov, čo neumožňuje operatívne modifikácie testovacích algoritmov. Taktiež pomocou týchto zapojení nemožno testovať pamäti PROM a integrované obvody s nepravidelnými štruktúrami. Iné známe zariadenia sú zostavené pomocou špeciálnych obvodových prvkov emitovovo viazanej logiky, ktoré nie sú k dispozícii.

Uvedené nevýhody odstraňuje zariadenie pre testovanie polovodičových prvkov podľa vynálezu, ktorého podstatou je, že na pamäť mikroprogramu je pripojená jednotka pomocných obvodov, ktorá obsahuje okrem ovládacieho registra i blok interface magnetofónu, blok interface klávesnice a blok pripojenia funkčných kľúčov. Na vstupy ovládacieho registra je pripojený výstup bloku interface magnetofónu, výstup bloku interface klávesnice a výstup bloku pripojenia funkčných kľúčov. Na blok interface magnetofónu je pripojený magnetofón, na blok interface klávesnice je pripojená klávesnica a na blok pripojenia funkčných kľúčov sú pripojené funkčné kľúče. Na pamäť mikroprogramu sú pripojené multiplexer indexovacieho registra, obvody postupného spracovania a multiplexer programového registra, ktoré tvoria súčasť jednotky riadenia programového priebehu. Výstup programového čítača je pripojený na vstup pamäti mikroprogramu, na ktorú je tiež pripojená jednotka generovania dát. Jednotka generovania dát obsahuje hlavný dátový blok, pomocný dátový blok, maskovací register, blok komparátorov dát a pamäť testovacieho vzoru. Na jednotku generovania dát je pripojený dekodér inštrukcií, ktorý spolu s obvody postupného spracovania, indexovacím registrom so svojím multiplexerom, prvým zásobníkom, prvým ukazovateľom zásobníka, programovým čítačom so svojím multiplexerom, druhým zásobníkom a druhým ukazovateľom zásobníka tvorí jednotku riadenia programového priebehu. Na dekodér inštrukcií je pripojený hlavný blok generovania adries, blok komparátorov adries a pomocný blok generovania adries, ktoré spolu s registrom horného limitu a blokom komparátorov adries tvoria jednotku generovania adries a sú medzi sebou prepojené. Jednotka generovania adries je spojená s jednotkou generovania dát. Testovaný polovodičový prvok je pripojený k jednotke riadenia programového priebehu, k jednotke generovania dát a k jednotke generovania adries.

Výhoda zariadenia podľa vynálezu je v tom, že pre testovanie integrovaných obvodov strednej a veľkej hustoty integrácie sa využije relatívne pomalých integrovaných obvodov z domácej súčiastkovej základne,

z ktorých je skonštruovaný mikroprogramovateľný generátor pre generovanie testovacej postupnosti s ekvivalentnými vlastnosťami, aké majú špičkové zahraničné zariadenia, t. j. s rovnakým súborom inštrukcií a operačnými schopnosťami a s pracovným kmitočtom do 5 MHz.

Zariadenie pre testovanie polovodičových prvkov podľa vynálezu je príkladne znázornené na priložených výkresoch, kde obr. 1 znázorňuje základné schéma zariadenia a obr. 2 zobrazuje zapojenie jednotky pomocných obvodov a pripojenie vonkajších spolupracujúcich členov.

Na pamäť **1** mikroprogramu je vedením **154** pripojená jednotka **5** pomocných obvodov. Táto jednotka obsahuje okrem ovládacieho registra **54** i blok interface **51** magnetofónu, blok interface **52** klávesnice a blok pripojenia **53** funkčných kľúčov. Tieto bloky sú navzájom prepojené vedeniami **532** a **533**. Na vstupy **540** ovládacieho registra **54** je pripojený výstup **511** bloku interface **51** magnetofónu, výstup **521** bloku interface **52** klávesnice a výstup **531** bloku pripojenia **53** funkčných kľúčov. Na blok interface **52** klávesnice je vedením **752** pripojená klávesnica **7**. K bloku pripojenia **53** funkčných kľúčov sú vedením **853** pripojené funkčné kľúče **8**. Na pamäť **1** mikroprogramu je pripojená jednotka riadenia **2** programového priebehu tak, že vedenie **123** je pripojené na multiplexer **231** indexovacieho registra **23**, vedenie **111** na obvody **21** postupného spracovania a vedenie **124** na multiplexer **241** programového čítača **24**. Výstup **244** programového čítača **24** je pripojený na vstup **125** pamäti **1** mikroprogramu. Na túto pamäť je taktiež pripojená jednotka **3** generovania dát vedením **123**. Jednotka **3** generovania dát obsahuje hlavný dátový blok **31**, pomocný dátový blok **32**, maskovací register **33**, blok **34** komparátorov dát a pamäť **35** testovacieho vzoru, ktoré sú medzi sebou navzájom prepojené vedeniami **311** až **316**. Na jednotku **3** generovania dát je vedeniami **317** až **320** pripojený dekodér **22** inštrukcií. Tento spolu s obvody **21** postupného spracovania, indexovacím registrom **23** so svojím multiplexerom **231**, zásobníkom **232** a ukazovateľom zásobníka **233**, ako i programovým čítačom **24** so svojím multiplexerom **241**, zásobníkom **242** a ukazovateľom zásobníka **243** tvorí jednotku riadenia **2** programového priebehu, v ktorej sú navzájom prepojené vedeniami **251**, **252**, **253**, **254**, **255**, **256**, **257**, **258**, **260**, **261**, **262**, **263**, **264**, **265**, **266**, **267**, **268**, **269**. Na dekodére **22** inštrukcií jednotky riadenia **2** programového priebehu **2** je vedením **412** pripojený hlavný blok **41** generovania adries, vedením **411** pripojený blok **45** komparátov adries a vedením **413** pripojený pomocný blok **42** generovania adries, ktoré spolu s registrom **43** dolného limitu a registrom **44** horného limitu tvoria jednotku generovania adries a sú medzi se-

bou prepojené vedeniami **414**, **415**, **416**, **417**, **418**, **419**. Jednotka **4** generovania adries je spojená s jednotkou **3** generovania dát vedeniami **220**, **421**, **422**, **423**. Testovaný polovodičový prvok **9** je pripojený vedením **92** k jednotke riadenia **2** programového priebehu, vedením **91** k jednotke **3** generovania dát a k jednotke **4** generovania adries je prepojený vedením **93**. Na blok interface **51** magnetofónu **651** pripojený magnetofón **6**.

Funkcia zariadenia podľa vynálezu je nasledovná: Cez blok interface klávesnice **52** pomocou bloku pripojenia funkčných kľúčov **53** a jednotky pomocných obvodov **5** sa nahrá mikroprogram z magnetofónu **6** alebo mikropočítača prípadne manuálne z klávesnice **7** do pamäti mikroprogramu **1** pri stlačení funkčnom kľúči nahrávanie programu. Mikrokódy uložené v jednotlivých sektoroch určených pre jednotku riadenia programového priebehu **2**, jednotku generovania dát **3** a jednotku generovania adries **4** sú cez vedenia **111** vedené do obvodov postupného spracovania **21** a z týchto cez vedenia **269** do dekodéru inštrukcií **22**, ktorý riadi činnosť jednotky riadenia programového priebehu **2**, jednotky generovania dát **3** a jednotky generovania adries **4** v závislosti od funkcie navolenej na funkčných kľúčoch **8**. Po nahratí programu do pamäti mikroprogramu **1** a stlačení tlačítka **REST** sa programový čítač **24** nastaví na nulovú adresu a zariadenie je pripravené pracovať podľa predom pripraveného mikroprogramu. Po stlačení funkčného kľúča **RVN** začne programový čítač **24** krakovať po jednotlivých adresách a vykonávať činnosť určenú mikroprogramu uloženú v pamäti mikroprogramu **1**. Dekodér inštrukcií začne riadiť činnosť multiplexera programového čítača **241** cez vedenia **261** a tento cez vedenia **262** riadi činnosť programového čítača **24**. Úroveň zásobníka programového čítača **242** riadi ukazovateľ zásobníka **243** cez vedenie **263** a tento je riadený z dekodéru inštrukcií **22** tak, že pri inštrukcii skoku do programu inkrementuje a pri návratovej inštrukcii dekrementuje, z čoho vyplýva, že prvá adresa skoku do programu je uložená na najnižšej úrovni zásobníka programového čítača **242** a n-tá adresa skoku do programu na najvyššej úrovni. Ukazovateľ zásobníka programového čítača **243** je 16úrovňový. Pri inštrukcii návratu z podprogramu je činnosť programového čítača **24** nasledovná. Cez vedenie **268** je zásobník programového čítača **242** pripojený na multiplexer programového čítača **241**, ktorý povelom z dekodéru inštrukcií **22** tento prepne tak, že do programového čítača **24** sa prepíše návratová adresa uložená v zásobníku programového čítača **242** na úrovni, ktorú má ukazovateľ zásobníka programového čítača **243** a tento zároveň urobí dekrement a na zásobník nastaví novú návratovú adresu. Pri indexovacích skokoch sa do zásobníka programového čítača **242** zapisuje adresa, na

ktorej tento skok bol uložený takým spôsobom, ako i inštrukcie skoku do podprogramu. Hodnota indexu uložená v pamäti mikroprogramu **1** sa cez vedenie **123** privádza na multiplexer indexovacieho registra **231** a z neho cez vedenia **253** na indexovací register **23**. Indexovací register **23** sa skladá z 8-bitového paralelného registra a odčítačky, ktorá je jeho súčasťou a je pripojená výstupmi na multiplexer indexovacieho registra a touto väzbou je zabezpečené dekrementovanie. Indexovací register vykonáva dve operácie, a to dekrement a kontrolu svojho obsahu. Zároveň výstup indexovacieho registra **23** je pripojený cez vedenia **252** na zásobník indexovacieho registra **232**, ktorý predstavuje pamäť a hĺbku **32** slov, ktorú riadi ukazovateľ zásobníka **233** riadený z dekodéru inštrukcií **22**. Ak je obsah indexovacieho registra rovný nule posledný zapísaný údaj v zásobníku indexovacieho registra **232** sa cez vedenie **251** a multiplexer indexovacieho registra **231** zapíše cez vedenie **253** do indexovacieho registra **23**. Jednotka riadenia programového priebehu **2** riadi činnosť jednotky generovania adries **4** a jednotky generovania dát **3**, ktoré zadané spätne ovplyvňujú jej činnosť na základe výsledkov z bloku komparátorov adries **45** a bloku komparátorov dát **34**. Tieto podmieniajú vetvenie programu pri podmienkových skokoch. Jednotka generovania adries **4** pozostáva zo štyroch 16bitových paralelných registrov a pridruženej logiky. Jednotlivé časti jednotky generovania adries sú: Hlavný blok generovania adries **41**, v ktorom možno vykonávať osem operácií, a to držanie, inkrementovanie, dekrementovanie, komplementovanie, plnenie registra horného limitu **44**, plnenie pomocného bloku generovania adries **42**, externé plnenie a posuv. Hlavný blok generovania adries **41** je riadený z dekodéru inštrukcií **22** cez vedenie **412** a jeho výstupy sú cez vedenia **414** pripojené na blok komparátorov adries **45** a vedenia **418** pripojené na pomocný blok generovania adries **42**. Pomocný blok generovania adries **42** sa používa pre dočasné pamätanie adresy (adresový smerník) počas testovacích operácií. Jeho operácie sú: držanie, plnenia hlavného bloku generovania adries **41**, plnenie údajom adresa plus jedna a výmena obsahov pomocného bloku generovania adries **42** s hlavným blokom generovania adries **41**. Výstupy pomocného bloku generovania adries **42** sú pripojené cez vedenie **415** na blok komparátorov adries **45**. Na blok komparátorov adries **45** sú pripojené ostatné dva registre bloku generovania adries **4** nasledovne. Cez vedenie **416** je pripojený register dolného limitu **43**. Tento register sa používa na uchovanie najnižšej adresy práce testovacej pamäti. Ďalšou jednotkou tohoto zariadenia je jednotka generovania dát **3**. Táto jednotka má tiež štyri 16bitové paralelne registre a pridruženú

logiku. Sú to: Hlavný dátový blok **31**, ktorý dodáva testovacie slovo, ktoré sa popisuje do testovacieho prvku a používa sa na porovnanie s dátami vyčítanými z testovaného prvku.

V hlavnom dátovom bloku možno vykonávať tieto operácie: držanie, inkrementovanie, tieto operácie: držanie, inkrementovanie, dekrementovanie, komplementovanie, zavádzanie pamäte testovaného vzoru **35**, zavádzanie dát z pomocného bloku dát **32** posuv vľavo, kruhový posuv s pomocným blokom dát. Posuv je modifikovaný s riadiacimi inštrukciami. Pomocný dátový blok **32** sa používa spolu s hlavným dátovým blokom **31** na generovanie dát. V pomocnom dátovom bloku možno vykonávať tri operácie: držanie, zavádzanie hlavného dátového bloku **31** a kruhový posuv s hlavným dátovým blokom. Maskovací register **33** sa používa na meranie dĺžky slova testovaného prvku, alebo jednoducho blokuje časti slova práve testovaného prvku. Blok komparátorov dát **34** sa používa na popis dát z testovaného prvku. Tieto sa do bloku strobuja vo vybavení čase pamäťového cyklu a potom porovnávajú s potrebnými výstupmi hlavného bloku generovania dát **31** cez vedenie **314** alebo pomocného dátového bloku **32** cez vedenia **315**. Cez vedenia **316** je do bloku komparátorov dát privedená maska z maskovacieho registra **33**. Cez vedenie **320** je z bloku komparátorov dát ovládaná jednotka riadenia programového priebehu **2** pomocou dekodéru inštrukcií **22**. Výstupy hlavného bloku generovania dát **31** sú cez vedenia **91** privedené na testovaný prvok **9** ako

dáta zbernica. Jednotka generovania dát **3** obsahuje ďalej pamäť testovaného vzoru, ktorá sa používa vtedy, ak sa nejedná o algoritmickej vzor, ale priamo určené sekvencie, ktoré sú uložené v tejto pamäti. Pamäť je adresovaná z hlavného bloku generovania adres a sekvencie uložené na danej adrese sa cez hlavný blok generovania dát **31** dostávajú na testovaný prvok **9**. Toto spojenie umožňuje taktiež modifikáciu uloženej sekvencie. Ďalšia výhoda takejto skladby je tá, že namiesto pamäte testovacieho vzoru sa dá použiť referenčný prvok (napr. pri testovaní pamätí ROM), ktorý obdobne ako pamäť testovacieho vzoru je adresovaný z hlavného bloku generovania adres a data sú zapísané do hlavného dátového bloku. Konštrukcia zariadenia spočíva v tom, že využíva zároveň typové karty, ktoré slúžia ako interfejs s určitým testovaným prvkom alebo systémom. Výkonnosť tohoto systému vychádza z faktu, že tento nepotrebuje pevne hardwarovo realizované testovacie rutiny, ako iné testery pamätí, ani nevyužíva výlučne testovanie vzorom s vyrovnávacej pamäte. Zariadenie pre testovanie polovodičových prvkov je špeciálny multiprocessor, ktorý je mikroprogramovaný, využíva programovateľné testovacie rutiny, ktoré bežia nepretržite s rýchlosťou v reálnom čase. Súbor inštrukcií je navrhnutý pre účinné generovanie testovacích vzorov a systém je dostatočne rýchly. Zariadenie je zostavené v panelovej konštrukcii na doskách o rozmeroch 135 × 2 mm. Dva konektory, ktoré sú umiestnené na prednom paneli, sú opatrené vodičkami pre zosunutie typovej karty.

P R E D M E T V Y N Á L E Z U

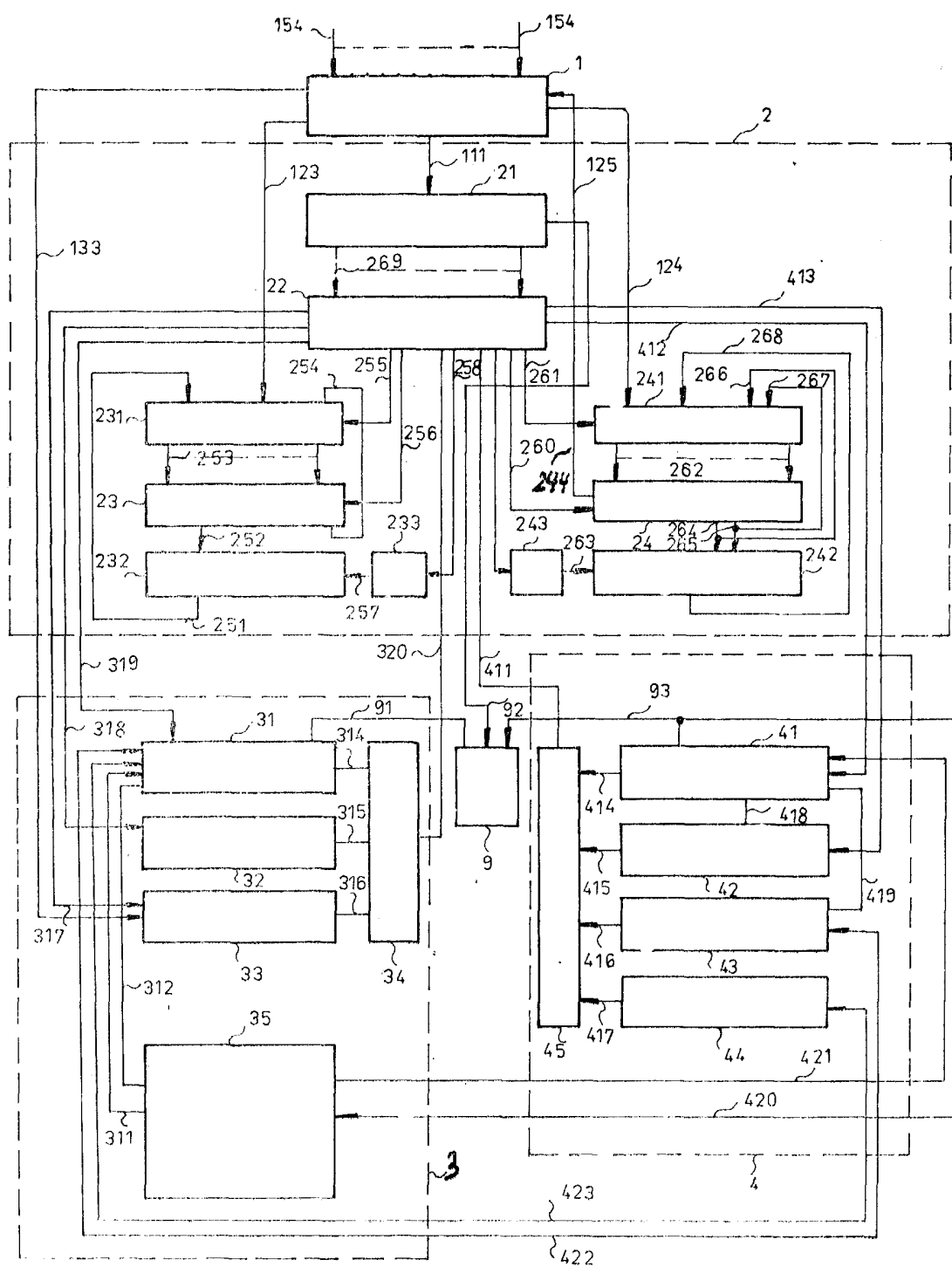
Zariadenie pre testovanie polovodičových prvkov obsahujúce pamäť mikroprogramu, jednotku riadenia programového priebehu, jednotku generovania dát, jednotku generovania adres a jednotku pomocných obvodov vyznačujúce sa tým, že na pamäť (1) mikroprogramu je vedením (154) pripojená jednotka (5) pomocných obvodov obsahujúca okrem ovládacieho registra (54) i blok interface (51) magnetofónu, blok interface (52) klávesnice a blok pripojenia (53) funkčných kľúčov, ktoré sú navzájom prepojené vedením (532, 533) a na vstupy (540) ovládacieho registra (54) je pripojený výstup (511) bloku interface (51) magnetofónu, výstup (521) bloku interface (52) klávesnice a výstup (531) bloku pripojenia (53) funkčných kľúčov, pričom na blok interface (51) magnetofónu je vedením (651) pripojený magnetofón (6), na blok interface (52) klávesnice je vedením (752) pripojená klávesnica (7) a na blok pripojenia (53) funkčných kľúčov sú vedením (853) pripojené funkčné kľúče (8), ďalej je na pamäť (1) mikroprogramu pripojená jednotka (2)

riadenia programového priebehu tak, že vedenie (123) je pripojené na multiplexer (231) indexovacieho registra (23), vedenie (111) na obvody (21) postupného spracovania a vedenie (124) na multiplexer (241) programového čítača (25), pričom jeho výstup (244) je pripojený na vstup (125) pamäti (1) mikroprogramu, na ktorú je taktiež pripojená jednotka (3) generovania dát vedením (133), ktorá obsahuje hlavný dátový blok (31), pomocný dátový blok (32), maskovací register (33), blok (34) komparátorov dát a pamäť (35) testovacieho vzoru, ktoré sú medzi sebou navzájom prepojené vedeniami (311, 312, 314, 315, 316) a na jednotku (3) generovania dát je vedeniami (317, 318, 319, 320) pripojený dekodér (22) inštrukcií, ktorý spolu s obvodmi (21) postupného spracovania, indexovacím registrom (23) so svojím multiplexerom (231), zásobníkom (232) a ukazovateľom zásobníka (233), ako i programovým čítačom (24) so svojím multiplexerom (241), zásobníkom (242) a ukazovateľom zásobníka (243) tvo-

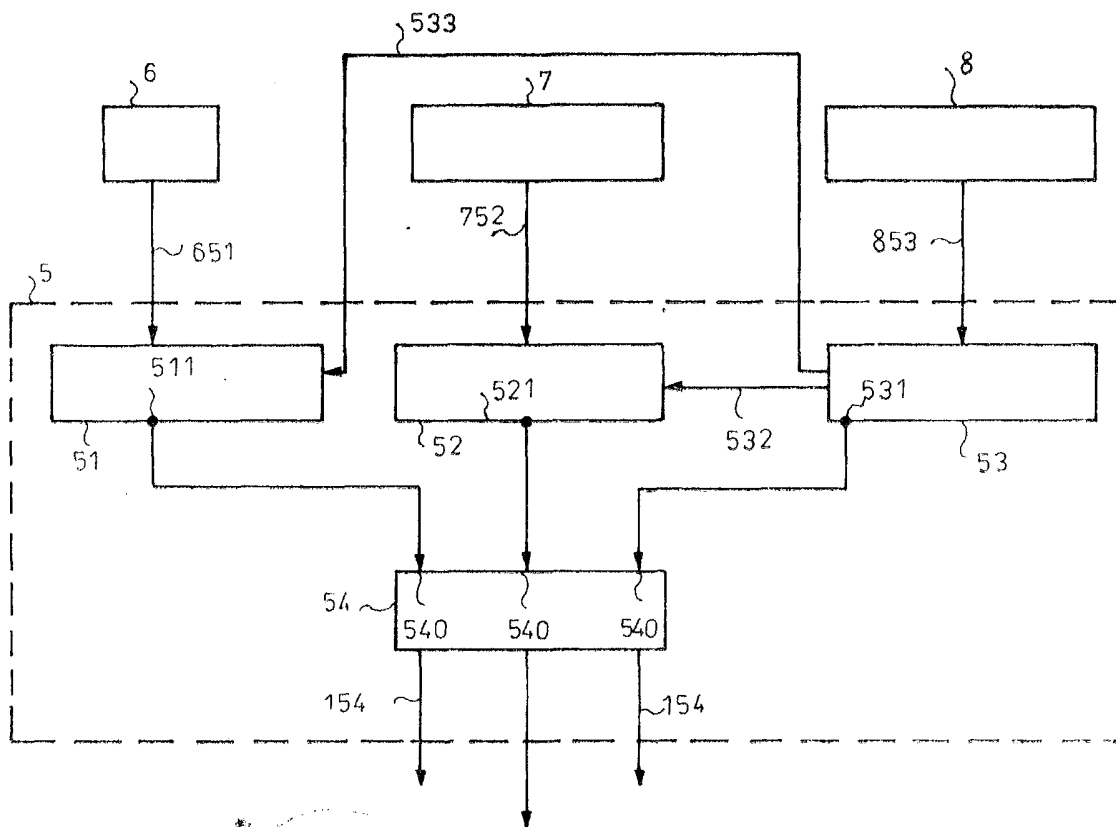
ria jednotku riadenia {2} programového priebehu, v ktorej sú navzájom prepojené vedeniami {251, 252, 253, 254, 255, 256, 257, 258, 260, 261, 262, 263, 264, 265, 266, 267, 268, 269}, pričom na dekodér {22} inštrukcií jednotky riadenia {2} programového priebehu je vedením {411} pripojený blok {45} komparátorov adries, vedením {412} pripojený hlavný blok {41} generovania adries a vedením {413} pripojený pomocný blok {42} generovania adries, ktoré spolu s registrom {44} horného limitu a registrom

{43} dolného limitu tvoria jednotku {4} generovania adries a sú medzi sebou prepojené vedeniami {414, 415, 416, 417, 418, 419}, pričom jednotka {4} generovania adries je spojená s jednotkou {3} generovania dát vedeniami {420, 421, 422, 423} a testovaný polovodičový prvok {9} je pripojený vedením {92} k jednotke riadenia {2} programového priebehu, vedením {91} k jednotke {3} generovania dát a taktiež vedením {93} k jednotke {4} generovania adries.

2 listy výkresov



Oct. 1



Obr. 2