

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年3月9日(09.03.2023)



(10) 国際公開番号

WO 2023/032002 A1

(51) 国際特許分類:

H05B 33/12 (2006.01) G09G 3/3233 (2016.01)
G09F 9/30 (2006.01) G09G 3/36 (2006.01)
G09G 3/20 (2006.01) H01L 27/32 (2006.01)
G09G 3/30 (2006.01) H01L 51/50 (2006.01)

(72) 発明者: 田中 勇司(TANAKA, Yuji).

(74) 代理人: 弁理士法人 H A R A K E N Z
O W O R L D P A T E N T & T
R A D E M A R K (HARAKENZO WORLD
PATENT & TRADEMARK); 〒5300041 大阪府
大阪市北区天神橋2丁目北2番6号 大
和南森町ビル Osaka (JP).

(21) 国際出願番号: PCT/JP2021/031744

(22) 国際出願日: 2021年8月30日(30.08.2021)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

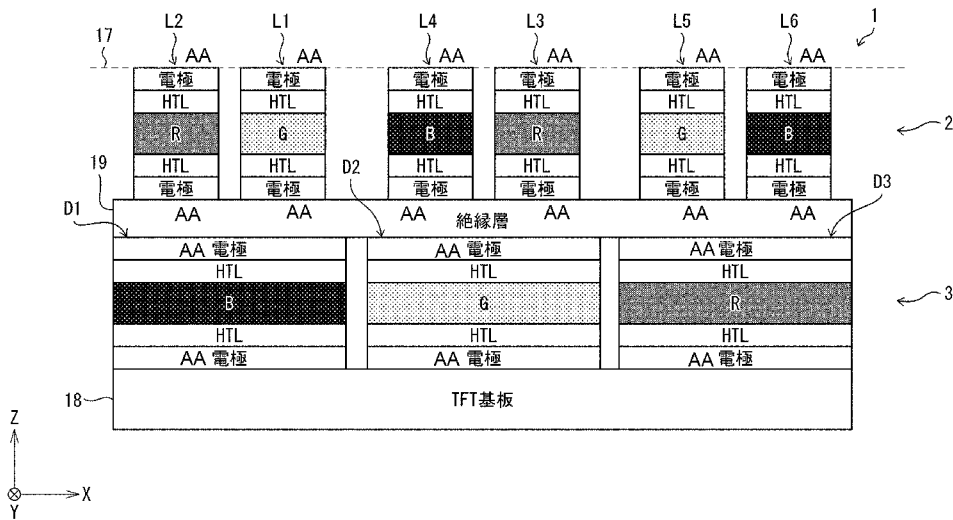
(71) 出願人: シャープディスプレイテクノロジー
株式会社(SHARP DISPLAY TECHNOLOGY
CORPORATION) [JP/JP]; 〒5190198 三重県亀
山市白木町幸川4 6 4 番 Mic (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ,
EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN,
HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) Title: DISPLAY DEVICE

(54) 発明の名称: 表示装置

図 1



18 TFT substrate
19 Insulation layer
AA Electrode

(57) **Abstract:** A display device (1) comprises a transparent light-emitting layer (2) and a display layer (3). The transparent light-emitting layer (2) has a first light-emitting pixel (L1) and a second light-emitting pixel (L2) that emit light of a first color and light of a second color, respectively. The display layer (3) has: a first display pixel (D1) disposed corresponding to the first light-emitting pixel (L1) and the second light-emitting pixel (L2) in order to emit light of a third color and; and a second display pixel (D2) adjacent to the first display pixel (D1) in order to emit light of the first color. The transparent

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告(条約第21条(3))

light-emitting layer (2) further has a third light-emitting pixel (L3) and a fourth light-emitting pixel (L4) disposed corresponding to the second display pixel (D2) in order to emit light of the second color and light of the third color.

(57) 要約：表示装置(1)は、透明発光層(2)と表示層(3)とを備え、透明発光層(2)が第1色及び第2色をそれぞれ発光する第1発光画素(L1)及び第2発光画素(L2)を有し、表示層(3)が、第3色を発光するために第1発光画素(L1)及び第2発光画素(L2)に対応して配置される第1表示画素(D1)と、第1色を発光するために第1表示画素(D1)に隣接する第2表示画素(D2)とを有し、透明発光層(2)が、第2色及び第3色をそれぞれ発光するために第2表示画素(D2)に対応して配置される第3発光画素(L3)及び第4発光画素(L4)をさらに有する。

明 細 書

発明の名称：表示装置

技術分野

[0001] 本発明は、高フレームレートと高解像度とを両立させる表示装置に関する。

背景技術

[0002] 有機EL素子を用いた表示パネルにおいて、第1発光層及び第2発光層を重ねて形成する表示装置が知られている（特許文献1）。この表示装置は、ガラス基材において、第1発光層に第1色の発光素子が形成され、第2発光層には第2色及び第3色の発光素子がそれぞれ形成された画素と、第2発光層に第1色の発光素子が形成され、第1発光層には第2色及び第3色の発光素子がそれぞれ形成された画素とを、交互に配置している。

先行技術文献

特許文献

[0003] 特許文献1：日本国特開2013-243048号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献1に記載の表示装置は、第1発光層のみ、又は第2発光層のみで3色以上を用いたフルカラー映像を表示することができる。しかしながら、第1発光層の第1色～第3色の発光素子の解像度と、第2発光層の第1色～第3色の発光素子の解像度とは同じであるので、解像度の異なる映像を表示することができない。

[0005] 本発明の一態様は、多様な解像度で映像を表示することができる表示装置を提供することを目的とする。

課題を解決するための手段

[0006] 上記課題を解決するために本願発明の一態様に係る表示装置は、視認面側に設けられた透明発光層と、前記視認面と反対側に設けられた表示層とを備

え、前記透明発光層が、互いに異なる第1色及び第2色をそれぞれ発光するために前記視認面に平行な第1方向に沿って互いに隣接する第1発光画素及び第2発光画素を有し、前記表示層が、前記第1色及び前記第2色とは異なる第3色を発光するために前記第1発光画素及び前記第2発光画素に対応して配置される第1表示画素と、前記第1色を発光するために前記第1方向に沿って前記第1表示画素に隣接する第2表示画素とを有し、前記透明発光層が、前記第2色及び前記第3色をそれぞれ発光するために前記第2表示画素に対応して配置される第3発光画素及び第4発光画素をさらに有する。

発明の効果

[0007] 本発明の一態様によれば、多様な解像度で映像を表示することができる。

図面の簡単な説明

[0008] [図1]実施形態1に係る表示装置の断面図である。

[図2]上記表示装置を視認面側からみた平面図である。

[図3]上記表示装置の要部斜視図である。

[図4]上記表示装置の画素構造を示す平面図である。

[図5]上記表示装置の他の画素構造を示す平面図である。

[図6]上記表示装置のさらに他の画素構造を示す平面図である。

[図7]上記表示装置のシステムブロック図である。

[図8]上記表示装置の動作を示すタイミングチャートである。

[図9]実施形態2に係る表示装置のシステムブロック図である。

[図10]上記表示装置の動作を示すタイミングチャートである。

[図11]実施形態3に係る表示装置のシステムブロック図である。

[図12]上記表示装置の動作を示すタイミングチャートである。

[図13]実施形態4に係る表示装置の断面図である。

[図14]実施形態5に係る表示装置の断面図である。

[図15]上記表示装置の要部斜視図である。

[図16]上記表示装置の変形例の要部斜視図である。

発明を実施するための形態

[0009] (実施形態1)

図1は実施形態1に係る表示装置1の断面図である。図2は表示装置1を視認面側からみた平面図である。図3は表示装置1の要部斜視図である。

[0010] 表示装置1は、視認面17側に設けられた透明発光層2と、視認面17と反対側に設けられた表示層3とを備える。表示層3は、TFT基板18の上に形成される。表示層3の上に絶縁層19が形成される。透明発光層2は絶縁層19の上に形成される。

[0011] 透明発光層2は、互いに異なる第1色(緑色)及び第2色(赤色)をそれぞれ発光するために視認面17に平行な第1方向(X方向)に沿って互いに隣接する第1発光画素L1及び第2発光画素L2を有する。

[0012] 表示層3は、第1色(緑色)及び第2色(赤色)とは異なる第3色(青色)を発光するために第1発光画素L1及び第2発光画素L2に対応して配置される第1表示画素D1と、第1色(緑色)を発光するためにX方向に沿って第1表示画素D1に隣接する第2表示画素D2とを有する。

[0013] 透明発光層2は、第2色(赤色)及び第3色(青色)をそれぞれ発光するために第2表示画素D2に対応して配置される第3発光画素L3及び第4発光画素L4をさらに有する。

[0014] 第1発光画素L1と第4発光画素L4とは、X方向に沿って互いに隣接する。

[0015] 表示層3は、第2色(赤色)を発光するためにX方向に沿って第2表示画素D2に隣接する第3表示画素D3をさらに有する。

[0016] 透明発光層2は、第1色(緑色)及び第3色(青色)をそれぞれ発光するために第3表示画素D3に対応して配置される第5発光画素L5及び第6発光画素L6をさらに有する。

[0017] 図2及び図3に示すように、第1表示画素D1がY方向に沿って互いに隣接して配置される。第2表示画素D2がY方向に沿って互いに隣接して配置される。第3表示画素D3がY方向に沿って互いに隣接して配置される。

[0018] 第1発光画素L1はY方向に沿って互いに隣接して配置される。第2発光

画素L 2はY方向に沿って互いに隣接して配置される。第3発光画素L 3はY方向に沿って互いに隣接して配置される。第4発光画素L 4はY方向に沿って互いに隣接して配置される。第5発光画素L 5はY方向に沿って互いに隣接して配置される。第6発光画素L 6はY方向に沿って互いに隣接して配置される。

[0019] 第1～第6発光画素L 1・L 2・L 3・L 4・L 5・L 6、及び、第1～第3表示画素D 1・D 2・D 3のそれぞれは、一对の電極と、一对の電極の間に形成された量子ドット層（エレクトロルミネッセンス発光層）と、一对の電極の一方と量子ドット層との間に形成された正孔輸送層と、一对の電極の他方と量子ドット層との間に形成された電子輸送層とを含む。

[0020] 透明発光層2は、透明であり、自発光可能な量子ドット層を含む第1～第6発光画素L 1～L 6を備える。表示層3は、透明でもよく、不透明でも構わない。また、表示層3は、また、自発光素子を備えても良いし、液晶表示素子とバックライトとを備えたパネルでも構わない。

[0021] 透明発光層2は表示装置1の視認面17側に設け、表示層3は視認面17とは逆側に設ける。透明発光層2及び表示層3は、有機又は無機のLED（Light Emitting Diode、発光ダイオード）で構成しても良い。透明発光層2及び表示層3は、QD（量子ドット）を含んでいても良い。

[0022] 透明発光層2の複数画素に対応して、表示層3の画素を設ける。この時、図2及び図3に示すように、透明発光層2の画素の色と、表示層3の画素の色とは異なる色が重なるようにする。

[0023] 図4は表示装置1の画素構造を示す平面図である。この画素構造は、透明発光層2に配置された第1発光画素L 1、第2発光画素L 2、及び表示層3に配置された第1表示画素D 1がRGBの一画素を構成する。そして、第3発光画素L 3、第4発光画素L 4、及び第2表示画素D 2が一画素を構成し、第5発光画素L 5、第6発光画素L 6、及び第3表示画素D 3が一画素を構成する。図4に示す例では、2行3列の6画素が構成される。

[0024] 図5は表示装置1の他の画素構造を示す平面図である。この他の画素構造

は、透明発光層 2 に配置された第 1 発光画素 L 1、第 2 発光画素 L 2、及び第 4 発光画素 L 4 が R G B の一画素を構成する。そして、透明発光層 2 に配置された第 3 発光画素 L 3、第 5 発光画素 L 5、及び第 6 発光画素 L 6 が一画素を構成する。図 5 に示す例では、2 行 2 列の 4 画素が構成される。

[0025] 図 6 は表示装置 1 のさらに他の画素構造を示す平面図である。このさらに他の画素構造は、表示層 3 に配置された第 1 表示画素 D 1、第 2 表示画素 D 2、及び第 3 表示画素 D 3 が R G B の一画素を構成する。図 6 に示す例では、2 行 1 列の 2 画素が構成される。

[0026] このように、図 2 に示す色の組み合わせの場合、図 4～図 6 に示す 3 通りの解像度で表示可能である。R / G / B の 3 つのサブ画素で構成される画素について、図 2 の色の組み合わせで考える。上の発光層である透明発光層 2 だけ見ると、図 5 に示すように横に 2 画素、縦に 2 画素の合計 4 画素と考えられる。また、下の表示層である表示層 3 だけ見ると、図 6 に示すように横に 1 画素、縦に 2 画素の合計 2 画素と考えられる。更に、左上の透明発光層 2 の第 1 及び第 2 発光画素 L 1・L 2 と表示層 3 の第 1 表示画素 D 1 とを 1 画素、その右の透明発光層 2 の第 3 及び第 4 発光画素 L 3・L 4 と表示層 3 の第 2 表示画素 D 2 とを 1 画素と見れば、図 4 に示すように横に 3 画素、縦に 2 画素の合計 6 画素として表示することが可能である。

[0027] 図 4～図 6 に示す画素構造の中では図 4 に示す画素構造が最も高精細な画素構造となる。

[0028] 図 7 は表示装置 1 のシステムブロック図である。図 8 は表示装置 1 の動作を示すタイミングチャートである。

[0029] 入力映像データを、例えば R（赤色成分）/ G（緑色成分）/ B（青色成分）の 3 色の成分に分解し、透明発光層 2 に配置された画素が R と G を表示する時は表示層 3 に配置された画素が B を表示し、透明発光層 2 の画素が B と R を表示する時は表示層 3 の画素が G を表示し、透明発光層 2 の画素が G と B を表示する時は表示層 3 の画素が R を表示するようにカウンタ 20 とセレクタ 21・22・23 を設けると良い。

- [0030] 具体的には、入力映像データの連続する3つの画素データの値が、(R 0、G 0、B 0)、(R 1、G 1、B 1)、(R 2、G 2、B 2)だった場合、透明発光層2は(R 0、G 0)、(B 1、R 1)、(G 2、B 2)と表示し、表示層3は、(B 0)、(G 1)、(R 2)と表示するように制御すればよい。
- [0031] なお、透明発光層2と表示層3は同じ色を表示しても光の強度や特性が異なる場合があり、透明発光層2と表示層3を重ねて表示すると色が変わるので、同じ色に見えるように透明発光層2と表示層3で異なる補正テーブルを設け、補正を行う方がよい。
- [0032] 図7に示すように、表示装置1は、入力映像データの画素データR 0を補正テーブル24を介して受け取るR端子と、入力映像データの画素データB 0を補正テーブル25を介して受け取るB端子と、入力映像データの画素データG 0を補正テーブル26を介して受け取るG端子とをそれぞれ有するセクタ21・22と、入力映像データの画素データR 1を補正テーブル29を介して受け取るR端子と、入力映像データの画素データB 1を補正テーブル27を介して受け取るB端子と、入力映像データの画素データG 1を補正テーブル28を介して受け取るG端子とを有するセクタ23と、入力映像データのカウンタ値をセクタ21・22・及び23に与えるカウンタ20と、セクタ21の出力及びセクタ22の出力に基づいて、透明発光層2に配置された第1～第6発光画素L 1～L 6を駆動する発光駆動回路13と、セクタ23の出力に基づいて、表示層3に配置された第1～第3表示画素D 1～D 3を駆動する表示駆動回路14とをさらに備える。
- [0033] このように、例えば、透明発光層2の第1発光画素L 1及び第2発光画素L 2と表示層3の第1表示画素D 1との両方を点灯することで、1層の画素を点灯する場合と比較して輝度が向上する。
- [0034] 表示装置1の正面から見て、サブ画素2個分（例えば、第1発光画素L 1と第2発光画素L 2との2個分）の領域で1画素を構成できる。従って透明発光層2の解像度の1.5倍の解像度で入力映像データを表示できる。

[0035] 下側の表示層 3 は画素数が少ないので、データ転送量が少なくフレーム時間を短縮してもよい。具体的には、実施形態 2 以降で詳述する。このため、動画は、下側の表示層 3 の画素で粗い映像として高速に書き換え可能である。そして、静止画は、上側の透明発光層 2 の画素で精細な映像としてゆっくり書き換える。

[0036] (実施形態 2)

図 9 は実施形態 2 に係る表示装置 1 A のシステムブロック図である。図 10 は表示装置 1 A の動作を示すタイミングチャートである。前述した構成要素には同様の参照符号を付し、その詳細な説明は繰り返さない。

[0037] 実施形態 1 では、図 8 に示す通り垂直同期信号の周期であるフレーム時間は、表示層 3 の画素と透明発光層 2 の画素とで同一であった。しかしながら、表示層 3 は、透明発光層 2 に比べて画素数が少ないので、同じ帯域であればフレーム時間を短縮可能である。そこで、実施形態 2 として、透明発光層 2 と表示層 3 とでフレームレートを変更する例を挙げ、図 9 にシステムブロック図、図 10 にタイミングチャートを示す。

[0038] 表示層 3 に配置された第 1 表示画素 D 1 を駆動するためのフレーム時間（表示フレーム時間）は、透明発光層 2 に配置された第 1 発光画素 L 1 を駆動するためのフレーム時間（発光フレーム時間）よりも短い。

[0039] 表示駆動回路 1 4 は、表示層 3 に配置された第 1 ～第 3 表示画素 D 1 ～D 3 を入力映像データに基づいて駆動する。発光駆動回路 1 3 は、透明発光層 2 に配置された第 1 ～第 6 発光画素 L 1 ～L 6 を入力映像データに基づいて駆動する。表示装置 1 A は、第 1 ～第 6 発光画素 L 1 ～L 6 のための入力映像データのフレーム時間（発光フレーム時間）を長くするために発光駆動回路 1 3 の前段に配置されたフレームメモリ 1 5 をさらに備える。

[0040] 図 9 と図 10 は、図 8 のフレーム時間の半分の時間で入力映像データを入力する場合について示している。例えば、元の仕様が 60 Hz 入力のパネルに、120 Hz の映像信号を入力する。そして、表示層 3 には入力映像データのフレーム時間でデータを伝送し、表示する。透明発光層 2 はそのフレー

ムレートでデータを伝送できないため、入力映像データは図9に示すようにフレームメモリ15に一旦格納され、フレーム時間を2倍に延ばして伝送する。その場合、2フレーム分の入力映像データを1フレーム時間で伝送する必要があるため、1フレーム分を間引いても良いし、2フレームの平均を求めても良い。具体的には、 n フレーム目の連続する3画素の入力映像を($R0(n)$ 、 $G0(n)$ 、 $B0(n)$)、($R1(n)$ 、 $G1(n)$ 、 $B1(n)$)、($R2(n)$ 、 $G2(n)$ 、 $B2(n)$)とすると、表示される値は、次のようになる。

[0041] (2n)フレーム目、

表示層3 : ($B0(2n)$)、($G1(2n)$)、($R2(2n)$)、

透明発光層2 : ($(R0(2n) + R0(2n+1)) / 2$ 、($G0(2n) + G0(2n+1)) / 2$)、($(B1(2n) + B1(2n+1)) / 2$ 、($R1(2n) + R1(2n+1)) / 2$)、($(G2(2n) + G2(2n+1)) / 2$ 、($B2(2n) + B2(2n+1)) / 2$)、

(2n+1)フレーム目、

表示層3 : ($B0(2n+1)$)、($G1(2n+1)$)、($R2(2n+1)$)、

透明発光層 : (2n)フレーム目と同じ、

このように、第1表示画素D1を駆動するための表示フレーム時間が、第1発光画素L1を駆動するための発光フレーム時間よりも短い。

[0042] そして、表示装置1Aは、入力映像データに基づいて第1表示画素D1を駆動する表示駆動回路14と、入力映像データに基づいて第1発光画素L1を駆動する発光駆動回路13と、入力映像データの発光フレーム時間を長くするために発光駆動回路13の前段に配置されたフレームメモリ15とをさらに備える。

[0043] 従来、2枚のパネルを重ねる場合、フレーム時間の長い方に合わせて表示を行っていたが、本実施形態によれば、短い方に合わせて表示を行うことができる。フレーム時間が短い映像は、解像度は粗いが、動画の場合は細かい

部分は判別できないので問題は無く、静止画では高い解像度が得られる。このように、実施形態2によれば、高精細と、高フレームレートを両立できる。

[0044] (実施形態3)

図11は実施形態3に係る表示装置1Bのシステムブロック図である。図12は表示装置1Bの動作を示すタイミングチャートである。前述した構成要素には同様の参照符号を付し、その詳細な説明は繰り返さない。

[0045] 表示装置1Bは、入力映像データに基づいて表示層3の第1～第3表示画素D1～D3を駆動する表示駆動回路14と、入力映像データに基づいて透明発光層2の第1～第6発光画素L1～L6を駆動する発光駆動回路13と、入力映像データのフレーム時間（表示フレーム時間）を短くするために表示駆動回路14の前段に配置されたフレームレート変換回路16及びフレームメモリ15とをさらに備える。

[0046] 実施形態2では、入力映像データのフレーム時間を半分にしていた。

[0047] 実施形態3として、フレームレート変換回路16でフレーム時間が半分の映像データを生成し、表示層3で表示する例を示す。

[0048] 図11と図12とは、図8のフレーム時間と同じ入力映像データを入力し、フレームレート変換回路16でフレーム時間が半分の映像データを生成している。フレームレート変換回路16は、同じ映像データを2回出力しても良いし、動きを予測して時間的に補間した映像データを出力しても良い。

[0049] そして、透明発光層2には入力映像データのフレーム時間でデータを伝送し、表示する。表示層3はフレームレート変換回路16で生成した、フレーム時間が半分の映像データを伝送する。

[0050] このように、表示装置1Bは、入力映像データに基づいて第1表示画素D1を駆動する表示駆動回路14と、入力映像データに基づいて第1発光画素L1を駆動する発光駆動回路13と、入力映像データの表示フレーム時間を短くするために表示駆動回路14の前段に配置されたフレームレート変換回路16とをさらに備える。

[0051] フレームレート変換回路 16 は、表示層 3 の映像データだけ変換すればよいので、透明発光層 2 の映像データも変換するばあいと比べると、変換する映像データに対応する画素数を削減できる。本実施形態の例では、 $1/3$ のデータ量を変換すれば良いので、入力映像データを全てフレームレート変換する場合に比べ、フレームメモリ 15 の容量や演算処理も $1/3$ に削減できる。このように、従来のフレームレート変換回路 16 を持つモニタに比べ、メモリや回路などのリソースを削減しつつ、高精細と、高フレームレートを両立できる。

[0052] (実施形態 4)

図 13 は実施形態 4 に係る表示装置 1C の断面図である。前述した構成要素には同様の参照符号を付し、その詳細な説明は繰り返さない。

[0053] 表示装置 1C は、視認面 17 側に設けられた透明発光層 2 と、視認面 17 と反対側に設けられた表示層 3C とを備える。表示層 3C は、液晶パネル 30 と、液晶パネル 30 の視認面 17 と反対側に設けられたバックライト 31 とを有する。

[0054] 液晶パネル 30 は、一对の偏光板 31 と、青色光を透過するために第 1 及び第 2 発光画素 $L1 \cdot L2$ に対応して偏光板 31 の間に形成されたカラーフィルタ 33B と、緑色光を透過するために第 3 及び第 4 発光画素 $L3 \cdot L4$ に対応して偏光板 31 の間に形成されたカラーフィルタ 33G と、赤色光を透過するために第 5 及び第 6 発光画素 $L5 \cdot L6$ に対応して偏光板 31 の間に形成されたカラーフィルタ 33R と、カラーフィルタ 33R・33G・33B と偏光板 31 の間に配置された一对のガラス基板 34 と、カラーフィルタ 33B に対応して一对のガラス基板 34 に形成された一对の電極 35B と、カラーフィルタ 33G に対応して一对のガラス基板 34 に形成された一对の電極 35G と、カラーフィルタ 33R に対応して一对のガラス基板 34 に形成された一对の電極 35R と、一对のガラス基板 34 の間に形成された液晶層 36 とを含む。

[0055] バックライト 31 は、バックライト基板 37 と、バックライト基板 37 の

上に配置された光源 38 とを含む。

[0056] カラーフィルタ 33B と一対の電極 35B と液晶層 36 とバックライト 31 とは第 1 表示画素 D1C を構成する。そして、カラーフィルタ 33G と一対の電極 35G と液晶層 36 とバックライト 31 とは第 2 表示画素 D2C を構成する。カラーフィルタ 33R と一対の電極 35R と液晶層 36 とバックライト 31 とは第 3 表示画素 D3C を構成する。

[0057] 視認面 17 側から見た表示装置 1C の構造は、実施形態 1 の図 2 に示す構造と同等である。斜めから見た表示装置 1C の構造は、図 3 に示す構造と同等である。

[0058] バックライト 31 は、青色光、紫外線を発光する発光部と、蛍光体、量子ドット (QD) を含むシートにより構成してもよい。

[0059] 液晶表示素子は、自発光表示素子に比べて応答速度が遅いので、フレーム時間を透明発光素子 2 の第 1 ～第 6 発光画素 L1 ～L6 のフレーム時間よりも短くして、フレームレートを上げることができると、顕著な効果を奏する。

[0060] (実施形態 5)

図 14 は実施形態 5 に係る表示装置 1D の断面図である。図 15 は表示装置 1D の要部斜視図である。前述した構成要素には同様の参照符号を付し、その詳細な説明は繰り返さない。

[0061] 表示装置 1D は、視認面 17 側に設けられた透明発光層 2 と、視認面 17 と反対側に設けられた表示層 3D とを備える。表示層 3D は、第 1 色 (緑色) 及び第 2 色 (赤色) とは異なる第 3 色 (青色) を光ルミネセンス (Photoluminescence: PL) により発光するために第 1 発光画素 L1 及び第 2 発光画素 L2 に対応して配置される第 1 表示画素 D1D と、第 1 色 (緑色) を PL により発光するために X 方向に沿って第 1 表示画素 D1D に隣接する第 2 表示画素 D2D と、第 2 色 (赤色) を PL により発光するために X 方向に沿って第 2 表示画素 D2D に隣接する第 3 表示画素 D3D とを含む。

[0062] 第 2 表示画素 D2D は、第 3 及び第 4 発光画素 L3・L4 に対応して配置

される。第3表示画素D3Dは、第5及び第6発光画素L5・L6に対応して配置される。

[0063] 表示層3Dは、第1表示画素D1Dに紫外線を供給する紫外線光源39と、第2表示画素D2Dに紫外線を供給する紫外線光源39と、第1表示画素D3Dに紫外線を供給する紫外線光源39とをさらに含む。各紫外線光源39の両側に電極40が設けられる。第1～第3表示画素D1D～D3Dは、各紫外線光源39から供給された紫外線に基づいて発光する。

[0064] 透明発光層2の表示層3Dと反対側に、紫外線光源39から供給された紫外線を吸収するための紫外線カットフィルタ41が設けられる。

[0065] 実施形態5に係る表示装置1Dは、透明発光層2と表示層3Dとの両層に量子ドットを使用しているため、色再現性が広い。そして、透明発光層2に量子ドットを用いた第1～第6発光画素L1～L6を設けているので、高い透過率を得ることができる。

[0066] 表示層3Dの第1～第3表示画素D1D～D3Dは、紫外線により励起されて発光するので、輝度を上げることができ、劣化も少ない。

[0067] 図16は、変形例に係る表示装置1Eの要部斜視図である。前述した構成要素には同様の参照符号を付し、その詳細な説明は繰り返さない。

[0068] 表示装置1Dは、透明発光層2と表示層3Eとを備える。表示層3Eは、第3色（青色）をPLにより発光するために2個の第1発光画素L1及び2個の第2発光画素L2に対応して配置される第1表示画素D1Eと、第1色（緑色）をPLにより発光するために2個の第3発光画素L3及び2個の第4発光画素L4に対応して配置される第2表示画素D2Eと、第2色（赤色）をPLにより発光するために2個の第5発光画素L5及び2個の第6発光画素L6に対応して配置される第3表示画素D3Eとを含む。

[0069] このように、第1～第3表示画素D1E～D3Eは、4個の発光画素に渡って繋がっていてもよい。これにより、PL発光用の第1～第3表示画素D1E～D3Eの面積が第1～第3表示画素D1D～D3Dよりも広がるので、製造時のQDの塗布が容易になる。

[0070] 実施形態5に係る表示装置1Eは、透明発光層2と表示層3Eとの両層に量子ドットを使用しているため、色域を広げることができる。また、製造時にQDの材料を、2行×2列の4個の発光画素に対応する領域で共有することも可能となる。

[0071] 本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。さらに、各実施形態にそれぞれ開示された技術的手段を組み合わせることにより、新しい技術的特徴を形成することができる。

符号の説明

- [0072]
- 1 表示装置
 - 2 透明発光層
 - 3 表示層
 - L 1 第1発光画素
 - L 2 第2発光画素
 - L 3 第3発光画素
 - L 4 第4発光画素
 - L 5 第5発光画素
 - L 6 第6発光画素
 - D 1 第1表示画素
 - D 2 第2表示画素
 - D 3 第3表示画素
 - D 1 D 第1表示画素
 - D 2 D 第2表示画素
 - D 3 D 第3表示画素
 - D 1 E 第1表示画素
 - D 2 E 第2表示画素
 - D 3 E 第3表示画素

- 1 3 発光駆動回路
- 1 4 表示駆動回路
- 1 5 フレームメモリ
- 1 6 フレームレート変換回路
- 3 0 液晶パネル
- 3 1 バックライト
- 3 9 紫外線光源

請求の範囲

- [請求項1] 視認面側に設けられた透明発光層と、
前記視認面と反対側に設けられた表示層とを備え、
前記透明発光層が、互いに異なる第1色及び第2色をそれぞれ発光するために前記視認面に平行な第1方向に沿って互いに隣接する第1発光画素及び第2発光画素を有し、
前記表示層が、前記第1色及び前記第2色とは異なる第3色を発光するために前記第1発光画素及び前記第2発光画素に対応して配置される第1表示画素と、前記第1色を発光するために前記第1方向に沿って前記第1表示画素に隣接する第2表示画素とを有し、
前記透明発光層が、前記第2色及び前記第3色をそれぞれ発光するために前記第2表示画素に対応して配置される第3発光画素及び第4発光画素をさらに有する表示装置。
- [請求項2] 前記第1発光画素と前記第4発光画素とが、前記第1方向に沿って互いに隣接する請求項1に記載の表示装置。
- [請求項3] 前記表示層が、前記第2色を発光するために前記第1方向に沿って前記第2表示画素に隣接する第3表示画素をさらに有し、
前記透明発光層が、前記第1色及び前記第3色をそれぞれ発光するために前記第3表示画素に対応して配置される第5発光画素及び第6発光画素をさらに有する請求項1又は2に記載の表示装置。
- [請求項4] 前記第1表示画素を駆動するための表示フレーム時間が、前記第1発光画素を駆動するための発光フレーム時間よりも短い請求項1から3の何れか一項に記載の表示装置。
- [請求項5] 入力映像データに基づいて前記第1表示画素を駆動する表示駆動回路と、
前記入力映像データに基づいて前記第1発光画素を駆動する発光駆動回路と、
前記入力映像データの発光フレーム時間を長くするために前記

発光駆動回路の前段に配置されたフレームメモリとをさらに備える請求項4の何れか一項に記載の表示装置。

[請求項6] 入力映像データに基づいて前記第1表示画素を駆動する表示駆動回路と、

前記入力映像データに基づいて前記第1発光画素を駆動する発光駆動回路と、

前記入力映像データの前記表示フレーム時間を短くするために前記表示駆動回路の前段に配置されたフレームレート変換回路とをさらに備える請求項4又は5に記載の表示装置。

[請求項7] 前記第1から前記第3表示画素のそれぞれが、前記第1方向に交差する第2方向に沿って互いに隣接して配置され、

前記第1から前記第6発光画素のそれぞれが、前記第2方向に沿って互いに隣接して配置される請求項3に記載の表示装置。

[請求項8] 前記第1発光画素が、一对の電極と、前記一对の電極の間に形成された量子ドット層と、前記一对の電極の一方と前記量子ドット層との間に形成された正孔輸送層と、前記一对の電極の他方と前記量子ドット層との間に形成された電子輸送層とを含む請求項1から7の何れか一項に記載の表示装置。

[請求項9] 前記第1発光画素が、有機又は無機のエレクトロルミネッセンス発光層を含む請求項1から7の何れか一項に記載の表示装置。

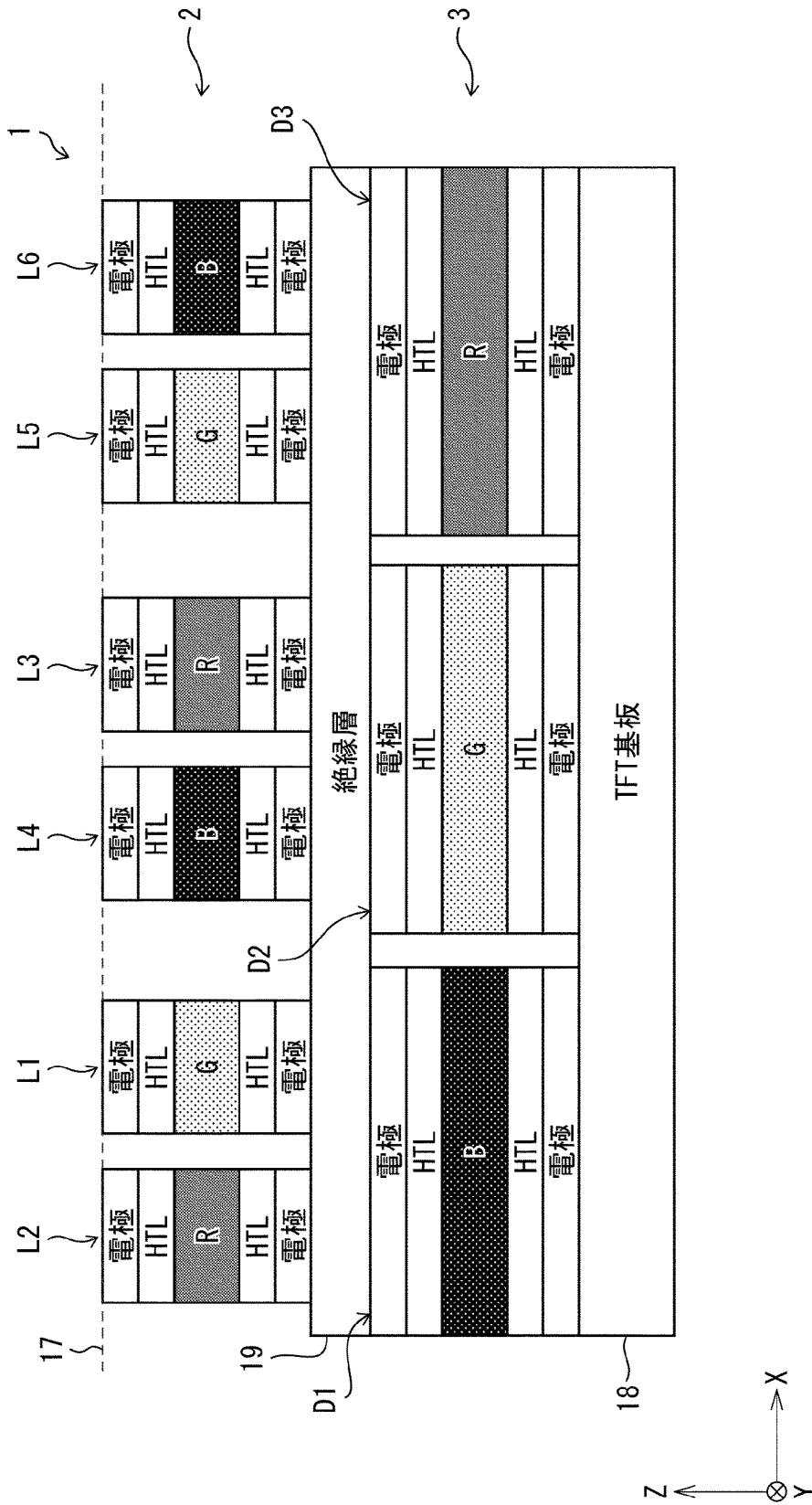
[請求項10] 前記第1表示画素が、有機又は無機のエレクトロルミネッセンス発光層を含む請求項1から9の何れか一項に記載の表示装置。

[請求項11] 前記第1表示画素が、液晶パネルとバックライトとを含む請求項1から9の何れか一項に記載の表示装置。

[請求項12] 前記第1表示画素が、光ルミネッセンスにより発光し、前記第1表示画素に紫外線を供給する紫外線光源とを含む請求項1から9の何れか一項に記載の表示装置。

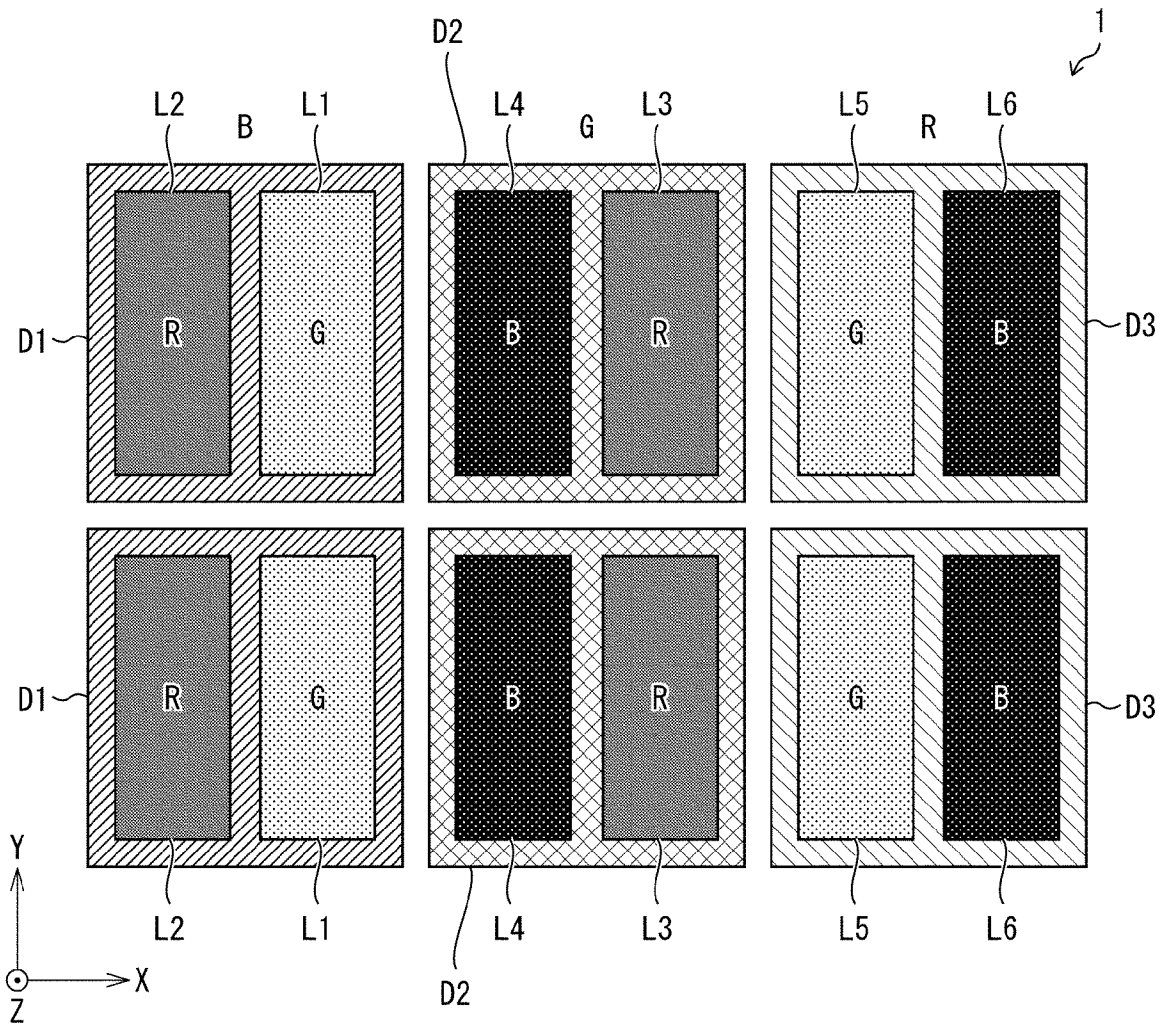
[図1]

図 1



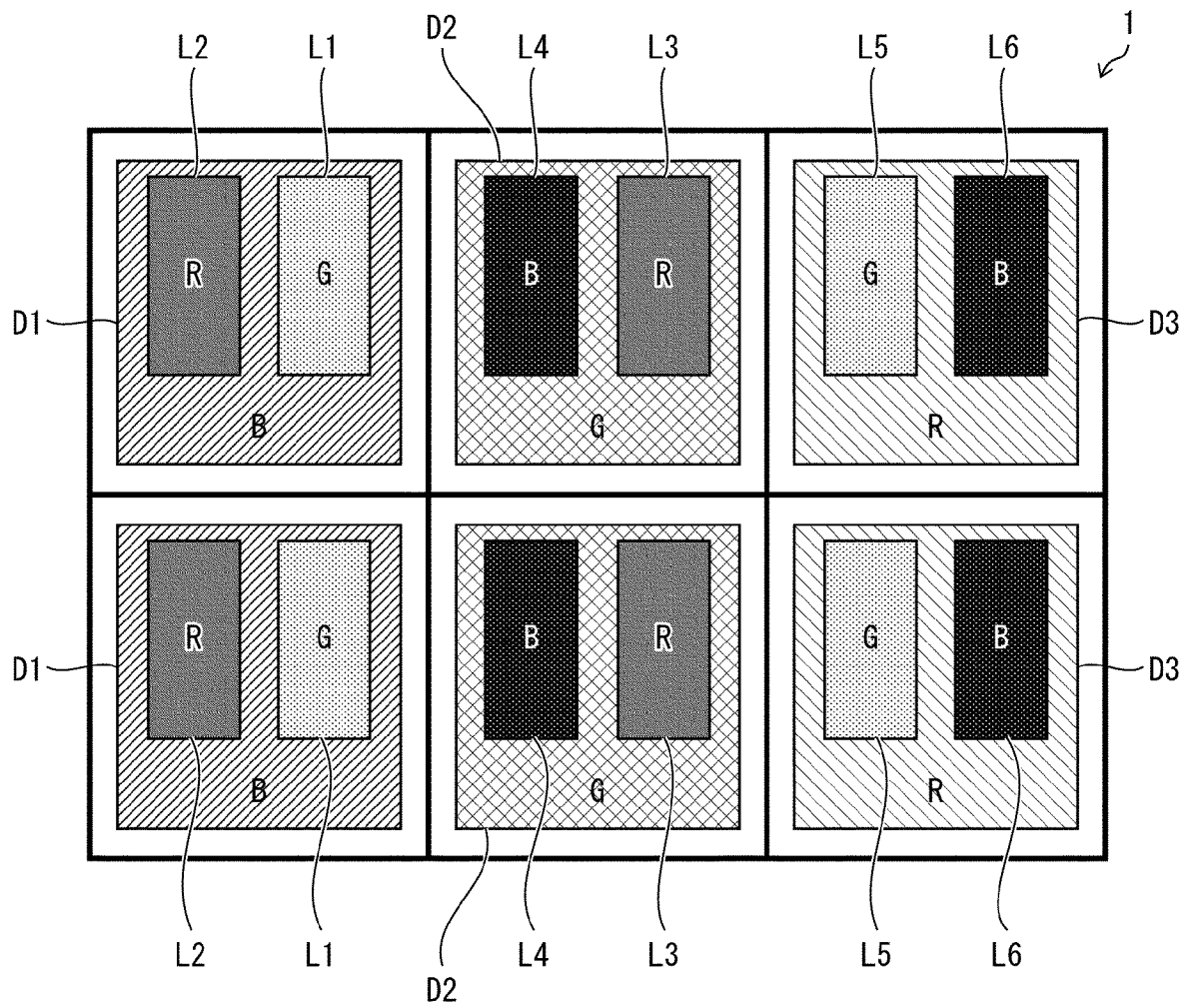
[図2]

図 2



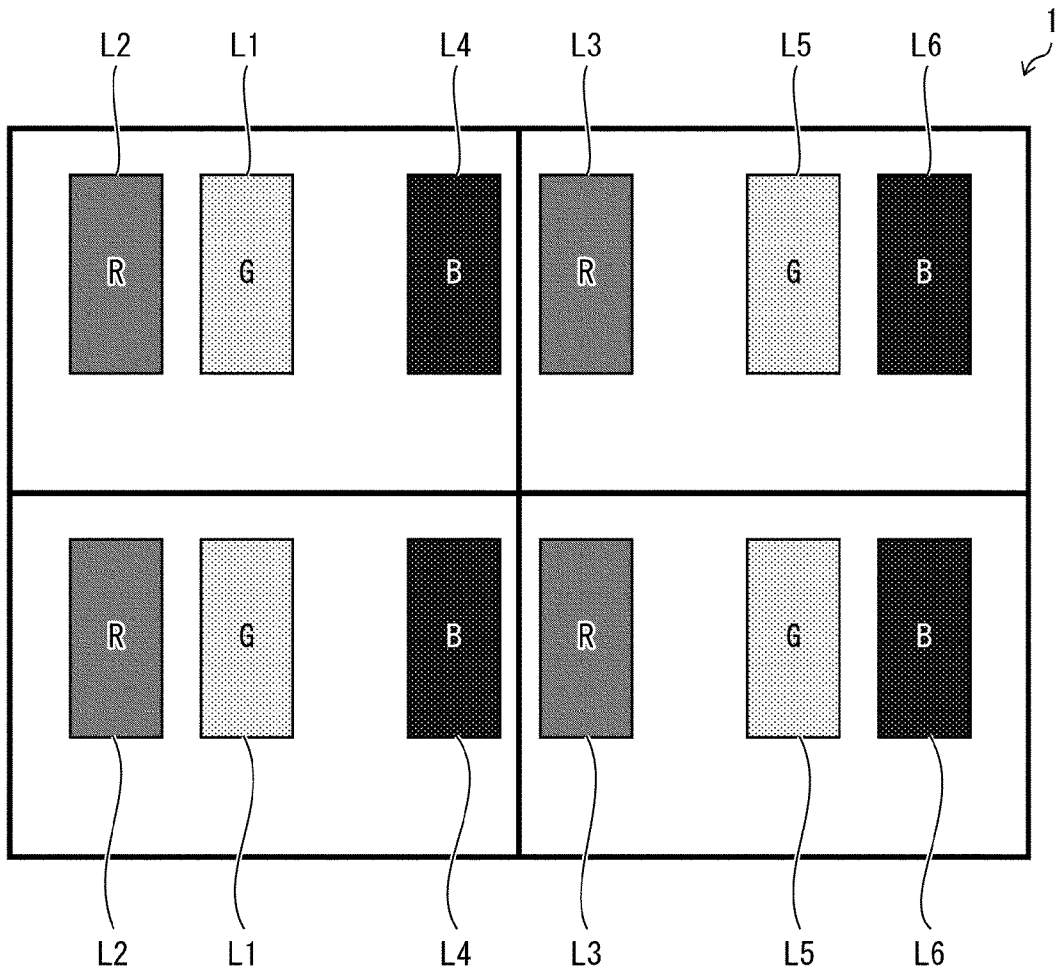
[図4]

图 4



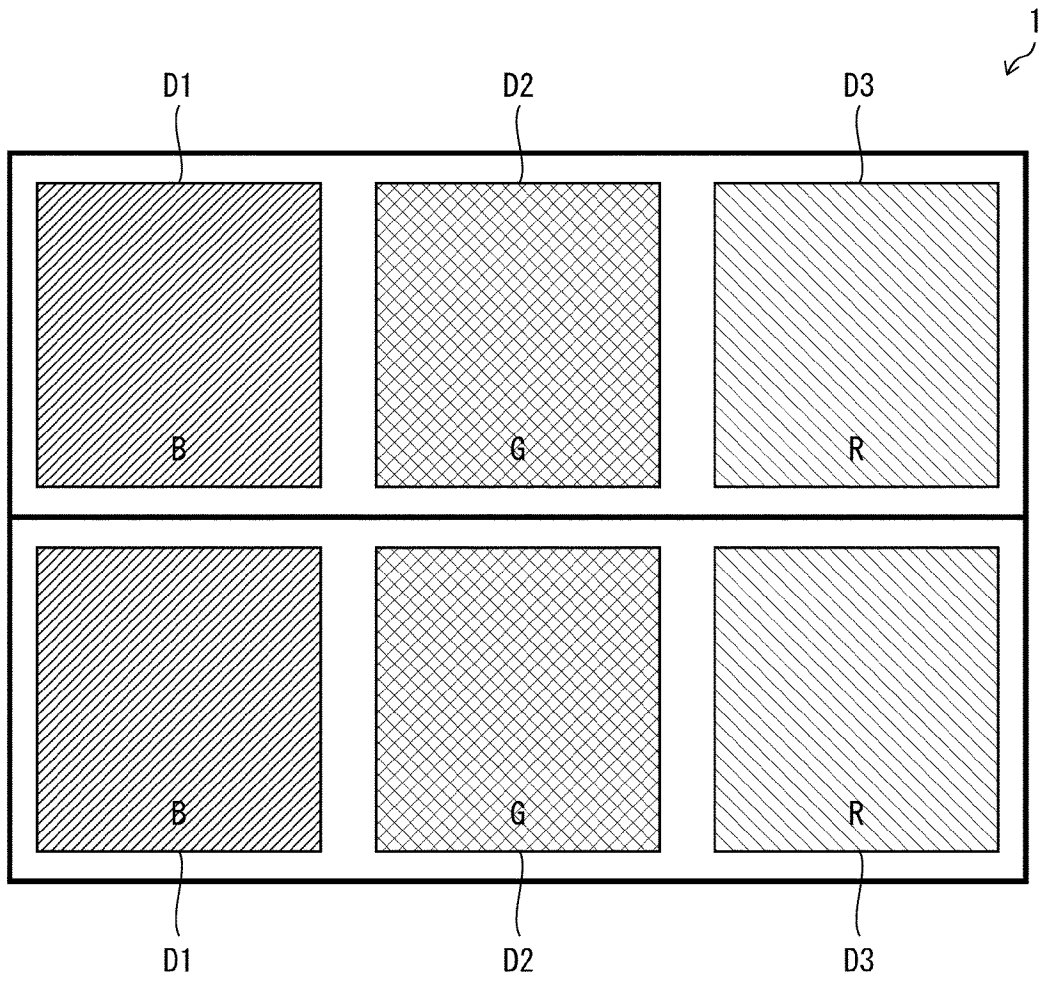
[図5]

図 5



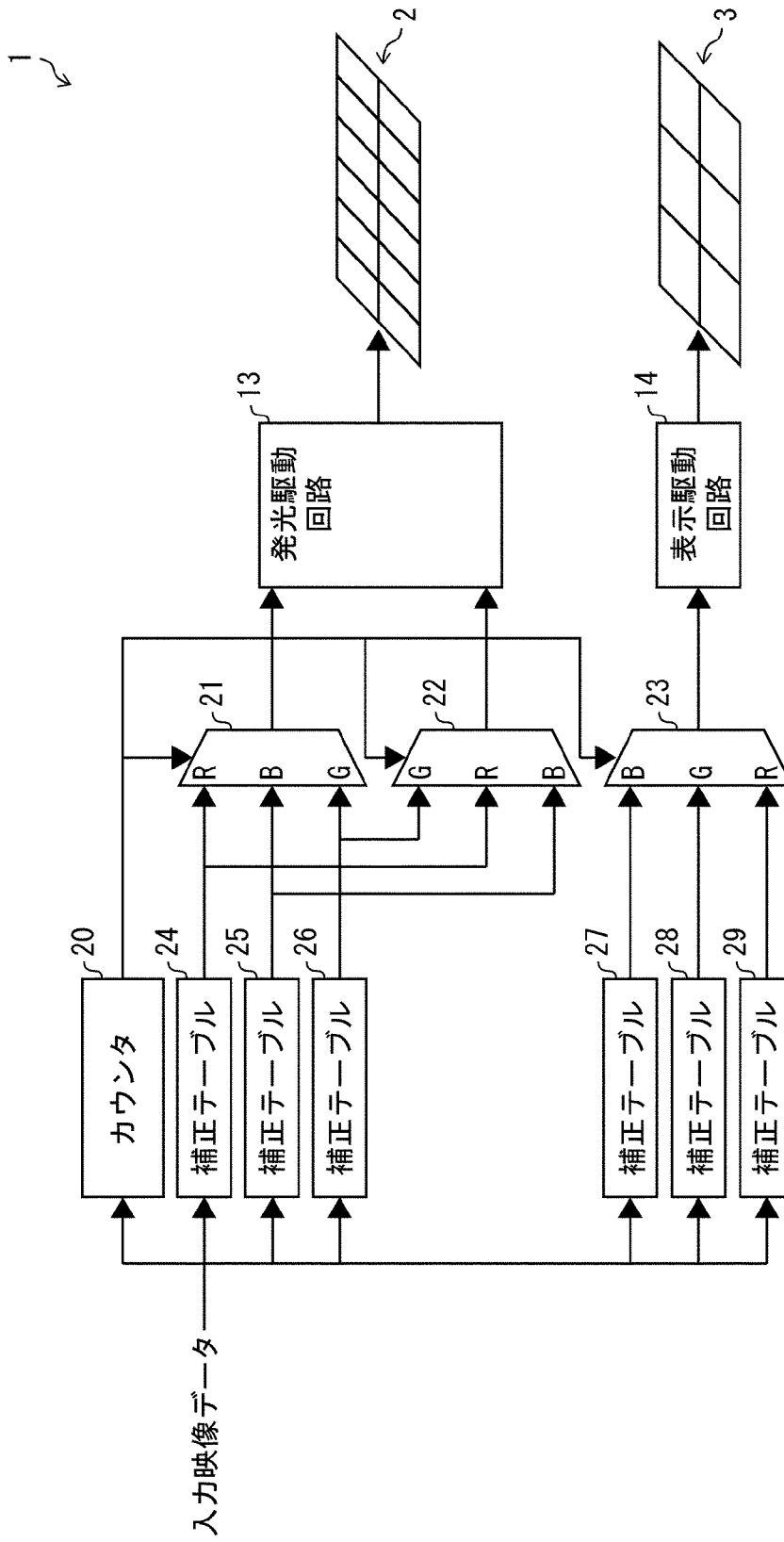
[図6]

図 6



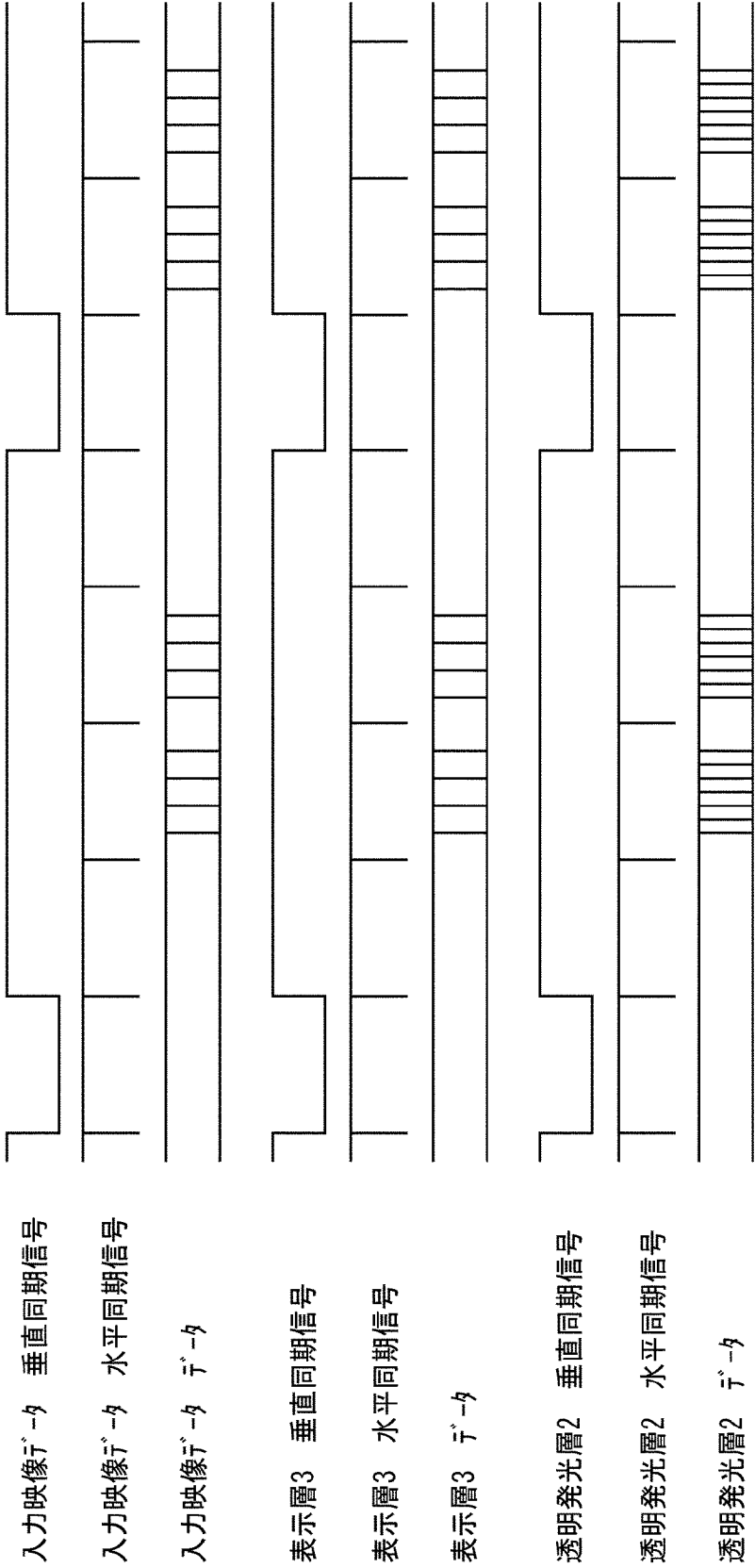
[図7]

図 7

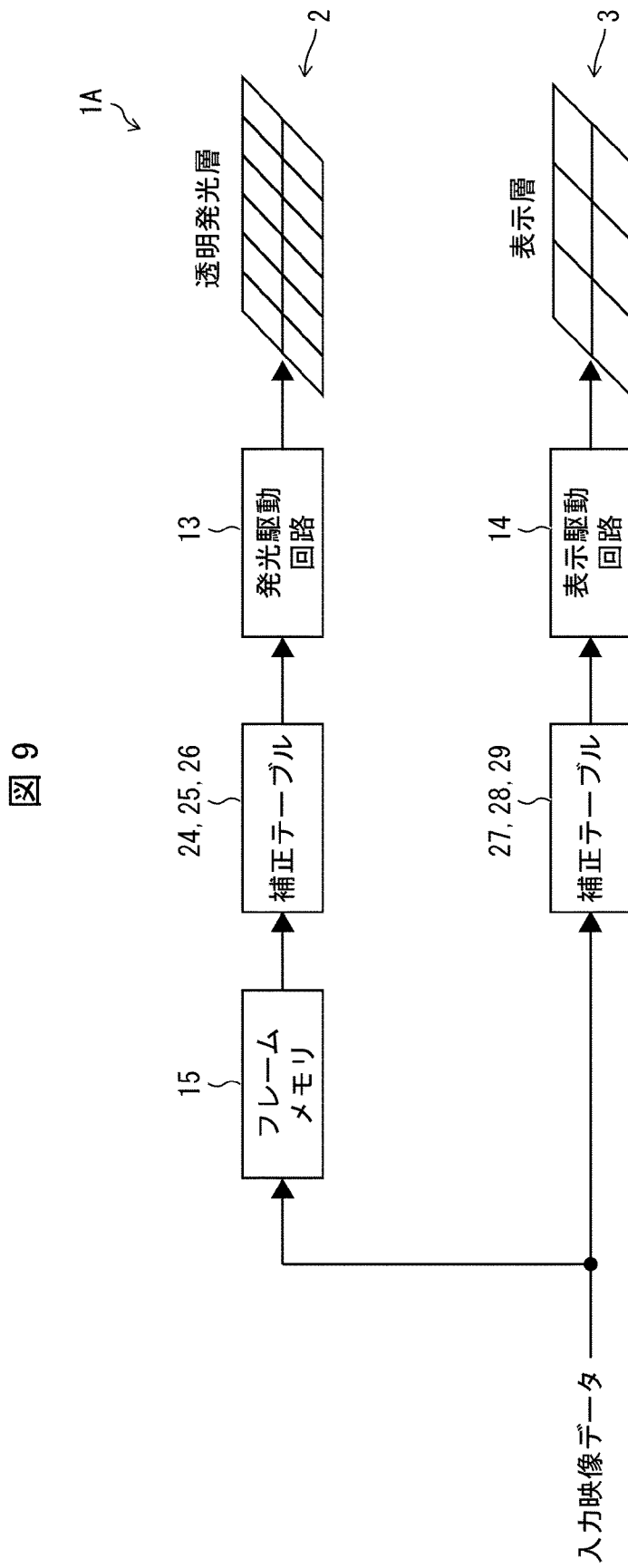


[図8]

図 8

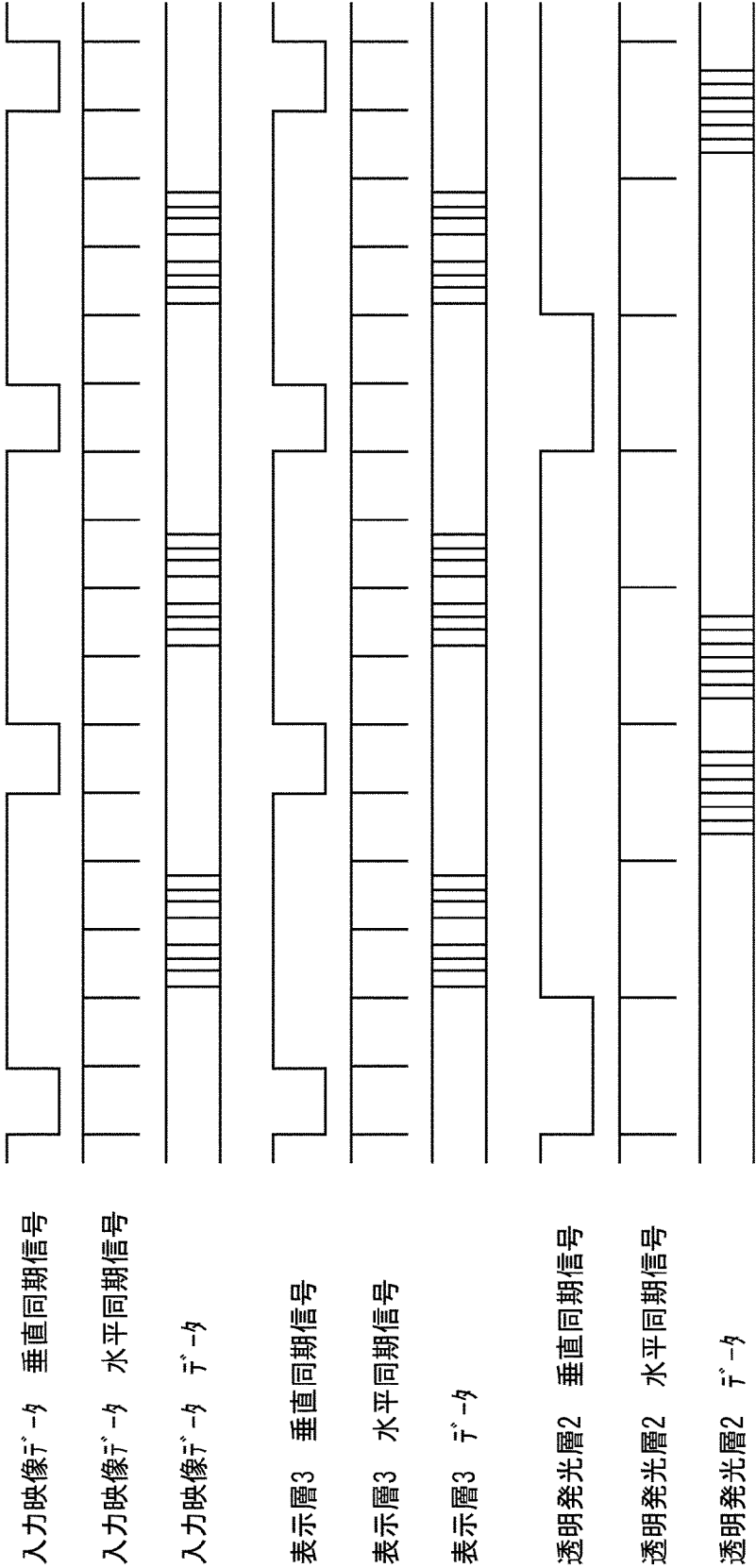


[図9]



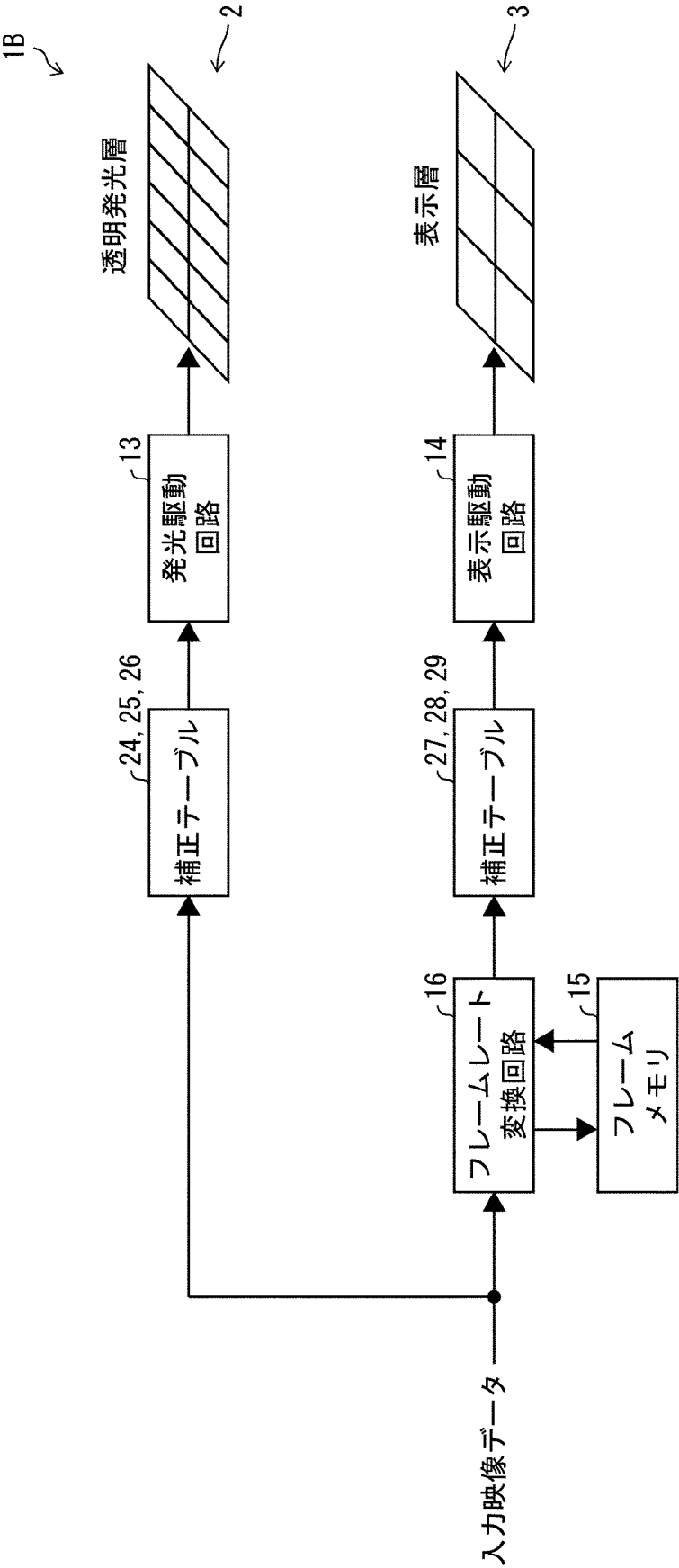
[図10]

図 10



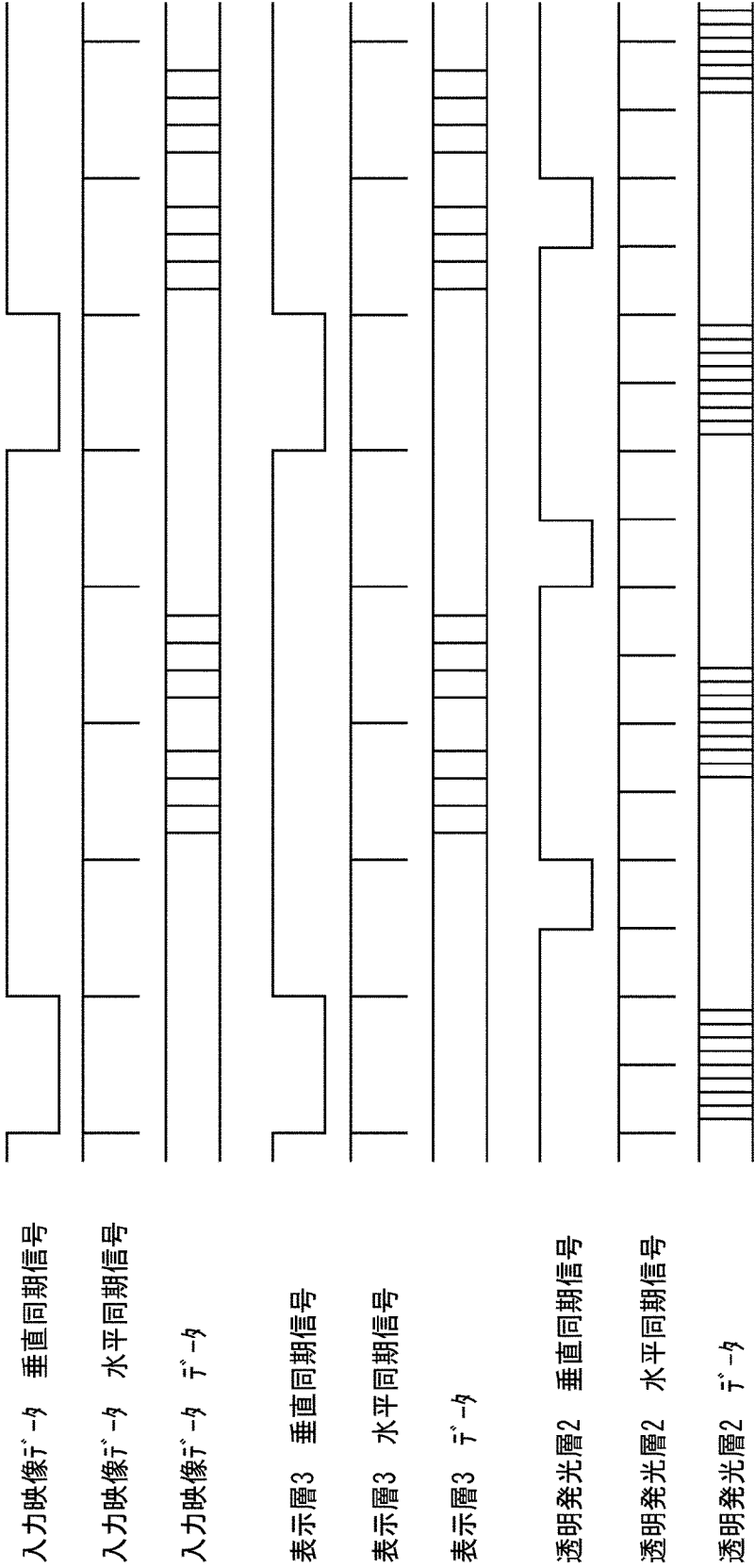
[図11]

図 11

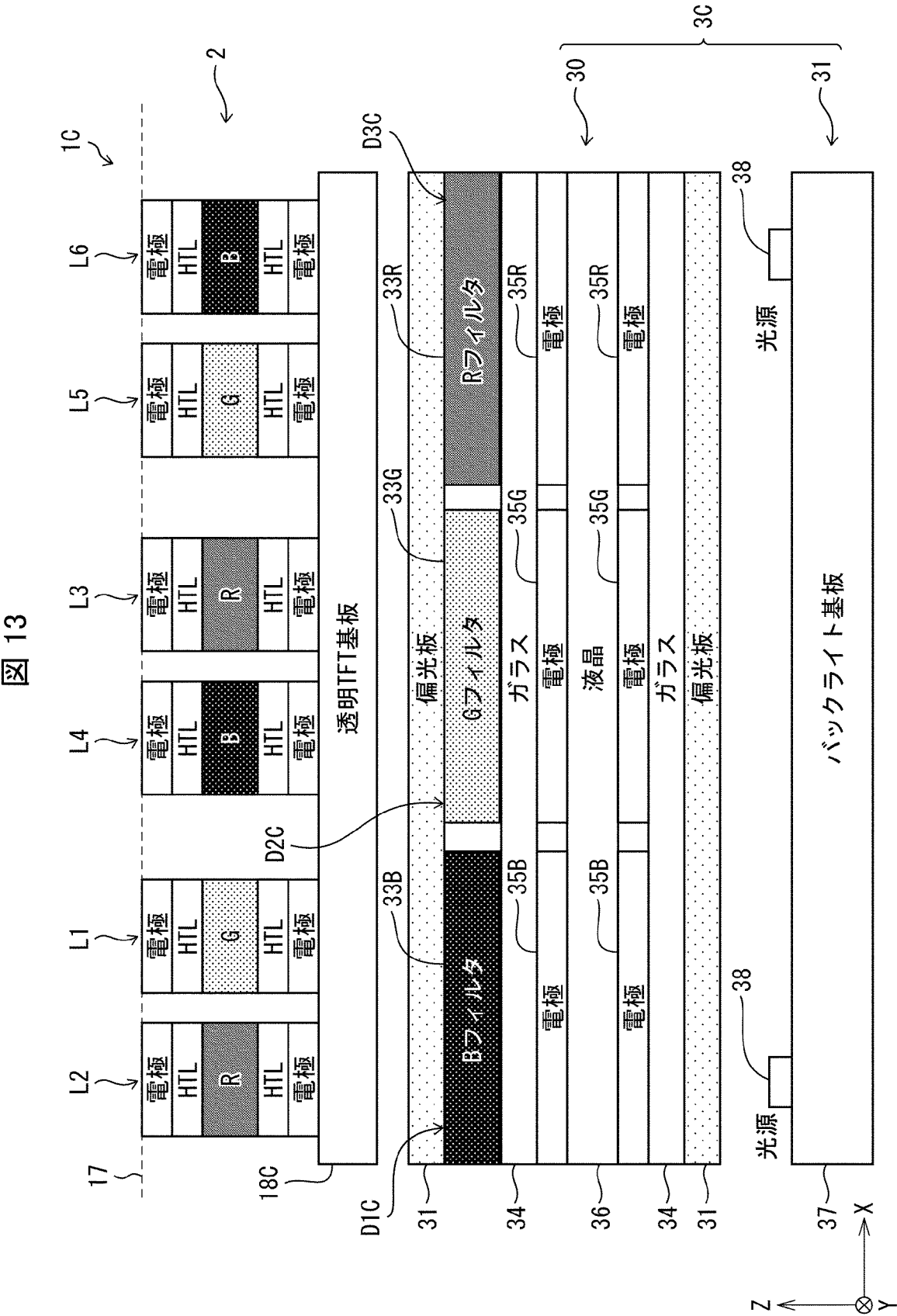


[図12]

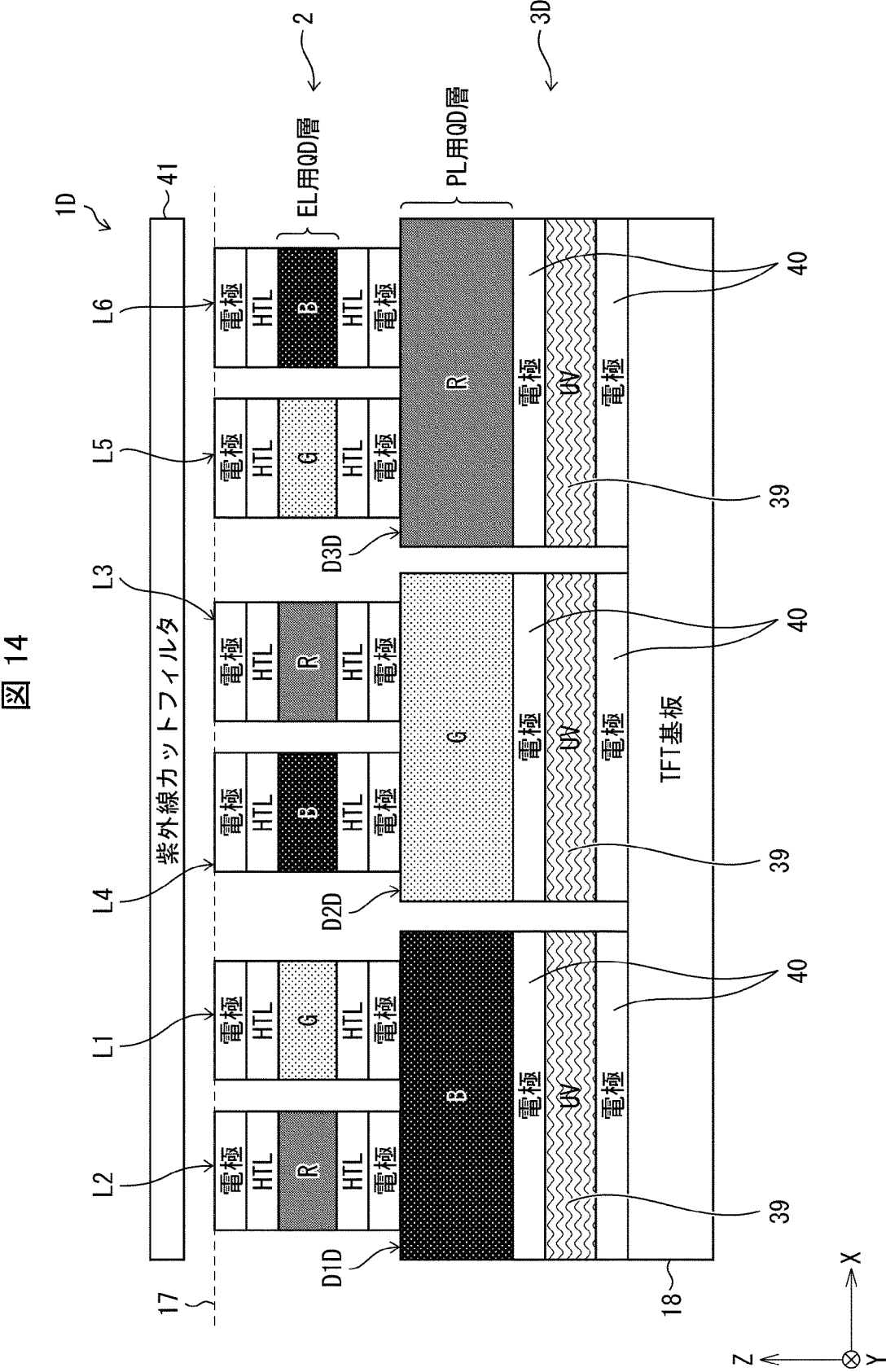
図 12



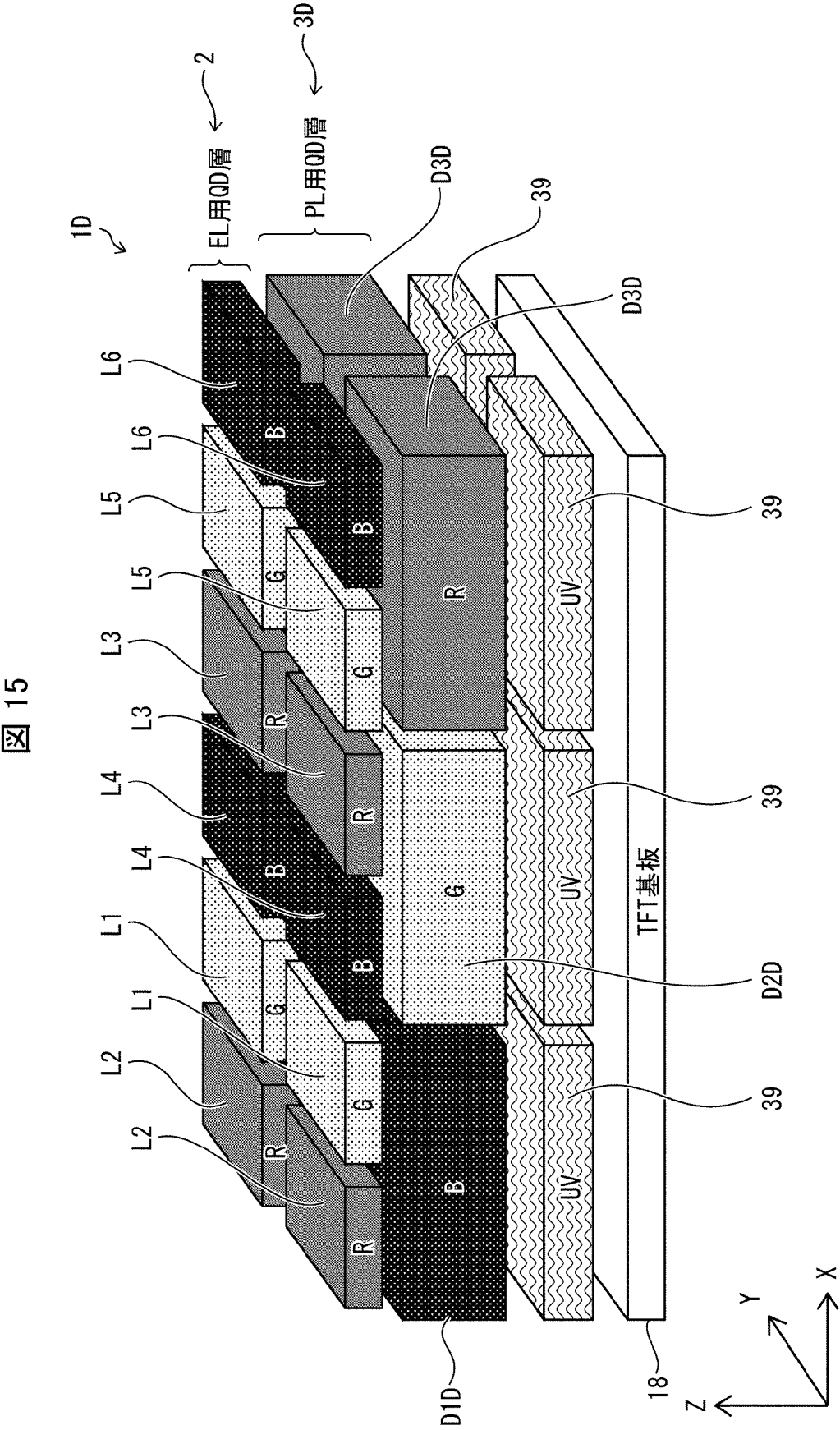
[図13]



[図14]

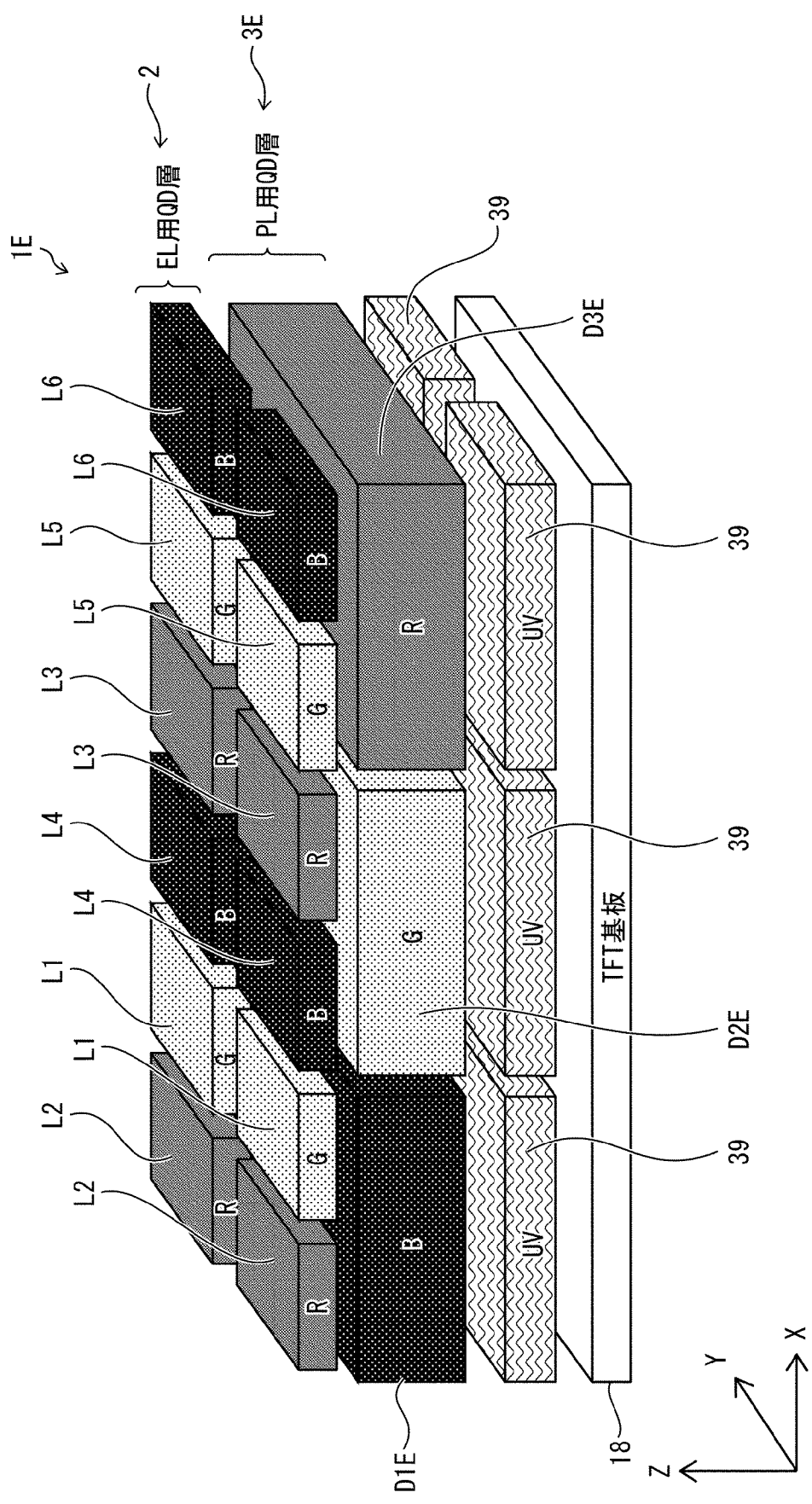


[図15]



[図16]

図 16



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/031744

A. CLASSIFICATION OF SUBJECT MATTER

H05B 33/12(2006.01)i; **G09F 9/30**(2006.01)i; **G09G 3/20**(2006.01)i; **G09G 3/30**(2006.01)i; **G09G 3/3233**(2016.01)i;
G09G 3/36(2006.01)i; **H01L 27/32**(2006.01)i; **H01L 51/50**(2006.01)i

FI: H05B33/12 B; H05B33/14 A; H01L27/32; G09F9/30 365; G09G3/3233; G09G3/30 K; G09G3/36; G09G3/20 642K

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05B33/12; G09F9/30; G09G3/20; G09G3/30; G09G3/3233; G09G3/36; H01L27/32; H01L51/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2021
 Registered utility model specifications of Japan 1996-2021
 Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2006-147555 A (SAMSUNG SDI CO LTD) 08 June 2006 (2006-06-08) paragraphs [0048], [0049], fig. 3c, 4	1, 8-10, 12
A	JP 2018-13622 A (SEMICONDUCTOR ENERGY LAB CO LTD) 25 January 2018 (2018-01-25) entire text, all drawings	1-12
A	JP 2018-22133 A (MAVEN OPTRONICS CO LTD) 08 February 2018 (2018-02-08) entire text, all drawings	1-12

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

15 October 2021

Date of mailing of the international search report

26 October 2021

Name and mailing address of the ISA/JP

**Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan**

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2021/031744

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2006-147555	A	08 June 2006	US 2010/0144072 A1 paragraphs [0056], fig. 3c, 4 KR 10-2006-0057446 A CN 1779974 A	
JP	2018-13622	A	25 January 2018	(Family: none)	
JP	2018-22133	A	08 February 2018	US 2017/0343859 A1 entire text, all drawings EP 3252525 A2 TW 201741738 A KR 10-1969462 B	

A. 発明の属する分野の分類（国際特許分類（IPC）） H05B 33/12(2006.01)i; G09F 9/30(2006.01)i; G09G 3/20(2006.01)i; G09G 3/30(2006.01)i; G09G 3/3233(2016.01)i; G09G 3/36(2006.01)i; H01L 27/32(2006.01)i; H01L 51/50(2006.01)i FI: H05B33/12 B; H05B33/14 A; H01L27/32; G09F9/30 365; G09G3/3233; G09G3/30 K; G09G3/36; G09G3/20 642K														
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H05B33/12; G09F9/30; G09G3/20; G09G3/30; G09G3/3233; G09G3/36; H01L27/32; H01L51/50 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2021年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2021年	日本国実用新案登録公報	1996-2021年	日本国登録実用新案公報	1994-2021年				
日本国実用新案公報	1922-1996年													
日本国公開実用新案公報	1971-2021年													
日本国実用新案登録公報	1996-2021年													
日本国登録実用新案公報	1994-2021年													
C. 関連すると認められる文献 <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>JP 2006-147555 A（三星エスディアイ株式会社）08.06.2006（2006-06-08） 段落 [0048] [0049]、図3c、4</td> <td>1, 8-10, 12</td> </tr> <tr> <td>A</td> <td>JP 2018-13622 A（株式会社半導体エネルギー研究所）25.01.2018（2018-01-25） 全文、全図</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>JP 2018-22133 A（マブン オプトロニクス カンパニー リミテッド） 08.02.2018（2018-02-08） 全文、全図</td> <td>1-12</td> </tr> </tbody> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	X	JP 2006-147555 A（三星エスディアイ株式会社）08.06.2006（2006-06-08） 段落 [0048] [0049]、図3c、4	1, 8-10, 12	A	JP 2018-13622 A（株式会社半導体エネルギー研究所）25.01.2018（2018-01-25） 全文、全図	1-12	A	JP 2018-22133 A（マブン オプトロニクス カンパニー リミテッド） 08.02.2018（2018-02-08） 全文、全図	1-12
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
X	JP 2006-147555 A（三星エスディアイ株式会社）08.06.2006（2006-06-08） 段落 [0048] [0049]、図3c、4	1, 8-10, 12												
A	JP 2018-13622 A（株式会社半導体エネルギー研究所）25.01.2018（2018-01-25） 全文、全図	1-12												
A	JP 2018-22133 A（マブン オプトロニクス カンパニー リミテッド） 08.02.2018（2018-02-08） 全文、全図	1-12												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献														
国際調査を完了した日 15.10.2021		国際調査報告の発送日 26.10.2021												
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 藤岡 善行 20 9225 電話番号 03-3581-1101 内線 3271												

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/031744

引用文献			公表日	パテントファミリー文献	公表日
JP	2006-147555	A	08.06.2006	US 2010/0144072 A1 段落 [0 0 5 6]、図3 c、4 KR 10-2006-0057446 A CN 1779974 A	
JP	2018-13622	A	25.01.2018	(ファミリーなし)	
JP	2018-22133	A	08.02.2018	US 2017/0343859 A1 全文、全図 EP 3252525 A2 TW 201741738 A KR 10-1969462 B	