

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-278150

(P2009-278150A)

(43) 公開日 平成21年11月26日(2009.11.26)

(51) Int.Cl.			F I			テーマコード(参考)		
H03L	7/099	(2006.01)	H03L	7/08	F	5J081		
H03B	19/10	(2006.01)	H03B	19/10		5J106		
H03B	5/02	(2006.01)	H03B	5/02	D			

審査請求 有 請求項の数 4 O L (全 10 頁)

(21) 出願番号 特願2008-124546 (P2008-124546)
 (22) 出願日 平成20年5月12日 (2008.5.12)

(71) 出願人 000010098
 アルプス電気株式会社
 東京都大田区雪谷大塚町1番7号
 (74) 代理人 100121083
 弁理士 青木 宏義
 (74) 代理人 100138391
 弁理士 天田 昌行
 (74) 代理人 100132067
 弁理士 岡田 喜雅
 (72) 発明者 中塚 健二
 東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内

最終頁に続く

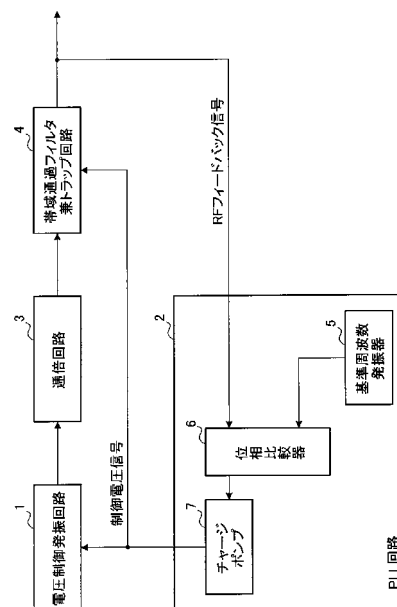
(54) 【発明の名称】 電圧制御発振装置

(57) 【要約】

【課題】高いC/N及び周波数安定度を確保できると共に、周波数可変幅を広くしても帯域外の不要信号の漏れ出しを抑制でき、かつ同時にインピーダンスマッチングもとることができるようにすること。

【解決手段】この電圧制御発振装置は、制御電圧信号に応じて発振周波数が制御される電圧制御発振回路1と、電圧制御発振回路1に供給する制御電圧信号を生成するPLL回路2と、電圧制御発振回路1の出力する発振信号を逡倍する逡倍回路3と、逡倍回路3の出力する逡倍信号のうち所定逡倍数の信号を通過させる通過帯域と逡倍回路3に入力した発振信号と同一周波数をトラップするトラップ周波数とが設定された帯域通過フィルタ兼トラップ回路4とを備える。制御電圧信号を分岐して段間結合兼トラップ回路15へ入力し、発振周波数に同期させて段間結合兼トラップ回路15の通過帯域及びトラップ周波数を可変させると共に段間結合量を調整する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

制御電圧信号に応じて発振周波数が制御される電圧制御発振回路と、
前記電圧制御発振回路に供給する制御電圧信号を生成する PLL 回路と、
前記電圧制御発振回路の出力する発振信号を逡倍する逡倍回路と、
前記逡倍回路の出力する逡倍信号のうち所定逡倍数の信号を通過させる通過帯域と前記逡倍回路に入力した発振信号と同一周波数のトラップ周波数とが設定され、前記制御電圧信号に同期して前記通過帯域及びトラップ周波数を可変させる帯域通過フィルタ兼トラップ回路と、
を具備したことを特徴とする電圧制御発振装置。

10

【請求項 2】

前記 PLL 回路の制御電圧信号の出力端子に、前記電圧制御発振回路及び前記帯域通過フィルタ兼トラップ回路の制御電圧信号の入力端子をそれぞれ接続したことを特徴とする請求項 1 記載の電圧制御発振装置。

【請求項 3】

前記帯域通過フィルタ兼トラップ回路は、前記逡倍回路の出力信号が印加される入力端子と、前記通過帯域を通過した信号を出力する出力端子と、一端が前記帯域通過フィルタ兼トラップ回路の入力端子に接続され他端がグラウンドに接続され前記通過帯域で並列同調する第 1 の並列共振回路と、一端が前記帯域通過フィルタ兼トラップ回路の出力端子に接続され他端がグラウンドに接続され前記通過帯域で並列同調する第 2 の並列共振回路と、
一端が前記帯域通過フィルタ兼トラップ回路の入力端子に接続され他端が前記帯域通過フィルタ兼トラップ回路の出力端子に接続され前記第 1 の並列共振回路と前記第 2 の並列共振回路とを段間結合すると共に前記トラップ周波数で並列同調する第 3 の並列共振回路と、前記第 3 の並列共振回路に対して直列に接続されたインダクタとを有し、

20

前記第 3 の並列共振回路は、前記制御電圧信号によって段間結合量が調整されると共に前記インダクタと共にインピーダンスマッチングを行うことを特徴とする請求項 1 又は請求項 2 記載の電圧制御発振装置。

【請求項 4】

前記第 1、第 2 及び第 3 の並列共振回路は、バラクタダイオードをそれぞれ有しており、前記各バラクタダイオードのアノードが前記 PLL 回路の出力端子に接続されていることを特徴とする請求項 1 から請求項 3 のいずれかに記載の電圧制御発振装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発振信号を逡倍して所望周波数の発振信号を得る電圧制御発振装置に関する。

【背景技術】

【0002】

移動体無線通信の分野では、局部発振器で生成した発振信号を混合器に入力して周波数変換を行っている。最近では、移動体無線通信用途として、周波数が高く、可変幅の広い局部発振器が求められている。従来、電圧制御発振器の可変幅を広げるために電圧制御発振器の出力を逡倍してからバンドパスフィルタを通して所望周波数の逡倍信号を取り出す電圧制御発振装置が知られている（例えば、特許文献 1 参照）。

40

【0003】

図 4 は特許文献 1 に記載された電圧制御発振装置の回路構成図である。VCO101 から周波数 f_0 の源発振信号 S1 を出力し、逡倍器 102 で源発振信号 S1 の周波数 f を $2f$, $3f$, $4f$, ... と逡倍した高周波信号 S2 を出力する。逡倍器 102 は、増幅部 111、増幅部 111 の出力端とアース間に接続された自己バイアス用の抵抗器 112、ステップリカバリダイオード 113 で構成されている。逡倍器 102 における逡倍作用はダ

50

イオード 113 によるものであり、逆方向電圧に対する容量の変化より、ダイオード 113 に印加される高周波電圧が逆方向から順方向にまでオーバドライブしたときに生ずる容量の急激な変化により行われる。通倍器 102 から出力された高周波信号 S2 は可変周波数バンドパスフィルタ 103 へ入力される。可変周波数バンドパスフィルタ 103 は、コイル 114、コンデンサ 115 及びバラクタダイオード 116 からなる LC 共振回路で構成されており、コイル 117 を介して印加されるコントロール電圧 V1 によってフィルタの通過帯域を設定する。たとえば、周波数 $3f$ の信号を通過するように通過帯域が設定されているとすると、通倍器 102 から出力される周波数 $3f$ の通倍信号 S3 が通過してアンプ 104、105 に入力され、設定通過帯域外の信号は不要信号として減衰される。なお、アンプ 104 及び 105 は、コントロール電圧 V2, V3 に応じてオン/オフするトランジスタスイッチ（スイッチ）118, 119 によって電源のオン/オフが制御されるようになっている。

10

【0004】

以上のように、通倍方式の発振回路を採用することにより、Q 値の高い部品を使用して発振回路を構成することができ、C/N が高く、周波数安定度の高い発振器を構成することができる。

【特許文献 1】特開平 6 - 164445 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

20

しかしながら、トランジスタ等の入出力特性の非線形性を利用して通倍信号を得る通倍器を利用した発振回路の場合、1/2 倍波（源発振信号）及び高調波の発生量が多くなるので、RF 出力側のフィルタ機能を強化して、所望通過帯域外の不要信号（例えば、上記例では 1/2 倍波（源発振信号）、 $3f$ 、 $4f$...）を十分に除去する必要がある。1/2 倍波（源発振信号）を除去するトラップ回路と $3f$ 、 $4f$... の高調波を減衰させるバンドパス回路とを組み合わせたフィルタを構成した場合、発振器の周波数可変幅が広がる程、周波数可変範囲内でインピーダンスマッチングが困難になるといった問題が新たに生じる。

【0006】

本発明は、かかる点に鑑みてなされたものであり、通倍方式の発振回路を採用することによる高い C/N 及び周波数安定度を確保できると共に、周波数可変幅を広くしても帯域外の不要信号の漏れ出しを抑制でき、かつインピーダンスマッチングが容易な電圧制御発振装置を提供することを目的とする。

30

【課題を解決するための手段】

【0007】

本発明の電圧制御発振装置は、供給される制御電圧信号に応じて発振周波数が制御される電圧制御発振回路と、前記電圧制御発振回路に供給する制御電圧信号を生成する PLL 回路と、前記電圧制御発振回路の出力する発振信号を通倍する通倍回路と、前記通倍回路の出力する通倍信号のうち所定通倍数の信号を通過させる通過帯域と前記通倍回路に入力した発振信号と同一周波数をトラップするトラップ周波数とが設定され、前記制御電圧信号に同期して前記通過帯域及びトラップ周波数を可変させる帯域通過フィルタ兼トラップ回路とを具備したことを特徴とする。

40

【0008】

この構成によれば、電圧制御発振回路の出力する発振信号を通倍した通倍信号を発振信号として出力するので、高い C/N 及び周波数安定度を確保できる。また、通倍回路に入力した発振信号と同一周波数をトラップするので、源発振信号の漏れ出しを抑制することができる。しかも、電圧制御発振回路の発振周波数を決める制御電圧信号に同期して前記通過帯域及びトラップ周波数を可変させることができる。

【0009】

また本発明は、上記電圧制御発振装置において、前記 PLL 回路の制御電圧信号の出力

50

端子に、前記電圧制御発振回路及び前記帯域通過フィルタ兼トラップ回路の制御電圧信号の入力端子をそれぞれ接続したことを特徴とする。

【0010】

この構成により、PLL回路から出力される制御電圧信号を分岐して電圧制御発振回路及び前記帯域通過フィルタ兼トラップ回路へ並列に印加することができ、簡単な構成で制御電圧信号に同期した電圧制御発振装置を実現できる。

【0011】

また本発明は、上記電圧制御発振装置において、前記帯域通過フィルタ兼トラップ回路は、前記通倍回路の出力信号が印加される入力端子と、前記通過帯域を通過した信号を出力する出力端子と、一端が前記帯域通過フィルタ兼トラップ回路の入力端子に接続され他端がグラウンドに接続され前記通過帯域で並列同調する第1の並列共振回路と、一端が前記帯域通過フィルタ兼トラップ回路の出力端子に接続され他端がグラウンドに接続され前記通過帯域で並列同調する第2の並列共振回路と、一端が前記帯域通過フィルタ兼トラップ回路の入力端子に接続され他端が前記帯域通過フィルタ兼トラップ回路の出力端子に接続され前記第1の並列共振回路と前記第2の並列共振回路とを段間結合すると共に前記トラップ周波数で並列同調する第3の並列共振回路と、前記第3の並列共振回路に対して直列に接続されたインダクタとを有し、前記第3の並列共振回路は、前記制御電圧信号によって段間結合量が調整されると共に前記インダクタと共にインピーダンスマッチングを行うことを特徴とする。

10

【0012】

この構成により、第1の並列共振回路と第2の並列共振回路とを段間結合する第3の並列共振回路でトラップ回路を構成し、発振周波数を決定している制御電圧信号の電圧値に対応して段間結合量及びトラップ周波数を自動的に調整するので、通過帯域とトラップ周波数とを同時に変化させることができると共に、発振周波数に合わせてインピーダンスマッチングも同時に補正することができる。

20

【0013】

また本発明は、上記電圧制御発振装置において、前記第1、第2及び第3の並列共振回路は、バラクタダイオードをそれぞれ有しており、前記各バラクタダイオードのアノードが前記PLL回路の出力端子に接続されていることを特徴とする。

【0014】

この構成により、簡単な回路構成で発振周波数に同期して通過帯域とトラップ周波数を連動してシフトさせることができる。

30

【発明の効果】

【0015】

本発明によれば、通倍方式の発振回路を採用することによる高いC/N及び周波数安定度を確保できると共に、周波数可変幅を広くしても帯域外の不要信号の漏れ出しを抑制でき、かつインピーダンスマッチングも同時に補正することができる。

【発明を実施するための最良の形態】

【0016】

以下、本発明の実施の形態について添付図面を参照して詳細に説明する。

40

図1は本発明の実施の形態に係る電圧制御発振装置の機能ブロック図である。本実施の形態に係る電圧制御発振装置は、電圧制御発振回路1、該電圧制御発振回路1の発振周波数を所定周波数に制御するPLL回路2、電圧制御発振回路1の出力する発振信号を通倍する通倍回路3、該通倍回路3の出力信号（通倍出力信号及び源発振信号）が入力しトラップ周波数及び通過帯域を制御電圧信号に同期して可変させる帯域通過フィルタ兼トラップ回路4を主な構成要素として備えている。

【0017】

電圧制御発振回路1は、PLL回路2から入力される制御電圧信号によって発振信号の周波数を制御するように構成されている。PLL回路2は、水晶発振器で構成される基準周波数発振器5で発生させた基準周波数と当該電圧制御発振装置の出力信号をフィードバ

50

ックしたRFフィードバック信号との位相を位相比較器6で比較する。基準周波数とRFフィードバック信号との位相差に対応した制御電圧信号がチャージポンプ7から出力されるようにチャージポンプ7を位相比較器6から出力される位相差信号にてチャージする。なお、位相比較器6において不図示の分周器でRFフィードバック信号及び基準周波数を別々に分周して低周波数の状態で位相比較するように構成することができる。逡倍回路3は、トランジスタ等の入出力特性の非線形性を利用して、入力信号の周波数の整数倍の周波数信号(即ち、逡倍出力信号)を出力するように構成されている。

【0018】

ここで、電圧制御発振装置の出力信号には、逡倍信号の電力をより大きくすると共に、不要信号の電力をより小さくすることが要求される。不要出力とは、逡倍回路3を構成するトランジスタ等の増幅器から出力される出力信号のうち、所望の逡倍出力信号以外の信号である低次及び高次の周波数信号のことである。この不要出力の中で、入力信号の周波数と同じ周波数の出力信号を源発振信号という。この源発振信号の出力電力は逡倍信号の出力電力よりも大きい場合が多い。このため、帯域通過フィルタ兼トラップ回路4は、所望帯域の逡倍信号を通過帯域に設定したバンドパスフィルタと、源発振信号をトラップするように設定したトラップフィルタとを組み合わせたフィルタ構成としている。

10

【0019】

図2は帯域通過フィルタ兼トラップ回路4の回路構成図である。

帯域通過フィルタ兼トラップ回路4の入力端子Port1に逡倍回路3の出力信号が入力し、帯域通過フィルタ兼トラップ回路4の出力端子Port2から所要周波数の発振信号が出力される。本実施の形態では、PLL回路2から出力される制御電圧信号Vct1を電圧制御発振回路1へ入力すると共に周波数可変用端子Port3に印加している。

20

【0020】

帯域通過フィルタ兼トラップ回路4は、入力端子Port1に接続される外部回路とのマッチングをとる入力側マッチング回路11と、出力端子Port2に接続される外部回路とのマッチングをとる出力側マッチング回路12とを備えている。マッチング回路11は、一端が入力端子Port1に接続されたコンデンサC1と、一端がコンデンサC1の他端に接続されたインダクタL1との直列回路で構成されている。マッチング回路12は、後述する同調回路に一端が接続されたインダクタL5と、インダクタL5の他端に一端が接続され、他端が出力端子Port2に接続されたコンデンサC5との直列回路で構成されている。なお、インダクタL1, L5のうちいずれか一方のインダクタを用いてインピーダンスマッチングを行うようにしても良い。

30

【0021】

入力側マッチング回路11と出力側マッチング回路12との間に周波数可変型の第1及び第2の同調回路13, 14が接続されている。第1の同調回路13と第2の同調回路14との間に、第1及び第2の同調回路13, 14を段間結合する共に源発振信号をトラップする段間結合兼トラップ回路15が構成されている。第1の同調回路13が第1の並列同調回路を構成し、第2の同調回路14が第2の並列同調回路を構成している。また、段間結合兼トラップ回路15が第3の並列同調回路を構成している。

【0022】

第1の同調回路13は、インダクタL1の端部とグラウンドとの間にインダクタL2が直列に接続され、該インダクタL2に対してコンデンサC2及びバラクタダイオードD1からなる直列回路が並列に接続されてLC並列共振回路を構成している。第2の同調回路14は、インダクタL5の端部とグラウンドとの間にインダクタL4が直列に接続され、該インダクタL4に対してコンデンサC4及びバラクタダイオードD3からなる直列回路が並列に接続されてLC並列共振回路を構成している。段間結合兼トラップ回路15は、第1の同調回路13のインダクタL1の端部に一端が接続されたコンデンサC3と、コンデンサC3の他端にカソードが接続されたバラクタダイオードD2と、コンデンサC3のマッチング回路11側の端部とバラクタダイオードD2のアノードとの間に接続されたインダクタL3とで構成されている。

40

50

【 0 0 2 3 】

本実施の形態では、第 1 及び第 2 の同調回路 1 3 , 1 4 が電圧制御発振回路 1 の 2 次高調波に同調するように同調周波数を設定し、段間結合兼トラップ回路 1 5 が電圧制御発振回路 1 の源発振信号の周波数でトラップ周波数を可変するように設定している。ここでは、第 1 及び第 2 の同調回路 1 3 , 1 4 の通過帯域の 1 / 2 周波数を段間結合兼トラップ回路 1 5 のトラップ周波数としている。

【 0 0 2 4 】

第 1 及び第 2 の同調回路 1 3 , 1 4 の通過帯域は電圧制御発振回路 1 の 2 次高調波の周波数に同期させて可変させると共に、段間結合兼トラップ回路 1 5 のトラップ周波数は電圧制御発振回路 1 の源発振信号に合わせて可変させるようにしている。このため、第 1 の同調回路 1 3 におけるバラクタダイオード D 1 のカソードにチョークインダクタ L 6 を介して周波数可変用端子 Port3 を接続し、第 2 の同調回路 1 4 におけるバラクタダイオード D 3 のカソードにチョークインダクタ L 8 を介して周波数可変用端子 Port3 を接続している。また、段間結合兼トラップ回路 1 5 におけるバラクタダイオード D 2 のカソードにチョークインダクタ L 7 を介して周波数可変用端子 Port3 を接続している。なお、周波数可変用端子 Port3 はバイパスコンデンサ C 6 にて高周波的に接地されている。

【 0 0 2 5 】

次に、以上のように構成された本実施の形態の動作について説明する。

本実施の形態に係る電圧制御発振装置は、電圧制御発振回路 1 の発振周波数を 9 5 0 ~ 1 0 5 0 M H z とし、外部出力する発振信号の周波数範囲を 1 . 9 G H z から 2 . 1 G H z としている。第 1 及び第 2 の同調回路 1 3 , 1 4 の通過帯域は 1 . 9 G H z から 2 . 1 G H z であり、段間結合兼トラップ回路 1 5 のトラップ周波数は 9 5 0 ~ 1 0 5 0 M H z となしている。

【 0 0 2 6 】

P L L 回路 2 において、位相比較器 6 に対して基準周波数発振器 5 で発生させた基準周波数信号が入力されると共に、当該電圧制御発振装置の出力信号が R F フィードバック信号として入力される。基準周波数信号と R F フィードバック信号との位相差に応じた位相差信号がチャージポンプ 7 に供給され、当該位相差に対応した電圧の制御電圧信号 Vct1 が生成される。制御電圧信号 Vct1 は電圧制御発振装置の出力信号が所要周波数のところで維持されるように制御される。

【 0 0 2 7 】

P L L 回路 2 から出力された制御電圧信号 Vct1 は電圧制御発振回路 1 へ入力すると共に分岐されて帯域通過フィルタ兼トラップ回路 4 へ入力される。電圧制御発振回路 1 では制御電圧信号 Vct1 によって発振周波数が制御される。たとえば、周波数可変幅が 9 5 0 M H z ~ 1 0 5 0 M H z であるとする、最低の制御電圧信号 Vct1 = Lo の時に発振周波数 = 9 5 0 M H z を出力し、最大の制御電圧信号 Vct1 = Hi の時に最大の発振周波数 = 1 0 5 0 M H z を出力する。

【 0 0 2 8 】

逓倍回路 3 では、電圧制御発振回路 1 から出力される発振信号を、不図示の増幅器（トランジスタ等）の入出力特性の非線形性を利用して整数倍の周波数信号に変換する。たとえば、電圧制御発振回路 1 の出力信号が周波数 = 9 5 0 M H z であれば、電圧制御発振回路 1 の出力信号と同一周波数（ 9 5 0 M H z ）の源発振信号、2 次高調波（ 1 . 9 G H z ）、3 次、4 次... の高調波が生成される。

【 0 0 2 9 】

帯域通過フィルタ兼トラップ回路 4 では、通過帯域及びトラップ周波数が制御電圧信号 Vct1 によって制御される。第 1 の同調回路 1 3 にはチョークインダクタ L 6 を介してバラクタダイオード D 1 のカソードに制御電圧信号 Vct1 が印加される。制御電圧信号 Vct1 の電圧値に応じてバラクタダイオード D 1 の容量が変化して第 1 の同調回路 1 3 の同調周波数が変化する。ここでは、制御電圧信号 Vct1 = Lo の時に共振周波数が 1 . 9 G H z となり、制御電圧信号 Vct1 = Hi の時に共振周波数が 2 . 1 G H z となる。第 2 の同調回路 1 4 は、チョ

10

20

30

40

50

ークインダクタL8を介してバラクタダイオードD3のカソードに制御電圧信号Vct1が印加され、第1の同調回路13と同様に制御電圧信号Vct1=Loの時に共振周波数が1.9GHzとなり、制御電圧信号Vct1=Hiの時に共振周波数が2.1GHzとなる。これら第1及び第2の同調回路13,14によって帯域通過フィルタ兼トラップ回路4の通過帯域となるバンドパスフィルタを構成する。例えば、制御電圧信号Vct1=Loの場合、通過帯域が1.9GHzに設定され、逓倍回路3から出力される2次高調波(1.9GHz)が選択されて出力端子Port2から出力される。また、制御電圧信号Vct1=Hiの場合、通過帯域が2.1GHzに設定され、逓倍回路3から出力される2次高調波(2.1GHz)が選択されて出力端子Port2から出力される。

【0030】

一方、段間結合兼トラップ回路15によって第1の同調回路13と第2の同調回路14とが結合されている。段間結合兼トラップ回路15のバラクタダイオードD2のカソードに印加される制御電圧信号Vct1によって段間結合量が調整されると共にトラップ周波数も変化する。上記した通り、制御電圧信号Vct1がLoからHiに高くなるのに応じて、通過帯域が1.9GHzから2.1GHzへと変化する。段間結合兼トラップ回路15は、バラクタダイオードD2のカソードに印加される制御電圧信号Vct1がLoからHiに高くなるのに応じて、段間結合量が小さくなると共にトラップ周波数が大きくなる。すなわち、第1及び第2の同調回路13,14の通過帯域の変化に追従して外部回路とのインピーダンスマッチングが補正されるように段間結合量が変化する。可変幅に応じてインピーダンスマッチングが困難になるといった不具合を解消できる。しかも、第1及び第2の同調回路13,14の通過帯域の変化に追従してトラップ周波数も変化する。源発振信号が常にトラップ周波数となるように可変させることができる。

【0031】

図3(a)(b)に帯域通過フィルタ兼トラップ回路4の回路構成を有する段間結合兼トラップ回路15を用いた通過帯域及びトラップ周波数のシミュレーション結果を示す図である。図3(a)は制御電圧信号Vct1=Loの場合のシミュレーション結果であり、図3(b)は制御電圧信号Vct1=Hiの場合のシミュレーション結果である。

【0032】

図3(a)に示すように、制御電圧信号Vct1=Loの場合、逓倍回路3の入力信号(950MHz)に対する2次高調波(1.9GHz)が通過帯域の中心周波数となっており、2次よりも高い高調波(3次、4次...)に対しては十分な減衰量を確保できている。また、制御電圧信号Vct1=Loでの電圧制御発振回路1における発振周波数(源発振信号)と同一周波数の950MHzがトラップ周波数となっていることが判る。

【0033】

図3(b)に示すように、制御電圧信号Vct1=Hiの場合、逓倍回路3の入力信号(1050MHz)に対する2次高調波(2.1GHz)が通過帯域の中心周波数となっており、2次よりも高い高調波(3次、4次...)に対しては十分な減衰量を確保できている。また、制御電圧信号Vct1=Hiでの電圧制御発振回路1における発振周波数(源発振信号)と同一周波数の1050MHzがトラップ周波数となっていることが判る。

【0034】

以上のシミュレーション結果から、段間結合兼トラップ回路15では制御電圧信号Vct1に同期して逓倍回路2の2次高調波の帯域に通過帯域がシフトすると共に、逓倍回路2の1次高調波(源発振信号)の位置にトラップ周波数がシフトすることが確認できた。

【0035】

このように本実施の形態によれば、PLL回路2から電圧制御発振回路1へ供給する制御電圧信号Vct1を分岐して段間結合兼トラップ回路15へ入力し、発振周波数に同期させて段間結合兼トラップ回路15の通過帯域及びトラップ周波数を可変させるようにしたので、狭帯域でかつ帯域外の減衰特性に優れたフィルタを構成することができ、逓倍方式の発振回路を採用することによる高いC/N及び周波数安定度を確保でき、周波数可変幅を広くしても帯域外の不要信号の漏れ出しを抑制できる。しかも、段間結合兼トラップ回路

10

20

30

40

50

15の段間結合量を、制御電圧信号Vct1を用いて通過帯域に応じて可変させるようにしたので、従来は可変幅を広げた場合に困難であったインピーダンスマッチングも容易にとることができる。

【0036】

なお、本発明は上記実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲で変形実施可能である。例えば、帯域通過フィルタ兼トラップ回路4における同調回路を3段以上に構成しても上記同様の効果を奏することができる。

【産業上の利用可能性】

【0037】

本発明は、通倍方式の発振回路を採用した電圧制御発振装置に適用可能である。

10

【図面の簡単な説明】

【0038】

【図1】本発明の実施の形態に係る電圧制御発振装置の機能ブロック図

【図2】上記実施の形態の電圧制御発振装置に備えた帯域通過フィルタ兼トラップ回路の回路構成図

【図3】(a)制御電圧信号Vct1 = Loの場合の通過帯域及びトラップ周波数のシミュレーション結果を示す図、(b)制御電圧信号Vct1 = Hiの場合の通過帯域及びトラップ周波数のシミュレーション結果を示す図

【図4】従来の電圧制御発振装置の構成図

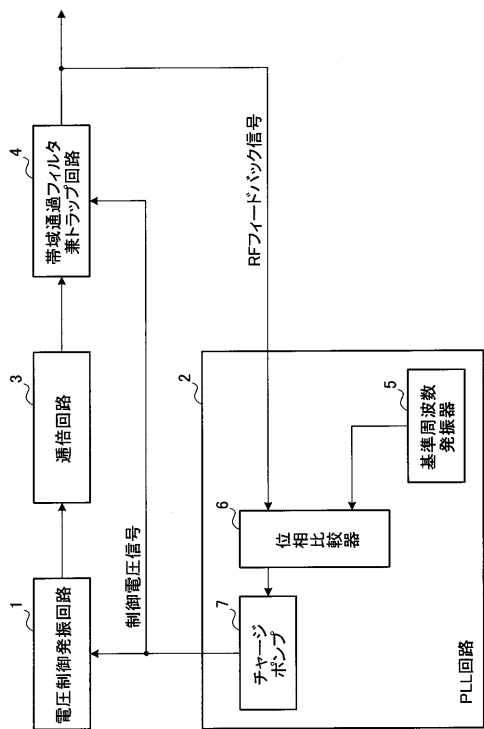
【符号の説明】

20

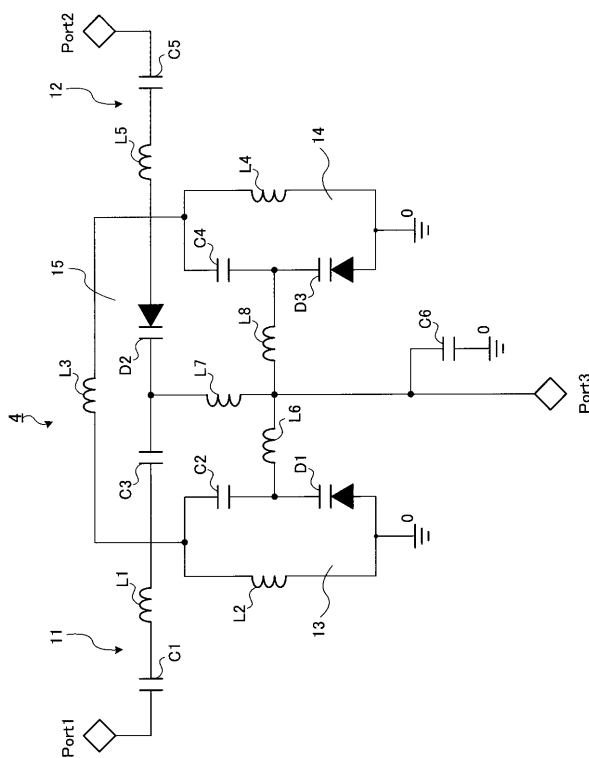
【0039】

1...電圧制御発振回路、2...PLL回路、3...通倍回路、4...帯域通過フィルタ兼トラップ回路、5...基準周波数発振器、6...位相比較器、7...チャージポンプ、11...入力側マッチング回路、12...出力側マッチング回路、13...第1の同調回路、14...第2の同調回路、15...段間結合兼トラップ回路、L1, L2, L3, L4, L5...インダクタ、L6, L7, L8...チョークインダクタ、C1, C2, C3, C4, C5...コンデンサ、D1, D2, D3...バラクタダイオード

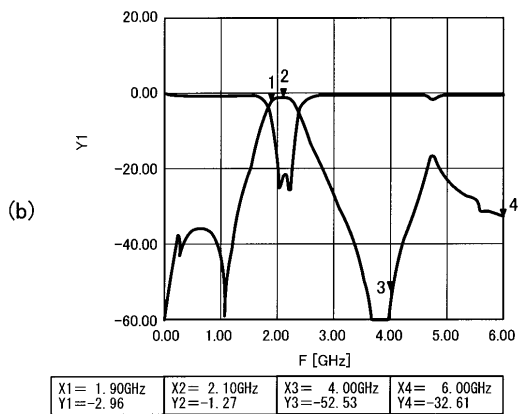
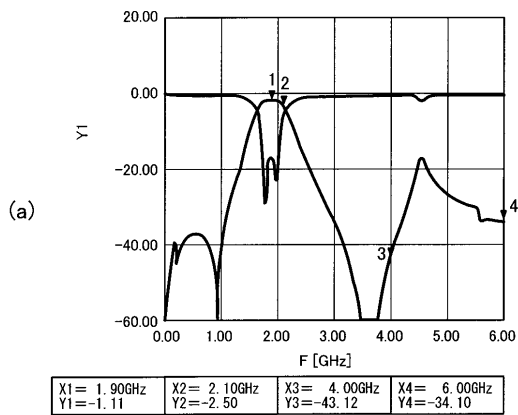
【図 1】



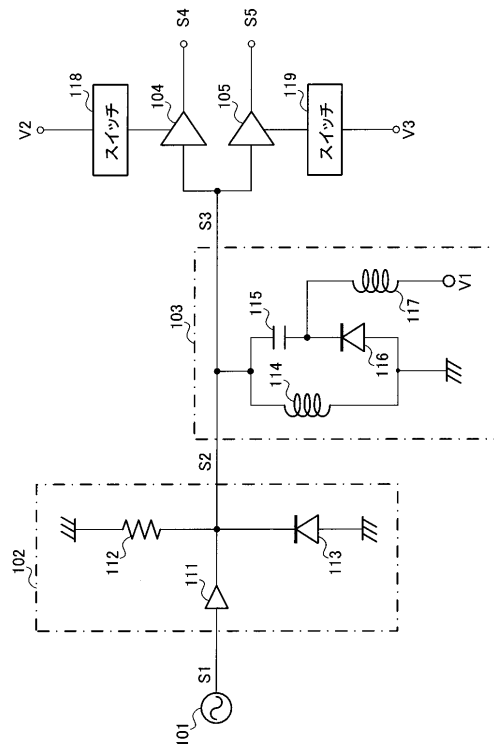
【図 2】



【図 3】



【図 4】



フロントページの続き

Fターム(参考) 5J081 BB10 CC08 CC22 CC24 FF02 FF04 FF19 FF21 FF24 GG07
GG08 GG10 KK02 KK09 KK22 LL05 MM01
5J106 AA04 BB01 CC01 CC21 CC39 DD32 GG01 HH01 HH03 JJ01
KK22 LL01 QQ06 RR08 SS03