



(12) 发明专利申请

(10) 申请公布号 CN 119213547 A

(43) 申请公布日 2024. 12. 27

(21) 申请号 202380041066.2

(22) 申请日 2023.05.18

(30) 优先权数据

63/346,205 2022.05.26 US

(85) PCT国际申请进入国家阶段日

2024.11.18

(86) PCT国际申请的申请数据

PCT/JP2023/018559 2023.05.18

(87) PCT国际申请的公布数据

W02023/228853 JA 2023.11.30

(71) 申请人 东京毅力科创株式会社

地址 日本

(72) 发明人 山本能吏 山田和人 高桥雅典

石川真矢 江崎匠大

(74) 专利代理机构 北京林达刘知识产权代理事
务所(普通合伙) 11277

专利代理师 刘新宇 李靖

(51) Int.Cl.

H01L 21/683 (2006.01)

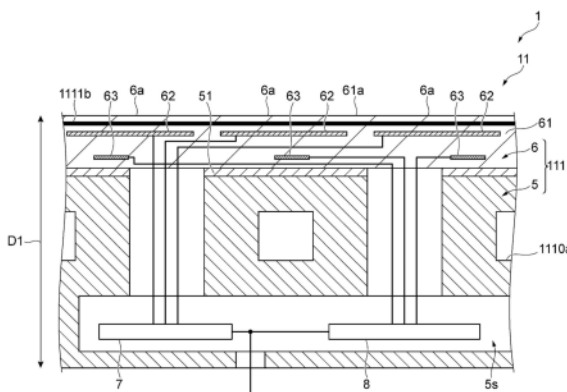
权利要求书3页 说明书13页 附图12页

(54) 发明名称

基板处理装置

(57) 摘要

提供一种基板处理装置。基板处理装置具备腔室、基台、静电保持盘、控制电路以及探测电路。静电保持盘配置在基台上。静电保持盘包括电介质构件、至少一个加热器电极层以及至少一个电阻层。电介质构件具有基板支承面。至少一个加热器电极层由第一材料形成。至少一个电阻层由第二材料形成。至少一个电阻层是具有 $300\mu\text{m}$ 以下的厚度的至少一个电阻层。第二材料的电阻温度系数为第一材料的电阻温度系数以上。



1. 一种基板处理装置,具备:

腔室,在所述腔室的内部提供处理空间;

基台,其配置在所述处理空间内,在所述基台的内部提供内部空间;

静电保持盘,其配置在所述基台上,该静电保持盘包括电介质构件、至少一个加热器电极层以及至少一个电阻层,所述电介质构件具有包括基板支承面的支承面,所述至少一个加热器电极层配置在所述电介质构件内,由第一材料形成,所述至少一个电阻层配置在所述电介质构件内,由第二材料形成,具有 $300\mu\text{m}$ 以下的厚度,该第二材料的电阻温度系数为所述第一材料的电阻温度系数以上;

控制电路,其配置在所述内部空间中,构成为控制对所述至少一个加热器电极层施加的施加电力;以及

探测电路,其配置在所述内部空间中,构成为对施加于所述至少一个电阻层的电压进行探测。

2. 根据权利要求1所述的基板处理装置,其中,

所述第二材料的电阻温度系数比所述第一材料的电阻温度系数大。

3. 根据权利要求1所述的基板处理装置,其中,

所述第二材料是钨。

4. 根据权利要求1所述的基板处理装置,其中,

所述至少一个电阻层的所述厚度为 $100\mu\text{m}$ 以下。

5. 根据权利要求1~4中的任一项所述的基板处理装置,其中,

所述至少一个加热器电极层在所述静电保持盘内的厚度方向上的位置与所述至少一个电阻层在该厚度方向上的位置不同。

6. 根据权利要求5所述的基板处理装置,其中,

所述至少一个加热器电极层在所述至少一个电阻层与所述支承面之间延伸。

7. 根据权利要求5所述的基板处理装置,其中,

所述至少一个电阻层在所述至少一个加热器电极层与所述支承面之间延伸。

8. 根据权利要求7所述的基板处理装置,其中,

所述至少一个电阻层包括第一电阻层和第二电阻层,

所述第二电阻层在所述第一电阻层与所述支承面之间延伸,

所述探测电路构成为对施加于所述第一电阻层的第一电压以及施加于所述第二电阻层的第二电压分别进行探测,

该基板处理装置还具备控制部,该控制部构成为根据所述第一电压和所述第二电压来分别确定所述第一电阻层的第一温度以及所述第二电阻层的第二温度,该控制部构成为基于该第一温度、该第二温度、所述电介质构件的热传导率、以及该第一电阻层与该第二电阻层之间的在所述厚度方向上的距离来确定从所述支承面发出的热通量。

9. 根据权利要求1~4中的任一项所述的基板处理装置,其中,

所述至少一个加热器电极层在所述静电保持盘内的厚度方向上的位置与所述至少一个电阻层在该厚度方向上的位置相同。

10. 根据权利要求1~4中的任一项所述的基板处理装置,其中,

所述支承面包括多个区域,

所述静电保持盘包括分别包括所述多个区域的多个区，
所述至少一个加热器电极层包括多个加热器电极层，
所述多个加热器电极层分别配置在所述多个区内，
所述至少一个电阻层包括多个电阻层，
所述多个电阻层包括分别配置在所述多个区内的按区的至少一个电阻层，
所述控制电路构成为对向所述多个加热器电极层施加的多个施加电力分别进行控制，
所述探测电路构成为对施加于所述多个电阻层的多个电压值分别进行探测。

11. 根据权利要求1~4中的任一项所述的基板处理装置，其中，

所述支承面包括多个区域，

所述静电保持盘包括分别包括所述多个区域的多个区，

所述至少一个加热器电极层包括多个加热器电极层，

所述多个加热器电极层分别配置在所述多个区内，

所述至少一个电阻层包括多个电阻层，

所述多个电阻层包括在所述多个区中的两个以上的对应的区内连续配置的电阻层，

所述控制电路构成为对向所述多个加热器电极层施加的多个施加电力分别进行控制，

所述探测电路构成为对施加于所述多个电阻层的多个电压值分别进行探测。

12. 根据权利要求1~4中的任一项所述的基板处理装置，其中，

所述至少一个电阻层包括多个层，

所述多个层在所述静电保持盘内层叠于所述支承面与所述基台之间，并且所述多个层串联连接。

13. 根据权利要求1~4中的任一项所述的基板处理装置，其中，

所述静电保持盘还包括至少一个高频电极层，

所述至少一个高频电极层与所述基台电连接，且在所述静电保持盘内包围所述至少一个加热器电极层和所述至少一个电阻层。

14. 根据权利要求13所述的基板处理装置，其中，

该基板处理装置还具备与所述基台电连接的高频电源。

15. 根据权利要求13所述的基板处理装置，其中，

所述静电保持盘还包括静电电极，

所述静电电极在所述支承面与所述至少一个高频电极层之间延伸。

16. 根据权利要求1~4中的任一项所述的基板处理装置，其中，

所述探测电路包括：

电阻分压电路，其包括所述至少一个电阻层以及与该至少一个电阻层串联连接的基准电阻；以及

模拟数字转换器，其将施加于所述至少一个电阻层的电压转换为数字值。

17. 根据权利要求16所述的基板处理装置，其中，

所述模拟数字转换器与所述至少一个电阻层的一端连接，

所述至少一个电阻层的所述一端与所述基准电阻连接。

18. 根据权利要求1~4中的任一项所述的基板处理装置，其中，

所述探测电路包括：

恒流源,其与所述至少一个电阻层连接;以及
模拟数字转换器,其将施加于所述至少一个电阻层的电压转换为数字值。

19.根据权利要求18所述的基板处理装置,其中,
所述模拟数字转换器与所述至少一个电阻层的连接于所述恒流源的一端连接。

基板处理装置

技术领域

[0001] 本公开的例示性的实施方式涉及一种基板处理装置。

背景技术

[0002] 在对基板的基板处理中使用基板处理装置。基板处理装置具备腔室、配置在腔室内的基台、以及配置在基台上的静电保持盘。在下述的专利文献1中,在静电保持盘内配置有加热器。

[0003] 现有技术文献

[0004] 专利文献

[0005] 专利文献1:日本特开2021-163902号公报

发明内容

[0006] 发明要解决的问题

[0007] 本公开提供一种确定静电保持盘的温度的技术。

[0008] 用于解决问题的方案

[0009] 在一个例示性的实施方式中,提供一种基板处理装置。基板处理装置具备腔室、基台、静电保持盘、控制电路以及探测电路。腔室在其内部提供处理空间。基台配置在处理空间内。基台在其内部提供内部空间。静电保持盘配置在基台上。静电保持盘包括电介质构件、至少一个加热器电极层以及至少一个电阻层。电介质构件具有支承面。支承面包括基板支承面。至少一个加热器电极层配置在电介质构件中。至少一个加热器电极层由第一材料形成。至少一个电阻层配置在电介质构件中。至少一个电阻层由第二材料形成。至少一个电阻层是具有 $300\mu\text{m}$ 以下的厚度的至少一个电阻层。第二材料的电阻温度系数为第一材料的电阻温度系数以上。控制电路配置在内部空间内。控制电路构成为控制对至少一个加热器电极层施加的施加电力。探测电路配置在内部空间内。探测电路构成为对施加于至少一个电阻层的电压进行探测。

[0010] 发明的效果

[0011] 根据一个例示性的实施方式,提供一种确定静电保持盘的温度的技术。

附图说明

[0012] 图1是用于说明等离子体处理系统的结构例的图。

[0013] 图2是用于说明电容耦合型的等离子体处理装置的结构例的图。

[0014] 图3是一个例示性的实施方式所涉及的基板支承部的局部放大截面图。

[0015] 图4是示出一个例示性的实施方式所涉及的静电保持盘的结构分解立体图。

[0016] 图5是示出一个例示性的实施方式所涉及的探测电路的结构图。

[0017] 图6是示出一个例示性的实施方式所涉及的静电保持盘的多个区的结构的俯视图。

- [0018] 图7是另一例示性的实施方式所涉及的静电保持盘的局部放大截面图。
- [0019] 图8是又一例示性的实施方式所涉及的静电保持盘的局部放大截面图。
- [0020] 图9是又一例示性的实施方式所涉及的静电保持盘的局部放大截面图。
- [0021] 图10是又一例示性的实施方式所涉及的静电保持盘的局部放大截面图。
- [0022] 图11是又一例示性的实施方式所涉及的静电保持盘的局部放大截面图。
- [0023] 图12是示出另一例示性的实施方式所涉及的探测电路的结构图。

具体实施方式

[0024] 下面,参照附图来对各种例示性的实施方式进行详细说明。此外,在各附图中,对相同或相当的部分标注相同的附图标记。

[0025] 参照图1和图2来对一个例示性的实施方式所涉及的作为基板处理装置的等离子体处理装置进行说明。

[0026] 图1是用于说明等离子体处理系统的结构例的图。在一个实施方式中,等离子体处理系统包括等离子体处理装置1和控制部2。等离子体处理系统是基板处理系统的一例,等离子体处理装置1是基板处理装置的一例。等离子体处理装置1包括等离子体处理腔室10、基板支承部11以及等离子体生成部12。等离子体处理腔室10具有等离子体处理空间。另外,等离子体处理腔室10具有用于向等离子体处理空间供给至少一种处理气体的至少一个气体供给口、以及用于从等离子体处理空间排出气体的至少一个气体排出口。气体供给口与后述的气体供给部20连接,气体排出口与后述的排气系统40连接。基板支承部11配置在等离子体处理空间内,具有用于支承基板的基板支承面。

[0027] 等离子体生成部12构成为从供给到等离子体处理空间内的至少一种处理气体生成等离子体。在等离子体处理空间形成的等离子体可以是电容耦合等离子体(CCP:Capacitively Coupled Plasma)、电感耦合等离子体(ICP:Inductively Coupled Plasma)、ECR等离子体(Electron-Cyclotron-Resonance Plasma:电子回旋共振等离子体)、螺旋波激励等离子体(HWP:Helicon Wave Plasma;螺旋波等离子体)或表面波等离子体(SWP:Surface Wave Plasma)等。另外,可以使用包括AC(Alternating Current:交流)等离子体生成部和DC(Direct Current:直流)等离子体生成部在内的各种类型的等离子体生成部。在一个实施方式中,在AC等离子体生成部中使用的AC信号(AC电力)具有100kHz~10GHz的范围内的频率。因而,AC信号包括RF(Radio Frequency:射频)信号和微波信号。在一个实施方式中,RF信号具有100kHz~150MHz的范围内的频率。

[0028] 控制部2对使等离子体处理装置1执行在本公开中叙述的各种工序的、计算机可执行的命令进行处理。控制部2能够构成为控制等离子体处理装置1的各要素以执行在此叙述的各种工序。在一个实施方式中,控制部2的一部分或全部也可以包括于等离子体处理装置1。控制部2可以包括处理部2a1、存储部2a2以及通信接口2a3。控制部2例如通过计算机2a来实现。处理部2a1能够构成为通过从存储部2a2读出程序并执行所读出的程序来进行各种控制动作。该程序可以预先保存于存储部2a2,也可以在需要时经由介质获取。所获取到的程序保存于存储部2a2,由处理部2a1从存储部2a2读出并执行。介质可以是计算机2a可读的各种存储介质,也可以是与通信接口2a3连接的通信线路。处理部2a1可以是CPU(Central Processing Unit:中央处理器)。存储部2a2可以包括RAM(Random Access Memory:随机存

取存储器)、ROM(Read Only Memory:只读存储器)、HDD(Hard Disk Drive:硬盘驱动器)、SSD(Solid State Drive:固态驱动器)或它们的组合。通信接口2a3可以经由LAN(Local Area Network:局域网)等通信线路来在与等离子体处理装置1之间进行通信。

[0029] 以上,对各种例示性的实施方式进行了说明,但不限于上述的例示性的实施方式,也可以进行各种追加、省略、置换以及变更。另外,能够将不同的实施方式中的要素进行组合来形成其它实施方式。

[0030] 下面,对作为等离子体处理装置1的一例的电容耦合型的等离子体处理装置的结构例进行说明。图2是用于说明电容耦合型的等离子体处理装置的结构例的图。

[0031] 电容耦合型的等离子体处理装置1包括等离子体处理腔室10、气体供给部20、电源30以及排气系统40。另外,等离子体处理装置1包括基板支承部11和气体导入部。气体导入部构成为向等离子体处理腔室10内导入至少一种处理气体。气体导入部包括喷淋头13。基板支承部11配置在等离子体处理腔室10内。喷淋头13配置于基板支承部11的上方。在一个实施方式中,喷淋头13构成等离子体处理腔室10的顶部(ceiling)的至少一部分。等离子体处理腔室10具有由喷淋头13、等离子体处理腔室10的侧壁10a以及基板支承部11规定出的等离子体处理空间10s。等离子体处理腔室10接地。喷淋头13以及基板支承部11与等离子体处理腔室10的壳体电绝缘。

[0032] 基板支承部11包括主体部111和环组件112。主体部111具有用于支承基板W的中央区域111a和用于支承环组件112的环状区域111b。晶圆是基板W的一例。主体部111的环状区域111b在俯视时包围主体部111的中央区域111a。基板W配置在主体部111的中央区域111a上,环组件112以包围主体部111的中央区域111a上的基板W的方式配置在主体部111的环状区域111b上。因而,中央区域111a也被称为用于支承基板W的基板支承面,环状区域111b也被称为用于支承环组件112的环支承面。

[0033] 在一个实施方式中,主体部111包括基台5和静电保持盘6。基台5包括导电性构件。基台5的导电性构件能够作为下部电极而发挥功能。静电保持盘6配置在基台5上。静电保持盘6包括陶瓷构件1111a和配置在陶瓷构件1111a内的静电电极1111b。陶瓷构件1111a具有中央区域111a。在一个实施方式中,陶瓷构件1111a还具有环状区域111b。此外,也可以是如环状静电保持盘、环状绝缘构件那样的包围静电保持盘6的其它构件具有环状区域111b。在该情况下,环组件112可以配置在环状静电保持盘上或环状绝缘构件上,也可以配置在静电保持盘6和环状绝缘构件两方上。另外,也可以在陶瓷构件1111a内配置有与后述的RF电源31以及/或者DC电源32耦合的至少一个RF/DC电极。在该情况下,至少一个RF/DC电极作为下部电极而发挥功能。在向至少一个RF/DC电极供给后述的RF偏置信号和/或DC信号的情况下,RF/DC电极也被称为偏置电极。此外,可以是基台5的导电性构件和至少一个RF/DC电极作为多个下部电极而发挥功能。另外,静电电极1111b也可以作为下部电极而发挥功能。因而,基板支承部11包括至少一个下部电极。

[0034] 环组件112包括一个或多个环状构件。在一个实施方式中,一个或多个环状构件包括一个或多个边缘环以及至少一个覆盖环(cover ring)。边缘环由导电性材料或绝缘材料形成,覆盖环由绝缘材料形成。

[0035] 另外,基板支承部11也可以包括调温模块,该调温模块构成为将静电保持盘6、环组件112以及基板中的至少一者调节为目标温度。调温模块可以包括加热器、传热介质、流

路1110a或它们的组合。在流路1110a中流动如盐水、气体那样的传热流体。在一个实施方式中,在基台5内形成流路1110a,在静电保持盘6的陶瓷构件1111a内配置一个或多个加热器。另外,基板支承部11也可以包括传热气体供给部,该传热气体供给部构成为向基板W的背面与中央区域111a之间的间隙供给传热气体。

[0036] 喷淋头13构成为向等离子体处理空间10s内导入来自气体供给部20的至少一种处理气体。喷淋头13具有至少一个气体供给口13a、至少一个气体扩散室13b、以及多个气体导入口13c。供给到气体供给口13a的处理气体通过气体扩散室13b而从多个气体导入口13c被导入到等离子体处理空间10s内。另外,喷淋头13包括至少一个上部电极。此外,气体导入部也可以除了包括喷淋头13以外,还包括在形成于侧壁10a的一个或多个开口部安装的一个或多个边侧气体注入部(SGI:Side Gas Injector)。

[0037] 气体供给部20可以包括至少一个气体源21以及至少一个流量控制器22。在一个实施方式中,气体供给部20构成为将至少一种处理气体从各自所对应的气体源21经由各自所对应的流量控制器22来供给到喷淋头13。各流量控制器22例如可以包括质量流量控制器或压力控制式的流量控制器。并且,气体供给部20也可以包括将至少一种处理气体的流量进行调制或脉冲化的至少一个流量调制设备。

[0038] 电源30包括经由至少一个阻抗匹配电路来与等离子体处理腔室10耦合的RF电源31。RF电源31构成为向至少一个下部电极和/或至少一个上部电极供给至少一种RF信号(RF电力)。由此,从供给到等离子体处理空间10s的至少一种处理气体形成等离子体。因而,RF电源31能够作为等离子体生成部12的至少一部分而发挥功能。另外,通过向至少一个下部电极供给RF偏置信号,能够在基板W产生偏置电位,将所形成的等离子体中的离子成分向基板W引入。

[0039] 在一个实施方式中,RF电源31包括第一RF生成部31a和第二RF生成部31b。第一RF生成部31a经由至少一个阻抗匹配电路来与至少一个下部电极和/或至少一个上部电极耦合,构成为生成等离子体生成用的源RF信号(源RF电力)。在一个实施方式中,源RF信号具有10MHz~150MHz的范围内的频率。在一个实施方式中,第一RF生成部31a也可以构成为生成具有不同的频率的多种源RF信号。所生成的一种或多种源RF信号被供给到至少一个下部电极和/或至少一个上部电极。

[0040] 第二RF生成部31b经由至少一个阻抗匹配电路来与至少一个下部电极耦合,构成为生成RF偏置信号(RF偏置电力)。RF偏置信号的频率可以与源RF信号的频率相同,也可以与源RF信号的频率不同。在一个实施方式中,RF偏置信号具有比源RF信号的频率低的频率。在一个实施方式中,RF偏置信号具有100kHz~60MHz的范围内的频率。在一个实施方式中,第二RF生成部31b也可以构成为生成具有不同的频率的多种RF偏置信号。所生成的一种或多种RF偏置信号被供给到至少一个下部电极。另外,在各种实施方式中,也可以将源RF信号和RF偏置信号中的至少一者脉冲化。

[0041] 另外,电源30也可以包括与等离子体处理腔室10耦合的DC电源32。DC电源32包括第一DC生成部32a和第二DC生成部32b。在一个实施方式中,第一DC生成部32a与至少一个下部电极连接,构成为生成第一DC信号。所生成的第一DC信号施加于至少一个下部电极。在一个实施方式中,第二DC生成部32b与至少一个上部电极连接,构成为生成第二DC信号。所生成的第二DC信号施加于至少一个上部电极。

[0042] 在各种实施方式中,也可以将第一DC信号和第二DC信号脉冲化。在该情况下,向至少一个下部电极和/或至少一个上部电极施加电压脉冲的序列。电压脉冲可以具有矩形、梯形、三角形或它们的组合的脉冲波形。在一个实施方式中,在第一DC生成部32a与至少一个下部电极之间连接有用于从DC信号生成电压脉冲的序列的波形生成部。因而,第一DC生成部32a和波形生成部构成电压脉冲生成部。在第二DC生成部32b和波形生成部构成电压脉冲生成部的情况下,电压脉冲生成部与至少一个上部电极连接。电压脉冲可以具有正的极性,也可以具有负的极性。另外,电压脉冲的序列也可以在一个周期内包含一个或多个正极性电压脉冲以及一个或多个负极性电压脉冲。此外,可以除RF电源31以外还设置有第一DC生成部32a和第二DC生成部32b,也可以替代第二RF生成部31b而设置有第一DC生成部32a。

[0043] 排气系统40例如能够与设置于等离子体处理腔室10的底部的气体排出口10e连接。排气系统40可以包括压力调整阀和真空泵。通过压力调整阀来调整等离子体处理空间10s内的压力。真空泵可以包括涡轮分子泵、干式泵或它们的组合。

[0044] 下面,参照图3~图6来对一个实施方式所涉及的等离子体处理装置进行说明。图3是一个例示性的实施方式所涉及的基板支承部的局部放大截面图。如上所述,等离子体处理装置1具备腔室10、基台5以及静电保持盘6。腔室10在其内部提供处理空间10s。基台5配置在处理空间10s内。基台5在其内部提供内部空间5s。

[0045] 静电保持盘6配置在基台5上。在一例中,静电保持盘6也可以隔着隔热构件(粘胶层)51配置在基台5上。隔热构件51例如由有机硅形成。静电保持盘6包括电介质构件61、至少一个加热器电极层以及至少一个电阻层。至少一个电阻层具有300 μm 以下的厚度。在一个实施方式中,至少一个电阻层也可以具有100 μm 以下的厚度。

[0046] 下面,对具备多个加热器电极层62和多个电阻层63的等离子体处理装置1进行说明,但等离子体处理装置1也可以具备单个的加热器电极层以及单个的电阻层。多个电阻层63分别具有300 μm 以下的厚度。多个电阻层63分别也可以具有100 μm 以下的厚度。

[0047] 陶瓷构件1111a是电介质构件61的一例。陶瓷构件1111a可以通过喷镀形成。电介质构件61可以由聚酰亚胺形成。电介质构件61具有支承面61a。支承面61a是电介质构件61和静电保持盘6各自的上表面。支承面61a包括基板支承面、即中央区域111a。支承面61a也可以还包括环支承面、即环状区域111b。

[0048] 如图3所示,多个加热器电极层62配置在电介质构件61内。多个电阻层63配置在电介质构件61内。在一个实施方式中,多个加热器电极层62在静电保持盘6内的厚度方向D1上的位置与多个电阻层63在厚度方向D1上的位置不同。在一例中,多个加热器电极层62在静电保持盘6内的厚度方向D1上的位置是从支承面61a起的静电保持盘6的厚度的6/7的位置、或者比从支承面61a起的静电保持盘6的厚度的6/7的位置接近支承面61a的位置。在一个实施方式中,多个加热器电极层62可以在支承面61a与多个电阻层63之间延伸。在一例中,静电电极1111b可以在支承面61a与多个加热器电极层62之间延伸。

[0049] 图4是示出一个例示性的实施方式所涉及的静电保持盘的结构分解立体图。在一例中,电介质构件61由层叠的多个电介质层61b构成。厚度方向D1能够与多个电介质层61b的层叠方向相同。电介质层61b的厚度例如为0.35mm。在一例中,多个加热器电极层62和多个电阻层63分别配置在多个电介质层61b中的两个电介质层上。两个电介质层可以在层叠方向上相邻。在该情况下,多个加热器电极层62与多个电阻层63之间的厚度方向D1上的

距离为0.35mm以上。

[0050] 如图4所示,多个加热器电极层62中的各加热器电极层62可以包括第一端62a和第二端62b。在一例中,多个加热器电极层62分别在多个电介质层61b中的对应的电介质层上以从第一端62a起蛇行至第二端62b为止的方式延伸。多个电阻层63中的各电阻层63可以包括第一端63a和第二端63b。在一例中,多个电阻层63分别在多个电介质层61b中的对应的电介质层上以从第一端63a起蛇行至第二端63b为止的方式延伸。

[0051] 多个加热器电极层62由第一材料形成。在一例中,第一材料包含从由钨、铜、银以及铝构成的第一组材料中选择的至少一种材料。多个电阻层63由第二材料形成。在一例中,第二材料包含从由钨、镍、钼以及铂构成的第二组材料中选择的至少一种材料。

[0052] 第二材料的电阻温度系数为第一材料的电阻温度系数以上。具体地说,从第一组材料和第二组材料中以使第二材料的电阻温度系数为第一材料的电阻温度系数以上的方式来分别选择第一材料和第二材料。在一个实施方式中,第二材料可以是钨。第一材料和第二材料可以是钨。第一材料可以是铜,第二材料可以是钨。第一材料可以是钨,第二材料可以是镍。第一材料可以是银,第二材料可以是钼。第一材料可以是铝,第二材料可以是钼。在一个实施方式中,第二材料的电阻温度系数可以比第一材料的电阻温度系数大。

[0053] 如图3所示,等离子体处理装置1还具备控制电路7和探测电路8。在一例中,控制电路7和探测电路8以能够相互通信的方式连接。控制电路7和探测电路8也可以与控制部2以能够通信的方式连接。控制电路7和探测电路8也可以是控制部2的一部分。控制电路7配置在内部空间5s中。控制电路7构成为控制向多个加热器电极层62中的各加热器电极层62施加的施加电力。控制电路7可以与第一端62a以及第二端62b分别电连接。

[0054] 探测电路8配置在内部空间5s中。探测电路8构成为对施加于多个电阻层63中的各电阻层63的电压进行探测。探测电路8可以与第一端63a以及第二端63b分别电连接。

[0055] 图5是示出一个例示性的实施方式所涉及的探测电路的结构图。在一个实施方式中,探测电路8可以包括多个电阻分压电路81以及多个A/D转换器82。如图5所示,多个电阻分压电路81的各电阻分压电路81包括基准电阻R和多个电阻层63中的对应的电阻层630。基准电阻R与电阻层630串联连接。基准电阻R的一端与电源连接,基准电阻R的另一端与电阻层630的一端(例如第一端63a)连接。电阻层630的另一端(例如第二端63b)与地G连接。多个A/D转换器82分别将施加于所对应的电阻层630的电压转换为数字值。

[0056] 在一个实施方式中,多个A/D转换器82分别与电阻层630的第一端63a连接。第一端63a与基准电阻R连接。第二端63b可以与地G连接。对基准电阻R和电阻层630施加电源电压。对电阻层630施加 $R_2/(R_1+R_2) \times V_{in}$ 的电压。在此, R_1 是基准电阻R的电阻值, R_2 是电阻层630的电阻值, V_{in} 是电源电压。A/D转换器82将施加于电阻层630的电压转换为数字值。在一例中,探测电路8还包括FPGA 83(Field Programmable Gate Array:现场可编程门阵列)。FPGA 83从A/D转换器82获取数字值,并将该数字值以可通信的形式输出。

[0057] 在等离子体处理装置1中,根据由控制电路7控制的施加电力来控制多个加热器电极层62的发热量。静电保持盘6的温度与多个加热器电极层62的发热量相应地变化。当静电保持盘6的温度变化时,配置在电介质构件61内的多个电阻层63中的所对应的电阻层630的温度变化。当电阻层630的温度变化时,电阻层630的电阻值与形成电阻层630的第二材料的电阻温度系数成比例地变化。

[0058] 在多个电阻分压电路81中,当电阻层630的电阻值与静电保持盘6的温度的温度相应地变化时,施加于电阻层630的电压变化。由此,根据施加于电阻层630的电压来确定电阻层630的温度。因此,在等离子体处理装置1中,确定静电保持盘的温度。

[0059] 在一例中,探测电路8构成为根据施加于电阻层630的电压来确定电阻层630的温度。多个电阻层63的温度与施加于多个电阻层63的电压之间的各关系可以被预先赋予。在一例中,探测电路8存储基准电阻R的电阻值和基准电压。在另一例中,也可以是控制电路7构成为根据施加于电阻层630的电压来确定电阻层630的温度。控制电路7能够从探测电路8获取施加于电阻层630的电压。在又一例中,也可以是控制部2构成为根据施加于电阻层630的电压来确定电阻层630的温度。

[0060] 图6是示出一个例示性的实施方式所涉及的静电保持盘的多个区的结构的俯视图。图6示出从厚度方向D1观察的支承面61a。在图6的例子中,支承面61a在从厚度方向D1观察时具有以中心轴线AX为中心的圆形状。在一个实施方式中,支承面61a包括多个区域61c。在一例中,相对于中心轴线AX同心的区域包括多个区域61c中的一个以上对应的区域。多个区域61c可以包括包含中心轴线AX的多个扇形的区域、以及以中心轴线AX为中心的多个扇环形的区域。静电保持盘6包括多个区6a,该多个区6a分别包括多个区域61c。如图6所示,多个区6a可以分别包括从厚度方向D1观察时与该多个区6a重叠的多个区域61c。在图6所示的例子中,静电保持盘6包括32个区,但不限于此。静电保持盘6也可以包括32个以上的区,还可以包括少于32个的区。

[0061] 下面,参照图3和图6。在一个实施方式中,多个加热器电极层62分别配置在多个区6a内。多个电阻层63分别配置在多个区6a内。控制电路7构成为对分别施加于多个加热器电极层62的多个施加电力进行控制。探测电路8构成为对分别施加于多个电阻层63的多个电压值进行探测。

[0062] 在等离子体处理装置1中,根据由控制电路7控制的多个施加电力来分别控制多个加热器电极层62的发热量。多个区6a的温度分别与多个加热器电极层62的发热量相应地变化。当多个区6a的温度分别变化时,配置于电介质构件61内的多个区6a中的相对应的区的电阻层630的温度变化。当电阻层630的温度变化时,电阻层630的电阻值与形成电阻层630的第二材料的电阻温度系数成比例地变化。

[0063] 当电阻层630的电阻值变化时,施加于电阻层630的电压变化。由此,根据施加于电阻层630的电压来确定电阻层630的温度。因此,在等离子体处理装置1中,分别确定多个区6a的温度。

[0064] 下面,参照图7来对另一实施方式所涉及的等离子体处理装置的静电保持盘的结构进行说明。图7是另一例示性的实施方式所涉及的静电保持盘的局部放大截面图。下面,从相对于等离子体处理装置1的静电保持盘6的不同点的观点出发来对图7所示的等离子体处理装置1A的静电保持盘6A进行说明。

[0065] 在等离子体处理装置1A中,多个电阻层63在支承面61a与多个加热器电极层62之间延伸。根据等离子体处理装置1A,多个电阻层63设置在相比于多个加热器电极层62而言的支承面61a的附近,因此支承面61a的温度与多个电阻层63的温度之差小。此外,静电电极1111b能够在支承面61a与多个电阻层63之间延伸。

[0066] 下面,参照图8来对又一实施方式所涉及的等离子体处理装置的静电保持盘的结构

构进行说明。图8是又一例示性的实施方式所涉及的静电保持盘的局部放大截面图。下面，从相对于等离子体处理装置1A的静电保持盘6A的不同点的观点出发来对图8所示的等离子体处理装置1B的静电保持盘6B进行说明。

[0067] 静电保持盘6B包括至少一个高频电极层。在图8所示的例子中，静电保持盘6B包括多个高频电极层64。多个高频电极层64可以分别配置在多个区6a内。多个高频电极层64分别与基台5电连接。多个高频电极层64可以由与形成基台5的材料相同的材料形成。在一例中，多个高频电极层64由铝形成。在一个实施方式中，等离子体处理装置1B还具备高频电源。该高频电源与基台5电连接。RF电源31是该高频电源的一例。

[0068] 多个高频电极层64在静电保持盘6B内分别包围多个加热器电极层62和多个电阻层63。也可以是，从厚度方向D1观察时，多个加热器电极层62和多个电阻层63被多个高频电极层64分别覆盖。在一个实施方式中，静电电极1111b也可以在支承面61a与多个高频电极层64之间延伸。

[0069] 在等离子体处理装置1B中，多个高频电极层64与基台5为相同电位，因此多个高频电极层64能够作为下部电极而发挥功能。多个加热器电极层62以及多个电阻层63被具有与基台5的电位相同的电位的多个高频电极层64包围。因而，抑制由RF信号(RF电力)引起的RF噪声加入到多个电阻层63。

[0070] 静电保持盘6B也可以包括单个的高频电极层。单个的高频电极层在多个区6a连续配置。单个的高频电极层在静电保持盘6B内包围多个加热器电极层62和多个电阻层63。也可以是，从厚度方向D1观察时，多个加热器电极层62和多个电阻层63被单个的高频电极层覆盖。

[0071] 下面，参照图9来对又一实施方式所涉及的等离子体处理装置的静电保持盘的结构进行说明。图9是又一例示性的实施方式所涉及的静电保持盘的局部放大截面图。下面，从相对于等离子体处理装置1A的静电保持盘6A的不同点的观点出发来对图9所示的等离子体处理装置1C的静电保持盘6C进行说明。

[0072] 静电保持盘6C包括多个电阻层63C。多个电阻层63C中的各电阻层63C包括第一电阻层631和第二电阻层632。第二电阻层632在第一电阻层631与支承面61a之间延伸。静电电极1111b也可以在第二电阻层632与支承面61a之间延伸。控制部2构成为对施加于第一电阻层631的第一电压以及施加于第二电阻层632的第二电压分别进行探测。也可以是，探测电路8构成为对施加于第一电阻层631的第一电压以及施加于第二电阻层632的第二电压分别进行探测。

[0073] 在一例中，在等离子体处理装置1C中，探测电路8包括与第一电阻层631以及第二电阻层632分别对应的多个电阻分压电路81以及多个A/D转换器82。

[0074] 多个电阻分压电路81中的与第一电阻层631对应的第一电阻分压电路包括第一电阻层631和第一基准电阻来替代电阻层630和基准电阻R。多个电阻分压电路81中的与第二电阻层632对应的第二电阻分压电路包括第二电阻层632和第二基准电阻来替代电阻层630和基准电阻R。多个A/D转换器82中的与第一电阻层631对应的第一A/D转换器将施加于第一电阻层631的电压转换为数字值。多个A/D转换器82中的与第二电阻层632对应的第二A/D转换器将施加于第二电阻层632的电压转换为数字值。

[0075] 对第一电阻层631施加第一电压。对第二电阻层632施加第二电压。控制部2构成为

根据第一电压和第二电压来分别确定第一电阻层631的第一温度以及第二电阻层632的第二温度。在另一例中,也可以是,探测电路8或控制电路7构成根据第一电压和第二电压来分别确定第一电阻层631的第一温度以及第二电阻层632的第二温度。

[0076] 控制部2构成基于第一温度 T_1 (K)、第二温度 T_2 (K)、电介质构件61的热传导率 S ($W/(m \cdot K)$)、以及第一电阻层631与第二电阻层632之间的在厚度方向D1上的距离 L (m), 来确定从支承面61a发出的热通量 q (W/m^2)。

[0077] 在一例中,控制部2基于下述的关系来确定热通量 q 。

[0078] $q = (T_2 - T_1) / (L/S)$

[0079] 热传导率 S ($W/(m \cdot K)$) 和距离 L (m) 也可以被预先赋予。在一例中,控制部2存储热传导率 S ($W/(m \cdot K)$) 和距离 L (m)。

[0080] 下面,参照图10来对又一实施方式所涉及的等离子体处理装置的静电保持盘的结构进行说明。图10是又一例示性的实施方式所涉及的静电保持盘的局部放大截面图。下面,从相对于等离子体处理装置1的静电保持盘6的不同点的观点出发来对图10所示的等离子体处理装置1D的静电保持盘6D进行说明。

[0081] 多个加热器电极层62在静电保持盘6D内的厚度方向D1上的位置与多个电阻层63在厚度方向D1上的位置相同。在一例中,支承面61a与多个加热器电极层62之间的在厚度方向D1上的距离同支承面61a与多个电阻层63之间的在厚度方向D1上的距离彼此相等。在等离子体处理装置1D中,在静电保持盘6D内的厚度方向D1上,多个加热器电极层62与多个电阻层63配置于相同的位置。

[0082] 下面,参照图11来对又一实施方式所涉及的等离子体处理装置的静电保持盘的结构进行说明。图11是又一例示性的实施方式所涉及的静电保持盘的局部放大截面图。下面,从相对于等离子体处理装置1的静电保持盘6的不同点的观点出发来对图11所示的等离子体处理装置1E的静电保持盘6E进行说明。

[0083] 静电保持盘6E包括多个电阻层63E。多个电阻层63E分别包括多个层63c。在一例中,电阻层630可以包括多个层63c。多个层63c中的各层63c是电阻层。多个层63c在静电保持盘6E内层叠于支承面61a与基台5之间。在一例中,多个层63c层叠于基台5与多个加热器电极层62之间。多个层63c也可以层叠于支承面61a与多个加热器电极层62之间。多个层63c串联连接。多个层63c中的彼此相邻的层可以通过过孔串联连接。

[0084] 以上,对各种例示性的实施方式进行了说明,但不限于上述的例示性的实施方式,也可以进行各种追加、省略、置换以及变更。另外,能够将不同的实施方式中的要素进行组合来形成其它实施方式。

[0085] 在另一实施方式中,控制电路7和探测电路8也可以配置在内部空间5s外。

[0086] 图12是示出另一例示性的实施方式所涉及的探测电路的结构的图。如图12所示,探测电路8也可以包括恒流源I来替代基准电阻R。恒流源I与电阻层630连接。A/D转换器82将施加于电阻层630的电压转换为数字值。在一例中,恒流源I与电阻层630的一端(例如,第一端63a)连接。在一个实施方式中,A/D转换器82与连接于恒流源I的一端(第一端63a)连接。在该情况下,施加于电阻层630的电压值以使施加于电阻层630的电流恒定的方式与电阻层630的电阻值的变化相应地变化。

[0087] 在图6的实施方式中,也可以在多个区6a中的至少一个区内配置有多个电阻层63

中的两个以上的电阻层。在至少一个区中,确定分别配置有两个以上的电阻层的两个以上的部分的温度。两个以上的电阻层也可以分别包括多个层63c。

[0088] 在图6的实施方式中,多个电阻层63中的至少一个电阻层63也可以在多个区6a中的两个以上的区连续配置。两个以上的区也可以彼此相邻。多个区6a中的两个以上的区的温度通过多个电阻层63中的至少一个电阻层来确定。

[0089] 对图8的实施方式的变形例进行说明。多个高频电极层64也可以应用于图3所示的、多个加热器电极层62在支承面61a与多个电阻层63之间延伸的静电保持盘6。多个高频电极层64也可以应用于图9所示的、包括第一电阻层631和第二电阻层632的静电保持盘6C。多个高频电极层64也可以应用于图10所示的、多个加热器电极层62在静电保持盘6D内的厚度方向D1上的位置与多个电阻层63在厚度方向D1上的位置相同的静电保持盘6D。

[0090] 在图9的实施方式的变形例中,多个加热器电极层62也可以在支承面61a与多个电阻层63C之间延伸。

[0091] 在此,将本公开所包括的各种例示性的实施方式记载于以下的[E1] ~ [E19]。

[0092] [E1]

[0093] 一种基板处理装置,具备:

[0094] 腔室,在所述腔室的内部提供处理空间;

[0095] 基台,其配置在所述处理空间内,在所述基台的内部提供内部空间;

[0096] 静电保持盘,其配置在所述基台上,该静电保持盘包括电介质构件、至少一个加热器电极层以及至少一个电阻层,所述电介质构件具有包括基板支承面的支承面,所述至少一个加热器电极层配置在所述电介质构件内,由第一材料形成,所述至少一个电阻层配置在所述电介质构件内,由第二材料形成,具有300 μm 以下的厚度,该第二材料的电阻温度系数为所述第一材料的电阻温度系数以上;

[0097] 控制电路,其配置在所述内部空间中,构成为控制对所述至少一个加热器电极层施加的施加电力;以及

[0098] 探测电路,其配置在所述内部空间中,构成为对施加于所述至少一个电阻层的电压进行探测。

[0099] [E2]

[0100] 根据[E1]所记载的基板处理装置,其中,

[0101] 所述第二材料的电阻温度系数比所述第一材料的电阻温度系数大。

[0102] [E3]

[0103] 根据[E1]或[E2]所记载的基板处理装置,其中,

[0104] 所述第二材料是钨。

[0105] [E4]

[0106] 根据[E1] ~ [E3]中的任一项所记载的基板处理装置,其中,

[0107] 所述至少一个电阻层的所述厚度为100 μm 以下。

[0108] [E5]

[0109] 根据[E1] ~ [E4]中的任一项所记载的基板处理装置,其中,

[0110] 所述至少一个加热器电极层在所述静电保持盘内的厚度方向上的位置与所述至少一个电阻层在该厚度方向上的位置不同。

- [0111] [E6]
- [0112] 根据[E5]所记载的基板处理装置,其中,
- [0113] 所述至少一个加热器电极层在所述至少一个电阻层与所述支承面之间延伸。
- [0114] [E7]
- [0115] 根据[E5]所记载的基板处理装置,其中,
- [0116] 所述至少一个电阻层在所述至少一个加热器电极层与所述支承面之间延伸。
- [0117] [E8]
- [0118] 根据[E1] ~ [E7]中的任一项所记载的基板处理装置,其中,
- [0119] 所述至少一个电阻层包括第一电阻层和第二电阻层,
- [0120] 所述第二电阻层在所述第一电阻层与所述支承面之间延伸,
- [0121] 所述探测电路构成为对施加于所述第一电阻层的第一电压以及施加于所述第二电阻层的第二电压分别进行探测,
- [0122] 该基板处理装置还具备控制部,该控制部构成为根据所述第一电压和所述第二电压来分别确定所述第一电阻层的第一温度以及所述第二电阻层的第二温度,该控制部构成为基于该第一温度、该第二温度、所述电介质构件的热传导率、以及该第一电阻层与该第二电阻层之间的在所述厚度方向上的距离来确定从所述支承面发出的热通量。
- [0123] [E9]
- [0124] 根据[E1] ~ [E4]、[E8]中的任一项所记载的基板处理装置,其中,
- [0125] 所述至少一个加热器电极层在所述静电保持盘内的厚度方向上的位置与所述至少一个电阻层在该厚度方向上的位置相同。
- [0126] [E10]
- [0127] 根据[E1] ~ [E9]中的任一项所记载的基板处理装置,其中,
- [0128] 所述支承面包括多个区域,
- [0129] 所述静电保持盘包括分别包括所述多个区域的多个区,
- [0130] 所述至少一个加热器电极层包括多个加热器电极层,
- [0131] 所述多个加热器电极层分别配置在所述多个区内,
- [0132] 所述至少一个电阻层包括多个电阻层,
- [0133] 所述多个电阻层包括分别配置在所述多个区内的按区的至少一个电阻层,
- [0134] 所述控制电路构成为对向所述多个加热器电极层施加的多个施加电力分别进行控制,
- [0135] 所述探测电路构成为对施加于所述多个电阻层的多个电压值分别进行探测。
- [0136] [E11]
- [0137] 根据[E1] ~ [E9]中的任一项所记载的基板处理装置,其中,
- [0138] 所述支承面包括多个区域,
- [0139] 所述静电保持盘包括分别包括所述多个区域的多个区,
- [0140] 所述至少一个加热器电极层包括多个加热器电极层,
- [0141] 所述多个加热器电极层分别配置在所述多个区内,
- [0142] 所述至少一个电阻层包括多个电阻层,
- [0143] 所述多个电阻层包括在所述多个区中的两个以上的对应的区内连续配置的电阻

层,

[0144] 所述控制电路构成为对向所述多个加热器电极层施加的多个施加电力分别进行控制,

[0145] 所述探测电路构成为对施加于所述多个电阻层的多个电压值分别进行探测。

[0146] [E12]

[0147] 根据[E1] ~ [E11]中的任一项所记载的基板处理装置,其中,

[0148] 所述至少一个电阻层包括多个层,

[0149] 所述多个层在所述静电保持盘内层叠于所述支承面与所述基台之间,并且所述多个层串联连接。

[0150] [E13]

[0151] 根据[E1] ~ [E12]中的任一项所记载的基板处理装置,其中,

[0152] 所述静电保持盘还包括至少一个高频电极层,

[0153] 所述至少一个高频电极层与所述基台电连接,且在所述静电保持盘内包围所述至少一个加热器电极层和所述至少一个电阻层。

[0154] [E14]

[0155] 根据[E13]所记载的基板处理装置,其中,

[0156] 该基板处理装置还具备与所述基台电连接的高频电源。

[0157] [E15]

[0158] 根据[E13]所记载的基板处理装置,其中,

[0159] 所述静电保持盘还包括静电电极,

[0160] 所述静电电极在所述支承面与所述至少一个高频电极层之间延伸。

[0161] [E16]

[0162] 根据[E1] ~ [E15]中的任一项所记载的基板处理装置,其中,

[0163] 所述探测电路包括:

[0164] 电阻分压电路,其包括所述至少一个电阻层以及与该至少一个电阻层串联连接的基准电阻;以及

[0165] 模拟数字转换器,其将施加于所述至少一个电阻层的电压转换为数字值。

[0166] [E17]

[0167] 根据[E16]所记载的基板处理装置,其中,

[0168] 所述模拟数字转换器与所述至少一个电阻层的一端连接,

[0169] 所述至少一个电阻层的所述一端与所述基准电阻连接。

[0170] [E18]

[0171] 根据[E1] ~ [E15]中的任一项所记载的基板处理装置,其中,

[0172] 所述探测电路包括:

[0173] 恒流源,其与所述至少一个电阻层连接;以及

[0174] 模拟数字转换器,其将施加于所述至少一个电阻层的电压转换为数字值。

[0175] [E19]

[0176] 根据[E18]所记载的基板处理装置,其中,

[0177] 所述模拟数字转换器与所述至少一个电阻层的连接于所述恒流源的一端连接。

[0178] 从以上的说明能够理解的是,本公开的各种实施方式是出于说明的目的而在本说明书中说明的,能够不脱离本公开的范围和主旨地将本公开的各种实施方式进行各种变更。因而,本说明书所公开的各种实施方式意不在于限定,真正的范围和主旨通过所附的权利要求书来示出。

[0179] 附图标记说明

[0180] 1:等离子体处理装置;2:控制部;5:基台;5s:内部空间;6、6A、6B、6C、6D、6E:静电保持盘;6a:多个区;7:控制电路;8:探测电路;10:腔室;10s:处理空间;61:电介质构件;61a:支承面;61c:区域;62:多个加热器电极层;63、63C、63E:多个电阻层;631:第一电阻层;632:第二电阻层;63c:多个层;64:高频电极层;81:电阻分压电路;82:A/D转换器;1111b:静电电极;D1:厚度方向;R:基准电阻;I:恒流源。

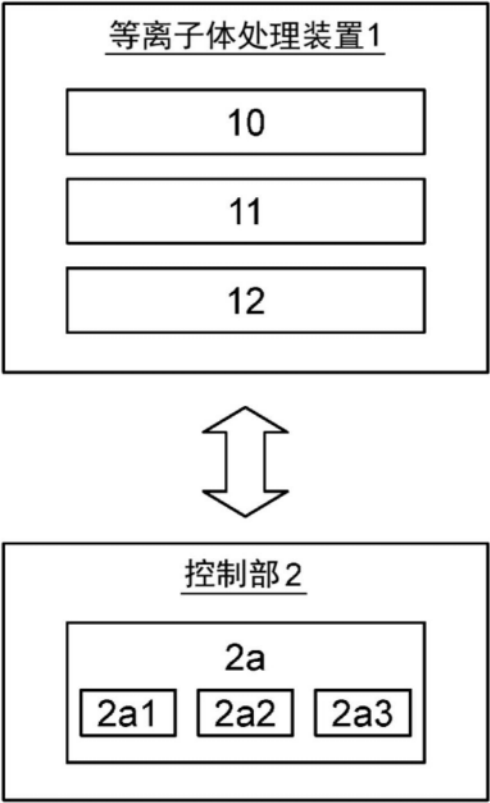


图1

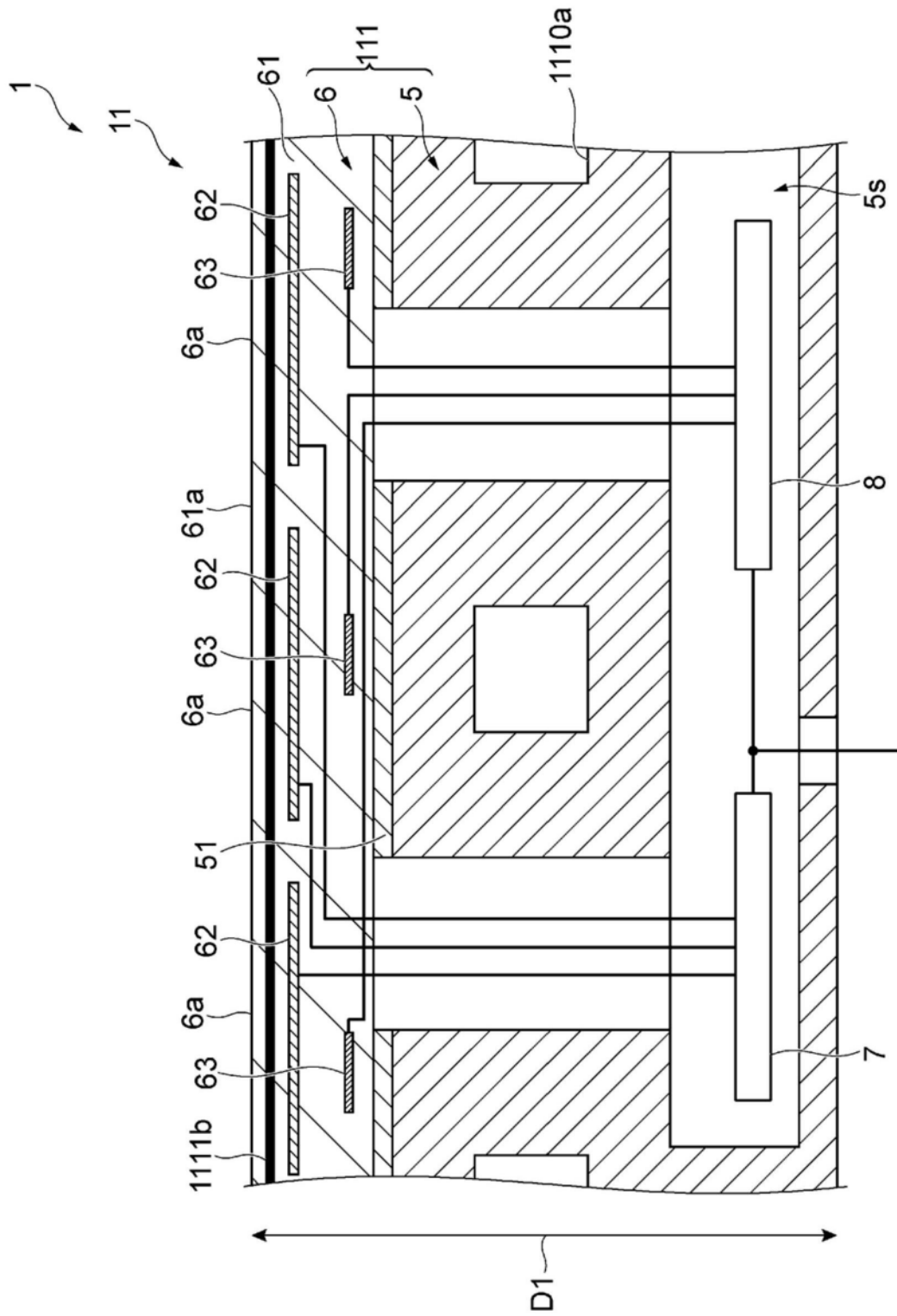


图3

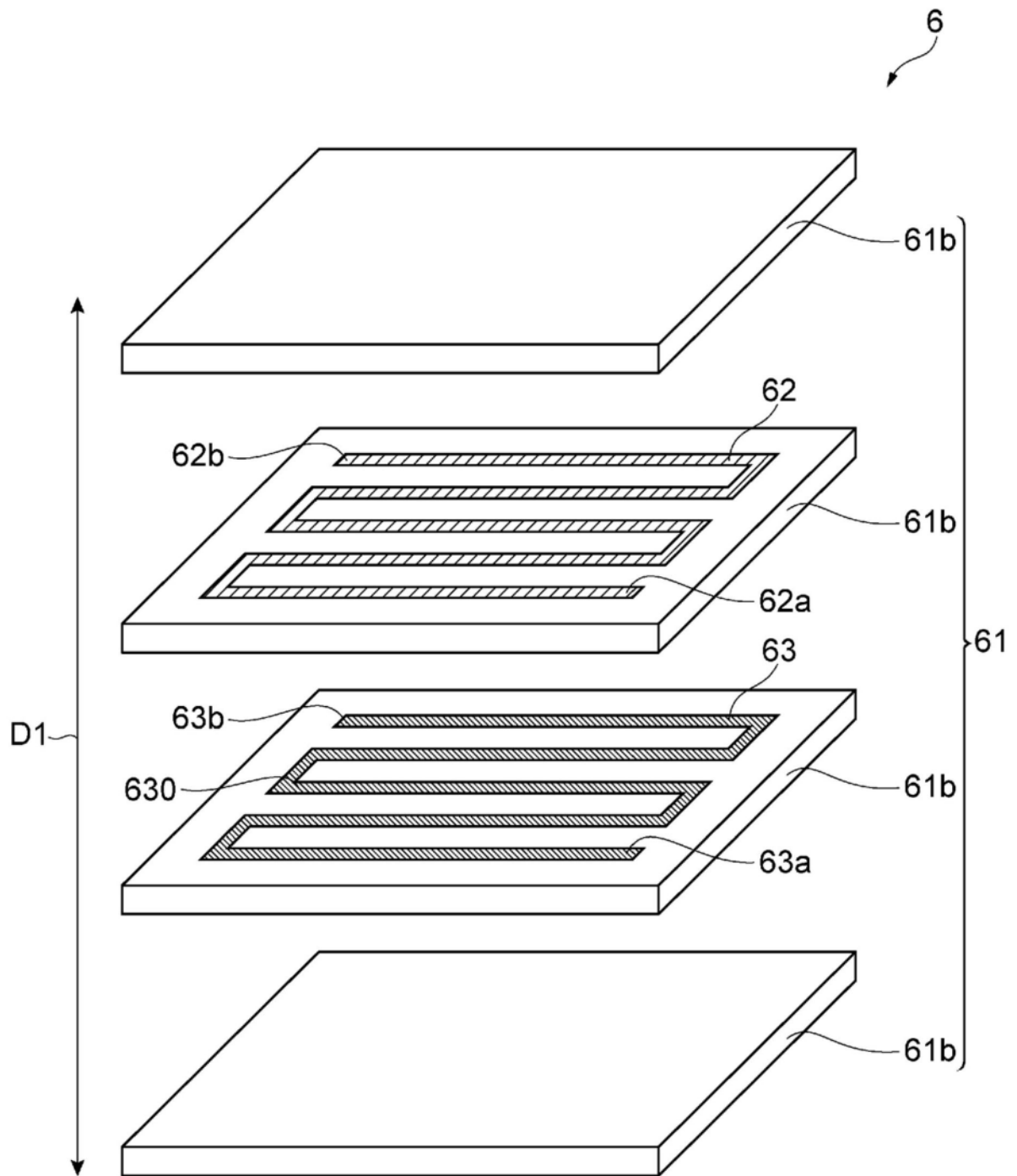


图4

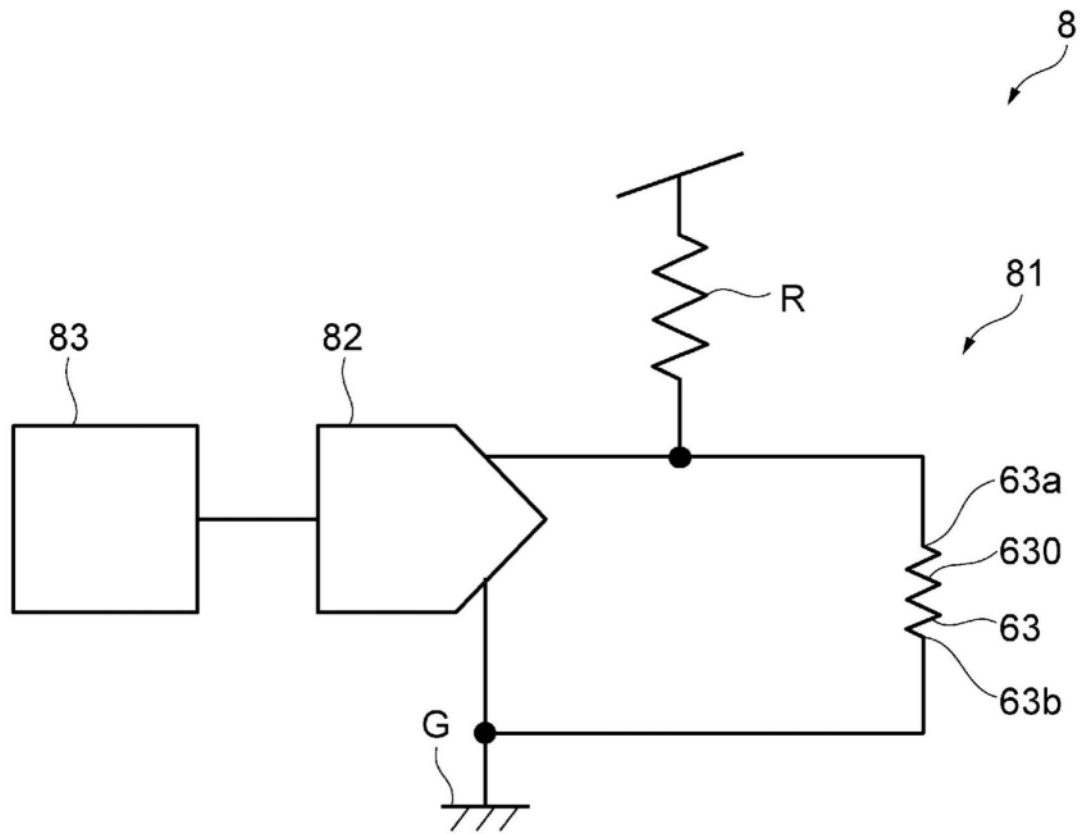


图5

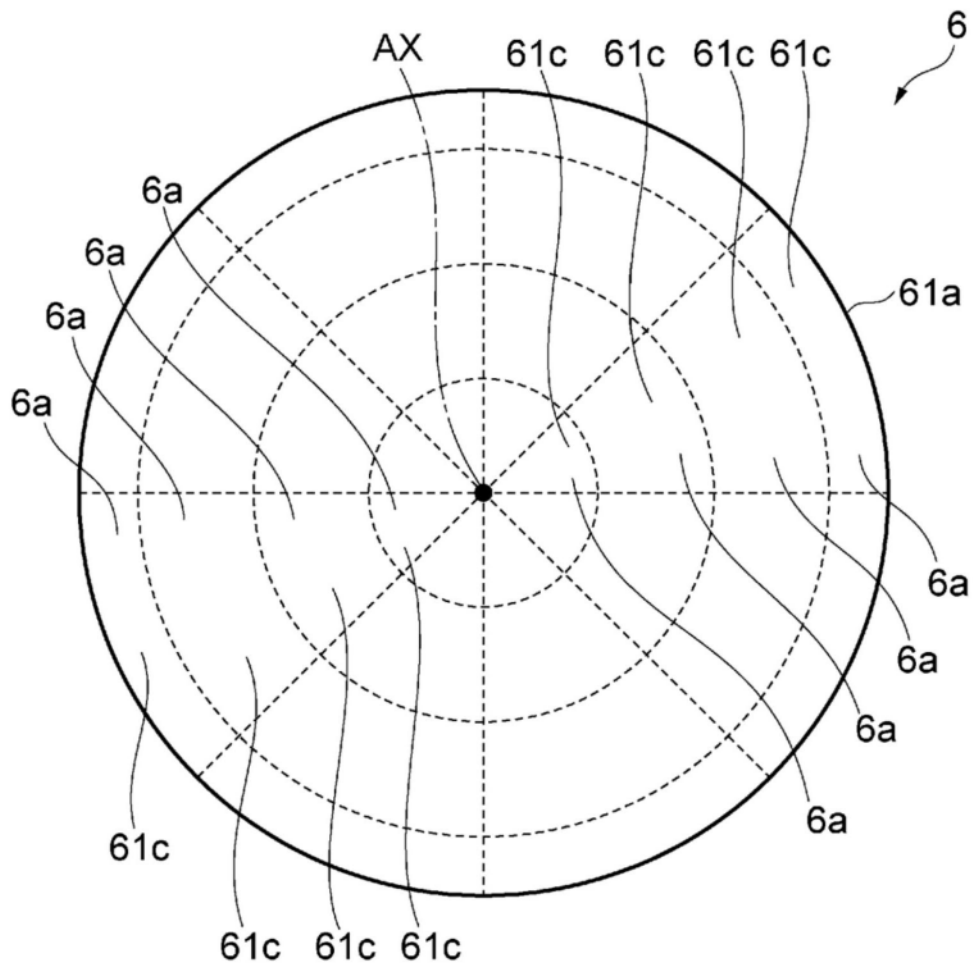


图6

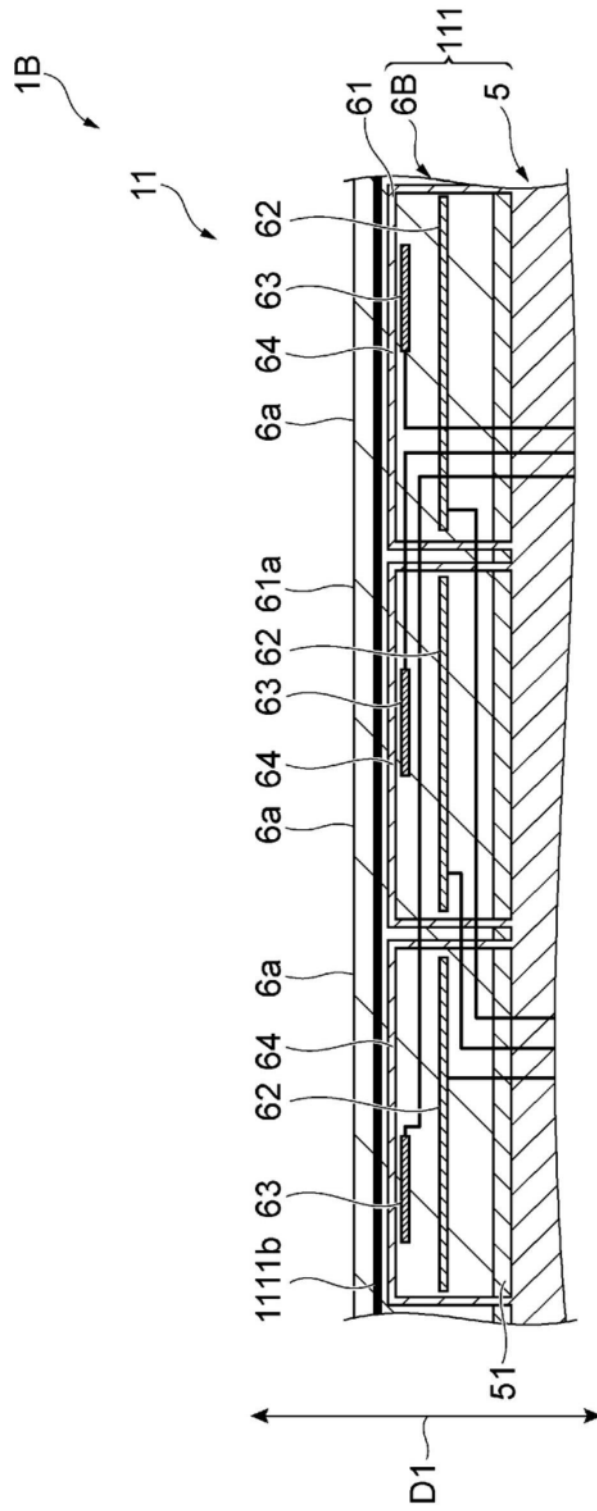


图8

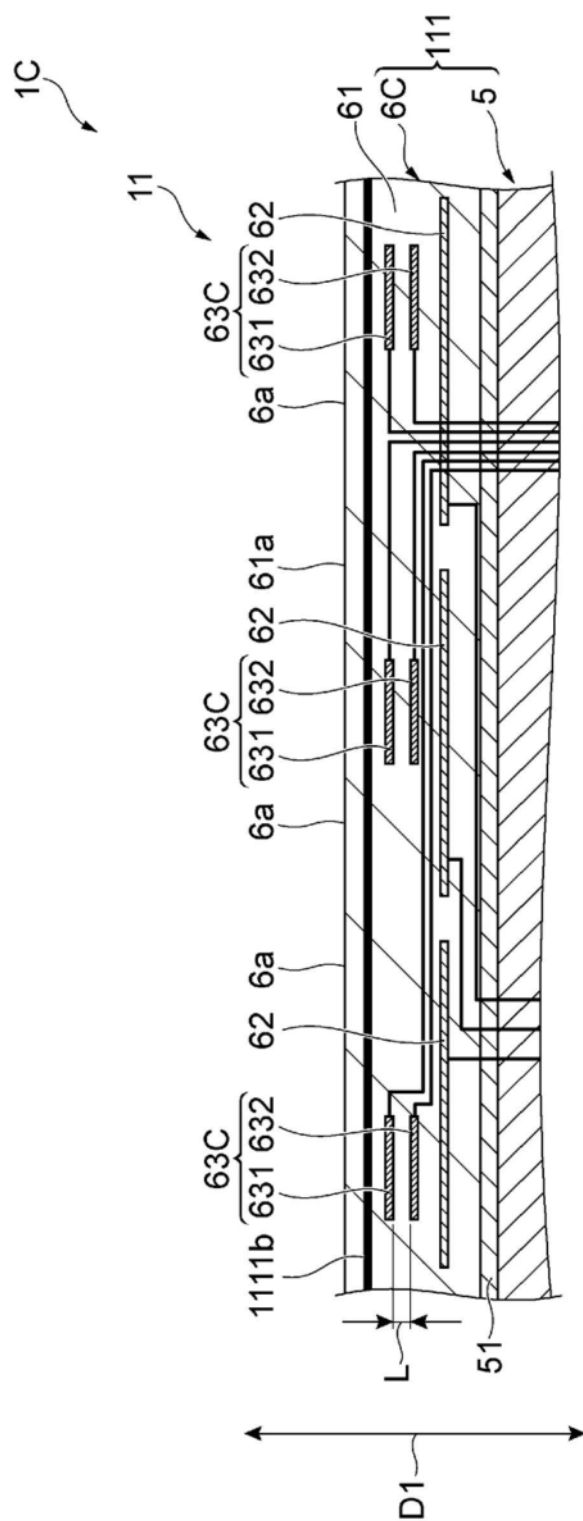


图9

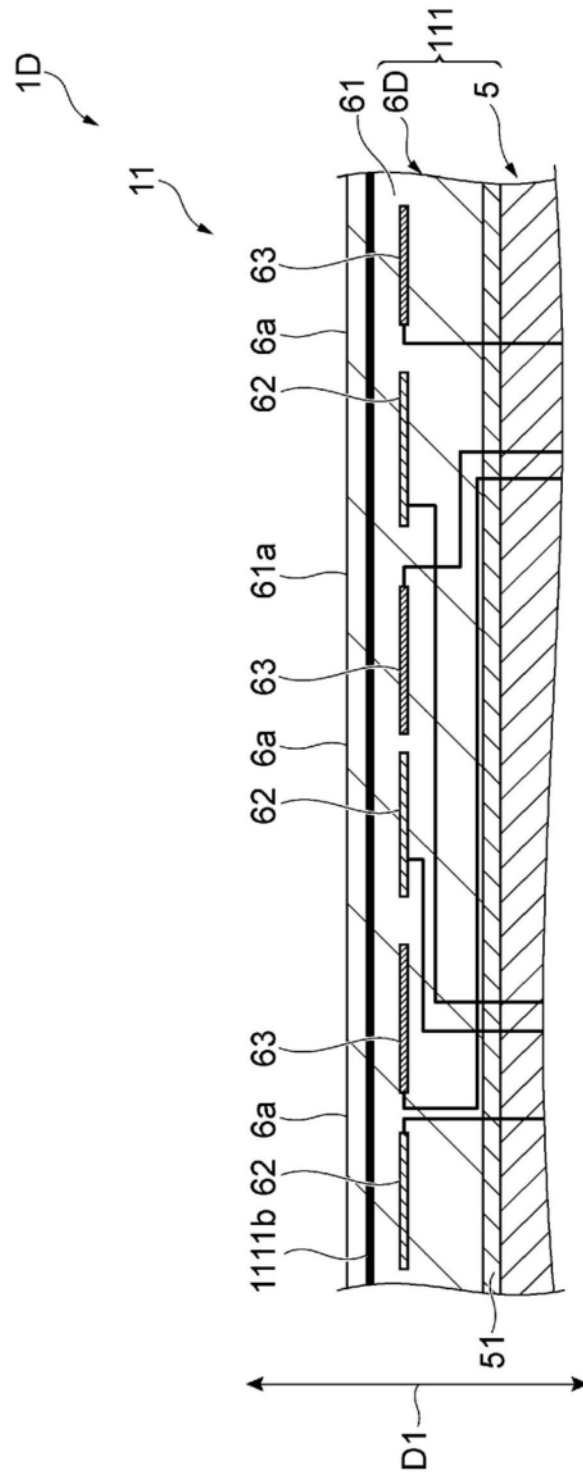


图10

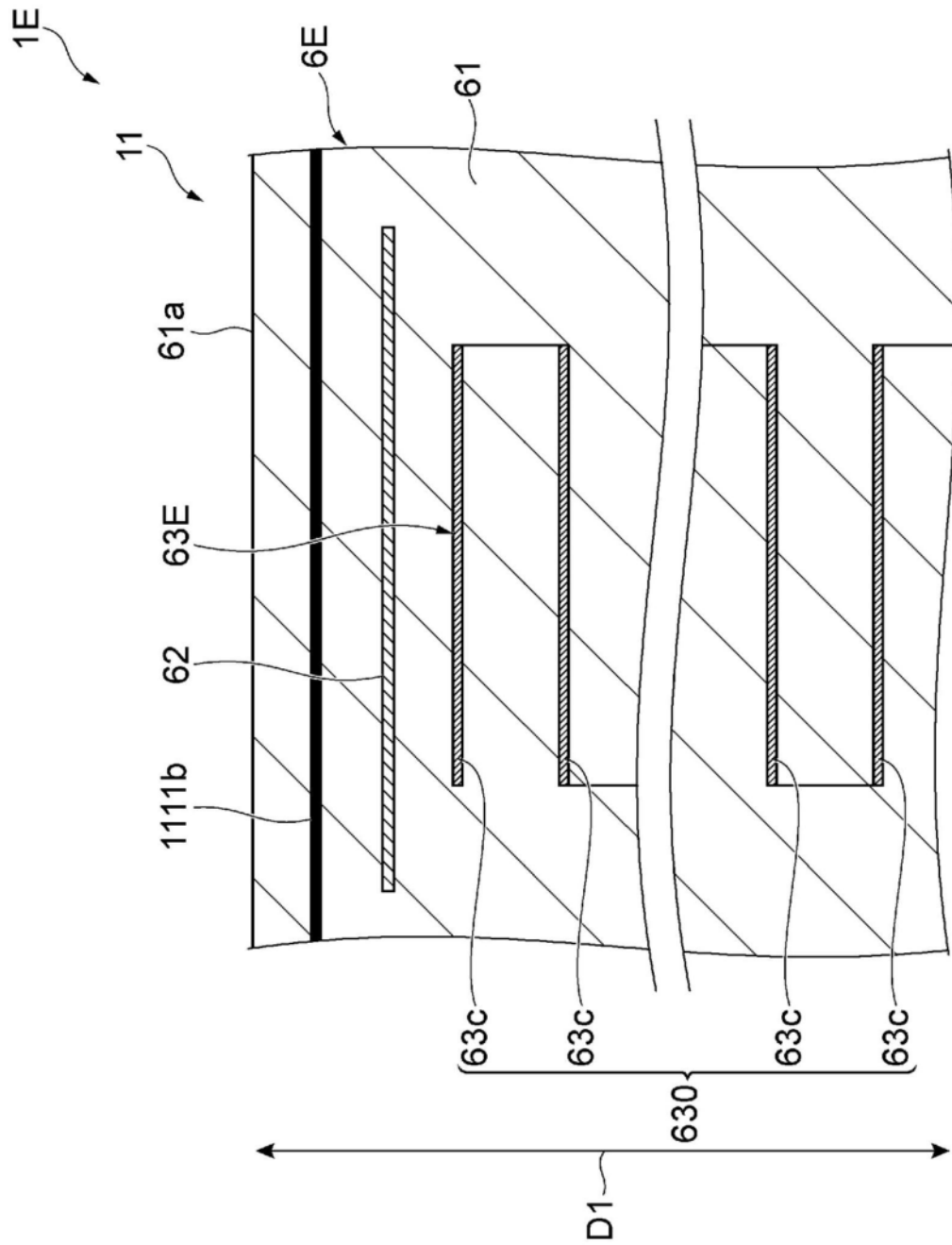


图11

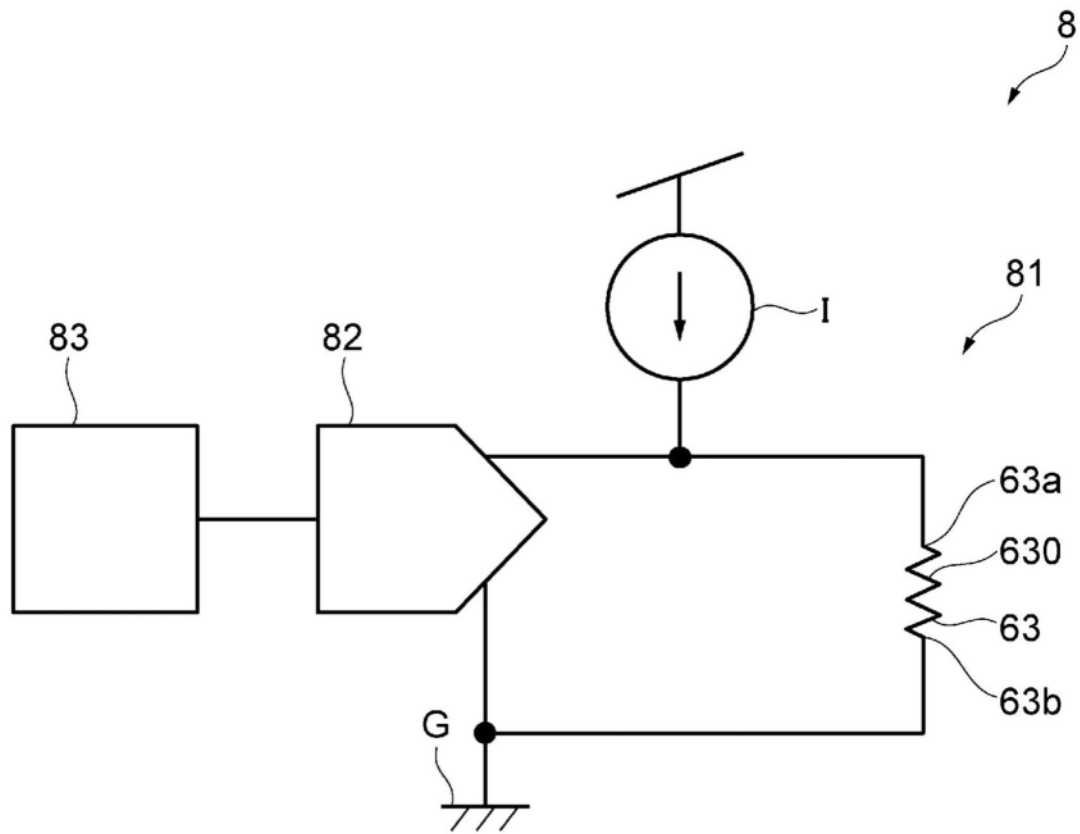


图12