

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2019년 2월 7일 (07.02.2019)

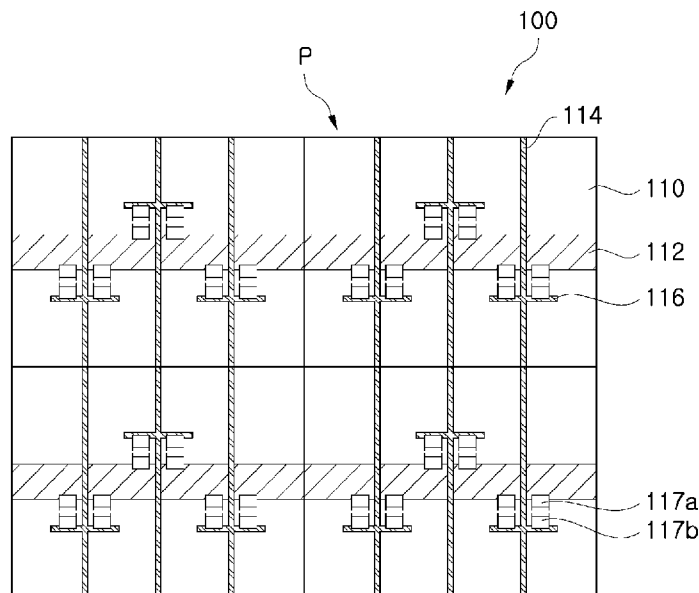


(10) 국제공개번호
WO 2019/027248 A1

- (51) 국제특허분류: **H01L 25/075** (2006.01) **H01L 33/48** (2010.01) **H01L 33/36** (2010.01) (TAKEYA, Motonobu); 15429 경기도 안산시 단원구 산단로163번길 97-11, Gyeonggi-do (KR).
- (21) 국제출원번호: PCT/KR2018/008732
- (22) 국제출원일: 2018년 8월 1일 (01.08.2018)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보: 10-2017-0098212 2017년 8월 2일 (02.08.2017) KR
- (71) 출원인: 서울반도체주식회사 (SEOUL SEMICONDUCTOR CO., LTD) [KR/KR]; 15429 경기도 안산시 단원구 산단로163번길 97-11, Gyeonggi-do (KR).
- (72) 발명자: 홍승식 (HONG, Seung Sik); 15429 경기도 안산시 단원구 산단로163번길 97-11, Gyeonggi-do (KR). 손성수 (SON, Seong Su); 15429 경기도 안산시 단원구 산단로163번길 97-11, Gyeonggi-do (KR). 타케야모토노부 (TAKEYA, Motonobu); 15429 경기도 안산시 단원구 산단로163번길 97-11, Gyeonggi-do (KR).
- (74) 대리인: 특허법인에이아이피 (AIP PATENT & LAW FIRM); 06239 서울시 강남구 테헤란로14길 30-1, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,

(54) Title: DISPLAY DEVICE, SUBSTRATE FOR DISPLAY DEVICE AND METHOD FOR REPAIRING DISPLAY DEVICE

(54) 발명의 명칭: 디스플레이 장치, 디스플레이 장치용 기판 및 디스플레이 장치의 수리 방법



(57) Abstract: The present invention relates to a display device, a substrate for the display device, and a method for repairing the display device. A substrate for a display device, according to one embodiment of the present invention, comprises: a base; a plurality of first wiring parts arranged on the base; and a plurality of second wiring parts arranged on the base to intersect with the plurality of first wiring parts, wherein a plurality of sub-pixels including a portion of the plurality of first and second wiring parts are formed on the base; one or more wiring extensions, which are arranged on the base to protrude in at least one direction from the plurality of second wiring parts, are formed in each of the plurality of sub-pixels; a first mounting part and a second mounting part for mounting a light emitting diode are formed between the one or more wiring extensions and the plurality of first wiring parts; and the light emitting diode may be mounted on the first mounting part.

[다음 쪽 계속]



WO 2019/027248 A1

ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(57) 요약서: 본 발명은 디스플레이 장치, 디스플레이 장치용 기관 및 디스플레이 장치의 수리 방법에 관한 것으로, 본 발명의 일 실시예에 따른 디스플레이 장치용 기관은, 베이스; 상기 베이스 상에 배치된 복수의 제1 배선부; 및 상기 복수의 제1 배선부와 교차하도록 상기 베이스 상에 배치된 복수의 제2 배선부를 포함하고, 상기 복수의 제1 및 제2 배선부의 일부를 포함하여 상기 베이스 상에 복수의 서브픽셀이 형성되고, 상기 복수의 서브픽셀 각각에는, 상기 복수의 제2 배선부에서 적어도 일 측 방향으로 돌출되어 상기 베이스 상에 배치된 하나 이상의 배선연장부가 형성되며, 상기 하나 이상의 배선연장부와 상기 복수의 제1 배선부 사이에 발광 다이오드를 실장하기 위한 제1 실장부 및 제2 실장부가 형성되고, 상기 제1 실장부에 발광 다이오드가 실장될 수 있다.

명세서

발명의 명칭: 디스플레이 장치, 디스플레이 장치용 기판 및 디스플레이 장치의 수리 방법

기술분야

- [1] 본 발명은 디스플레이 장치, 디스플레이 장치용 기판 및 디스플레이 장치의 수리 방법에 관한 것으로, 더욱 상세하게는 발광 다이오드 칩을 이용한 디스플레이 장치용 기판 및 디스플레이 장치의 수리 방법에 관한 것이다.

배경기술

- [2] 발광 다이오드는 전자와 정공의 재결합을 통해 발생하는 광을 방출하는 무기 반도체 소자이다. 최근, 발광 다이오드는 디스플레이 장치, 차량용 램프, 일반 조명과 같은 여러 분야에 다양하게 이용되고 있다. 그리고 발광 다이오드는 수명이 길고, 소비전력이 낮으며, 응답속도가 빠른 장점이 있다. 이러한 장점을 십분 활용하여 기존 광원을 빠르게 대체하고 있다.
- [3] 최근 출시되는 텔레비전, 모니터 또는 전광판 등의 디스플레이 장치는 주로 발광 다이오드를 이용한다. 종래의 액정 디스플레이 장치는, TFT-LCD 패널을 이용하여 색을 재현하고, 재현된 색을 외부로 방출하기 위해 백라이트 광원을 이용하는데, 이때, 백라이트 광원으로 발광 다이오드를 이용한다. 또는, 별도의 LCD를 이용하지 않고 발광 다이오드를 이용하여 직접 색을 재현하는 디스플레이 장치에 대한 연구도 지속적으로 이루어지고 있다. 또는, OLED를 이용하여 디스플레이 장치를 제조하는 경우도 있다.
- [4] TFT-LCD 패널에 백라이트 광원으로 발광 다이오드가 이용되는 경우, 한 개의 발광 다이오드는 TFT-LCD 패널의 수많은 픽셀에 광을 조사하는 광원으로 이용된다. 따라서, TFT-LCD 패널의 화면에 어떤 색이 표시되더라도 백라이트 광원은 항상 켜진 상태를 유지해야 되므로, 그로 인해 디스플레이되는 화면이 밝거나 어두운 것에 상관없이 일정한 소비전력이 소비되는 문제가 있다.
- [5] 또한, OLED를 이용한 디스플레이 장치의 경우, 기술발전을 통해 지속적으로 소비전력이 낮아지고 있지만, 아직까지도 무기반도체 소자인 발광 다이오드에 비해 상당히 큰 소비전력이 소비되고 있어, 효율성이 떨어지는 문제가 있다.
- [6] 더욱이, TFT를 구동하기 위한 방식 중 PM(passive matrix) 구동방식을 이용한 OLED 디스플레이 장치는 큰 용량을 가진 유기 EL을 PAM(pulse amplifier modulation) 방식으로 제어함에 따라 응답속도가 낮아지는 문제가 발생할 수 있다. 그리고 낮은 듀티(duty)를 구현하기 위해 PWM(pulse width modulation) 방식으로 제어를 하는 경우, 고 전류 구동이 요구되어 수명저하가 발생하는 문제가 있다.
- [7] 도 1은 종래의 디스플레이 장치용 기판을 도시한 평면도이다.
- [8] 이렇게 발광 다이오드를 이용하여 디스플레이 장치를 구현할 때, 도 1에 도시된

바와 같이, 기판 상에 수평 배선부 및 수직 배선부가 형성되고, 제1 및 제2 배선에 발광 다이오드 칩들이 실장되기 위한 실장부가 각각 형성될 수 있다. 즉, 하나의 픽셀 내에 적어도 세 개의 실장부가 형성되는데, 각각 청색 발광 다이오드 칩이 실장되기 위한 청색칩 실장부, 녹색 발광 다이오드 칩이 실장되기 위한 녹색칩 실장부 및 적색 발광 다이오드 칩이 실장되기 위한 적색칩 실장부가 형성된다.

[9] 그에 따라 청색칩 실장부, 녹색칩 실장부 및 적색칩 실장부에 각각 청색 발광 다이오드 칩, 녹색 발광 다이오드 칩 및 적색 발광 다이오드 칩이 실장될 수 있다.

[10] 그런데, 픽셀 내에 실장된 복수의 발광 다이오드 칩 중 어느 하나 이상에 문제가 발생하면, 문제가 발생한 발광 다이오드 칩을 제거하고, 해당 위치에 정상적으로 동작하는 발광 다이오드 칩을 다시 실장하여 수리를 할 수 있다. 이렇게 문제가 발생한 발광 다이오드 칩을 제거할 때, 사용된 접착부가 기판에서 완전히 제거되지 않을 수 있다. 접착부가 완전히 제거되지 않은 상태에서 해당 위치에 정상적 발광 다이오드 칩을 다시 실장하는 경우, 오염 등으로 또 다른 불량 발생할 수 있다. 이를 방지하기 위해, 제거된 실장부에 잔존하는 접착부를 완전히 제거하고, 해당 위치에 발광 다이오드 칩을 실장해야 한다. 그렇지만, 이러한 공정은 시간과 비용이 많이 소비되는 문제가 있다.

[11] 또한, 픽셀 내에 필요한 발광 다이오드 칩의 수보다 많은 발광 다이오드 칩을 사전에 실장하여 발광 다이오드 칩에 문제가 발생하는 것을 쉽게 해결할 수 있다. 즉, 하나의 픽셀 내에 하나의 청색 발광 다이오드 칩, 하나의 녹색 발광 다이오드 칩 및 하나의 적색 발광 다이오드 칩이 실장되면 충분한 상황에서, 각각 둘 이상을 사전에 실장할 수 있다. 그리고 실장된 둘 이상의 발광 다이오드 칩들 중 하나씩만 발광하도록 설정할 수 있다. 이 상태에서, 불량이 발생한 발광 다이오드 칩은 단락시키고, 동일 픽셀 내의 정상적인 발광 다이오드 칩을 전기적으로 연결하여 픽셀 내에서 발생된 문제를 해결할 수 있다.

[12] 그런데, 이렇게 예비로 발광 다이오드 칩들을 실장하는 경우, 보다 간편하게 문제를 해결할 수 있지만, 디스플레이 장치에 필요한 발광 다이오드 칩의 수가 필요한 수의 최소 두 배 이상이 되기 때문에 제조원가가 크게 상승하는 문제가 있다.

발명의 상세한 설명

기술적 과제

[13] 본 발명이 해결하고자 하는 과제는, 디스플레이 장치의 발광 다이오드 칩에 문제가 발생할 때, 편리하게 수리할 수 있는 디스플레이 장치, 디스플레이 장치용 기판 및 디스플레이 장치의 수리 방법을 제공하는 것이다.

과제 해결 수단

[14] 본 발명의 일 실시예에 따른 디스플레이 장치용 기판은, 베이스; 상기 베이스 상에 배치된 복수의 제1 배선부; 및 상기 복수의 제1 배선부와 교차하도록 상기 베이스 상에 배치된 복수의 제2 배선부를 포함하고, 상기 복수의 제1 및 제2

배선부의 일부를 포함하여 상기 베이스 상에 복수의 서브픽셀이 형성되고, 상기 복수의 서브픽셀 각각에는, 상기 복수의 제2 배선부에서 적어도 일 측 방향으로 돌출되어 상기 베이스 상에 배치된 하나 이상의 배선연장부가 형성되며, 상기 하나 이상의 배선연장부와 상기 복수의 제1 배선부 사이에 발광 다이오드를 실장하기 위한 제1 실장부 및 제2 실장부가 형성되고, 상기 제1 실장부에 발광 다이오드가 실장될 수 있다.

- [15] 이때, 상기 제2 실장부는 상기 제1 실장부에 실장된 발광 다이오드가 정상적으로 동작하지 않을 때, 발광 다이오드를 실장하기 위한 예비 실장부일 수 있다.
- [16] 이때, 상기 제1 실장부에 실장된 발광 다이오드는 제1 접착부에 의해 상기 제1 실장부에 실장되고, 상기 제2 실장부에 실장되는 발광 다이오드는 제2 접착부에 의해 상기 제2 실장부에 실장되며, 상기 제2 접착부는 상기 제1 접착부에 비해 녹는점이 낮을 수 있다.
- [17] 그리고 상기 베이스 상에 형성된 복수의 서브픽셀 중 어느 하나는 상기 제1 실장부에만 발광 다이오드가 실장될 수 있다.
- [18] 또는 상기 베이스 상에 형성된 복수의 서브픽셀 중 어느 하나는 상기 제2 실장부에만 발광 다이오드가 실장될 수 있다.
- [19] 또, 상기 베이스 상에 형성된 복수의 서브픽셀 중 어느 하나는 상기 제1 및 제2 실장부 각각에 발광 다이오드가 실장될 수 있다.
- [20] 그리고 상기 제1 실장부 및 제2 실장부 각각에는, 상기 제1 배선부와 전기적으로 연결된 제1 기판전극 및 상기 배선연장부와 전기적으로 연결된 제2 기판전극이 배치되고, 상기 발광 다이오드는 상기 제1 및 제2 기판전극과 전기적으로 연결되도록 상기 제1 및 제2 실장부 중 어느 하나에 실장될 수 있다.
- [21] 본 발명의 또 다른 실시예에 따른 디스플레이 장치용 기판은, 베이스; 상기 베이스 상에 배치된 복수의 제1 배선부; 상기 복수의 제1 배선부와 교차하도록 상기 베이스 상에 배치된 복수의 제2 배선부; 상기 복수의 제2 배선부에서 각각 일 측 방향으로 연장되어 발광 다이오드를 실장하기 위한 제1 실장부들을 형성하는 배선연장부들; 상기 복수의 제2 배선부들 사이에 배치되며, 발광 다이오드를 실장하기 위한 제2 실장부들을 형성하는 단절배선부들; 및 상기 제1 실장부들 중 적어도 하나에 실장된 발광 다이오드를 포함하고, 상기 단절배선부들은 상기 제2 배선부들로부터 이격된다.
- [22] 상기 기판은 또한, 상기 제2 실장부들 중 적어도 하나에 실장된 발광 다이오드; 및 상기 발광 다이오드가 실장된 제2 실장부의 단절배선부와 제2 배선부를 전기적으로 연결하는 배선 연결부를 더 포함할 수 있다.
- [23] 몇몇 실시예에 있어서, 상기 단절배선부는 제2 배선부들 사이의 중앙에 위치할 수 있다.
- [24] 한편, 본 발명의 일 실시예에 따른 디스플레이 장치의 수리 방법은, 복수의 제1 배선부 및 상기 복수의 제1 배선부와 교차하게 배치된 복수의 제2 배선부가

배치된 기판 상에 복수의 서브픽셀이 형성되고, 상기 복수의 서브픽셀 내에 발광 다이오드가 실장되기 위해 형성된 제1 및 제2 실장부 중 상기 제1 실장부에 발광 다이오드를 제1 접착부를 이용하여 실장하는 단계; 상기 제1 실장부에 실장된 발광 다이오드들이 정상적으로 동작하는지를 테스트하는 단계; 및 상기 제1 실장부에 실장된 발광 다이오드들 중 정상적으로 동작하지 않는 발광 다이오드를 대체하기 위해 상기 제2 실장부에 별도의 발광 다이오드를 제2 접착부를 이용하여 실장하는 단계를 포함하고, 상기 제2 접착부의 녹는점은 상기 제1 접착부의 녹는점보다 낮을 수 있다.

- [25] 여기서, 상기 정상적으로 동작하지 않는 발광 다이오드의 전기적 연결을 차단하는 단계를 더 포함하되, 상기 차단하는 단계는, 상기 발광 다이오드를 상기 제1 실장부에서 제거할 수 있다.
- [26] 그리고 상기 발광 다이오드는 상기 제1 접착부가 상기 발광 다이오드에 도포된 상태에서 상기 제1 실장부에 실장될 수 있다.
- [27] 또는, 상기 발광 다이오드는 상기 제1 접착부가 상기 제1 실장부에 도포된 상태에서 상기 제1 실장부에 실장될 수 있다.
- [28] 이때, 상기 제1 및 제2 접착부는 AuSn, AgSn, Sn, InAu 및 In 중 어느 하나일 수 있다.
- [29] 그리고 상기 수리 방법은 상기 제2 실장부를 상기 복수의 제2 배선부들 중 하나에 전기적으로 연결하는 것을 더 포함할 수 있다.
- [30] 또 한편, 본 발명의 일 실시예에 따른 디스플레이 장치는, 기판; 및 상기 기판 상에 배치된 복수의 발광 다이오드를 포함하고, 상기 기판은, 베이스; 상기 베이스 상에 배치된 복수의 제1 배선부; 및 상기 복수의 제1 배선부와 교차하도록 상기 베이스 상에 배치된 복수의 제2 배선부를 포함하고, 상기 복수의 제1 및 제2 배선부의 일부를 포함하여 상기 베이스 상에 복수의 서브픽셀이 형성되고, 상기 복수의 서브픽셀 각각에는, 상기 복수의 제2 배선부에서 적어도 일 측 방향으로 돌출되어 상기 베이스 상에 배치된 하나 이상의 배선연장부가 형성되며, 상기 하나 이상의 배선연장부와 상기 복수의 제1 배선부 사이에 발광 다이오드를 실장하기 위한 제1 실장부 및 제2 실장부가 형성되고, 상기 제1 실장부에 발광 다이오드가 실장될 수 있다.
- [31] 이때, 상기 제2 실장부는 상기 제1 실장부에 실장된 발광 다이오드가 정상적으로 동작하지 않을 때, 발광 다이오드를 실장하기 위한 예비 실장부일 수 있다.
- [32] 본 발명의 또 다른 실시예에 따른 디스플레이 장치는 기판; 및 상기 기판 상에 배치된 복수의 발광 다이오드를 포함하고, 상기 기판은, 베이스; 상기 베이스 상에 배치된 복수의 제1 배선부; 상기 복수의 제1 배선부와 교차하도록 상기 베이스 상에 배치된 복수의 제2 배선부; 상기 복수의 제2 배선부에서 각각 일측 방향으로 연장되어 발광 다이오드를 실장하기 위한 제1 실장부들을 형성하는 배선연장부들; 상기 복수의 제2 배선부들 사이에 배치되며, 발광 다이오드를

실장하기 위한 제2 실장부들을 형성하는 단절배선부들; 및 상기 제1 실장부들 중 적어도 하나에 실장된 발광 다이오드를 포함하고, 상기 단절 배선부들은 상기 제2 배선부들로부터 이격된다.

- [33] 상기 기판은 상기 제2 실장부들 중 적어도 하나에 실장된 발광 다이오드; 및 상기 단절 배선부들 중 적어도 하나와 상기 제2 배선부를 연결하는 연결배선부를 더 포함할 수 있다.

발명의 효과

- [34] 본 발명에 의하면, 발광 다이오드 칩을 이용하여 디스플레이 장치를 제조할 때 수많은 발광 다이오드 칩이 이용되는데, 그 중에 불량이 발생한 발광 다이오드 칩을 교체하는 수리 공정이 간편한 효과가 있다.
- [35] 또한, 불량이 발생한 발광 다이오드 칩을 제거하지 않고, 전기적으로 단락만 시켜도 되므로, 수리 공정 시간을 단축할 수 있는 효과가 있다.

도면의 간단한 설명

- [36] 도 1은 종래의 디스플레이 장치용 기판을 도시한 평면도이다.
- [37] 도 2는 본 발명의 제1 실시예에 따른 디스플레이 장치용 기판을 도시한 평면도이다.
- [38] 도 3은 본 발명의 제1 실시예에 따른 디스플레이 장치용 기판의 한 픽셀을 도시한 평면도이다.
- [39] 도 4는 본 발명의 제1 실시예에 따른 디스플레이 장치용 기판에 발광 다이오드 칩이 실장된 것을 도시한 평면도이다.
- [40] 도 5는 도 3의 절취선 AA'를 따라 취한 단면도이다.
- [41] 도 6은 본 발명의 제1 실시예에 따른 디스플레이 장치용 기판에 발광 다이오드 칩을 실장하고 수리하는 공정을 설명하기 위한 도면이다.
- [42] 도 7은 본 발명의 제2 실시예에 따른 디스플레이 장치용 기판에 발광 다이오드 칩을 실장하고 수리하는 공정을 설명하기 위한 도면이다.
- [43] 도 8은 본 발명의 제3 실시예에 따른 디스플레이 장치용 기판의 한 픽셀을 도시한 평면도이다.
- [44] 도 9는 본 발명의 제3 실시예에 따른 디스플레이 장치용 기판에 발광 다이오드 칩이 실장된 것을 도시한 평면도이다.
- [45] 도 10은 본 발명의 제3 실시예에 따른 디스플레이 장치용 기판에 발광 다이오드 칩 중 하나를 수리한 것을 도시한 평면도이다.

발명의 실시를 위한 최선의 형태

- [46] 이하, 첨부한 도면들을 참조하여 본 발명의 실시예들을 상세히 설명하기로 한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서 본 발명은 이하 설명되는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고 도면들에 있어서, 구성요소의 폭, 길이, 두께 등은 편의를 위하여 과장되어 표현될 수 있다.

명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

- [47] 도 2는 본 발명의 제1 실시예에 따른 디스플레이 장치용 기관을 도시한 평면도이다.
- [48] 도 2를 참조하면, 본 발명의 제1 실시예에 따른 디스플레이 장치(100)용 기관(110)은, 수평 배선부(112), 수직 배선부(114), 배선연장부(116), 제1 기관전극(117a), 제2 기관전극(117b) 및 절연부(118)를 포함한다. 여기서, 도 2는 복수의 픽셀(P)이 형성된 기관(110)의 일부를 도시한 도면이다.
- [49] 기관(110)은 디스플레이 장치(100)의 발광 다이오드를 지지한다. 본 실시예에서, 기관(110)은 절연성 소재의 베이스를 가질 수 있고, 베이스는 소정의 두께를 가질 수 있다. 그리고 베이스 상에 수평 배선부(112), 수직 배선부(114), 배선연장부(116), 제1 기관전극(117a) 및 제2 기관전극(117b)이 형성될 수 있다.
- [50] 수평 배선부(112) 및 수직 배선부(114)는 각각 기관(110)에 실장되는 발광 다이오드 칩에 전원을 공급하고, 영상신호를 전달하기 위해 구비된다.
- [51] 수평 배선부(112)는 도시된 바와 같이, 기관(110) 상에 수평 방향으로 배치되고, 수직 방향으로 소정의 간격으로 이격되어 배치된다. 하나의 수평 배선부(112)는 기관(110)에 수평 방향으로 형성된 복수의 픽셀(P)을 따라 배치될 수 있다. 즉, 기관(110)에 복수의 픽셀(P)이 열과 행을 따라 형성되면, 수평 배선부(112)는 복수의 픽셀(P)의 열의 개수와 동일한 개수만큼 배치될 수 있다.
- [52] 수직 배선부(114)는 도시된 바와 같이, 기관(110) 상에 수직 방향으로 배치되고, 수평 방향으로 소정의 간격으로 이격되어 배치된다. 도시된 바와 같이, 수직 배선부(114)는 하나의 픽셀(P)에 세 개가 배치될 수 있으며, 기관(110)에 수직 방향으로 형성된 복수의 픽셀(P)을 따라 배치될 수 있다.
- [53] 배선연장부(116)는 수직 배선부(114)에서 측면 방향으로 돌출된 형태로 기관(110) 상에 배치된다. 본 실시예에서, 배선연장부(116)는 하나의 수직 배선부(114)를 기준으로 양측으로 돌출된 형상으로 배치된 것을 설명하는데, 수직 배선부(114)에서 일 측으로 상대적으로 길게 돌출된 형상으로 배치될 수도 있다. 이때, 하나의 수직 배선부(114)에서 돌출된 배선연장부(116)는 인접한 수직 배선부(114)에 닿지 않을 정도의 길이를 갖는다.
- [54] 도 3은 본 발명의 제1 실시예에 따른 디스플레이 장치용 기관의 한 픽셀을 도시한 평면도이고, 도 4는 본 발명의 제1 실시예에 따른 디스플레이 장치용 기관에 발광 다이오드 칩이 실장된 것을 도시한 평면도이다. 그리고 도 5는 도 3의 절취선 AA'를 따라 취한 단면도이다.
- [55] 앞서 설명한 바와 같이, 수평 방향으로 수평 배선부(112)가 배치되고, 수직 방향으로 세 개의 수직 배선부(114a, 114b, 114c)가 배치된다. 그리고 각 수직 배선부(114a, 114b, 114c)에 양측 방향으로 돌출된 배선연장부(116)가 배치된다. 그리고 배선연장부(116)와 수평 배선부(112) 사이에 발광 다이오드가 실장되는 실장부가 배치된다. 본 실시예에서, 하나의 수직 배선부(114)에 두 개의 배선연장부(116)가 배치되며, 그에 따라 하나의 수직 배선부(114)에 두 개의 발광

다이오드 실장부가 배치된다. 여기서, 발광 다이오드 실장부는 배선연장부(116)와 수평 배선부(112) 사이에 배치된다.

[56] 도 3을 참조하여 보다 상세하게 설명하면, 수평 배선부(112)는 픽셀(P)의 중심부를 지나면서 수평 방향으로 배치된다. 그리고 제1 내지 제3 수직 배선부(114a, 114b, 114c)가 수직 방향으로 서로 이격된 상태로 배치된다. 이때, 수평 배선부(112)와 제1 내지 제3 수직 배선부(114a, 114b, 114c)는 서로 절연된 상태로 배치된다.

[57] 그리고 제1 수직 배선부(114a)의 양측으로 돌출된 배선연장부(116)는 수평 배선부(112)의 일 측에 배치되며, 수평 배선부(112)와 소정의 간격만큼 이격된 상태로 배치된다. 그리고 제1 수직 배선부(114a)의 배선연장부(116)와 수평 배선부(112) 사이에 예컨대, 제1 및 제2 청색칩 실장부(122, 124)가 각각 배치된다. 이러한 제1 및 제2 청색칩 실장부(122, 124)는 제1 수직 배선부(114a)의 배선연장부(116)와 수평 배선부(112)에 각각 일부가 걸친 상태로 배치된다. 그에 따라 도 4에 도시된 바와 같이, 제1 청색칩 실장부(122)에 청색 발광 다이오드 칩(150)이 실장되면, 수평 배선부(112)와 제1 수직 배선부(114a)의 배선연장부(116)에 전기적으로 연결될 수 있다.

[58] 또한, 제2 수직 배선부(114b)의 양측으로 돌출된 배선연장부(116)는 수평 배선부(112)의 타 측에 배치된다. 이때, 수평 배선부(112)의 타 측은 제1 수직 배선부(114a)의 배선연장부(116)가 배치되지 않은 쪽이다. 그리고 제2 수직 배선부(114b)의 배선연장부(116)는 수평 배선부(112)와 소정의 간격만큼 이격된 상태로 배치된다. 제2 수직 배선부(114b)의 배선연장부(116)와 수평 배선부(112) 사이에 예컨대, 제1 및 제2 녹색칩 실장부(132, 134)가 각각 배치된다. 이러한 제1 및 제2 녹색칩 실장부(132, 134)는 제2 수직 배선부(114b)의 배선연장부(116)와 수평 배선부(112)에 각각 일부가 걸친 상태로 배치된다. 이에 따라, 도 4에 도시된 바와 같이, 제1 녹색칩 실장부(132)에 실장된 녹색 발광 다이오드 칩(160)은 수평 배선부(112)와 제2 수직 배선부(114b)의 배선연장부(116)에 전기적으로 연결될 수 있다.

[59] 그리고 제3 수직 배선부(114c)의 양측으로 돌출된 배선연장부는 수평 배선부(112)의 일 측에 배치되며, 제3 수직 배선부(114c)의 배선연장부(116)는 수평 배선부(112)와 소정의 간격만큼 이격된 상태로 배치된다. 제3 수직 배선부(114c)의 배선연장부(116)와 수평 배선부(112) 사이에 예컨대, 제1 및 제2 적색칩 실장부(142, 144)가 각각 배치된다. 이러한 제1 및 제2 적색칩 실장부(142, 144)는 제3 수직 배선부(114c)의 배선연장부(116)와 수평 배선부(112)에 각각 일부가 걸친 상태로 배치된다. 이에 따라, 도 4에 도시된 바와 같이, 제1 적색칩 실장부(142)에 실장된 적색 발광 다이오드 칩(170)은 수평 배선부(112)와 제3 수직 배선부(114c)의 배선연장부(116)에 전기적으로 연결될 수 있다.

[60] 이때, 제1 및 제2 청색칩 실장부(122, 124)와 제1 및 제2 적색칩 실장부(142, 144)는 수평 배선부(112)의 일 측에 배치되고, 제1 및 제2 녹색칩 실장부(132,

134)는 수평 배선부(112)의 타 측에 배치되는데, 이러한 배치는 픽셀(P) 내의 공간을 효율적으로 사용하기 위함이다.

- [61] 여기서, 제1 및 제2 청색칩 실장부(122, 124)가 형성된 공간은 제1 서브픽셀일 수 있고, 제1 및 제2 녹색칩 실장부(142, 144)가 형성된 공간은 제2 서브픽셀일 수 있으며, 제1 및 제2 적색칩 실장부(132, 134)가 형성된 공간은 제3 서브픽셀일 수 있다. 즉, 하나의 픽셀(P)은 세 개의 서브픽셀을 포함하고, 세 개의 서브픽셀은 청색광, 녹색광 및 적색광을 방출하는 영역일 수 있다. 제2 청색칩 실장부, 제2 녹색칩 실장부 및 제2 적색칩 실장부(124, 144, 134)는 예비 실장부일 수 있다.
- [62] 이때, 도 3 및 도 4에 도시된 수평 배선부(112), 제1 내지 제3 수직 배선부(114a, 114b 114c) 및 배선연장부(116)는 기판(110) 상부에 배치되더라도 외부로 노출되지 않을 수 있다.
- [63] 그리고 도 5를 참조하면, 제1 및 제2 청색칩 실장부(122, 124)의 수직 구조에 대해 설명한다. 기판(110) 상에 제1 및 제2 기판전극(117a, 117b)이 배치된다. 그리고 제1 및 제2 기판전극(117a, 117b) 사이에 절연부(118)가 배치된다. 절연부(118)는 제1 및 제2 기판전극(117a, 117b)이 서로 단락되는 것을 방지하기 위해 배치된다. 또한, 도 5에 도시되지 않았지만, 기판(110) 상부에 수평 배선부(112), 제1 내지 제3 수직 배선부(114a, 114b 114c) 및 배선연장부(116)의 상부에 절연부(118)가 배치될 수 있다. 그에 따라 절연부(118)에 의해 수평 배선부(112), 제1 내지 제3 수직 배선부(114a, 114b 114c) 및 배선연장부(116)가 외부로부터 보호될 수 있다. 그리고 제1 기판전극(117a)은 제1 수직 배선부(114a)의 배선연장부(116)와 전기적으로 연결되고, 제2 기판전극(117b)은 수평 배선부(112)와 전기적으로 연결될 수 있다.
- [64] 이렇게 배치된 제1 및 제2 기판전극(117a, 117b) 한 쌍이 제1 청색칩 실장부(122)가 형성되고, 제1 청색칩 실장부(122)의 측면에 제2 청색칩 실장부(124)가 배치된다.
- [65] 도 6은 본 발명의 제1 실시예에 따른 디스플레이 장치용 기판에 발광 다이오드 칩을 실장하고 수리하는 공정을 설명하기 위한 도면이다.
- [66] 다음으로, 도 6을 참조하여, 디스플레이 장치(100)용 기판(110)에 청색 발광 다이오드 칩(150)을 실장하고, 수리하는 과정에 대해 설명한다. 도 6a를 참조하면, 기판(110) 상에 형성된 제1 청색칩 실장부(122)에 청색 발광 다이오드 칩(150)을 실장한다. 이때, 청색 발광 다이오드 칩(150)은 상부의 발광구조체가 배치되고, 발광구조체의 하부에 제1 전극패드(152) 및 제2 전극패드(154)가 배치된다.
- [67] 발광구조체는 n형 반도체층, 활성층 및 p형 반도체층을 포함하고, n형 반도체층, 활성층 및 p형 반도체층은 각각 III-V족 계열의 화합물 반도체를 포함할 수 있다. 일례로, (Al, Ga, In)N과 같은 질화물 반도체를 포함할 수 있다. 그리고 n형 반도체층과 p형 반도체층 사이에 활성층이 개재될 수 있다.
- [68] n형 반도체층은 n형 불순물(예컨대, Si)을 포함하는 도전형 반도체층일 수 있고,

p형 반도체층은 p형 불순물(예컨대, Mg)을 포함하는 도전형 반도체층일 t 있다. 그리고 활성층은 다중 양자우물 구조(MQW)를 포함할 수 있고, 원하는 피크 파장의 광을 방출할 수 있도록 활성층의 조성비가 결정될 수 있다.

- [69] 청색 발광 다이오드 칩(150)은 청색광 대역의 피크 파장을 방출할 수 있도록 활성층의 조성비가 결정될 수 있다. 그리고 본 실시예에서, 청색 발광 다이오드 칩(150)이 이용된 것에 대해 설명하지만, 청색 발광 다이오드 칩(150) 외에 녹색 발광 다이오드 칩(160)이나 적색 발광 다이오드 칩(170)이 이용될 수 있다. 또한, 필요에 따라 청색 발광 다이오드 칩을 포함하는 적색 발광 다이오드 패키지가 적색 발광 다이오드 칩(170) 대신 이용될 수도 있다. 예를 들어, 적색 발광 다이오드 패키지는 청색 발광 다이오드 칩(150)을 덮도록 형성된 형광체부, 및 형광체부를 덮도록 형성된 컬러필터부를 포함할 수 있다. 이때, 형광체부는 청색 발광 다이오드 칩(150)에서 방출된 청색광을 파장 변환하여 적색광을 외부로 방출하기 위한 형광체를 포함할 수 있다. 그리고 컬러필터부는 형광체부를 통해 방출되는 광에서 적색광을 제외한 다른 파장 대역의 광을 차단하기 위해 구비된다.
- [70] 본 실시예에서, 청색 발광 다이오드 칩(150)의 제1 및 제2 전극패드(152, 154)의 하부에 각각 제1 접착부(S1)가 도포될 수 있다.
- [71] 이렇게 제1 접착부(S1)가 제1 및 제2 전극패드(152, 154)에 도포된 상태에서, 도 6b에 도시된 바와 같이, 기판(110)의 제1 청색칩 실장부(122)에 청색 발광 다이오드 칩(150)이 실장된다. 이때, 제1 전극패드(152)는 제1 기판전극(117a)과 전기적으로 연결되고, 제2 전극패드(154)는 제2 기판전극(117b)과 전기적으로 연결된다. 이때, 제2 청색칩 실장부(124)에는 어떠한 발광 다이오드 칩도 실장되지 않는다.
- [72] 이렇게 제1 청색칩 실장부(122)에 청색 발광 다이오드 칩(150)이 실장된 상태에서, 청색 발광 다이오드 칩(150)이 정상적으로 작동하면, 이 상태로, 청색 발광 다이오드 칩(150)이 실제 디스플레이 장치에 사용될 수 있다. 그런데, 제1 청색칩 실장부(122)에 실장된 청색 발광 다이오드 칩(150)이 불량으로 정상적인 작동이 되지 않으면, 청색 발광 다이오드 칩(150)을 제거할 필요가 있다. 그에 따라 도 6c에 도시된 바와 같이, 제1 청색칩 실장부(122)에 실장된 청색 발광 다이오드 칩(150)을 제거할 수 있다. 이때, 제1 청색칩 실장부(122)에는 제1 접착부(S1)의 일부 또는 전체가 남을 수 있다.
- [73] 그리고 제1 청색칩 실장부(122)에서 청색 발광 다이오드 칩(150)을 제거한 다음, 도 6d에 도시된 바와 같이, 제2 청색칩 실장부(124)에 다른 청색 발광 다이오드 칩(150)을 실장한다. 이때, 제2 청색칩 실장부(124)에 실장하는 청색 발광 다이오드 칩(150)의 제1 및 제2 전극패드(152, 154)에 제2 접착부(S2)가 도포될 수 있다. 제2 접착부(S2)는 제1 접착부(S1)와 다른 종류의 성분을 가질 수 있다. 본 실시예에서, 제2 접착부(S2)의 녹는점은 제1 접착부(S1)의 녹는점보다 낮을 수 있다.

- [74] 제2 접착부(S2)의 녹는점이 제1 접착부(S1)의 녹는점보다 낮은 것은, 제2 청색칩 실장부(124)에 청색 발광 다이오드 칩(150)을 실장하는 과정에서, 동일 픽셀(P)이나 인접한 다른 픽셀(P)에 이미 실장된 발광 다이오드 칩이 기판(110)에서 떨어지는 것을 방지하기 위함이다. 동일 픽셀(P)이나 인접한 다른 픽셀(P)에 실장된 발광 다이오드 칩들은 앞서 설명한 바와 같이, 제1 접착부(S1)에 의해 기판(110)에 실장될 수 있다. 그에 따라 제1 접착부(S1)의 녹는점보다 낮은 녹는점을 갖는 제2 접착부(S2)를 이용하여 제2 청색칩 실장부(124)에 청색 발광 다이오드 칩(150)을 실장함으로써, 제1 접착부(S1)가 녹는 것을 방지할 수 있다.
- [75] 본 실시예에서, 제1 및 제2 접착부(S1, S2)는 각각 AuSn, AgSn, Sn, InAu 및 In 중 어느 하나가 이용될 수 있으며, 제2 접착부(S2)의 녹는점이 제1 접착부(S1)보다 낮은 것을 이용하면 어떤 것도 이용될 수 있다.
- [76] 또한, 본 실시예에서, 불량이 발생한 제1 청색칩 실장부(122)에 실장된 청색 발광 다이오드 칩(150)을 제거하지 않고, 제1 청색칩 실장부(122)와 전기적으로 연결된 배선연장부(116)를 끊어 청색 발광 다이오드 칩(150)과의 전기적인 연결을 차단할 수도 있다.
- [77] 도 7은 본 발명의 제2 실시예에 따른 디스플레이 장치용 기판에 발광 다이오드 칩을 실장하고 수리하는 공정을 설명하기 위한 도면이다.
- [78] 또한, 도 7을 참조하여, 본 발명의 제2 실시예에 따른 디스플레이 장치(100)용 기판(110)에 발광 다이오드 칩을 실장하고 수리하는 공정을 설명한다. 도 7a를 참조하면, 기판(110) 상에 형성된 제1 청색칩 실장부(122)에 청색 발광 다이오드 칩(150)을 실장한다. 이때, 제1 실시예에서와 달리, 제1 접착부(S1)가 기판(110)의 제1 및 제2 기판전극(117a, 117b)에 도포된 상태이다. 그에 따라 제1 및 제2 기판전극(117a, 117b) 상에 도포된 제1 접착부(S1)가 용융된 상태에서 청색 발광 다이오드 칩(150)을 제1 청색칩 실장부(122)에 실장한다.
- [79] 그에 따라 도 7b에 도시된 바와 같이, 제1 청색칩 실장부(122)에 청색 발광 다이오드 칩(150)이 실장되고, 제2 청색칩 실장부(124)에는 어떤 발광 다이오드 칩도 실장되지 않는다.
- [80] 이 상태에서, 청색 발광 다이오드 칩(150)이 정상적으로 동작하면, 그대로 사용한다. 그런데, 청색 발광 다이오드 칩(150)이 정상적으로 동작하지 않으면, 도 7c에 도시된 바와 같이, 청색 발광 다이오드 칩(150)을 제거한다. 그리고 도 7d에 도시된 바와 같이, 제2 접착부(S2)가 제1 및 제2 전극패드(152, 154)에 도포된 청색 발광 다이오드 칩(150)을 제2 청색칩 실장부(124)에 실장한다.
- [81] 본 실시예에서, 제1 및 제2 접착부(S1, S2)는 제1 실시예에서와 동일하여 그에 대한 설명은 생략한다.
- [82] 도 8은 본 발명의 제3 실시예에 따른 디스플레이 장치용 기판의 한 픽셀을 도시한 평면도이다. 도 9는 본 발명의 제3 실시예에 따른 디스플레이 장치용 기판에 발광 다이오드 칩이 실장된 것을 도시한 평면도이고, 도 10은 본 발명의

제3 실시예에 따른 디스플레이 장치용 기관에 발광 다이오드 칩 중 하나를 수리한 것을 도시한 평면도이다.

- [83] 도 8을 참조하면, 본 발명의 제3 실시예에 따른 디스플레이 장치(100)용 기관(110)은, 수평 배선부(112), 수직 배선부(114), 배선연장부(116), 제1 기관전극(117a), 제2 기관전극(117b) 및 절연부(118)를 포함한다. 이때, 도 8에 도시된 도면은 기관(110)에 형성된 복수의 픽셀 중 하나를 도시한 도면이다.
- [84] 이하에서, 본 실시예에 대해 설명하면서, 제1 실시예에서 설명한 것과 동일한 사항에 대해서는 상세한 설명을 생략한다.
- [85] 도시된 바와 같이, 수평 배선부(112) 및 세 개의 수직 배선부(114a, 114b, 114c)가 배치된다. 그리고 각 수직 배선부(114a, 114b, 114c)는 각각 일측 방향으로 돌출된 배선연장부(116)가 형성된다. 이렇게 형성된 배선연장부(116)와 수평 배선부(112) 사이에 발광 다이오드가 실장되는 실장부가 배치된다. 본 실시예에서, 배선연장부(116)는 각각 세 개의 배선부(114a, 114b, 114c)의 왼쪽에 형성된 것으로 도시하였지만, 이에 한정되는 것은 아니며, 세 개의 배선부(114a, 114b, 114c) 오른쪽에 형성될 수도 있다. 또한, 배선연장부(116) 중 일부는 수직 배선부(114a, 114b, 114c)의 왼쪽에 배치되고, 나머지는 수직 배선부(114a, 114b, 114c)의 오른쪽에 배치될 수도 있다.
- [86] 또한, 세 개의 수직 배선부(114a, 114b, 114c) 사이에는 각각 단절배선부(115)가 배치될 수 있다. 특정 실시예에서, 단절배선부(115)는 수직 배선부(114a, 114b, 114c)들 사이의 중앙에 배치될 수 있다. 또한, 단절배선부(115)는 배선연장부(116)의 수직 방향 위치와 나란한 위치에 배치될 수 있다. 즉, 배선연장부(116)에서 길이 방향으로 연장된 위치에 단절배선부(115)가 배치될 수 있다. 그러나 본 실시예는 이에 한정되는 것은 아니며, 단절배선부(115)의 수직 방향의 위치는 배선연장부(116)의 수직 방향 위치와 상관없이 배치될 수도 있다.
- [87] 그리고 단절배선부(115)는 양측에 위치한 수직 배선부(114a, 114b, 114c)와 이격된 상태로 배치될 수 있다. 즉, 단절배선부(115)는 수직 배선부(114a, 114b, 114c)로부터 전기적으로 이격된 상태로 형성될 수 있다.
- [88] 단절배선부(115)는 수평 배선부(112)와 일정 거리만큼 이격된 위치에 형성되는데, 단절배선부(115)와 수평 배선부(112) 사이에 발광 다이오드가 실장되는 예비 실장부(M)가 배치될 수 있다. 예비 실장부(M)는, 단절배선부(115)와 수평 배선부(112) 사이에서 단절배선부(115) 및 수평 배선부(112)에 각각 일부가 걸친 상태로 배치될 수 있다.
- [89] 즉, 제1 수직 배선부(114a)를 기준으로 일 측에 제1 청색칩 실장부(122)가 배치되고, 타 측에 예비 실장부(M)가 배치될 수 있다. 그리고 제2 수직 배선부(114b)를 기준으로 일 측에 제1 녹색칩 실장부(132)가 배치되며, 타 측에 예비 실장부(M)가 배치될 수 있다. 또한, 제3 수직 배선부(114c)를 기준으로 일 측에 제1 적색칩 실장부(142)가 배치되고, 타 측에 예비 실장부(M)가 배치될 수

있다.

- [90] 따라서 도 9에 도시된 바와 같이, 제1 청색칩 실장부(122)에 청색 발광 다이오드 칩(150)이 실장되고, 제1 녹색칩 실장부(132)에 녹색 발광 다이오드 칩(160)이 실장되며, 제1 적색칩 실장부(142)에 적색 발광 다이오드 칩(170)이 실장될 수 있다.
- [91] 이 상태에서, 일례로, 제1 녹색칩 실장부(132)에 실장된 녹색 발광 다이오드 칩(160)에 문제가 발생한 경우, 도 10에 도시된 바와 같이, 제1 녹색칩 실장부(132)에 인접하게 배치된 예비 실장부(M)에 새로운 녹색 발광 다이오드 칩(160)을 실장할 수 있다.
- [92] 한편, 문제가 발생된 녹색 발광 다이오드 칩(160)이 동작하는 것을 방지하기 위해, 제1 녹색칩 실장부(132)에 전기적으로 연결된 배선연장부(116)의 전기적 연결을 제2 수직 배선부(114b)로부터 차단한다. 배선연장부(116)의 일부를 끊어 제2 수직 배선부(114b)와 전기적인 연결을 차단할 수 있다. 그리고 단절배선부(115)와 제2 수직 배선부(114b)가 전기적으로 연결되도록, 단절배선부(115)와 제2 수직 배선부(114b) 사이에 배선연결부(115a)를 형성할 수 있다. 여기서, 배선연결부(115a)는 에컨대, 기판(110) 상에 ITO를 증착하거나 도금층을 형성함으로써 형성될 수 있으며, 본딩 와이어를 이용하여 형성될 수도 있다. 또한, 제2 수직 배선부(114b)와 단절배선부(115)는 그 외에도 다양한 방식으로 전기적으로 연결될 수 있다.
- [93] 본 실시예에서, 도 10에 도시된 바와 같이, 제1 녹색칩 실장부(132)의 우측에 배치된 예비 실장부(M)에 새로운 녹색 발광 다이오드 칩(160)을 실장한 것에 대해 설명하였지만, 필요에 따라 제1 청색칩 실장부(122)의 우측에 배치된 예비 실장부(M)에 녹색 발광 다이오드 칩(160)을 실장할 수 있다.
- [94] 위에서 설명한 바와 같이, 예비 실장부(M)는 수직 배선부(114a, 114b, 114c)로부터 전기적으로 이격된 상태에서 수리 공정을 통해 선택적으로 특정 수직 배선부(114a, 114b, 114c)에 전기적으로 연결될 수 있다. 따라서 제1 수직 배선부(114a)와 제2 수직 배선부(114b) 사이에 배치된 예비 실장부(M)에는 새로운 청색 발광 다이오드 칩(150) 또는 녹색 발광 다이오드 칩(160)이 실장될 수 있으며, 제2 수직 배선부(114b)와 제3 수직 배선부(114c) 사이의 예비 실장부(M)에는 새로운 녹색 발광 다이오드 칩(160) 또는 적색 발광 다이오드 칩(170)이 실장될 수 있다. 이에 따라, 하나의 예비 실장부(M)를 이용하여 필요에 따라 2종류의 발광 다이오드 칩 중 하나의 불량된 발광 다이오드 칩을 수리할 수 있다.
- [95] 한편, 제2 수직 배선부(114a)의 오른쪽에 배치된 예비 실장부(M)는 새로운 적색 발광 다이오드 칩(170)을 실장하기 위해 사용될 수 있다. 본 실시예에서, 제2 수직 배선부(114a)의 오른쪽에 배치된 예비 실장부(M)가 제3 수직 배선부(114c)로부터 이격된 것으로 도시하지만, 이것은 제3 수직 배선부(114c)에 전기적으로 연결되도록 제공될 수 있다. 즉, 제2 수직 배선부(114a)의 오른쪽에

위치한 서브 픽셀 영역에는 단절배선부(115) 대신 배선연장부(116)가 배치될 수도 있다.

- [96] 나아가, 제1 수직 배선부(114a)의 왼쪽 위측 및 제3 수직 배선부(114c)의 오른쪽 위측의 서브 픽셀 영역들은 예비 실장부(M)가 없이 비어 있는 것으로 도시하지만, 이들 서브 픽셀 영역들에도 예비 실장부(M)가 배치되도록 할 수 있다. 예를 들어, 제1 수직 배선부(114a)의 왼쪽 위측 서브 픽셀 영역에는 청색 발광 다이오드 칩(150)을 실장할 수 있는 예비 실장부가 배치될 수 있고, 제3 수직 배선부(114c)의 오른쪽 위측의 서브 픽셀 영역에는 적색 발광 다이오드 칩(170)을 실장할 수 있는 예비 실장부가 배치될 수 있다. 또한, 이들 서브 픽셀 영역들에는 단절배선부(115) 또는 배선연장부(116)가 배치될 수 있다.
- [97] 본 실시예에 따르면, 앞서 설명한 실시예에 비해 새로운 발광 다이오드 칩을 실장할 수 있는 사이트들을 더 많이 제공할 수 있다. 더욱이, 하나의 예비 실장부(M)를 2종류의 발광 다이오드 칩을 실장할 수 있도록 함으로써 고장 수리에 탄력적으로 대응할 수 있다.
- [98] 위에서 설명한 바와 같이 본 발명에 대한 구체적인 설명은 첨부된 도면을 참조한 실시예에 의해서 이루어졌지만, 상술한 실시예는 본 발명의 바람직한 예를 들어 설명하였을 뿐이므로, 본 발명이 상기 실시예에만 국한되는 것으로 이해해서는 안 되며, 본 발명의 권리범위는 후술하는 청구범위 및 그 등가개념으로 이해되어야 할 것이다.
- [99] <부호의 설명>
- [100] 100: 디스플레이 장치
- [101] 110: 기관
- [102] 112: 수평 배선부 114: 수직 배선부
- [103] 114a: 제1 수직 배선부 114b: 제2 수직 배선부
- [104] 114c: 제3 수직 배선부
- [105] 115: 단절배선부 115a: 배선연결부
- [106] 116: 배선연장부
- [107] 117a: 제1 기관전극 117b: 제2 기관전극
- [108] 118: 절연부
- [109] 122: 제1 청색칩 실장부 124: 제2 청색칩 실장부
- [110] 132: 제1 녹색칩 실장부 134: 제2 녹색칩 실장부
- [111] 142: 제1 적색칩 실장부 144: 제2 적색칩 실장부
- [112] 150: 청색 발광 다이오드 칩
- [113] 152: 제1 전극패드 154: 제2 전극패드
- [114] 160: 녹색 발광 다이오드 칩 170: 적색 발광 다이오드 칩
- [115] S1: 제1 접착부 S2: 제2 접착부
- [116] M: 예비 실장부 P: 픽셀

청구범위

- [청구항 1] 베이스;
 상기 베이스 상에 배치된 복수의 제1 배선부; 및
 상기 복수의 제1 배선부와 교차하도록 상기 베이스 상에 배치된 복수의 제2 배선부를 포함하고,
 상기 복수의 제1 및 제2 배선부의 일부를 포함하여 상기 베이스 상에 복수의 서브픽셀이 형성되고,
 상기 복수의 서브픽셀 각각에는,
 상기 복수의 제2 배선부에서 적어도 일 측 방향으로 돌출되어 상기 베이스 상에 배치된 하나 이상의 배선연장부가 형성되며,
 상기 하나 이상의 배선연장부와 상기 복수의 제1 배선부 사이에 발광 다이오드를 실장하기 위한 제1 실장부 및 제2 실장부가 형성되고,
 상기 제1 실장부에 발광 다이오드가 실장된 디스플레이 장치용 기판.
- [청구항 2] 청구항 1에 있어서,
 상기 제2 실장부는 상기 제1 실장부에 실장된 발광 다이오드가 정상적으로 동작하지 않을 때, 발광 다이오드를 실장하기 위한 예비 실장부인 디스플레이 장치용 기판.
- [청구항 3] 청구항 2에 있어서,
 상기 제1 실장부에 실장된 발광 다이오드는 제1 접착부에 의해 상기 제1 실장부에 실장되고,
 상기 제2 실장부에 실장되는 발광 다이오드는 제2 접착부에 의해 상기 제2 실장부에 실장되며,
 상기 제2 접착부는 상기 제1 접착부에 비해 녹는점이 낮은 디스플레이 장치용 기판.
- [청구항 4] 청구항 1에 있어서,
 상기 베이스 상에 형성된 복수의 서브픽셀 중 어느 하나는 상기 제1 실장부에만 발광 다이오드가 실장된 디스플레이 장치용 기판.
- [청구항 5] 청구항 1에 있어서,
 상기 베이스 상에 형성된 복수의 서브픽셀 중 어느 하나는 상기 제2 실장부에만 발광 다이오드가 실장된 디스플레이 장치용 기판.
- [청구항 6] 청구항 1에 있어서,
 상기 베이스 상에 형성된 복수의 서브픽셀 중 어느 하나는 상기 제1 및 제2 실장부 각각에 발광 다이오드가 실장된 디스플레이 장치용 기판.
- [청구항 7] 청구항 1에 있어서,
 상기 제1 실장부 및 제2 실장부 각각에는, 상기 제1 배선부와 전기적으로 연결된 제1 기판전극 및 상기 배선연장부와 전기적으로 연결된 제2 기판전극이 배치되고,

상기 발광 다이오드는 상기 제1 및 제2 기판전극과 전기적으로 연결되도록 상기 제1 및 제2 실장부 중 어느 하나에 실장되는 디스플레이 장치용 기판.

- [청구항 8] 베이스;
상기 베이스 상에 배치된 복수의 제1 배선부;
상기 복수의 제1 배선부와 교차하도록 상기 베이스 상에 배치된 복수의 제2 배선부;
상기 복수의 제2 배선부에서 각각 일측 방향으로 연장되어 발광 다이오드를 실장하기 위한 제1 실장부들을 형성하는 배선연장부들;
상기 복수의 제2 배선부들 사이에 배치되며, 발광 다이오드를 실장하기 위한 제2 실장부들을 형성하는 단절배선부들; 및
상기 제1 실장부들 중 적어도 하나에 실장된 발광 다이오드를 포함하고, 상기 단절 배선부들은 상기 제2 배선부들로부터 이격된 디스플레이 장치용 기판.
- [청구항 9] 청구항 8에 있어서,
상기 제2 실장부들 중 적어도 하나에 실장된 발광 다이오드; 및
상기 발광 다이오드가 실장된 제2 실장부의 단절배선부와 제2 배선부를 전기적으로 연결하는 배선 연결부를 더 포함하는 디스플레이 장치용 기판.
- [청구항 10] 청구항 8에 있어서,
상기 단절배선부는 제2 배선부들 사이의 중앙에 위치하는 디스플레이용 장치용 기판.
- [청구항 11] 복수의 제1 배선부 및 상기 복수의 제1 배선부와 교차하게 배치된 복수의 제2 배선부가 배치된 기판 상에 복수의 서브픽셀이 형성되고, 상기 복수의 서브픽셀 내에 발광 다이오드가 실장되기 위해 형성된 제1 및 제2 실장부 중 상기 제1 실장부에 발광 다이오드를 제1 접착부를 이용하여 실장하는 단계;
상기 제1 실장부에 실장된 발광 다이오드들이 정상적으로 동작하는지를 테스트하는 단계; 및
상기 제1 실장부에 실장된 발광 다이오드들 중 정상적으로 동작하지 않는 발광 다이오드를 대체하기 위해 상기 제2 실장부에 별도의 발광 다이오드를 제2 접착부를 이용하여 실장하는 단계를 포함하고,
상기 제2 접착부의 녹는점은 상기 제1 접착부의 녹는점보다 낮은 디스플레이 장치의 수리 방법.
- [청구항 12] 청구항 11에 있어서,
상기 정상적으로 동작하지 않는 발광 다이오드의 전기적 연결을 차단하는 단계를 더 포함하되, 상기 차단하는 단계는, 상기 발광 다이오드를 상기 제1 실장부에서 제거하는 것인 디스플레이 장치의 수리

방법.

- [청구항 13] 청구항 11에 있어서,
상기 발광 다이오드는 상기 제1 접착부가 상기 발광 다이오드에 도포된 상태에서 상기 제1 실장부에 실장되는 디스플레이 장치의 수리 방법.
- [청구항 14] 청구항 11에 있어서,
상기 발광 다이오드는 상기 제1 접착부가 상기 제1 실장부에 도포된 상태에서 상기 제1 실장부에 실장되는 디스플레이 장치의 수리 방법.
- [청구항 15] 청구항 11에 있어서,
상기 제1 및 제2 접착부는 AuSn, AgSn, Sn, InAu 및 In 중 어느 하나인 디스플레이 장치의 수리 방법.
- [청구항 16] 청구항 11에 있어서,
상기 제2 실장부를 상기 복수의 제2 배선부들 중 하나에 전기적으로 연결하는 것을 더 포함하는 디스플레이 장치의 수리 방법.
- [청구항 17] 기판; 및
상기 기판 상에 배치된 복수의 발광 다이오드를 포함하고,
상기 기판은,
베이스;
상기 베이스 상에 배치된 복수의 제1 배선부; 및
상기 복수의 제1 배선부와 교차하도록 상기 베이스 상에 배치된 복수의 제2 배선부를 포함하고,
상기 복수의 제1 및 제2 배선부의 일부를 포함하여 상기 베이스 상에 복수의 서브픽셀이 형성되고,
상기 복수의 서브픽셀 각각에는,
상기 복수의 제2 배선부에서 적어도 일 측 방향으로 돌출되어 상기 베이스 상에 배치된 하나 이상의 배선연장부가 형성되며,
상기 하나 이상의 배선연장부와 상기 복수의 제1 배선부 사이에 발광 다이오드를 실장하기 위한 제1 실장부 및 제2 실장부가 형성되고,
상기 제1 실장부에 발광 다이오드가 실장된 디스플레이 장치.
- [청구항 18] 청구항 17에 있어서,
상기 제2 실장부는 상기 제1 실장부에 실장된 발광 다이오드가 정상적으로 동작하지 않을 때, 발광 다이오드를 실장하기 위한 예비 실장부인 디스플레이 장치.
- [청구항 19] 기판; 및
상기 기판 상에 배치된 복수의 발광 다이오드를 포함하고,
상기 기판은,
베이스;
상기 베이스 상에 배치된 복수의 제1 배선부;
상기 복수의 제1 배선부와 교차하도록 상기 베이스 상에 배치된 복수의

제2 배선부;

상기 복수의 제2 배선부에서 각각 일측 방향으로 연장되어 발광

다이오드를 실장하기 위한 제1 실장부들을 형성하는 배선연장부들;

상기 복수의 제2 배선부들 사이에 배치되며, 발광 다이오드를 실장하기

위한 제2 실장부들을 형성하는 단절배선부들; 및

상기 제1 실장부들 중 적어도 하나에 실장된 발광 다이오드를 포함하고,

상기 단절 배선부들은 상기 제2 배선부들로부터 이격된 디스플레이 장치.

[청구항 20]

청구항 19에 있어서,

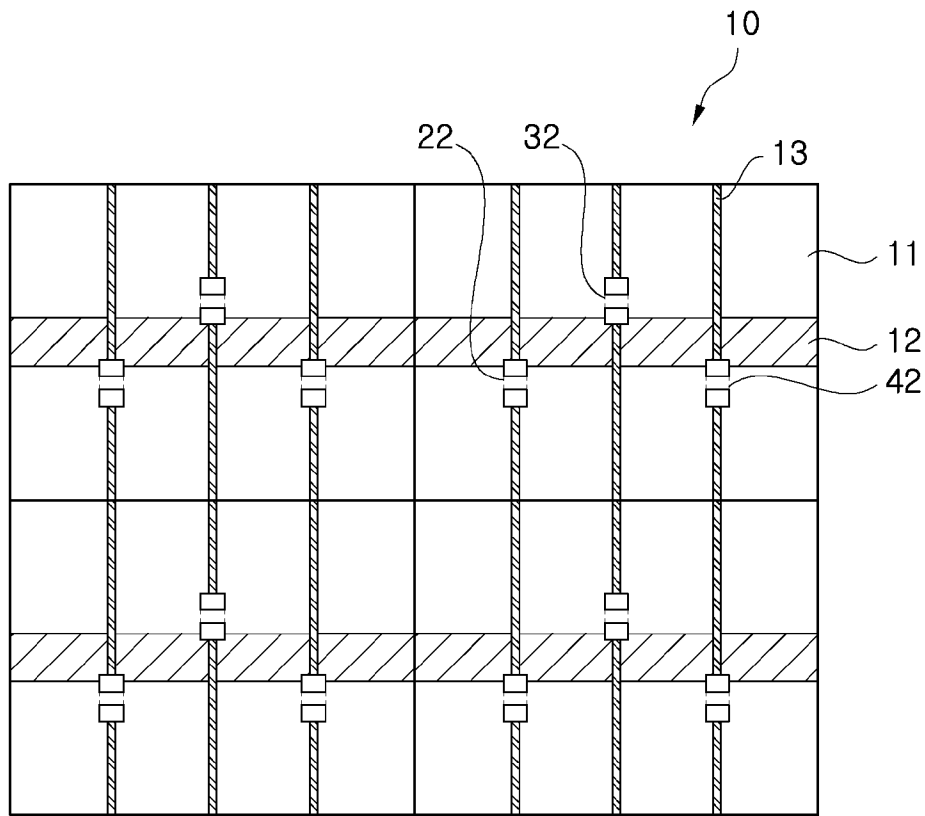
상기 기판은 상기 제2 실장부들 중 적어도 하나에 실장된 발광 다이오드;

및

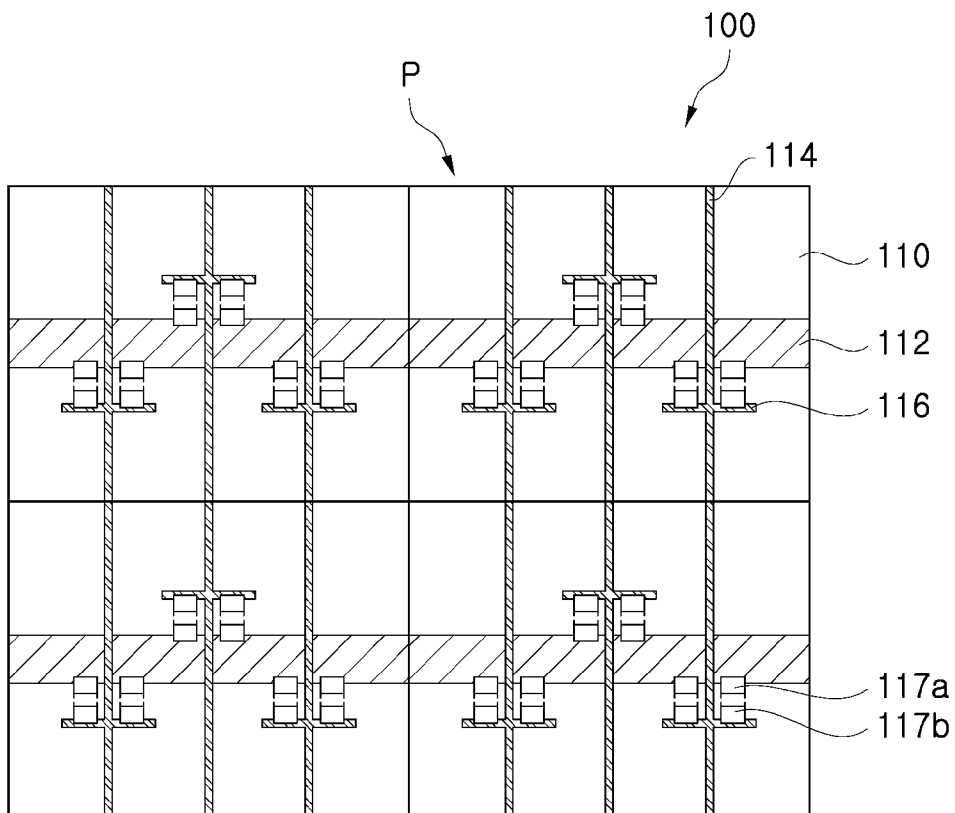
상기 단절 배선부들 중 적어도 하나와 상기 제2 배선부를 연결하는

연결배선부를 더 포함하는 디스플레이 장치.

[도1]



[도2]



A cross-sectional view of a semiconductor device. The device consists of a substrate 110 with a central layer 112. A pressure indicator 'P' with an arrow points to the top surface. The device is divided into sections by vertical dividers 114a, 114b, and 114c. In the leftmost section, there are two sets of components: 117a and 122 on the left, and 117b on the right. In the middle section, there are two sets of components: 132 on the left and 134 on the right. In the rightmost section, there are two sets of components: 142 on the left and 144 on the right. A central component 124 is located between the middle and right sections. A component 116 is located between the rightmost section and the central component 124. A component 114b is located between the middle and right sections. A component 114a is located between the leftmost and middle sections. A component 114c is located between the rightmost section and the central component 124. A component 116 is located between the rightmost section and the central component 124. A component 114b is located between the middle and right sections. A component 114a is located between the leftmost and middle sections. A component 114c is located between the rightmost section and the central component 124. A component 116 is located between the rightmost section and the central component 124.

A cross-sectional view of a semiconductor device. The device consists of a substrate 110 with a central layer 112. Three vertical channels, 114a, 114b, and 114c, are formed through the substrate. Channel 114a contains a material 150. Channel 114b contains a material 160. Channel 114c contains a material 170. The channels are separated by vertical walls 116. The top of the device is labeled P. The bottom of the device is labeled 124. The right side of the device is labeled 134. The left side of the device is labeled 144. The right side of the device is also labeled 117a and 117b.

This cross-sectional view shows a substrate 110 with a top layer 118. A dashed line A-A' indicates the plane of the section. Two regions, 122 and 124, are defined by dashed boxes. Each region contains two rectangular blocks with diagonal hatching, labeled 117a and 117b. The blocks 117a are positioned closer to the top surface 118, while the blocks 117b are positioned closer to the substrate 110.

150

A

117a

117b

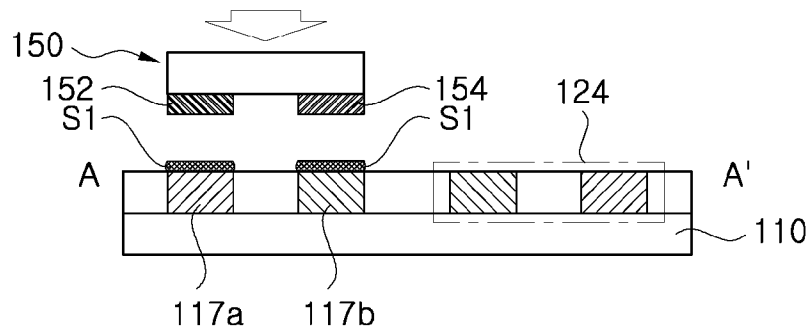
124

A'

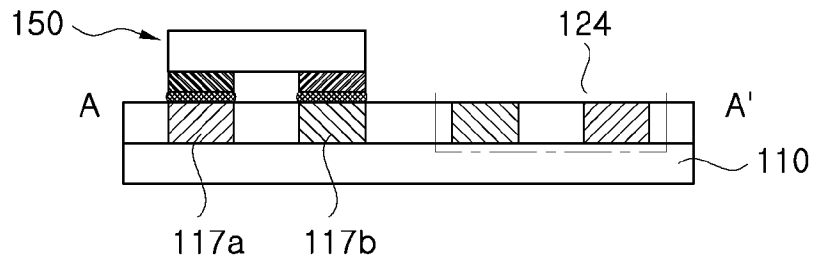
110

Figure 1 is a schematic diagram of a semiconductor device. The top part shows a cross-section of a substrate with a central region 150 containing a layer S2 and two side regions 152. A downward arrow indicates a force or process. The bottom part shows a top-down view of the substrate with four rectangular regions labeled 117a and 117b. A dashed box highlights a central area containing two 117b regions.

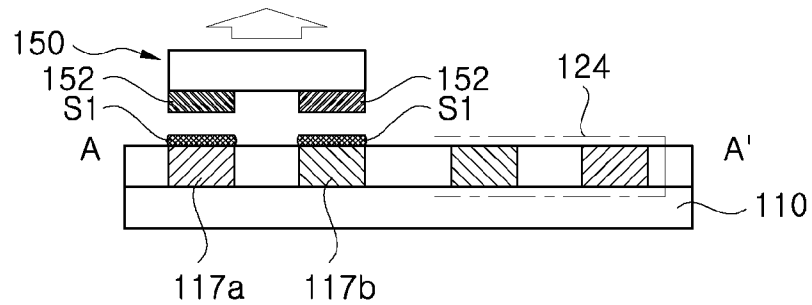
[도7a]



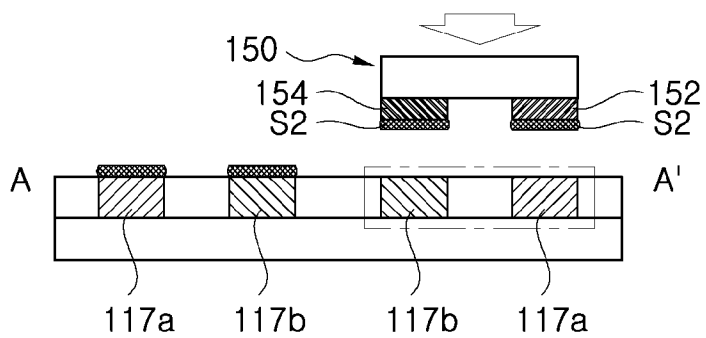
[도7b]



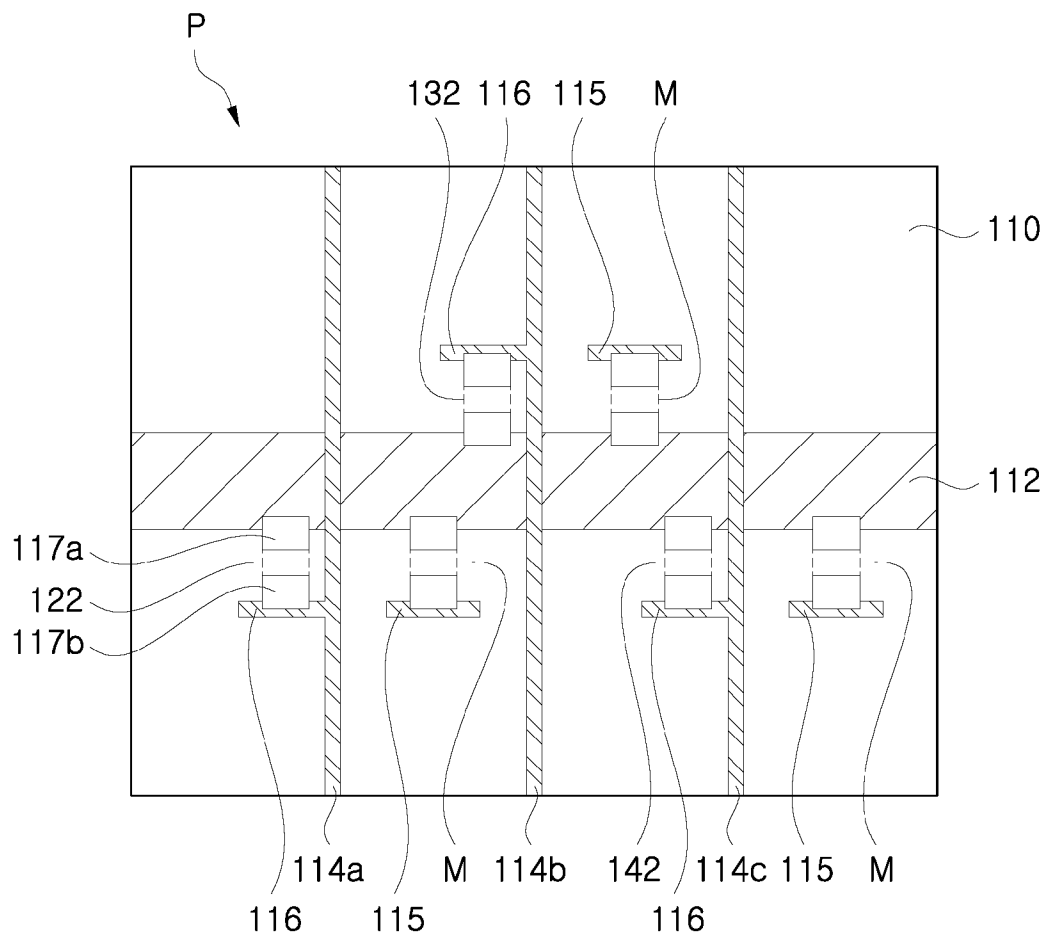
[도7c]



[도7d]



[도8]



[illegible]

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2018/008732

A. CLASSIFICATION OF SUBJECT MATTER

H01L 25/075(2006.01)i, H01L 33/36(2010.01)i, H01L 33/48(2010.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 25/075; G02F 1/13; G02F 1/1362; G02F 1/1368; G09F 9/30; G09G 3/32; H01L 27/32; H01L 51/56; H01L 33/36; H01L 33/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: display, repair, reserve, redundancy, wiring

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2007-0106931 A (MITSUBISHI ELECTRIC CORPORATION) 06 November 2007 See paragraphs [0028]-[0034] and figures 1-2.	1-20
A	KR 10-2015-0118257 A (SAMSUNG DISPLAY CO., LTD.) 22 October 2015 See paragraphs [0058]-[0075], claim 14 and figures 3-4.	1-20
A	KR 10-2015-0080949 A (LG DISPLAY CO., LTD.) 13 July 2015 See paragraphs [0024]-[0066] and figures 1-9.	1-20
A	JP 2009-134233 A (SONY CORP.) 18 June 2009 See paragraphs [0017]-[0056] and figures 3-11.	1-20
A	JP 2007-156338 A (SHARP CORP.) 21 June 2007 See paragraphs [0010]-[0028] and figures 1-4.	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

15 NOVEMBER 2018 (15.11.2018)

Date of mailing of the international search report

15 NOVEMBER 2018 (15.11.2018)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex Daejeon Building 4, 189, Cheongsu-ro, Seo-gu,
Daejeon, 35208, Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2018/008732

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2007-0106931 A	06/11/2007	CN 101067688 A	07/11/2007
		JP 2007-298791 A	15/11/2007
		TW 200745668 A	16/12/2007
		US 2007-0252146 A1	01/11/2007
KR 10-2015-0118257 A	22/10/2015	US 2015-0294620 A1	15/10/2015
		US 9721501 B2	01/08/2017
KR 10-2015-0080949 A	13/07/2015	CN 104752635 A	01/07/2015
		CN 104752635 B	03/05/2017
		DE 102014116898 A1	02/07/2015
		EP 2889856 A1	01/07/2015
		JP 2015-127813 A	09/07/2015
		JP 5971735 B2	17/08/2016
		TW 201525959 A	01/07/2015
		TW 1543131 B	21/07/2016
		US 2015-0187249 A1	02/07/2015
		US 9552756 B2	24/01/2017
JP 2009-134233 A	18/06/2009	CN 101425530 A	06/05/2009
		CN 101425530 B	17/11/2010
		JP 4466755 B2	26/05/2010
		KR 10-2009-0045023 A	07/05/2009
		TW 200933884 A	01/08/2009
		TW 1385797 B	11/02/2013
		US 2009-0115708 A1	07/05/2009
		US 8184075 B2	22/05/2012
JP 2007-156338 A	21/06/2007	NONE	

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 25/075(2006.01)i, H01L 33/36(2010.01)i, H01L 33/48(2010.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H01L 25/075; G02F 1/13; G02F 1/1362; G02F 1/1368; G09F 9/30; G09G 3/32; H01L 27/32; H01L 51/56; H01L 33/36; H01L 33/48

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 디스플레이, 수리, 예비, 여분, 배선

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	KR 10-2007-0106931 A (미쓰비시덴키 가부시키키가이샤) 2007.11.06 단락 [0028]-[0034] 및 도면 1-2 참조.	1-20
A	KR 10-2015-0118257 A (삼성디스플레이 주식회사) 2015.10.22 단락 [0058]-[0075], 청구항 14 및 도면 3-4 참조.	1-20
A	KR 10-2015-0080949 A (엘지디스플레이 주식회사) 2015.07.13 단락 [0024]-[0066] 및 도면 1-9 참조.	1-20
A	JP 2009-134233 A (SONY CORP.) 2009.06.18 단락 [0017]-[0056] 및 도면 3-11 참조.	1-20
A	JP 2007-156338 A (SHARP CORP.) 2007.06.21 단락 [0010]-[0028] 및 도면 1-4 참조.	1-20

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2018년 11월 15일 (15.11.2018)

국제조사보고서 발송일

2018년 11월 15일 (15.11.2018)

ISA/KR의 명칭 및 우편주소



대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

최상원

전화번호 +82-42-481-8291



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2007-0106931 A	2007/11/06	CN 101067688 A JP 2007-298791 A TW 200745668 A US 2007-0252146 A1	2007/11/07 2007/11/15 2007/12/16 2007/11/01
KR 10-2015-0118257 A	2015/10/22	US 2015-0294620 A1 US 9721501 B2	2015/10/15 2017/08/01
KR 10-2015-0080949 A	2015/07/13	CN 104752635 A CN 104752635 B DE 102014116898 A1 EP 2889856 A1 JP 2015-127813 A JP 5971735 B2 TW 201525959 A TW I543131 B US 2015-0187249 A1 US 9552756 B2	2015/07/01 2017/05/03 2015/07/02 2015/07/01 2015/07/09 2016/08/17 2015/07/01 2016/07/21 2015/07/02 2017/01/24
JP 2009-134233 A	2009/06/18	CN 101425530 A CN 101425530 B JP 4466755 B2 KR 10-2009-0045023 A TW 200933884 A TW I385797 B US 2009-0115708 A1 US 8184075 B2	2009/05/06 2010/11/17 2010/05/26 2009/05/07 2009/08/01 2013/02/11 2009/05/07 2012/05/22
JP 2007-156338 A	2007/06/21	없음	