

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 3 区分  
 【発行日】令和 2 年 10 月 8 日 (2020.10.8)

【公表番号】特表 2019-533400 (P2019-533400A)  
 【公表日】令和 1 年 11 月 14 日 (2019.11.14)  
 【年通号数】公開・登録公報 2019-046  
 【出願番号】特願 2019-531560 (P2019-531560)  
 【国際特許分類】

H 0 3 H 7/24 (2006.01)

H 0 4 B 1/40 (2015.01)

【 F I 】

H 0 3 H 7/24

H 0 4 B 1/40

【手続補正書】  
 【提出日】令和 2 年 8 月 28 日 (2020.8.28)  
 【手続補正 1】  
 【補正対象書類名】特許請求の範囲  
 【補正対象項目名】全文  
 【補正方法】変更  
 【補正の内容】  
 【特許請求の範囲】  
 【請求項 1】

無線周波数の減衰器回路であって、  
 入力ノード及び出力ノードと、

前記入力ノードと前記出力ノードとの間に直列に配列された第 1 スイッチ、第 1 ノード、  
複数の減衰ブロック、第 2 ノード、及び第 2 スイッチを含む減衰経路であって、各減衰ブ  
ロックがローカルバイパス経路を含む減衰経路と、

前記入力ノードと前記出力ノードとの間に実装されたグローバルバイパス経路であって、  
オン又はオフにされて前記減衰経路のスイッチング可能なバイパスを許容するべく構成さ  
れたグローバルバイパススイッチングトランジスタを含み、前記グローバルバイパススイ  
ッチングトランジスタは、オフのときにグローバルオフ容量を与え、前記減衰経路の前記  
第 1 スイッチ及び第 2 スイッチはそれぞれが、前記グローバルバイパススイッチングトラ  
ンジスタがオンのときにオフにされ、前記グローバルバイパススイッチングトランジスタ  
がオフのときにオンにされるように構成されるグローバルバイパス経路と、  
前記第 1 ノードと前記第 2 ノードとの間に実装されたグローバル位相補償回路であって、  
前記グローバルオフ容量を補償するべく構成されたグローバル位相補償回路と  
 を含む減衰器回路。

【請求項 2】

前記グローバル位相補償回路は、  
直列に配列された第 1 グローバル補償抵抗及び第 2 グローバル補償抵抗と、  
グラウンドと前記第 1 グローバル補償抵抗及び第 2 グローバル補償抵抗間のノードとの間に  
実装されたグローバル補償容量と  
 を含む請求項 1 の減衰器回路。

【請求項 3】

前記グローバルバイパススイッチングトランジスタのグローバルオフ容量は位相進み変化  
 をもたらし、  
 前記グローバル位相補償回路は、前記位相進み変化を補償する位相遅れ変化を与えるべく  
 構成される請求項 2 の減衰器回路。

## 【請求項 4】

前記グローバル補償容量は、一つ以上のプロセスばらつきにより前記グローバルバイパススイッチングトランジスタと実質的に同じ影響を受けるように構成される請求項2の減衰器回路。

## 【請求項 5】

前記グローバル補償容量はトランジスタ系デバイスとして構成される請求項4の減衰器回路。

## 【請求項 6】

前記グローバル補償容量及び前記グローバルバイパススイッチングトランジスタの各トランジスタ系デバイスは MOSFET デバイスとして実装される請求項5の減衰器回路。

## 【請求項 7】

前記ローカルバイパス経路はそれぞれが、対応する減衰ブロックに対してローカルバイパスモードにあるときにオンとなり、ローカル減衰モードにあるときにオフとなるように構成されたローカルバイパススイッチングトランジスタを含み、  
前記ローカルバイパススイッチングトランジスタは、前記ローカル減衰モードにあるときにローカルオフ容量を与える請求項 1 の減衰器回路。

## 【請求項 8】

前記複数の減衰ブロックのうち少なくともいくつかはそれぞれが、対応するローカルオフ容量を補償するべく構成されたローカル位相補償回路を含む請求項7の減衰器回路。

## 【請求項 9】

前記減衰ブロックは、  
ローカル抵抗と、  
前記ローカル抵抗の一端とグランドとの間に実装された第 1 シャント経路と、  
前記ローカル抵抗の他端と前記グランドとの間に実装された第 2 シャント経路と  
を有する  $\pi$  型減衰器として構成され、  
前記第 1 シャント経路及び第 2 シャント経路はそれぞれがシャント抵抗を有する請求項8の減衰器回路。

## 【請求項 10】

前記ローカル位相補償回路は、  
第 1 シャント抵抗に電氣的に並列されるように配列された第 1 ローカル補償容量と、  
第 2 シャント抵抗に電氣的に並列されるように配列された第 2 ローカル補償容量と  
を含む請求項9の減衰器回路。

## 【請求項 11】

前記ローカルバイパススイッチングトランジスタのローカルオフ容量は位相進み変化をもたらし、  
前記ローカル位相補償回路は、前記位相進み変化を補償する位相遅れ変化を与えるべく構成される請求項10の減衰器回路。

## 【請求項 12】

前記第 1 ローカル補償容量及び第 2 ローカル補償容量はそれぞれが、一つ以上のプロセスばらつきにより前記ローカルバイパススイッチングトランジスタと実質的に同じ影響を受けるように構成される請求項10の減衰器回路。

## 【請求項 13】

前記第 1 ローカル補償容量及び第 2 ローカル補償容量はそれぞれがトランジスタ系デバイスとして構成される請求項12の減衰器回路。

## 【請求項 14】

前記第 1 ローカル補償容量及び第 2 ローカル補償容量のトランジスタ系デバイスと前記ローカルバイパススイッチングトランジスタとはそれぞれが MOSFET デバイスとして実装される請求項13の減衰器回路。

## 【請求項 15】

前記複数の減衰ブロックの少なくともいくつかは、2 進重み付け減衰値を与えるように構成

成される請求項 1 の減衰器回路。

【請求項 16】

無線周波数モジュールであって、  
複数のコンポーネントを受容するべく構成されたパッケージ基板と、  
前記パッケージ基板に実装された無線周波数減衰器回路と  
を含み、  
前記無線周波数減衰器回路は、  
入力ノードと、  
出力ノードと、  
前記入力ノードと前記出力ノードとの間に直列に配列された第 1 スイッチ、第 1 ノード、  
複数の減衰ブロック、第 2 ノード、及び第 2 スイッチを含む減衰経路と  
を含み、  
各減衰ブロックはローカルバイパス経路を含み、  
前記無線周波数減衰器回路はさらに、前記入力ノードと前記出力ノードとの間に実装され  
たグローバルバイパス経路を含み、  
前記無線周波数減衰器回路はさらに、オン又はオフにされて前記減衰経路のスイッチング  
可能なバイパスを許容するべく構成されたグローバルバイパススイッチングトランジスタ  
を含み、  
前記グローバルバイパススイッチングトランジスタは、オフのときにグローバルオフ容量  
を与え、  
前記減衰経路の前記第 1 スイッチ及び第 2 スイッチはそれぞれが、前記グローバルバイパ  
ススイッチングトランジスタがオンのときにオフにされ、前記グローバルバイパススイッ  
チングトランジスタがオフのときにオンにされるように構成され、  
前記無線周波数減衰器回路はさらに、前記第 1 ノードと前記第 2 ノードとの間に実装され  
たグローバル位相補償回路であって、前記グローバルオフ容量を補償するべく構成された  
グローバル位相補償回路を含む無線周波数モジュール。

【請求項 17】

前記無線周波数モジュールは、受信した無線周波数信号を処理するべく構成される請求項  
16 の無線周波数モジュール。

【請求項 18】

無線デバイスであって、  
無線周波数信号を受信するべく構成されたアンテナと、  
前記アンテナと通信する送受信器と、  
前記アンテナと前記送受信器との間の信号経路と、  
前記信号経路に沿って実装された無線周波数減衰器回路と  
を含み、  
前記無線周波数減衰器回路は、  
入力ノードと、  
出力ノードと、  
前記入力ノードと前記出力ノードとの間に直列に配列された第 1 スイッチ、第 1 ノード、  
複数の減衰ブロック、第 2 ノード、及び第 2 スイッチを含む減衰経路と  
を含み、各減衰ブロックはローカルバイパス経路を含み、  
前記無線周波数減衰器回路はさらに、前記入力ノードと前記出力ノードとの間に実装され  
たグローバルバイパス経路を含み、  
前記無線周波数減衰器回路はさらに、オン又はオフにされて前記減衰経路のスイッチング  
可能なバイパスを許容するべく構成されたグローバルバイパススイッチングトランジスタ  
を含み、  
前記グローバルバイパススイッチングトランジスタは、オフのときにグローバルオフ容量  
を与え、  
前記減衰経路の前記第 1 スイッチ及び第 2 スイッチはそれぞれが、前記グローバルバイパ

ススイッチングトランジスタがオンのときにオフにされ、前記グローバルバイパススイッチングトランジスタがオフのときにオンにされるように構成され、  
前記無線周波数減衰器回路はさらに、前記第 1 ノードと前記第 2 ノードとの間に実装され  
たグローバル位相補償回路であって、前記グローバルオフ容量を補償するべく構成された  
グローバル位相補償回路を含む無線デバイス。