【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】平成18年11月2日(2006.11.2)

【公開番号】特開2004-172596(P2004-172596A)
【公開日】平成16年6月17日(2004.6.17)
【年通号数】公開・登録公報2004-023
【出願番号】特願2003-367761(P2003-367761)
【国際特許分類】
Ｈ０１Ｌ　29/786　(2006.01)
Ｈ０１Ｌ　21/336　(2006.01)
【ＦＩ】
Ｈ０１Ｌ　29/78　６１７Ａ
Ｈ０１Ｌ　29/78　６１８Ｆ
Ｈ０１Ｌ　29/78　６２７Ｇ

【手続補正書】
【提出日】平成18年9月15日(2006.9.15)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
不純物が導入され、チャネル領域が形成される半導体層と、
上記半導体層と同一不純物で、その濃度が同等以上であり、該半導体層の両側に配置されるソース・ドレイン領域と、
上記半導体層のチャネル領域上にゲート絶縁膜を介して設けられたゲート電極と、
で構成されることを特徴とする半導体装置。
【請求項２】
チャネル領域が形成される半導体層と、
上記半導体層に離隔して配置されるソース領域及びドレイン領域と、
上記半導体層上にゲート絶縁膜を介して設けられ、上記ソース領域に対して第１のオフセット距離と、上記ドレイン領域に対して第２のオフセット距離（第１のオフセット距離≦第２のオフセット距離）をそれぞれ有して設けられるゲート電極と、
で構成されることを特徴とする半導体装置。
【請求項３】
ｎ形の半導体層と、
上記半導体層に離隔して配置されるソース領域及びドレイン領域と、
上記半導体層上にゲート絶縁膜を介して設けられ、上記ソース領域に対して第１のオフセット距離と、上記ドレイン領域に対して第２のオフセット距離（第１のオフセット距離≦第２のオフセット距離）をそれぞれ有して設けられるゲート電極と、
で構成されることを特徴とする半導体装置。
【請求項４】
上記半導体装置の上記半導体層の不純物濃度を１×１０^{１７}（個／$ｃｍ^{３}$）以下とすることを特徴とする請求項１乃至３に記載の半導体装置
【請求項５】
チャネル領域が形成される半導体層と、この半導体層に離隔して設けられたソース・ドレイン領域と、前記半導体層のチャネル領域上に絶縁層を介して設けられたゲート電極と、

前記半導体層の表面の不純物濃度と裏面の不純物濃度に差を設け、
この半導体層の不純物濃度分布に膜厚方向の勾配をもたせることを特徴とする半導体装置。
【請求項６】
前記半導体層をチャネルとする電界効果トランジスタを形成し、
この電界効果トランジスタのソース・ドレインを半導体層に対してゲートの反対側に配置することを特徴とする請求項５記載の半導体装置。
【請求項７】
前記半導体層は、絶縁膜上に設けられることを特徴とする請求項１乃至６記載の半導体装置。
【請求項８】
前記半導体層は、ガラス基板上に設けられた絶縁膜上に設けられることを特徴とする請求項１乃至６記載の半導体装置。
【請求項９】
前記電界効果トランジスタのゲート絶縁膜と半導体層との界面の不純物濃度を最小にして膜厚方向に増大させることを特徴とする請求項６に記載の半導体装置。
【請求項１０】
前記電界効果トランジスタのゲート絶縁膜と半導体層との界面の不純物濃度を最大にして膜厚方向に減少させることを特徴とする請求項６に記載の半導体装置。
【請求項１１】
前記電界効果トランジスタのゲート電極とソース電極を半導体層に対してオーバラップさせて配置することを特徴とする請求項６又は９に記載の半導体装置。
【請求項１２】
前記電界効果トランジスタのゲート電極をソース電極とだけでなくドレイン電極とも半導体層に対してオーバラップさせて配置することを特徴とする請求項５記載の半導体装置。
【請求項１３】
非単結晶半導体層に離隔して設けられたソース電極及びドレイン電極と、このソース電極及びドレイン電極間の前記非単結晶半導体層に絶縁膜を介して設けられたゲート電極とからなる半導体装置の前記非単結晶半導体層に不純物濃度勾配を形成するに際し、前記非単結晶半導体層に不純物を膜厚方向に不純物濃度勾配が形成されるようにイオン注入する工程と、
不純物をイオン注入した前記非単結晶半導体層を結晶化するためのエネルギー量のレーザ光を前記非単結晶半導体層に照射して結晶化する結晶工程と、
を具備してなることを特徴とする半導体装置の製造方法。
【請求項１４】
前記非単結晶半導体層は、絶縁膜上に設けられることを特徴とする請求項１３記載の半導体装置の製造方法。
【請求項１５】
前記非単結晶半導体層は、ガラス基板上に設けられた絶縁膜上に設けられることを特徴とする請求項１３記載の半導体装置の製造方法。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】００１４
【補正方法】変更
【補正の内容】
【００１４】
　また、本発明の半導体装置は、チャネル領域が形成される半導体層と、この半導体層に離隔して設けられたソース・ドレイン領域と、前記半導体層のチャネル領域上に絶縁層を介して設けられたゲート電極と、前記半導体層の表面の不純物濃度と裏面の不純物濃度に差を設け、この半導体層の不純物濃度分布に膜厚方向の勾配をもたせることを特徴とする

。
また、本発明の半導体装置は、前記半導体層をチャネルとする電界効果トランジスタを形成し、この電界効果トランジスタのソース・ドレインを半導体層に対してゲートの反対側に配置することを特徴とする。
【手続補正３】
【補正対象書類名】明細書
【補正対象項目名】００１５
【補正方法】変更
【補正の内容】
【００１５】
また、本発明の半導体装置は、前記半導体層が、絶縁膜上に設けられることを特徴とする。
また、本発明の半導体装置は、前記半導体層が、ガラス基板上に設けられた絶縁膜上に設けられることを特徴とする。
また、本発明の半導体装置は、前記電界効果トランジスタのゲート絶縁膜と半導体層との界面の不純物濃度を最小にして膜厚方向に増大させることを特徴とする。
【手続補正４】
【補正対象書類名】明細書
【補正対象項目名】００１９
【補正方法】変更
【補正の内容】
【００１９】
また、本発明の半導体装置の製造方法は、非単結晶半導体層に離隔して設けられたソース電極及びドレイン電極と、このソース電極及びドレイン電極間の前記非単結晶半導体層に絶縁膜を介して設けられたゲート電極とからなる半導体装置の前記非単結晶半導体層に不純物濃度勾配を形成するに際し、前記非単結晶半導体層に不純物を膜厚方向に不純物濃度勾配が形成されるようにイオン注入する工程と、不純物をイオン注入した前記非単結晶半導体層を結晶化するためのエネルギー量のレーザ光を前記非単結晶半導体層に照射して結晶化する結晶工程とを具備してなることを特徴とする。
また、本発明の半導体装置の製造方法は、前記非単結晶半導体層が、絶縁膜上に設けられることを特徴とする。
また、本発明の半導体装置の製造方法は、前記非単結晶半導体層が、ガラス基板上に設けられた絶縁膜上に設けることを特徴とする。
【手続補正５】
【補正対象書類名】明細書
【補正対象項目名】００３３
【補正方法】変更
【補正の内容】
【００３３】
衝突電離によって生じた少数キャリアが、ゲート電極８ｇ下に蓄積しないようにする方法は、Ｓｉ薄膜の不純物濃度を小さくする方法、及び図３に示したようなｐ-Ｓｉ膜６の膜厚方向に不純物濃度勾配をつける方法以外にも、ゲート電極８ｇをソース電極４ｓとオーバラップさせる方法が考えられる。図８のようにゲート電極８ｇとソース電極４ｓをオーバラップさせることによって、オーバラップに起因した寄生容量により、ドレイン近傍で衝突電離によって発生した少数キャリアが半導体層とゲート絶縁膜の界面近傍のドレイン近傍に蓄積されにくくなり、ドレイン耐圧が改善される。また、図３に示した構造と図８に示した構造を同時に実現することによって、更にドレイン耐圧が改善される。