

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국



(10) 국제공개번호

(43) 국제공개일

2021년 9월 30일 (30.09.2021)

WIPO | PCT

WO 2021/194116 A1

- (51) 국제특허분류: *G06F 30/398* (2020.01) *G06F 117/12* (2020.01)
- (21) 국제출원번호: PCT/KR2021/002637
- (22) 국제출원일: 2021년 3월 3일 (03.03.2021)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보: 10-2020-0036449 2020년 3월 25일 (25.03.2020) KR
- (71) 출원인: 고려대학교 산학협력단 (KOREA UNIVERSITY RESEARCH AND BUSINESS FOUNDATION) [KR/KR]; 02841 서울시 성북구 안암로 145, Seoul (KR).
- (72) 발명자: 유현용 (YU, Hyun Yong); 06544 서울시 서초구 신반포로 270, Seoul (KR). 정승근 (JUNG, Seung Geun); 05510 서울시 송파구 올림픽로35가길 9, Seoul (KR). 손무영 (SON, Mu Yeong); 02476 서울시 동대문구 제기로 4길 45, Seoul (KR). 장동원 (JANG, Dong Won); 02475 서울시 동대문구 제기로2길 25-16, Seoul (KR).
- (74) 대리인: 특허법인 주연 (JOOYON IP & LAW); 04794 서울시 성동구 아차산로 103 영동테크노타워 711, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK,

MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

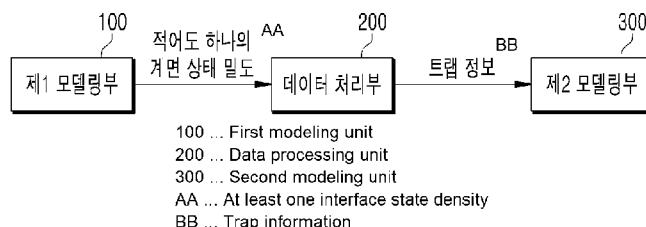
공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(54) Title: TRAP ANALYSIS MODELING SYSTEM FOR PREDICTING EFFECT OF TRAP ON SEMICONDUCTOR DEVICE, AND OPERATING METHOD THEREFOR

(54) 발명의 명칭: 반도체 소자에 트랩이 미치는 영향을 예측하는 트랩 분석 모델링 시스템 및 그 동작 방법

10



(57) Abstract: A trap analysis modeling system according to one embodiment of the present application comprises: a first modeling unit for obtaining at least one interface state density by performing atomic unit modeling on a virtual heterojunction model; a data processing unit for obtaining trap information on the basis of the at least one interface state density; and a second modeling unit, which loads the trap information onto a device simulation so as to model the degree of the effect of a trap on the virtual heterojunction model.

(57) 요약서: 본 출원의 일 실시예에 따른 트랩 분석 모델링 시스템은 가상의 이중접합 모델에 대한 원자 단위 모델링을 수행하여, 적어도 하나의 계면 상태 밀도를 획득하는 제1 모델링부, 상기 적어도 하나의 계면 상태 밀도에 기초하여, 트랩 정보를 획득하는 데이터 처리부 및 상기 트랩 정보를 소자 시뮬레이션에 로드하여, 상기 가상의 이중접합 모델에 대한 트랩의 영향 정도를 모델링하는 제2 모델링부를 포함한다.



WO 2021/194116 A1

명세서

발명의 명칭: 반도체 소자에 트랩이 미치는 영향을 예측하는 트랩 분석 모델링 시스템 및 그 동작 방법

기술분야

- [1] 본 출원은 트랩 분석 모델링 시스템 및 그 동작 방법에 관한 것으로, 특히, MOSFET 트랜지스터 공정 시 발생하는 트랩의 영향을 예측할 수 있는 트랩 분석 모델링 시스템 및 그 동작 방법에 관한 것이다.

배경기술

- [2] 현재 상용화 되어 있는 MOSFET 반도체 소자는 전류가 흐를 수 있는 채널 형성을 위한 게이트(gate)와 이를 통해 전류를 전달시키는 역할의 소스(source)와 드레인(drain)으로 이루어져 있으며, DRAM, CPU 등 다양한 반도체 제품들에서 CMOS 스위칭 소자로 사용되고 있다.
- [3] 그러나, 제작 비용 및 전력 감소를 위한 지속적인 반도체 소자 scaling down이 지속된 결과, 미세화의 한계에 부딪혔으며, 7nm 급 노드 이하의 소형화 단계에 돌입한 상황에서 원자의 크기는 수 옴스트롱(Å)으로 형성됨에 따라 소자에 비해 크게 차이 나지 않아, 원자 단위에서 소자 개발을 고려해야 한다.
- [4] 특히, MOSFET 공정 시 게이트 유전체 증착 공정에서 발생하는 다양한 종류의 원자의 결합은 전자 정공과 같이 부호를 띠는 전하의 특성을 띄며, MOSFET에 전압 인가 시 흐르는 전류량을 변화시켜 소자의 성능을 결정하는 중요한 특성일 수 있다.
- [5] 이러한 게이트 유전체에 발생하는 결합은 전자나 정공을 머금을 수 있는 트랩(Trap)으로 표현될 수 있다. 여기서, 트랩(Trap)은 원자 자체의 결합 뿐만 아니라, 서로 다른 크기의 원자를 가지는 물질들의 계면에서 원자 간의 결합(bonding)이 어긋나 발생할 수 있다.
- [6] 구체적으로, 트랩(Trap)이 MOSFET에 미치는 영향은 단위 면적당 트랩(Trap)의 밀도(density)가 높을수록 증가하고, scaling down에 따라 소형화된 MOSFET은 원자 하나의 결합 정도로도 매우 높은 농도의 트랩 밀도를 가질 수 있기 때문에, 소자 소형화에 따른 트랩 밀도의 증가는 다음 단계 기술 개발의 한계점으로 작용하는 문제를 가지고 있다.
- [7] 특히, 계면에서 원자 간의 결합(bonding)이 어긋나 발생한 트랩의 경우, 물리적으로 확인이 불가능하기 때문에, 소자에 대한 커패시턴스 측정 또는 전류 측정을 통해 간접적으로 측정할 뿐, 소자에 대한 트랩의 영향 정도를 정량적으로 직접 측정하는 데 어려움이 있다.

발명의 상세한 설명

기술적 과제

- [8] 본 출원의 목적은 반도체 소자의 크기가 감소됨에 따라 상대적으로 높아지는

트랩의 영향을 정밀하게 예측하기 위한 트랩 분석 모델링 시스템 및 그 동작 방법을 제공하기 위한 것이다.

과제 해결 수단

- [9] 본 출원의 일 실시예에 따른 트랩 분석 모델링 시스템은 가상의 이중접합 모델에 대한 원자 단위 모델링을 수행하여, 적어도 하나의 계면 상태 밀도를 획득하는 제1 모델링부, 상기 적어도 하나의 계면 상태 밀도에 기초하여, 트랩 정보를 획득하는 데이터 처리부 및 상기 트랩 정보를 소자 시뮬레이션에 로드하여, 상기 가상의 이중접합 모델에 대한 트랩의 영향 정도를 모델링하는 제2 모델링부를 포함한다.
- [10] 실시예에 있어서, 상기 제1 모델링부는, 상기 가상의 이중접합 모델에 대한 구조 에너지 모델링을 수행하여, 적어도 하나의 계면 모델을 생성하는 계면 모델 생성부 및 상기 계면 모델을 입력으로 하는 전자 밀도 범함수론 툴을 이용하여, 상기 계면 상태 밀도를 획득하는 상태 밀도 출력부를 포함한다.
- [11] 실시예에 있어서, 상기 계면 모델 생성부는, 상기 가상의 이중접합 모델을 생성하기 위한 입력 정보를 입력받고, 상기 입력 정보는 상기 가상의 이중접합 모델의 게이트 층 물질에 대한 스페이스 그룹과 결정 방향을 포함한다.
- [12] 실시예에 있어서, 상기 구조 에너지 모델링은 평면파 컷오프 방법, 계산 기능적 방법, SCF 수렴 방법 중 적어도 하나를 이용한다.
- [13] 실시예에 있어서, 상기 전자 밀도 범함수론 툴은 PBE0 함수, B3LYP DFT+U 함수, DFT+U 함수 및 HSE 함수 중 적어도 하나의 함수를 이용한다.
- [14] 실시예에 있어서, 상기 데이터 처리부는 상기 적어도 하나의 계면 상태 밀도에 기설정된 밴드 갭 영역을 기준으로, 각 계면 상태 밀도를 벌크 영역과 인터페이스 영역으로 분류한다.
- [15] 실시예에 있어서, 상기 데이터 처리부는 상기 인터페이스 영역에 발생한 트랩 여부에 기초하여, 각 계면 상태 밀도 중 하나의 계면 상태 밀도를 선택한다.
- [16] 실시예에 있어서, 상기 데이터 처리부는 상기 하나의 계면 상태 밀도에 대한 스테이트 분석을 통해 상기 트랩 정보를 결정하고, 상기 트랩 정보는 상기 트랩에 대한 에너지 레벨, 농도 및 종류를 포함한다.
- [17] 실시예에 있어서, 상기 스테이트 분석은 상기 트랩으로부터 특정 에너지 레벨 별로 세분화된 서브 트랩들을 획득하는 동작을 포함한다.
- [18] 실시예에 있어서, 상기 스테이트 분석은 상기 가상의 이중접합 모델의 면적에 대하여 상기 서브 트랩들의 각 상태 밀도를 나누어 서브 트랩 별 농도를 계산하는 동작을 포함한다.
- [19] 실시예에 있어서, 상기 스테이트 분석은 기설정된 전하 중립 레벨을 기준으로, 상기 서브 트랩들을 전하 트랩과 정공 트랩 중 어느 하나로 식별하는 동작을 포함한다.
- [20] 실시예에 있어서, 상기 데이터 처리부는 상기 서브 트랩들에 대하여, 기설정된

기준 에너지 밴드갭 값에 따라 비율 보정한다.

[21] 본 출원의 일 실시예에 따른 트랩 분석 모델링 방법으로서, 가상의 이중접합 모델에 대한 원자 단위 모델링을 수행하여, 적어도 하나의 계면 상태 밀도를 획득하는 단계, 상기 적어도 하나의 계면 상태 밀도에 기초하여, 트랩 정보를 획득하는 단계 및 상기 트랩 정보를 소자 시뮬레이션에 로드하여, 상기 가상의 이중접합 모델에 대한 트랩의 영향 정도를 모델링하는 단계를 포함한다.

[22] 실시예에 있어서, 상기 계면 상태 밀도를 획득하는 단계는, 상기 가상의 이중접합 모델을 생성하기 위한 입력 정보를 입력받는 단계, 상기 가상의 이중접합 모델에 대한 구조 에너지 모델링을 수행하여, 적어도 하나의 계면 모델을 생성하는 단계 및 상기 적어도 하나의 계면 모델을 입력으로 하는 전자 밀도 범함수론 툴을 이용하여, 상기 적어도 하나의 계면 상태 밀도를 출력하는 단계를 포함한다.

[23] 실시예에 있어서, 상기 트랩 정보를 획득하는 단계는 상기 적어도 하나의 계면 모델에 기설정된 밴드 갭 영역을 기준으로, 각 상태 밀도를 벌크 영역과 인터페이스 영역으로 분류하는 단계, 상기 인터페이스 영역에 발생한 트랩 여부의 기초하여, 각 상태 밀도 중 하나의 상태 밀도를 선택하는 단계 및 상기 하나의 상태 밀도에 대한 스테이트 분석을 통해 상기 트랩 정보를 결정하는 단계를 포함한다.

[24] 실시예에 있어서, 상기 트랩 정보는 상기 트랩에 대한 에너지 레벨, 농도 및 종류를 포함한다.

[25] 실시예에 있어서, 상기 스테이트 분석은 상기 트랩으로부터 특정 에너지 레벨 별로 세분화된 서브 트랩들을 획득하는 동작을 포함한다.

[26] 실시예에 있어서, 상기 스테이트 분석은 상기 가상의 이중접합 모델의 면적에 대하여 상기 서브 트랩들의 각 상태 밀도를 나누어 서브 트랩 별 농도를 계산하는 동작을 포함한다.

[27] 실시예에 있어서, 상기 스테이트 분석은 기설정된 전하 중립 레벨을 기준으로, 상기 서브 트랩들을 전하 트랩과 정공 트랩 중 어느 하나로 식별하는 동작을 포함한다.

[28] 실시예에 있어서, 상기 서브 트랩들에 대하여, 기설정된 기준 에너지 밴드갭 값에 따라 비율 보정하는 단계를 더 포함한다.

발명의 효과

[29] 본 출원의 실시예에 따른 트랩 분석 모델링 시스템 및 그 동작 방법은 트랩이 발생할 수 있는 모든 반도체 트랜지스터 소자에 적용 가능하게 하여, 로직이나 메모리 소자 등에 대한 성능 예측을 제공할 수 있다.

도면의 간단한 설명

[30] 도 1은 본 출원의 실시예에 따른 트랩 분석 모델링 시스템에 대한 블록도이다.

[31] 도 2는 도 1의 제1 모델링부의 동작을 구체적으로 설명하기 위한 도이다.

- [32] 도 3은 도 1의 데이터 처리부의 동작을 구체적으로 설명하기 위한 도이다.
- [33] 도 4a 및 도 4b는 도 3의 스테이트 분석을 설명하기 위한 도이다.
- [34] 도 5는 도 1의 분석 모델링 시스템의 동작 프로세스이다.
- [35] 도 6은 도 2의 제1 모델링부의 동작 프로세스이다.
- [36] 도 7은 도 3의 데이터 처리부의 동작 프로세스이다.

발명의 실시를 위한 최선의 형태

- [37] 이하, 구체적인 실시형태 및 첨부된 도면을 참조하여 본 출원의 실시형태를 설명한다. 그러나, 본 출원의 실시 형태는 여러 가지 다른 형태로 변형될 수 있으며, 본 출원의 범위가 이하 설명하는 실시형태로 한정되는 것은 아니다. 또한, 본 출원의 실시형태는 통상의 기술자에게 본 발명을 더욱 완전하게 설명하기 위해서 제공되는 것이다. 따라서, 도면에서의 요소들의 형상 및 크기 등은 보다 명확한 설명을 위해 과장될 수 있으며, 도면상의 동일한 부호로 표시되는 요소는 동일한 요소이다.
- [38] 그리고 도면에서 본 출원을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하고, 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었으며, 동일한 사상의 범위 내의 기능이 동일한 구성요소는 동일한 참조부호를 사용하여 설명한다. 나아가, 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- [39] 도 1은 본 출원의 실시예에 따른 트랩 분석 모델링 시스템(10)에 대한 블록도이다.
- [40] 도 1을 참조하면, 트랩 분석 모델링 시스템(10)은 제1 모델링부(100), 데이터 처리부(200) 및 제2 모델링부(300)를 포함할 수 있다.
- [41] 먼저, 제1 모델링부(100)는 가상의 이중접합 모델(예컨대, Silicon/HfO₂)에 대한 제1 원리(ab-initio) 기반의 원자 단위 모델링을 수행하여, 적어도 하나의 계면 상태 밀도(Density Of States in interface)를 획득할 수 있다.
- [42] 여기서, 제1 원리(ab-initio) 기반의 원자 단위 모델링은 원자의 위치와 종류만을 기초 정보로 이용하여 양자 역학 계산을 수행해서, 원자, 분자, 고체, 표면, 경계면, 나노 구조 등 여러 가지 응집 물질의 특성을 모델링함을 의미할 수 있다.
- [43] 구체적으로, 제1 원리(ab-initio) 기반의 원자 단위 모델링은 어떠한 매개 변수도 없이(ab initio, first-principles, 제1원리) 다양한 물질의 구조와 그에 수반되는 밴드 구조, 광학적, 전도적 특성 등의 전자 구조를 계산할 수 있으며, 전자 밀도 범함수론(density functional theory, DFT)을 이용할 수 있다.
- [44] 다음으로, 데이터 처리부(200)는 적어도 하나의 계면 상태 밀도에 기초하여, 트랩 정보(Trap Information, TI)를 획득할 수 있다. 여기서, 트랩 정보는 트랩(Trap)에 대한 에너지 레벨(energy level), 농도(concentration) 및

종류(characterization)를 포함할 수 있다. 이때, 트랩(Trap)은 적어도 하나의 계면 상태 밀도에 기설정된 밴드갭 영역의 제로 레벨에서 State가 발생한 상태를 의미할 수 있다.

- [45] 다음으로 제2 모델링부(300)는 트랩 정보(TI)를 소자 시뮬레이션(Technology Computer-Aided Design, TCAD)에 로드하여, 가상의 이중접합 모델(예컨대, Silicon/HfO₂)에 대한 트랩(Trap)의 영향 정도를 모델링할 수 있다.
- [46] 여기서, 소자 시뮬레이션(TCAD)은 반도체 공정 기술이나 소자 개발에 앞서 행하는 컴퓨터 시뮬레이션을 의미할 수 있다.
- [47] 이에 따라, 트랩 분석 모델링 시스템(10)은 제1 및 제2 모델링부(100, 300)와 데이터 처리부(200)를 통해 트랩(Trap)이 발생할 수 있는 모든 반도체 트랜지스터 소자에 적용 가능하게 하여, 로직이나 메모리 소자 등에 대한 성능 예측을 제공할 수 있게 하는 효과가 있다.
- [48] 도 2는 도 1의 제1 모델링부(100)의 동작을 구체적으로 설명하기 위한 도이다.
- [49] 도 1과 도 2를 참조하면, 제1 모델링부(100)는 계면 모델 생성부(110)와 상태 밀도 출력부(120)를 포함할 수 있다.
- [50] 먼저, 계면 모델 생성부(110)는 가상의 이중접합 모델(예컨대, Silicon/HfO₂)을 생성하기 위한 입력 정보를 입력받을 수 있다.
- [51] 여기서, 입력 정보는 가상의 이중접합 모델(예컨대, Silicon/HfO₂)의 게이트 층 물질에 대한 스페이스 그룹(Space group)과 결정 방향(Grain orientation)을 포함할 수 있다.
- [52] 또한, 계면 모델 생성부(110)는 가상의 이중접합 모델(예컨대, Silicon/HfO₂)에 대한 구조 에너지 모델링을 수행하여, 적어도 하나의 계면 모델(예컨대, 111~116)을 생성할 수 있다.
- [53] 여기서, 적어도 하나의 계면 모델(예컨대, 111~116)은 가상의 이중접합 모델(예컨대, Silicon/HfO₂)에 대한 적어도 하나 이상의 본딩 라인(예컨대, 1~6)을 의미할 수 있다.
- [54] 이때, 구조 에너지 모델링은 가상의 이중접합 모델(예컨대, Silicon/HfO₂)의 전체 에너지를 최소화하는 상태로 만들어주는 동작을 의미하며, 적어도 하나의 계면 모델(예컨대, 111~116)의 본딩(bonding)의 형태나 수를 결정할 수 있다. 이러한 구조 에너지 모델링은 평면파 컷오프 방법(planewave cutoff method), 계산 기능적 방법(calculation functional method), SCF 수렴 방법(scf convergence method) 중 적어도 하나를 이용할 수 있다.
- [55] 다음으로, 상태 밀도 출력부(120)는 적어도 하나의 계면 모델(예컨대, 111~116)을 입력으로 하는 전자 밀도 범함수론 툴(DFT tool)을 이용하여, 적어도 하나의 계면 상태 밀도(예컨대, 121~126)를 출력할 수 있다.
- [56] 여기서, 적어도 하나의 계면 상태 밀도(예컨대, 121~126)는 적어도 하나의 계면 모델(예컨대, 111~116)에 일대일 대응될 수 있다. 이때, 전자 밀도 범함수론 툴(DFT tool)은 PBE0 함수, B3LYP DFT+U 함수 및 DFT+U 함수 중 적어도

하나의 함수를 이용할 수 있다.

- [57] 도 3은 도 1의 데이터 처리부(200)의 동작을 구체적으로 설명하기 위한 도이고, 도 4a 및 도 4b는 도 3의 스테이트 분석을 설명하기 위한 도이다.
- [58] 도 1 내지 도 3을 참조하면, 데이터 처리부(200)는 계면 모델 생성부(110)를 통해 생성된 적어도 하나의 계면 모델(예컨대, 111~116)을 전송받고, 상태 밀도 출력부(120)를 통해 출력된 적어도 하나의 계면 상태 밀도(예컨대, 121~126)를 전송받을 수 있다.
- [59] 이때, 데이터 처리부(200)는 적어도 하나의 계면 상태 밀도(예컨대, 121~126)에 기설정된 밴드 갭 영역을 기준으로, 각 계면 상태 밀도(예컨대, 121~126)를 벌크 영역(Bulk region)과 인터페이스 영역(Interface region)으로 분류할 수 있다. 예를 들면, 벌크 영역과 인터페이스 영역은 적어도 하나의 계면 상태 밀도를 구분하기 위한 가로 방향에 위치한 상태 밀도이고, 밴드 갭 영역은 각 상태 밀도의 세로 방향에 위치한 일부 영역을 의미할 수 있다.
- [60] 또한, 데이터 처리부(200)는 인터페이스 영역에서 발생한 트랩(Trap) 여부에 기초하여, 각 계면 상태 밀도(예컨대, 121~126) 중 하나의 계면 상태 밀도(예컨대, 123)를 선택할 수 있다. 여기서, 트랩(Trap)은 인터페이스 영역의 밴드 갭 영역에서 발생한 스테이트(state)를 의미할 수 있다.
- [61] 이때, 데이터 처리부(200)는 하나의 계면 상태 밀도(예컨대, 123)에 대한 스테이트 분석을 통해 트랩 정보(Trap information)를 결정할 수 있다.
- [62] 일 실시예에 따른 스테이트 분석은 트랩(Trap)으로부터 특정 에너지 레벨 별로 세분화된 서브 트랩들(예컨대, Trap#1~Trap#n)을 획득하는 동작을 포함할 수 있다. 예를 들면, 도 4a에 도시된 바와 같이, 데이터 처리부(200)는 트랩에 대한 스테이트 분석을 수행하여, 트랩을 서브 트랩들(예컨대, Trap#1~Trap#n)로 세분화할 수 있다.
- [63] 다른 실시예에 따른 스테이트 분석은 가상의 이중접합 모델(예컨대, Silicon/HfO₂)의 면적(cm²)에 대하여 서브 트랩들(예컨대, Trap#1~Trap#n)의 각 상태 밀도(DOS)를 나누어 서브 트랩 별 농도를 계산하는 동작을 포함할 수 있다. 예를 들면, 도 4a에 도시된 바와 같이, 데이터 처리부(200)는 트랩에 대한 스테이트 분석을 수행하여, 서브 트랩 별 농도를 각각 계산할 수 있다.
- [64] 또 다른 실시예에 따른 스테이트 분석은 기설정된 전하 중립 레벨(Charge Neutrality Level, Ecnl)을 기준으로, 서브 트랩들(예컨대, Trap#1~Trap#n)을 전하 스테이트(Donor-like state)와 정공 스테이트(Acceptor-like state) 중 어느 하나로 식별하는 동작을 포함할 수 있다. 예를 들면, 도 4b에 도시된 바와 같이, 데이터 처리부(200)는 트랩에 대한 스테이트 분석을 수행하여, 서브 트랩들(예컨대, Trap#1~Trap#n)을 전하 스테이트(Donor-like state)와 정공 스테이트(Acceptor-like state) 중 어느 하나로 식별할 수 있다.
- [65] 실시예에 따라, 데이터 처리부(200)는 서브 트랩들(예컨대, Trap#1~Trap#n)에 대하여, 기설정된 기준 에너지 밴드 갭 값에 따라 비율 보정을 수행할 수 있다.

기설정된 기준 에너지 밴드 갭 값은 1.12eV일 수 있다.

[66] 도 5는 도 1의 분석 모델링 시스템(10)의 동작 프로세스이다.

[67] 도 1과 도 5를 참조하면, S110 단계에서, 제1 모델링부(100)는 가상의 이중접합 모델(예컨대, Silicon/HfO₂)에 대한 제1 원리(ab-initio) 기반의 원자 단위 모델링을 수행하여, 적어도 하나의 계면 상태 밀도(Density Of States in Interface)를 획득할 수 있다.

[68] 그런 다음, S120 단계에서, 데이터 처리부(200)는 적어도 하나의 계면 상태 밀도에 기초하여, 트랩 정보(Trap Information, TI)를 획득할 수 있다.

[69] 이후, S130 단계에서, 제2 모델링부(300)는 트랩 정보(TI)를 소자 시뮬레이션(Technology Computer-Aided Design, TCAD)에 로드하여, 가상의 이중접합 모델(예컨대, Silicon/HfO₂)에 대한 트랩(Trap)의 영향 정도를 모델링할 수 있다.

[70] 도 6은 도 2의 제1 모델링부(100)의 동작 프로세스이다.

[71] 도 1, 도 2 및 도 6을 참조하면, S210 단계에서, 제1 모델링부(100)는 가상의 이중접합 모델(예컨대, Silicon/HfO₂)을 생성하기 위한 입력 정보를 입력받을 수 있다.

[72] 그런 다음, S220 단계에서, 제1 모델링부(100)는 가상의 이중접합 모델(예컨대, Silicon/HfO₂)에 대한 구조 에너지 모델링을 수행하여, 적어도 하나의 계면 모델(예컨대, 111~116)을 생성할 수 있다.

[73] 이후, S230 단계에서, 제1 모델링부(100)는 적어도 하나의 계면 모델(예컨대, 111~116)을 입력으로 하는 전자 밀도 범함수론 툴(DFT Tool)을 이용하여, 적어도 하나의 계면 상태 밀도(예컨대, 121~126)를 출력할 수 있다.

[74] 도 7은 도 3의 데이터 처리부(200)의 동작 프로세스이다.

[75] 도 1, 도 3 및 도 7을 참조하면, S310 단계에서, 데이터 처리부(200)는 적어도 하나의 계면 모델(예컨대, 111~116)에 기설정된 밴드 갭 영역을 기준으로, 각 상태 밀도(예컨대, 121~126)를 벌크 영역과 인터페이스 영역으로 분류할 수 있다.

[76] 이때, 데이터 처리부(200)는 인터페이스 영역에 발생한 트랩(Trap) 여부에 기초하여, 각 상태 밀도(예컨대, 121~126) 중 하나의 상태 밀도(예컨대, 123)를 선택할 수 있다.

[77] 그런 다음, 데이터 처리부(200)는 선택된 하나의 상태 밀도(예컨대, 123)에 대한 스테이트 분석을 통해 트랩 정보를 결정할 수 있다.

[78] 실시예에 따라, 데이터 처리부(200)는 인터페이스 영역에 발생한 트랩(Trap)으로부터 스테이트 분석을 통해 세분화된 서브 트랩들(예컨대, Trap#1~Trap#n)에 대하여, 기설정된 에너지 밴드갭 값에 따라 비율 보정을 수행할 수 있다.

[79] 본 출원은 도면에 도시된 일 실시 예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 출원의

진정한 기술적 보호 범위는 첨부된 등록청구범위의 기술적 사상에 의해
정해져야 할 것이다.

청구범위

- [청구항 1] 가상의 이중접합 모델에 대한 원자 단위 모델링을 수행하여, 적어도 하나의 계면 상태 밀도를 획득하는 제1 모델링부;
상기 적어도 하나의 계면 상태 밀도에 기초하여, 트랩 정보를 획득하는 데이터 처리부; 및
상기 트랩 정보를 소자 시뮬레이션에 로드하여, 상기 가상의 이중접합 모델에 대한 트랩의 영향 정도를 모델링하는 제2 모델링부를 포함하는, 트랩 분석 모델링 시스템.
- [청구항 2] 제1항에 있어서,
상기 제1 모델링부는, 상기 가상의 이중접합 모델에 대한 구조 에너지 모델링을 수행하여, 적어도 하나의 계면 모델을 생성하는 계면 모델 생성부; 및
상기 계면 모델을 입력으로 하는 전자 밀도 범함수론 틀을 이용하여, 상기 계면 상태 밀도를 획득하는 상태 밀도 출력부를 포함하는, 트랩 분석 모델링 시스템.
- [청구항 3] 제2항에 있어서,
상기 계면 모델 생성부는, 상기 가상의 이중접합 모델을 생성하기 위한 입력 정보를 입력받고,
상기 입력 정보는 상기 가상의 이중접합 모델의 게이트 층 물질에 대한 스페이스 그룹과 결정 방향을 포함하는, 트랩 분석 모델링 시스템.
- [청구항 4] 제2항에 있어서,
상기 구조 에너지 모델링은 평면파 컷오프 방법, 계산 기능적 방법, SCF 수렴 방법 중 적어도 하나를 이용하는, 트랩 분석 모델링 시스템.
- [청구항 5] 제2항에 있어서,
상기 전자 밀도 범함수론 틀은 PBE0 함수, B3LYP DFT+U 함수, DFT+U 함수 및 HSE 함수 중 적어도 하나의 함수를 이용하는, 트랩 분석 모델링 시스템.
- [청구항 6] 제1항에 있어서,
상기 데이터 처리부는 상기 적어도 하나의 계면 상태 밀도에 기설정된 밴드 갭 영역을 기준으로, 각 계면 상태 밀도를 벌크 영역과 인터페이스 영역으로 분류하는, 트랩 분석 모델링 시스템.
- [청구항 7] 제6항에 있어서,
상기 데이터 처리부는 상기 인터페이스 영역에 발생한 트랩 여부에 기초하여, 각 계면 상태 밀도 중 하나의 계면 상태 밀도를 선택하는, 트랩 분석 모델링 시스템.
- [청구항 8] 제7항에 있어서,
상기 데이터 처리부는 상기 하나의 계면 상태 밀도에 대한 스테이트

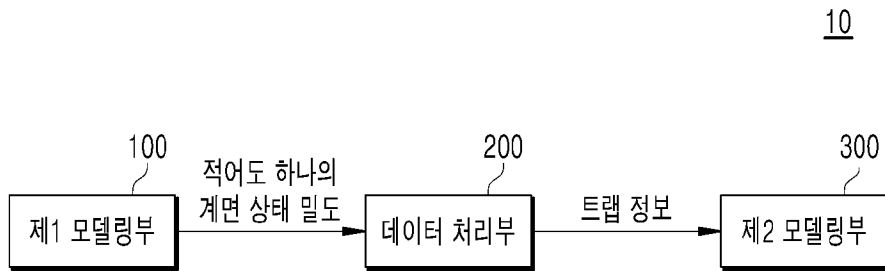
분석을 통해 상기 트랩 정보를 결정하고,
상기 트랩 정보는 상기 트랩에 대한 에너지 레벨, 농도 및 종류를
포함하는, 트랩 분석 모델링 시스템.

- [청구항 9] 제8항에 있어서,
상기 스테이트 분석은 상기 인터페이스 영역에 발생한 트랩으로부터
특정 에너지 레벨 별로 세분화된 서브 트랩들을 획득하는 동작을
포함하는, 트랩 분석 모델링 시스템.
- [청구항 10] 제9항에 있어서,
상기 스테이트 분석은 상기 가상의 이중접합 모델의 면적에 대하여 상기
서브 트랩들의 각 상태 밀도를 나누어 서브 트랩 별 농도를 계산하는
동작을 포함하는, 트랩 분석 모델링 시스템.
- [청구항 11] 제9항에 있어서,
상기 스테이트 분석은 기설정된 전하 중립 레벨을 기준으로, 상기 서브
트랩들을 전하 트랩과 정공 트랩 중 어느 하나로 식별하는 동작을
포함하는, 트랩 분석 모델링 시스템.
- [청구항 12] 제9항에 있어서,
상기 데이터 처리부는 상기 서브 트랩들에 대하여, 기설정된 기준 에너지
밴드갭 값에 따라 비율 보정하는 트랩 분석 모델링 시스템.
- [청구항 13] 트랩 분석 모델링 방법으로서,
가상의 이중접합 모델에 대한 원자 단위 모델링을 수행하여, 적어도
하나의 계면 상태 밀도를 획득하는 단계;
상기 적어도 하나의 계면 상태 밀도에 기초하여, 트랩 정보를 획득하는
단계; 및
상기 트랩 정보를 소자 시뮬레이션에 로드하여, 상기 가상의 이중접합
모델에 대한 트랩의 영향 정도를 모델링하는 단계를 포함하는, 트랩 분석
모델링 방법.
- [청구항 14] 제13항에 있어서,
상기 계면 상태 밀도를 획득하는 단계는, 상기 가상의 이중접합 모델을
생성하기 위한 입력 정보를 입력받는 단계;
상기 가상의 이중접합 모델에 대한 구조 에너지 모델링을 수행하여,
적어도 하나의 계면 모델을 생성하는 단계; 및
상기 적어도 하나의 계면 모델을 입력으로 하는 전자 밀도 범함수론 툴을
이용하여, 상기 적어도 하나의 계면 상태 밀도를 출력하는 단계를
포함하는, 트랩 분석 모델링 방법.
- [청구항 15] 제14항에 있어서,
상기 트랩 정보를 획득하는 단계는 상기 적어도 하나의 계면 모델에
기설정된 밴드 갭 영역을 기준으로, 각 상태 밀도를 벌크 영역과
인터페이스 영역으로 분류하는 단계;

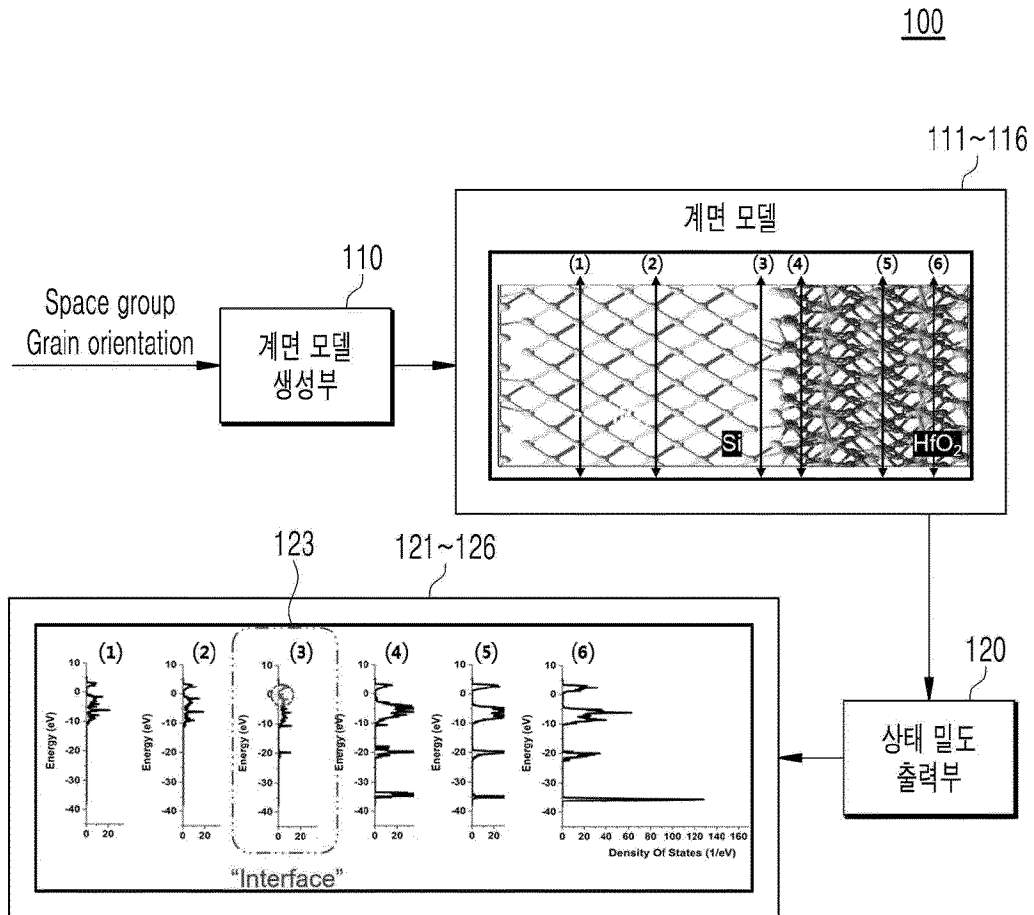
상기 인터페이스 영역에 발생한 트랩 여부의 기초하여, 각 상태 밀도 중 하나의 상태 밀도를 선택하는 단계; 및
 상기 하나의 상태 밀도에 대한 스테이트 분석을 통해 상기 트랩 정보를 결정하는 단계를 포함하는, 트랩 분석 모델링 방법.

- [청구항 16] 제14항에 있어서,
 상기 트랩 정보는 상기 트랩에 대한 에너지 레벨, 농도 및 종류를 포함하는 트랩 분석 모델링 방법.
- [청구항 17] 제15항에 있어서,
 상기 스테이트 분석은 상기 인터페이스 영역에 발생한 트랩으로부터 특정 에너지 레벨 별로 세분화된 서브 트랩들을 획득하는 동작을 포함하는, 트랩 분석 모델링 방법.
- [청구항 18] 제17항에 있어서,
 상기 스테이트 분석은 상기 가상의 이중접합 모델의 면적에 대하여 상기 서브 트랩들의 각 상태 밀도를 나누어 서브 트랩 별 농도를 계산하는 동작을 포함하는, 트랩 분석 모델링 방법.
- [청구항 19] 제17항에 있어서,
 상기 스테이트 분석은 기설정된 전하 중립 레벨을 기준으로, 상기 서브 트랩들을 전하 트랩과 정공 트랩 중 어느 하나로 식별하는 동작을 포함하는, 트랩 분석 모델링 방법.
- [청구항 20] 제17항에 있어서,
 상기 서브 트랩들에 대하여, 기설정된 기준 에너지 밴드갭 값에 따라 비율 보정하는 단계를 더 포함하는, 트랩 분석 모델링 방법.

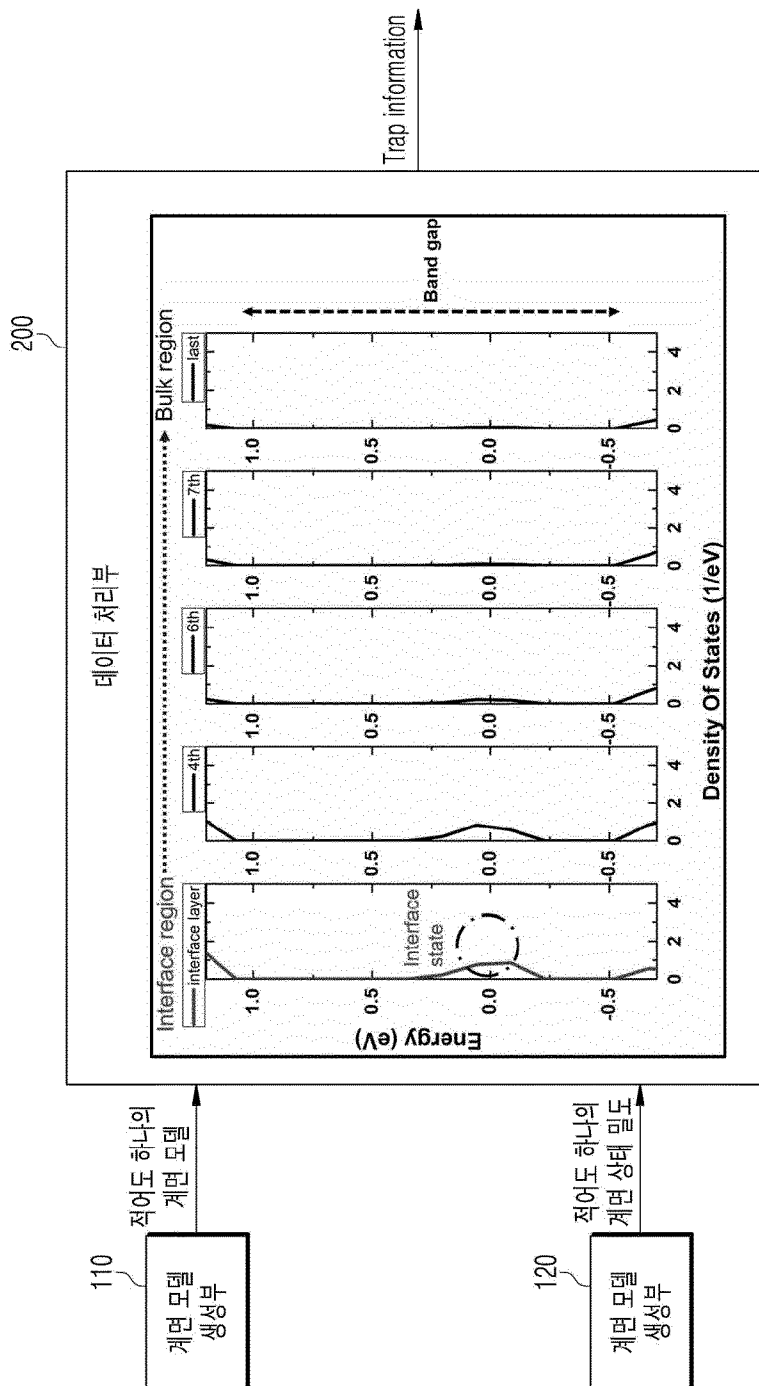
[도1]



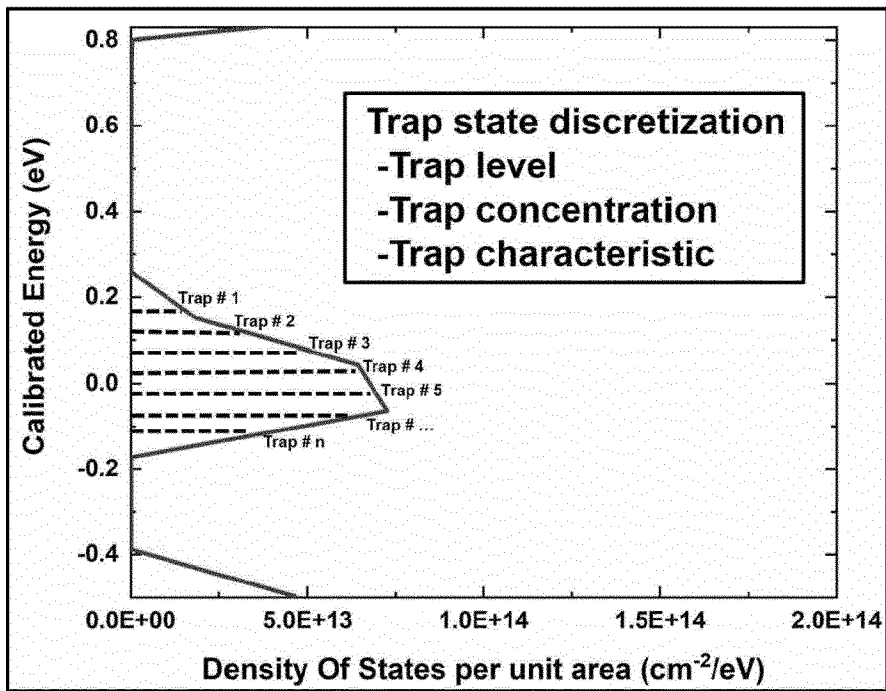
[도2]



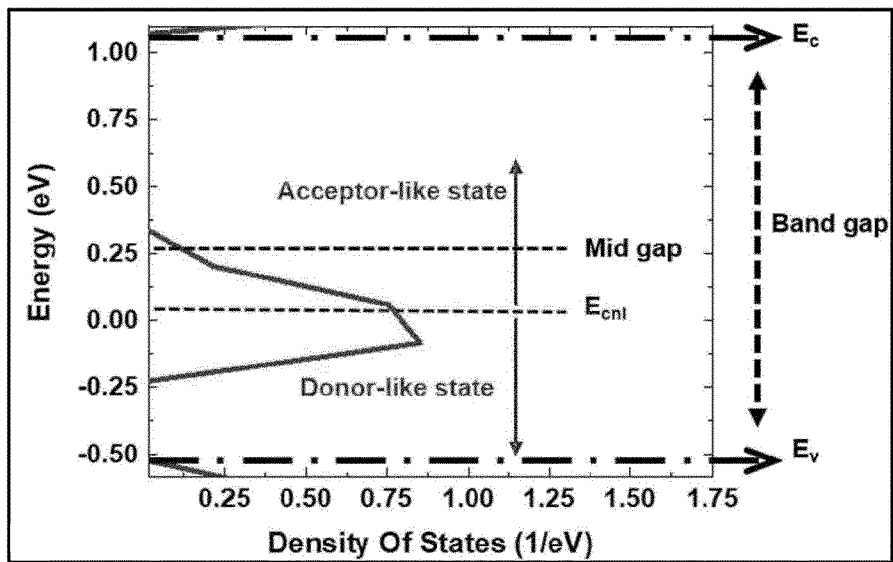
[도3]



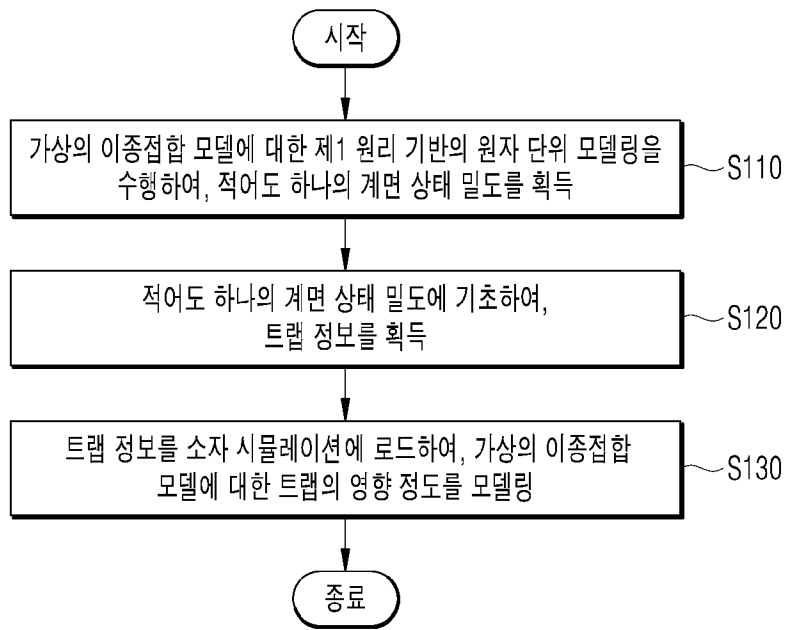
[도4a]



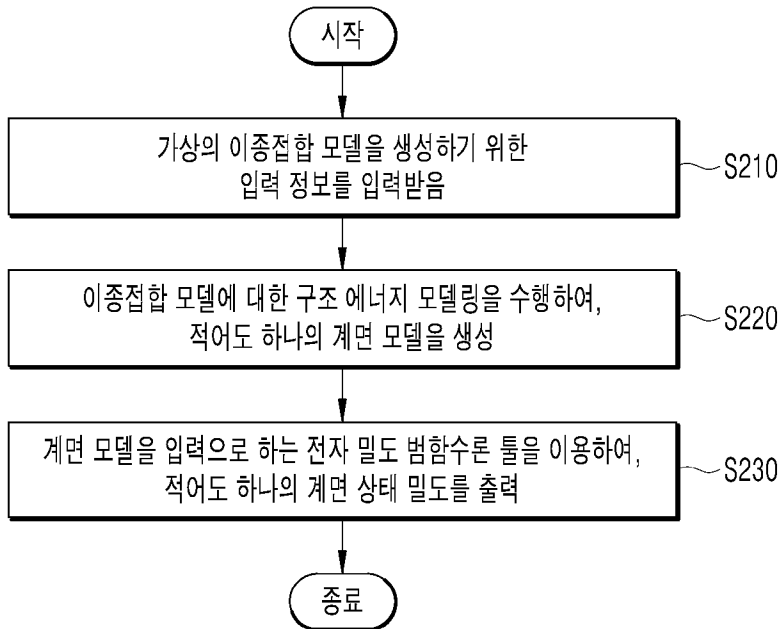
[도4b]



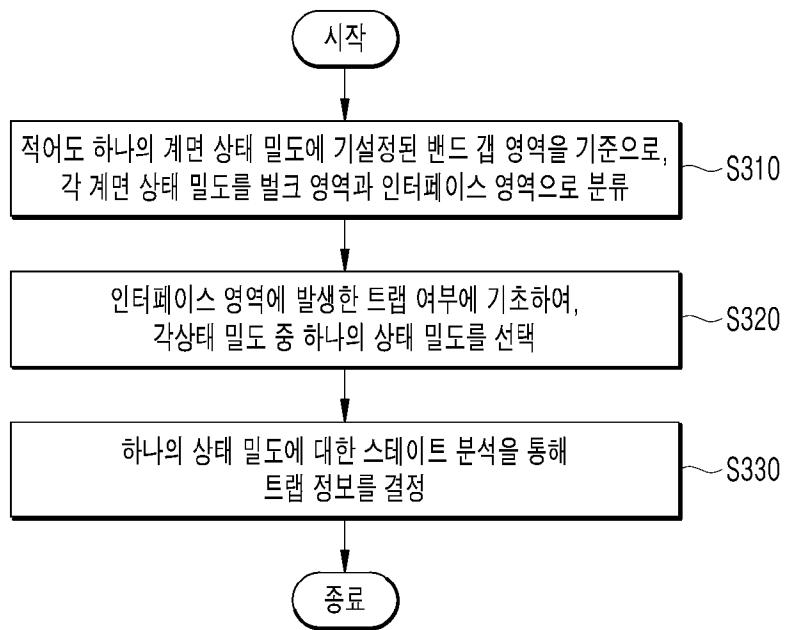
[도5]



[도6]



[도7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2021/002637

A. CLASSIFICATION OF SUBJECT MATTER G06F 30/398(2020.01)i; G06F 117/12(2020.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G06F 30/398(2020.01); G01N 21/88(2006.01); G01N 21/94(2006.01); G01N 27/00(2006.01); H01L 21/02(2006.01); H01L 21/20(2006.01); H01L 21/66(2006.01); H01L 29/49(2006.01); H01L 29/66(2006.01); H01L 31/18(2006.01); H01L 51/00(2006.01) Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models: IPC as above Japanese utility models and applications for utility models: IPC as above Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS (KIPO internal) & keywords: 계면 (interface), 밀도 (density), 트랩 (trap), 시뮬레이션 (simulation), 에너지 (energy)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2020-031171 A (NATIONAL INSTITUTE FOR MATERIALS SCIENCE et al.) 27 February 2020 (2020-02-27) See paragraphs [0003]-[0014].	1,13 2-12,14-20
Y	US 2015-0330909 A1 (FEMTOMETRIX, INC.) 19 November 2015 (2015-11-19) See paragraph [0116].	1,13
A	US 2017-0317196 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 02 November 2017 (2017-11-02) See claims 2-7.	1-20
A	US 2016-0336477 A1 (MASSACHUSETTS INSTITUTE OF TECHNOLOGY) 17 November 2016 (2016-11-17) See claims 1-7.	1-20
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 29 June 2021		Date of mailing of the international search report 29 June 2021
Name and mailing address of the ISA/KR Korean Intellectual Property Office Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208 Facsimile No. +82-42-481-8578		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2021/002637

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2016-0144496 A (APPLIED MATERIALS, INC.) 16 December 2016 (2016-12-16) See claims 1-10.	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2021/002637

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2020-031171	A	27 February 2020	None	
US	2015-0330909	A1	19 November 2015	EP 3132467 A1	22 February 2017
				KR 10-2017-0005015 A	11 January 2017
				US 10591525 B2	17 March 2020
				US 10613131 B2	07 April 2020
				US 10663504 B2	26 May 2020
				US 2015-0330908 A1	19 November 2015
				US 2015-0331029 A1	19 November 2015
				US 2015-0331036 A1	19 November 2015
				US 2018-0217192 A1	02 August 2018
				US 2018-0217193 A1	02 August 2018
				US 2018-0292441 A1	11 October 2018
				US 2018-0299497 A1	18 October 2018
				US 2020-0348348 A1	05 November 2020
				US 2020-0400732 A1	24 December 2020
				US 2021-0055338 A1	25 February 2021
				WO 2015-161136 A1	22 October 2015
US	2017-0317196	A1	02 November 2017	JP 2015-035591 A	19 February 2015
				JP 6320201 B2	09 May 2018
				KR 10-2015-0006365 A	16 January 2015
				TW 201507034 A	16 February 2015
				TW I656578 B	11 April 2019
				US 10074733 B2	11 September 2018
				US 2015-0011046 A1	08 January 2015
				US 9666697 B2	30 May 2017
US	2016-0336477	A1	17 November 2016	US 10109760 B2	23 October 2018
				WO 2016-209333 A2	29 December 2016
				WO 2016-209333 A3	02 February 2017
KR	10-2016-0144496	A	16 December 2016	CN 106165104 A	23 November 2016
				CN 106165104 B	29 October 2019
				KR 10-1805639 B1	07 December 2017
				TW 201543613 A	16 November 2015
				TW I612616 B	21 January 2018
				US 10026613 B2	17 July 2018
				US 2015-0311073 A1	29 October 2015
				US 2015-0311292 A1	29 October 2015
				US 2016-0307774 A1	20 October 2016
				US 2017-0330750 A1	16 November 2017
				US 9287123 B2	15 March 2016
				US 9406507 B2	02 August 2016
				US 9799531 B2	24 October 2017
				WO 2015-167682 A1	05 November 2015

A. 발명이 속하는 기술분류(국제특허분류(IPC)) G06F 30/398(2020.01)i; G06F 117/12(2020.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) G06F 30/398(2020.01); G01N 21/88(2006.01); G01N 21/94(2006.01); G01N 27/00(2006.01); H01L 21/02(2006.01); H01L 21/20(2006.01); H01L 21/66(2006.01); H01L 29/49(2006.01); H01L 29/66(2006.01); H01L 31/18(2006.01); H01L 51/00(2006.01) 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 계면 (interface), 밀도 (density), 트랩 (trap), 시뮬레이션 (simulation), 에너지 (energy)		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y A	JP 2020-031171 A (NATIONAL INSTITUTE FOR MATERIALS SCIENCE 등) 2020.02.27 단락 [0003]-[0014]	1,13 2-12,14-20
Y	US 2015-0330909 A1 (FEMTOMETRIX, INC.) 2015.11.19 단락 [0116]	1,13
A	US 2017-0317196 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 2017.11.02 청구항 2-7	1-20
A	US 2016-0336477 A1 (MASSACHUSETTS INSTITUTE OF TECHNOLOGY) 2016.11.17 청구항 1-7	1-20
A	KR 10-2016-0144496 A (어플라이드 머티어리얼스, 인코퍼레이티드) 2016.12.16 청구항 1-10	1-20
☐ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “D” 본 국제출원에서 출원인이 인용한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2021년06월29일(29.06.2021)		국제조사보고서 발송일 2021년06월29일(29.06.2021)
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578		심사관 고재용 전화번호 +82-42-481-8212

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
JP 2020-031171 A	2020/02/27	없음	
US 2015-0330909 A1	2015/11/19	EP 3132467 A1	2017/02/22
		KR 10-2017-0005015 A	2017/01/11
		US 10591525 B2	2020/03/17
		US 10613131 B2	2020/04/07
		US 10663504 B2	2020/05/26
		US 2015-0330908 A1	2015/11/19
		US 2015-0331029 A1	2015/11/19
		US 2015-0331036 A1	2015/11/19
		US 2018-0217192 A1	2018/08/02
		US 2018-0217193 A1	2018/08/02
		US 2018-0292441 A1	2018/10/11
		US 2018-0299497 A1	2018/10/18
		US 2020-0348348 A1	2020/11/05
		US 2020-0400732 A1	2020/12/24
		US 2021-0055338 A1	2021/02/25
		WO 2015-161136 A1	2015/10/22
US 2017-0317196 A1	2017/11/02	JP 2015-035591 A	2015/02/19
		JP 6320201 B2	2018/05/09
		KR 10-2015-0006365 A	2015/01/16
		TW 201507034 A	2015/02/16
		TW I656578 B	2019/04/11
		US 10074733 B2	2018/09/11
		US 2015-0011046 A1	2015/01/08
		US 9666697 B2	2017/05/30
US 2016-0336477 A1	2016/11/17	US 10109760 B2	2018/10/23
		WO 2016-209333 A2	2016/12/29
		WO 2016-209333 A3	2017/02/02
KR 10-2016-0144496 A	2016/12/16	CN 106165104 A	2016/11/23
		CN 106165104 B	2019/10/29
		KR 10-1805639 B1	2017/12/07
		TW 201543613 A	2015/11/16
		TW I612616 B	2018/01/21
		US 10026613 B2	2018/07/17
		US 2015-0311073 A1	2015/10/29
		US 2015-0311292 A1	2015/10/29
		US 2016-0307774 A1	2016/10/20
		US 2017-0330750 A1	2017/11/16
		US 9287123 B2	2016/03/15
		US 9406507 B2	2016/08/02
		US 9799531 B2	2017/10/24
		WO 2015-167682 A1	2015/11/05