

(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.⁵
G06F 11/22

(45) 공고일자 1994년05월 19일
(11) 공고번호 94-004331

(21) 출원번호	특1986-0700641	(65) 공개번호	특1987-0700157
(22) 출원일자	1986년09월 16일	(43) 공개일자	1987년03월 14일
(86) 국제출원번호	PCT/JP 86/000022	(87) 국제공개번호	WO 86/04433
(86) 국제출원일자	1986년01월22일	(87) 국제공개일자	1986년07월31일

(30) 우선권 주장 9769 1985년01월22일 일본(JP)
(71) 출원인 쏘니 가부시기가이샤 오오가 노리오
일본국 도요교오도 시나가와구 기다시나가와 6조메 7반 35고

(72) 발명자 와다나베 노부히사
일본국 도요교오도 시나가와구 기다시나가와 6조메 7반 35고 쏘니 가부
시기가이샤내
(74) 대리인 박종길, 김서일

심사관 : 이재화 (책자공보 제3629호)

(54) 데이터 처리장치

요약

내용 없음.

대표도

도1

명세서

[발명의 명칭]

데이터 처리장치

[도면의 간단한 설명]

제1도는 본원 발명의 일실시예를 나타낸 구성도.

제2도는 본원 발명의 요부의 일례를 나타낸 구성도.

제3도 및 제4도는 제2도의 동작설명을 위한 선도.

제5도는 종래의 각 칩의 입출력핀을 나타낸 모식도.

제6도는 종래의 에밸류에이터형칩의 접속관계를 나타낸 구성도이다.

[발명의 상세한 설명]

[기술분야]

본원 발명은 싱글칩형 마이크로컴퓨터를 개발할 경우 등에 사용하기 적합한 데이터 처리장치에 관한 것이다.

[배경기술]

싱글칩형 마이크로컴퓨터는 마스크리드온리메모리(제조과정중에서 사용되는 마스크에 정보를 기록해 두고 ROM에 기억해 두기 때문에, 재기록 불가능한 ROM)로서 프로그램을 최종 제품에 탑재해서 출하하기 위해, 통상은 프로그램의 개발, 평가는 외부에 프로그램어드레스버스, 데이터버스를 끌어내고, 칩 상부에 기록소거 가능한 EPROM을 탑재하여 접속하는 형식의 피기백(piggyback)형이라고 불리우는 것과, 외부에 프로그램어드레스버스, 데이터버스 등 외에 프로그램싱글스텝평가 등을 가능하게 하는 제어신호 등을 필요로 하는 에밸류에이터(evaluator)형의 것이 있으며, 개발 초기의 단계에서 에밸류에이터형이 사용되고 다음에 피기백형이 사용된다.

제5도는 종래의 마스크 ROM 탑재형칩, 피기백형칩 및 에밸류에이터형칩의 입출력핀의 모양을 모식적으로 나타낸 것으로서, (1)은 마스크 ROM 탑재형칩의 패키지, (2)는 피기백형칩의 패키지, (3)는

에밸류에이터형칩의 패키지이다. 피기백형칩의 패키지(2)의 배면에는 EPROM을 접속하기 위한 복수개의 프로그램검 사용단자(4)가 설치된다. 또, 에밸류에이터형칩(3)은 마스크 ROM 탑재형칩의 패키지(1), 및 피기백형칩의 패키지(2)가 본래 갖는 핀에 더해서 외부 메모리용단자, 제어신호용단자 등의 핀을 패키지 하면에 내기 위해 핀 수가 많아 되어 있다. 따라서, 패키지(1)와 (2)는 핀 배치는 동일하며, 형상도 동일하지만, 패키지(3)는 이들과는 핀배치, 형상이 모두 상이한 것으로 되며, 최종적인 제품보오드에는 패키지(2)는 패키지(1)와 같이 탑재할 수 있지만, 패키지(3)는 탑재할 수 없다.

그래서, 종래의 에밸류에이터형칩을 사용하여 평가를 할 때에는 제6도에 나타난 바와 같이, 최종적인 제품보오드(5)에 대해 인터페이스 기판(6)을 설치하고, 보오드(5)와 인터페이스 기판(6)간을 양단에 접속핀이 설치된 평형케이블(7)로 접속하며, 다시 인터페이스 기판(6)의 소정 위치에 에밸류에이터형칩의 패키지(3)를 설치하고, 이 패키지(3)와 개발툴(tool)(또는 인서트키트 에미트레이터(디버거))등(8)과의 사이를 평형케이블(9)로 접속하도록 하고 있다.

그런데 종래는 피기백형칩과 에밸류에이터형칩은 필요로 하는 입출력 신호가 상이하기 때문에 별개로 설계되며, 또 패키지도 상술한 바와 같이 상이하기 때문에 다른 형의 패키지를 각기 만들 필요가 있으며, 개발기간이 걸리는 동시에 원가면에서도 고가로 된다는 등의 결점이 있었다. 또 마이크로컴퓨터를 탑재하는 최종 제품의 보오드에는 에밸류에이터형칩은 직접 조립해 넣을 수 없기 때문에, 상술한 바와 같이 다른 인터페이스 기판등을 설치할 필요가 있었다.

본원 발명은 이러한 점을 감안하여 이루어진 것으로서, 피기백형칩과 에밸류에이터형칩을 따로 개발하지 않으며, 또 그 패키지를 공통화할 수 있는 데이터처리장치를 제공하는 것이다.

[발명의 개시]

본원 발명에 의한 데이터처리장치는 소정 위치에 복수개의 프로그램 검사용단자(12)를 갖는 패키지(10)와, 이 패키지(10)내에 배치되며, 제1 및 제2의 동작을 전환하는 전환수단(30)을 구비하고, 상기 제1의 동작에서는 상기 프로그램 검사용단자에 다시 기록할 수 있는 리이드온리메모리를 접속하며, 상기 제2의 동작에서는 상기 프로그램 검사용단자에 검사수단(8)을 접속하도록 구성하고 있다.

제1의 동작에서는 패키지(10)의 프로그램 검사용단자(12)에 다시 기록할 수 있는 라이드온리메모리(EPROM)를 접속하여 피기백형으로서 동작하고, 제2의 동작에서는 패키지(10)의 프로그램 검사용단자(12)에 개발툴(8)등의 검사수단을 접속하여 에밸류에이터형으로서 동작하며, 이것에 의해 동일한 패키지(10)를 공통화할 수 있다.

[발명의 최선 실시형태]

다음에 본원 발명의 일 실시예를 제1도 - 제4도에 의하여 상세하게 설명한다.

제1도는 본원 발명의 일 실시예를 나타낸 것으로서, 이 도면에 있어서, 최종 제품 보오드(5)에 대해 최종적인 출하의 단계에서는 제5도에 나타난 바와 같이 마스크 ROM 탑재형칩(1)이 장착되지만, 개발의 초기단계에서는 피기형칩이 장착되어 개발 검토가 이루어지며, 다음에 에밸류에이터형칩이 장착되어 평가검토가 이루어진다. 여기서는 최종 제품 보오드(5)상에, 피기백형칩과 에밸류에이터형칩으로 겸용되는 패키지(10)가 부착하거나 제거할 수 있게 장착되어 있는 상태를 나타내고 있다.

패키지(10)는 그 뒷면에 피기백형으로서 동작할 때에는 EPROM(11)이 접속되며, 에밸류에이터형으로서 동작할 때에는 개발툴(8)로부터의 평형케이블(9)의 타단이 접속되는 복수개의 프로그램검사용단자(12)를 갖는다.

패키지(10)의 프로그램검사용단자(12)가 피기백형으로 동작하느냐 또는 에밸류에이터형으로서 동작하느냐의 전환은 제2도에 나타난 전환수단으로서의 신호의 다중화·선택회로(30)에 의해 행해진다.

즉, 제2도에 있어서, (20)은 어드레스 단자, (21)은 어드레스, 명령, 데이터·버스멀티플렉스단자, (22)는 명령, 데이터·제어신호멀티플렉스단자, (23)은 멀티플렉서(21), (22)로부터의 명령, 데이터를 선택하는 선택기, (24)는 피기백형(PG)과 에밸류에이터형(EV)을 전환하는 신호가 공급되는 입력단자, (25)는 에밸류에이터형으로서 동작중에 있어서의 통상의 프로그램 실행시와 싱글스텝 동작시의 프로그램 정지시를 전환하는 신호가 공급되는 입력단자이다. 어드레스 단자(20), 멀티플렉스단자(21), (22)가 패키지(10)상의 프로그램검사용단자(12)에 대응한다.

지금, 단자(24)에 예를 들어 "0"의 신호가 공급되면, 멀티플렉스단자(21), (22) 및 선택기(23)는 피기백형으로서 동작하도록 전환되며, 멀티플렉스단자(21)는 버스(26)쪽으로부터의 프로그램어드레스를 제3도에 나타난 바와 같이 출력하고, 멀티플렉스단자(22)는 ROM에서 독출된 명령, 데이터를 입력하며, 선택기(23)는 멀티플렉스단자(22)로부터의 명령, 데이터를 버스(27)쪽으로 지나게 하도록 작용한다. 그리고, 어드레스단자(20)는 단자(24)에 인가되는 신호와는 관계없이, 피기백형 또는 에밸류에이터형의 어떤 동작의 경우에도 버스(26)로부터의 프로그램어드레스를 출력하는 어드레스단자로 작용한다.

다음에 단자(24)에 예를 들어 "1"의 신호가 공급되면, 멀티플렉스단자(21), (22) 및 선택기(23)는 에밸류에이터형으로서 동작하도록 전환된다. 그리고, 멀티플렉스단자(22)는 기본클럭, 동작제어신호 등의 입출력단자로 작용한다. 한편, 멀티플렉스단자(21)는 단자(25)에 호ولد(HOLD) 신호가 공급되고 있는지의 여부에 따라 2개의 동작 사이에서 전환되며, 예를 들면 단자(25)에 호ولد신호가 공급되고 있지 않을 때는 통상의 프로그램 실행동작으로 하고, 클럭 M0, M1, M2, M3를 1머시인사이클로 하며, 제1 및 제3의 클럭 M0, M2의 기간에서는 버스(26)로부터의 프로그램어드레스를 출력하며, 제2 및 제4의 클럭 M1, M3의 기간에서는 ROM에서 독출된 명령, 데이터를 입력한다. 이 입력된 명령, 데이터는 선택기(23)를 통해 버스(27)쪽에 출력된다.

또, 단자(25)에 호ولد신호가 공급되면, 멀티플렉스단자(21)는 싱글스텝동작시의 프로그램 정지동작으로 되며, 제1의 클럭 M0의 기간에서는 에미트레이터(시시생략)의 내용을 내부버스(28)를 통해 출력

하고, 제2의 클록 M1의 기간에서는 템퍼러리레지스터(도시생략)의 내용을 내부버스(28)을 통해 출력하며, 제3의 클록 M2의 기간에서는 스테이터스플렉, 프로그램카운터(도시생략)의 내용을 내부버스(28)을 통해서 출력하고, 제4의 클록 M3의 기간에서는 프로그램카운터의 내용을 내부버스(28)을 통해 출력하며, 정지시 이 사이클의 반복으로 된다.

제4도는 상술한 에밸류에이터형으로서 동작시의 멀티플렉스단자(21)의 데이터내용을 나타낸 것으로서, 제4a도는 프로그램이 통상 상태에서 주행하고 있을 때, 즉 통상의 프로그램 실행시에 있어서의 멀티플렉스단자(21)의 데이터내용, 제4b도는 싱글스텝시 등에 정지하고 있는 상태, 즉 싱글스텝동작시의 프로그램 정지시에 있어서 멀티플렉스단자(21)의 데이터 내용을 각기 나타내고 있다.

그리고, 피기백형으로서 동작할 때에는 어드레스단자(20) 멀티플렉스단자(21), (22)에 EPROM이 접속되며, 에밸류에이터형으로서 동작할 때에는 어드레스 단자(20), 멀티플렉스단자(21), (22)에 평형케이블(9)을 통해 개발툴(8)이 접속되고, 단자(24)에 공급되는 신호의 레벨을 전환하는 것만으로 패키지(10)를 피기백형과 에밸류에이터형의 양쪽에 공용할 수 있다.

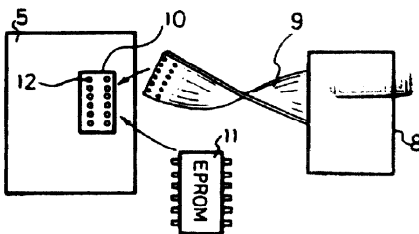
(57) 청구의 범위

청구항 1

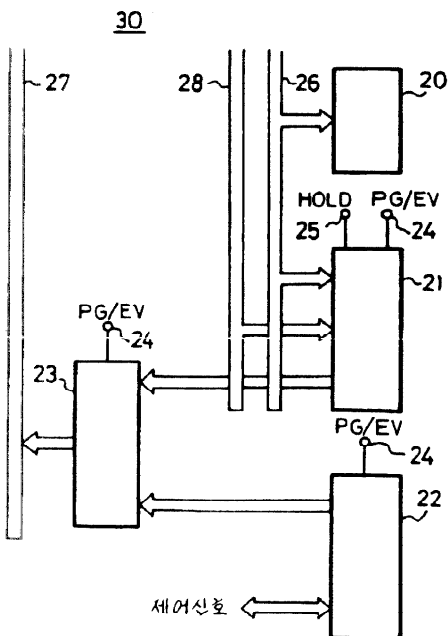
소정 위치에 복수개의 프로그램검사용단자를 갖는 패키지와, 이 패키지내에 배치되어, 제1 및 제2의 동작을 전환하는 전환수단을 구비하며, 상기 제1의 동작에서는 상기 프로그램검사용단자에 다시 기록할 수 있는 리이드온리메모리를 접속하고, 상기 제2의 동작에서는 상기 프로그램검사용단자에 검사수단을 접속하도록 한 것을 특징으로 하는 기억장치.

도면

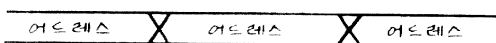
도면1



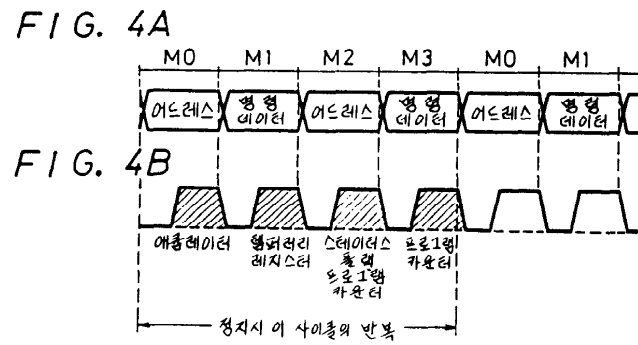
도면2



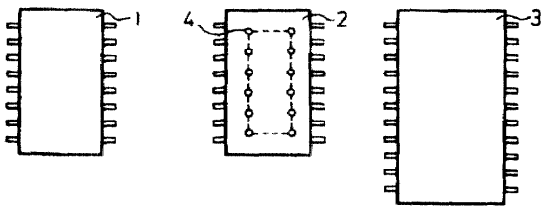
도면3



도면4



도면5



도면6

