

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成16年12月9日(2004.12.9)

【公表番号】特表2002-511982(P2002-511982A)

【公表日】平成14年4月16日(2002.4.16)

【出願番号】特願平9-538350

【国際特許分類第7版】

H 04 N 5/76

H 04 N 5/93

【F I】

H 04 N 5/76 A

H 04 N 5/93 Z

【手続補正書】

【提出日】平成16年4月9日(2004.4.9)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

手 続 補 正 書

平成 16 年 4 月 9 日

特許庁長官 殿



1. 事件の表示

平成 9 年特許願第 538350 号

2. 補正をする者

名 称 サン・マイクロシステムズ・インコーポレーテッド
(外 1 名)

3. 代 理 人

住 所 東京都千代田区大手町二丁目 2 番 1 号 新大手町ビル 206 区
ユアサハラ法律特許事務所

電 話 3270-6641~6
ファクシミリ 3246-0233

氏 名 (8970) 弁理士 社 本 一 夫



方 審



4. 補正対象書類名

請求の範囲

5. 補正対象項目名

請求の範囲

6. 補正の内容

別紙の通り



(別紙)

(1) 特許請求の範囲の記載を以下の通りに補正します。

『1. 圧縮ノーマル・プレイ・ビットストリームからトリックプレイ・ストリームを発生するコンピュータ実装方法であって、

圧縮ノーマル・プレイ・ビットストリームを受信するステップであって、前記圧縮ノーマル・プレイ・ビットストリームが、複数のインタラコード化フレームおよび複数のインターフレームを含む、前記のステップと、

前記圧縮ノーマル・プレイ・ビットストリームから前記インタラコード化フレームを抽出するステップであって、該抽出するステップが、前記インタラコード化フレームを記憶メモリに格納することを含む、前記のステップと、

前記抽出するステップの後、前記インタラコード化フレームを組み立てて、組み立てビットストリームを形成するステップと、

前記組み立てビットストリームを復号化して、複数の非圧縮フレームを生成するステップと、

前記復号化するステップの後、前記複数の非圧縮フレームを符号化して、圧縮トリック・プレイ・ビットストリームを生成するステップであって、前記圧縮トリック・プレイ・ビットストリームが、前記ノーマル・プレイ・ビットストリームのフレームのサブセットのみを含む、前記のステップと、

から成る方法。

2. 請求項1記載の方法において、前記圧縮ノーマル・プレイ・ビットストリームが、指定した周波数の、前記複数のインタラコード化フレームを含み、

前記抽出するステップが、前記指定した周波数の前記インタラコード化フレームに対応するデータ・ビットを抽出するステップを備えること、
を特徴とする方法。

3. 請求項1記載の方法において、前記圧縮ノーマル・プレイ・ビットストリームが、少なくとも複数の前記インタラコード化フレームに対する情報を備えた、複数のシーケンス・ヘッダを含み、

前記抽出するステップが、前記圧縮ノーマル・プレイ・ビットストリームから前記シーケンス・ヘッダを抽出するステップを備え、前記抽出するステップが、前記シーケンス・ヘッダを記憶メモリに格納するステップを含み、

前記組み立てるステップが、前記シーケンス・ヘッダおよび前記イントラコード化フレームを組み立てて、前記組み立てビットストリームを形成するステップを備えること、

を特徴とする方法。

4. 請求項1記載の方法において、前記方法が、トリック・プレイ高速前進ビットストリームを発生し、

前記組み立てるステップが、前記イントラコード化フレームを正時間順序で組み立てるステップを備えること、
を特徴とする方法。

5. 請求項1記載の方法において、前記方法がトリック・プレイ高速逆進ビットストリームを発生し、

前記組み立てるステップが、前記イントラコード化フレームを逆時間順序で組み立てるステップを備えること、
を特徴とする方法。

6. 請求項1記載の方法において、前記圧縮ノーマル・プレイ・ビットストリームが、前記イントラコード化フレームに対応する複数のマトリクスを含み、

前記方法が、更に、

前記マトリクスを、前記圧縮ノーマル・プレイ・ビットストリーム内に配置するステップを備え、

前記イントラコード化フレームを組み立てて前記組み立てビットストリームを形成するステップが、前記マトリクスを前記組み立てビットストリームに含ませるステップを含むこと、

を特徴とする方法。

7. 請求項1記載の方法において、前記複数のマトリクスの各々が、前記イントラコード化フレームの1つに対応し、

前記組み立てるステップが、前記マトリクスのそれぞれを、前記イントラコード化フレームの対応するものと共に組み立てるステップを備えること、
を特徴とする方法。

8. 請求項1記載の方法において、前記圧縮ノーマル・プレイ・ビットストリームがMPEG圧縮ビットストリームであり、

前記組み立てビットストリームを復号化する前記ステップが、前記組み立てビットストリームをMPEG復号化して、前記複数の非圧縮フレームを生成し、

前記複数の非圧縮フレームを符号化する前記ステップが、前記複数の非圧縮フレームをMPEG符号化してMPEG圧縮トリック・プレイ・ビットストリームを生成することを含むこと、

を特徴とする方法。

9. 圧縮ノーマル・プレイ・ビットストリームからトリックプレイ・ストリームを発生するシステムであって、

圧縮ノーマル・プレイ・ビットストリームを格納する記憶媒体であって、前記圧縮ノーマル・プレイ・ビットストリームが、複数のイントラコード化フレームおよび複数のインターフォーマット化フレームを含む、前記の記憶媒体と、

前記圧縮ノーマル・プレイ・ビットストリームから前記イントラコード化フレームを抽出するフィルタと、

前記抽出したイントラコード化フレームを格納する記憶メモリと、

前記格納したイントラコード化フレームを組み立てて、組み立てビットストリームを形成する検証／調整部と、

前記組み立てビットストリームを復号化して、複数の非圧縮フレームを生成するデコーダと、

前記複数の非圧縮フレームを符号化して、圧縮トリック・プレイ・ストリーム

を生成するエンコーダであって、前記圧縮トリック・プレイ・ビットストリームが、前記ノーマル・プレイ・ビットストリームのフレームのサブセットのみを含む、前記のエンコーダと、
から成るシステム。

10. 請求項9記載のシステムにおいて、前記圧縮ノーマル・プレイ・ビットストリームが、指定した周波数の、前記複数のイントラコード化フレームを含み、
前記フィルタが、前記指定した周波数の前記イントラコード化フレームに対応
するデータ・ビットを抽出すること、
を特徴とするシステム。

11. 請求項9記載のシステムにおいて、前記圧縮ノーマル・プレイ・ビットストリームが、少なくとも複数の前記イントラコード化フレームに対する情報を備えた、複数のシーケンス・ヘッダを含み、
前記フィルタが、前記圧縮ノーマル・プレイ・ビットストリームから前記シーケンス・ヘッダを抽出し、前記シーケンス・ヘッダを前記記憶メモリに格納し、
前記検証／調整部が、前記シーケンス・ヘッダおよび前記イントラコード化フレームを組み立てて、前記組み立てビットストリームを形成すること、
を特徴とするシステム。

12. 請求項9記載のシステムにおいて、前記システムが、トリック・プレイ高速前進ビットストリームを発生し、
前記検証／調整部が、前記イントラコード化フレームを正時間順序で組み立てること、
を特徴とするシステム。

13. 請求項9記載のシステムにおいて、前記システムがトリック・プレイ高速逆進ビットストリームを発生し、
前記検証／調整部が、前記イントラコード化フレームを逆時間順序で組み立て

ること、
を特徴とするシステム。

14. 請求項9記載のシステムにおいて、前記圧縮ノーマル・プレイ・ビットストリームが、前記イントラコード化フレームに対応する複数のマトリクスを含み、前記フィルタが、前記マトリクスを、前記圧縮ノーマル・プレイ・ビットストリーム内に配置し、かつ前記マトリクスを前記記憶メモリに格納し、前記検証／調整部が、前記イントラコード化フレームおよび前記マトリクスを組み立てて、前記組み立てビットストリームを形成すること、
を特徴とするシステム。

15. 請求項9記載のシステムにおいて、前記複数のマトリクスの各々が、前記イントラコード化フレームの1つに対応し、前記検証／調整部が、前記マトリクスのそれぞれを、前記イントラコード化フレームの対応するものと共に組み立てること、
を特徴とする方法。

16. 請求項1記載の方法において、前記圧縮ノーマル・プレイ・ビットストリームがMPEG圧縮ビットストリームであり、前記デコーダがMPEGデコーダであり、前記エンコーダがMPEGエンコーダであること、
を特徴とする方法。』

以上