



(12) 发明专利申请

(10) 申请公布号 CN 105340016 A

(43) 申请公布日 2016. 02. 17

(21) 申请号 201480035710. 6

(51) Int. Cl.

(22) 申请日 2014. 05. 05

G11C 11/406(2006. 01)

(30) 优先权数据

61/838, 435 2013. 06. 24 US

14/242, 769 2014. 04. 01 US

(85) PCT国际申请进入国家阶段日

2015. 12. 22

(86) PCT国际申请的申请数据

PCT/US2014/036858 2014. 05. 05

(87) PCT国际申请的公布数据

W02014/209498 EN 2014. 12. 31

(71) 申请人 高通股份有限公司

地址 美国加利福尼亚州

(72) 发明人 J·P·金 X·董 J·徐

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 袁逸

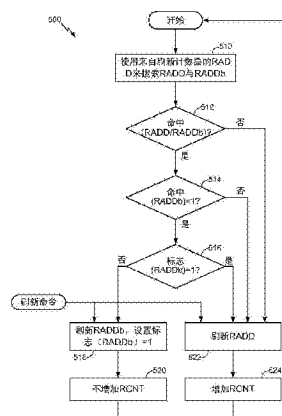
权利要求书3页 说明书7页 附图12页

(54) 发明名称

用于具有弱留存时间的存储器单元的刷新方案

(57) 摘要

存储器控制器内的存储器刷新方法包括检查对应于第一存储器地址的第一留存状态以及对应于第二存储器地址的第二留存状态。该存储器刷新方法还包括当第二留存状态指示弱留存状态时,在对应于第二存储器地址的行上执行刷新操作。第一存储器地址对应于刷新计数器地址,并且第二存储器地址对应于该刷新计数器地址的补地址。



1. 一种存储器控制器内的存储器刷新方法,包括:

检查对应于第一存储器地址的第一留存状态以及对应于第二存储器地址的第二留存状态;以及

当所述第二留存状态指示弱留存状态时,在对应于所述第二存储器地址的行上执行刷新操作,其中所述第一存储器地址对应于刷新计数器地址,以及所述第二存储器地址对应于所述刷新计数器地址的补地址。

2. 如权利要求 1 所述的存储器刷新方法,其特征在于,进一步包括:

于在对应于所述第二存储器地址的行上执行所述刷新操作之后,在对应于所述第一存储器地址的行上执行刷新操作;或者

于在对应于所述第二存储器地址的行上执行所述刷新操作之前,在对应于所述第一存储器地址的行上执行刷新操作。

3. 如权利要求 1 所述的存储器刷新方法,其特征在于,检查所述第一留存状态包括从一次性可编程存储器中读取所述第一存储器地址的所述第一留存状态以及所述第二存储器地址的所述第二留存状态。

4. 如权利要求 3 所述的存储器刷新方法,其特征在于,所述一次性可编程存储器包括每个存储器地址以及对应于每个相应存储器地址的留存状态。

5. 如权利要求 3 所述的存储器刷新方法,其特征在于,所述一次性可编程存储器包括每个具有所述弱留存状态的存储器地址。

6. 如权利要求 1 所述的存储器刷新方法,其特征在于,检查所述第一留存状态包括确定从弱行表格中以所述第一存储器地址或者所述第二存储器地址是否检测到命中。

7. 如权利要求 1 所述的存储器刷新方法,其特征在于,进一步包括与在对应于所述第二存储器地址的行上执行所述刷新操作并发地在对应于所述第一存储器地址的行上执行所述刷新操作。

8. 如权利要求 1 所述的存储器刷新方法,其特征在于,进一步包括与在来自对应于所述第二存储器地址的第二多个内部行中的内部弱行上执行所述刷新操作并发地在对应于所述第一存储器地址的第一多个内部行上执行所述刷新操作,所述内部弱行由所述第二留存状态标识。

9. 如权利要求 1 所述的存储器刷新方法,其特征在于,所述第一存储器地址对应于所述刷新计数器地址,并且所述第二存储器地址对应于具有补最高有效位的所述刷新计数器地址。

10. 如权利要求 1 所述的存储器刷新方法,其特征在于,所述存储器刷新方法在行地址存储(RAS)刷新循环期间执行。

11. 如权利要求 1 所述的存储器刷新方法,其特征在于,所述存储器控制器被集成在移动电话、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、计算机、手持式个人通信系统(PCS)单元、便携式数据单元、和/或固定位置数据单元中。

12. 一种存储器控制器,包括:

动态存储器;以及

耦合到所述动态存储器的刷新控制块,所述刷新控制块包括刷新计数器、留存状态表、以及控制逻辑,所述控制逻辑能操作以:

检查来自所述留存状态表的对应于第一存储器地址的第一留存状态、以及来自所述留存状态表的对应于第二存储器地址的第二留存状态,以及

当所述第二留存状态指示弱留存状态时插入刷新操作,其中所述第一存储器地址对应于刷新计数器地址,以及所述第二存储器地址对应于所述刷新计数器地址的补地址。

13. 如权利要求 12 所述的存储器控制器,其特征在于,所述留存状态表包括一次性可编程存储器,所述一次性可编程存储器包括每个存储器地址以及对应于每个相应存储器地址的留存状态。

14. 如权利要求 12 所述的存储器控制器,其特征在于,所述留存状态表包括一次性可编程存储器,所述一次性可编程存储器包括每个具有所述弱留存状态的存储器地址。

15. 如权利要求 12 所述的存储器控制器,其特征在于,所述控制逻辑进一步能操作用于:

在对应于所述第二存储器地址的行上的所述刷新操作之后,在对应于所述第一存储器地址的行上执行刷新操作;

在对应于所述第二存储器地址的行上的所述刷新操作之前,在对应于所述第一存储器地址的行上执行刷新操作;或者

与在对应于所述第二存储器地址的行上的所述刷新操作并发地在对应于所述第一存储器地址的行上执行刷新操作。

16. 如权利要求 12 所述的存储器控制器,其特征在于,所述控制逻辑进一步能操作以与在来自对应于所述第二存储器地址的第二多个内部行的内部弱行上执行所述刷新操作并发地在对应于所述第一存储器地址的第一多个内部行上执行所述刷新操作,所述内部弱行由所述第二留存状态标识。

17. 如权利要求 12 所述的存储器控制器,其特征在于,所述第一存储器地址对应于所述刷新计数器地址,并且所述第二存储器地址对应于具有补最高有效位的所述刷新计数器地址。

18. 如权利要求 12 所述的存储器控制器,其特征在于,所述存储器控制器被集成在移动电话、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、计算机、手持式个人通信系统 (PCS) 单元、便携式数据单元、和 / 或固定位置数据单元中。

19. 一种存储器控制器,包括:

动态存储器;以及

耦合到所述动态存储器的刷新控制块,所述刷新控制块包括刷新计数器、留存状态表、以及控制逻辑,所述刷新控制块包括:

用于检查来自所述刷新计数器的对应于第一存储器地址的第一留存状态以及来自于所述留存状态表的对应于第二存储器地址的第二留存状态的装置,以及

用于当第二留存状态指示弱留存状态时,在对应于所述第二存储器地址的行上执行刷新操作的装置。

20. 如权利要求 19 所述的存储器控制器,其特征在于,所述存储器控制器进一步包括:

用于在对应于所述第二存储器地址的行上执行所述刷新操作之后,在对应于所述第一存储器地址的行上执行刷新操作的装置;或者

用于在对应于所述第二存储器地址的行上执行所述刷新操作之前,在对应于所述第一

存储器地址的行上执行刷新操作的装置。

21. 如权利要求 19 所述的存储器控制器,其特征在于,所述存储器控制器进一步包括用于与用于在对应于所述第二存储器地址的行上执行所述刷新操作的装置并发地在对应于所述第一存储器地址的行上执行所述刷新操作的装置。

22. 如权利要求 19 所述的存储器控制器,其特征在于,所述存储器控制器进一步包括用于与用于在来自对应于所述第二存储器地址的第二多个内部行的内部弱行上执行所述刷新操作的装置并发地在对应于所述第一存储器地址的第一多个内部行上执行所述刷新操作的装置,所述内部弱行由所述第二留存状态标识。

23. 如权利要求 19 所述的存储器控制器,其特征在于,所述留存状态表包括一次性可编程存储器,所述一次性可编程存储器包括每个存储器地址以及对应于每个相应存储器地址的留存状态。

24. 如权利要求 19 所述的存储器控制器,其中所述留存状态表包括一次性可编程存储器,所述一次性可编程存储器包括每个具有所述弱留存状态的存储器地址。

25. 如权利要求 19 所述的存储器控制器,其特征在于,所述第一存储器地址对应于刷新计数器地址,并且所述第二存储器地址对应于具有补最高有效位的所述刷新计数器地址。

26. 如权利要求 19 所述的存储器控制器,其特征在于,所述存储器控制器被集成在移动电话、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、计算机、手持式个人通信系统 (PCS) 单元、便携式数据单元、和 / 或固定位置数据单元中。

27. 一种存储器控制器内的存储器刷新方法,包括:

测试对应于第一存储器地址的第一留存状态以及对应于第二存储器地址的第二留存状态的步骤;以及

当第二留存状态指示弱留存状态时,在对应于所述第二存储器地址的行上执行刷新操作的步骤。

28. 如权利要求 27 所述的存储器刷新方法,其特征在于,所述存储器控制器被集成在移动电话、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、计算机、手持式个人通信系统 (PCS) 单元、便携式数据单元、和 / 或固定位置数据单元中。

用于具有弱留存时间的存储器单元的刷新方案

[0001] 相关申请的交叉引用

[0002] 本申请要求于 2013 年 6 月 24 日以 Jung Pill Kim 等人的名义提交的美国临时专利申请 No. 61/838, 435 的权益, 其公开内容通过援引全部明确纳入于此。

技术领域

[0003] 本公开涉及电子存储器操作并且尤其涉及用于具有弱留存时间的存储器单元的刷新方案。

[0004] 背景

[0005] 半导体存储器设备包括例如静态随机存取存储器 (SRAM) 以及动态随机存取存储器 (DRAM)。DRAM 存储器单元一般包括一个晶体管以及一个电容器, 这使得能够进行高度集成。该电容器能够被充电或者放电来将信息存储为对应的位值 (例如 '0' 或 '1')。因为电容器泄漏电荷, 所以除非电容器电荷被周期性刷新, 否则所存储的信息最终会消退。由于刷新要求, 与 SRAM 以及其他静态存储器相反, DRAM 被称为动态存储器。DRAM 的持续刷新一般将其用途限于计算机主存储器。

[0006] DRAM 规模缩放持续进行以增加每 DRAM 芯片的总位数, 这直接影响了 DRAM 刷新的规范, DRAM 刷新是单元的值藉以被保持可读的过程。DRAM 刷新的规范包括刷新命令被发送到每个 DRAM 的间隔 (t_{REFI}), 以及刷新命令占用 DRAM 接口的时间量 (t_{RFC})。遗憾的是, DRAM 规模缩放增加了弱留存单元 (例如, 具有减少的留存时间的单元) 的数目。此类单元涉及附加的刷新循环来维持所存储的信息。片上系统或者其他类似的计算机架构中增加的刷新循环引起了显著的性能和功耗影响。但若非如此, 在没有增加的刷新循环的情况下, 会导致潜在的 DRAM 芯片产出损失。

[0007] 概述

[0008] 根据本公开的一方面, 存储器控制器内的存储器刷新方法包括检查对应于第一存储器地址的第一留存状态以及对应于第二存储器地址的第二留存状态。该方法还包括当第二留存状态指示弱留存状态时, 在对应于第二存储器地址的行上执行刷新操作。第一存储器地址对应于刷新计数器地址, 并且第二存储器地址对应于该刷新计数器地址的补地址。

[0009] 根据本公开的另一方面, 存储器控制器包括动态存储器以及耦合到该动态存储器的刷新控制块。该刷新控制块包括刷新计数器、留存状态表、以及控制逻辑。该控制逻辑检查来自该留存状态表的对应于第一存储器地址的第一留存状态, 以及来自于该留存状态表的对应于第二存储器地址的第二留存状态。当第二留存状态指示弱留存状态时, 该控制逻辑还插入刷新操作。第一存储器地址对应于刷新计数器地址, 并且第二存储器地址对应于刷新计数器地址的补地址。

[0010] 根据本公开的另一方面, 存储器控制器包括动态存储器以及耦合到该动态存储器的刷新控制块。该刷新控制块包括刷新计数器、留存状态表、以及控制逻辑。该控制逻辑包括用于检查来自于该刷新计数器的对应于第一存储器地址的第一留存状态以及来自于该留存状态表的对应于第二存储器地址的第二留存状态的装置。该控制逻辑还包括用于当第

二留存状态指示弱留存状态时,在对应于第二存储器地址的行上执行刷新操作的装置。

[0011] 这已较宽泛地勾勒出本公开的特征和技术优势以便下面的详细描述可以被更好地理解。本公开的附加特征和优点将在下文描述。本领域技术人员应该领会,本公开可容易被用作修改或设计用于实施与本公开相同的目的的其他结构的基础。本领域技术人员还应认识到,这样的等效构造并不脱离所附权利要求中所阐述的本公开的教导。被认为是本公开的特性的新颖特征在其组织和操作方法两方面连同进一步的目的是和优点在结合附图来考虑以下描述时将被更好地理解。然而,要清楚理解的是,提供每一幅附图均仅用于解说和描述目的,且无意作为对本公开的限定的定义。

[0012] 附图简述

[0013] 为了更全面地理解本公开,现在结合附图参阅以下描述。

[0014] 图 1A 和 1B 解说了根据本发明的诸方面的示出用于提高具有弱留存状态的存储器单元的刷新频率而保持其他存储器单元的刷新频率的技术的电路时序图

[0015] 图 2A 是解说根据本公开的一方面的包括刷新控制块的存储器控制器的框图。

[0016] 图 2B 解说了根据本公开一方面的用以提供对应于每个相应存储器地址的留存状态的刷新表。

[0017] 图 3 是根据本公开一方面的解说具有弱留存状态的存储器单元的刷新方案的流程图。

[0018] 图 4A 是解说根据本公开的另一方面的包括刷新控制块的存储器控制器的框图。

[0019] 图 4B 解说了根据本公开一方面的用以提供具有弱留存状态的存储器地址的刷新表。

[0020] 图 5 是根据本公开另一方面的解说具有弱留存状态的存储器单元的刷新方案的流程图。

[0021] 图 6 是根据本公开一方面的解说用于刷新具有弱留存时间的存储器单元的方法的流程图。

[0022] 图 7A 解说了根据本发明的诸方面的示出用于提高具有弱留存状态的存储器单元的刷新频率而保持其他存储器单元的刷新频率的技术的电路时序图

[0023] 图 7B 解说了根据本公开的一方面的刷新表。

[0024] 图 8 解说了根据本公开一方面的用以提供对应于每个相应存储器地址的留存状态的刷新表。

[0025] 图 9 是示出其中可有利地采用本公开的诸方面的示例性无线通信系统的框图。

[0026] 详细描述

[0027] 以下结合附图阐述的详细描述旨在作为各种配置的描述,而无意表示可实践本文中所描述的概念的仅有的配置。本详细描述包括具体细节以便提供对各种概念的透彻理解。然而,对于本领域技术人员将显而易见的是,没有这些具体细节也可实践这些概念。在一些实例中,以框图形式示出众所周知的结构与组件以避免湮没此类概念。如本文所述的,术语“和/或”的使用旨在代表“可兼性或”,而术语“或”的使用旨在代表“排他性或”。

[0028] 动态随机存取存储器 (DRAM) 规模缩放持续进行以增加每 DRAM 芯片的总位数。此增加的容量直接影响了 DRAM 刷新的规范,DRAM 刷新是位单元的值藉以被保持可读的过程。DRAM 刷新的规范包括刷新命令被发送到每个 DRAM 的间隔 (t_{REFI}),以及刷新命令占用 DRAM

接口的时间量 (tRFC)。遗憾的是, DRAM 规模缩放也增加了弱留存单元 (例如, 具有减少的留存时间的单元) 的数目。此类单元涉及增加的刷新循环来维持所存储的信息。性能和功耗受到片上系统 (SoC) 或者其他类似计算机架构中的 DRAM 上的增加的刷新循环的显著影响。在没有增加的刷新循环的情况下, 会因增加数目的弱留存单元而结果导致潜在的 DRAM 芯片产出损失。

[0029] 本公开的一方面为具有弱留存状态的单元插入刷新循环, 其对刷新周期 (例如, 刷新间隔 tREFI) 有名义上的提高。在一个配置中, 刷新控制块测试对应于第一存储器地址的第一留存状态以及对应于第二存储器地址的第二留存状态。在该配置中, 第一存储器地址对应于刷新计数器地址而第二存储器地址是该刷新计数器地址的补地址 (例如, 该刷新计数器地址的最高有效位 (MSB) 取反)。在操作中, 当第二存储器地址的留存状态指示弱留存状态时, 在第二存储器地址上执行刷新操作。第二存储器地址上的刷新操作可以在第一存储器地址上的刷新操作之前、之后或与之并发地执行。

[0030] 图 1A 和 1B 解说了根据本发明的诸方面的示出用于提高具有弱留存状态的存储器单元 (例如, 行) 的刷新频率而保持其他存储器单元的刷新频率的技术的电路时序图图 1A 示出了具有用于执行刷新地址 120 上的刷新操作的双倍刷新循环 110 的时序图 100。双倍刷新循环 110 在 32 微秒 (μs) 刷新规范的情形中可以例如是 16 微秒 (μs)。在该示例中, 有四个存储器行, 其中刷新地址 122 具有弱留存状态。代表性地, 刷新操作在刷新地址 0、1、2 与 3 上执行。然而, 在该示例中, 刷新地址 124、刷新地址 126 以及刷新地址 128 上的刷新操作在后续轮次期间被跳过。如图 1A 中所示, 对于具有弱留存状态的刷新地址 122, 刷新循环被加倍, 而跳过对具有正常留存状态的刷新地址的刷新循环。

[0031] 图 1B 示出了用于执行刷新地址 170 上的刷新操作的具有单个刷新循环 160 的时序图 150。单个刷新循环 160 可以是例如, 三十二 (32) 微秒 (μs)。在该示例中, 也有四个存储器行, 其中刷新地址 172 具有弱留存状态。代表性地, 插入的刷新操作 180 在具有弱留存状态的刷新地址 172 上执行。在该示例中, 插入了弱行刷新循环。如图 1B 中所示, 仅对于具有弱留存状态的刷新地址 172 加倍了刷新循环, 而对于具有正常留存状态的刷新地址的刷新循环仅有名义上的提高。

[0032] 图 2A 是解说根据本公开的一方面的包括刷新控制块 210 的存储器控制器 202 的框图 200。在该配置中, 刷新控制块 210 包括刷新计数器 220、刷新槽表 230、计数器块 240 以及刷新控制逻辑 250。在一个配置中, 刷新槽表 230 被用来存储对应于每个存储器地址的留存状态。在该配置中, 刷新槽表 230 使用单个刷新计数器地址 (RADD) 以及补刷新计数器地址 (RADD_b) 来使得能够访问两个刷新槽表条目。在这一示例中, 补刷新计数器地址 RADD_b 对应于最高有效位 (MSB) 取反的刷新计数器地址 RADD。当对应于补刷新计数器地址 RADD_b 的留存状态指示弱留存状态时, 刷新控制逻辑 250 在存储器块 260 内的对应于此补刷新计数器地址 RADD_b 的行上执行刷新操作。

[0033] 图 2B 解说了根据本公开一方面的用以提供对应于每个对应存储器地址的留存状态的刷新表 270。刷新表格 270 中的条目可以被用来填充图 2A 的刷新槽表 230。在该示例中, 补刷新计数器地址 274 具有弱留存状态 (例如, ‘1’ 对应于弱留存状态)。在操作期间, 刷新计数器地址 272 (例如, RADD 为 ‘010’), 以及补刷新计数器地址 274 (例如, RADD_b 为二进制 ‘110’) 的留存状态被确定。如图 3 中所进一步解说的, 因为补刷新计数器地址 274

具有弱留存状态,所以图 2A 的刷新控制逻辑 250 在刷新计数器地址 272 上的刷新操作之前插入刷新操作。

[0034] 图 3 是根据本公开一方面的解说对具有弱留存状态的存储器单元的刷新方案的流程图 300。在框 310,使用单个刷新计数器地址 RADD 来读取两个留存状态。例如,如图 2A 中所示,刷新槽表输出对应于刷新计数器地址 RADD 以及补刷新计数器地址 RADD_b 的留存状态。在框 312,确定对应于补刷新计数器地址 RADD_b 的留存状态是否为弱留存状态。当补刷新计数器地址 RADD_b 的留存状态为正常时,在框 320 处为刷新计数器地址 RADD 执行刷新操作。在框 322,刷新计数器值 (RCNT) 被递增。否则,在框 314,确定是否已经在补刷新计数器地址 RADD_b 上执行了刷新操作。当刷新操作尚未被执行时,在框 316 处执行对于补刷新计数器值 RADD_b 的刷新操作。在框 318,刷新计数器 RCNT 未被递增,从而随后在刷新计数器地址 RADD 上执行刷新操作。

[0035] 图 4A 是解说根据本公开的另一方面的包括刷新控制块 410 的存储器控制器 402 的框图 400。在该配置中,刷新控制块 410 包括刷新计数器 420、弱行表 430、计数器块 440 以及刷新控制逻辑 450。在本公开的这方面,刷新控制块 410 的配置类似于图 2A 中所示的刷新控制块 210 的配置;然而,弱行表 430 替代了图 2A 的刷新槽表 230。在该配置中,在图 4B 中所进一步解说的弱行表 470 仅包括具有对应弱留存状态的存储器地址。与之形成对比的是,图 2B 的刷新槽表 230 包括每个存储器地址以及在例如存储器块 260 内的每个存储器地址的对应留存状态。

[0036] 图 5 是根据本公开另一方面的解说对具有弱留存状态的存储器单元的刷新方案的流程图 500。在框 510,刷新计数器地址 RADD 以及补刷新计数器地址 RADD_b 被用来搜索弱行表。例如,如图 4A 和 4B 中所示,刷新计数器地址 RADD 以及补刷新计数器地址 RADD_b 被用来搜索弱行表 430/470。在框 512,确定在弱行表中是否检测到命中。当在框 514 中从补刷新计数器地址 RADD_b 检测到命中时,在框 516,确定是否已经为此补刷新计数器地址 RADD_b 执行了刷新操作。当刷新操作未曾被执行时,在框 518 处执行在此补刷新计数器值 RADD_b 上的刷新操作。在框 520,刷新计数器 RCNT 未被递增,从而在框 522 处,刷新操作在刷新计数器地址 RADD 上执行。在框 524,刷新计数器值 (RCNT) 被递增。

[0037] 图 6 是根据本公开一方面的解说用于刷新具有弱留存时间的存储器单元的方法 600 的流程图。在框 610,对应于第一存储器地址的第一留存状态以及对应于第二存储器地址的第二留存状态被检查。例如,如图 2A 中所示,刷新槽表输出对应于刷新地址 RADD 以及补刷新地址 RADD_b 的留存状态。替换地,如图 4A 和 4B 中所示,刷新地址 RADD 以及补刷新地址 RADD_b 被用来搜索弱行表 430/470。在框 612,当第二留存状态指示弱留存状态时,在对应于第二存储器地址的行上执行刷新操作。例如,如图 2A 中所示,当对应于补刷新计数器地址 RADD_b 的留存状态指示弱留存状态时,刷新控制逻辑 250 在对应于存储器块 260 内的补刷新计数器地址 RADD_b 的行上执行刷新操作。对补刷新计数器地址 RADD_b 的刷新操作可以在对刷新计数器地址 RADD 的刷新操作之前、之后或与之并发地被执行。

[0038] 图 7A 解说了根据本发明的诸方面的示出用于提高具有弱留存状态的存储器单元(例如,行)的刷新频率而保持其他存储器单元的刷新频率的技术的电路时序图。时序图 100 具有用于执行刷新地址 120 上的刷新操作的双倍刷新循环 110。双倍刷新循环 110 可以例如在 32 微秒 (μs) 刷新被指定时是 16 微秒 (μs)。在该示例中,有八个存储器行,其

中刷新地址 122 具有弱留存状态。代表性地,刷新操作在刷新地址 0、1、2、3、4、5、6 和 7 上执行。然而,在该示例中,刷新地址 124、刷新地址 126、刷新地址 128、刷新地址 1130、刷新地址 132、刷新地址 134、以及刷新地址 128 上的刷新操作在后续轮次期间被跳过。如时序图 100 中所示,对于具有弱留存状态的刷新地址 122,刷新循环被加倍,而跳过具有正常留存状态的刷新地址的刷新循环。

[0039] 时序图 150 示出了用于执行刷新地址 170 上的刷新操作的单个刷新循环 160。单个刷新循环 160 可以是例如三十二 (32) 微秒 (μs)。在该示例中,也有八个存储器行,其中刷新地址 172 具有弱留存状态。代表性地,插入的刷新操作 180 是在具有弱留存状态的刷新地址 172 上执行的。在该示例中,插入了弱行刷新循环。如时序图 150 中所示,仅对于具有弱留存状态的刷新地址 172 才将刷新循环加倍,而维持具有正常留存状态的刷新地址的刷新循环。

[0040] 针对时序图 150 中所示的插入方案,1X 刷新循环与所插入的弱行(例如,刷新地址 177)的百分比(%)增加得一样多。在该示例中,为了保持相同的刷新循环留存规范例如 8K 个循环/32ms,刷新循环留存规范可以如以下进行修改:

[0041] (8K+ 弱行的百分比) 个循环/32ms。 (1)

[0042] 例如,如果弱行的百分比等于百分之五(5%),那么 8.4K 个循环/32ms 或者 8K 个循环/30.4s 可以被指定为刷新循环留存规范。

[0043] 时序图 700 示出了根据本公开诸方面的用于提高具有弱留存状态的存储器单元(例如,行)的刷新频率而保持刷新循环留存规范的双倍激活方案。时序图 700 被示为具有用于执行刷新地址 720 上的刷新操作的单个刷新循环 710。单个刷新循环 710 可以是例如,三十二 (32) 微秒 (μs)。在该示例中,也有八个存储器行,其中刷新计数器地址 722 具有弱留存状态。代表性地,所插入的刷新操作 730 在具有弱留存状态的刷新地址 722 上执行。然而在该示例中,所插入的刷新操作 730 是与针对刷新地址 724 的刷新操作并发地执行的。如时序图 700 中所示,仅针对具有弱留存状态的刷新地址 722 将刷新循环加倍,而维持刷新循环留存规范(例如,8K 个循环/32ms)。

[0044] 图 7B 解说了根据本公开一方面的用以提供对应于每个相应存储器地址的留存状态的刷新表 770。刷新表 770 中的条目可以填充刷新表(例如,图 2A 的刷新槽表 230 或者图 4A 的弱行表 430)。在该示例中,补刷新计数器地址 774 具有弱留存状态(例如,‘10100’对应于弱留存状态)。然而,在该示例中,弱留存状态还标识了来自对应于补刷新计数器地址 774 的内部行(例如,32 行)群中的弱内部行。

[0045] 在操作期间,刷新计数器地址 272(例如,RADD 为‘010’)以及补刷新计数器地址 274(例如,RADD_b 为二进制‘110’)的留存状态被确定。如图 8 中所进一步解说的,因为补刷新计数器地址 774 具有弱留存状态,所以针对对应的弱内部行的刷新操作可以与针对对应于刷新计数器地址 722 的内部行群的刷新操作并发地执行。在该配置中,将并发刷新操作仅限于来自对应于补刷新计数器地址 774 的内部行群中的弱内部行降低了功率噪声(与在对应于刷新计数器地址 772 以及补刷新计数器地址 774 的 64 个内部行中的每一个上执行并发刷新操作相反)。

[0046] 图 8 是根据本公开另一方面的解说具有弱留存状态的存储器单元的刷新方案的流程图 800。在框 810,刷新计数器地址 RADD 以及补刷新计数器地址 RADD_b 是从刷新表读

取的。在框 812, 确定对应于补刷新计数器地址 RADD_b 的留存状态是否是弱留存状态。当补刷新计数器地址 RADD_b 的留存状态为正常时, 在框 820 处为刷新计数器地址 RADD 执行刷新操作。在框 822, 刷新计数器值 (RCNT) 被递增。否则, 在框 814, 将对于补刷新计数器地址 RADD_b 的刷新操作与对于刷新计数器地址 RADD 的刷新操作一起执行。在一个配置中, 弱留存状态标识了来自对应于补刷新计数器地址 RADD_b 的内部行 (例如, 32 行) 群中的弱内部行。在该配置中, 并发刷新操作仅在来自对应于补刷新计数器地址 RADD_b 的内部行群中的弱内部行上执行。

[0047] 在一个配置中, 关于弱行的信息应当从 DRAM 向片上系统 (SoC) 提供。由此, SoC 能够调节刷新循环。一种此类实现是要在具有弱行百分比信息的 DRAM 中具有只读模式寄存器集 (MRS) 模式。SoC 能够读取该信息并且调节刷新循环。

[0048] 在一个配置中, 存储器控制器包括刷新控制块。该刷新控制块包括刷新计数器、刷新槽表以及计数器块。刷新控制块包括用于检查来自于刷新计数器的对应于第一存储器地址的第一留存状态以及来自于留存状态表的对应于第二存储器地址的第二留存状态的装置。在本公开的一个方面, 该检查装置可以是被配置成执行由检查装置所述的功能的刷新控制逻辑集 250/450。在该配置中, 该刷新控制块还包括用于当第二留存状态指示弱留存状态时, 在对应于第二存储器地址的行上执行刷新操作的装置。在本公开的一个方面, 该执行装置可以是被配置成执行由执行装置所述的功能的刷新控制逻辑 250/450。在另一方面, 前述装置可以是被配置成执行由前述装置所陈述的功能的任何模块或任何设备。

[0049] 图 9 示出其中可有利地采用本公开的一方面的示例性无线通信系统 900。出于解说目的, 图 9 示出了三个远程单元 920、930 和 950 以及两个基站 940。将认识到, 典型的无线通信系统可具有远多于此的远程单元和基站。远程单元 920、930 和 950 分别包括存储器控制器电路系统 925A、925B 与 925C, 其为如以下所进一步讨论的本公开的方面。图 9 示出了从基站 940 到远程单元 920、930、和 950 的前向链路信号 980, 以及从远程单元 920、930、和 950 到基站 940 的反向链路信号 990。

[0050] 在图 9 中, 远程单元 920 被示为移动电话, 远程单元 930 被示为便携式计算机, 而远程单元 950 被示为无线本地环路系统中的固定位置远程单元。例如, 远程单元可以是蜂窝电话、手持式个人通信系统 (PCS) 单元、便携式数据单元 (诸如个人数据助理)、或者固定位置数据单元 (诸如仪表读数装备)。尽管图 9 解说了根据本公开的教导的存储器控制器电路系统, 但本公开并不限于所解说的这些示例性单元。例如, 根据本公开的诸方面的存储器控制器电路系统可被合适地用在任何设备中。

[0051] 尽管已阐述了具体电路系统, 但是本领域技术人员将领会, 并非所有所公开的电路系统都是实践本公开所必需的。此外, 某些众所周知的电路未被描述, 以便保持专注于本公开。类似地, 尽管本描述在某些地方引述逻辑“0”和逻辑“1”, 但本领域技术人员应领会到这些逻辑值可以交换, 且其余电路相应地调整, 而不影响本公开的操作。

[0052] 尽管已详细描述了本公开及其优点, 但是应当理解, 可在本文中作出各种改变、替代和变更而不会脱离如由所附权利要求所定义的本公开的精神和范围。而且, 本申请的范围并非旨在被限定于说明书中所描述的过程、机器、制造、物质组成、装置、方法和步骤的特定配置。如本领域的普通技术人员将容易从本公开领会到的, 根据本公开, 可以利用现存或今后开发的与本文所描述的相应配置执行基本相同的功能或实现基本相同结果的过程、机

器、制造、物质组成、装置、方法或步骤。因此，所附权利要求旨在将这样的过程、机器、制造、物质组成、装置、方法或步骤包括在其范围内。

[0053] 提供对本公开的先前描述是为使得本领域任何技术人员皆能够制作或使用本公开。对本公开的各种修改对本领域技术人员来说都将是显而易见的，且本文中所定义的普适原理可被应用到其他变型而不会脱离本公开的精神或范围。由此，本公开并非旨在被限定于本文中所描述的示例和设计，而是应被授予与本文中所公开的原理和新颖性特征相一致的最广范围。

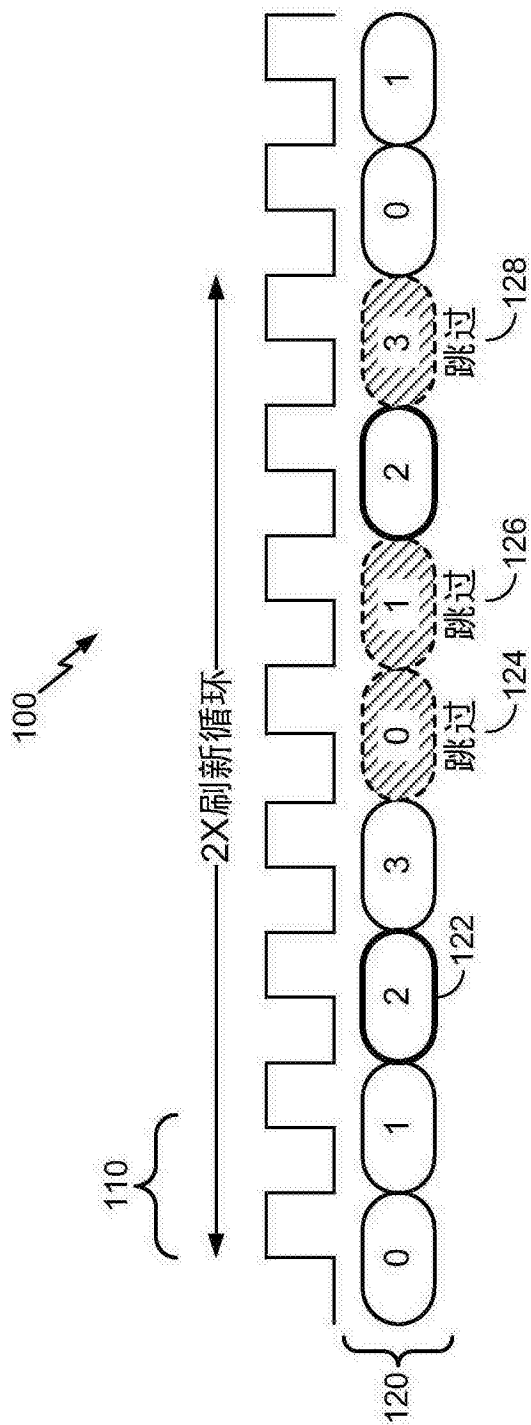


图 1A

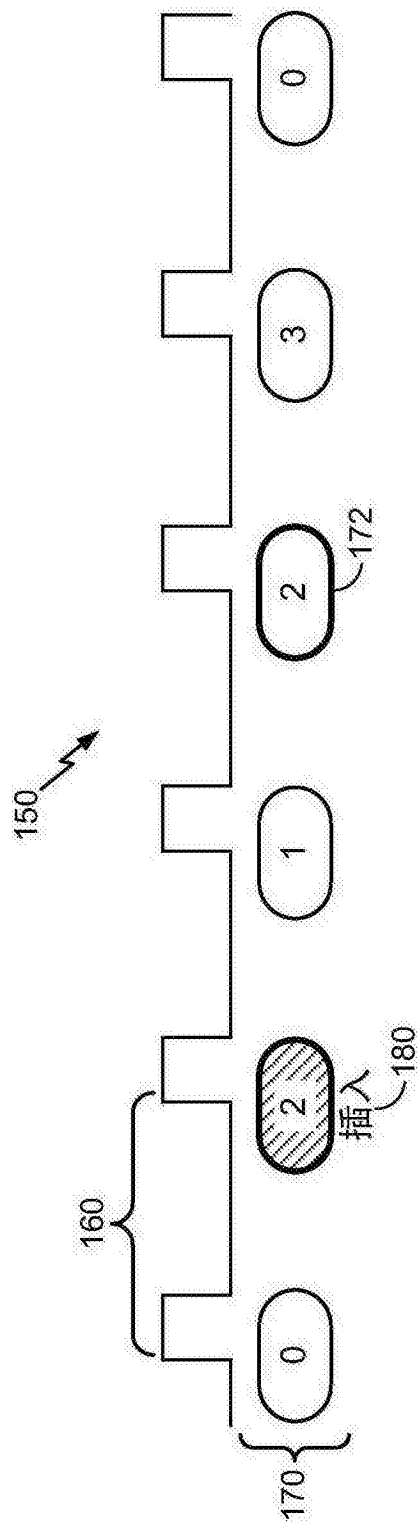


图 1B

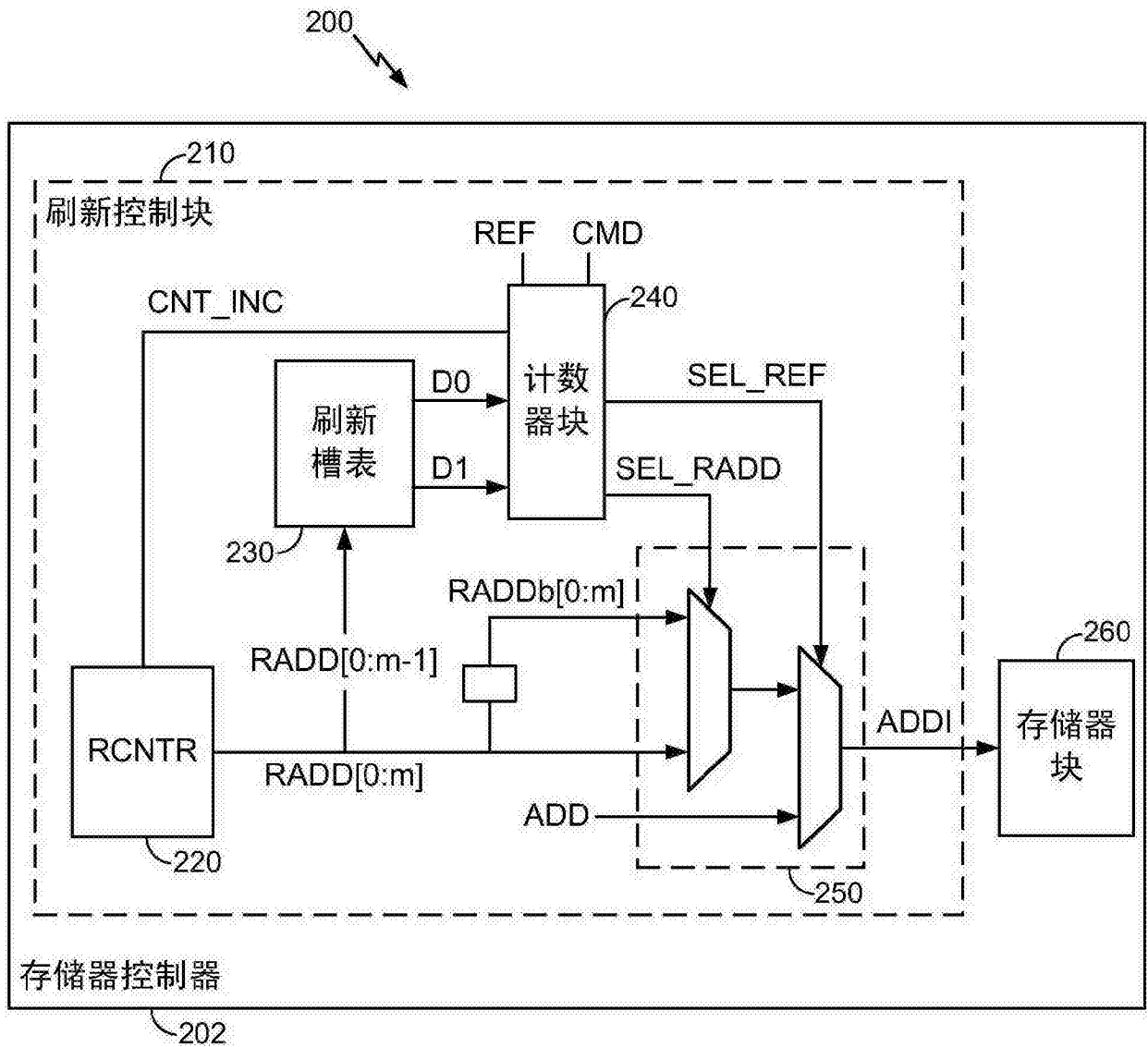


图 2A

270 ↘

地址	刷新
0	0
1	0
272 ~ 2	0
3	0
4	0
5	0
274 ~ 6	1
7	0

图 2B

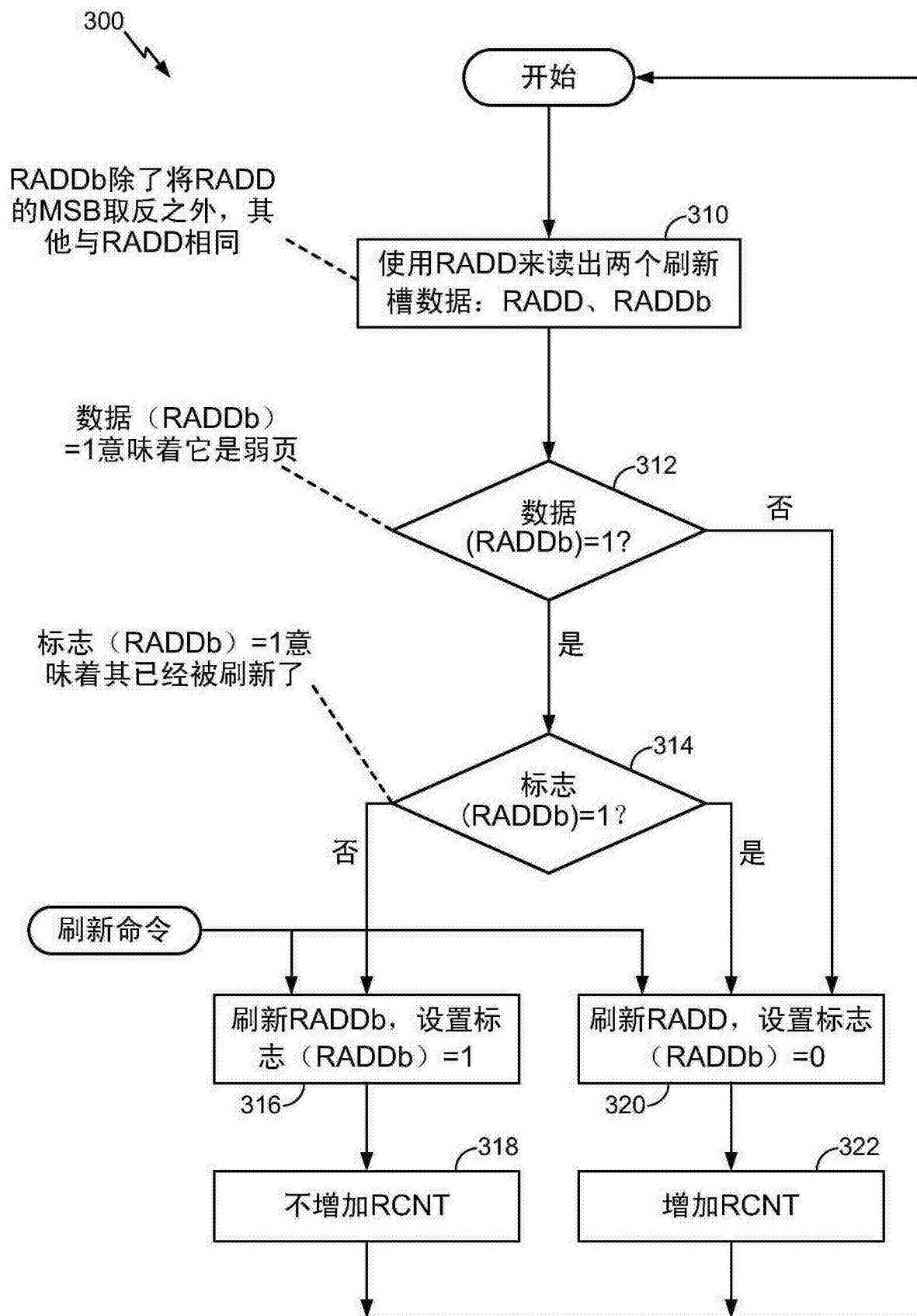


图 3

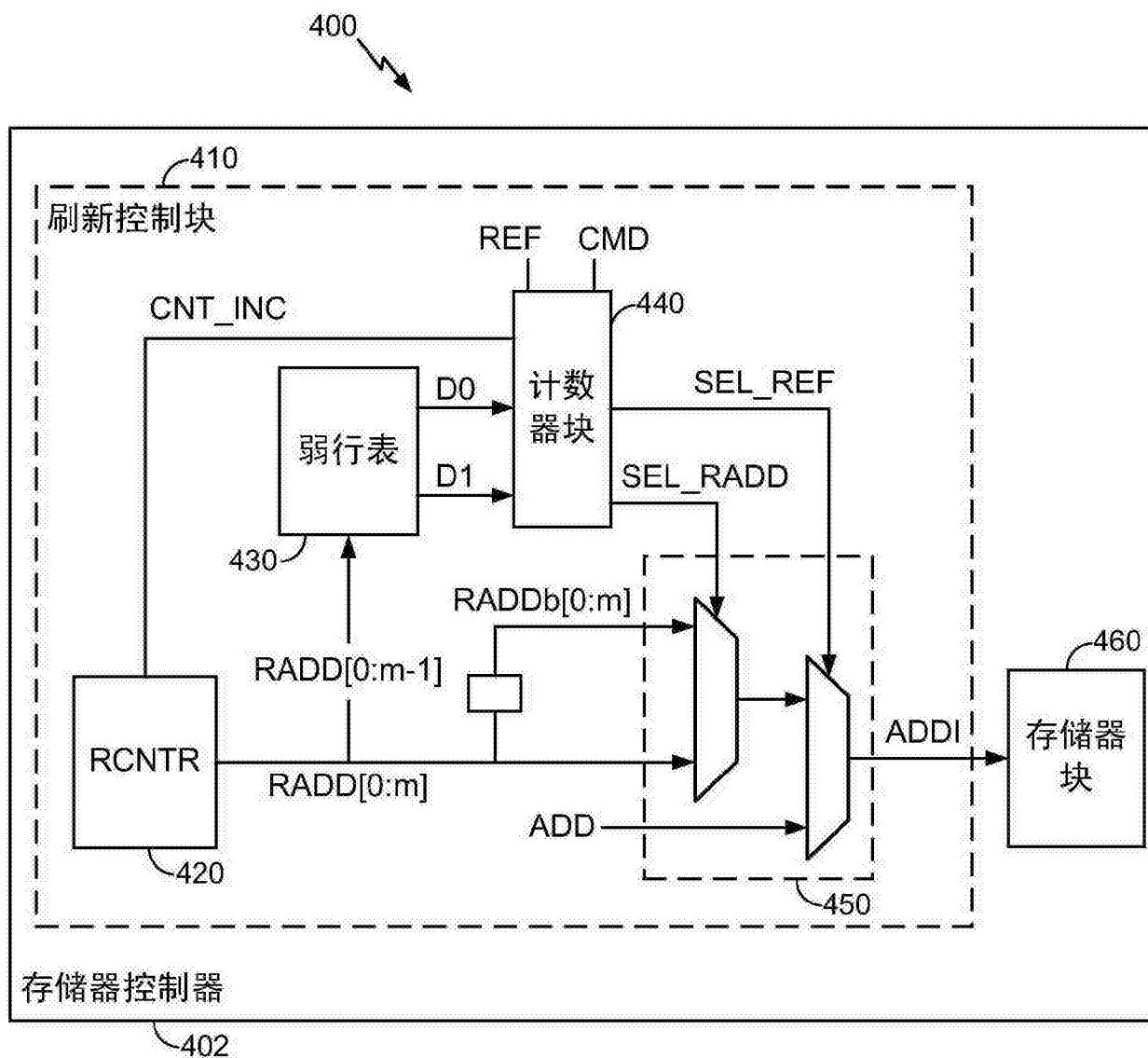


图 4A

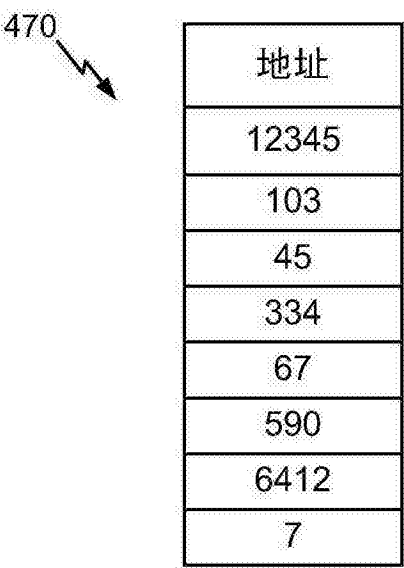


图 4B

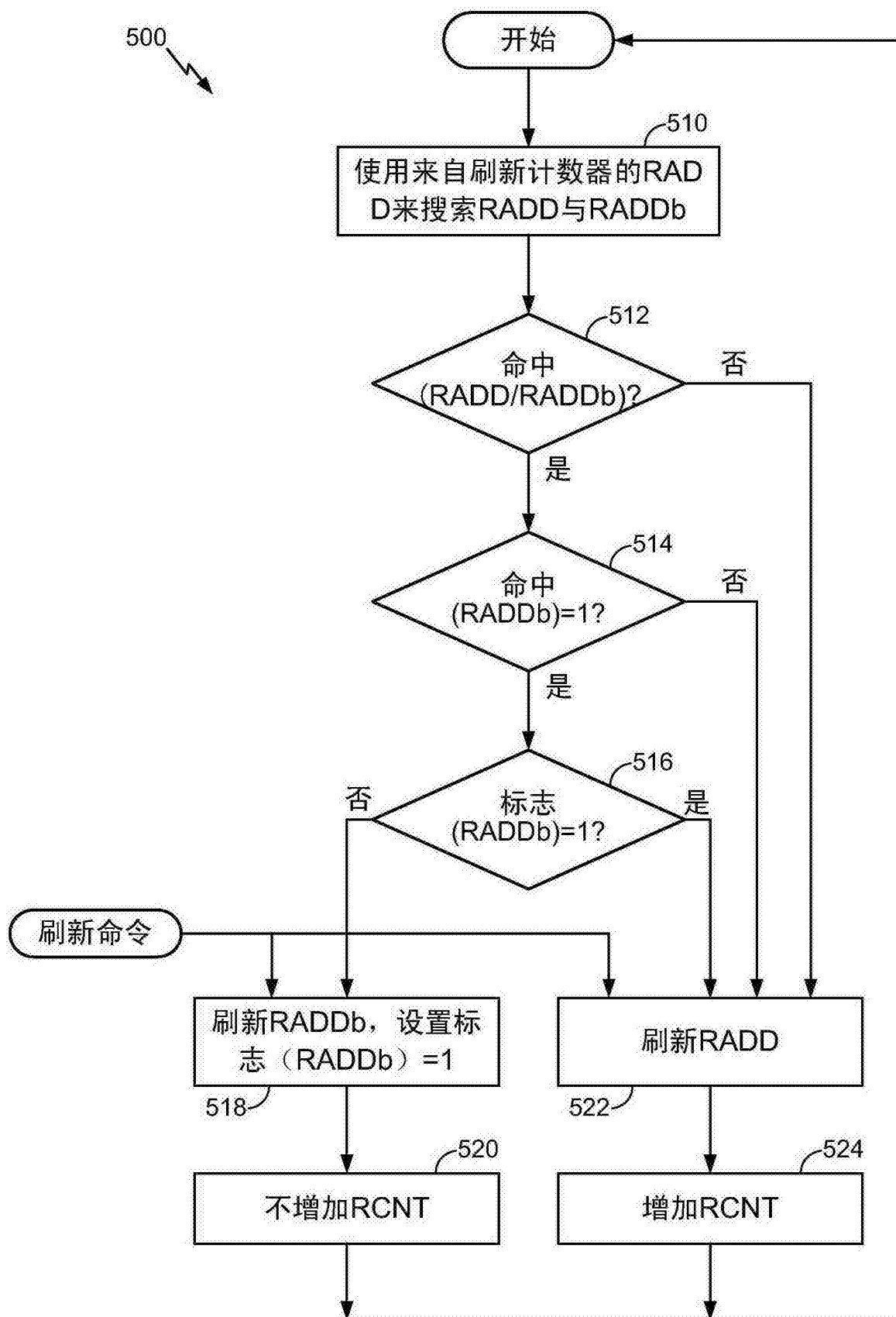


图 5

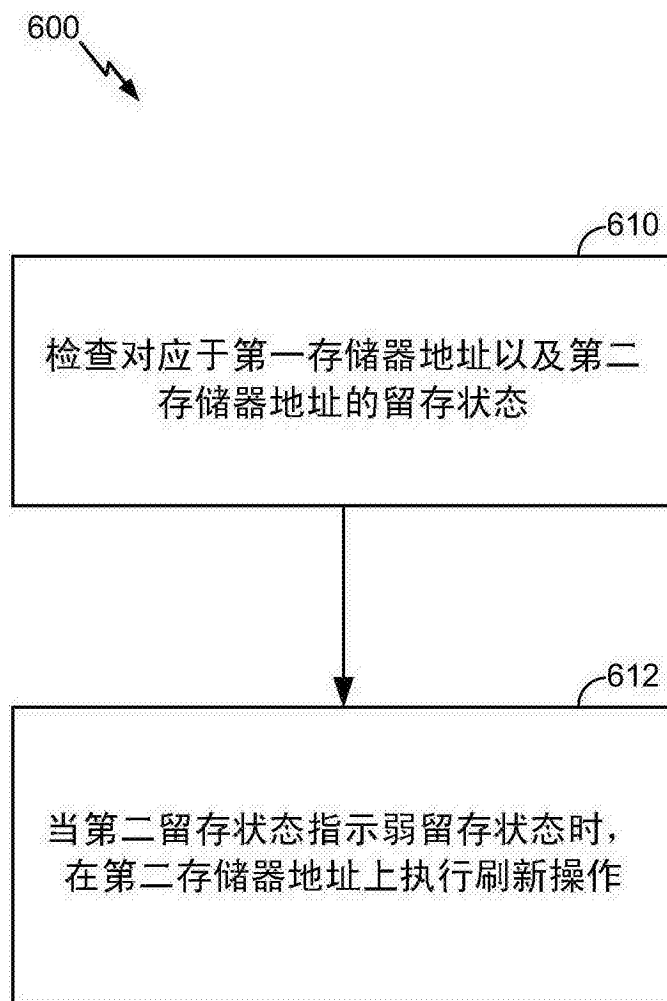


图 6

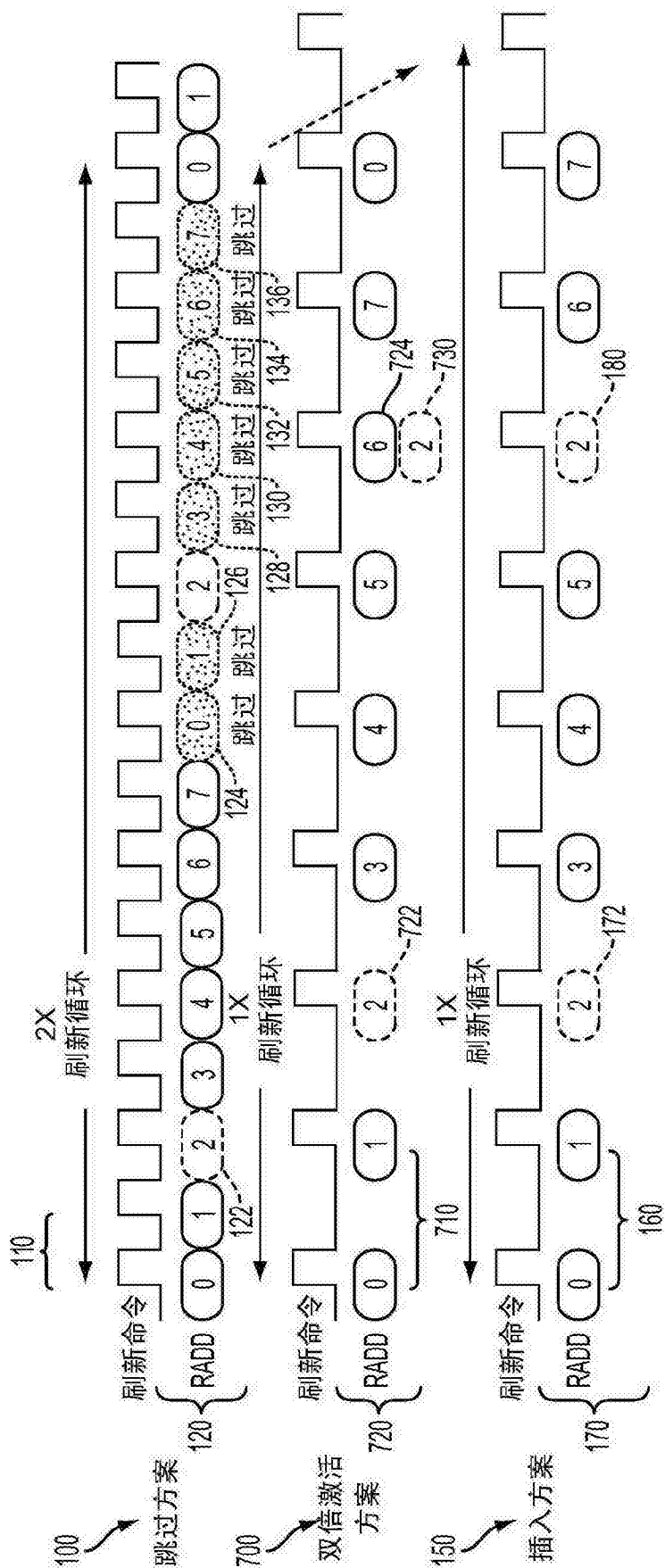


图 7A

770 ↘

地址	刷新
0	0
1	0
772~2	0
3	0
4	0
5	0
774~6	10100
7	0

图 7B

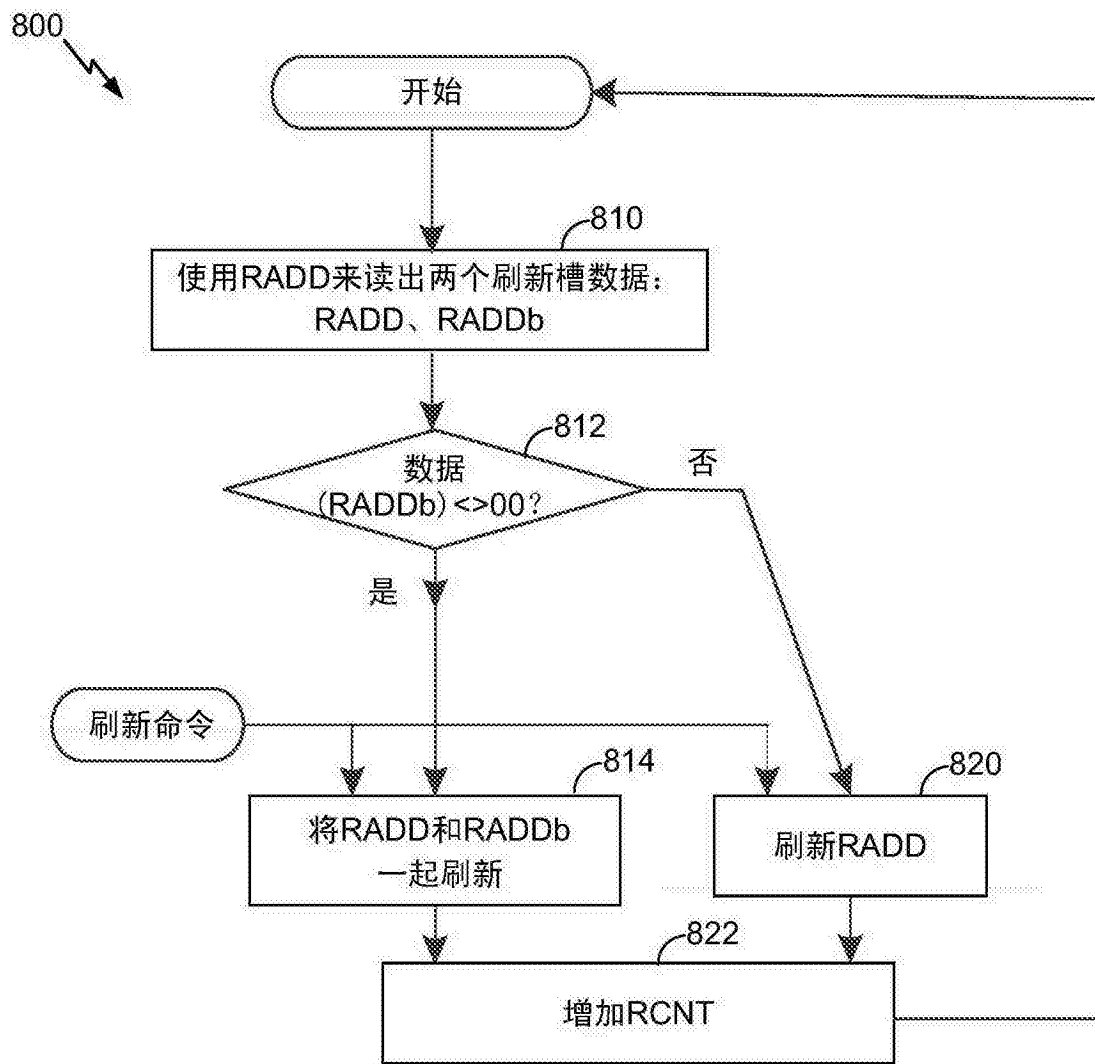


图 8

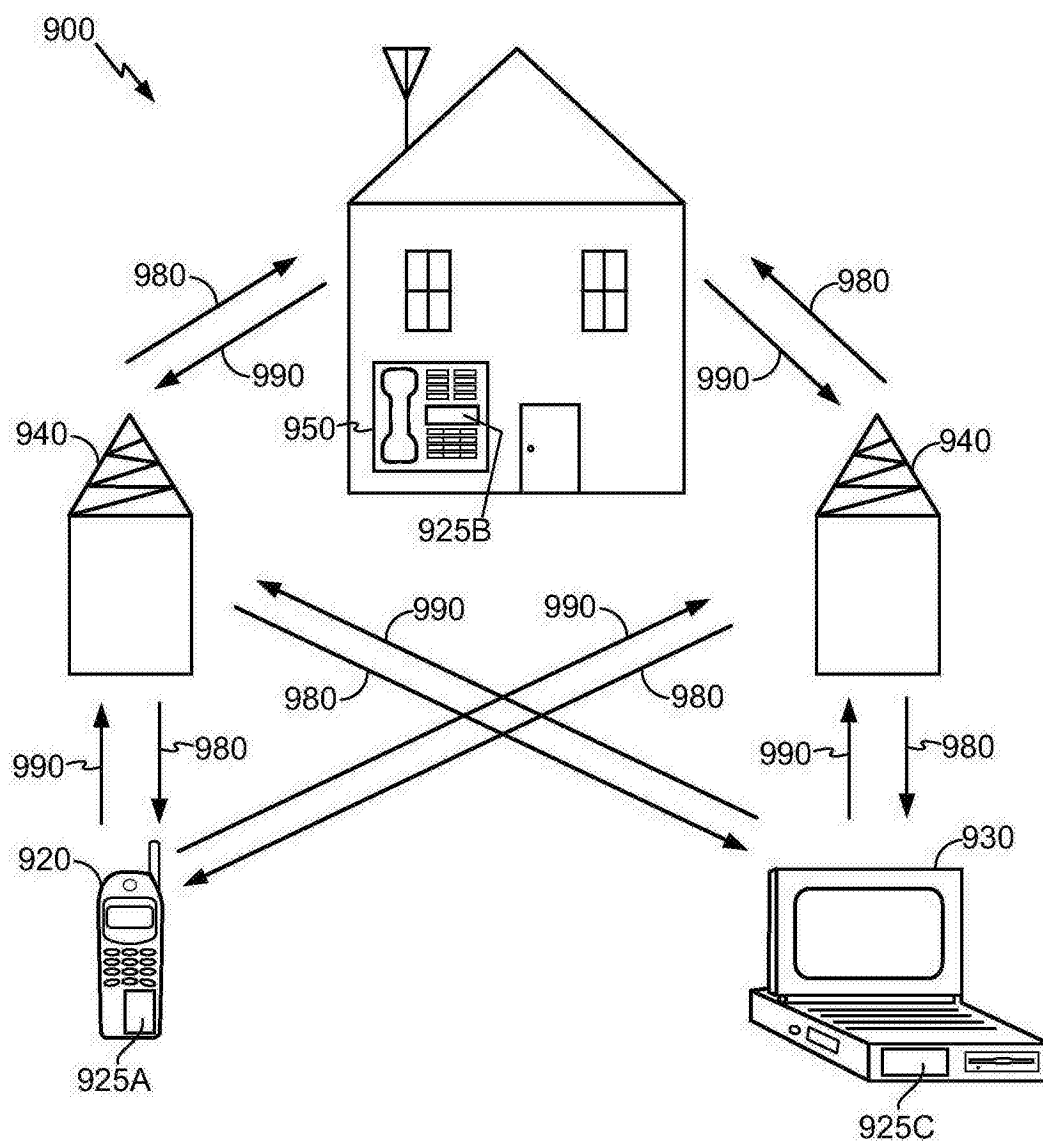


图 9