

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.  
C02B 26/00 (2006.01)



## [12] 发明专利申请公开说明书

[21] 申请号 200480020729.X

[43] 公开日 2006 年 10 月 18 日

[11] 公开号 CN 1849547A

[22] 申请日 2004.6.23

[74] 专利代理机构 北京律盟知识产权代理有限责任公司  
代理人 王允方 刘国伟

[21] 申请号 200480020729.X

[30] 优先权

[32] 2003.6.24 [33] US [31] 10/606,001

[86] 国际申请 PCT/US2004/020330 2004.6.23

[87] 国际公布 WO2005/001545 英 2005.1.6

[85] 进入国家阶段日期 2006.1.18

[71] 申请人 IDC 公司

地址 美国加利福尼亚州

[72] 发明人 马克·W·迈尔斯

布莱恩·J·加利 克拉伦斯·徐

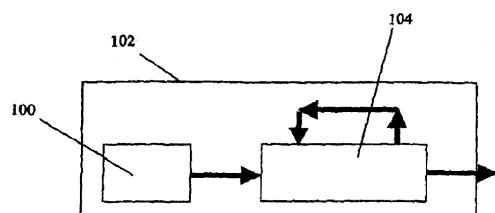
权利要求书 2 页 说明书 4 页 附图 4 页

### [54] 发明名称

用于 MEMS 制造的薄膜先驱堆叠

### [57] 摘要

本发明提供一种用于产生 MEMS (Micro-electromechanical systems) 装置的先驱薄膜堆叠 (precursor film stack)。所述先驱薄膜堆叠包含：一载体基板、一形成于所述载体基板上的第一层、一形成于所述第一层上的一绝缘体材料的第二层和一形成于所述第二层上的一牺牲材料的第三层。



1. 一种制造一 MEMS 装置的方法，所述方法包含：  
    加工一预先制造的薄膜堆叠以界定所述 MEMS 装置。
2. 根据权利要求 1 所述的方法，其中所述预先制造的薄膜堆叠至少包含：一导体材料的第一层、一绝缘体材料的第二层和一牺牲材料的第三层。
3. 根据权利要求 1 所述的方法，其中所述加工包含从蚀刻、图案化和沉积组成的群组中选出的操作。
4. 一种用于产生 MEMS 装置的先驱薄膜堆叠，所述先驱薄膜堆叠包含：  
    一载体基板；  
    一形成于所述载体基板上的第一层；  
    一形成于所述第一层上的一绝缘体材料的第二层；和  
    一形成于所述第二层上的一牺牲材料的第三层。
5. 根据权利要求 4 所述的堆叠，其中所述第一层、所述第二层和所述第三层是使用一沉积技术来形成。
6. 根据权利要求 4 所述的堆叠，其中所述第一层具有一从单一金属、导电氧化物、氟化物、硅化物和导电聚合物组成的群组中选出的导电材料。
7. 根据权利要求 4 所述的堆叠，其中所述绝缘体材料是从氧化物、聚合物、氟化物、陶瓷和氮化物组成的群组中选出。
8. 根据权利要求 4 所述的堆叠，其中所述牺牲材料是可使用一二氟化氙气体来蚀刻的。
9. 根据权利要求 4 所述的堆叠，其中所述牺牲材料是从硅、钼和钨组成的群组中选出。
10. 根据权利要求 4 所述的堆叠，其进一步包含一沉积于所述第一层与所述载体基板之间的光学补偿层，所述光学补偿层包括一具有一有限消光系数的材料。
11. 根据权利要求 10 所述的堆叠，其中所述光学补偿层包括从氧化锆、二氧化铪、氧化物、氮化物和氟化物组成的群组中选出的材料。
12. 根据权利要求 4 所述的堆叠，其中所述第一层包含复数个子层，至少一些所述子层具有一导电材料。
13. 根据权利要求 12 所述的堆叠，其中距离所述载体基板最远的子层是不导电的且界定一光学层。
14. 根据权利要求 4 所述的堆叠，其进一步包含一沉积于所述第二层与所述第三层之间

的光学层。

15. 根据权利要求 4 所述的堆叠，其中所述第三层包含至少两个子层，每一子层与另一子层交替，其中每一子层可通过相同释放蚀刻剂来蚀刻，但是每一子层具有不同的蚀刻化学性质以使得所述子层界定彼此的蚀刻停止。
16. 根据权利要求 15 所述的堆叠，其中所述第三层包括一与一硅子层交替的钼子层。

## 用于 MEMS 制造的薄膜先驱堆叠

### 技术领域

本发明大体上是关于微机电系统（MEMS）装置的制造方法，且更具体的是关于干涉测量调节器的制造。

### 背景技术

干涉测量调节器是 MEMS（微机电系统）装置中的一种类别，其在各种专利中已有所描述和证明，所述专利包括：美国专利第 5,835,255、5,986,796、6,040,937、6,055,090 号；及申请中的美国专利申请案第 09/966,843、09/974,544、10/082,397、10/084,893 号和第 10/878,282 号，所述文献以引用的方式并入本文中。这些装置的关键特性之一为其实是使用类似半导体的制造方法来加以整体制造的事实。具体而言，使用各种技术以结合薄膜沉积、光微影和蚀刻的步骤顺序来制造这些装置。更多关于这些方法的细节描述于 2002 年 2 月 12 日申请的专利申请案第 10/074,562 号中，且将所述文献以引入的方式并入本文中。

### 发明内容

无

### 附图说明

图 1 展示集成 MEMS 加工设备的方块图；

图 2 展示非集成 MEMS 加工设备的方块图；

图 3 展示可使用本发明的先驱堆叠来制造的 MEMS 装置的方块图；且

图 4A 至 4F 根据不同实施例展示本发明的先驱堆叠的方块图。

### 具体实施方式

在对本发明实施例的以下详细描述中，陈述了许多诸如特定材料、机器和方法的实例的具体细节以便提供对本发明的全面了解。然而，所属领域的技术人员应了解无需采用这些具体细节来实践本发明。在其它实例中，未详细描述熟知的材料、机器或方法以避免对本发明不必要的混淆。

制造 MEMS 装置的方法的共同特征为其始于薄膜堆叠的沉积，此对于所述装置的操作与随后的制造至关紧要。这些先驱薄膜适用于制造包括干涉测量调节器的广泛种类

的 MEMS 装置，且其沉积可作为制造 MEMS 装置的大型加工的一部分而发生。在本发明的一实施例中，将薄膜分别沉积于一单机设备中以形成一先驱堆叠，接着将所述先驱堆叠送至完成加工的多机设备。主要益处是可将所述单机设备最优化以便以非常高的生产量生产这些薄膜或先驱堆叠，这是在集成工厂即实施沉积与后沉积加工的工厂中考虑到规模经济不可能实现的高生产量。此外，由于在单机设备方面的先驱堆叠技术发生发展，所以需要执行随后加工步骤的实体面临较低的进入技术障碍。

以引用的方式并入本文中的专利申请案第 10/074,562 号描述了建造干涉测量调节器的原型制造顺序。通常，干涉测量调节器制造顺序和顺序种类因为其简单性和成本效益而引人关注。这大部分是由于使用物理气相沉积（PVD）技术来沉积所有薄膜的事实，其中溅镀为优选和费用最低的方法。简单性部分源自一事实，即所有干涉测量调节器结构和实际上许多其它平面 MEMS 结构通过其需要低电极、防止短路的绝缘结构、牺牲材料和可驱动或可移动结构这一事实而密切联系。绝缘结构与薄膜的不同之处在于：其在形式上不连续，但是通过机械方式能够防止经由其主体的电接触。此事实呈现一机会，即这些薄膜子组，包含一个或一个以上低电极的先驱堆叠、绝缘结构、牺牲层和可选的可驱动结构可被分别制造且先于所述驱动结构。

附图中的图 1 提供集成 MEMS 制造设备 102 的方块图。先驱薄膜沉积工具 100 包含单一或系列沉积工具，其经配置以使用一种或一种以上沉积技术来沉积这些薄膜，例如溅镀。所述薄膜沉积于一合适的载体基板上，例如取决于应用所述基板可为玻璃或塑料，且随后将其输送至显微机械加工回路 104。在此，且如前述专利申请案中所描述，执行诸如蚀刻、图案化和沉积的重复步骤顺序并用来界定 MEMS 装置的可驱动结构。

附图中的图 2 展示非集成 MEMS 加工设备。参看图 2，先驱设备 200 仅含有一先驱薄膜沉积工具 100，其等同于图 1 中所描述的先驱薄膜沉积工具，因此使用相同的参考数字。设备 200 能够提供不同的先驱薄膜类型和基板尺寸。在沉积之后，将基板用集装箱封装并装运以适合于由参考数字 202 所指示的一个或一个以上加工设备。接着这些设备执行如设计产生的特定 MEMS 产品所需的机械加工步骤。

图 3 展示可使用本发明的先驱堆叠来制造的一简单 MEMS 装置的示意性图。在此情况下，将可驱动隔膜 304 支承于柱 306 上。薄膜 302 包含至少提供低电极和绝缘结构的材料，但是可并入其它将加以论述的功能。整个装配位于基板 300 上。

附图中的图 4A 至 4F 展示根据本发明不同实施例的先驱堆叠的方块图。在图 4A 至 4F 中，已使用相同参考数字以识别相同或类似的部件/组件。

图 4B 展示包括导体堆叠或结构 404、绝缘体层 406 和牺牲材料层 408 的通用化先

驱堆叠 400A 的方块图。所有薄膜位于基板 402 上。导体堆叠 404 可包含：单一金属、导电氧化物或聚合物、氟化物、硅化物或这些材料的组合。导电堆叠的精确成分决定于待制造的 MEMS 装置的必需电极性质。绝缘体 408 可为各种绝缘材料中的任何一种或组合，所述绝缘材料包括（但不限于）：氧化物、聚合物、氟化物、陶瓷和氮化物。牺牲材料 408 可包括（例如）均可通过 XeF<sub>2</sub> 蚀刻的诸如硅、钼或钨的单层材料，其中 XeF<sub>2</sub> 为已于先前专利中描述的加工蚀刻气体。其它可能材料受支配于蚀刻介质与必须保留的材料和结构的相容性。厚度根据最终装置的必需性能而改变。

图 4B 展示经设计以用于制造干涉测量调节器装置的先驱堆叠 400B 的方块图。堆叠 400B 包括导体堆叠 404，其组成以上已描述。在目前情况下用于导体堆叠 404 的合适金属包括诸如铬、钨、钼或其合金的有光泽的金属。导体堆叠 404 可具有高达 150 埃的厚度。适用于导体堆叠 404 的透明导体包括氧化铟锡(ITO)、氧化锌(ZnO)和氮化钛(TIN)。所述透明导体的典型厚度在 100 到 800 埃的范围内变化。在一实施例中，导体堆叠 404 位于透明补偿氧化层 410 上。所述氧化层 410 可具有诸如氧化锆(ZrO<sub>2</sub>) 或二氧化铪(HfO<sub>2</sub>) 的金属氧化物，其具有可见区内的有限消光系数。所述补偿氧化层 410 为用于此专利申请案中所论述的所有设计的可选薄膜。氧化层 410 的典型厚度在 100 到 800 埃的范围内变化。应注意导体堆叠 404 与补偿氧化层 410 的位置是可互换的，对此仅在光学性能上有细微改变。然而，可将此设计认为是嵌入式光学薄膜设计，因为起到主要光学功能的金属位于相反于牺牲层 408 一侧的绝缘体层 406 侧面上。尽管其它厚度适用于不同干涉调节器操作模式，但是为了优良黑色状态，绝缘体层 406 可包含厚度为 280 到 840 埃的二氧化硅薄膜。其它氧化物或氧化物的组合同样可能。牺牲层 408 可包括（例如）均可通过 XeF<sub>2</sub> 蚀刻的诸如硅、钼、钨的单层材料，此加工蚀刻气体已于先前专利中描述。对于堆叠 400B，层 408 的厚度可从 1000 到 7000 埃变化。

图 4C 展示根据另一实施例的先驱堆叠 400C 的方块图。在此情况下，导体堆叠 404 不执行任何光学功能。而是一独立光学薄膜 412 执行光学功能。光学薄膜 412 与导体堆叠 404 由绝缘体薄膜或结构 414 所隔开。此设计使得在驱动可驱动隔膜时达成高品质的白色状态。在此情况下，光学薄膜 412 不用作导体。透明导体堆叠 404 充当导体。在某些实施例中，图 4C 中未展示但是类似于图 4B 中的绝缘体层 406 的辅助绝缘体薄膜或结构可位于牺牲层 408 与光学薄膜 412 之间。对于此设计，绝缘体薄膜或结构的厚度可小于 100 埃。

图 4D 展示已知为埋入式光学薄膜设计的先驱堆叠的实施例 400D。在此情况下，光学薄膜 412 位于光学补偿薄膜 410 之上，其位于绝缘体薄膜/结构 406 之下。透明导体薄

膜或薄膜堆叠 404 跟随其后且以另外的氧化层 416 和牺牲薄膜层 408 覆盖。堆叠 400D 的一优势为其允许光学薄膜 412 与机械薄膜之间的有效光学距离较大，同时允许驱动电压保持较小。这是因为驱动电压显著决定于导体与可驱动隔膜之间的距离。

图 4E 展示包括代替单层牺牲薄膜而并入的多层蚀刻停止堆叠 418 的先驱堆叠 400E。此 418 堆叠提供用于预先界定有待于随后微机械加工过程中界定的多个可驱动结构的高度的便利方式。在一实施例中，所述堆叠 418 包含至少两种材料，可使用相同释放蚀刻来蚀刻所述两种材料，但是能利用可选的和不同的蚀刻化学性质以使得一种材料可充当另一种材料的蚀刻停止剂。一实例将为均可于 XeF<sub>2</sub> 中蚀刻的钼与硅的组合。然而，可使用基于磷的湿式蚀刻剂蚀刻钼而不腐蚀硅；且可使用四甲基氢氧化铵（TMMA）蚀刻硅而不蚀刻钼。存在许多其它组合且可由所属领域的技术人员对其进行鉴定且加以开发利用。此外，应注意所述蚀刻停止堆叠可代替单一牺牲层应用于任何先前确定的先驱堆叠。

附图中的图 4F 展示先驱堆叠的实施例 400F。所述先驱堆叠 400F 包括机械结构材料 420。使用适当的微机械加工技术和顺序，可使用仅使用图案化和蚀刻的先驱堆叠 400F 来制造功能性 MEM 装置。为此，在先驱堆叠 400F 的后加工过程中无需沉积。此意谓诸如设备 202（参看图 2）的后加工设备不需要在沉积工具方面的资本投资。材料 420 可包含许多材料，包括（但不限于）金属、聚合物、氧化物和其组合，所述材料的应力可加以控制。

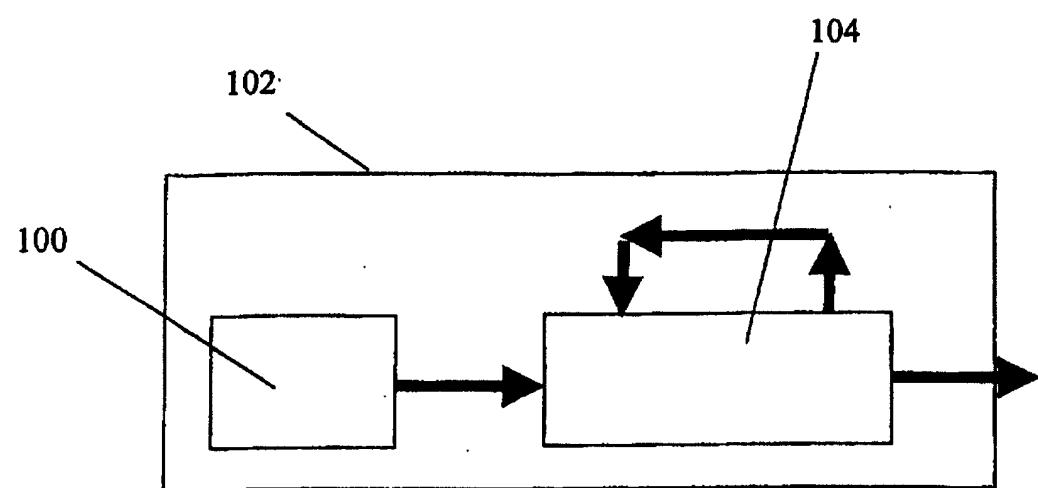


图1

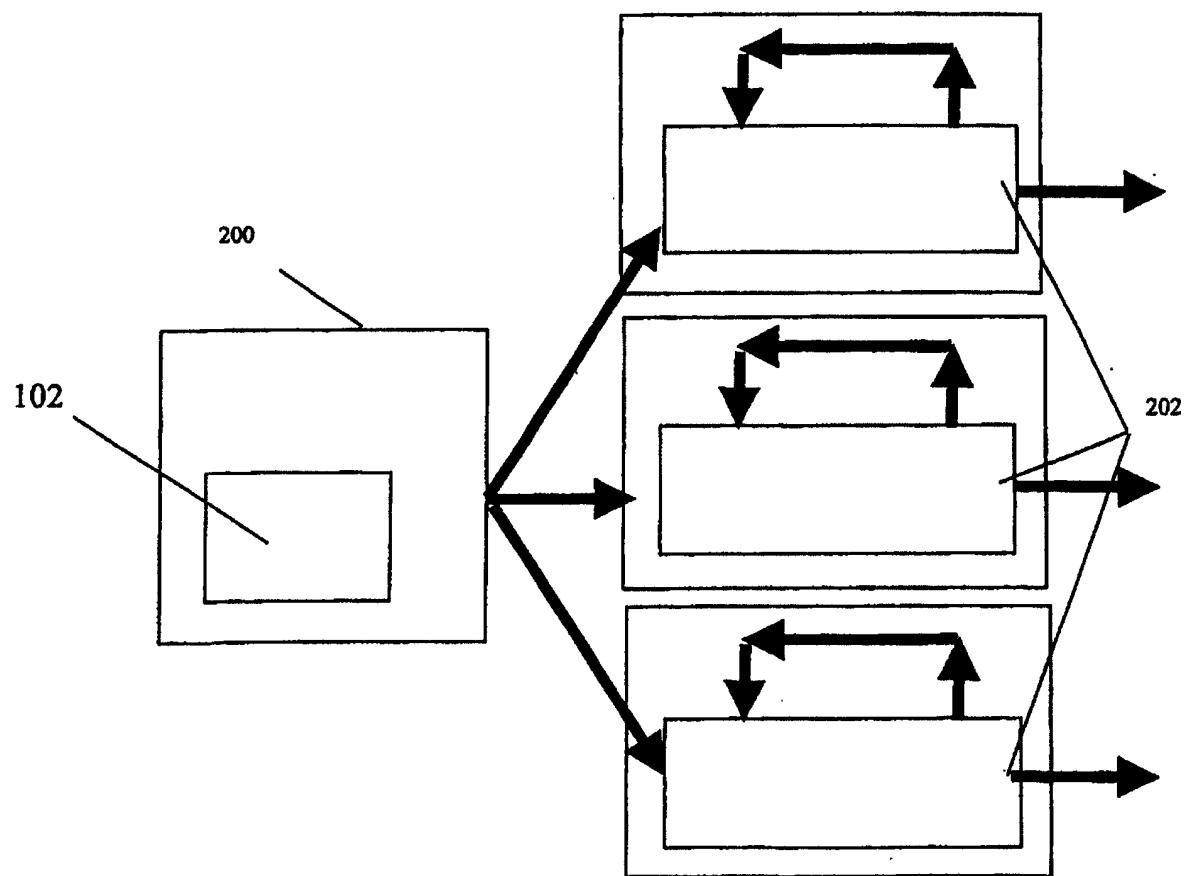


图2

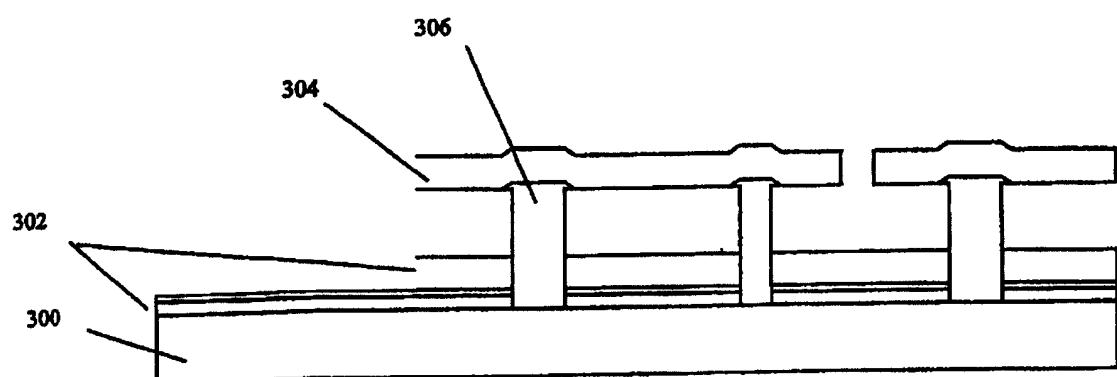


图3

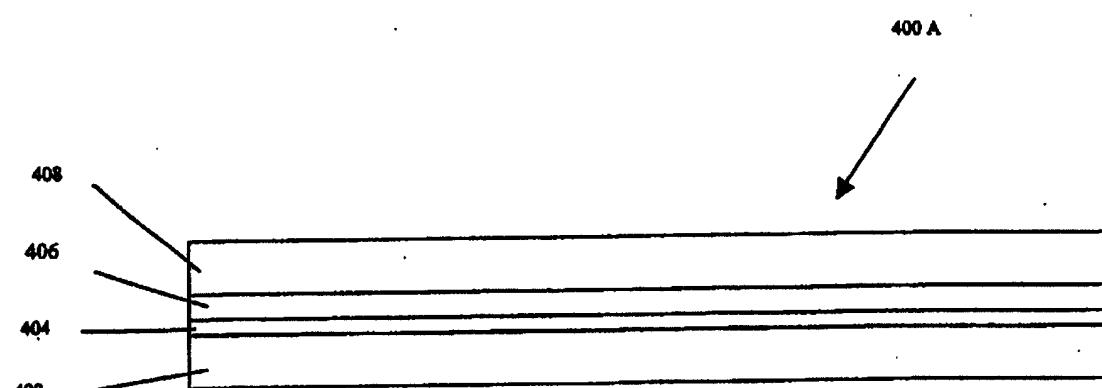


图4A

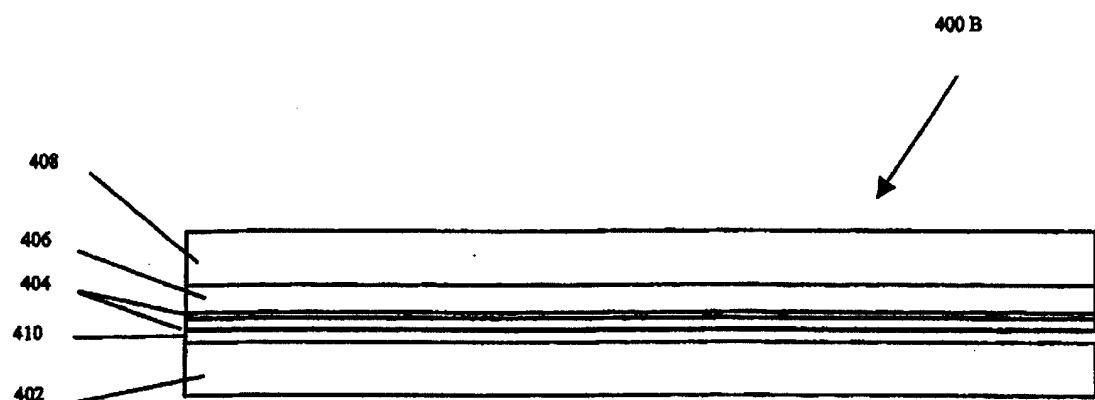


图4B

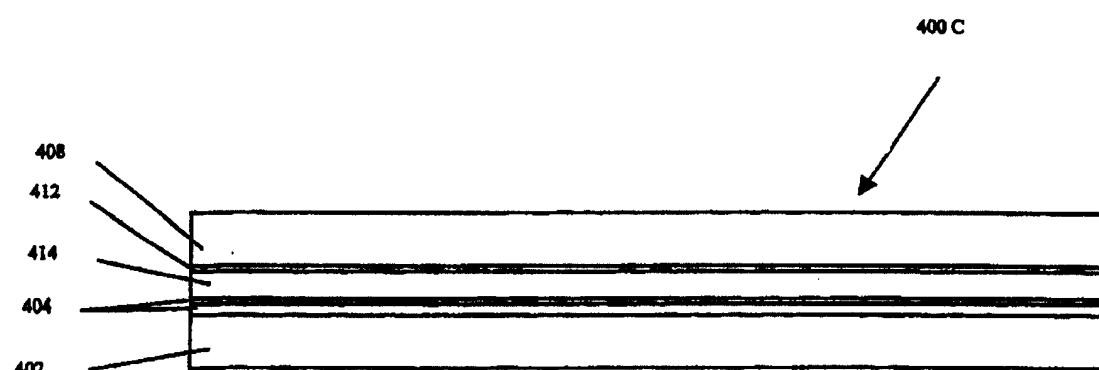


图4C

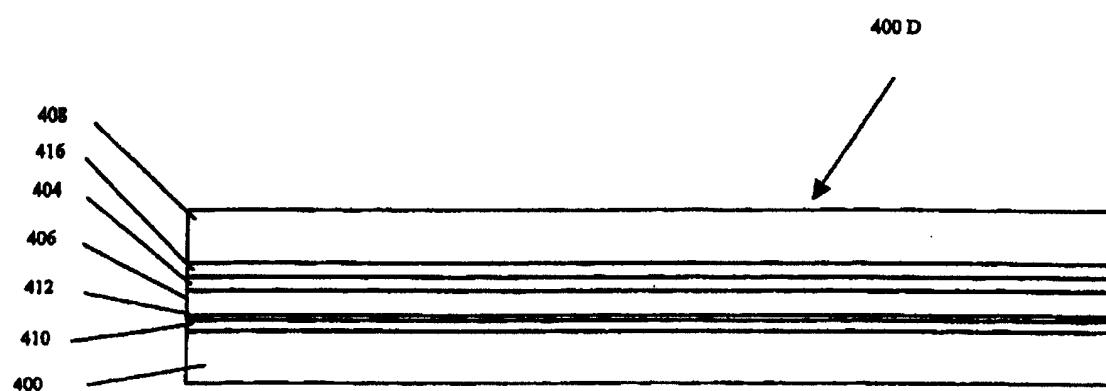


图4D

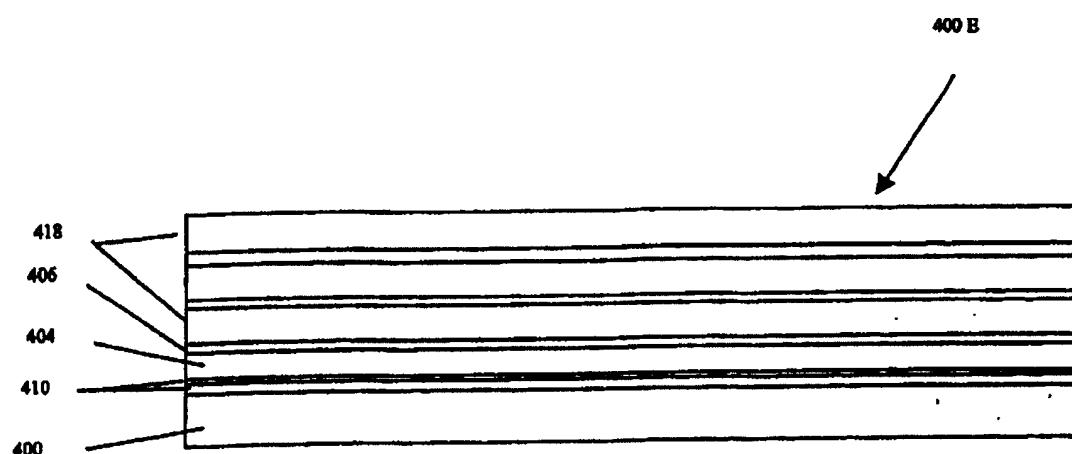


图4E

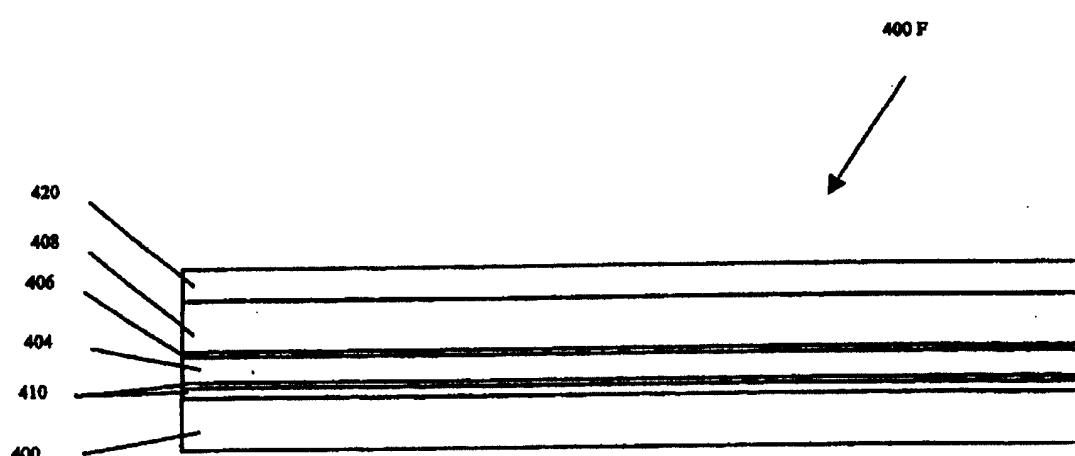


图4F