

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011 年 8 月 25 日(25.08.2011)

PCT

(10) 国際公開番号
WO 2011/102213 A1

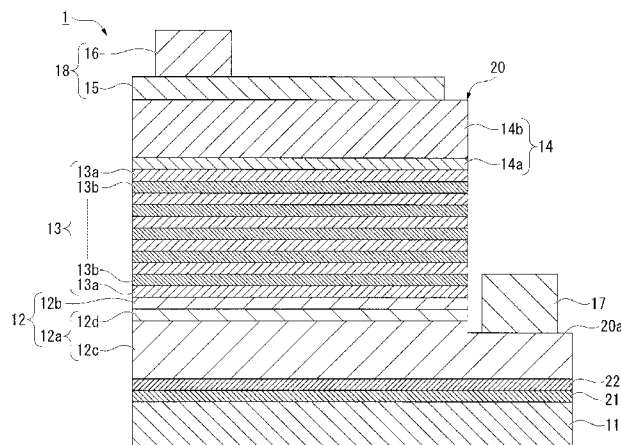
- (51) 国際特許分類:
H01L 33/32 (2010.01)
- (21) 国際出願番号: PCT/JP2011/052004
- (22) 国際出願日: 2011 年 2 月 1 日(01.02.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-033762 2010 年 2 月 18 日(18.02.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): 昭和電工株式会社(SHOWA DENKO K.K.) [JP/JP]; 〒1058518 東京都港区芝大門一丁目 1 3 番 9 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 酒井 浩光 (SAKAI Hiromitsu) [JP/JP]; 〒2900067 千葉県市原市八幡海岸通 5 番の 1 昭和電工株式会社内 Chiba (JP).
- (74) 代理人: 志賀 正武, 外(SHIGA Masatake et al.); 〒1006620 東京都千代田区丸の内一丁目 9 番 2 号 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

[続葉有]

(54) Title: METHOD OF MANUFACTURING SEMICONDUCTOR LIGHT-EMITTING ELEMENT, SEMICONDUCTOR LIGHT-EMITTING ELEMENT, LAMP, ELECTRONIC DEVICE, AND MECHANICAL APPARATUS

(54) 発明の名称: 半導体発光素子の製造方法および半導体発光素子、ランプ、電子機器、機械装置

[図1]



(57) Abstract: Disclosed is a method of manufacturing a semiconductor light-emitting element, wherein defects in a light-emitting layer or a p-type semiconductor layer caused by the surface of a regrowth layer do not tend to be generated, and wherein a semiconductor light-emitting element with high output can be attained. Such a method of manufacturing a semiconductor light-emitting element is provided with: a first process for laminating a first n-type semiconductor layer (12c) on a substrate (11), in a first metal organic chemical vapor deposition apparatus; and a second process for laminating, in succession, a regrowth layer (12d), a second n-type semiconductor layer (12b), a light-emitting layer (13), and a p-type semiconductor layer (14) on the first n-type semiconductor layer (12c), in a second metal organic chemical vapor deposition apparatus. In the process of laminating the regrowth layer (12d), a process (1) for making the growth condition of the regrowth layer (12d) to be the same as when forming the first n-type semiconductor layer (12c), a process (2) for supplying as a dopant an amount of Si that is less than when forming the first n-type semiconductor layer (12c), and a process (3) for supplying a large amount of Si as a dopant are carried out in this order.

(57) 要約:

[続葉有]

WO 2011/102213 A1



(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告 (条約第 21 条(3))

再成長層表面に起因する発光層および p 型半導体層の不良が生じにくく、かつ、高出力の得られる半導体発光素子の製造方法を提供する。そのような半導体発光素子の製造方法では、第一有機金属化学気相成長装置において、基板(11)上に第一 n 型半導体層(12c)を積層する第一工程と、第二有機金属化学気相成長装置において、前記第一 n 型半導体層(12c)上に再成長層(12d)と第二 n 型半導体層(12b)と発光層(13)と p 型半導体層(14)とを順次積層する第二工程とを具備し、前記再成長層(12d)を積層する工程において、前記再成長層(12d)の成長条件を前記第一 n 型半導体層(12c)形成時と同じとする工程(1)と、前記第一 n 型半導体層(12c)形成時よりも少量の Si をドーパントとして供給する工程(2)と、多量の前記 Si をドーパントとして供給する工程(3)と、をこの順で行う。

明 細 書

発明の名称：

半導体発光素子の製造方法および半導体発光素子、ランプ、電子機器、機械装置

技術分野

[0001] 本発明は、半導体発光素子の製造方法および半導体発光素子、ランプ、電子機器、機械装置に関し、特に、大電流が印加される場合に好適に用いられ、大電流が印加されることにより高い発光出力が得られる半導体発光素子の製造方法およびこの製造方法を用いて製造された半導体発光素子を備えるランプ、電子機器、機械装置に関する。

本願は、2010年2月18日に、日本に出願された特願2010-033762号に基づき優先権を主張し、その内容をここに援用する。

背景技術

[0002] 従来から、発光ダイオードなどに用いられる半導体発光素子として、基板上に、n型半導体層と発光層とp型半導体層とを順次積層してなるものがある。このような半導体発光素子を製造する方法として、サファイア単結晶などからなる基板上に、有機金属化学気相成長法（MOCVD（Metal Organic Chemical Vapor Deposition）法）によってn型半導体層と発光層とp型半導体層とを連続して順次積層する方法がある。

[0003] しかしながら、基板上に、n型半導体層と発光層とp型半導体層とを連続して順次積層する場合、これらの層が同一の成長室内で形成され。そのため、n型半導体層を形成する際に用いたドーパントがp型半導体層の形成に支障をきたし、抵抗率の十分に低いp型半導体層が得られない場合があった。

[0004] このような問題を解決する技術として、例えば、特許文献1には、所定の基板上に、少なくとも第一導電形の半導体層と第二導電形の半導体層とを順次成膜して化合物半導体装置を製造するに際し、前記それぞれの導電形の半導体層を、導電形に対応した異なる複数の独立した成長室で成膜するように

して成る化合物半導体装置の製造方法が提案されている。

- [0005] また、最近、半導体発光素子の発光出力を向上させるために、半導体発光素子に大電流が印加される場合が多くなってきており、 n 型半導体層および p 型半導体層の低抵抗化が求められている。

先行技術文献

特許文献

- [0006] 特許文献1：特開平7-45538号公報

発明の概要

発明が解決しようとする課題

- [0007] 本発明は上記課題に鑑みてなされたものであり、 n 型半導体層および p 型半導体層の抵抗を低く抑制することで、大電流印加時において高い発光出力を有する半導体発光素子の製造方法を提供することを課題とする。

課題を解決するための手段

- [0008] 上記の目的を達成するために、本発明は以下の手段を提供する。

〔1〕 第一有機金属化学気相成長装置において、基板上に第一 n 型半導体層を積層する第一工程と、第二有機金属化学気相成長装置において、前記第一 n 型半導体層上に前記第一 n 型半導体層の再成長層と第二 n 型半導体層と発光層と p クラッド層および p コンタクト層からなる p 型半導体層とを順次積層する第二工程とを具備し、前記再成長層を積層する工程において、前記再成長層の成長条件を前記第一 n 型半導体層形成時と同じ条件とする工程（1）と、前記第一 n 型半導体層形成時よりも少量の Si をドーパントとして供給する工程（ Si を供給しない工程を含む）（2）と、前記第一 n 型半導体層形成時と同量又はそれよりも多量の前記 Si をドーパントとして供給する工程（3）と、をこの順で行うことを特徴とする半導体発光素子の製造方法。

〔2〕 前記再成長層の原料ガスとともに前記 Si を含有するドーパントガスを供給することにより、前記再成長層を形成することを特徴とする〔1〕

に記載の半導体発光素子の製造方法。

〔３〕 前記工程（２）を、前記再成長層の形成開始と同時あるいは形成途中から開始することを特徴とする〔１〕または〔２〕に記載の半導体発光素子の製造方法。

〔４〕 前記工程（２）における前記ドーパントガスの供給量が前記第一 n 型半導体層形成時の $0 \sim 1/15$ 倍、前記工程（３）における前記ドーパントガスの供給量が前記第一 n 型半導体層形成時の $1 \sim 4$ 倍であることを特徴とする〔１〕乃至〔３〕に記載の半導体発光素子の製造方法。

〔５〕 前記再成長層の膜厚を $0.1 \mu\text{m} \sim 3.5 \mu\text{m}$ とすることを特徴とする〔１〕乃至〔４〕に記載の半導体発光素子の製造方法。

〔６〕 前記工程（１）において膜厚 $0 \mu\text{m} \sim 2 \mu\text{m}$ の再成長層第一層を形成し、前記工程（２）において膜厚 $0.05 \mu\text{m} \sim 0.5 \mu\text{m}$ の再成長層第二層を形成し、前記工程（３）において膜厚 $0.05 \mu\text{m} \sim 1 \mu\text{m}$ の再成長層第三層を形成することを特徴とする、〔１〕乃至〔５〕に記載の半導体発光素子の製造方法。

〔７〕 前記再成長層のうち、前記再成長層第二層に前記 Si を $1 \times 10^{17} / \text{cm}^3$ 未満の濃度で含有させ、前記再成長層第三層に前記 Si を $5 \times 10^{18} / \text{cm}^3$ 以上の濃度で含有させることを特徴とする〔６〕に記載の半導体発光素子の製造方法。

〔８〕 前記 p コンタクト層を、 p コンタクト下層と、 p コンタクト上層とを積層することにより形成し、前記 p コンタクト下層に Mg を $1 \times 10^{19} \sim 1 \times 10^{20} / \text{cm}^3$ 程度の濃度で含有させ、前記 p コンタクト上層に前記 Mg を $1 \times 10^{20} / \text{cm}^3 \sim 3 \times 10^{20} / \text{cm}^3$ 程度の濃度で含有させることを特徴とする〔１〕乃至〔７〕に記載の半導体発光素子の製造方法。

〔９〕 基板上に第一 n 型半導体層と前記第一 n 型半導体層の再成長層と第二 n 型半導体層と発光層と p クラッド層および p コンタクト層からなる p 型半導体層とが積層された半導体発光素子であって、前記再成長層が、第一 n 型半導体層と同じ Si 含有量の再成長層第一層、前記第一 n 型半導体層より

も Si 含有量が少ない再成長層第二層、前記第一 n 型半導体層よりも Si 含有量が多い再成長層第三層がこの順で積層された構成であることを特徴とする半導体発光素子。

〔10〕 前記再成長層のうち、前記再成長層第一層が $0\ \mu\text{m} \sim 2\ \mu\text{m}$ 、前記再成長層第二層が $0.05\ \mu\text{m} \sim 0.5\ \mu\text{m}$ 、前記再成長層第三層が $0.05\ \mu\text{m} \sim 1\ \mu\text{m}$ の膜厚でそれぞれ形成されていることを特徴とする〔9〕に記載の半導体発光素子。

〔11〕 前記再成長層のうち、前記再成長層第二層に前記 Si が $1 \times 10^{17} / \text{cm}^3$ 未満の濃度で含有され、前記再成長層第三層に前記 Si が $5 \times 10^{18} / \text{cm}^3$ 以上の濃度で含有されることを特徴とする〔9〕または〔10〕に記載の半導体発光素子。

〔12〕 前記再成長層の膜厚が $0.1\ \mu\text{m} \sim 3\ \mu\text{m}$ であることを特徴とする〔9〕乃至〔11〕に記載の半導体発光素子。

〔13〕 前記 p コンタクト層は、p コンタクト下層と、p コンタクト上層とが積層してなり、前記 p コンタクト下層に Mg が $1 \times 10^{19} \sim 1 \times 10^{20} / \text{cm}^3$ 程度の濃度で含有され、前記 p コンタクト上層に前記 Mg が $1 \times 10^{20} / \text{cm}^3 \sim 3 \times 10^{20} / \text{cm}^3$ 程度の濃度で含有されることを特徴とする〔9〕乃至〔12〕に記載の半導体発光素子。

〔14〕 〔9〕乃至〔13〕のいずれかに記載の半導体発光素子を用いて製造された半導体発光素子を備えることを特徴とするランプ。

〔15〕 〔14〕に記載のランプが組み込まれていることを特徴とする電子機器。

〔16〕 〔15〕に記載の電子機器が組み込まれていることを特徴とする機械装置。

発明の効果

[0009] 本発明の半導体発光素子の製造方法によれば、第二の成長室（第二有機金属化学気相成長装置）内で第一 n 型半導体層の再成長層を積層する工程において、第一 n 型半導体層形成時と同量の Si をドーパントとして供給する工

程（１）と、前記第一ｎ型半導体層形成時よりも少量のＳｉをドーパントとして供給する工程（２）と、第一ｎ型半導体層形成時よりも多量のＳｉをドーパントとして供給する工程（３）と、をこの順で行うことにより、再成長層内のＳｉ含有量を段階的に変えることができる。

[0010] このことにより、再成長層の抵抗を低くするとともに、再成長層表面の平坦性を改善することができる。そのため、その後の工程において結晶性の良好な発光層（MQW層）やｐ型半導体層を成長させることができる。また、再成長層内に、Ｓｉ濃度の高い層を形成することにより、電流を拡散させることができるため、ＬＥＤに高電流を流しても、発光箇所の集中を効果的に防ぐことが可能となる。さらに、ｎ型半導体層の大部分を占めるｎコンタクト層と、ｐ型半導体層とを異なる成長室で形成するため、ｐ型半導体層へのｎ型不純物の混入を抑制することができる。この結果、大電流印加時において発光出力の高い半導体発光素子が得られる。

図面の簡単な説明

[0011] [図１]図１は、本発明の半導体発光素子の製造方法を用いて製造された半導体発光素子の一例を示した断面模式図である。

[図２]図２は、図１に示す半導体発光素子を製造する工程を説明するための断面模式図である。

[図３]図３は、図１に示した半導体発光素子を備えるランプの一例を示した断面模式図である。

[図４]図４は、実施例１～実施例５、比較例１の半導体発光素子の印加電流と電力効率との関係を示したグラフである。

[図５]図５は、実施例１～実施例５、比較例１の半導体発光素子の印加電流と発光出力との関係を示したグラフである。

発明を実施するための形態

[0012] 以下、本発明の半導体発光素子１について、図１を用いて詳細に説明する。なお、以下の説明において参照する図面は、便宜上特徴となる部分を拡大して示している場合があり、各構成要素の寸法比率などは実際と同じである

とは限らない。また、以下の説明において例示される材料、寸法等は一例であって、本発明はそれらに限定されるものではなく、その要旨を変更しない範囲で適宜変更して実施することが可能である。

[0013] 図1は、本発明の半導体発光素子1の一例を示した断面模式図である。

図1に示す本実施形態の半導体発光素子1は、基板11と、基板11上に積層された積層半導体層20と、積層半導体層20の上面に積層された透光性電極15と、透光性電極15上に積層されたp型ボンディングパッド電極16と、積層半導体層20の露出面20a上に積層されたn型電極17と、から概略構成されている。

[0014] 積層半導体層20は、基板11側から、n型半導体層12、発光層13、p型半導体層14がこの順に積層されて構成されている。図1に示すように、n型半導体層12、発光層13、p型半導体層14は、その一部がエッチング等の手段によって除去されており、除去された部分からn型半導体層12の一部が露出されている。そして、n型半導体層12の露出面20aには、n型電極17が積層されている。

また、p型半導体層14の上面には、透光性電極15およびp型ボンディングパッド電極16が積層されている。これら、透光性電極15およびp型ボンディングパッド電極16によって、p型電極18が構成されている。

[0015] n型半導体層12、発光層13およびp型半導体層14を構成する半導体としては、III族窒化物半導体を用いることが好ましく、窒化ガリウム系化合物半導体を用いることがより好ましい。本発明におけるn型半導体層12、発光層13およびp型半導体層14を構成する窒化ガリウム系化合物半導体としては、一般式 $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ ($0 < x < 1$, $0 \leq y < 1$, $0 < x + y < 1$) で表わされる各種組成の半導体を何ら制限なく用いることができる。

[0016] 本実施形態の半導体発光素子1は、p型電極18とn型電極17との間に電流を通じることで、積層半導体層20を構成する発光層13から発光を発生されるようになっており、発光層13からの光を、p型ボンディングパッド

ド電極 16 の形成された側から取り出すフェイスアップマウント型の発光素子である。なお、本発明の半導体発光素子は、フリップチップ型の発光素子であってもよい。

以下、それぞれの構成について詳細に説明する。

[0017] <基板 11>

基板 11 としては、例えば、サファイア、SiC、シリコン、酸化亜鉛、酸化マグネシウム、酸化マンガン、酸化ジルコニウム、酸化マンガン亜鉛鉄、酸化マグネシウムアルミニウム、ホウ化ジルコニウム、酸化ガリウム、酸化インジウム、酸化リチウムガリウム、酸化リチウムアルミニウム、酸化ネオジウムガリウム、酸化ランタンストロンチウムアルミニウムタンタル、酸化ストロンチウムチタン、酸化チタン、ハフニウム、タングステン、モリブデン等からなる基板を用いることができる。上記基板の中でも、特に、c 面を主面とするサファイア基板を用いることが好ましい。

[0018] (バッファ層 21)

バッファ層 21 は、設けられていなくてもよいが、基板 11 と下地層 22 との格子定数の違いを緩和して、基板 11 の (0001) C 面上に C 軸配向した単結晶層の形成を容易にするために、設けられていることが好ましい。バッファ層 21 の上に単結晶の下地層 22 を積層すると、より一層結晶性の良い下地層 22 が積層できる。

[0019] バッファ層 21 は、単結晶の $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 < x \leq 1$) からなるものが特に好ましいが、多結晶の $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 < x \leq 1$) からなるものであってもかまわない。

バッファ層 21 は、例えば、多結晶の $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 < x \leq 1$) からなる厚さ 0.01 ~ 0.5 μm のものとすることができる。バッファ層 21 の膜厚が 0.01 μm 未満であると、バッファ層 21 により基板 11 と下地層 22 との格子定数の違い緩和する効果が十分に得られない場合がある。また、バッファ層 21 の膜厚が 0.5 μm を超えると、バッファ層 21 としての機能には変化が無いのにも関わらず、バッファ層 21 の成膜処理時間が長

くなり、生産性が低下する問題がある。

[0020] バッファ層 2 1 は、多結晶構造又は単結晶構造を有するものとすることができる。このような多結晶構造又は単結晶構造を有するバッファ層 2 1 を基板 1 1 上に MOCVD 法またはスパッタ法にて成膜した場合、バッファ層 2 1 のバッファ機能が有効に作用するため、その上に成膜された III 族窒化物半導体は良好な配向性及び結晶性を有する結晶膜となる。

[0021] (下地層 2 2)

下地層 2 2 の材料としては、 $Al_xGa_{1-x}N$ ($0 < x < 1$) を用いると結晶性の良い下地層 2 2 を形成できるため特に好ましいが、 $Al_xGa_yIn_zN$ ($0 < x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $x + y + z = 1$) を用いてもかまわない。

下地層 2 2 の膜厚は $0.1 \mu m$ 以上であることが好ましく、より好ましくは $0.5 \mu m$ 以上であり、 $1 \mu m$ 以上が最も好ましい。この膜厚以上にした方が結晶性の良好な $Al_xGa_{1-x}N$ 層が得られやすい。また、下地層 2 2 の膜厚は $10 \mu m$ 以下が好ましい。

下地層 2 2 の結晶性を良くするために、下地層 2 2 には不純物をドーピングしない方が望ましい。しかし、p 型あるいは n 型の導電性が必要な場合には、下地層 2 2 にアクセプター不純物あるいはドナー不純物を添加することができる。

[0022] <積層半導体層 2 0>

(n 型半導体層 1 2)

n 型半導体層 1 2 はさらに、n コンタクト層 1 2 a (第一 n 型半導体層 1 2 c および再成長層 1 2 d) と、n クラッド層 1 2 b (第二 n 型半導体層) とから構成されている。

[0023] (n コンタクト層 1 2 a)

n コンタクト層 1 2 a は、n 型電極 1 7 を設けるための層であり、後述する第一工程において形成された第一 n 型半導体層 1 2 c と、後述する第二工程において形成された再成長層 1 2 d とからなる。第一 n 型半導体層 1 2 c

と再成長層 12 d とは、好ましくは同一の材料からなるものがよく、第一 n 型半導体層 12 c の膜厚が、再成長層 12 d の膜厚よりも厚くなっている。

また、本実施形態においては、図 1 に示すように、第一 n 型半導体層 12 c に n 型電極 17 を設けるための露出面 20 a が形成されている。なお、n 型電極 17 を設けるための露出面 20 a は、再成長層 12 d に形成されていてもよい。

[0024] n コンタクト層 12 a は、 $Al_xGa_{1-x}N$ 層 ($0 < x < 1$ 、好ましくは $0 < x \leq 0.5$ 、さらに好ましくは $0 < x \leq 0.1$) から構成されることが好ましく、n 型不純物（ドーパント）がドーピングされている。n コンタクト層 12 a に n 型不純物が $1 \times 10^{17} \sim 1 \times 10^{20} / \text{cm}^3$ 、好ましくは $1 \times 10^{18} \sim 1 \times 10^{19} / \text{cm}^3$ の濃度で含有されている場合、n 型電極 17 との良好なオーミック接触の維持の点で好ましい。n コンタクト層 12 a に用いられる n 型不純物としては、特に限定されないが、例えば、Si、Ge、Sn 等が挙げられ、Si および Ge が好ましく、Si が最も好ましい。なお、本実施形態では Si が含有されている。

[0025] n コンタクト層 12 a を構成する第一 n 型半導体層 12 c の膜厚は、 $0.5 \sim 5 \mu\text{m}$ であることが好ましく、 $2 \mu\text{m} \sim 4 \mu\text{m}$ の範囲であることがより好ましい。第一 n 型半導体層 12 c の膜厚が上記範囲内であると、半導体の結晶性が良好に維持される。また、第一 n 型半導体層 12 c には、n 型不純物（ドーパント）として $5 \times 10^{18} / \text{cm}^3$ 程度の Si が含有されている。

[0026] 本実施形態の再成長層 12 d は $0.1 \mu\text{m} \sim 3 \mu\text{m}$ の膜厚で形成され、また、n 型不純物（ドーパント）として Si が含有されている。Si は再成長層 12 d に段階的に含有されており、Si 含有量が第一 n 型半導体層 12 c と同じ再成長層第一層、Si 含有量が第一 n 型半導体層 12 c よりも少ない再成長層第二層、Si 含有量が第一 n 型半導体層 12 c よりも多い再成長層第三層がこの順で積層された構成となっている。また、再成長層 12 d には、少なくとも再成長層第二層および再成長層第三層が設けられていれば良く、再成長層第一層は設けられていなくても構わない。

[0027] 再成長層第一層は、 $0\ \mu\text{m}\sim 2\ \mu\text{m}$ の膜厚で形成されていることが好ましい。再成長層第一層は形成されていなくても良い（膜厚 $0\ \mu\text{m}$ ）が、後述する再成長層第二層および再成長層第三層の膜厚に応じて、再成長層12d全体の膜厚が適宜最適な値となるように形成すれば良い。

また、再成長層第一層に含有されるSiの濃度は、半導体発光素子1に電流を流した際の駆動電圧 V_f が所定の値になるように調整されるが、たとえば第一n型半導体層12cと同じ、 $5\times 10^{18}/\text{cm}^3$ 程度であることが好ましい。

[0028] 再成長層第二層は、 $0.05\ \mu\text{m}\sim 0.5\ \mu\text{m}$ の膜厚で形成されていることが好ましい。再成長層第二層の膜厚が $0.05\ \mu\text{m}$ 未満であると、再成長層第二層表面が十分な平坦性で形成されず、再成長層12d表面も十分に平坦化されない。また、膜厚が $0.5\ \mu\text{m}$ を超えると、半導体発光素子1に電流を流した際の駆動電圧 V_f が高くなるため、半導体発光素子1の発光効率が低くなってしまう。

[0029] また、再成長層第二層に含有されるSiの濃度は、 $1\times 10^{17}/\text{cm}^3$ 未満であることが好ましい。Siの濃度が $1\times 10^{17}/\text{cm}^3$ 以上であると、結晶性の向上効果が小さくなるためである。

ここで、再成長層第二層のSi含有量は、第一n型半導体層12cよりも少ない値となっている。Siの含有量を上記範囲内とすることにより、再成長層第二層の結晶性は高いものとなり、表面の平坦性は十分高いものになる。

[0030] 再成長層第三層は、 $0.05\ \mu\text{m}\sim 1\ \mu\text{m}$ の膜厚で形成されていることが好ましい。再成長層第三層の膜厚が $0.05\ \mu\text{m}$ 未満であると、再成長層12dの抵抗を十分に低くすることができない。

また、再成長層第三層の膜厚が $1\ \mu\text{m}$ を超えると再成長層第三層表面の平坦性が悪化し、半導体発光素子1の逆方向電流（IR）が高くなるため好ましくない。また、再成長層第三層を形成する際に用いたドーパントや堆積物に起因するp型半導体層14の不良が生じやすくなる。さらに再成長層第三

層の成膜処理時間が長くなり、生産性が低下する問題がある。

- [0031] また、再成長層第三層に含有されるS iの濃度は、 $5 \times 10^{18} / \text{cm}^3$ 以上の濃度であることが好ましい。S iの濃度が $5 \times 10^{18} / \text{cm}^3$ 未満であると、再成長層12dの抵抗を十分に低くすることができない。

ここで、再成長層第三層のS i含有量は、第一n型半導体層12cと同等又はそれよりも高い値となっている。また、S iの含有量を上記範囲内とすることにより、再成長層第三層の抵抗を低くし、電流拡散効果を高めることができる。

- [0032] 再成長層第二層表面は高い平坦性で形成されており、再成長層第三層はその上に積層した構成となっている。そのため、再成長層第三層はS i濃度が高くても結晶性が良く、その表面の平坦性も良好である。これにより、再成長層12dのnクラッド層12b側の面（再成長層第三層の表面）は平坦に形成される。

- [0033] 再成長層12d全体に $1 \times 10^{19} / \text{cm}^3$ 以上のS iが含有されていると、再成長層の抵抗は低くなるがピットが形成されやすくなるため、電流を流した際の逆方向電流I Rの上昇や、静電気放電（ESD）耐圧が不足することがある。しかし、本実施形態においては再成長層第二層上に再成長層第三層を形成することにより、ピットの形成が抑制され、逆方向電流I Rを低くすることができる。

- [0034] また、再成長層12d全体のS i含有量が $1 \times 10^{17} / \text{cm}^3$ 未満であると、抵抗が大きくなりすぎ、半導体発光素子1の動作電圧が高くなるとともに、電流が集中し、発光出力が低下するという問題があった。しかし、本実施形態においては、再成長層第二層の厚さを薄くすることにより、半導体発光素子1の動作電圧の上昇や発光出力低下を防ぐことができ、かつ、再成長層第三層において電流を拡散させることができる。

そのため、高電流LEDであっても、発光出力低下を防ぎつつ、かつ、発光箇所の集中を効果的に防ぐことが可能となる。

- [0035] nクラッド層12bは、nコンタクト層12aと発光層13との間に設け

られている。

nクラッド層12bは、発光層13へのキャリアの注入とキャリアの閉じ込めを行なう層であり、再成長層12dと発光層13との結晶格子の不整合を緩和する発光層13のバッファ層としても機能するものである。nクラッド層12bはAlGa_xN、Ga_xN、GaIn_{1-x}Nなどで形成することが可能である。なお、明細書中各元素の組成比を省略してAlGa_xN、Ga_xN、GaIn_{1-x}Nと記述する場合がある。nクラッド層12bをGaIn_{1-x}Nで形成する場合には、発光層13のGaIn_{1-x}Nのバンドギャップよりも大きくすることが望ましいことは言うまでもない。

[0036] nクラッド層12bが単層からなるものである場合、nクラッド層12bの膜厚は、5～500nmであることが好ましく、より好ましくは5～100nmである。また、nクラッド層12bのn型ドーパ濃度は $1 \times 10^{17} \sim 1 \times 10^{20} / \text{cm}^3$ であることが好ましく、より好ましくは $1 \times 10^{18} \sim 1 \times 10^{19} / \text{cm}^3$ である。本実施形態においては、たとえばSiを第一n型半導体層12cと同じ、たとえば $5 \times 10^{18} / \text{cm}^3$ 程度で含有させる。ドーパ濃度がこの範囲である場合、良好な結晶性の維持および発光素子の動作電圧低減の点で好ましい。

[0037] 本実施形態においては、nクラッド層12bは、単層であってもよいが、組成の異なる2つの薄膜層を繰り返し成長させて10ペア数（20層）～40ペア数（80層）からなる超格子構造であることが好ましい。nクラッド層12bが超格子構造からなるものである場合、薄膜層の積層数が20層以上であると、再成長層12dと発光層13との結晶格子の不整合をより効果的に緩和することができ、半導体発光素子1の出力を向上させる効果がより顕著となる。しかし、薄膜層の積層数が80層を超えると、超格子構造が乱れやすくなる場合もあり、発光層13に悪影響を来す恐れが生じる。さらに、nクラッド層12bの成膜処理時間が長くなり、生産性が低下する問題がある。

[0038] また、nクラッド層12bを構成する超格子構造は、III族窒化物半導

体からなる n 側第一層と、該 n 側第一層と組成が異なるⅢ族窒化物半導体からなる n 側第二層とが積層されたものであることが好ましく、 n 側第一層と n 側第二層とが交互に繰返し積層された構造を含むものであることがより好ましい。

[0039] n クラッド層12bの超格子構造を構成する n 側第一層および n 側第二層は、 GaN/InN の交互構造、 $AlGaN/GaN$ の交互構造、 GaN/AlN の交互構造、組成の異なる GaN/InN の交互構造（本発明における“組成の異なる”との説明は、各元素組成比が異なることを指す）、組成の異なる $AlGaN/AlN$ の交互構造とすることができ、 GaN/InN の交互構造又は組成の異なる GaN/InN の交互構造であることが好ましい。

[0040] n 側第一層および n 側第二層の膜厚は、それぞれ100オングストローム以下であることが好ましく、60オングストローム以下であることがより好ましく、40オングストローム以下であることがさらに好ましく、それぞれ10オングストローム～40オングストロームの範囲であることが最も好ましい。超格子層を形成する n 側第一層および/または n 側第二層の膜厚が100オングストローム超であると、結晶欠陥が入りやすくなるため好ましくない。

[0041] 上記 n 側第一層および n 側第二層は、それぞれドーピングした構造であってもよく、また、ドーピング構造／未ドーピング構造の組み合わせであってもよい。ドーピングされる不純物としては、上記材料組成に対して従来公知のものを、何ら制限無く適用できる。例えば、 n クラッド層12bとして、 GaN/InN の交互構造又は組成の異なる GaN/InN の交互構造を有する超格子構造を用いた場合には、不純物としてSiが好適である。また、超格子構造を構成する n 側第一層および n 側第二層は、 GaN や $AlGaN$ 、 GaN で代表される組成が同じであって、ドーピング構造／未ドーピング構造を組み合わせたものであってもよい。

[0042] <発光層13>

発光層 1 3 は、障壁層 1 3 a と井戸層 1 3 b とが交互に複数積層された多重量子井戸構造からなる。多重量子井戸構造における積層数は 3 層から 1 0 層であることが好ましく、4 層から 7 層であることがさらに好ましい。

[0043] (井戸層 1 3 b)

井戸層 1 3 b の膜厚は、1 5 オングストローム以上 5 0 オングストローム以下の範囲であることが好ましい。井戸層 1 3 b の膜厚が上記範囲内であることにより、より高い発光出力を得ることができる。

また、井戸層 1 3 b は、I n を含む窒化ガリウム系化合物半導体であることが好ましい。I n を含む窒化ガリウム系化合物半導体は、青色の波長領域の強い光を発光するものであるため、好ましい。また、井戸層 1 3 b には、不純物をドーピングすることができる。ドーパントとしては、発光強度を増進するものである S i 、G e を用いることが好ましい。ドーピング量は $1 \times 10^{17} \text{ cm}^{-3} \sim 1 \times 10^{18} \text{ cm}^{-3}$ 程度が好適である。ドーピング量が上記範囲である場合、より発光強度の強いものとなる。

[0044] (障壁層 1 3 a)

障壁層 1 3 a の膜厚は、2 0 オングストローム以上 1 0 0 オングストローム未満の範囲であることが好ましい。障壁層 1 3 a の膜厚が薄すぎると、障壁層 1 3 a 上面の平坦化を阻害し、発光効率の低下やエージング特性の低下を引き起こす。また、障壁層 1 3 a の膜厚が厚すぎると、駆動電圧の上昇や発光の低下を引き起こす。このため、障壁層 1 3 a の膜厚は 7 0 オングストローム以下であることがより好ましい。

また、障壁層 1 3 a は、G a N や A l G a N のほか、井戸層を構成する I n G a N よりも I n 比率の小さい I n G a N で形成することができる。中でも、G a N が好適である。

[0045] < p 型半導体層 1 4 >

p 型半導体層 1 4 は、通常、p クラッド層 1 4 a および p コンタクト層 1 4 b から構成される。また、p コンタクト層 1 4 b が p クラッド層 1 4 a を兼ねることも可能である。

[0046] (pクラッド層14a)

pクラッド層14aは、発光層13へのキャリアの閉じ込めとキャリアの注入を行なう層である。pクラッド層14aとしては、発光層13のバンドギャップエネルギーより大きくなる組成であり、発光層13へのキャリアの閉じ込めができるものであれば特に限定されないが、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 < x \leq 0.4$) からなるものであることが好ましい。pクラッド層14aが、このような AlGaInN からなるものである場合、発光層13へのキャリアの閉じ込めの点で好ましい。

[0047] pクラッド層14aの膜厚は、特に限定されないが、好ましくは1~400nmであり、より好ましくは5~100nmである。pクラッド層14aのp型ドーピング濃度は、 $1 \times 10^{18} \sim 1 \times 10^{21} / \text{cm}^3$ であることが好ましく、より好ましくは $1 \times 10^{19} \sim 1 \times 10^{20} / \text{cm}^3$ である。p型ドーピング濃度が上記範囲であると、結晶性を低下させることなく良好なp型結晶が得られる。また、pクラッド層14aは、薄膜を複数回積層してなる超格子構造であってもよい。

[0048] pクラッド層14aが超格子構造を含むものである場合には、III族窒化物半導体からなるp側第一層と、該p側第一層と組成が異なるIII族窒化物半導体からなるp側第二層とが積層されたものとすることができる。pクラッド層14aが超格子構造を含むものである場合、p側第一層とp側第二層とが交互に繰返し積層された構造を含んだものであっても良い。

[0049] pクラッド層14aの超格子構造を構成するp側第一層およびp側第二層は、それぞれ異なる組成、例えば、 AlGaInN 、 GaInN 又は GaInN のうちの何れの組成であっても良く、 $\text{GaInN} / \text{GaInN}$ の交互構造、 $\text{AlGaInN} / \text{GaInN}$ の交互構造、又は $\text{GaInN} / \text{AlGaInN}$ の交互構造であっても良い。本発明においては、p側第一層およびp側第二層は、 $\text{AlGaInN} / \text{AlGaInN}$ 又は $\text{AlGaInN} / \text{GaInN}$ の交互構造であることが好ましい。

[0050] p側第一層およびp側第二層の膜厚は、それぞれ100オングストローム以下であることが好ましく、60オングストローム以下であることがより好

ましく、40オングストローム以下であることがさらに好ましく、それぞれ10オングストローム～40オングストロームの範囲であることが最も好ましい。超格子層を形成するp側第一層とp側第二層の膜厚が100オングストローム超であると、結晶欠陥が入りやすくなるため好ましくない。

[0051] p側第一層およびp側第二層は、それぞれドーピングした構造であっても良く、また、ドーピング構造／未ドーピング構造の組み合わせであっても良い。ドーピングされる不純物としては、上記材料組成に対して従来公知のものを、何ら制限無く適用できる。例えば、pクラッド層として、AlGaInN／GaInNの交互構造又は組成の異なるAlGaInN／AlGaInNの交互構造を有する超格子構造を用いた場合には、不純物としてMgが好適である。また、超格子構造を構成するp側第一層およびp側第二は、GaInNやAlGaInN、GaInNで代表される組成が同じであって、ドーピング構造／未ドーピング構造を組み合わせたものであってもよい。

[0052] (pコンタクト層14b)

pコンタクト層14bは、正極を設けるための層である。pコンタクト層14bは、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 < x \leq 0.4$) からなるものであることが、良好な結晶性の維持およびpオーミック電極との良好なオーミック接触の点で好ましい。また、p型不純物（ドーパント）を $1 \times 10^{18} \sim 1 \times 10^{21} / \text{cm}^3$ を $5 \times 10^{19} \sim 5 \times 10^{20} / \text{cm}^3$ の濃度で含有しているものである場合、良好なオーミック接触の維持、クラック発生の防止、良好な結晶性の維持の点で好ましい。p型不純物としては、特に限定されないが、例えばMgを用いることが好ましい。

[0053] また、pコンタクト層14bはpコンタクト下層と、pコンタクト上層とが積層してなり、pコンタクト下層にMgが $1 \times 10^{19} \sim 1 \times 10^{20} / \text{cm}^3$ 程度の濃度で含有され、pコンタクト上層にMgが $1 \times 10^{20} / \text{cm}^3 \sim 3 \times 10^{20} / \text{cm}^3$ 程度の濃度で含有される二層とすることが特に好ましい。これにより、透光性電極15と接する部分（pコンタクト上層）には高濃度でMgが含有され、かつ、その表面は平坦に形成される。そのため、半導体発光

素子 1 の発光出力をより向上させることが可能となる。

[0054] また、p コンタクト層 1 4 b の膜厚は、特に限定されないが、10～500 nm であることが好ましく、より好ましくは50～200 nm である。p コンタクト層 1 4 b の膜厚がこの範囲であると、発光出力の点で好ましい。

また、p コンタクト層 1 4 b を p コンタクト上層と p コンタクト下層からなる二層構造とする場合には、特に限定されないが、当該 p コンタクト層 1 4 b は50～500 nm であることが好ましく、より好ましくは50～320 nm がよい。p コンタクト層 1 4 b の膜厚がこの範囲であると、発光出力の点で好ましい。なお、p コンタクト層 1 4 b に占める p コンタクト上層の厚さは、全体の6%～40%程度が好ましい。

[0055] < n 型電極 1 7 >

n 型電極 1 7 は、ボンディングパッドを兼ねており、積層半導体層 2 0 の n 型半導体層 1 2 に接するように形成されている。このため、n 型電極 1 7 を形成する際には、少なくとも p 半導体層 1 4 および発光層 1 3 の一部を除去して n 型半導体層 1 2 を露出させ、n 型半導体層 1 2 の露出面 2 0 a 上にボンディングパッドを兼ねる n 型電極 1 7 を形成する。n 型電極 1 7 としては、各種組成や構造が周知であり、これら周知の組成や構造を何ら制限無く用いることができ、この技術分野でよく知られた慣用の手段で設けることができる。

[0056] (透光性電極 1 5)

透光性電極 1 5 は、p 型半導体層 1 4 の上に積層されるものであり、p 型半導体層 1 4 との接触抵抗が小さいものであることが好ましい。また、透光性電極 1 5 は、発光層 1 3 からの光を効率良く半導体発光素子 1 の外部に取り出すために、光透過性に優れたものであることが好ましい。また、透光性電極 1 5 は、p 型半導体層 1 4 の全面に渡って均一に電流を拡散させるために、優れた導電性を有していることが好ましい。

[0057] 透光性電極 1 5 の構成材料としては、In、Zn、Al、Ga、Ti、Bi、Mg、W、Ce のいずれか一種を含む導電性の酸化物、硫化亜鉛または

硫化クロムのうちいずれか一種からなる群より選ばれる透光性の導電性材料が挙げられる。導電性の酸化物としては、ITO（酸化インジウム錫（ $\text{In}_2\text{O}_3-\text{SnO}_2$ ））、IZO（酸化インジウム亜鉛（ $\text{In}_2\text{O}_3-\text{ZnO}$ ））、AZO（酸化アルミニウム亜鉛（ $\text{ZnO}-\text{Al}_2\text{O}_3$ ））、GZO（酸化ガリウム亜鉛（ $\text{ZnO}-\text{Ga}_2\text{O}_3$ ））、フッ素ドーパ酸化錫、酸化チタン等があげられる。

[0058] また、透光性電極 15 の構造は、従来公知の構造を含めて如何なる構造であってもよい。透光性電極 15 は、p 型半導体層 14 のほぼ全面を覆うように形成してもよく、また、隙間を開けて格子状や樹形状に形成してもよい。

[0059] （p 型ボンディングパッド電極 16）

p 型ボンディングパッド電極 16 はボンディングパッドを兼ねており、透光性電極 15 の上に積層されている。p 型ボンディングパッド電極 16 としては、各種組成や構造が周知であり、これら周知の組成や構造を何ら制限無く用いることができ、この技術分野でよく知られた慣用の手段で設けることができる。

p 型ボンディングパッド電極 16 は、透光性電極 15 上であれば、どこへでも形成することができる。例えば n 型電極 17 から最も遠い位置に形成してもよいし、半導体発光素子 1 の中心などに形成してもよい。しかし、あまりにも n 型電極 17 に近接した位置に形成すると、ボンディングした際にワイヤ間、ボール間のショートを生じてしまうため好ましくない。

[0060] また、p 型ボンディングパッド電極 16 の電極面積としては、できるだけ大きいほうがボンディング作業はしやすいが、発光の取り出しの妨げになる。例えば、チップ面の面積の半分を超える広い面積を覆った場合、発光の取り出しの妨げとなり、出力が著しく低下する。逆に、p 型ボンディングパッド電極 16 の電極面積が小さすぎると、ボンディング作業がしにくくなり、製品の収率を低下させる。具体的には、ボンディングボールの直径よりもわずかに大きい程度が好ましく、直径 $100\mu\text{m}$ の円形程度であることが一般的である。

[0061] (保護膜層)

図示しない保護膜層は、必要に応じて透光性電極 15 の上面および側面と、n 型半導体層 12 の露出面 20a、発光層 13 および p 型半導体層 14 の側面、n 型電極 17 および p 型ボンディングパッド電極 16 の側面や周辺部を覆うよう形成される。保護膜層を形成することにより、半導体発光素子 1 の内部への水分等の浸入を防止でき、半導体発光素子 1 の劣化を抑制することができる。

保護膜層としては、絶縁性を有し、300~550nm の範囲の波長において 80% 以上の透過率を有する材料を用いることが好ましく、例えば、酸化シリコン (SiO_2)、酸化アルミニウム (Al_2O_3)、酸化ニオブ (Nb_2O_5)、酸化タンタル (Ta_2O_5)、窒化シリコン (Si_3N_4)、窒化アルミニウム (AlN) 等を用いることができる。このうち SiO_2 、 Al_2O_3 は、CVD 成膜で緻密な膜が容易に作製でき、より好ましい。

[0062] 以下、半導体発光素子 1 の製造方法について、図面を適宜参照しながら詳細に説明する。

なお、以下の説明において参照する図面は、本発明を説明するためのものであり、図示される各部の大きさや厚さや寸法等は、実際の半導体発光素子 1 の寸法関係とは異なっている。

[0063] 本発明の、図 1 に示す半導体発光素子 1 の製造方法は、まず、図 2 に示す積層半導体層 20 を製造する。積層半導体層 20 の製造方法は、基板 11 上に第一 n 型半導体層 12c を積層する第一工程と、第一 n 型半導体層 12c 上に第一 n 型半導体層 12c の再成長層 12d と n クラッド層 12b (第二 n 型半導体層) と発光層 13 と p 型半導体層 14 とを順次積層する第二工程と、から概略構成されている。以下、図 2 を用いて各工程について詳細に説明する。

[0064] <第一工程>

はじめに、サファイア等からなる基板 11 を用意する。

次に、基板 11 を第一 MOCVD 装置 (第一有機金属化学気相成長装置)

の成長室内に設置し、MOCVD法によって、基板11上に、バッファ層21と、下地層22を順次積層する。

[0065] (第一n型半導体層12c積層工程)

次いで下地層22上に、nコンタクト層12aの一部を構成する第一n型半導体層12c(第一n型半導体層)を積層する。このとき、第一n型半導体層12cの膜厚を $0.5\mu\text{m}\sim 5\mu\text{m}$ とすることが好ましく、 $2\mu\text{m}\sim 4\mu\text{m}$ とすることが特に好ましい。上記範囲内の膜厚とすることにより、半導体層の結晶性を良好に維持できるためである。

[0066] また、第一n型半導体層12cを成長させる際には、水素雰囲気、基板温度を $1000^{\circ}\text{C}\sim 1100^{\circ}\text{C}$ の範囲とすることが好ましい。

また、第一n型半導体層12cを成長させる原料としては、トリメチルガリウム(TMGa)などのIII族金属の有機金属原料とアンモニア(NH_3)などの窒素原料とを用い、熱分解によりバッファ層上にIII族窒化物半導体層を堆積させる。MOCVD装置の成長室内の圧力は $15\sim 80\text{kPa}$ とすることが好ましく、 $15\sim 60\text{kPa}$ とすることがより好ましい。キャリアガスは水素ガスのみであってもよいし、水素ガスと窒素ガスとの混合ガスであってもよい。

[0067] その後、第一有機金属化学気相成長装置(第一MOCVD装置)の成長室内からnコンタクト層12aの第一n型半導体層12cまでの各層の形成された基板11を取り出す。

[0068] <第二工程>

第二工程はさらに、第一n型半導体層12c上に第一n型半導体層12cの再成長層12dを形成する工程と、nクラッド層12b(第二n型半導体層)を形成する工程と、発光層13を形成する工程と、p型半導体層14を形成する工程と、から構成されている。

以下それぞれについて詳細を説明する。

[0069] (再成長層12d形成工程)

まず、第一n型半導体層12cまでの各層の形成された基板11を第二有

機金属化学気相成長装置（第二MOCVD装置）の成長室内に設置する。次いで、MOCVD法によって第一n型半導体層12c上に、第一n型半導体層12cの再成長層12dを形成する。

[0070] 本実施形態においては、再成長層12dを形成する前に、第一n型半導体層12cまでの各層の形成された基板11を、窒素とアンモニアを含む雰囲気気で熱処理温度500℃～1200℃、好ましくは800℃～1100℃、さらに好ましくは900℃～1000℃の熱処理（サーマルクリーニング）を行うことが好ましい。熱処理の雰囲気は、窒素とアンモニアを含む雰囲気にて代えて、例えば、窒素のみの雰囲気としてもよい。なお、水素のみの雰囲気では第一n型半導体層12cが分解され、結晶性の悪化を招くため好ましくない。また、このときのMOCVD装置の成長室内の圧力は15～100kPaとすることが好ましく、60～95kPaとすることがより好ましい。

[0071] このような熱処理を行った場合、第一工程終了後に、nコンタクト層12aの第一n型半導体層12cまでの各層の形成された基板11が第一有機金属化学気相成長装置の成長室内から取り出されることによって、第一n型半導体層12cの表面が汚染されたとしても、再成長層12dを形成する前に汚染物質を除去することができる。その結果、再成長層12dの結晶性が向上して、再成長層12d上に形成されるnクラッド層12bや発光層13の結晶性がより一層良好なものとなる。

なお、第一n型半導体層12cの表面が汚染されたままである場合、逆方向電流（IR）が十分に低くならず、また、静電気放電（ESD）耐圧が不足する恐れがある。そのため、半導体発光素子1の信頼性が低下してしまう。

[0072] また、本実施形態においては第二有機金属化学気相成長装置内に、再成長層12dの原料ガスとともに、たとえばSiH₄などのSiを含有するドーパントガスを供給することにより、再成長層12dを形成する。また、この再成長層12d形成工程はさらに、工程（1）と工程（2）および工程（3）

からなり、それぞれにおいて、異なる量の S_i をドーパントとして供給することにより、再成長層第一層と再成長層第二層および再成長層第三層とが積層した構成の再成長層 12d を形成することができる。

[0073] この再成長層 12d 形成の際、工程（１）は行わなくても良いが、再成長層第二層および再成長層第三層の膜厚に応じて、再成長層 12d 全体の膜厚が最適な値となるよう、適宜設定すればよい。また、工程（１）でのドーパントガスの供給量は、第一 n 型半導体層 12c 形成の際と同量とする。

また、工程（２）におけるドーパントガスの供給量は、第一 n 型半導体層 12c 形成の際よりも少ないものとする（ S_i を供給しない工程を含む）が、第一 n 型半導体層 12c 形成時の $0 \sim 1/15$ 倍の範囲内であることが特に好ましい。

また、工程（３）でのドーパントガスの供給量は、第一 n 型半導体層 12c 形成の際よりも多いものとするが、第一 n 型半導体層 12c 形成時の $1 \sim 4$ 倍であることが特に好ましい。

[0074] なお、工程（１）は設けなくてよい場合、再成長層 12d の成膜の最初の段階から、工程（２）の条件でドーパントガスを供給してもよい。

これにより、 $5 \times 10^{18} / \text{cm}^3$ 程度の S_i が含有された膜厚 $0 \mu\text{m} \sim 2 \mu\text{m}$ の再成長層第一層と、 $1 \times 10^{17} / \text{cm}^3$ 未満の濃度で S_i が含有された、膜厚 $0.05 \mu\text{m} \sim 0.5 \mu\text{m}$ の再成長層第二層と、 $5 \times 10^{18} / \text{cm}^3$ 以上の濃度で S_i が含有された、膜厚 $0.05 \mu\text{m} \sim 1 \mu\text{m}$ の再成長層第三層が形成される。

[0075] このとき、 S_i の濃度を上記範囲内とすることにより、再成長層第二層の抵抗は再成長層第一層と比べて高くなる一方、結晶性は再成長層第一層と比べて高くなる。そのため、再成長層第二層表面の平坦性は十分高いものになる。

[0076] また、 S_i の濃度を上記範囲内とすることにより、再成長層第三層の抵抗は再成長層第一層と比べて低くなる。

しかし、再成長層第二層表面は十分平坦に形成されており、再成長層第三

層はその上に積層した構成となっている。そのため、S i 濃度が高いにもかかわらず、ピットの発生が抑制され、再成長層第三層の表面の平坦性は保たれる。

[0077] 以上により、再成長層第一層と再成長層第二層および再成長層第三層とが積層した構成の再成長層 1 2 d が形成される。再成長層 1 2 d 全体の S i 濃度が $1 \times 10^{19} / \text{cm}^3$ 以上である場合、逆方向電流 I R の上昇や静電気放電 (ESD) 耐圧が不足するという問題が発生する。しかし、本実施形態においては再成長層第二層上に再成長層第三層を形成することにより、逆方向電流 I R の上昇や静電気放電 (ESD) 耐圧不足を防ぐことができる。

[0078] また、再成長層 1 2 d 全体の S i 濃度が $1 \times 10^{17} / \text{cm}^3$ 未満である場合、抵抗が大きくなりすぎるために、半導体発光素子 1 の動作電圧が高くなるとともに、発光が電極周辺に局在するという問題があった。しかし、本実施形態においては、再成長層 1 2 d 内に薄い層の再成長層第二層を形成することにより、半導体発光素子 1 の動作電圧の上昇を防ぐことができ、かつ、再成長層第三層において電流を拡散させることができる。

そのため、高電流 LED であっても、発光出力低下を防ぎつつ、かつ、発光箇所の集中を効果的に防ぐことが可能となる。

[0079] また、再成長層 1 2 d を成長させる際には、基板温度を $1000^{\circ}\text{C} \sim 1100^{\circ}\text{C}$ の範囲とすることが好ましい。第一 n 型半導体層 1 2 c までの各層の形成された基板 1 1 が、第一有機金属化学気相成長装置の成長室内から取り出されることにより、n コンタクト層 1 2 a の第一 n 型半導体層 1 2 c の表面が汚染されていたとしても、再成長層 1 2 d を成長させるときの基板温度を上記範囲とすることで、汚染物質を除去することができる。

[0080] これらの結果、後述する工程において再成長層 1 2 d 上に形成される n クラッド層 1 2 b や発光層 1 3 の結晶性を、よりいっそう良好なものとすることができる。これに対し、再成長層 1 2 d を成長させるときの基板温度が 1000°C 未満であると、逆方向電流 (I R) が十分に低くならなかったり、静電気放電 (ESD) 耐圧が不足したりする恐れがある。また、再成長層 1

2 d を成長させるときの基板温度が 1100°C を超えると、表面平坦性が悪化して半導体発光素子 1 の出力が不十分となる恐れがある。

[0081] (n クラッド層 1 2 b (第二 n 型半導体層) 形成工程)

次いで、再成長層 1 2 d 上に超格子構造の n クラッド層 1 2 b を形成する。

まず始めに、膜厚 100 オングストローム以下の III 族窒化物半導体からなる図示しない n 側第一層と、n 側第一層と組成が異なる膜厚 100 オングストローム以下の III 族窒化物半導体からなる n 側第二層とを交互に 10 ペア数 (20 層) ~ 40 ペア数 (80 層) 繰返し積層する。また、本実施形態においては、n クラッド層 1 2 b に、Si を第一 n 型半導体層 1 2 c と同じ、たとえば $5 \times 10^{18} / \text{cm}^3$ 程度で含有させる。

[0082] (発光層 1 3 形成工程)

次いで、多重量子井戸構造の発光層 1 3 を形成する。まず、井戸層 1 3 b と障壁層 1 3 a とを交互に繰返し積層する。このとき、n 型半導体層 1 2 側及び p 型半導体層 1 4 側に障壁層 1 3 a が配されるように積層することが好ましい。

井戸層 1 3 b および障壁層 1 3 a の組成や膜厚は、所定の発光波長になるように適宜設定することができる。また、発光層 1 3 の成長温度は $600 \sim 900^{\circ}\text{C}$ とすることができ、キャリアガスとしては窒素ガスを用いることができる。

[0083] (p 型半導体層 1 4 形成工程)

p 型半導体層 1 4 の形成は、p クラッド層 1 4 a と、p コンタクト層 1 4 b とを順次積層すればよい。なお、p クラッド層 1 4 a を、超格子構造を含む層とする場合には、膜厚 100 オングストローム以下の III 族窒化物半導体からなる p 側第一層と、p 側第一層と組成が異なる膜厚 100 オングストローム以下 III 族窒化物半導体からなる p 側第二層とを交互に繰返し積層すればよい。

[0084] また、p コンタクト層 1 4 b は、Mg を $1 \times 10^{19} \sim 1 \times 10^{20} / \text{cm}^3$ 程

度の濃度で含有させたpコンタクト下層と、Mgを $1 \times 10^{20} / \text{cm}^3 \sim 3 \times 10^{20} / \text{cm}^3$ 程度の濃度で含有させたpコンタクト上層とを積層することにより形成することが特に好ましい。これにより、透光性電極15と接する部分（pコンタクト上層）にMgを高濃度で含有させ、かつ、その表面を平坦に形成することができる。そのため、半導体発光素子1の発光出力をより向上させることが可能となる。

以上のようにして、図2に示す積層半導体層20が製造される。

[0085] その後、積層半導体層20のp型半導体層14上に透光性電極15を積層し、例えば一般に知られたフォトリソグラフィーの手法によって所定の領域以外の透光性電極15を除去する。

続いて、例えばフォトリソグラフィーの手法によりパターニングして、所定の領域の積層半導体層20の一部をエッチングしてnコンタクト層12aの第一n型半導体層12cの一部を露出させ、nコンタクト層12aの露出面20aにn型電極17を形成する。

その後、透光性電極15の上にp型ボンディングパッド電極16を形成する。

以上のようにして、図1に示す半導体発光素子1が製造される。

[0086] 本実施形態の半導体発光素子1の製造方法によれば、工程（2）において $1 \times 10^{17} / \text{cm}^3$ 未満の濃度でSiが含有された再成長層第二層を形成することができる。この再成長層第二層の表面は高い平坦性を有するため、工程（3）において再成長層第二層上に $1 \times 10^{19} / \text{cm}^3$ 以上の濃度でSiが含有された再成長層第三層を形成しても、その表面の平坦性の悪化を防ぐことができる。そのため、再成長層12dの発光層13側表面を平坦に形成することができる。

[0087] また、本実施形態においては、再成長層第三層のSi濃度を高くすることができ、低抵抗の再成長層12dを形成することが可能となる。このため、半導体発光素子1に電流を流した際の駆動電圧 V_f の増加を抑えることができる。

また、再成長層第三層において電流を拡散させることができるため、発光素子に高電流を印加した場合においても、発光箇所の集中を効果的に防ぐことができ、発光出力の低下を防ぐことが可能となる。

[0088] この結果、再成長層 1 2 d 上に結晶性の良好な n クラッド層 1 2 b を形成できるとともに、n クラッド層 1 2 b 上に結晶性の良好な発光層 1 3 を形成することが可能となる。

これらにより、逆方向電流 (I_R) が十分に低く、発光出力 (P_o) の高い半導体発光素子 1 を得ることができる。また、半導体発光素子 1 の不良を防ぎ規格内の LED チップ 収得率を向上することが可能となる。

[0089] < ランプ 3 >

本実施形態のランプ 3 は、本発明の半導体発光素子 1 を備えるものであり、上記の半導体発光素子 1 と蛍光体とを組み合わせるものである。本実施形態のランプ 3 は、当業者周知の手段によって当業者周知の構成とすることができる。例えば、本実施形態のランプ 3 においては、半導体発光素子 1 と蛍光体と組み合わせることによって発光色を変える技術を何ら制限されることなく採用できる。

[0090] 図 3 は、図 1 に示した半導体発光素子 1 を備えるランプの一例を示した断面模式図である。図 3 に示すランプ 3 は、砲弾型のものであり、図 1 に示す半導体発光素子 1 が用いられている。図 3 に示すように、半導体発光素子 1 の p 型ボンディングパッド電極 1 6 がワイヤー 3 3 で 2 本のフレーム 3 1、3 2 の内の一方 (図 3 ではフレーム 3 1) に接続され、半導体発光素子 1 の n 型電極 1 7 (ボンディングパッド) がワイヤー 3 4 で他方のフレーム 3 2 に接続されることにより、半導体発光素子 1 が実装されている。また、半導体発光素子 1 の周辺は、透明な樹脂からなるモールド 3 5 で封止されている。

[0091] 本実施形態のランプ 3 は、上記の半導体発光素子 1 が用いられてなるものであるので、高い発光出力が得られるものとなる。

[0092] また、本実施形態のランプ 3 を組み込んだバックライト、携帯電話、ディ

スプレイ、各種パネル類、コンピュータ、ゲーム機、照明などの電子機器や、それらの電子機器を組み込んだ自動車などの機械装置は、高い発光出力が得られる半導体発光素子 1 を備えたものとなる。特に、バックライト、携帯電話、ディスプレイ、ゲーム機、照明などのバッテリー駆動させる電子機器においては、高い発光出力が得られる半導体発光素子 1 を具備した優れた製品を提供することができるため、好ましい。

実施例

[0093] 以下に、本発明の半導体発光素子の製造方法を、実施例によりさらに詳細に説明するが、本発明はこれらの実施例にのみ限定されるものではない。

(実施例 1)

以下に示す方法により、図 1 に示す半導体発光素子 1 を製造した。

実施例 1 の半導体発光素子 1 では、サファイアからなる基板 1 1 上に、AlN からなるバッファ層 2 1、厚さ $5\mu\text{m}$ のアンドープ GaN からなる下地層 2 2、厚さ $3\mu\text{m}$ の Si ドープ n 型 GaN からなる第一 n 型半導体層 1 2 c と、膜厚 $0.6\mu\text{m}$ の再成長層第一層と膜厚 $0.1\mu\text{m}$ の再成長層第二層と膜厚 $0.1\mu\text{m}$ の再成長層第三層とが積層した構成の厚さ $0.8\mu\text{m}$ の n 型 GaN からなる再成長層 1 2 d と、からなる厚さ $3.8\mu\text{m}$ の n コンタクト層 1 2 a を形成した。なお、第一 n 型半導体層 1 2 c の Si ドープ濃度は $5 \times 10^{18} / \text{cm}^3$ とした。

[0094] 次いで、GaInN からなる厚さ 2nm の n 側第一層と、GaN からなる厚さ 2nm の n 側第二層とからなる薄膜層を 20 層（ペア数）繰り返し成長させてなる厚さ 80nm の超格子構造の n クラッド層 1 2 b、厚さ 5nm の Si ドープ GaN 障壁層および厚さ 3.5nm の $\text{In}_{0.15}\text{Ga}_{0.85}\text{N}$ 井戸層を 6 回積層し、最後に障壁層を設けた多重量子井戸構造の発光層 1 3、厚さ 20nm の Mg ドープ単層 $\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}$ からなる p クラッド層 1 4 a、厚さ 150nm の Mg ドープ p 型 GaN からなる p コンタクト層 1 4 b と、を順に積層した。p コンタクト層 1 4 b は p コンタクト下層と、p コンタクト上層とが積層してなり、p コンタクト下層に Mg が $5 \times 10^{19} / \text{cm}^3$ の濃度で

含有され、pコンタクト上層にMgが $2 \times 10^{20} / \text{cm}^3$ 程度の濃度とした。なお、nクラッド層12bのSi濃度は $5 \times 10^{18} / \text{cm}^3$ とした。また、pコンタクト上層の厚さを20nmとした。

[0095] また、本実施例においては、バッファ層21、下地層22、第一n型半導体層12cは、第一有機金属化学気相成長装置（第一MOCVD装置）を用いて積層し（第一工程）、再成長層12d、nクラッド層12b、発光層13、pクラッド層14a、pコンタクト層14bは、第二有機金属化学気相成長装置（第二MOCVD装置）を用いて積層した（第二工程）。なお、ここで再成長層12dを形成する前に、第一n型半導体層12cまでの各層の形成された基板11を、窒素とアンモニアを含む雰囲気下で950℃の熱処理（サーマルクリーニング）を行った。また、再成長層12dは、以下に示す成長条件で形成させた。

[0096] 「再成長層12dの成長条件」

再成長層12dはトリメチルガリウム（TMG）のIII族金属の有機金属原料とアンモニア（NH₃）などの窒素原料を用いて第一n型半導体層12c上に堆積させた。このとき、n型ドーピングのガスとしてはモノシラン（SiH₄）を用いた。また、Si流量は工程（1）、工程（2）、工程（3）とで、それぞれ所定の濃度になるよう調整した。また、再成長層12dを成長させる際のMOCVD成長炉内の圧力は40kPa、基板温度は1080℃、キャリアガスはオール水素とした。

[0097] その後、pコンタクト層14b上に、厚さ200nmのITOからなる透光性電極15を一般に知られたフォトリソグラフィの手法により形成した。

次に、フォトリソグラフィの手法を用いてエッチングを施し、所望の領域にnコンタクト層12aの露出面20aを形成し、その上にTi/Auの二層構造のn型電極17を形成した。

また、透光性電極15の上に、200nmのAlからなる金属反射層と80nmのTiからなるバリア層と1100nmのAuからなるボンディング層とからなる3層構造のp型ボンディングパッド構造16を、フォトリソグ

ラフィの手法を用いて形成した。

以上のようにして、図1に示す実施例1の半導体発光素子1を得た。

[0098] このようにして、 $5 \times 10^{18} / \text{cm}^3$ の濃度でSiがドーピングされた膜厚0.6 μm の再成長層第一層と、 $1 \times 10^{17} / \text{cm}^3$ 未満の濃度でSiがドーピングされた膜厚0.1 μm の再成長層第二層と、 $5 \times 10^{18} / \text{cm}^3$ の濃度でSiがドーピングされた膜厚0.1 μm の再成長層第三層とが積層した構成の、膜厚0.8 μm のn型GaNからなる再成長層12dが形成された。

この結果、半導体発光素子1としての特性は、順方向電圧 $V_f = 3.0 \text{ V}$ 、発光出力 $P_o = 23 \text{ mW}$ 、逆方向電流 $I_R (@ 20 \text{ V}) = 0.1 \mu\text{A}$ であった。

[0099] (実施例2)

実施例1の再成長層第三層のSi含有濃度を $1 \times 10^{19} / \text{cm}^3$ に替えた以外は、実施例1と同様な操作を行った結果、半導体発光素子1としての特性は、順方向電圧 $V_f = 3.0 \text{ V}$ 、発光出力 $P_o = 24 \text{ mW}$ 、逆方向電流 $I_R (@ 20 \text{ V}) = 0.1 \mu\text{A}$ であった。

[0100] (実施例3)

実施例1の再成長層第三層のSi含有濃度を $2 \times 10^{19} / \text{cm}^3$ に替えた以外は、実施例1と同様な操作を行った結果、半導体発光素子1としての特性は、順方向電圧 $V_f = 3.0 \text{ V}$ 、発光出力 $P_o = 24 \text{ mW}$ 、逆方向電流 $I_R (@ 20 \text{ V}) = 0.1 \mu\text{A}$ であった。

[0101] (実施例4)

実施例1の再成長層第一層の膜厚を0.4 μm 、Si含有濃度を $8 \times 10^{18} / \text{cm}^3$ 、再成長層第二層の膜厚を0.05 μm 、Si含有濃度を $1 \times 10^{17} / \text{cm}^3$ 、再成長層第三層の膜厚を0.05 μm 、Si含有濃度を $2 \times 10^{19} / \text{cm}^3$ に替えた以外は、実施例1と同様な操作を行った結果、半導体発光素子1としての特性は、順方向電圧 $V_f = 3.0 \text{ V}$ 、発光出力 $P_o = 23 \text{ mW}$ 、逆方向電流 $I_R (@ 20 \text{ V}) = 0.1 \mu\text{A}$ であった。

[0102] (実施例5)

実施例 1 の再成長層第一層の膜厚を $0.2 \mu\text{m}$ 、Si 含有濃度を $1 \times 10^{19} / \text{cm}^3$ 、再成長層第二層の膜厚を $0.2 \mu\text{m}$ 、Si 含有濃度を $1 \times 10^{17} / \text{cm}^3$ 、再成長層第三層の膜厚を $0.2 \mu\text{m}$ 、Si 含有濃度を $2 \times 10^{19} / \text{cm}^3$ に替えた以外は、実施例 1 と同様な操作を行った結果、半導体発光素子 1 としての特性は、順方向電圧 $V_f = 2.9 \text{ V}$ 、発光出力 $P_o = 23 \text{ mW}$ 、逆方向電流 $I_R (@ 20 \text{ V}) = 0.5 \mu\text{A}$ であった。

[0103] (比較例 1)

再成長層形成において、膜厚を $0.6 \mu\text{m}$ 、Si 含有濃度 $5 \times 10^{18} / \text{cm}^3$ の単一の層からなる再成長層 12d を形成した以外は実施例 1 と同様な操作を行った。その結果、半導体発光素子 1 としての特性は、順方向電圧 $V_f = 3.2 \text{ V}$ 、発光出力 $P_o = 20 \text{ mW}$ 、逆方向電流 $I_R (@ 20 \text{ V}) = 1.0 \mu\text{A}$ であった。

[0104] 実施例 1 ～実施例 5、比較例 1 の半導体発光素子の順方向電圧、発光出力 (P_o)、逆方向電流 (I_R) の結果を表 1 に示す。

なお、実施例及び比較例の半導体発光素子 1 についての順方向電圧 V_f は、プローブ針による通電で電流印加値 20 mA における電圧を測定したものである。同じく、実施例及び比較例の半導体発光素子 1 についての発光出力 (P_o) は、それぞれ TO-18 缶パッケージに実装し、テスターによって印加電流 20 mA における発光出力を測定したものである。また、逆方向電流 (I_R) は、発光素子に対して逆方向に 20 V の電圧を印加した時の漏れ電流を測定した時の値である。

[0105]

[表1]

	第一n型 半導体層Si 含有濃度 (cm^{-3})	再成長層 第一層 膜厚 (μm)	再成長層 第一層Si 含有濃度 (cm^{-3})	再成長層 第二層 膜厚 (μm)	再成長層 第二層Si 含有濃度 (cm^{-3})	再成長層 第三層 膜厚 (μm)	再成長層 第三層Si 含有濃度 (cm^{-3})	nクラッド層 Si含有濃度 (cm^{-3})	順方向電圧 VF (V)	発光出力 Po (mW)	逆方向電流 (IR)@20V (μA)
実施例1	$5.00\text{E}+18$	0.6	$5.00\text{E}+18$	0.1	$1.00\text{E}+17$	0.1	$5.00\text{E}+18$	$5.00\text{E}+18$	3.0	23	0.1
実施例2	$5.00\text{E}+18$	0.6	$5.00\text{E}+18$	0.1	$1.00\text{E}+17$	0.1	$1.00\text{E}+19$	$5.00\text{E}+18$	3.0	24	0.1
実施例3	$5.00\text{E}+18$	0.6	$5.00\text{E}+18$	0.1	$1.00\text{E}+17$	0.1	$2.00\text{E}+19$	$5.00\text{E}+18$	3.0	24	0.1
実施例4	$5.00\text{E}+18$	0.4	$8.00\text{E}+18$	0.05	$1.00\text{E}+17$	0.05	$2.00\text{E}+19$	$5.00\text{E}+18$	3.0	23	0.1
実施例5	$5.00\text{E}+18$	0.2	$1.00\text{E}+19$	0.2	$1.00\text{E}+17$	0.2	$2.00\text{E}+19$	$5.00\text{E}+18$	2.9	23	0.5
比較例1	$5.00\text{E}+18$	0.6	$5.00\text{E}+18$					$5.00\text{E}+18$	3.2	20	1.0

[0106] 表 1 に示すように、実施例 1 ～実施例 5 の半導体発光素子 1 はいずれも、逆方向電流（ I_R ）が十分に低く、順方向電圧が比較的 low、発光出力（ P_o ）が 20 mW 以上となり、高輝度で低消費電力であった。

一方、再成長層 12 d の厚さを 0.6 μm 、Si 含有濃度を $5 \times 10^{18} / \text{cm}^3$ とし、かつ、均一な濃度とした比較例 1 では、実施例 1 ～実施例 5 と比較して発光出力（ P_o ）が低く、順方向電圧が比較的高く、漏れ電流（逆方向電流（ I_R ））が大きかった。

[0107] また、実施例 1 ～実施例 5、比較例の半導体発光素子 1 について、印加電流 20 ～ 100 mA の範囲における電力効率 η （%）{ 発光出力（mW） / （順方向電圧（V）× 印加電流（mA）） } を算出した。その結果を表 2、図 4 に示す。

[0108]

[表2]

Lot	I _f (mA)	η (%)
実施例1	20	38.3%
	50	31.7%
	80	27.2%
	100	25.0%
実施例2	20	40.0%
	50	32.4%
	80	27.6%
	100	25.3%
実施例3	20	40.0%
	50	32.7%
	80	27.9%
	100	25.6%
実施例4	20	40.0%
	50	31.7%
	80	27.6%
	100	25.3%
実施例5	20	39.7%
	50	33.5%
	80	28.7%
	100	26.6%
比較例1	20	31.3%
	50	24.5%
	80	20.8%
	100	18.4%

[0109] これらが示すように、実施例1～実施例5では、印加電流20～100mA

Aの範囲における電力効率が、比較例1と比較して優れていることが明らかである。

[0110] また、実施例1～実施例5、比較例の半導体発光素子1について、印加電流20～100mAの範囲における発光出力（ P_o ；mW）を測定した。その結果を図5に示す。図5が示すように、実施例1～実施例5では、印加電流20～100mAの範囲における発光出力（ P_o ）が、比較例1と比較して優れていることが明らかである。

また、比較例1では、印加電流を大きくすることによる発光出力の向上効果が、印加電流を大きくするのに伴って小さくなっており、印加電流が大きいほど実施例1～実施例5と比較例1との発光出力（ P_o ）の差が大きくなっている。

[0111] 以上により、実施例1～実施例5の半導体発光素子1は、効果的に発光出力を向上させることができ、比較例1の半導体発光素子1と比較して、逆方向電流が小さく高い発光出力が得られることが確認できた。また、大電流を印加することによって効果的に発光出力を向上させることができ、比較例1の半導体発光素子と比較して、大電流が印加されることにより高い発光出力が得られることが確認できた。

[0112] このように、本発明の半導体発光素子の製造方法では、前述したように、前記再成長層を積層する工程において、前記再成長層の成長条件を前記第一n型半導体層形成時と同じ条件とする工程（1）と、前記第一n型半導体層形成時よりも前記第一n型半導体層形成時よりも少量の前記Siをドーパントとして供給する工程（Siを供給しない工程を含む）（2）と、前記第一n型半導体層形成時よりも多量の前記Siをドーパントとして供給する工程（3）と、をこの順で行うことにより、効果的に発光出力を向上させることができた。また、大電流を印加した場合においても高い発光効率が得られ、大電流印加を要望される照明用途向けに優れた特性を有する。

[0113] また、再成長層内のドーパントの濃度が高くなると抵抗が低くなる反面、結晶性の低下や、再成長層表面の平坦性が悪くなってしまうことが多く、ま

たドーパントの濃度が低くなると結晶性が高くなる一方、抵抗が高くなるという問題があった。しかし、本発明の製造方法によれば、再成長層 1 2 d 表面の平坦性の悪化を防止し、再成長層表面上に結晶性の高い発光層（MQW 層）や p 型半導体層を成長させることができるので、高収率で規格内の LED チップを取得することができる。

産業上の利用可能性

[0114] 本発明は、半導体発光素子の製造方法および半導体発光素子、ランプ、電子機器、機械装置、特に、大電流が印加される場合に好適に用いられ、大電流が印加されることにより高い発光出力が得られる半導体発光素子の製造方法およびこの製造方法を用いて製造された半導体発光素子を備えるランプ、電子機器、機械装置に適用できる。

符号の説明

[0115] 1…半導体発光素子、
3…ランプ、
1 2…n 型半導体層、
1 2 a…n コンタクト層、
1 2 b…n クラッド層（第二 n 型半導体層）、
1 2 c…第一 n 型半導体層、
1 2 d…再成長層、
1 3…発光層、
1 4…p 型半導体層

請求の範囲

- [請求項1] 第一有機金属化学気相成長装置において、基板上に第一 n 型半導体層を積層する第一工程と、
- 第二有機金属化学気相成長装置において、前記第一 n 型半導体層上に前記第一 n 型半導体層の再成長層と第二 n 型半導体層と発光層と p クラッド層および p コンタクト層からなる p 型半導体層とを順次積層する第二工程とを具備し、
- 前記再成長層を積層する工程において、前記再成長層の成長条件を前記第一 n 型半導体層形成時と同じ条件とする工程（１）と、
- 前記第一 n 型半導体層形成時よりも少量の Si をドーパントとして供給する工程（２）と、
- 前記第一 n 型半導体層形成時と同量又はそれよりも多量の前記 Si をドーパントとして供給する工程（３）と、
- をこの順で行うことを特徴とする半導体発光素子の製造方法。
- [請求項2] 前記再成長層の原料ガスとともに前記 Si を含有するドーパントガスを供給することにより、前記再成長層を形成することを特徴とする請求項 1 に記載の半導体発光素子の製造方法。
- [請求項3] 前記工程（２）を、前記再成長層の形成開始と同時にあるいは形成途中から開始することを特徴とする請求項 1 または請求項 2 に記載の半導体発光素子の製造方法。
- [請求項4] 前記工程（２）における前記ドーパントガスの供給量が前記第一 n 型半導体層形成時の 0 ～ 1 / 15 倍、前記工程（３）における前記ドーパントガスの供給量が前記第一 n 型半導体層形成時の 1 ～ 4 倍であることを特徴とする請求項 1 または 2 に記載の半導体発光素子の製造方法。
- [請求項5] 前記再成長層の膜厚を 0.1 μm ～ 3.5 μm とすることを特徴とする請求項 1 または 2 に記載の半導体発光素子の製造方法。
- [請求項6] 前記工程（１）において膜厚 0 μm ～ 2 μm の再成長層第一層を形

成し、前記工程（２）において膜厚 $0.05\mu\text{m}\sim0.5\mu\text{m}$ の再成長層第二層を形成し、前記工程（３）において膜厚 $0.05\mu\text{m}\sim1\mu\text{m}$ の再成長層第三層を形成することを特徴とする、請求項１または２に記載の半導体発光素子の製造方法。

[請求項7] 前記再成長層のうち、前記再成長層第二層に前記Siを $1\times10^{17}/\text{cm}^3$ 未満の濃度で含有させ、前記再成長層第三層に前記Siを $5\times10^{18}/\text{cm}^3$ 以上の濃度で含有させることを特徴とする請求項６に記載の半導体発光素子の製造方法。

[請求項8] 前記pコンタクト層を、pコンタクト下層と、pコンタクト上層とを積層することにより形成し、前記pコンタクト下層にMgを $1\times10^{19}\sim1\times10^{20}/\text{cm}^3$ 程度の濃度で含有させ、前記pコンタクト上層に前記Mgを $1\times10^{20}/\text{cm}^3\sim3\times10^{20}/\text{cm}^3$ 程度の濃度で含有させることを特徴とする請求項１または２に記載の半導体発光素子の製造方法。

[請求項9] 基板上に第一n型半導体層と前記第一n型半導体層の再成長層と第二n型半導体層と発光層とpクラッド層およびpコンタクト層からなるp型半導体層とが積層された半導体発光素子であって、

前記再成長層が、第一n型半導体層と同じSi含有量の再成長層第一層、前記第一n型半導体層よりもSi含有量が少ない再成長層第二層、前記第一n型半導体層よりもSi含有量が多い再成長層第三層がこの順で積層された構成であることを特徴とする半導体発光素子。

[請求項10] 前記再成長層のうち、前記再成長層第一層が $0\mu\text{m}\sim2\mu\text{m}$ 、前記再成長層第二層が $0.05\mu\text{m}\sim0.5\mu\text{m}$ 、前記再成長層第三層が $0.05\mu\text{m}\sim1\mu\text{m}$ の膜厚でそれぞれ形成されていることを特徴とする請求項９に記載の半導体発光素子。

[請求項11] 前記再成長層のうち、前記再成長層第二層に前記Siが $1\times10^{17}/\text{cm}^3$ 未満の濃度で含有され、前記再成長層第三層に前記Siが $5\times10^{18}/\text{cm}^3$ 以上の濃度で含有されることを特徴とする請求項

9 または 10 に記載の半導体発光素子。

[請求項12] 前記再成長層の膜厚が $0.1\ \mu\text{m} \sim 3\ \mu\text{m}$ であることを特徴とする請求項 9 または 10 に記載の半導体発光素子。

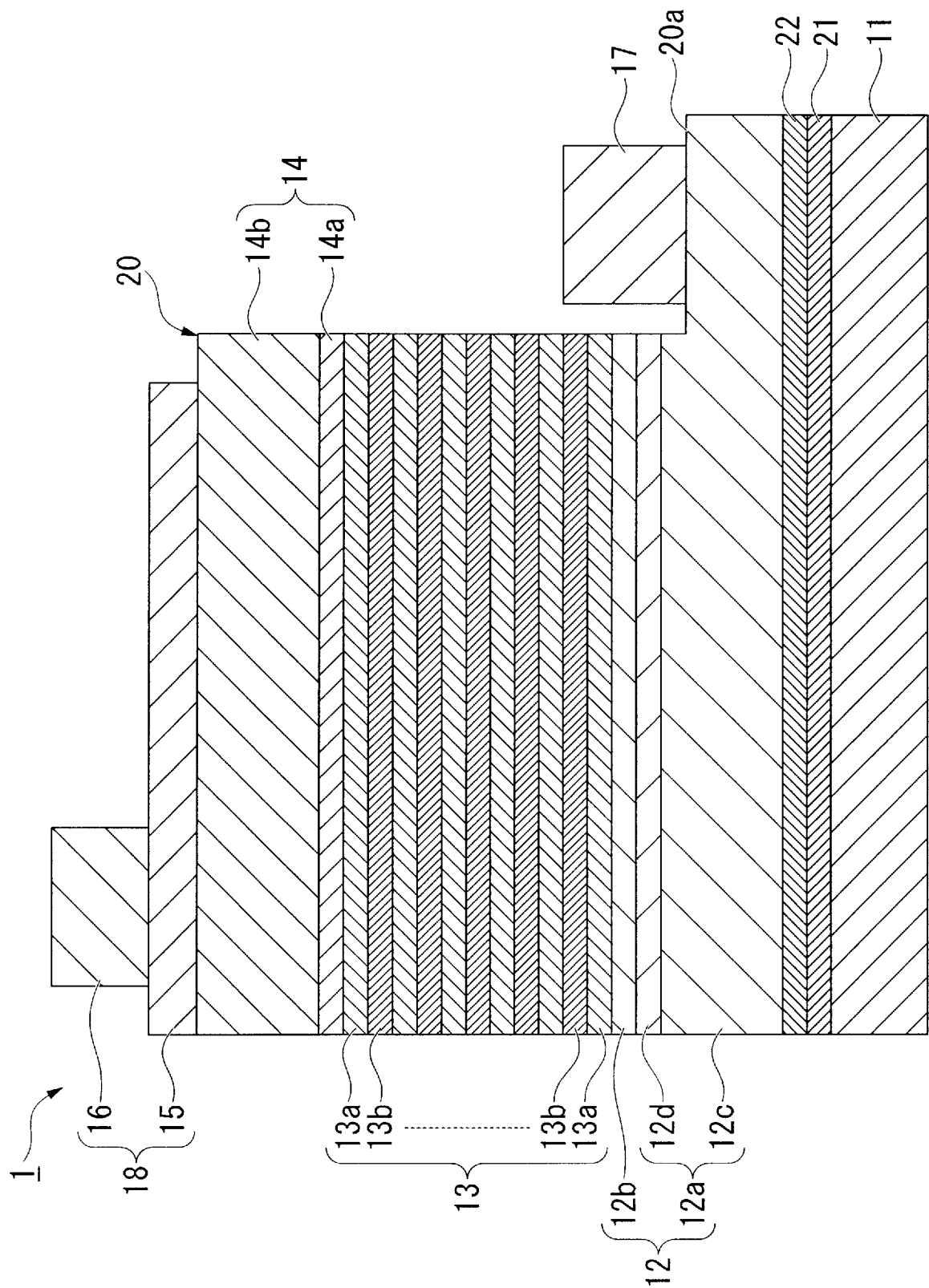
[請求項13] 前記 p コンタクト層は、p コンタクト下層と、p コンタクト上層とが積層してなり、前記 p コンタクト下層に Mg が $1 \times 10^{19} \sim 1 \times 10^{20} / \text{cm}^3$ 程度の濃度で含有され、前記 p コンタクト上層に前記 Mg が $1 \times 10^{20} / \text{cm}^3 \sim 3 \times 10^{20} / \text{cm}^3$ の濃度で含有されることを特徴とする請求項 9 または 10 に記載の半導体発光素子。

[請求項14] 請求項 9 または 10 に記載の半導体発光素子を用いて製造された半導体発光素子を備えることを特徴とするランプ。

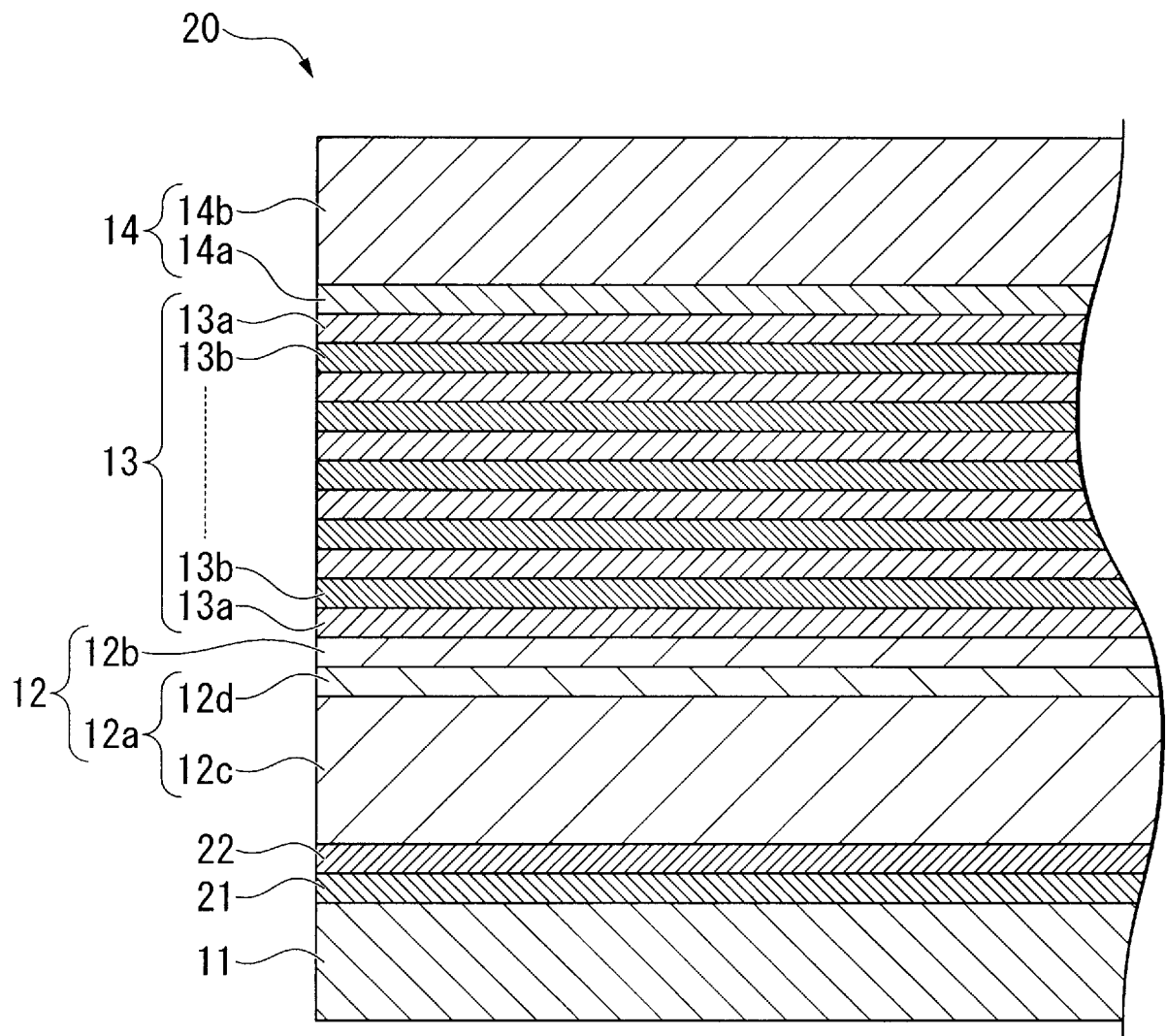
[請求項15] 請求項 14 に記載のランプが組み込まれていることを特徴とする電子機器。

[請求項16] 請求項 15 に記載の電子機器が組み込まれていることを特徴とする機械装置。

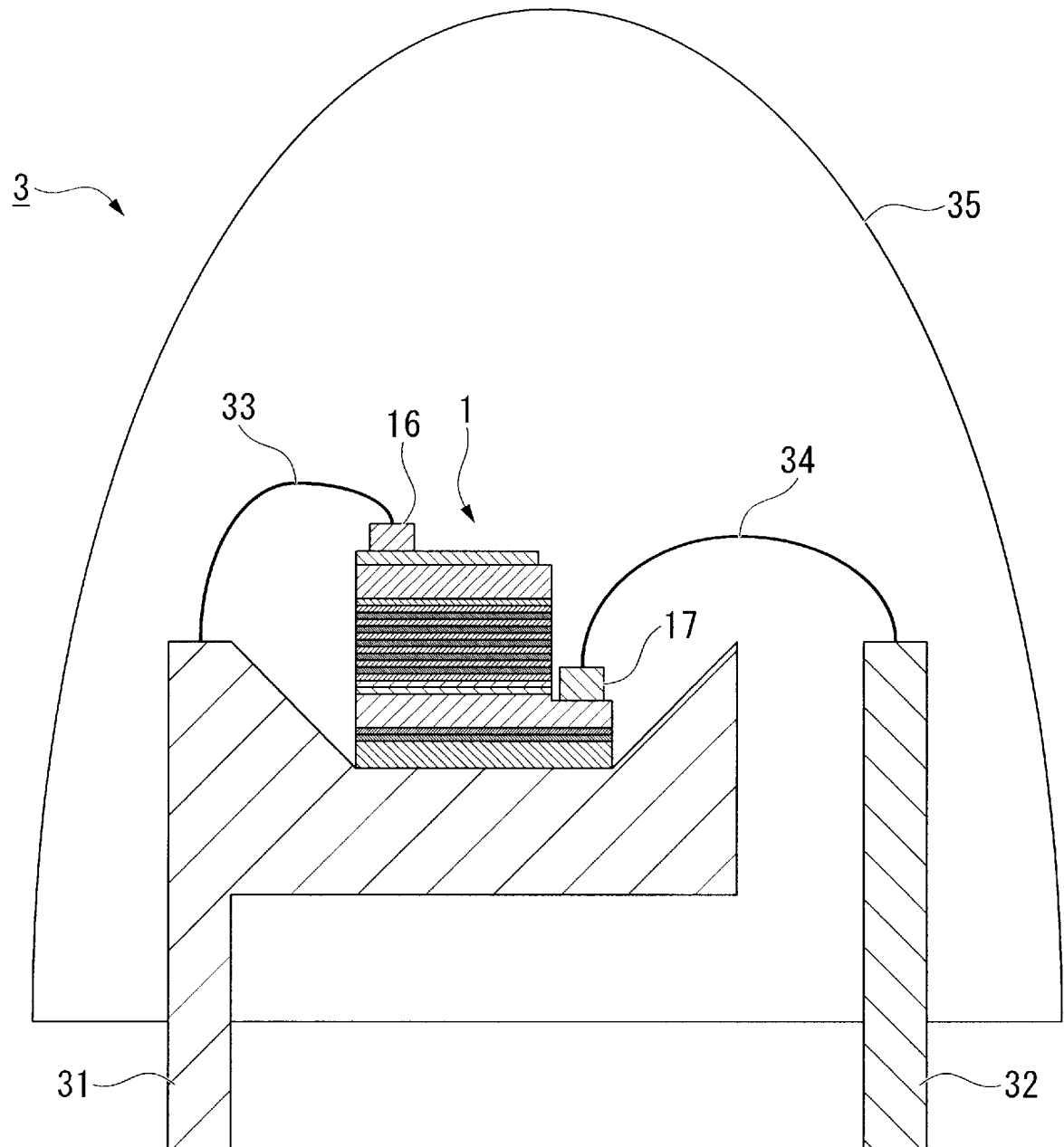
[図1]



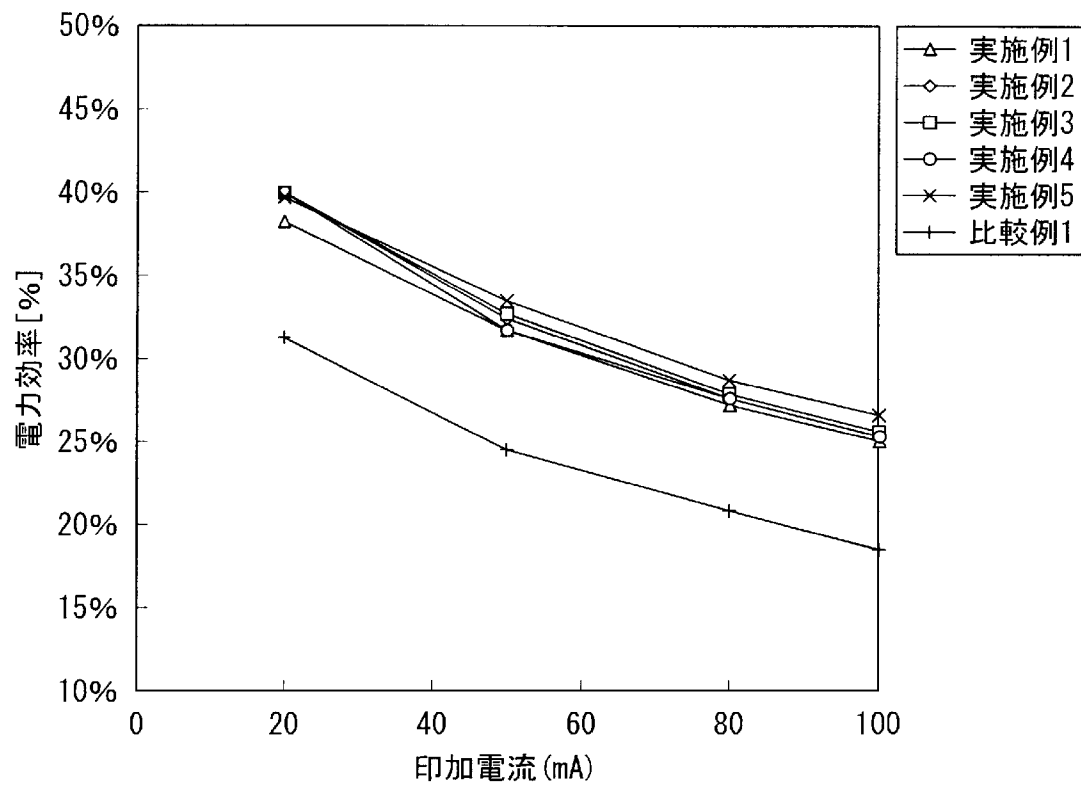
[図2]



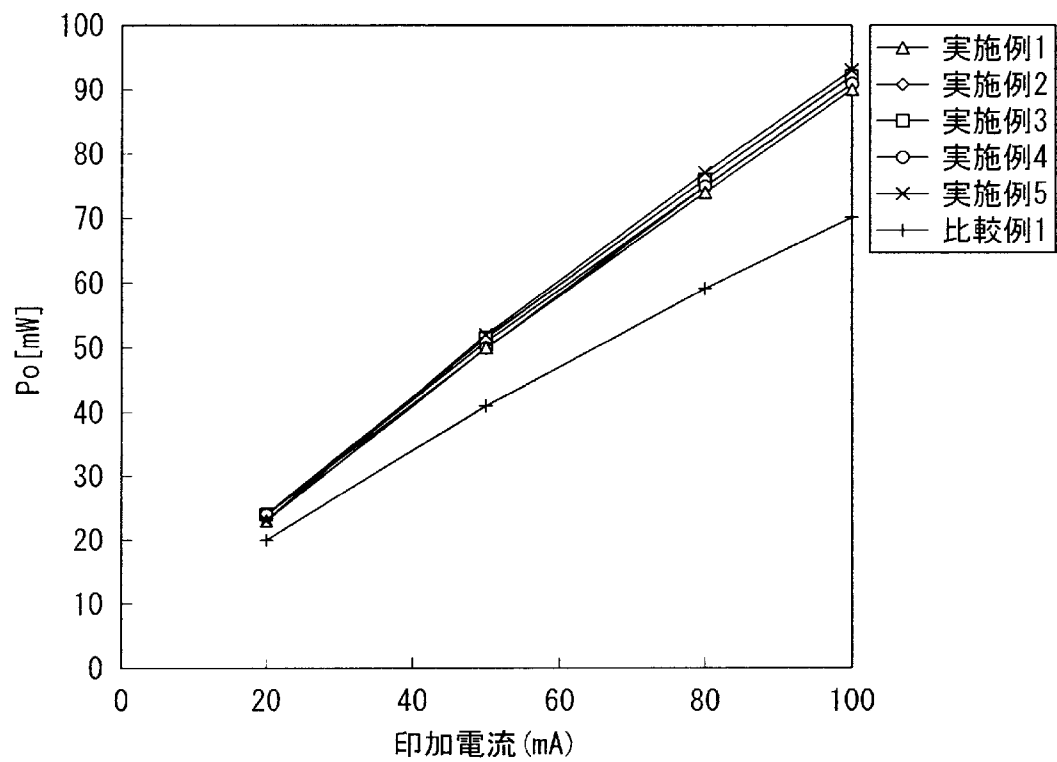
[図3]



[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/052004

A. CLASSIFICATION OF SUBJECT MATTER

H01L33/32 (2010.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L33/00-33/64, H01S5/00-5/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2006-041491 A (Matsushita Electric Industrial Co., Ltd.), 09 February 2006 (09.02.2006), paragraphs [0089] to [0112]; fig. 3, 4 & US 2005/0279994 A1 & US 2008/0008220 A1	1-16
Y	JP 10-004210 A (Toyoda Gosei Co., Ltd.), 06 January 1998 (06.01.1998), paragraph [0013]; fig. 1 (Family: none)	1-16
A	JP 10-093137 A (Hewlett-Packard Co.), 10 April 1998 (10.04.1998), entire text; all drawings & JP 2008-205514 A & US 5729029 A & GB 2317053 A & DE 19725578 A & SG 54487 A	1-16

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
18 February, 2011 (18.02.11)

Date of mailing of the international search report
01 March, 2011 (01.03.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L33/32 (2010.01) i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L33/00-33/64, H01S5/00-5/50

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2006-041491 A（松下電器産業株式会社）2006.02.09, 【0089】 - 【0112】、図 3, 4 & US 2005/0279994 A1 & US 2008/0008220 A1	1-16
Y	JP 10-004210 A（豊田合成株式会社）1998.01.06, 【0013】、図 1 （ファミリーなし）	1-16

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 8 . 0 2 . 2 0 1 1

国際調査報告の発送日

0 1 . 0 3 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

小林 謙仁

2 K

3 4 1 2

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 10-093137 A (ヒューレット・パッカード・カンパニー) 1998.04.10, 全文、全図 & JP 2008-205514 A & US 5729029 A & GB 2317053 A & DE 19725578 A & SG 54487 A	1-16