

(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) Int. Cl.

H01L 23/04 (2006.01)

(45) 공고일자

2006년04월24일

(11) 등록번호

10-0572525

(24) 등록일자

2006년04월13일

(21) 출원번호

10-1999-0027176

(65) 공개번호

10-2000-0011527

(22) 출원일자

1999년07월07일

(43) 공개일자

2000년02월25일

(30) 우선권주장

10-195171

1998년07월10일

일본(JP)

(73) 특허권자

시티즌 도케이 가부시키가이샤

일본국 도쿄도 니시도쿄시 다나시쵸 6쵸메 1반 12고

(72) 발명자

사이토마사루

일본도쿄도다나시시혼쵸6-1-12시티즌도케이가부시키가이샤다나시세
이사쿠쇼나이

(74) 대리인

나영환

이상섭

김진환

심사관 : 고광석**(54) 플립 칩 반도체 장치를 제조하는 방법****요약**

본 발명은 저비용으로 IC 웨이퍼의 파손 없이 반도체 부품을 제조할 수 있는 방법에 관한 것이다.

본 발명은 반도체 장치의 제조 방법을 제공하며, 그 방법은 IC 웨이퍼의 제1 표면 상에 복수 개의 패드(pad) 전극을 형성하는 단계, 각 패드 전극 상에 솔더층(solder layer)을 형성하는 단계, 솔더층을 포함하는 IC 웨이퍼의 제1 표면을 플럭스층(flux layer)으로 코팅하는 단계, 솔더층을 각 솔더층 둘레에 대하여 리플로잉(reflowing)시켜서 솔더 범프(bump)로 형성하는 단계, 플럭스층에 접착 테이프를 부착시키는 단계, IC 웨이퍼의 제1 표면에 대향하는 제2 표면을 연삭하여 플립 칩 반도체 장치를 형성하는 단계를 포함한다.

대표도

도 1

명세서**도면의 간단한 설명**

도 1은 본 발명의 제1 실시예의 제조 단계를 도시한 도면.

도 2는 본 발명의 제2 실시예의 제조 단계를 도시한 도면.

도 3은 종래의 방법의 제조 단계를 도시한 도면.

<도면의 주요 부분에 대한 부호의 설명>

11 : IC 웨이퍼

12 : 패드 전극

13 : 접착 테이프

15 : 솔더층

16 : 플럭스층

17 : 솔더 범프

18 : 보호막

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 플립 칩 반도체 장치를 제조하는 방법에 관한 것이다.

최근들어, 반도체 패키지를 소형화하고 부품의 배치 밀도를 증가시키기 위해 칩을 뒤집어서 실장(mounting)함으로써 베어 칩(bare chip)을 직접 기판 상에 실장하는 플립 칩 본딩(bonding)이 개발되고 있다. 카메라 겸용 VTR, 휴대 전화 등의 등장 이후, 거의 칩과 같은 크기의 작은 패키지가 실장된 휴대용 장치들이 계속해서 출현하고 있다. 작은 칩은 CSP(Chip Size Package, Chip Scale Package)로 지칭된다. CSP의 개발은 최근 급속히 발전하였고, 이에 따른 반도체 장치의 소형화 및 박형화에 대한 요구는 현실화되었다.

이하에서는 플립 칩 반도체 제조에 대한 종래의 방법을 설명한다.

통상적으로, IC 웨이퍼의 패드 전극 표면 상에 솔더 범프(solder bump)를 형성하는 데에는 스터드(stud) 범프 방법, 볼(ball) 범프 방법, 플레이트(plate) 범프 방법 등과 같은 몇몇 방법이 사용되고 있다. 플레이트 범프 방법에서는, 윈도우를 IC 웨이퍼 상에서 캐지스트 내의 패드 전극의 위치에 형성하고, IC 웨이퍼를 용기 내의 용융된 솔더에 침지함으로써 도금에 의해 범프를 형성한다. 플레이트 범프 방법에서는 패드 전극간의 작은 피치(pitch)에 범프를 형성할 수 있어서, 이 방법은 IC 칩의 소형화에 효과적이다.

도 3은 종래의 플레이트 범프 방법의 제조 단계를 도시하고 있다.

단계 (a)는 반도체 소자 형성 단계를 도시하고 있다. 복수 개의 패드 전극(2)을 소정의 두께 t_1 , 예컨대 $t_1 = 625 \mu\text{m}$ 인 IC 웨이퍼(1)의 표면 상에 소정의 위치에 형성한다. 단계 (b)에서는, 양면 접착 테이프(3)[뒷면 연삭(研削)을 위한 테이프]를 패드 전극(2)이 형성된 표면 상에 접착한다. 단계 (c)는 뒷면 연삭 단계로서, 테이프(3)의 외부 표면을 연삭기(도시되지 않음)의 연삭 테이블에 고정시키고, 접착 테이프(3)의 반대쪽 웨이퍼(1) 표면을 연삭기(4)에 의해 소정의 두께 t_2 , 예컨대 $t_2 = 400 \mu\text{m}$ 로 연삭한다. 단계 (d)에서는, 뒷면 연삭을 위한 테이프(3)를 벗겨낸다. 보다 구체적으로, 양면 접착 테이프(3)를 자외선으로 조사(照射)하여 그 접착 표면을 단단하게 함으로써 그 접착력을 감소시킨다. 따라서, 테이프(3)는 웨이퍼(1)로부터 벗겨지게 된다.

단계 (e)에서는, 표면(1a) 상에 제공된 레지스트 내의 패드 전극(2)에 윈도우를 형성한다. 그 다음, IC 웨이퍼(1)를 솔더 용기 내의 용융된 솔더에 침지함으로써, 도금에 의해 솔더층(5)을 각 패드 전극(2) 상에 형성한다. 단계 (f)에서는, 플럭스 (flux)(6)를 표면(1a) 상에 코팅시켜 솔더층(5)을 덮는다. 단계 (g)에서는, 솔더층(5)을 소정의 온도로 리플로잉 (reflowing)시킴으로써 각 솔더층(5)을 볼 모양으로 형성한다. 따라서, 솔더 범프(7)가 각 패드 전극(2) 상에 형성된다. 플럭스(6)는 단계 (h)에서 세척된다. 이 제조품은 검사 단계 (i)에서 검사된다.

종래의 방법에 있어서, 솔더 범프(7)는 IC 웨이퍼를 연삭한 후에 솔더층(5)을 가열함으로써 형성된다. 그러나, IC 웨이퍼 내에 복수 개의 미세한 균열이 형성되기 때문에, 이 미세 균열은 IC 웨이퍼를 가열함으로써 확장되고, 이는 웨이퍼를 파손 시킬 수도 있는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 저비용으로 IC 웨이퍼의 파손 없이 반도체 부품을 제조할 수 있는 방법을 제공하는 것이다.

발명의 구성 및 작용

본 발명은 반도체 장치의 제조 방법을 제공하는데, 그 방법은 IC 웨이퍼의 제1 표면 상에 복수 개의 패드 전극을 형성하는 단계, 각 패드 전극 상에 솔더층을 형성하는 단계, 솔더층을 포함하는 IC 웨이퍼의 제1 표면을 플럭스층으로 피복시키는 단계, 솔더층을 각 솔더층 둘레에 대하여 리플로잉시켜서 솔더 범프로 형성하는 단계, 플럭스층에 접착 테이프를 부착하는 단계, IC 웨이퍼의 제1 표면에 대향하는 제2 표면을 연삭하는 단계, 접착 테이프를 솔더 범프로부터 벗겨내는 단계 및 플럭스층을 IC 웨이퍼로부터 제거하는 단계를 포함한다.

패드 전극은 플레이트 범프 방법으로 형성된다.

플럭스층은 스펀 코팅 방법으로 형성된다.

또한, 본 발명은 IC 웨이퍼의 제1 표면 상에 복수 개의 패드 전극을 형성하는 단계, 각 패드 전극 상에 솔더층을 형성하는 단계, 솔더층을 포함하는 IC 웨이퍼의 제1 표면을 플럭스층으로 코팅시키는 단계, 솔더층을 각 솔더층 둘레로 리플로잉시켜서 솔더 범프로 형성하는 단계, IC 웨이퍼로부터 플럭스층을 제거하는 단계, 솔더 범프를 포함하는 IC 웨이퍼의 제1 표면을 보호층으로 코팅시키는 단계, 보호층 상에 접착 테이프를 부착하는 단계, IC 웨이퍼의 제1 표면의 대향면을 연삭하는 단계, 솔더 범프로부터 접착 테이프를 벗겨내는 단계 및 IC 웨이퍼로부터 보호층을 제거하는 단계를 포함하는 반도체 장치의 제조 방법을 제공한다.

본 발명의 상기 목적 및 기타 목적과 특징은 첨부한 도면을 참조하여 후술하는 상세한 설명에 의해 명백히 이해할 수 있을 것이다.

본 발명의 제1 실시예를 도시하는 도 1에 따르면, 반도체 소자 형성 단계 (a)에서, 복수 개의 패드 전극(12)을 인쇄 회로와 함께 IC 웨이퍼(11) 상에 형성한다. IC 웨이퍼(11)는, 예컨대 $t_1 = 625 \mu\text{m}$ 의 두께 t_1 을 갖는다. 복수 개의 솔더층(15)을 솔더층 형성 단계 (b)에서 플레이트 범프 방법으로 패드 전극(12) 상에 형성한다. 플럭스 코팅 단계 (c)에서는, 희석제와 함께 용해된 송진으로 구성된 플럭스를 솔더층(15)이 스펀 코팅으로 형성된 IC 활성 표면에 도포하여 플럭스층(16)을 형성한다.

솔더 범프 형성 단계 (d)에서, 솔더층(15)을 소정의 온도로 가열함으로써 리플로잉시켜서 각 솔더층(15)을 볼 형태로 형성 한다. 따라서, 솔더 범프(17)가 각 패드 전극(12) 상에 형성된다. 플럭스(16)는 단계 (e)에서 세척된다.

단계 (f)에서, IC 활성 표면을 보호하기 위해 솔더 범프(17) 및 IC 웨이퍼(11)를 스펀 코팅에 의해 레지스트로 코팅하여 보호막(18)을 형성한다. 그 다음, 단계 (g)에서는, 접착 테이프(13)를 보호막(18)의 표면상에 부착한다. 단계 (h)는 테이프 (13)의 외부 표면을 연삭기(도시되지 않음)의 연삭 테이블에 고정시키고, 접착 테이프(13)에 대한 반대쪽 웨이퍼(11)의 면을 연삭기에 의해 소정의 두께 t_2 , 예컨대 $t_2 = 400 \mu\text{m}$ 로 연삭하는 뒷면 연삭 단계이다. 단계 (i)에서, 뒷면 연삭을 위한 테이프(13)를 벗겨낸다. 보다 구체적으로, 양면 접착 테이프(13)를 자외선으로 조사(照射)하여 그 접착 표면을 단단하게 함으로써 테이프의 접착력을 감소시킨다. 따라서, 테이프(3)는 벗겨지게 된다.

단계 (j)에서는, 보호막(18)을 용제로 제거시킨다. 또한, 단계 (k)에서는, 웨이퍼(11)를 세척한다.

상기 제조품은 최종적으로 검사 단계 (l)에서 검사된다.

본 발명의 제2 실시예를 도시한 도 2에 따르면, 반도체 소자 형성 단계 (a) 내지 솔더 범프 형성 단계 (d)는 도 1의 단계와 같다.

단계 (m)에서, 뒷면 연삭을 위한 접착 테이프(13a)를 플렉스층(16)의 표면상에 부착시킨다. 단계 (n)은 테이프(13a)의 외부 표면을 연삭기(도시되지 않음)의 연삭 테이블에 고정시키고, 접착 테이프(13a)에 대한 반대쪽 웨이퍼(11)의 면을 연삭기(14)에 의해 소정의 두께 t_2 , 예컨대 $t_2 = 400 \mu\text{m}$ 로 연삭하는 뒷면 연삭 단계이다. 단계 (o)에서, 뒷면 연삭을 위한 테이프(13a)를 제거한다.

상기 플렉스층(16)은 단계 (p)에서 세척되고, 상기 반도체 장치는 단계 (l)에서 검사된다.

본 발명에 따르면, IC 웨이퍼 상의 솔더층을 리플로잉시킴으로써 볼 형태로 형성한다. 그 후에, IC 웨이퍼의 활성 표면을 보호막으로 코팅하고, IC 웨이퍼의 뒷면을 연삭한다. 연삭 칩은 활성 표면 상에 접착되지 않고, 따라서 IC 웨이퍼는 파손되지 않는다. 특히, 제2 실시예에서, 플렉스층을 그대로 보호막으로 사용하여 제조 공정은 단순해지고 제조율은 증가하여, 그로 인해 제조 가격을 감소시킨다.

또한, 솔더 범프를 포함하는 전체 IC 웨이퍼가 플렉스에 의해 균일하게 경화(硬화)되기 때문에, 연삭 단계에서 솔더 범프의 집중으로부터 부하를 제거할 수 있어서, 솔더 범프의 변형을 막는다.

비록 바람직한 실시예와 관련하여 본 발명을 기재하였지만, 이 기재는 본 발명을 예시하기 위한 것이지 첨부된 특허 청구 범위에 기재된 본 발명의 범위를 제한하기 위한 것이 아니다.

발명의 효과

본 발명에 따른 반도체 장치의 제조 방법으로 반도체 장치를 제조함으로써, 저비용으로 IC 웨이퍼의 파손 없이 반도체 부품을 제조할 수 있게 된다.

(57) 청구의 범위

청구항 1.

반도체 장치의 제조 방법에 있어서,

IC 웨이퍼의 제1 표면 상에 복수 개의 패드 전극을 형성하는 단계와;

각 패드 전극 상에 솔더층을 형성하는 단계와;

솔더층을 포함하는 IC 웨이퍼의 제1 표면을 플렉스층으로 코팅하는 단계와;

솔더층을 각 솔더층의 둘레로 리플로잉(reflowing)시켜서 각 솔더층을 솔더 범프로 형성하는 단계와;

플렉스층 상에 접착 테이프를 부착시키는 단계와;

IC 웨이퍼의 제1 표면에 대향하는 제2 표면을 연삭하는 단계와;

솔더 범프로부터 접착 테이프를 벗겨내는 단계와;

IC 웨이퍼로부터 플렉스층을 제거하는 단계

를 포함하는 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 2.

제1항에 있어서, 상기 패드 전극은 플레이트 범프 방법에 의해 형성되는 것인 반도체 장치의 제조 방법.

청구항 3.

제1항에 있어서, 상기 플렉스층은 스핀 코팅 방법에 의해 형성되는 것인 반도체 장치의 제조 방법.

청구항 4.

반도체 장치의 제조 방법에 있어서,

IC 웨이퍼의 제1 표면 상에 복수 개의 패드 전극을 형성하는 단계와;

각 패드 전극 상에 솔더층을 형성하는 단계와;

솔더층을 포함하는 IC 웨이퍼의 제1 표면을 플렉스층으로 코팅하는 단계와;

솔더층을 각 솔더층의 둘레로 리플로 잉시켜서 각 솔더층을 솔더 범프로 형성하는 단계와;

IC 웨이퍼로부터 플렉스층을 제거하는 단계와;

솔더 범프를 포함하는 IC 웨이퍼의 제1 표면을 보호층으로 코팅하는 단계와;

보호층 상에 접착 테이프를 부착시키는 단계와;

IC 웨이퍼의 제1 표면에 대향하는 제2 표면을 연삭하는 단계와;

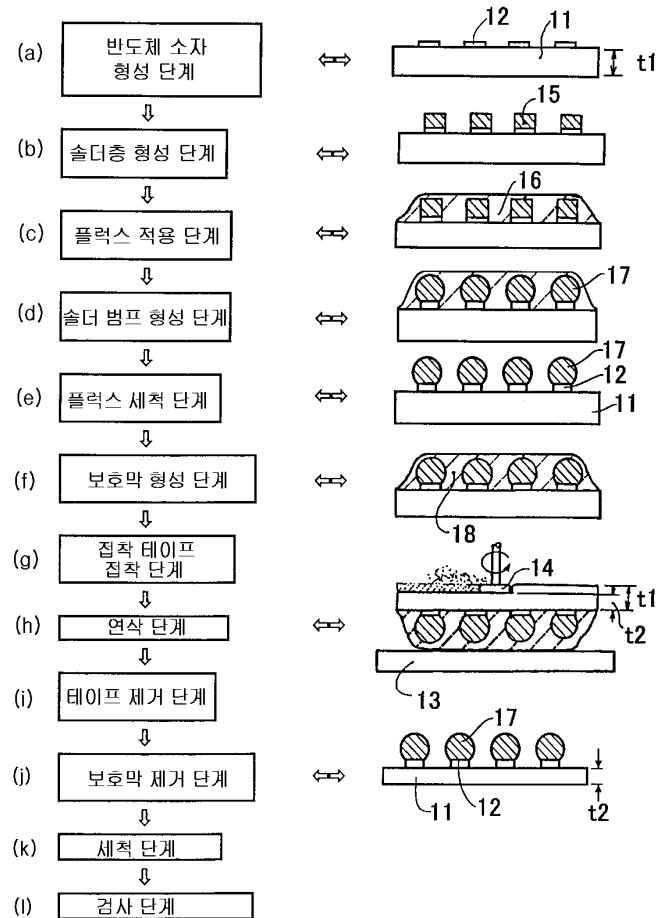
솔더 범프로부터 접착 테이프를 벗겨내는 단계와;

IC 웨이퍼로부터 보호층을 제거하는 단계

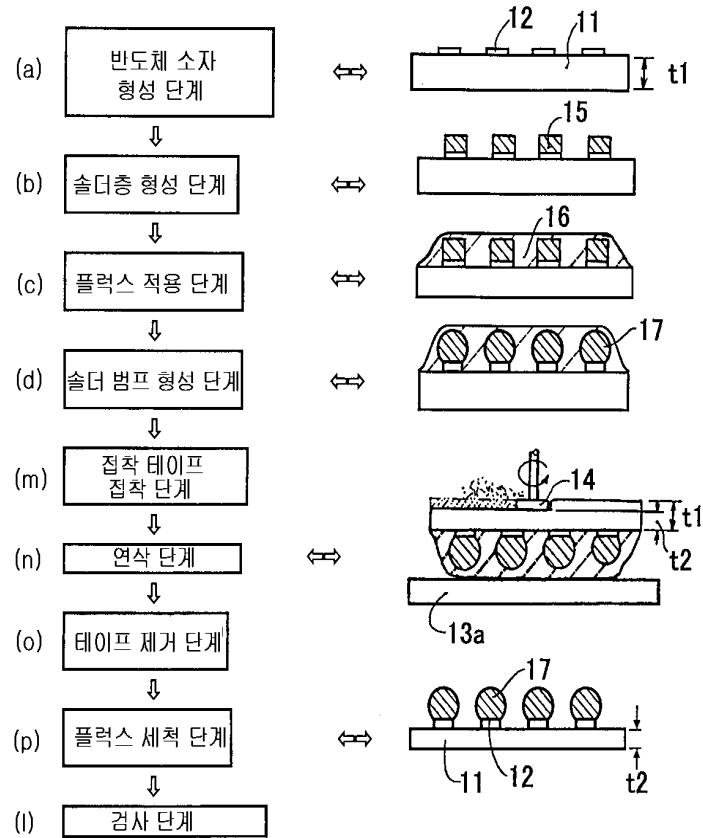
를 포함하는 것을 특징으로 하는 반도체 장치의 제조 방법.

도면

도면1



도면2



도면3

(종래 기술)

