

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年7月27日(27.07.2017)



(10) 国際公開番号
WO 2017/125797 A1

(51) 国際特許分類:

H01L 21/363 (2006.01) H01L 21/368 (2006.01)
G09F 9/30 (2006.01) H01L 21/423 (2006.01)
H01L 21/20 (2006.01) H01L 21/8242 (2006.01)
H01L 21/336 (2006.01) H01L 27/108 (2006.01)
H01L 21/365 (2006.01) H01L 29/786 (2006.01)

(21) 国際出願番号: PCT/IB2016/052931

(22) 国際出願日: 2016年5月19日(19.05.2016)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2016-006807 2016年1月18日(18.01.2016) JP
特願 2016-020540 2016年2月5日(05.02.2016) JP

(71) 出願人: 株式会社半導体エネルギー研究所
(SEMICONDUCTOR ENERGY LABORATORY CO.,
LTD.) [JP/JP]; 〒2430036 神奈川県厚木市長谷 3 9
8 Kanagawa (JP).

(72) 発明者: 山崎舜平(YAMAZAKI, Shunpei); 〒2430036
神奈川県厚木市長谷 3 9 8 株式会社半導体エネ
ルギー研究所内 Kanagawa (JP). 岡崎健一(OKAZA-
KI, Kenichi); 〒2430036 神奈川県厚木市長谷 3 9

8 株式会社半導体エネルギー研究所内 Kanagawa
(JP). 津吹将志(TSUBUKU, Masashi); 〒2430036 神奈
川県厚木市長谷 3 9 8 株式会社半導体エネ
ルギー研究所内 Kanagawa (JP).

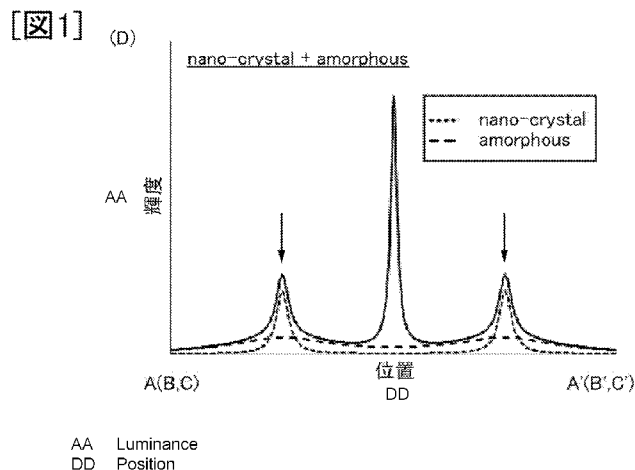
(81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES,
FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN,
IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR,
LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH,
PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユー
ラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨー
ロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,
ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,
MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM,
ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: METAL OXIDE FILM, METHOD FOR FORMING SAME, AND SEMICONDUCTOR DEVICE

(54) 発明の名称: 金属酸化物膜及びその形成方法、ならびに半導体装置



(57) Abstract: Provided is a metal oxide film which is capable of being formed at a low temperature, and which exhibits excellent electrical characteristics. Provided is a metal oxide film with which electric field effect mobility is improved. Provided is a semiconductor device which is capable of being formed at a low temperature, and which exhibits high electric field effect mobility. The metal oxide includes In, M (M being Al, Ga, Y, or Sn), and Zn, and includes regions in which the proportion of In is greater than 33% but not more than 60%, when the sum total of the composition including each of In, M, and Zn is 1. Furthermore, the metal oxide includes: crystal portions which have no orientation, and which have a size of not more than 10 nm; and amorphous regions. Moreover, a region is present in which a diffraction intensity peak caused by the crystalline structure is not observed in the vicinity of $2\theta=31^\circ$ in X-ray diffraction performed in a direction orthogonal to the film surface. Additionally, a region is present in which a circularly symmetric pattern is observed in electron diffraction performed in a direction orthogonal to the cross section.

(57) 要約:

[続葉有]

WO 2017/125797 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

低温で形成可能で且つ電気的特性が良好な金属酸化物膜を提供する。電界効果移動度を高められる金属酸化物膜を提供する。低温で形成可能で且つ電界効果移動度の高い半導体装置を提供する。金属酸化物は、 In 、 M (M は Al 、 Ga 、 Y 、または Sn)、及び Zn を含み、 In 、 M 、及び Zn それぞれの組成の総和を1としたとき、 In の割合が33%より大きく60%以下である領域を含む。また配向性を有さず、大きさが10nm以下である結晶部と、非晶質領域とを含む。また、膜面に垂直な方向におけるX線回折において、 $2\theta=31$ 度近傍に結晶構造に起因した回折強度のピークが観測されない領域を有する。また、断面に垂直な方向における電子線回折において、円対称なパターンが観測される領域を有する。

明細書

発明の名称

金属酸化物膜及びその形成方法、ならびに半導体装置

技術分野

[0001]

本発明の一態様は、金属酸化物膜及びその形成方法に関する。本発明の一態様は、金属酸化物膜を用いた半導体装置に関する。

[0002]

なお、本明細書等において、半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、トランジスタ、半導体回路などは半導体装置の一態様である。また演算装置、記憶装置、撮像装置、電気光学装置、発電装置（薄膜太陽電池、有機薄膜太陽電池等を含む）、及び電子機器は半導体装置を含む場合がある。

背景技術

[0003]

トランジスタに適用可能な半導体材料として、酸化物半導体が注目されている。例えば、特許文献1では、複数の酸化物半導体層を積層し、当該複数の酸化物半導体層の中で、チャネルとなる酸化物半導体層の組成がインジウム及びガリウムを含み、且つインジウムの組成をガリウムの組成よりも大きくすることで、電界効果移動度（単に移動度、または μ FEという場合がある）を高めた半導体装置が開示されている。

[0004]

また、非特許文献1では、インジウムと、ガリウムと、亜鉛とを有する酸化物半導体は、 $\text{In}_{1-x}\text{Ga}_{1+x}\text{O}_3(\text{ZnO})_m$ （ x は $-1 \leq x \leq 1$ を満たす数、 m は自然数）で表されるホモロガス相を有することについて開示されている。また、非特許文献1では、ホモロガス相の固溶域（solid solution range）について開示されている。例えば、 $m=1$ の場合のホモロガス相の固溶域は、 x が -0.33 から 0.08 の範囲であり、 $m=2$ の場合のホモロガス相の固溶域は、 x が -0.68 から 0.32 の範囲である。

[先行技術文献]

[特許文献]

[0005]

[特許文献1]特開2014-7399号公報

[非特許文献]

[0006]

[非特許文献1]M. Nakamura, N. Kimizuka, and T. Mohri, 「The Phase Relations in the $\text{In}_2\text{O}_3\text{—Ga}_2\text{ZnO}_4\text{—ZnO}$ System at 1350°C 」, J. Solid State C

hem., 1991, Vol. 93, pp. 298-315

発明の概要

発明が解決しようとする課題

[0007]

本発明の一態様は、電気特性が向上した金属酸化物膜を提供することを課題の一とする。または、電界効果移動度を高められる金属酸化物膜を提供することを課題の一とする。または、新規な金属酸化物膜を提供することを課題の一とする。または、金属酸化物膜を適用した、半導体装置を提供することを課題の一とする。

[0008]

または、本発明の一態様は、低温で形成可能で且つ電気的特性が良好な金属酸化物膜を提供することを課題の一とする。または、低温で形成可能で且つ電界効果移動度の高い半導体装置を提供することを課題の一とする。

[0009]

または、本発明の一態様は、金属酸化物膜が適用され、可撓性を有する装置を提供することを課題の一とする。

[0010]

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から抽出することが可能である。

課題を解決するための手段

[0011]

本発明の一態様は、 In 、 M (M は Al 、 Ga 、 Y 、または Sn)、及び Zn を含む金属酸化物膜である。また In 、 M 、及び Zn それぞれの組成の総和を1としたとき、 In の割合が33%より大きく60%以下である領域を含む。また、膜面に垂直な方向におけるX線回折において、 $2\theta = 31$ 度近傍に結晶構造に起因した回折強度のピークが観測されない領域を有する。また、断面に垂直な方向における電子線回折において、円対称なパターンが観測される領域を有する。

[0012]

また、上記金属酸化物膜は、非晶質領域を含むことが好ましい。

[0013]

または、上記金属酸化物膜は、大きさが10nm以下である結晶部を含むことが好ましい。

[0014]

または、上記金属酸化物膜は、非晶質領域と、配向性を有さず、且つ大きさが10nm以下である結晶部とを含むことが好ましい。

[0015]

また、上記金属酸化物膜は、結晶部及び非晶質領域は、それぞれ厚さ方向に分布を有することが好ましい。このとき、結晶部は、膜面に近いほど存在割合が大きく、非晶質領域は、膜面に近いほど存在割合が小さいことが好ましい。

[0016]

また、上記金属酸化物は、断面に垂直な方向における電子線回折で観測されるパターンにおいて、ダイレクトスポットを中心としたリング状の回折パターンが観測されることが好ましい。このとき、リング状の回折パターンは、膜面に近いほど、ピーク強度が高く、且つ半値全幅が小さいことが好ましい。

[0017]

上記金属酸化物膜は、電子線を照射することにより、結晶化が進行する場合がある。

[0018]

また、上記金属酸化物は、基板上にスパッタリング法、パルスレーザ堆積法、または液相法により形成されることが好ましい。

[0019]

また、上記金属酸化物膜は、基板を加熱しない状態で、金属酸化物を含むターゲットを用いたスパッタリング法により成膜されることが好ましい。このとき、成膜時の圧力を1 Pa以上2 Pa以下とした状態で成膜されることが好ましい。また、成膜時の電力密度を0.1 W/cm²以上、5.0 W/cm²以下とした状態で成膜されることが好ましい。

[0020]

また、上記金属酸化物膜は、In、M、及びZnそれぞれの組成の総和を1としたとき、Inの割合が40%以上、50%以下である領域を含むことが好ましい。または、In、M、Znの組成を4:y:zとしたとき、yが1以上3以下であり、zが2以上4以下である領域を含むことが好ましい。または、In、M、Znの組成を4:2:zとしたとき、zが2.8以上4.1以下である領域を含むことが好ましい。または、In、M、Znの組成を5:3:zとしたとき、zが2.4以上4.0以下である領域を含むことが好ましい。

[0021]

また、本発明の他の一態様は、半導体層と、ゲート絶縁層と、ゲートと、を有する半導体装置である。ここで半導体層は、上記に記載の金属酸化物膜を含むことが好ましい。

[0022]

また、本発明の他の一態様は、金属酸化物膜の形成方法であって、基板を加熱することなく、金属酸化物を含むターゲットを用いたスパッタリング法により、前記金属酸化物膜を成膜する工程を有する。ここで、金属酸化物は、In、M（MはAl、Ga、Y、またはSn）、及びZnを含み、且つ、金属酸化物は、In、M、Znの組成を4:y:zとしたとき、yは1.5以上2.5以下を満たし、zが3.5以上4.5以下を満たすことが好ましい。

[0023]

また、上記において、成膜時の圧力を 1 Pa 以上 2 Pa 以下とすることが好ましい。

[0024]

また、上記において、成膜時の電力密度を 0.1 W/cm^2 以上、 5.0 W/cm^2 以下とすることが好ましい。

発明の効果

[0025]

本発明の一態様によれば、金属酸化物膜を提供できる。または、新規な金属酸化物膜を提供できる。または、金属酸化物膜を適用した、信頼性の高い半導体装置を提供できる。

[0026]

また、本発明の一態様によれば、低温で形成可能で且つ電気特性の良好な金属酸化物膜を提供できる。または、低温で形成可能で且つ電界効果移動度の高い半導体装置を提供できる。

[0027]

または、本発明の一態様によれば、金属酸化物膜が適用され、可撓性を有する装置を提供できる。

図面の簡単な説明

[0028]

[図1A乃至1D] 金属酸化物膜の電子線回折パターンと、輝度のプロファイルの例。

[図2A乃至2D] 金属酸化物膜の断面図と、輝度のプロファイルの例。

[図3A乃至3C] 酸化物半導体膜の原子数比の範囲を説明する図。

[図4] InMZnO_4 の結晶を説明する図。

[図5A乃至5C] 半導体装置を説明する上面図及び断面図。

[図6A乃至6C] 半導体装置を説明する上面図及び断面図。

[図7A及び7B] 半導体装置を説明する断面図。

[図8A及び8B] 半導体装置を説明する断面図。

[図9A及び9B] 半導体装置を説明する断面図。

[図10A及び10B] 半導体装置を説明する断面図。

[図11A及び11B] 半導体装置を説明する断面図。

[図12A及び12B] 半導体装置を説明する断面図。

[図13A及び13B] 半導体装置を説明する断面図。

[図14A及び14B] 半導体装置を説明する断面図。

[図15A及び15B] 半導体装置を説明する断面図。

[図16A乃至16C] バンド構造を説明する図。

[図17A乃至17C] 半導体装置を説明する上面図及び断面図。

[図18A乃至18C] 半導体装置を説明する上面図及び断面図。

- [図 19 A 乃至 19 C] 半導体装置を説明する上面図及び断面図。
- [図 20 A 乃至 20 C] 半導体装置を説明する上面図及び断面図。
- [図 21 A 及び 21 B] 半導体装置を説明する断面図。
- [図 22 A 及び 22 B] 半導体装置を説明する断面図。
- [図 23 A 乃至 23 C] 半導体装置を説明する上面図及び断面図。
- [図 24] 半導体装置の断面を説明する図。
- [図 25] 半導体装置の断面を説明する図。
- [図 26] 半導体装置の断面を説明する図。
- [図 27] 表示装置の一態様を示す上面図。
- [図 28] 表示装置の一態様を示す断面図。
- [図 29] 表示装置の一態様を示す断面図。
- [図 30] 表示装置の一態様を示す断面図。
- [図 31 A 乃至 31 D] EL 層の作製方法を説明する断面図。
- [図 32] 液滴吐出装置を説明する概念図。
- [図 33] 表示装置の一態様を示す断面図。
- [図 34] 表示装置の一態様を示す断面図。
- [図 35 A 乃至 35 C] 半導体装置の上面及び断面を説明する図。
- [図 36] 半導体装置の断面を説明する図。
- [図 37 A 乃至 37 C] 表示装置を説明するブロック図及び回路図。
- [図 38 A 乃至 38 C] 本発明の一態様を説明するための回路図およびタイミングチャート。
- [図 39 A 乃至 39 C] 本発明の一態様を説明するためのグラフおよび回路図。
- [図 40 A 及び 40 B] 本発明の一態様を説明するための回路図およびタイミングチャート。
- [図 41 A 及び 41 B] 本発明の一態様を説明するための回路図およびタイミングチャート。
- [図 42 A 乃至 42 E] 本発明の一態様を説明するためのブロック図、回路図およびタイミングチャート。
- [図 43 A 及び 43 B] 本発明の一態様を説明するための回路図およびタイミングチャート。
- [図 44 A 及び 44 B] 本発明の一態様を説明するための回路図。
- [図 45 A 乃至 45 C] 本発明の一態様を説明するための回路図。
- [図 46] 表示モジュールを説明する図。
- [図 47 A 乃至 47 E] 電子機器を説明する図。
- [図 48 A 乃至 48 G] 電子機器を説明する図。
- [図 49 A 及び 49 B] 表示装置を説明する斜視図。

[図50] 試料のXRDスペクトルの測定結果を説明する図。

[図51A乃至51L] 試料のTEM像、および電子線回折パターンを説明する図。

[図52A乃至52C] 試料のEDXマッピングを説明する図。

発明を実施するための形態

[0029]

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

[0030]

なお、以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。また、同様の機能を指す場合には、ハッチパターンを同じくし、特に符号を付さない場合がある。

[0031]

なお、本明細書で説明する各図において、各構成の大きさ、層の厚さ、または領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。

[0032]

なお、本明細書等における「第1」、「第2」等の序数詞は、構成要素の混同を避けるために付すものであり、数的に限定するものではない。

[0033]

トランジスタは半導体素子の一種であり、電流や電圧の増幅や、導通または非導通を制御するスイッチング動作などを実現することができる。本明細書におけるトランジスタは、IGFET (Insulated Gate Field Effect Transistor) や薄膜トランジスタ (TFT: Thin Film Transistor) を含む。

[0034]

また、「ソース」や「ドレイン」の機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書においては、「ソース」や「ドレイン」の用語は、入れ替えて用いることができるものとする。

[0035]

(実施の形態1)

本発明の一態様の金属酸化物膜は、インジウム、M (Mは、Al、Ga、Y、またはSn)、及び亜鉛を含む酸化物膜である。このような酸化物膜は、半導体特性を備える特徴を有する。また、このような酸化物は、成膜時に基板を加熱 (例えば170℃) した状態で

酸素を含む雰囲気下にてスパッタリング法により成膜することで、 c 軸に沿って層状構造を有する結晶構造を取るという特徴を有する。

[0036]

本発明の一態様の金属酸化物膜は、半導体装置に適用することができる。例えばトランジスタのチャンネルが形成される半導体に適用することができる。

[0037]

本発明の一態様の金属酸化物膜は、膜中に多くのキャリアが含まれるように形成することができる。このような金属酸化物膜をトランジスタの半導体層に適用することにより、高い電界効果移動度を示すトランジスタを実現できる。

[0038]

膜中にキャリアを多く含ませる方法の例としては、例えば基板を加熱することなく成膜することなどが挙げられる。

[0039]

さらに、本発明の一態様の金属酸化物膜は、金属酸化物が含む金属元素のうち、 In の含有比率の高い材料を用いる。特に、 In 、 M 、及び Zn それぞれの組成の総和を1としたとき、 In の割合が33%より大きく60%以下である領域が含まれるように形成する。

[0040]

このように、 In の含有比率の高い材料を用いて、さらに膜中に多くのキャリアが含まれるように、例えば基板を加熱することなく形成された金属酸化物膜は、トランジスタの半導体層に適用することにより、これまでにない極めて高い電界効果移動度を示すトランジスタを実現することができる。

[0041]

このように形成した金属酸化物膜は、結晶性を有さない、または結晶性の極めて低い膜となる。

[0042]

本発明の一態様の金属酸化物膜は、非晶質領域を含む膜、または配向性を有さないナノクリスタル(nc)領域を含む膜である。特に、非晶質領域とナノクリスタル領域が混在した膜であることが好ましい。ここで、ナノクリスタル領域は、極めて微細な(例えば20nm以下、好ましくは10nm以下の)結晶部を含む領域である。また当該結晶部は、特定の向きに配向することなくランダム配向していることが好ましい。

[0043]

例えば、金属酸化物膜に対して、膜面に垂直な方向からX線を入射するX線回折(X-ray Diffraction)を測定すると、結晶性が高い場合に観測される $2\theta = 31$ 度近傍にみられる回折ピークが観測されない、またはピークの強度が極めて小さい回折プロファイルが得られる。

[0044]

また、金属酸化物膜に対して、例えばビーム径を100 nm以上とした電子線回折パターンを測定すると、円対称な電子線回折パターンが得られる。すなわち、電子線回折パターンが異方性を有さないため、金属酸化物膜が非晶質を含む膜である、またはランダム配向した極めて微細な（例えば10 nm以下の）結晶部を含む膜であることが確認できる。一方、例えば電子線回折パターンに異方性がある場合、金属酸化物膜中に、特定の方向に配向する結晶部が複数存在した膜であると判断できる。

[0045]

また、金属酸化物膜は、例えば透過型電子顕微鏡（TEM: Transmission Electron Microscopy）により金属酸化物膜の断面を観察すると、結晶部が確認されない、または、極めて微細な（例えば10 nm以下の）結晶部がランダムに配向している様子が観察される。このことから、非晶質を含む膜である、または配向性を有さない極めて微細な結晶部を有する膜であることが確認できる。

[0046]

本発明の一態様の金属酸化物膜は、非晶質領域を含む膜、または配向性を有さないナノクリスタル領域を含む膜、または非晶質領域とナノクリスタル領域が混在した膜である。このことは、X線回折法、電子線回折法、及び断面観察などの手法により特定することができる。また組成はX線光電子分光法（XPS: X-ray Photoelectron Spectroscopy）により特定することができる。

[0047]

また、金属酸化物膜が非晶質領域と結晶部が混在している膜である場合、結晶部及び非晶質領域は膜厚方向に濃度分布を有する場合がある。例えば金属酸化物膜は、膜面に近いほど結晶性が高い、すなわち結晶部の存在割合が高く、且つ非晶質領域の存在割合が低い膜であることが好ましい。

[0048]

例えばスパッタリング法により金属酸化物膜を成膜すると、成膜の初期段階において、スパッタリング粒子が被形成面に衝突し、その結果、被形成面を構成する膜（または基板）に含まれる元素が、金属酸化物膜中に混入する場合がある。例えば被形成面を構成する膜や基板に、酸化シリコンなどのシリコンを含む材料を用いた場合、金属酸化物膜中にシリコンが混入する場合がある。そして金属酸化物膜中の不純物の濃度は、被形成面に近いほど高く、膜面に近いほど低い分布を示す。金属酸化物膜中の不純物、特にシリコンは、金属酸化物膜の結晶化を阻害する場合がある。その結果、金属酸化物膜は、上述のような結晶性の分布が生じる場合がある。

[0049]

また、結晶化を阻害する不純物が、膜厚方向に濃度分布を有することは、二次イオン質量分析法（SIMS: Secondary Ion Mass Spectrometry）等で確認することができる。

[0050]

以下では、より具体的な形成方法、及び金属酸化物膜の特徴について説明する。

[0051]

[金属酸化物膜の形成方法]

以下では、本発明の一態様の金属酸化物膜の成膜方法について説明する。

[0052]

本発明の一態様の金属酸化物膜は、基板を加熱しない状態で、スパッタリング法により形成することができる。

[0053]

基板を加熱することなく成膜するため、基板温度は初期の状態で室温またはその近傍の温度となる。なお、成膜時にスパッタリング粒子等により基板に与えられるエネルギーにより、基板が加熱される場合もある。

[0054]

金属酸化物膜を成膜する装置に、基板を加熱する機構を必要としないため、装置を簡略化し、コストを低減することができる。また、基板を加熱する際の温度のばらつきの影響を排除できるため、基板面内において厚さや物性が極めて均一な膜を形成することができる。特に大型の基板を用いてトランジスタなどの半導体装置を作製する場合に適している。

[0055]

また、金属酸化物膜を成膜する際、成膜室の圧力を高く設定することで、結晶性が低減された金属酸化物膜を成膜することができる。例えば成膜時の圧力を1.0 Pa以上5.0 Pa以下、好ましくは1.0 Pa以上2.0 Pa以下の条件で成膜することが好ましい。

[0056]

また金属酸化物膜を成膜する際、ターゲットに与える電力を低く設定することで、結晶性が低減された金属酸化物膜を成膜することができる。一方、電力を高く設定することで成膜速度を高めることができる。電力を高く設定する場合には、その分、圧力を大きくすることで、結晶性が低減された金属酸化物膜を成膜することができる。例えば電力密度に換算して、0.1 W/cm²以上5.0 W/cm²以下、好ましくは0.2 W/cm²以上4.0 W/cm²以下、より好ましくは0.3 W/cm²以上2.5 W/cm²以下の条件で成膜することが好ましい。

[0057]

成膜時、酸素を含む雰囲気下としてもよい。例えば、成膜時の酸素の流量比（酸素分圧）を、0%より大きく100%以下の範囲で適切な値とすることができる。成膜ガスに含まれる酸素以外のガスとしては、例えばアルゴンなどの希ガスを用いることができる。酸素を含む雰囲気下で成膜することにより、金属酸化物膜中の酸素欠損を低減することができる。また、酸素を含まない雰囲気下としてもよい。

[0058]

また、成膜時の成膜ガスとして、水素または水を含む雰囲気下としてもよい。水素または水を含む雰囲気下で成膜することで、金属酸化物膜の結晶性を低下させることができる。また、酸素と水素を含む雰囲気下、または酸素と水を含む雰囲気下で成膜することにより、結晶性を低下させつつ、金属酸化物膜中の酸素欠損を低減することもできる。

[0059]

金属酸化物膜の成膜に用いることの可能な酸化物ターゲットとしては、 $In-Ga-Zn$ 系酸化物に限られず、例えば、 $In-M-Zn$ 系酸化物（ M は、 Al 、 Ga 、 Y 、または Sn ）を適用することができる。

[0060]

また、金属酸化物膜の成膜に用いる酸化物ターゲットとして、 $In-M$ 系酸化物や、 $In-Zn$ 系酸化物などを用いることもできる。特に $In-Ga$ 系酸化物は酸素欠損を形成しにくいため好ましい。

[0061]

ここで、酸化物ターゲットに含まれる金属酸化物は、 In の含有比率が高いことが好ましい。例えば、 In 、 M 、及び Zn それぞれの組成の総和を1としたとき、 In の割合が33%より大きく60%以下、好ましくは40%以上50%以下である金属酸化物ターゲットを用いることが好ましい。または、 In 、 M 、 Zn の組成を $4:y:z$ としたとき、 y が1以上3以下であり、且つ z が2以上4以下である材料、または y は1.5以上2.5以下、且つ z が3.5以上4.5以下を満たす材料を用いることが好ましい。または、 In 、 M 、 Zn の組成を $4:2:z$ としたとき、 z が2.8以上4.1以下である材料を用いることが好ましい。または、 In 、 M 、 Zn の組成を $5:3:z$ としたとき、 z が2.4以上4.0以下である材料を用いることが好ましい。代表的には、 $In:Ga:Zn=4:2:3$ 及びその近傍の酸化物、 $In:Ga:Zn=4:2:4.1$ 及びその近傍の酸化物、または、 $In:Ga:Zn=5:3:4$ 及びその近傍の酸化物を用いることができる。

[0062]

これにより、成膜された金属酸化物膜は、 In の含有比率の高い金属酸化物膜とすることができる。ここで、成膜された金属酸化物膜と、酸化物ターゲットの組成は必ずしも一致しない場合がある。

[0063]

例えば、本発明の一態様の金属酸化物膜は、 In 、 M 、及び Zn それぞれの組成の総和を1としたとき、 In の割合が33%より大きく60%以下、好ましくは40%以上、50%以下であることが好ましい。または、 In 、 M 、 Zn の組成を $4:y:z$ としたとき、 y が1以上3以下であり、且つ z が2以上4以下であること、または y が1.5以上2.5以下、且つ z が3.5以上4.5以下であることが好ましい。または、 In 、 M 、 Zn の組成を $4:2:z$ としたとき、 z が2.8以上4.1以下であることが好ましい。また

は、In、M、Znの組成を5 : 3 : zとしたとき、zが2.4以上4.0以下であることが好ましい。代表的には、金属酸化物膜は、In : Ga : Zn = 4 : 2 : 3及びその近傍の酸化物、In : Ga : Zn = 4 : 2 : 4.1及びその近傍の酸化物、または、In : Ga : Zn = 5 : 3 : 4及びその近傍の酸化物を含むことが好ましい。

[0064]

以上のようにして、金属酸化物膜を形成することができる。

[0065]

本発明の金属酸化物膜は、パルスレーザ堆積（PLD）法でも成膜することができる。このとき、上述した方法と同様に、基板を加熱することなく、金属酸化物ターゲットを用いて成膜することができる。金属酸化物ターゲットとしては、上記と同様の材料を用いることができる。

[0066]

また、液状の材料を用いた液相法により、金属酸化物膜を成膜することもできる。例えばスピコート法や、スプレー法などにより、基板に材料を塗布した後に、加熱処理を行うことにより金属酸化物膜を形成することができる。液相法では、加熱処理を行っても膜中に配向性を有する結晶部が形成されにくい特徴がある。

[0067]

例えば、液相法によりIn-M-Zn酸化物膜を形成する場合、酸化インジウム、酸化亜鉛、及びMの酸化物を含むコート剤を基板に塗布した後、例えば300度以上、または400度以上、または450度以上、且つ基板の耐熱温度以下の温度で加熱処理することにより形成することができる。

[0068]

ここで、コート剤としては、In、M、及びZnそれぞれの比が、Inの含有比率が高くなるように混合された材料を用いることができる。組成としては、上述の酸化物ターゲットに用いることのできる材料と同様の組成とすればよい。

[0069]

なお、金属酸化物膜の成膜方法としては、上記に限られない。そのほか、プラズマ化学気相堆積（PECVD : Plasma Enhanced Chemical Vapor Deposition）法、熱CVD法、ALD（Atomic Layer Deposition）法、真空蒸着法などを用いてもよい。熱CVD法の例としては、MOCVD（Metal Organic CVD）法等が挙げられる。

[0070]

特に、スパッタリング法やパルスレーザ堆積法などの物理堆積法を用いる場合、被形成面を構成する膜等に含まれ、金属酸化物膜の結晶化を阻害する元素が金属酸化物膜中に拡散する場合がある。その結果、膜厚方向に結晶性の分布を有する金属酸化物膜が成膜される場合がある。

[0071]

以上が、金属酸化物膜の形成方法についての説明である。

[0072]

[金属酸化物膜の結晶性]

以下では、本発明の一態様の金属酸化物膜の特徴のひとつである結晶性について説明する。

[0073]

本発明の一態様は、非晶質領域を含む金属酸化物膜、または配向性を有さない極めて微小な結晶部を有する金属酸化物膜である。特に非晶質領域と当該結晶部が混在した金属酸化物膜であることが好ましい。金属酸化物膜の結晶性については、下記の手法により評価することができる。

[0074]

[XRD]

本発明の一態様の金属酸化物膜が完全な非晶質である場合、膜面に垂直な方向からX線を入射するX線回折、及び断面に垂直な方向からX線を入射するX線回折を測定した時、結晶性に起因するピークは本質的に観測されず、非弾性散乱に起因するブロードな強度プロファイルが得られる。

[0075]

一方、配向性を有さない極めて小さな結晶部を有する膜である場合、及び非晶質領域と配向性を有さない極めて小さな結晶部とが混在している膜である場合、結晶部のサイズが極めて小さいため回折強度も極めて小さく、上記と同様のX線回折を行ったとき、上記と同様に明確なピークが観測されない強度プロファイル、または、所定の回折角（例えば $2\theta = 31$ 度近傍）に強度が極めて小さなピークを有する強度プロファイルが得られる。

[0076]

[電子線回折]

電子線回折法としては、電子ビームを収束させて試料に照射するナノビーム電子回折（NBED: Nano Beam Electron Diffraction）を用いることが好ましい。または、平行電子線を用い、照射領域を絞って微小領域に電子線を照射する制限視野電子回折（SAED: Selected Area Electron Diffraction）を用いてもよい。

[0077]

金属酸化物膜が完全な非晶質である場合、膜の断面に垂直な方向から電子線を入射する電子線回折を測定した時、電子線回折パターンには回折ピークは観測されず、非弾性散乱に起因するハロー状のパターンが観測される。またこのハロー状のパターンは配向性を有さず、得られる電子線回折パターンは入射電子線のスポット（ダイレクトスポットともいう）を中心に円対称なパターンとなる。

[0078]

一方、配向性を有さない極めて微小な結晶部を有する膜である場合、リング状の電子線回折パターンが観測される場合がある。このとき、結晶部が配向性を有さない、すなわち結晶部はあらゆる向きに無秩序に配向するように、膜中に存在するため、得られる電子線回折パターンは、ダイレクトスポットを中心に円対称なパターンとなる。すなわち、ダイレクトスポットから動径方向の距離が等しい位置では、輝度（回折強度）が等しくなるような電子線回折パターンが観測される。

[0079]

一例として、図1Aには金属酸化物膜の断面に垂直な方向に電子線を入射した場合の、電子線回折パターンの模式図を示している。例えばこのような電子線回折パターンは、ビーム径が50nmから100nm程度としたナノビーム電子回折を用いることで観測することができる。

[0080]

図1Aに示すように、ダイレクトスポットを中心に、概略円対称なパターンが観測される。すなわち、動径方向に垂直な方向（円周方向、 θ 方向ともいう）の輝度が概略等しいパターンが観測される。

[0081]

図1Bは、配向性を有さない極めて微小な結晶部を有する金属酸化物膜（*nanocrystal*と表記）について電子線回折パターンを測定した場合における、動径方向の輝度（電子強度）のプロファイルの例を示している。図1Bでは、ダイレクトスポットを通る所定の直線A-A'、直線A-A'に対して約34度傾いた直線B-B'、及び直線A-A'に対して90度傾いた直線C-C'に沿った輝度プロファイルを示している。図1Bに示すように、金属酸化物膜は配向性を有する結晶部を有さないため、それぞれの輝度プロファイルは概略一致する。

[0082]

なお、ここでは所定の直線に対して、34度、及び90度傾いた直線に沿ったプロファイルについて示しているが、電子線回折パターンはダイレクトスポットを中心に円対称なパターンであるため、任意の角度で傾いた2つの直線に沿った2つのプロファイルは、概略一致する。なお、測定試料の厚さや形状に起因して、測定試料による電子の吸収の度合いにばらつきが生じる場合には、電子線回折パターンの輝度は必ずしも円対称とはならない場合もある。

[0083]

図1Bに示すように、金属酸化物膜が極めて微小な結晶部を有する場合、ダイレクトスポットに対して対称な位置に、矢印で示すような2つのピークが観測される。c軸に沿って層状構造を取りやすい結晶構造の場合、このピークはc軸に垂直な面、すなわち（001）面からの回折に起因するピークとなる。

[0084]

図1Cは、完全な非晶質である金属酸化物膜（amorphousと表記）について電子線回折パターンを測定した場合における輝度のプロファイルの例を示している。図1Cに示すように、角度の異なる2つの直線に沿ったプロファイルは概略一致する点においては、図1Bと同様である。

[0085]

図1Cに示すように、非晶質な膜に対する電子線回折パターンにおいても、矢印で示すような輝度の高い領域が観測される場合がある。これは短距離秩序性に起因する回折電子の影響であり、このような電子線回折パターンをハローパターンとも呼ぶことができる。非晶質な膜に対する電子線回折パターンにみられる輝度の高い部分は、結晶部を有する場合に比べてピーク輝度が低く、且つ半値全幅（FWHM: Full width at half maximum）が大きいといった特徴がある。

[0086]

ここで、金属酸化物膜が極めて微小な結晶部を有する場合であっても、ピーク強度が低い場合などでは、非晶質の膜であるのか、結晶部を有する膜であるのかの判断が困難である場合もある。そこで、電子線回折に用いる電子線のビーム径を変える、すなわち電子線を極微小な領域に照射すると、金属酸化物膜が完全な非晶質である場合と、金属酸化物膜が配向性を有さない極めて微小な結晶部を有する場合とで、異なるパターンが得られる場合がある。これにより、その金属酸化物膜が結晶部を有する膜であるか、完全な非晶質の膜であるか、を区別することができる。

[0087]

金属酸化物膜が完全な非晶質である場合、電子線のビーム径を変えても、得られるパターンは同様なものとなる。

[0088]

一方、配向性を有さない極めて微小な結晶部を有する膜である場合、電子線のビーム径を極めて小さくした条件（例えば0.3nm以上且つ10nm以下または5nm以下）で電子線回折パターンを測定すると、上記リング状のパターンが見られた位置に円周方向（ θ 方向ともいう）に分布した複数のスポットが確認される。すなわち、ビーム径を大きくした条件（例えば50nm以上、または100nm以上）における回折パターンにおいてみられる上記リング状のパターンは、当該スポットの集合体により形成されていることが確認できる。

[0089]

図1Dには、配向性を有さない極めて微小な結晶部と、非晶質領域とが混在した膜について、電子線回折パターンを測定した場合における輝度のプロファイルの例を示している。なお説明を分かりやすくするため、図1Dではピークの形状を強調して示している。

[0090]

この場合、図1Dに示すように、配向性を有さない極めて微小な結晶部に由来する回折パターン（間隔の狭い破線で示す）と、非晶質領域に由来する回折パターン（間隔の広い破線で示す）とが重ね合わされた輝度のプロファイルとなる。

[0091]

図2Aは、層11上の金属酸化物膜10の断面概略図を示す。金属酸化物膜10は、配向性を有さない極めて微小な結晶部と、非晶質領域とが混在した膜である。また被形成面を成す層11に近いほど結晶性が低く、膜面に近いほど結晶性の高い膜である。

[0092]

図2B乃至2Dには、それぞれ図2A中の領域P、Q、及びRに対して電子線回折パターンを測定した場合における輝度のプロファイルの例を示している。なお領域Pは金属酸化物膜10の膜面に最も近い領域であり、領域Qは膜の中央に近い領域であり、領域Rは被形成面（層11）に近い領域である。

[0093]

図2B乃至2Dに示すように、膜面に近いほど配向性を有さない極めて微小な結晶部に由来する回折パターンに近づくため、ピーク輝度が高く、且つ半値全幅が狭いプロファイルとなる。一方、被形成面に近いほど、非晶質領域に由来する回折パターンに近づくため、ピーク輝度が低く、且つ半値全幅が広いプロファイルとなる。

[0094]

このように、金属酸化物膜の膜厚方向の結晶性の分布は、ナノビーム電子回折等を用い、その回折パターン、及び輝度のプロファイルと比較することにより確認することができる。

[0095]

また、本発明の一態様の金属酸化物膜は、電子線の照射により、結晶状態が変化する場合がある。特に、電子線を照射したときのエネルギーにより、結晶化が進行する場合がある。例えば1秒当たり 5×10^5 個/ nm^3 以上、または 1×10^6 個/ nm^3 以上の電子を照射する条件で、 1×10^8 個/ nm^3 以上、 3×10^8 個/ nm^3 以上、または 4×10^8 個/ nm^3 以上の電子を照射し続けることで、電子線回折パターンに、結晶性を示す輝点が見られることがある。

[0096]

〔断面観察〕

断面観察は、TEMにより行うことが好ましい。

[0097]

金属酸化物膜が完全な非晶質である場合、断面観察像で結晶部が確認されない。

[0098]

一方、配向性を有さない極めて微小な結晶部を有する膜である場合、このような結晶部が断面観察により確認される場合がある。

[0099]

特に、本発明の一態様の金属酸化物膜は、完全な非晶質である領域と、配向性を有さない極めて微小な結晶部とが混在する膜であることが好ましい。またこのとき、結晶部及び非晶質領域は、それぞれ厚さ方向に分布を有することが好ましい。さらに、結晶部は、膜面に近いほど存在割合が大きく、非晶質領域は、膜面に近いほど存在割合が小さいことが好ましい。

[0100]

また、本発明の一態様の金属酸化物膜は、密度の高い領域と、密度の低い領域が混在していてもよい。このような密度の違いは、断面観察像においてコントラストの違いとして観察される場合がある。

[0101]

以上が、金属酸化物膜の特徴についての説明である。

[0102]

[金属酸化物膜の組成及び構造について]

本発明の一態様の金属酸化物膜をトランジスタなどの半導体装置に適用することができる。以下では、特に半導体特性を有する金属酸化物膜（以降、酸化物半導体膜とも呼ぶ）について説明する。

[0103]

[組成について]

まず、酸化物半導体膜の組成について説明する。

[0104]

酸化物半導体膜は、先の記載のように、インジウム（In）と、M（MはAl、Ga、Y、またはSnを表す。）と、Zn（亜鉛）と、を有する。特に、Mはガリウム（Ga）であると好ましい。

[0105]

金属酸化物膜がInを有すると、例えばキャリア移動度（電子移動度）が高くなる。また、金属酸化物膜がGaを有すると、例えば金属酸化物膜のエネルギーギャップ（ E_g ）が大きくなる。なお、Gaは、酸素との結合エネルギーが高い元素であり、酸素との結合エネルギーがInよりも高い。また、金属酸化物膜がZnを有すると、金属酸化物膜の結晶化が起こり易い。

[0106]

なお、元素Mは、アルミニウム、ガリウム、イットリウムまたはスズとするが、元素Mに適用可能な元素としては、上記以外にも、ホウ素、シリコン、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、マグネシウムなどを用いてもよい。また、元素Mとして、前述の元素を複数組み合わせても構わない。

[0107]

なお、本発明の一態様の金属酸化物膜としては、単一相、特にホモロガス相を示す結晶構造を有すると好適である。例えば、金属酸化物膜を、 $\text{In}_{1+x}\text{M}_{1-x}\text{O}_3(\text{ZnO})_y$ (x は $0 < x < 0.5$ を満たす数、 y は 1 近傍を表す。) 構造の組成とし、 M よりも In の含有率を多くすることで、金属酸化物膜のキャリア移動度 (電子移動度) を高くすることができる。

[0108]

特に、本発明の一態様の金属酸化物膜は、 $\text{In}_{1+x}\text{M}_{1-x}\text{O}_3(\text{ZnO})_y$ (x は $0 < x < 0.5$ を満たす数、 y は 1 近傍を表す。) 構造の中でも、 $\text{In} : \text{M} : \text{Zn} = 1.33 : 0.67 : 1$ (概ね $\text{In} : \text{M} : \text{Zn} = 4 : 2 : 3$) 近傍の組成とすることが好ましい。このような組成の金属酸化物膜は、高いキャリア移動度と、高い膜の安定性を兼ね備えることができる。

[0109]

なお、本明細書等において、近傍とは、ある金属原子の原子数比に対して、プラス・マイナス 1 以内、さらに好ましくはプラス・マイナス 0.5 以内の範囲とすればよい。例えば、酸化物半導体膜の組成が $\text{In} : \text{Ga} : \text{Zn} = 4 : 2 : 3$ であり、 In が 4 の場合、 Ga が 1 以上 3 以下 ($1 \leq \text{Ga} \leq 3$) であり、且つ Zn が 2 以上 4 以下 ($2 \leq \text{Zn} \leq 4$)、好ましくは Ga が 1.5 以上 2.5 以下 ($1.5 \leq \text{Ga} \leq 2.5$) であり、且つ Zn が 2 以上 4 以下 ($2 \leq \text{Zn} \leq 4$) であればよい。

[0110]

次に、本発明の一態様に係る酸化物半導体膜が有するインジウム、元素 M 及び亜鉛の原子数比の好ましい範囲について、図 3A 乃至 3C を用いてより具体的に説明する。なお、図 3A 乃至 3C には、酸素の原子数比については記載しない。また、酸化物半導体膜が有するインジウム、元素 M 、及び亜鉛の原子数比のそれぞれの項を $[\text{In}]$ 、 $[\text{M}]$ 、及び $[\text{Zn}]$ とする。

[0111]

図 3A 乃至 3C において、破線は、 $[\text{In}] : [\text{M}] : [\text{Zn}] = (1 + \alpha) : (1 - \alpha) : 1$ の原子数比 ($-1 \leq \alpha \leq 1$) となるライン、 $[\text{In}] : [\text{M}] : [\text{Zn}] = (1 + \alpha) : (1 - \alpha) : 2$ の原子数比となるライン、 $[\text{In}] : [\text{M}] : [\text{Zn}] = (1 + \alpha) : (1 - \alpha) : 3$ の原子数比となるライン、 $[\text{In}] : [\text{M}] : [\text{Zn}] = (1 + \alpha) : (1 - \alpha) : 4$ の原子数比となるライン、及び $[\text{In}] : [\text{M}] : [\text{Zn}] = (1 + \alpha) : (1 - \alpha) : 5$ の原子数比となるラインを表す。

[0112]

また、一点鎖線は、 $[\text{In}] : [\text{M}] : [\text{Zn}] = 1 : 1 : \beta$ の原子数比 ($\beta \geq 0$) となるライン、 $[\text{In}] : [\text{M}] : [\text{Zn}] = 1 : 2 : \beta$ の原子数比となるライン、 $[\text{In}] : [\text{M}] : [\text{Zn}] = 1 : 3 : \beta$ の原子数比となるライン、 $[\text{In}] : [\text{M}] : [\text{Zn}] = 1 : 4 : \beta$ の原子数比となるライン、 $[\text{In}] : [\text{M}] : [\text{Zn}] = 2 : 1 : \beta$ の原子数比となるライン、及び $[\text{In}]$

$n] : [M] : [Zn] = 5 : 1 : \beta$ の原子数比となるラインを表す。

[0113]

また、図3A乃至3Cに示す、 $[In] : [M] : [Zn] = 0 : 2 : 1$ の原子数比またはその近傍値の酸化物半導体は、スピネル型の結晶構造をとりやすい。

[0114]

図3A及び3Bでは、本発明の一態様の酸化物半導体膜が有する、インジウム、元素M、及び亜鉛の原子数比の好ましい範囲の一例について示している。

[0115]

一例として、図4に、 $[In] : [M] : [Zn] = 1 : 1 : 1$ である、 $InMZnO_4$ の結晶構造を示す。また、図4は、b軸に平行な方向から観察した場合の $InMZnO_4$ の結晶構造である。なお、図4に示すM、Zn、酸素を有する層（以下、(M, Zn) 層）における金属元素は、元素Mまたは亜鉛を表している。この場合、元素Mと亜鉛の割合が等しいものとする。元素Mと亜鉛とは、置換が可能であり、配列は不規則である。

[0116]

また、インジウムと元素Mは、互いに置換可能である。そのため、(M, Zn) 層の元素Mがインジウムと置換し、(In, M, Zn) 層と表すこともできる。その場合、In層が1に対し、(In, M, Zn) 層が2である層状構造をとる。

[0117]

また、インジウムと元素Mは、互いに置換可能である。そのため、 $MZnO_2$ 層の元素Mがインジウムと置換し、 $In_\alpha M_{1-\alpha} ZnO_2$ 層 ($0 < \alpha \leq 1$) と表すこともできる。その場合、 InO_2 層が1に対し、 $In_\alpha M_{1-\alpha} ZnO_2$ 層が2である層状構造をとる。また、 InO_2 層のインジウムが元素Mと置換し、 $In_{1-\alpha} M_\alpha O_2$ 層 ($0 < \alpha \leq 1$) と表すこともできる。その場合、 $In_{1-\alpha} M_\alpha O_2$ 層が1に対し、 $MZnO_2$ 層が2である層状構造をとる。

[0118]

$[In] : [M] : [Zn] = 1 : 1 : 2$ となる原子数比の酸化物は、In層が1に対し、(M, Zn) 層が3である層状構造をとる。つまり、[In] および [M] に対し [Zn] が大きくなると、酸化物が結晶化した場合、In層に対する (M, Zn) 層の割合が増加する。

[0119]

ただし、酸化物中において、In層が1に対し、(M, Zn) 層が非整数である場合、In層が1に対し、(M, Zn) 層が整数である層状構造を複数種有する場合がある。例えば、 $[In] : [M] : [Zn] = 1 : 1 : 1.5$ である場合、In層が1に対し、(M, Zn) 層が2である層状構造と、(M, Zn) 層が3である層状構造とが混在する層状構造となる場合がある。

[0120]

例えば、酸化物半導体膜をスパッタリング装置にて成膜する場合、ターゲットの原子数比からずれた原子数比の膜が形成される。特に、成膜時の基板温度によっては、ターゲッ

トの $[Zn]$ よりも、膜の $[Zn]$ が小さくなる場合がある。

[0121]

また、一般に非晶質構造は酸素欠損が形成されやすい。しかし、その材料として、結晶構造が安定である組成の材料を用いることにより、非晶質構造を取りつつ酸素欠損の形成を抑制することができる。

[0122]

また、インジウムの含有率を高くすることで、酸化物半導体膜のキャリア移動度（電子移動度）を高くすることができる。これは、インジウム、元素M及び亜鉛を有する酸化物半導体膜では、主として重金属の s 軌道がキャリア伝導に寄与しており、インジウムの含有率を高くすることにより、s 軌道が重なる領域がより大きくなるため、インジウムの含有率が高い酸化物半導体膜はインジウムの含有率が低い酸化物半導体膜と比較してキャリア移動度が高くなるためである。

[0123]

一方、酸化物半導体膜中のインジウム及び亜鉛の含有率が低くなると、キャリア移動度が低くなる。従って、 $[In]:[M]:[Zn] = 0:1:0$ を示す原子数比、及びその近傍値である原子数比（例えば図3Cに示す領域C）では、絶縁性が高くなる。

[0124]

従って、本発明の一態様の酸化物半導体は、キャリア移動度が高く、かつ、比較的欠陥が形成されにくい、図3Aの領域Aで示される原子数比を有することが好ましい。

[0125]

また、図3Bに示す領域Bは、 $[In]:[M]:[Zn] = 4:2:3$ から 4.1、及びその近傍値を示している。近傍値には、例えば、原子数比が $[In]:[M]:[Zn] = 5:3:4$ が含まれる。領域Bで示される原子数比を有する酸化物半導体膜は、特に、結晶性が高く、キャリア移動度も高い優れた酸化物半導体膜である。

[0126]

なお、酸化物半導体膜が、層状構造を形成する条件は、原子数比によって一義的に定まらない。原子数比により、層状構造を形成するための難易の差はある。一方、同じ原子数比であっても、形成条件により、層状構造になる場合も層状構造にならない場合もある。従って、図示する領域は、酸化物半導体膜が層状構造を有する原子数比を示す領域であり、領域A乃至領域Cの境界は厳密ではない。

[0127]

[酸化物半導体膜をトランジスタに用いる構成]

続いて、酸化物半導体膜をトランジスタに用いる構成について説明する。

[0128]

なお、酸化物半導体膜をトランジスタに用いることで、例えば、多結晶シリコンをチャネル領域に用いたトランジスタで問題となる、結晶粒界におけるキャリア散乱等の影響が

ないため、高い電界効果移動度のトランジスタを実現することができる。また、信頼性の高いトランジスタを実現することができる。

[0129]

本発明の一態様の酸化物半導体膜は、結晶性を有さない、または結晶性の極めて低い膜となる。このような酸化物半導体膜を用いることで、高い電界効果移動度を実現したトランジスタを実現することができる。

[0130]

〔酸化物半導体のキャリア密度〕

酸化物半導体膜のキャリア密度について、以下に説明を行う。

[0131]

酸化物半導体膜のキャリア密度に影響を与える因子としては、酸化物半導体膜中の酸素欠損 (V_o)、または酸化物半導体膜中の不純物などが挙げられる。

[0132]

酸化物半導体膜中の酸素欠損が多くなると、該酸素欠損に水素が結合（この状態を V_oH ともいう）した際に、欠陥準位密度が高くなる。または、酸化物半導体膜中の不純物が多くなると、該不純物に起因し欠陥準位密度が高くなる。したがって、酸化物半導体膜中の欠陥準位密度を制御することで、酸化物半導体膜のキャリア密度を制御することができる。

[0133]

ここで、酸化物半導体膜をチャネル領域に用いるトランジスタを考える。

[0134]

トランジスタのしきい値電圧のマイナスシフトの抑制、またはトランジスタのオフ電流の低減を目的とする場合においては、酸化物半導体膜のキャリア密度を低くする方が好ましい。酸化物半導体膜のキャリア密度を低くする場合においては、酸化物半導体膜中の不純物濃度を低くし、欠陥準位密度を低くすればよい。本明細書等において、不純物濃度が低く、欠陥準位密度の低いことを高純度真性または実質的に高純度真性と言う。高純度真性の酸化物半導体膜のキャリア密度としては、 $8 \times 10^{15} \text{ cm}^{-3}$ 未満、好ましくは $1 \times 10^{11} \text{ cm}^{-3}$ 未満、さらに好ましくは $1 \times 10^{10} \text{ cm}^{-3}$ 未満であり、 $1 \times 10^{-9} \text{ cm}^{-3}$ 以上とすればよい。

[0135]

一方で、トランジスタのオン電流の向上、またはトランジスタの電界効果移動度の向上を目的とする場合においては、酸化物半導体膜のキャリア密度を高くする方が好ましい。酸化物半導体膜のキャリア密度を高くする場合においては、酸化物半導体膜の不純物濃度をわずかに高める、または酸化物半導体膜の欠陥準位密度をわずかに高めればよい。あるいは、酸化物半導体膜のバンドギャップをより小さくするとよい。例えば、トランジスタの $I_d - V_g$ 特性のオン／オフ比が取れる範囲において、不純物濃度がわずかに高い、ま

たは欠陥準位密度がわずかに高い状態とすることが好ましい。

[0136]

例えば、酸化物半導体膜のキャリア密度は、 $1 \times 10^{11} \text{ cm}^{-3}$ 以上 $1 \times 10^{18} \text{ cm}^{-3}$ 未満とすればよい。

[0137]

ここで、酸化物半導体膜中における各不純物の影響について説明する。

[0138]

酸化物半導体膜において、第14族元素の一つであるシリコンや炭素が含まれると、酸化物半導体膜において欠陥準位が形成される。このため、酸化物半導体膜におけるシリコンや炭素の濃度と、酸化物半導体膜との界面近傍のシリコンや炭素の濃度（二次イオン質量分析法（SIMS: Secondary Ion Mass Spectrometry）により得られる濃度）を、 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms/cm}^3$ 以下とする。

[0139]

また、酸化物半導体膜に含まれる水素は、金属原子と結合する酸素と反応して水になるため、酸素欠損を形成する場合がある。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成することがある。これにより、高い電界効果移動度を有するトランジスタを実現できる。ただし、酸化物半導体膜中の水素濃度が高すぎると、ノーマリーオン特性となりやすい。したがって例えば、酸化物半導体膜中の水素濃度は、 $1 \times 10^{19} \text{ atoms/cm}^3$ 以上、 $5 \times 10^{21} \text{ atoms/cm}^3$ 未満、好ましくは $1 \times 10^{20} \text{ atoms/cm}^3$ 以上 $1 \times 10^{21} \text{ atoms/cm}^3$ 未満とすることが好ましい。

[0140]

また、酸化物半導体膜は、エネルギーギャップが 2 eV 以上、または 2.5 eV 以上であると好ましい。

[0141]

また、酸化物半導体膜の厚さは、 3 nm 以上 200 nm 以下、好ましくは 3 nm 以上 100 nm 以下、さらに好ましくは 3 nm 以上 60 nm 以下である。

[0142]

また、酸化物半導体膜が In-M-Zn 酸化物の場合、 In-M-Zn 酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比として、 $\text{In:M:Zn}=1:1:0.5$ 、 $\text{In:M:Zn}=1:1:1$ 、 $\text{In:M:Zn}=1:1:1.2$ 、 $\text{In:M:Zn}=2:1:1.5$ 、 $\text{In:M:Zn}=2:1:2.3$ 、 $\text{In:M:Zn}=2:1:3$ 、 $\text{In:M:Zn}=3:1:2$ 、 $\text{In:M:Zn}=4:2:4.1$ 、 $\text{In:M:Zn}=5:1:7$ 等が好ましい。

[0143]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせ実施することができる。

[0144]

(実施の形態2)

<CACの構成>

以下では、本発明の一態様に用いることができるCAC (Cloud Aligned Complementary) -OSの構成について説明する。

[0145]

CACとは、例えば、酸化物半導体を構成する元素が、0.5nm以上10nm以下、好ましくは、1nm以上2nm以下、またはその近傍のサイズで偏在した材料の一構成である。なお、以下では、酸化物半導体において、一つあるいはそれ以上の金属元素が偏在し、該金属元素を有する領域が、0.5nm以上10nm以下、好ましくは、1nm以上2nm以下、またはその近傍のサイズで混合した状態をモザイク状、またはパッチ状ともいう。

[0146]

例えば、In-Ga-Zn酸化物（以下、IGZOともいう。）におけるCAC-IGZOとは、インジウム酸化物（以下、 InO_{x1} （ $x1$ は0よりも大きい実数）とする。）、またはインジウム亜鉛酸化物（以下、 $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ （ $x2$ 、 $y2$ 、および $z2$ は0よりも大きい実数）とする。）と、ガリウム酸化物（以下、 GaO_{x3} （ $x3$ は0よりも大きい実数）とする。）、またはガリウム亜鉛酸化物（以下、 $\text{Ga}_{x4}\text{Zn}_{y4}\text{O}_{z4}$ （ $x4$ 、 $y4$ 、および $z4$ は0よりも大きい実数）とする。）などと、に材料が分離することでモザイク状となり、モザイク状の InO_{x1} 、または $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ が、膜中に均一に分布した構成（以下、クラウド状ともいう。）である。

[0147]

つまり、CAC-IGZOは、 GaO_{x3} が主成分である領域と、 $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ 、または InO_{x1} が主成分である領域とが、混合している構成を有する複合酸化物半導体である。なお、本明細書において、例えば、第1の領域の元素Mに対するInの原子数比が、第2の領域の元素Mに対するInの原子数比よりも大きいことを、第1の領域は、第2の領域と比較して、Inの濃度が高いとする。

[0148]

なお、IGZOは通称であり、In、Ga、Zn、およびOによる1つの化合物をいう場合がある。代表例として、 $\text{InGaO}_3(\text{ZnO})_{m1}$ （ $m1$ は自然数）、または $\text{In}_{(1+x0)}\text{Ga}_{(1-x0)}\text{O}_3(\text{ZnO})_{m0}$ （ $-1 \leq x0 \leq 1$ 、 $m0$ は任意数）で表される結晶性の化合物が挙げられる。

[0149]

上記結晶性の化合物は、単結晶構造、多結晶構造、またはCAAC構造を有する。なお、

C A A C構造とは、複数の I G Z O ナノ結晶が c 軸配向を有し、かつ a - b 面においては配向せずに連結した結晶構造である。

[0150]

一方、C A Cは、材料構成に関する。C A Cとは、I n、G a、Z n、およびOを含む材料構成において、一部にG aを主成分とするナノ粒子状に観察される領域と、一部にI nを主成分とするナノ粒子状に観察される領域とが、それぞれモザイク状にランダムに分散している構成をいう。従って、C A Cにおいて、結晶構造は副次的な要素である。

[0151]

なお、C A Cは、組成の異なる二種類以上の膜の積層構造は含まないものとする。例えば、I nを主成分とする膜と、G aを主成分とする膜との2層からなる構造は、含まない。

[0152]

なお、G a O_{x3}が主成分である領域と、I n_{x2}Z n_{y2}O_{z2}、またはI n O_{x1}が主成分である領域とは、明確な境界が観察できない場合がある。

[0153]

< C A C - I G Z O の解析 >

続いて、各種測定方法を用い、基板上に成膜した酸化物半導体について測定を行った結果について説明する。

[0154]

《試料の構成と作製方法》

以下では、本発明の一態様に係る9個の試料について説明する。各試料は、それぞれ、酸化物半導体を成膜する際の基板温度、および酸素ガス流量比を異なる条件で作製する。なお、試料は、基板と、基板上的酸化物半導体と、を有する構造である。

[0155]

各試料の作製方法について、説明する。

[0156]

まず、基板として、ガラス基板を用いる。続いて、スパッタリング装置を用いて、ガラス基板上に酸化物半導体として、厚さ100nmのI n - G a - Z n酸化物を形成する。成膜条件は、チャンバー内の圧力を0.6Paとし、ターゲットには、酸化物ターゲット(I n : G a : Z n = 4 : 2 : 4.1 [原子数比])を用いる。また、スパッタリング装置内に設置された酸化物ターゲットに2500WのAC電力を供給する。

[0157]

なお、酸化物を成膜する際の条件として、基板温度を、意図的に加熱しない温度(以下、R. T. ともいう。)、130℃、または170℃とした。また、Arと酸素の混合ガスに対する酸素ガスの流量比(以下、酸素ガス流量比ともいう。)を、10%、30%、または100%とすることで、9個の試料を作製する。

[0158]

《X線回折による解析》

本項目では、9個の試料に対し、X線回折（XRD：X-ray diffraction）測定を行った結果について説明する。なお、XRD装置として、Bruker社製D8 ADVANCEを用いた。また、条件は、Out-of-plane法による $\theta/2\theta$ スキャンにて、走査範囲を 15 deg. 乃至 50 deg. 、ステップ幅を 0.02 deg. 、走査速度を 3.0 deg. / 分 とした。

[0159]

図50にOut-of-plane法を用いてXRDスペクトルを測定した結果を示す。なお、図50において、上段には成膜時の基板温度条件が 170°C の試料における測定結果、中段には成膜時の基板温度条件が 130°C の試料における測定結果、下段には成膜時の基板温度条件がR.T.の試料における測定結果を示す。また、左側の列には酸素ガス流量比の条件が 10% の試料における測定結果、中央の列には酸素ガス流量比の条件が 30% の試料における測定結果、右側の列には酸素ガス流量比の条件が 100% の試料における測定結果、を示す。

[0160]

図50に示すXRDスペクトルは、成膜時の基板温度を高くする、または、成膜時の酸素ガス流量比の割合を大きくすることで、 $2\theta = 31^{\circ}$ 付近のピーク強度が高くなる。なお、 $2\theta = 31^{\circ}$ 付近のピークは、被形成面または上面に略垂直方向に対してc軸に配向した結晶性IGZO化合物（CAAC（c-axis aligned crystalline）-IGZOともいう。）であることに由来することが分かっている。

[0161]

また、図50に示すXRDスペクトルは、成膜時の基板温度が低い、または、酸素ガス流量比が小さいほど、明確なピークが現れなかった。従って、成膜時の基板温度が低い、または、酸素ガス流量比が小さい試料は、測定領域のa-b面方向、およびc軸方向の配向は見られないことが分かる。

[0162]

《電子顕微鏡による解析》

本項目では、成膜時の基板温度R.T.、および酸素ガス流量比 10% で作製した試料を、HAADF（High-Angle Annular Dark Field）-STEM（Scanning Transmission Electron Microscope）によって観察、および解析した結果について説明する（以下、HAADF-STEMによって取得した像は、TEM像ともいう。）。

[0163]

HAADF-STEMによって取得した平面像（以下、平面TEM像ともいう。）、および断面像（以下、断面TEM像ともいう。）の画像解析を行った結果について説明する。なお、TEM像は、球面収差補正機能を用いて観察した。なお、HAADF-STEM像の

撮影には、日本電子株式会社製原子分解能分析電子顕微鏡 JEM-ARM200F を用いて、加速電圧 200 kV、ビーム径約 0.1 nmφ の電子線を照射して行った。

[0164]

図 51A は、成膜時の基板温度 R.T.、および酸素ガス流量比 10% で作製した試料の平面 TEM 像である。図 51B は、成膜時の基板温度 R.T.、および酸素ガス流量比 10% で作製した試料の断面 TEM 像である。

[0165]

《電子線回折パターンの解析》

本項目では、成膜時の基板温度 R.T.、および酸素ガス流量比 10% で作製した試料に、プローブ径が 1 nm の電子線（ナノビーム電子線ともいう。）を照射することで、電子線回折パターンを取得した結果について説明する。

[0166]

図 51A に示す、成膜時の基板温度 R.T.、および酸素ガス流量比 10% で作製した試料の平面 TEM 像において、黒点 a1、黒点 a2、黒点 a3、黒点 a4、および黒点 a5 で示す電子線回折パターンを観察する。なお、電子線回折パターンの観察は、電子線を照射しながら 0 秒の位置から 35 秒の位置まで一定の速度で移動させながら行う。黒点 a1 の結果を図 51C、黒点 a2 の結果を図 51D、黒点 a3 の結果を図 51E、黒点 a4 の結果を図 51F、および黒点 a5 の結果を図 51G に示す。

[0167]

図 51C、図 51D、図 51E、図 51F、および図 51G より、円を描くように（リング状に）輝度の高い領域が観測できる。また、リング状の領域に複数のスポットが観測できる。

[0168]

また、図 51B に示す、成膜時の基板温度 R.T.、および酸素ガス流量比 10% で作製した試料の断面 TEM 像において、黒点 b1、黒点 b2、黒点 b3、黒点 b4、および黒点 b5 で示す電子線回折パターンを観察する。黒点 b1 の結果を図 51H、黒点 b2 の結果を図 51I、黒点 b3 の結果を図 51J、黒点 b4 の結果を図 51K、および黒点 b5 の結果を図 51L に示す。

[0169]

図 51H、図 51I、図 51J、図 51K、および図 51L より、リング状に輝度の高い領域が観測できる。また、リング状の領域に複数のスポットが観測できる。

[0170]

ここで、例えば、 InGaZnO_4 の結晶を有する CAAC-OS に対し、試料面に平行にプローブ径が 300 nm の電子線を入射させると、 InGaZnO_4 の結晶の (009) 面に起因するスポットが含まれる回折パターンが見られる。つまり、CAAC-OS は、c 軸配向性を有し、c 軸が被形成面または上面に略垂直な方向を向いていることがわかる。

一方、同じ試料に対し、試料面に垂直にプローブ径が300nmの電子線を入射させると、リング状の回折パターンが確認される。つまり、CAAC-OSは、a軸およびb軸は配向性を有さないことがわかる。

[0171]

また、微結晶を有する酸化物半導体(nano crystalline oxide semiconductor。以下、nc-OSという。)に対し、大きいプローブ径(例えば50nm以上)の電子線を用いる電子線回折を行うと、ハローパターンのような回折パターンが観測される。また、nc-OSに対し、小さいプローブ径の電子線(例えば50nm未満)を用いるナノビーム電子線回折を行うと、輝点(スポット)が観測される。また、nc-OSに対しナノビーム電子線回折を行うと、円を描くように(リング状に)輝度の高い領域が観測される場合がある。さらに、リング状の領域に複数の輝点が観測される場合がある。

[0172]

成膜時の基板温度R. T.、および酸素ガス流量比10%で作製した試料の電子線回折パターンは、リング状に輝度の高い領域と、該リング領域に複数の輝点を有する。従って、成膜時の基板温度R. T.、および酸素ガス流量比10%で作製した試料は、電子線回折パターンが、nc-OSになり、平面方向、および断面方向において、配向性は有さない。

[0173]

以上より、成膜時の基板温度が低い、または、酸素ガス流量比が小さい酸化物半導体は、アモルファス構造の酸化物半導体膜とも、単結晶構造の酸化物半導体膜とも明確に異なる性質を有すると推定できる。

[0174]

《元素分析》

本項目では、エネルギー分散型X線分光法(EDX: Energy Dispersive X-ray spectroscopy)を用い、EDXマッピングを取得し、評価することによって、成膜時の基板温度R. T.、および酸素ガス流量比10%で作製した試料の元素分析を行った結果について説明する。なお、EDX測定には、元素分析装置として日本電子株式会社製エネルギー分散型X線分析装置JED-2300Tを用いる。なお、試料から放出されたX線の検出にはSiドリフト検出器を用いる。

[0175]

EDX測定では、試料の分析対象領域の各点に電子線照射を行い、これにより発生する試料の特性X線のエネルギーと発生回数を測定し、各点に対応するEDXスペクトルを得る。本実施の形態では、各点のEDXスペクトルのピークを、In原子のL殻への電子遷移、Ga原子のK殻への電子遷移、Zn原子のK殻への電子遷移及びO原子のK殻への電子遷移に帰属させ、各点におけるそれぞれの原子の比率を算出する。これを試料の分析対象領域について行うことにより、各原子の比率の分布が示されたEDXマッピングを得る。

ことができる。

[0176]

図52A乃至52Cには、成膜時の基板温度 $R.T.$ 、および酸素ガス流量比10%で作製した試料の断面におけるEDXマッピングを示す。図52Aは、Ga原子のEDXマッピング（全原子に対するGa原子の比率は1.18乃至18.64 [atomic%] の範囲とする。）である。図52Bは、In原子のEDXマッピング（全原子に対するIn原子の比率は9.28乃至33.74 [atomic%] の範囲とする。）である。図52Cは、Zn原子のEDXマッピング（全原子に対するZn原子の比率は6.69乃至24.99 [atomic%] の範囲とする。）である。また、図52A、図52B、および図52Cは、成膜時の基板温度 $R.T.$ 、および酸素ガス流量比10%で作製した試料の断面において、同範囲の領域を示している。なお、EDXマッピングは、範囲における、測定元素が多いほど明るくなり、測定元素が少ないほど暗くなるように、明暗で元素の割合を示している。また、図52A乃至52Cに示すEDXマッピングの倍率は720万倍である。

[0177]

図52A、図52B、および図52Cに示すEDXマッピングでは、画像に相対的な明暗の分布が見られ、成膜時の基板温度 $R.T.$ 、および酸素ガス流量比10%で作製した試料において、各原子が分布を持って存在している様子が確認できる。ここで、図52A、図52B、および図52Cに示す実線で囲む範囲と破線で囲む範囲に注目する。

[0178]

図52Aでは、実線で囲む範囲は、相対的に暗い領域を多く含み、破線で囲む範囲は、相対的に明るい領域を多く含む。また、図52Bでは実線で囲む範囲は、相対的に明るい領域を多く含み、破線で囲む範囲は、相対的に暗い領域を多く含む。

[0179]

つまり、実線で囲む範囲はIn原子が相対的に多い領域であり、破線で囲む範囲はIn原子が相対的に少ない領域である。ここで、図52Cでは、実線で囲む範囲において、右側は相対的に明るい領域であり、左側は相対的に暗い領域である。従って、実線で囲む範囲は、 $In_{x2}Zn_{y2}O_{z2}$ 、または InO_{x1} などが主成分である領域である。

[0180]

また、実線で囲む範囲はGa原子が相対的に少ない領域であり、破線で囲む範囲はGa原子が相対的に多い領域である。図52Cでは、破線で囲む範囲において、左上の領域は、相対的に明るい領域であり、右下側の領域は、暗い領域である。従って、破線で囲む範囲は、 GaO_{x3} 、または $Ga_{x4}Zn_{y4}O_{z4}$ などが主成分である領域である。

[0181]

また、図52A、図52B、および図52Cより、In原子の分布は、Ga原子よりも、比較的、均一に分布しており、 InO_{x1} が主成分である領域は、 $In_{x2}Zn_{y2}O_{z2}$ が主成分となる領域を介して、互いに繋がって形成されているように見える。このように、 In_x

$_{2}Zn_{Y2}O_{Z2}$ 、または InO_{X1} が主成分である領域は、クラウド状に広がって形成されている。

[0182]

このように、 GaO_{X3} が主成分である領域と、 $In_{X2}Zn_{Y2}O_{Z2}$ 、または InO_{X1} が主成分である領域とが、偏在し、混合している構造を有する $In-Ga-Zn$ 酸化物を、 $CAC-IGZO$ と呼称することができる。

[0183]

また、 CAC における結晶構造は、 nc 構造を有する。 CAC が有する nc 構造は、電子線回折像において、単結晶、多結晶、または CAC 構造を含む $IGZO$ に起因する輝点（スポット）以外にも、数か所以上の輝点（スポット）を有する。または、数か所以上の輝点（スポット）に加え、リング状に輝度の高い領域が現れるとして結晶構造が定義される。

[0184]

また、図52A、図52B、および図52Cより、 GaO_{X3} が主成分である領域、及び $In_{X2}Zn_{Y2}O_{Z2}$ 、または InO_{X1} が主成分である領域のサイズは、0.5 nm以上10 nm以下、または1 nm以上3 nm以下で観察される。なお、好ましくは、EDXマッピングにおいて、各金属元素が主成分である領域の径は、1 nm以上2 nm以下とする。

[0185]

以上より、 $CAC-IGZO$ は、金属元素が均一に分布した $IGZO$ 化合物とは異なる構造であり、 $IGZO$ 化合物と異なる性質を有する。つまり、 $CAC-IGZO$ は、 GaO_{X3} などが主成分である領域と、 $In_{X2}Zn_{Y2}O_{Z2}$ 、または InO_{X1} が主成分である領域と、に互いに相分離し、各元素を主成分とする領域がモザイク状である構造を有する。従って、 $CAC-IGZO$ を半導体素子に用いた場合、 GaO_{X3} などに起因する性質と、 $In_{X2}Zn_{Y2}O_{Z2}$ 、または InO_{X1} に起因する性質とが、相補的に作用することにより、高いオン電流（ I_{on} ）、および高い電界効果移動度（ μ ）を実現することができる。

[0186]

また、 $CAC-IGZO$ を用いた半導体素子は、信頼性が高い。従って、 $CAC-IGZO$ は、ディスプレイをはじめとするさまざまな半導体装置に最適である。

[0187]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

[0188]

（実施の形態3）

本実施の形態では、本発明の一態様の半導体装置に用いることのできるトランジスタについて、詳細に説明する。

[0189]

なお、本実施の形態では、トップゲート構造のトランジスタについて、図5 A乃至図1 6 Cを用いて説明する。

[0190]

[トランジスタの構成例1]

図5 Aは、トランジスタ100の上面図であり、図5 Bは図5 Aの一点鎖線X1-X2間の断面図であり、図5 Cは図5 Aの一点鎖線Y1-Y2間の断面図である。なお、図5 Aでは、明瞭化のため、絶縁膜110などの構成要素を省略して図示している。なお、トランジスタの上面図においては、以降の図面においても図5 Aと同様に、構成要素の一部を省略して図示する場合がある。また、一点鎖線X1-X2方向をチャネル長(L)方向、一点鎖線Y1-Y2方向をチャネル幅(W)方向と呼称する場合がある。

[0191]

図5 A乃至5 Cに示すトランジスタ100は、基板102上の絶縁膜104と、絶縁膜104上の酸化物半導体膜108と、酸化物半導体膜108上の絶縁膜110と、絶縁膜110上の導電膜112と、絶縁膜104、酸化物半導体膜108、及び導電膜112上の絶縁膜116と、を有する。なお、酸化物半導体膜108は、導電膜112と重なるチャネル領域108iと、絶縁膜116と接するソース領域108sと、絶縁膜116と接するドレイン領域108dと、を有する。

[0192]

また、絶縁膜116は、窒素または水素を有する。絶縁膜116と、ソース領域108s及びドレイン領域108dと、が接することで、絶縁膜116中の窒素または水素がソース領域108s及びドレイン領域108d中に添加される。ソース領域108s及びドレイン領域108dは、窒素または水素が添加されることで、キャリア密度が高くなる。

[0193]

また、トランジスタ100は、絶縁膜116上の絶縁膜118と、絶縁膜116、118に設けられた開口部141aを介して、ソース領域108sに電氣的に接続される導電膜120aと、絶縁膜116、118に設けられた開口部141bを介して、ドレイン領域108dに電氣的に接続される導電膜120bと、を有していてもよい。

[0194]

なお、本明細書等において、絶縁膜104を第1の絶縁膜と、絶縁膜110を第2の絶縁膜と、絶縁膜116を第3の絶縁膜と、絶縁膜118を第4の絶縁膜と、それぞれ呼称する場合がある。また、導電膜112は、ゲート電極としての機能を有し、導電膜120aは、ソース電極としての機能を有し、導電膜120bは、ドレイン電極としての機能を有する。

[0195]

また、絶縁膜110は、ゲート絶縁膜としての機能を有する。また、絶縁膜110は、過剰酸素領域を有する。絶縁膜110が過剰酸素領域を有することで、酸化物半導体膜1

１０８が有するチャネル領域１０８ｉ中に過剰酸素を供給することができる。よって、チャネル領域１０８ｉに形成されうる酸素欠損を過剰酸素により補填することができるため、信頼性の高い半導体装置を提供することができる。

[０１９６]

なお、酸化物半導体膜１０８中に過剰酸素を供給させるためには、酸化物半導体膜１０８の下方に形成される絶縁膜１０４が過剰酸素を有していてもよい。この場合、絶縁膜１０４中に含まれる過剰酸素は、酸化物半導体膜１０８が有するソース領域１０８ｓ、及びドレイン領域１０８ｄにも供給されうる。ソース領域１０８ｓ、及びドレイン領域１０８ｄ中に過剰酸素が供給されると、ソース領域１０８ｓ、及びドレイン領域１０８ｄの抵抗が高くなる場合がある。

[０１９７]

一方で、酸化物半導体膜１０８の上方に形成される絶縁膜１１０に過剰酸素を有する構成とすることで、チャネル領域１０８ｉにのみ選択的に過剰酸素を供給させることが可能となる。あるいは、チャネル領域１０８ｉ、ソース領域１０８ｓ、及びドレイン領域１０８ｄに過剰酸素を供給させたのち、ソース領域１０８ｓ及びドレイン領域１０８ｄのキャリア密度を選択的に高めることで、ソース領域１０８ｓ、及びドレイン領域１０８ｄの抵抗が高くなることを抑制することができる。

[０１９８]

また、酸化物半導体膜１０８が有するソース領域１０８ｓ及びドレイン領域１０８ｄは、それぞれ、酸素欠損を形成する元素、または酸素欠損と結合する元素を有すると好ましい。当該酸素欠損を形成する元素、または酸素欠損と結合する元素としては、代表的には水素、ホウ素、炭素、窒素、フッ素、リン、硫黄、塩素、チタン、希ガス元素等が挙げられる。また、希ガス元素の代表例としては、ヘリウム、ネオン、アルゴン、クリプトン、及びキセノン等がある。上記の酸素欠損を形成する元素は、絶縁膜１１６中に含まれる場合がある。絶縁膜１１６中に上記の酸素欠損を形成する元素が含まれる場合、絶縁膜１１６からソース領域１０８ｓ、及びドレイン領域１０８ｄに酸素欠損を形成する元素が拡散する。または、上記の酸素欠損を形成する元素を、不純物添加処理によりソース領域１０８ｓ、及びドレイン領域１０８ｄ中に添加してもよい。

[０１９９]

不純物元素が酸化物半導体膜に添加されると、酸化物半導体膜中の金属元素と酸素の結合が切断され、酸素欠損が形成される。または、不純物元素が酸化物半導体膜に添加されると、酸化物半導体膜中の金属元素と結合していた酸素が不純物元素と結合し、金属元素から酸素が脱離され、酸素欠損が形成される。これらの結果、酸化物半導体膜においてキャリア密度が増加し、導電性が高くなる。

[０２００]

次に、図５Ａ乃至５Ｃに示す半導体装置の構成要素の詳細について説明する。

[0201]

〔基板〕

基板102としては、作製工程中の熱処理に耐えうる程度の耐熱性を有する材料を用いることができる。

[0202]

具体的には、無アルカリガラス、ソーダ石灰ガラス、アルカリガラス、クリスタルガラス、石英またはサファイア等を用いることができる。また、無機絶縁膜を用いてもよい。当該無機絶縁膜としては、例えば、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜等が挙げられる。

[0203]

また、上記無アルカリガラスとしては、例えば、0.2mm以上0.7mm以下の厚さとするればよい。または、無アルカリガラスを研磨することで、上記の厚さとしてもよい。

[0204]

また、無アルカリガラスとして、第6世代(1500mm×1850mm)、第7世代(1870mm×2200mm)、第8世代(2200mm×2400mm)、第9世代(2400mm×2800mm)、第10世代(2950mm×3400mm)等の面積が大きなガラス基板を用いることができる。これにより、大型の表示装置を作製することができる。

[0205]

また、基板102として、シリコンや炭化シリコンからなる単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI基板等を用いてもよい。

[0206]

また、基板102として、金属等の無機材料を用いてもよい。金属等の無機材料としては、ステンレススチールまたはアルミニウム等が挙げられる。

[0207]

また、基板102として、樹脂、樹脂フィルムまたはプラスチック等の有機材料を用いてもよい。当該樹脂フィルムとしては、ポリエステル、ポリオレフィン、ポリアミド(ナイロン、アラミド等)、ポリイミド、ポリカーボネート、ポリウレタン、アクリル樹脂、エポキシ樹脂、ポリエチレンテレフタレート(PET)、ポリエチレンナフタレート(PEN)、ポリエーテルサルホン(PES)、またはシロキサン結合を有する樹脂等が挙げられる。

[0208]

また、基板102として、無機材料と有機材料とを組み合わせた複合材料を用いてもよい。当該複合材料としては、金属板または薄板状のガラス板と、樹脂フィルムとを貼り合わせた材料、繊維状の金属、粒子状の金属、繊維状のガラス、または粒子状のガラスを樹脂フィルムに分散した材料、もしくは繊維状の樹脂、粒子状の樹脂を無機材料に分散した材料等が挙げられる。

[0209]

なお、基板 102 としては、少なくとも上または下に形成される膜または層を支持できるものであればよく、絶縁膜、半導体膜、導電膜のいずれか一つまたは複数であってもよい。

[0210]

〔第 1 の絶縁膜〕

絶縁膜 104 としては、スパッタリング法、CVD 法、蒸着法、パルスレーザ堆積 (PLD) 法、印刷法、塗布法等を適宜用いて形成することができる。また、絶縁膜 104 としては、例えば、酸化物絶縁膜または窒化物絶縁膜を単層または積層して形成することができる。なお、酸化物半導体膜 108 との界面特性を向上させるため、絶縁膜 104 において少なくとも酸化物半導体膜 108 と接する領域は酸化物絶縁膜で形成することが好ましい。また、絶縁膜 104 として加熱により酸素を放出する酸化物絶縁膜を用いることで、加熱処理により絶縁膜 104 に含まれる酸素を、酸化物半導体膜 108 に移動させることが可能である。

[0211]

絶縁膜 104 の厚さは、50 nm 以上、または 100 nm 以上 3000 nm 以下、または 200 nm 以上 1000 nm 以下とすることができる。絶縁膜 104 を厚くすることで、絶縁膜 104 の酸素放出量を増加させることができると共に、絶縁膜 104 と酸化物半導体膜 108 との界面における界面準位、並びに酸化物半導体膜 108 のチャネル領域 108i に含まれる酸素欠損を低減することが可能である。

[0212]

絶縁膜 104 として、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたは Ga-Zn 酸化物などを用いればよく、単層または積層で設けることができる。本実施の形態では、絶縁膜 104 として、窒化シリコン膜と、酸化窒化シリコン膜との積層構造を用いる。このように、絶縁膜 104 を積層構造として、下層側に窒化シリコン膜を用い、上層側に酸化窒化シリコン膜を用いることで、酸化物半導体膜 108 中に効率よく酸素を導入することができる。

[0213]

〔酸化物半導体膜〕

酸化物半導体膜 108 としては、実施の形態 1 で説明した金属酸化物膜を用いることができる。

[0214]

また、酸化物半導体膜 108 としては、スパッタリング法で形成すると膜密度を高められるため、好適である。スパッタリング法で酸化物半導体膜 108 を形成する場合、スパッタリングガスには、希ガス (代表的にはアルゴン)、酸素、または希ガス及び酸素の混合ガスが適宜用いられる。また、スパッタリングガスの高純度化も必要である。例えば、ス

パッタリングガスとして、露点が -60°C 以下、好ましくは -100°C 以下にまで高純度化した酸素ガスやアルゴンガスを用いることで酸化物半導体膜108に水分等が取り込まれることを可能な限り防ぐことができる。

[0215]

また、スパッタリング法で酸化物半導体膜108を形成する場合、スパッタリング装置におけるチャンバーを、酸化物半導体膜108にとって不純物となる水等を可能な限り除去すべくクライオポンプのような吸着式の真空排気ポンプを用いて、高真空($5 \times 10^{-7} \text{ Pa}$ から $1 \times 10^{-4} \text{ Pa}$ 程度まで)に排気することが好ましい。特に、スパッタリング装置の待機時における、チャンバー内の H_2O に相当するガス分子($m/z = 18$ に相当するガス分子)の分圧を $1 \times 10^{-4} \text{ Pa}$ 以下、好ましくは $5 \times 10^{-5} \text{ Pa}$ 以下とすることが好ましい。

[0216]

〔第2の絶縁膜〕

絶縁膜110は、トランジスタ100のゲート絶縁膜として機能する。また、絶縁膜110は、酸化物半導体膜108、特にチャネル領域108iに酸素を供給する機能を有する。例えば、絶縁膜110としては、酸化物絶縁膜または窒化物絶縁膜を単層または積層して形成することができる。なお、酸化物半導体膜108との界面特性を向上させるため、絶縁膜110において、酸化物半導体膜108と接する領域は、少なくとも酸化物絶縁膜を用いて形成することが好ましい。絶縁膜110として、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコンなどを用いればよい。

[0217]

また、絶縁膜110の厚さは、 5 nm 以上 400 nm 以下、または 5 nm 以上 300 nm 以下、または 10 nm 以上 250 nm 以下とすることができる。

[0218]

また、絶縁膜110は、欠陥が少ないことが好ましく、代表的には、電子スピン共鳴法(E_{SR}: Electron Spin Resonance)で観察されるシグナルが少ない方が好ましい。例えば、上述のシグナルとしては、 g 値が 2.001 に観察される E' センターが挙げられる。なお、 E' センターは、シリコンのダングリングボンドに起因する。絶縁膜110としては、 E' センター起因のスピン密度が、 $3 \times 10^{17} \text{ spins/cm}^3$ 以下、好ましくは $5 \times 10^{16} \text{ spins/cm}^3$ 以下である酸化シリコン膜、または酸化窒化シリコン膜を用いればよい。

[0219]

また、絶縁膜110には、上述のシグナル以外に二酸化窒素(NO_2)に起因するシグナルが観察される場合がある。当該シグナルは、Nの核スピンにより3つのシグナルに分裂しており、それぞれの g 値が 2.037 以上 2.039 以下(第1のシグナルとする)、 g 値が 2.001 以上 2.003 以下(第2のシグナルとする)、及び g 値が 1.964 以上

1. 966以下（第3のシグナルとする）に観察される。

[0220]

例えば、絶縁膜110として、二酸化窒素（ NO_2 ）起因のスピン密度が、 $1 \times 10^{17} \text{ spins/cm}^3$ 以上 $1 \times 10^{18} \text{ spins/cm}^3$ 未満である絶縁膜を用いると好適である。

[0221]

なお、二酸化窒素（ NO_2 ）を含む窒素酸化物（ NO_x ）は、絶縁膜110中に準位を形成する。当該準位は、酸化物半導体膜108のエネルギーギャップ内に位置する。そのため、窒素酸化物（ NO_x ）が、絶縁膜110及び酸化物半導体膜108の界面に拡散すると、当該準位が絶縁膜110側において電子をトラップする場合がある。この結果、トラップされた電子が、絶縁膜110及び酸化物半導体膜108界面近傍に留まるため、トランジスタのしきい値電圧をプラス方向にシフトさせてしまう。したがって、絶縁膜110としては、窒素酸化物の含有量が少ない膜を用いると、トランジスタのしきい値電圧のシフトを低減することができる。

[0222]

窒素酸化物（ NO_x ）の放出量が少ない絶縁膜としては、例えば、酸化窒化シリコン膜を用いることができる。当該酸化窒化シリコン膜は、昇温脱離ガス分析法（TDS: Thermal Desorption Spectroscopy）において、窒素酸化物（ NO_x ）の放出量よりアンモニアの放出量が多い膜であり、代表的にはアンモニアの放出量が $1 \times 10^{18} \text{ 個/cm}^3$ 以上 $5 \times 10^{19} \text{ 個/cm}^3$ 以下である。なお、上記のアンモニアの放出量は、TDSにおける加熱処理の温度が 50°C 以上 650°C 以下、または 50°C 以上 550°C 以下の範囲での総量である。

[0223]

窒素酸化物（ NO_x ）は、加熱処理においてアンモニア及び酸素と反応するため、アンモニアの放出量が多い絶縁膜を用いることで窒素酸化物（ NO_x ）が低減される。

[0224]

なお、絶縁膜110をSIMSで分析した場合、膜中の窒素濃度が $6 \times 10^{20} \text{ atoms/cm}^3$ 以下であると好ましい。

[0225]

また、絶縁膜110として、ハフニウムシリケート（ HfSiO_x ）、窒素が添加されたハフニウムシリケート（ $\text{HfSi}_x\text{O}_y\text{N}_z$ ）、窒素が添加されたハフニウムアルミネート（ $\text{HfAl}_x\text{O}_y\text{N}_z$ ）、酸化ハフニウムなどのhigh-k材料を用いてもよい。当該high-k材料を用いることでトランジスタのゲートリークを低減できる。

[0226]

〔第3の絶縁膜〕

絶縁膜116は、窒素または水素を有する。また、絶縁膜116は、フッ素を有してい

てもよい。絶縁膜 116 としては、例えば、窒化物絶縁膜が挙げられる。該窒化物絶縁膜としては、窒化シリコン、窒化酸化シリコン、酸化窒化シリコン、窒化フッ化シリコン、フッ化窒化シリコン等を用いて形成することができる。絶縁膜 116 に含まれる水素濃度は、 $1 \times 10^{22} \text{ atoms/cm}^3$ 以上であると好ましい。また、絶縁膜 116 は、酸化物半導体膜 108 のソース領域 108s、及びドレイン領域 108d と接する。したがって、絶縁膜 116 と接するソース領域 108s、及びドレイン領域 108d 中の不純物（窒素または水素）濃度が高くなり、ソース領域 108s、及びドレイン領域 108d のキャリア密度を高めることができる。

[0227]

〔第 4 の絶縁膜〕

絶縁膜 118 としては、酸化物絶縁膜を用いることができる。また、絶縁膜 118 としては、酸化物絶縁膜と、窒化物絶縁膜との積層膜を用いることができる。絶縁膜 118 として、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたは Ga-Zn 酸化物などを用いればよい。

[0228]

また、絶縁膜 118 としては、外部からの水素、水等のバリア膜として機能する膜であることが好ましい。

[0229]

絶縁膜 118 の厚さは、30 nm 以上 500 nm 以下、または 100 nm 以上 400 nm 以下とすることができる。

[0230]

〔導電膜〕

導電膜 112、120a、120b としては、スパッタリング法、真空蒸着法、パルスレーザ堆積 (PLD) 法、熱 CVD 法等を用いて形成することができる。また、導電膜 112、120a、120b としては、導電性を有する金属膜、可視光を反射する機能を有する導電膜、または可視光を透過する機能を有する導電膜を用いればよい。

[0231]

導電性を有する金属膜として、アルミニウム、金、白金、銀、銅、クロム、タンタル、チタン、モリブデン、タングステン、ニッケル、鉄、コバルト、パラジウムまたはマンガンから選ばれた金属元素を含む材料を用いることができる。または、上述した金属元素を含む合金を用いてもよい。

[0232]

上述の導電性を有する金属膜として、具体的には、チタン膜上に銅膜を積層する二層構造、窒化チタン膜上に銅膜を積層する二層構造、窒化タンタル膜上に銅膜を積層する二層構造、チタン膜上に銅膜を積層し、さらにその上にチタン膜を形成する三層構造等を用いればよい。特に、銅元素を含む導電膜を用いることで、抵抗を低くすることが出来るため

好適である。また、銅元素を含む導電膜としては、銅とマンガンとを含む合金膜が挙げられる。当該合金膜は、ウェットエッチング法を用いて加工できるため好適である。

[0233]

なお、導電膜112、120a、120bとしては、窒化タンタル膜を用いると好適である。当該窒化タンタル膜は、導電性を有し、且つ、銅または水素に対して、高いバリア性を有する。また、窒化タンタル膜は、さらに自身からの水素の放出が少ないため、酸化物半導体膜108と接する金属膜、または酸化物半導体膜108の近傍の金属膜として、最も好適に用いることができる。

[0234]

また、上述の導電性を有する導電膜として、導電性高分子または導電性ポリマーを用いてもよい。

[0235]

また、上述の可視光を反射する機能を有する導電膜としては、金、銀、銅、またはパラジウムから選ばれた金属元素を含む材料を用いることができる。特に、銀元素を含む導電膜を用いることで、可視光における反射率を高めることができるため好適である。

[0236]

また、上述の可視光を透過する機能を有する導電膜としては、インジウム、錫、亜鉛、ガリウム、またはシリコンから選ばれた元素を含む材料を用いることができる。具体的には、In酸化物、Zn酸化物、In-Sn酸化物（ITOともいう）、In-Sn-Si酸化物（ITSOともいう）、In-Zn酸化物、In-Ga-Zn酸化物等が挙げられる。

[0237]

また、上述の可視光を透過する機能を有する導電膜としては、グラフェンまたはグラファイトを含む膜を用いてもよい。グラフェンを含む膜は、酸化グラフェンを含む膜を形成し、酸化グラフェンを含む膜を還元することにより、形成することができる。還元する方法としては、熱を加える方法や還元剤を用いる方法等が挙げられる。

[0238]

また、導電膜112、120a、120bを、無電解めっき法により形成することができる。当該無電解めっき法により形成できる材料としては、例えば、Cu、Ni、Al、Au、Sn、Co、Ag、及びPdの中から選ばれるいずれか一つまたは複数を用いることが可能である。特に、CuまたはAgを用いると、導電膜の抵抗を低くすることができるため、好適である。

[0239]

また、無電解めっき法により導電膜を形成した場合、当該導電膜の構成元素が外部に拡散しないように、当該導電膜の下に、拡散防止膜を形成してもよい。また、当該拡散防止膜と、当該導電膜との間に、導電膜を成長させることが出来るシード層を形成してもよい。上記拡散防止膜は、例えば、スパッタリング法を用いて形成することができる。また、当

該拡散防止膜としては、例えば、窒化タンタル膜または窒化チタン膜を用いることができる。また、上記シード層は、無電解めっき法により形成することができる。また、当該シード層としては、無電解めっき法により形成することができる導電膜の材料と同様の材料を用いることができる。

[0240]

なお、導電膜112として、In-Ga-Zn酸化物に代表される酸化物半導体を用いてよい。当該酸化物半導体は、絶縁膜116から窒素または水素が供給されることで、キャリア密度が高くなる。別言すると、酸化物半導体は、酸化物導電体(OC: Oxide Conductor)として機能する。したがって、酸化物半導体は、ゲート電極として用いることができる。

[0241]

例えば、導電膜112としては、酸化物導電体(OC)の単層構造、金属膜の単層構造、または酸化物導電体(OC)と、金属膜との積層構造等が挙げられる。

[0242]

なお、導電膜112として、遮光性を有する金属膜の単層構造、または酸化物導電体(OC)と遮光性を有する金属膜との積層構造を用いる場合、導電膜112の下方に形成されるチャネル領域108iを遮光することができるため、好適である。また、導電膜112として、酸化物半導体または酸化物導電体(OC)と、遮光性を有する金属膜との積層構造を用いる場合、酸化物半導体または酸化物導電体(OC)上に、金属膜(例えば、チタン膜、タングステン膜など)を形成することで、金属膜中の構成元素が酸化物半導体または酸化物導電体(OC)側に拡散し低抵抗化する、金属膜の成膜時のダメージ(例えば、スパッタリングダメージなど)により低抵抗化する、あるいは金属膜中に酸化物半導体または酸化物導電体(OC)中の酸素が拡散することで、酸素欠損が形成され低抵抗化する。

[0243]

導電膜112、120a、120bの厚さとしては、30nm以上500nm以下、または100nm以上400nm以下とすることができる。

[0244]

[トランジスタの構成例2]

次に、図5A乃至5Cに示すトランジスタと異なる構成について、図6A乃至6Cを用いて説明する。

[0245]

図6Aは、トランジスタ100Aの上面図であり、図6Bは図6Aの一点鎖線X1-X2間の断面図であり、図6Cは図6Aの一点鎖線Y1-Y2間の断面図である。

[0246]

図6A乃至6Cに示すトランジスタ100Aは、基板102上の導電膜106と、導電膜106上の絶縁膜104と、絶縁膜104上の酸化物半導体膜108と、酸化物半導体

膜 108 上の絶縁膜 110 と、絶縁膜 110 上の導電膜 112 と、絶縁膜 104、酸化物半導体膜 108、及び導電膜 112 上の絶縁膜 116 と、を有する。なお、酸化物半導体膜 108 は、導電膜 112 と重なるチャネル領域 108 i と、絶縁膜 116 と接するソース領域 108 s と、絶縁膜 116 と接するドレイン領域 108 d と、を有する。

[0247]

トランジスタ 100 A は、先に示すトランジスタ 100 の構成に加え、導電膜 106 と、開口部 143 と、を有する。

[0248]

なお、開口部 143 は、絶縁膜 104、110 に設けられる。また、導電膜 106 は、開口部 143 を介して、導電膜 112 と、電氣的に接続される。よって、導電膜 106 と導電膜 112 には、同じ電位が与えられる。なお、開口部 143 を設けずに、導電膜 106 と、導電膜 112 と、に異なる電位を与えてもよい。または、開口部 143 を設けずに、導電膜 106 を遮光膜として用いてもよい。例えば、導電膜 106 を遮光性の材料により形成することで、チャネル領域 108 i に照射される下方からの光を抑制することができる。

[0249]

また、トランジスタ 100 A の構成とする場合、導電膜 106 は、第 1 のゲート電極（ボトムゲート電極ともいう）としての機能を有し、導電膜 112 は、第 2 のゲート電極（トップゲート電極ともいう）としての機能を有する。また、絶縁膜 104 は、第 1 のゲート絶縁膜としての機能を有し、絶縁膜 110 は、第 2 のゲート絶縁膜としての機能を有する。

[0250]

導電膜 106 としては、先に記載の導電膜 112、120 a、120 b と同様の材料を用いることができる。特に導電膜 106 として、銅を含む材料により形成することで抵抗を低くすることができるため好適である。例えば、導電膜 106 を窒化チタン膜、窒化タantal膜、またはタングステン膜上に銅膜を設ける積層構造とし、導電膜 120 a、120 b を窒化チタン膜、窒化タantal膜、またはタングステン膜上に銅膜を設ける積層構造とすると好適である。この場合、トランジスタ 100 A を表示装置の画素トランジスタ及び駆動トランジスタのいずれか一方または双方に用いることで、導電膜 106 と導電膜 120 a との間に生じる寄生容量、及び導電膜 106 と導電膜 120 b との間に生じる寄生容量を低くすることができる。したがって、導電膜 106、導電膜 120 a、及び導電膜 120 b を、トランジスタ 100 A の第 1 のゲート電極、ソース電極、及びドレイン電極として用いるのみならず、表示装置の電源供給用の配線、信号供給用の配線、または接続用の配線等に用いる事も可能となる。

[0251]

このように、図 6 A 乃至 6 C に示すトランジスタ 100 A は、先に説明したトランジスタ 100 と異なり、酸化物半導体膜 108 の上下にゲート電極として機能する導電膜を有

する構造である。トランジスタ 100A に示すように、本発明の一態様の半導体装置には、複数のゲート電極を設けてもよい。

[0252]

また、図 6B 及び 6C に示すように、酸化物半導体膜 108 は、第 1 のゲート電極として機能する導電膜 106 と、第 2 のゲート電極として機能する導電膜 112 のそれぞれと対向するように位置し、2 つのゲート電極として機能する導電膜に挟まれている。

[0253]

また、導電膜 112 のチャネル幅方向の長さは、酸化物半導体膜 108 のチャネル幅方向の長さよりも長く、酸化物半導体膜 108 のチャネル幅方向全体は、絶縁膜 110 を間に挟んで導電膜 112 に覆われている。また、導電膜 112 と導電膜 106 とは、絶縁膜 104、及び絶縁膜 110 に設けられる開口部 143 において接続されるため、酸化物半導体膜 108 のチャネル幅方向の側面の一方は、絶縁膜 110 を間に挟んで導電膜 112 と対向している。

[0254]

別言すると、トランジスタ 100A のチャネル幅方向において、導電膜 106 及び導電膜 112 は、絶縁膜 104、及び絶縁膜 110 に設けられる開口部 143 において接続すると共に、絶縁膜 104、及び絶縁膜 110 を間に挟んで酸化物半導体膜 108 を取り囲む構成である。

[0255]

このような構成を有することで、トランジスタ 100A に含まれる酸化物半導体膜 108 を、第 1 のゲート電極として機能する導電膜 106 及び第 2 のゲート電極として機能する導電膜 112 の電界によって電気的に取り囲むことができる。トランジスタ 100A のように、第 1 のゲート電極及び第 2 のゲート電極の電界によって、チャネル領域が形成される酸化物半導体膜 108 を電気的に取り囲むトランジスタのデバイス構造を *Surrounded channel* (*S-channel*) 構造と呼ぶことができる。

[0256]

トランジスタ 100A は、*S-channel* 構造を有するため、導電膜 106 または導電膜 112 によってチャネルを誘起させるための電界を効果的に酸化物半導体膜 108 に印加することができるため、トランジスタ 100A の電流駆動能力が向上し、高いオン電流特性を得ることが可能となる。また、オン電流を高くすることが可能であるため、トランジスタ 100A を微細化することが可能となる。また、酸化物半導体膜 108 は、導電膜 106、及び導電膜 112 によって取り囲まれた構造を有するため、酸化物半導体膜 108 の機械的強度を高めることができる。

[0257]

なお、トランジスタ 100A のチャネル幅方向において、酸化物半導体膜 108 の開口部 143 が形成されていない側に、開口部 143 と異なる開口部を形成してもよい。

[0258]

また、トランジスタ100Aに示すように、トランジスタが、半導体膜を間に挟んで存在する一対のゲート電極を有している場合、一方のゲート電極には信号Aが、他方のゲート電極には固定電位 V_b が与えられてもよい。また、一方のゲート電極には信号Aが、他方のゲート電極には信号Bが与えられてもよい。また、一方のゲート電極には固定電位 V_a が、他方のゲート電極には固定電位 V_b が与えられてもよい。

[0259]

信号Aは、例えば、導通状態または非導通状態を制御するための信号である。信号Aは、電位 V_1 、または電位 V_2 ($V_1 > V_2$ とする)の2種類の電位をとるデジタル信号であってもよい。例えば、電位 V_1 を高電源電位とし、電位 V_2 を低電源電位とすることができる。信号Aは、アナログ信号であってもよい。

[0260]

固定電位 V_b は、例えば、トランジスタのしきい値電圧 V_{thA} を制御するための電位である。固定電位 V_b は、電位 V_1 、または電位 V_2 であってもよい。この場合、固定電位 V_b を生成するための電位発生回路を、別途設ける必要がなく好ましい。固定電位 V_b は、電位 V_1 、または電位 V_2 と異なる電位であってもよい。固定電位 V_b を低くすることで、しきい値電圧 V_{thA} を高くできる場合がある。その結果、ゲートソース間電圧 V_{gs} が0Vのときのドレイン電流を低減し、トランジスタを有する回路のリーク電流を低減できる場合がある。例えば、固定電位 V_b を低電源電位よりも低くしてもよい。一方で、固定電位 V_b を高くすることで、しきい値電圧 V_{thA} を低くできる場合がある。その結果、ゲートソース間電圧 V_{gs} が高電源電位のときのドレイン電流を向上させ、トランジスタを有する回路の動作速度を向上できる場合がある。例えば、固定電位 V_b を低電源電位よりも高くしてもよい。

[0261]

信号Bは、例えば、導通状態または非導通状態を制御するための信号である。信号Bは、電位 V_3 、または電位 V_4 ($V_3 > V_4$ とする)の2種類の電位をとるデジタル信号であってもよい。例えば、電位 V_3 を高電源電位とし、電位 V_4 を低電源電位とすることができる。信号Bは、アナログ信号であってもよい。

[0262]

信号Aと信号Bが共にデジタル信号である場合、信号Bは、信号Aと同じデジタル値を持つ信号であってもよい。この場合、トランジスタのオン電流を向上し、トランジスタを有する回路の動作速度を向上できる場合がある。このとき、信号Aにおける電位 V_1 及び電位 V_2 は、信号Bにおける電位 V_3 及び電位 V_4 と、異なっても良い。例えば、信号Bが入力されるゲートに対応するゲート絶縁膜が、信号Aが入力されるゲートに対応するゲート絶縁膜よりも厚い場合、信号Bの電位振幅 ($V_3 - V_4$) を、信号Aの電位振幅 ($V_1 - V_2$) より大きくしても良い。そうすることで、トランジスタの導通状態または

非導通状態に対して、信号Aが与える影響と、信号Bが与える影響と、を同程度とすることができる場合がある。

[0263]

信号Aと信号Bが共にデジタル信号である場合、信号Bは、信号Aと異なるデジタル値を持つ信号であってもよい。この場合、トランジスタの制御を信号Aと信号Bによって別々に行うことができ、より高い機能を実現できる場合がある。例えば、トランジスタがnチャネル型である場合、信号Aが電位V1であり、かつ、信号Bが電位V3である場合のみ導通状態となる場合や、信号Aが電位V2であり、かつ、信号Bが電位V4である場合のみ非導通状態となる場合には、一つのトランジスタでNAND回路やNOR回路等の機能を実現できる場合がある。また、信号Bは、しきい値電圧 V_{thA} を制御するための信号であってもよい。例えば、信号Bは、トランジスタを有する回路が動作している期間と、当該回路が動作していない期間と、で電位が異なる信号であってもよい。信号Bは、回路の動作モードに合わせて電位が異なる信号であってもよい。この場合、信号Bは信号Aほど頻繁には電位が切り替わらない場合がある。

[0264]

信号Aと信号Bが共にアナログ信号である場合、信号Bは、信号Aと同じ電位のアナログ信号、信号Aの電位を定数倍したアナログ信号、または、信号Aの電位を定数だけ加算もしくは減算したアナログ信号等であってもよい。この場合、トランジスタのオン電流が向上し、トランジスタを有する回路の動作速度を向上できる場合がある。信号Bは、信号Aと異なるアナログ信号であってもよい。この場合、トランジスタの制御を信号Aと信号Bによって別々に行うことができ、より高い機能を実現できる場合がある。

[0265]

信号Aがデジタル信号であり、信号Bがアナログ信号であってもよい。または信号Aがアナログ信号であり、信号Bがデジタル信号であってもよい。

[0266]

トランジスタの両方のゲート電極に固定電位を与える場合、トランジスタを、抵抗素子と同等の素子として機能させることができる場合がある。例えば、トランジスタがnチャネル型である場合、固定電位 V_a または固定電位 V_b を高く（低く）することで、トランジスタの実効抵抗を低く（高く）することができる場合がある。固定電位 V_a 及び固定電位 V_b を共に高く（低く）することで、一つのゲートしか有さないトランジスタによって得られる実効抵抗よりも低い（高い）実効抵抗が得られる場合がある。

[0267]

なお、トランジスタ100Aのその他の構成は、先に示すトランジスタ100と同様であり、同様の効果を奏する。

[0268]

また、トランジスタ100A上にさらに、絶縁膜を形成してもよい。その場合の一例を

図7A及び7Bに示す。図7A及び7Bは、トランジスタ100Bの断面図である。トランジスタ100Bの上面図としては、図6Aに示すトランジスタ100Aと同様であるため、ここでの説明は省略する。

[0269]

図7A及び7Bに示すトランジスタ100Bは、導電膜120a、120b、絶縁膜118上に絶縁膜122を有する。それ以外の構成については、トランジスタ100Aと同様であり、同様の効果を奏する。

[0270]

絶縁膜122は、トランジスタ等に起因する凹凸等を平坦化させる機能を有する。絶縁膜122としては、絶縁性であればよく、無機材料または有機材料を用いて形成される。該無機材料としては、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、窒化アルミニウム膜等が挙げられる。該有機材料としては、例えば、アクリル樹脂、またはポリイミド樹脂等の感光性の樹脂材料が挙げられる。

[0271]

[トランジスタの構成例3]

次に、図6A乃至6Cに示すトランジスタと異なる構成について、図8A乃至図10Bを用いて説明する。

[0272]

図8A及び8Bは、トランジスタ100Cの断面図であり、図9A及び9Bは、トランジスタ100Dの断面図であり、図10A及び10Bは、トランジスタ100Eの断面図である。なお、トランジスタ100C、トランジスタ100D、及びトランジスタ100Eの上面図としては、図6Aに示すトランジスタ100Aと同様であるため、ここでの説明は省略する。

[0273]

図8A及び8Bに示すトランジスタ100Cは、導電膜112の積層構造、導電膜112の形状、及び絶縁膜110の形状がトランジスタ100Aと異なる。

[0274]

トランジスタ100Cの導電膜112は、絶縁膜110上の導電膜112__1と、導電膜112__1上の導電膜112__2と、を有する。例えば、導電膜112__1として、酸化物導電膜を用いることにより、絶縁膜110に過剰酸素を添加することができる。上記酸化物導電膜は、スパッタリング法を用い、酸素ガスを含む雰囲気にて形成することができる。また、上記酸化物導電膜としては、例えば、インジウムと錫とを有する酸化物、タングステンとインジウムとを有する酸化物、タングステンとインジウムと亜鉛とを有する酸化物、チタンとインジウムとを有する酸化物、チタンとインジウムと錫とを有する酸化物、インジウムと亜鉛とを有する酸化物、シリコンとインジウムと錫とを有する酸化物、インジウムとガリウムと亜鉛とを有する酸化物等が挙げられる。

[0275]

また、図8Bに示すように、開口部143において、導電膜112__2と、導電膜106とが接続される。開口部143を形成する際に、導電膜112__1となる導電膜を形成した後、開口部143を形成することで、図8Bに示す形状とすることができる。導電膜112__1に酸化物導電膜を適用した場合、導電膜112__2と、導電膜106とが接続される構成とすることで、導電膜112と導電膜106との接続抵抗を低くすることができる。

[0276]

また、トランジスタ100Cの導電膜112及び絶縁膜110は、テーパ形状である。より具体的には、導電膜112の下端部は、導電膜112の上端部よりも外側に形成される。また、絶縁膜110の下端部は、絶縁膜110の上端部よりも外側に形成される。また、導電膜112の下端部は、絶縁膜110の上端部と概略同じ位置に形成される。

[0277]

トランジスタ100Cの導電膜112及び絶縁膜110をテーパ形状とすることで、トランジスタ100Aの導電膜112及び絶縁膜110が矩形的の場合と比較し、絶縁膜116の被覆性を高めることができるため好適である。

[0278]

なお、トランジスタ100Cのその他の構成は、先に示すトランジスタ100Aと同様であり、同様の効果を奏する。

[0279]

図9A及び9Bに示すトランジスタ100Dは、導電膜112の積層構造、導電膜112の形状、及び絶縁膜110の形状がトランジスタ100Aと異なる。

[0280]

トランジスタ100Dの導電膜112は、絶縁膜110上の導電膜112__1と、導電膜112__1上の導電膜112__2と、を有する。また、導電膜112__1の下端部は、導電膜112__2の上端部よりも外側に形成される。例えば、導電膜112__1と、導電膜112__2と、絶縁膜110と、を同じマスクで加工し、導電膜112__2をウエットエッチング法で、導電膜112__1及び絶縁膜110をドライエッチング法で、それぞれ加工することで、上記の構造とすることができる。

[0281]

また、トランジスタ100Dの構造とすることで、酸化物半導体膜108中に、領域108fが形成される場合がある。領域108fは、チャネル領域108iとソース領域108sとの間、及びチャネル領域108iとドレイン領域108dとの間に形成される。

[0282]

領域108fは、高抵抗領域あるいは低抵抗領域のいずれか一方として機能する。高抵抗領域とは、チャネル領域108iと同等の抵抗を有し、ゲート電極として機能する導電

膜 112 が重畳しない領域である。領域 108 f が高抵抗領域の場合、領域 108 f は、所謂オフセット領域として機能する。領域 108 f がオフセット領域として機能する場合には、トランジスタ 100 D のオン電流の低下を抑制するために、チャネル長 (L) 方向において、領域 108 f を $1\ \mu\text{m}$ 以下とすればよい。

[0283]

また、低抵抗領域とは、チャネル領域 108 i よりも抵抗が低く、且つソース領域 108 s 及びドレイン領域 108 d よりも抵抗が高い領域である。領域 108 f が低抵抗領域の場合、領域 108 f は、所謂、LDD (Lightly Doped Drain) 領域として機能する。領域 108 f が LDD 領域として機能する場合には、ドレイン領域の電界緩和が可能となるため、ドレイン領域の電界に起因したトランジスタのしきい値電圧の変動を低減することができる。

[0284]

なお、領域 108 f を LDD 領域とする場合には、例えば、絶縁膜 116 から領域 108 f に窒素、水素、フッ素の 1 以上を供給する、あるいは、絶縁膜 110 及び導電膜 112__1 をマスクとして、導電膜 112__1 の上方から不純物元素を添加することで、当該不純物が導電膜 112__1 及び絶縁膜 110 を通過して酸化物半導体膜 108 に添加されることで領域 108 f を形成することができる。

[0285]

また、図 9 B に示すように、開口部 143 において、導電膜 112__2 と、導電膜 106 とが接続される。

[0286]

なお、トランジスタ 100 D のその他の構成は、先に示すトランジスタ 100 A と同様であり、同様の効果を奏する。

[0287]

図 10 A 及び 10 B に示すトランジスタ 100 E は、導電膜 112 の積層構造、導電膜 112 の形状、及び絶縁膜 110 の形状がトランジスタ 100 A と異なる。

[0288]

トランジスタ 100 E の導電膜 112 は、絶縁膜 110 上の導電膜 112__1 と、導電膜 112__1 上の導電膜 112__2 と、を有する。また、導電膜 112__1 の下端部は、導電膜 112__2 の下端部よりも外側に形成される。また、絶縁膜 110 の下端部は、導電膜 112__1 の下端部よりも外側に形成される。例えば、導電膜 112__1 と、導電膜 112__2 と、絶縁膜 110 と、を同じマスクで加工し、導電膜 112__2 及び導電膜 112__1 をウエットエッチング法で、絶縁膜 110 をドライエッチング法で、それぞれ加工することで、上記の構造とすることができる。

[0289]

また、トランジスタ 100 D と同様に、トランジスタ 100 E には、酸化物半導体膜 1

08中に領域108fが形成される場合がある。領域108fは、チャネル領域108iとソース領域108sとの間、及びチャネル領域108iとドレイン領域108dとの間に形成される。

[0290]

また、図10Bに示すように、開口部143において、導電膜112__2と、導電膜106とが接続される。

[0291]

なお、トランジスタ100Eのその他の構成は、先に示すトランジスタ100Aと同様であり、同様の効果を奏する。

[0292]

[トランジスタの構成例4]

次に、図6A乃至6Cに示すトランジスタ100Aと異なる構成について、図11A乃至図15Bを用いて説明する。

[0293]

図11A及び11Bは、トランジスタ100Fの断面図であり、図12A及び12Bは、トランジスタ100Gの断面図であり、図13A及び13Bは、トランジスタ100Hの断面図であり、図14A及び14Bは、トランジスタ100Jの断面図であり、図15A及び15Bは、トランジスタ100Kの断面図である。なお、トランジスタ100F、トランジスタ100G、トランジスタ100H、トランジスタ100J、及びトランジスタ100Kの上上面図としては、図6Aに示すトランジスタ100Aと同様であるため、ここでの説明は省略する。

[0294]

トランジスタ100F、トランジスタ100G、トランジスタ100H、トランジスタ100J、及びトランジスタ100Kは、先に示すトランジスタ100Aと酸化物半導体膜108の構造が異なる。それ以外の構成については、先に示すトランジスタ100Aと同様の構成であり、同様の効果を奏する。

[0295]

図11A及び11Bに示すトランジスタ100Fが有する酸化物半導体膜108は、絶縁膜104上の酸化物半導体膜108__1と、酸化物半導体膜108__1上の酸化物半導体膜108__2と、酸化物半導体膜108__2上の酸化物半導体膜108__3と、を有する。また、チャネル領域108i、ソース領域108s、及びドレイン領域108dは、それぞれ、酸化物半導体膜108__1、酸化物半導体膜108__2、及び酸化物半導体膜108__3の3層の積層構造である。

[0296]

図12A及び12Bに示すトランジスタ100Gが有する酸化物半導体膜108は、絶縁膜104上の酸化物半導体膜108__2と、酸化物半導体膜108__2上の酸化物半導

体膜 108__3 と、を有する。また、チャネル領域 108 i、ソース領域 108 s、及びドレイン領域 108 d は、それぞれ、酸化物半導体膜 108__2、及び酸化物半導体膜 108__3 の 2 層の積層構造である。

[0297]

図 13A 及び 13B に示すトランジスタ 100H が有する酸化物半導体膜 108 は、絶縁膜 104 上の酸化物半導体膜 108__1 と、酸化物半導体膜 108__1 上の酸化物半導体膜 108__2 と、を有する。また、チャネル領域 108 i、ソース領域 108 s、及びドレイン領域 108 d は、それぞれ、酸化物半導体膜 108__1、及び酸化物半導体膜 108__2 の 2 層の積層構造である。

[0298]

図 14A 及び 14B に示すトランジスタ 100J が有する酸化物半導体膜 108 は、絶縁膜 104 上の酸化物半導体膜 108__1 と、酸化物半導体膜 108__1 上の酸化物半導体膜 108__2 と、酸化物半導体膜 108__2 上の酸化物半導体膜 108__3 と、を有する。また、チャネル領域 108 i は、酸化物半導体膜 108__1、酸化物半導体膜 108__2、及び酸化物半導体膜 108__3 の 3 層の積層構造であり、ソース領域 108 s、及びドレイン領域 108 d は、それぞれ、酸化物半導体膜 108__1、及び酸化物半導体膜 108__2 の 2 層の積層構造である。なお、トランジスタ 100J のチャネル幅 (W) 方向の断面において、酸化物半導体膜 108__3 が、酸化物半導体膜 108__1 及び酸化物半導体膜 108__2 の側面を覆う。

[0299]

図 15A 及び 15B に示すトランジスタ 100K が有する酸化物半導体膜 108 は、絶縁膜 104 上の酸化物半導体膜 108__2 と、酸化物半導体膜 108__2 上の酸化物半導体膜 108__3 と、を有する。また、チャネル領域 108 i は、酸化物半導体膜 108__2、及び酸化物半導体膜 108__3 の 2 層の積層構造であり、ソース領域 108 s、及びドレイン領域 108 d は、それぞれ、酸化物半導体膜 108__2 の単層構造である。なお、トランジスタ 100K のチャネル幅 (W) 方向の断面において、酸化物半導体膜 108__3 が、酸化物半導体膜 108__2 の側面を覆う。

[0300]

チャネル領域 108 i のチャネル幅 (W) 方向の側面またはその近傍においては、加工におけるダメージにより欠陥（例えば、酸素欠損）が形成されやすい、あるいは不純物の付着により汚染されやすい。そのため、チャネル領域 108 i が実質的に真性であっても、電界などのストレスが印加されることによって、チャネル領域 108 i のチャネル幅 (W) 方向の側面またはその近傍が活性化され、低抵抗 (n 型) 領域となりやすい。また、チャネル領域 108 i のチャネル幅 (W) 方向の側面またはその近傍が n 型領域の場合、当該 n 型領域がキャリアのパスとなるため、寄生チャネルが形成される場合がある。

[0301]

そこで、トランジスタ100J、及びトランジスタ100Kにおいては、チャネル領域108iを積層構造とし、チャネル領域108iのチャネル幅(W)方向の側面を、積層構造のうちの一層で覆う構成とする。当該構成とすることで、チャネル領域108iの側面またはその近傍の欠陥を抑制する、あるいはチャネル領域108iの側面またはその近傍への不純物の付着を低減することが可能となる。

[0302]

[バンド構造]

ここで、絶縁膜104、酸化物半導体膜108__1、108__2、108__3、及び絶縁膜110のバンド構造、絶縁膜104、酸化物半導体膜108__2、108__3、及び絶縁膜110のバンド構造、並びに絶縁膜104、酸化物半導体膜108__1、108__2、及び絶縁膜110のバンド構造について、図16A乃至16Cを用いて説明する。なお、図16A乃至16Cは、チャネル領域108iにおけるバンド構造である。

[0303]

図16Aは、絶縁膜104、酸化物半導体膜108__1、108__2、108__3、及び絶縁膜110を有する積層構造の膜厚方向のバンド構造の一例である。また、図16Bは、絶縁膜104、酸化物半導体膜108__2、108__3、及び絶縁膜110を有する積層構造の膜厚方向のバンド構造の一例である。また、図16Cは、絶縁膜104、酸化物半導体膜108__1、108__2、及び絶縁膜110を有する積層構造の膜厚方向のバンド構造の一例である。なお、バンド構造は、理解を容易にするため絶縁膜104、酸化物半導体膜108__1、108__2、108__3、及び絶縁膜110の伝導帯下端のエネルギー準位(E_c)を示す。

[0304]

また、図16Aは、絶縁膜104、110として酸化シリコン膜を用い、酸化物半導体膜108__1として金属元素の原子数比が $I_n : Ga : Zn = 1 : 3 : 2$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜108__2として金属元素の原子数比が $I_n : Ga : Zn = 4 : 2 : 4$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜108__3として金属元素の原子数比が $I_n : Ga : Zn = 1 : 3 : 2$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いる構成のバンド図である。

[0305]

また、図16Bは、絶縁膜104、110として酸化シリコン膜を用い、酸化物半導体膜108__2として金属元素の原子数比が $I_n : Ga : Zn = 4 : 2 : 4$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜108__3として金属元素の原子数比が $I_n : Ga : Zn = 1 : 3 : 2$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いる構成のバンド図である。

[0306]

また、図16Cは、絶縁膜104、110として酸化シリコン膜を用い、酸化物半導体膜108__1として金属元素の原子数比が $I n : G a : Z n = 1 : 3 : 2$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜108__2として金属元素の原子数比が $I n : G a : Z n = 4 : 2 : 4$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いる構成のバンド図である。

[0307]

図16Aに示すように、酸化物半導体膜108__1、108__2、108__3において、伝導帯下端のエネルギー準位はなだらかに変化する。また、図16Bに示すように、酸化物半導体膜108__2、108__3において、伝導帯下端のエネルギー準位はなだらかに変化する。また、図16Cに示すように、酸化物半導体膜108__1、108__2において、伝導帯下端のエネルギー準位はなだらかに変化する。換言すると、伝導帯下端のエネルギー準位は連続的に変化または連続接合する。このようなバンド構造を有するためには、酸化物半導体膜108__1と酸化物半導体膜108__2との界面、または酸化物半導体膜108__2と酸化物半導体膜108__3との界面において、トラップ中心や再結合中心のような欠陥準位を形成するような不純物が存在しないとする。

[0308]

酸化物半導体膜108__1、108__2、108__3に連続接合を形成するためには、ロードロック室を備えたマルチチャンバー方式の成膜装置（スパッタリング装置）を用いて各膜を大気に触れさせることなく連続して積層することが必要となる。

[0309]

図16A乃至16Cに示す構成とすることで酸化物半導体膜108__2がウェル（井戸）となり、上記積層構造を用いたトランジスタにおいて、チャネル領域が酸化物半導体膜108__2に形成されることがわかる。

[0310]

なお、酸化物半導体膜108__1、108__3を設けることにより、酸化物半導体膜108__2に形成されうる欠陥準位を酸化物半導体膜108__2より遠ざけることができる。

[0311]

また、欠陥準位がチャネル領域として機能する酸化物半導体膜108__2の伝導帯下端のエネルギー準位（ E_c ）より真空準位から遠くなることがあり、欠陥準位に電子が蓄積しやすくなってしまう。欠陥準位に電子が蓄積されることで、マイナスの固定電荷となり、トランジスタのしきい値電圧はプラス方向にシフトしてしまう。したがって、欠陥準位が酸化物半導体膜108__2の伝導帯下端のエネルギー準位（ E_c ）より真空準位に近くなるような構成にすると好ましい。このようにすることで、欠陥準位に電子が蓄積しにくくなり、トランジスタのオン電流を増大させることが可能であると共に、電界効果移動度を高めることができる。

[0312]

また、酸化物半導体膜 108__1、108__3 は、酸化物半導体膜 108__2 よりも伝導帯下端のエネルギー準位が真空準位に近く、代表的には、酸化物半導体膜 108__2 の伝導帯下端のエネルギー準位と、酸化物半導体膜 108__1、108__3 の伝導帯下端のエネルギー準位との差が、0.15 eV 以上、または 0.5 eV 以上、かつ 2 eV 以下、または 1 eV 以下である。すなわち、酸化物半導体膜 108__1、108__3 の電子親和力と、酸化物半導体膜 108__2 の電子親和力との差が、0.15 eV 以上、または 0.5 eV 以上、かつ 2 eV 以下、または 1 eV 以下である。

[0313]

このような構成を有することで、酸化物半導体膜 108__2 が主な電流経路となる。すなわち、酸化物半導体膜 108__2 は、チャネル領域としての機能を有し、酸化物半導体膜 108__1、108__3 は、酸化物絶縁膜としての機能を有する。また、酸化物半導体膜 108__1、108__3 は、チャネル領域が形成される酸化物半導体膜 108__2 を構成する金属元素の一種以上から構成される酸化物半導体膜を用いると好ましい。このような構成とすることで、酸化物半導体膜 108__1 と酸化物半導体膜 108__2 との界面、または酸化物半導体膜 108__2 と酸化物半導体膜 108__3 との界面において、界面散乱が起こりにくい。従って、該界面においてはキャリアの動きが阻害されないため、トランジスタの電界効果移動度が高くなる。

[0314]

また、酸化物半導体膜 108__1、108__3 は、チャネル領域の一部として機能することを防止するため、導電率が十分に低い材料を用いるものとする。そのため、酸化物半導体膜 108__1、108__3 を、その物性及び／または機能から、それぞれ酸化物絶縁膜とも呼べる。または、酸化物半導体膜 108__1、108__3 には、電子親和力（真空準位と伝導帯下端のエネルギー準位との差）が酸化物半導体膜 108__2 よりも小さく、伝導帯下端のエネルギー準位が酸化物半導体膜 108__2 の伝導帯下端エネルギー準位と差分（バンドオフセット）を有する材料を用いるものとする。また、ドレイン電圧の大きさに依存したしきい値電圧の差が生じることを抑制するためには、酸化物半導体膜 108__1、108__3 の伝導帯下端のエネルギー準位が、酸化物半導体膜 108__2 の伝導帯下端のエネルギー準位よりも真空準位に近い材料を用いると好適である。例えば、酸化物半導体膜 108__2 の伝導帯下端のエネルギー準位と、酸化物半導体膜 108__1、108__3 の伝導帯下端のエネルギー準位との差が、0.2 eV 以上、好ましくは 0.5 eV 以上とすることが好ましい。

[0315]

また、酸化物半導体膜 108__1、108__3 は、膜中にスピネル型の結晶構造が含まれないことが好ましい。酸化物半導体膜 108__1、108__3 の膜中にスピネル型の結晶構造を含む場合、該スピネル型の結晶構造と他の領域との界面において、導電膜 120a、120b の構成元素が酸化物半導体膜 108__2 へ拡散してしまう場合がある。なお、

酸化物半導体膜 108__1、108__3 が後述する CAAC-OS である場合、導電膜 120a、120b の構成元素、例えば、銅元素のブロッキング性が高くなり好ましい。

[0316]

また、本実施の形態においては、酸化物半導体膜 108__1、108__3 として、金属元素の原子数比が $\text{In} : \text{Ga} : \text{Zn} = 1 : 3 : 2$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いる構成について例示したが、これに限定されない。例えば、酸化物半導体膜 108__1、108__3 として、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1$ [原子数比]、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1.2$ [原子数比]、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 3 : 4$ [原子数比]、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 3 : 6$ [原子数比]、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 4 : 5$ [原子数比]、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 5 : 6$ [原子数比]、または $\text{In} : \text{Ga} : \text{Zn} = 1 : 10 : 1$ [原子数比] の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いてもよい。あるいは、酸化物半導体膜 108__1、108__3 として、金属元素の原子数比が $\text{Ga} : \text{Zn} = 10 : 1$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いてもよい。この場合、酸化物半導体膜 108__2 として金属元素の原子数比が $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜 108__1、108__3 として金属元素の原子数比が $\text{Ga} : \text{Zn} = 10 : 1$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いると、酸化物半導体膜 108__2 の伝導帯下端のエネルギー準位と、酸化物半導体膜 108__1、108__3 の伝導帯下端のエネルギー準位との差を 0.6 eV 以上とすることができるため好適である。

[0317]

なお、酸化物半導体膜 108__1、108__3 として、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1$ [原子数比] の金属酸化物ターゲットを用いる場合、酸化物半導体膜 108__1、108__3 は、 $\text{In} : \text{Ga} : \text{Zn} = 1 : \beta_1 (0 < \beta_1 \leq 2) : \beta_2 (0 < \beta_2 \leq 2)$ となる場合がある。また、酸化物半導体膜 108__1、108__3 として、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 3 : 4$ [原子数比] の金属酸化物ターゲットを用いる場合、酸化物半導体膜 108__1、108__3 は、 $\text{In} : \text{Ga} : \text{Zn} = 1 : \beta_3 (1 \leq \beta_3 \leq 5) : \beta_4 (2 \leq \beta_4 \leq 6)$ となる場合がある。また、酸化物半導体膜 108__1、108__3 として、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 3 : 6$ [原子数比] の金属酸化物ターゲットを用いる場合、酸化物半導体膜 108__1、108__3 は、 $\text{In} : \text{Ga} : \text{Zn} = 1 : \beta_5 (1 \leq \beta_5 \leq 5) : \beta_6 (4 \leq \beta_6 \leq 8)$ となる場合がある。

[0318]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせる実施することができる。

[0319]

(実施の形態 4)

本実施の形態では、本発明の一態様の半導体装置に用いることのできるトランジスタに

ついて、詳細に説明する。

[0320]

なお、本実施の形態では、ボトムゲート型のトランジスタについて、図17A乃至図23Cを用いて説明する。

[0321]

[トランジスタの構成例1]

図17Aは、トランジスタ300Aの上面図であり、図17Bは、図17Aに示す一点鎖線X1-X2間の断面図に相当し、図17Cは、図17Aに示す一点鎖線Y1-Y2間の断面図に相当する。なお、図17Aにおいて、煩雑になることを避けるため、トランジスタ300Aの構成要素の一部（ゲート絶縁膜として機能する絶縁膜等）を省略して図示している。また、一点鎖線X1-X2方向をチャネル長方向、一点鎖線Y1-Y2方向をチャネル幅方向と呼称する場合がある。なお、トランジスタの上面図においては、以降の図面においても図17Aと同様に、構成要素の一部を省略して図示する場合がある。

[0322]

図17A乃至17Cに示すトランジスタ300Aは、基板302上の導電膜304と、基板302及び導電膜304上の絶縁膜306と、絶縁膜306上の絶縁膜307と、絶縁膜307上の酸化物半導体膜308と、酸化物半導体膜308上の導電膜312aと、酸化物半導体膜308上の導電膜312bと、を有する。また、トランジスタ300A上、より詳しくは、導電膜312a、312b及び酸化物半導体膜308上には絶縁膜314、316、及び絶縁膜318が設けられる。

[0323]

なお、トランジスタ300Aにおいて、絶縁膜306、307は、トランジスタ300Aのゲート絶縁膜としての機能を有し、絶縁膜314、316、318は、トランジスタ300Aの保護絶縁膜としての機能を有する。また、トランジスタ300Aにおいて、導電膜304は、ゲート電極としての機能を有し、導電膜312aは、ソース電極としての機能を有し、導電膜312bは、ドレイン電極としての機能を有する。

[0324]

なお、本明細書等において、絶縁膜306、307を第1の絶縁膜と、絶縁膜314、316を第2の絶縁膜と、絶縁膜318を第3の絶縁膜と、それぞれ呼称する場合がある。

[0325]

図17A乃至17Cに示すトランジスタ300Aは、チャネルエッチ型の構造を有する。本発明の一態様の酸化物半導体膜は、チャネルエッチ型のトランジスタに好適に用いることができる。

[0326]

[トランジスタの構成例2]

図18Aは、トランジスタ300Bの上面図であり、図18Bは、図18Aに示す一点

鎖線X1-X2間の断面図に相当し、図18Cは、図18Aに示す一点鎖線Y1-Y2間の断面図に相当する。

[0327]

図18A乃至18Cに示すトランジスタ300Bは、基板302上の導電膜304と、基板302及び導電膜304上の絶縁膜306と、絶縁膜306上の絶縁膜307と、絶縁膜307上の酸化物半導体膜308と、酸化物半導体膜308上の絶縁膜314と、絶縁膜314上の絶縁膜316と、絶縁膜314及び絶縁膜316に設けられる開口部341aを介して酸化物半導体膜308に電氣的に接続される導電膜312aと、絶縁膜314及び絶縁膜316に設けられる開口部341bを介して酸化物半導体膜308に電氣的に接続される導電膜312bとを有する。また、トランジスタ300B上、より詳しくは、導電膜312a、312b、及び絶縁膜316上には絶縁膜318が設けられる。

[0328]

なお、トランジスタ300Bにおいて、絶縁膜306、307は、トランジスタ300Bのゲート絶縁膜としての機能を有し、絶縁膜314、316は、酸化物半導体膜308の保護絶縁膜としての機能を有し、絶縁膜318は、トランジスタ300Bの保護絶縁膜としての機能を有する。また、トランジスタ300Bにおいて、導電膜304は、ゲート電極としての機能を有し、導電膜312aは、ソース電極としての機能を有し、導電膜312bは、ドレイン電極としての機能を有する。

[0329]

図17A乃至17Cに示すトランジスタ300Aにおいては、チャネルエッチ型の構造であったのに対し、図18A乃至18Cに示すトランジスタ300Bは、チャネル保護型の構造である。本発明の一態様の酸化物半導体膜は、チャネル保護型のトランジスタにも好適に用いることができる。

[0330]

[トランジスタの構成例3]

図19Aは、トランジスタ300Cの上面図であり、図19Bは、図19Aに示す一点鎖線X1-X2間の断面図に相当し、図19Cは、図19Aに示す一点鎖線Y1-Y2間の断面図に相当する。

[0331]

図19A乃至19Cに示すトランジスタ300Cは、図18A乃至18Cに示すトランジスタ300Bと絶縁膜314、316の形状が相違する。具体的には、トランジスタ300Cの絶縁膜314、316は、酸化物半導体膜308のチャネル領域上に島状に設けられる。その他の構成は、トランジスタ300Bと同様である。

[0332]

[トランジスタの構成例4]

図20Aは、トランジスタ300Dの上面図であり、図20Bは、図20Aに示す一点

鎖線X1-X2間の断面図に相当し、図20Cは、図20Aに示す一点鎖線Y1-Y2間の断面図に相当する。

[0333]

図20A乃至20Cに示すトランジスタ300Dは、基板302上の導電膜304と、基板302及び導電膜304上の絶縁膜306と、絶縁膜306上の絶縁膜307と、絶縁膜307上の酸化物半導体膜308と、酸化物半導体膜308上の導電膜312aと、酸化物半導体膜308上の導電膜312bと、酸化物半導体膜308、及び導電膜312a、312b上の絶縁膜314と、絶縁膜314上の絶縁膜316と、絶縁膜316上の絶縁膜318と、絶縁膜318上の導電膜320a、320bと、を有する。

[0334]

なお、トランジスタ300Dにおいて、絶縁膜306、307は、トランジスタ300Dの第1のゲート絶縁膜としての機能を有し、絶縁膜314、316、318は、トランジスタ300Dの第2のゲート絶縁膜としての機能を有する。また、トランジスタ300Dにおいて、導電膜304は、第1のゲート電極としての機能を有し、導電膜320aは、第2のゲート電極としての機能を有し、導電膜320bは、表示装置に用いる画素電極としての機能を有する。また、導電膜312aは、ソース電極としての機能を有し、導電膜312bは、ドレイン電極としての機能を有する。

[0335]

また、図20Cに示すように導電膜320aは、絶縁膜306、307、314、316、318に設けられる開口部342b、342cにおいて、導電膜304に接続される。よって、導電膜320aと導電膜304とは、同じ電位が与えられる。

[0336]

なお、トランジスタ300Dにおいては、開口部342b、342cを設け、導電膜320aと導電膜304を接続する構成について例示したが、これに限定されない。例えば、開口部342bまたは開口部342cのいずれか一方の開口部のみを形成し、導電膜320aと導電膜304を接続する構成、または開口部342b及び開口部342cを設けずに、導電膜320aと導電膜304を接続しない構成としてもよい。なお、導電膜320aと導電膜304とを接続しない構成の場合、導電膜320aと導電膜304には、それぞれ異なる電位を与えることができる。

[0337]

また、導電膜320bは、絶縁膜314、316、318に設けられる開口部342aを介して、導電膜312bと接続される。

[0338]

なお、トランジスタ300Dは、先に説明のS-channel構造を有する。

[0339]

[トランジスタの構成例5]

また、図１７Ａ乃至１７Ｃに示すトランジスタ３００Ａが有する酸化物半導体膜３０８を積層構造としてもよい。その場合の一例を図２１Ａ及び２１Ｂ及び図２２Ａ及び２２Ｂに示す。

[０３４０]

図２１Ａ及び２１Ｂは、トランジスタ３００Ｅの断面図であり、図２２Ａ及び２１Ｂは、トランジスタ３００Ｆの断面図である。なお、トランジスタ３００Ｅ、３００Ｆの上面図としては、図１７Ａに示すトランジスタ３００Ａの上面図と同様である。

[０３４１]

図２１Ａ及び２１Ｂに示すトランジスタ３００Ｅが有する酸化物半導体膜３０８は、酸化物半導体膜３０８―１と、酸化物半導体膜３０８―２と、酸化物半導体膜３０８―３と、を有する。また、図２２Ａ及び２１Ｂに示すトランジスタ３００Ｆが有する酸化物半導体膜３０８は、酸化物半導体膜３０８―２と、酸化物半導体膜３０８―３と、を有する。

[０３４２]

なお、導電膜３０４、絶縁膜３０６、絶縁膜３０７、酸化物半導体膜３０８、酸化物半導体膜３０８―１、酸化物半導体膜３０８―２、酸化物半導体膜３０８―３、導電膜３１２ａ、３１２ｂ、絶縁膜３１４、絶縁膜３１６、絶縁膜３１８、及び導電膜３２０ａ、３２０ｂとしては、それぞれ先に記載の導電膜１０６、絶縁膜１１６、絶縁膜１１４、酸化物半導体膜１０８、酸化物半導体膜１０８―１、酸化物半導体膜１０８―２、酸化物半導体膜１０８―３、導電膜１２０ａ、１２０ｂ、絶縁膜１０４、絶縁膜１１８、絶縁膜１１６、及び導電膜１１２と同様な材料を用いることができる。

[０３４３]

[トランジスタの構成例６]

図２３Ａは、トランジスタ３００Ｇの上面図であり、図２３Ｂは、図２３Ａに示す一点鎖線Ｘ１－Ｘ２間の断面図に相当し、図２３Ｃは、図２３Ａに示す一点鎖線Ｙ１－Ｙ２間の断面図に相当する。

[０３４４]

図２３Ａ乃至２３Ｃに示すトランジスタ３００Ｇは、基板３０２上の導電膜３０４と、基板３０２及び導電膜３０４上の絶縁膜３０６と、絶縁膜３０６上の絶縁膜３０７と、絶縁膜３０７上の酸化物半導体膜３０８と、酸化物半導体膜３０８上の導電膜３１２ａと、酸化物半導体膜３０８上の導電膜３１２ｂと、酸化物半導体膜３０８、導電膜３１２ａ、及び導電膜３１２ｂ上の絶縁膜３１４と、絶縁膜３１４上の絶縁膜３１６と、絶縁膜３１６上の導電膜３２０ａと、絶縁膜３１６上の導電膜３２０ｂと、を有する。

[０３４５]

また、絶縁膜３０６及び絶縁膜３０７は、開口部３５１を有し、絶縁膜３０６及び絶縁膜３０７上には、開口部３５１を介して導電膜３０４と電氣的に接続される導電膜３１２ｃが形成される。また、絶縁膜３１４及び絶縁膜３１６は、導電膜３１２ｂに達する開口

部 352a と、導電膜 312c に達する開口部 352b とを有する。

[0346]

また、酸化物半導体膜 308 は、導電膜 304 側の酸化物半導体膜 308__2 と、酸化物半導体膜 308__2 上の酸化物半導体膜 308__3 と、を有する。

[0347]

また、トランジスタ 300G の上には、絶縁膜 318 が設けられる。絶縁膜 318 は、絶縁膜 316、導電膜 320a、及び導電膜 320b を覆うように形成される。

[0348]

なお、トランジスタ 300G において、絶縁膜 306、307 は、トランジスタ 300G の第 1 のゲート絶縁膜としての機能を有し、絶縁膜 314、316 は、トランジスタ 300G の第 2 のゲート絶縁膜としての機能を有し、絶縁膜 318 は、トランジスタ 300G の保護絶縁膜としての機能を有する。また、トランジスタ 300G において、導電膜 304 は、第 1 のゲート電極としての機能を有し、導電膜 320a は、第 2 のゲート電極としての機能を有し、導電膜 320b は、表示装置に用いる画素電極としての機能を有する。また、トランジスタ 300G において、導電膜 312a は、ソース電極としての機能を有し、導電膜 312b は、ドレイン電極としての機能を有する。また、トランジスタ 300G において、導電膜 312c は、接続電極としての機能を有する。

[0349]

なお、トランジスタ 300G は、先に説明の S - c h a n n e l 構造を有する。

[0350]

また、トランジスタ 300A 乃至トランジスタ 300G の構造を、それぞれ自由に組み合わせ用いてもよい。

[0351]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせ実施することができる。

[0352]

(実施の形態 5)

本実施の形態では、本発明の一態様の金属酸化物膜を有する半導体装置について、図 24 乃至図 26 を参照して説明する。

[0353]

< 半導体装置の構成例 1 >

図 24 は、実施の形態 3 に示すトランジスタ 300D と、実施の形態 2 に示すトランジスタ 100B とを積層構造とする場合の一例のチャネル長 (L) 方向の断面図である。

[0354]

トランジスタ 300D と、トランジスタ 100B と、を積層構造とすることで、トランジスタの配置面積を縮小させることができる。

[0355]

例えば、図24の構成を、表示装置の画素部に用いることで、当該表示装置の画素密度を高めることが可能となる。例えば、表示装置の画素密度が1000ppi (pixel per inch) を超える、または表示装置の画素密度が2000ppi を超える場合においても、図24に示すような配置とすることで、画素の開口率を高めることができる。なお、ppi は、1インチあたりの画素数を表す単位である。

[0356]

また、トランジスタ300Dとトランジスタ100Bとを積層構造とすることで、先に示す構成と一部異なる構成となる。

[0357]

例えば、図24において、トランジスタ300Dは、先に示す構成と以下の構成が異なる。

[0358]

図24に示すトランジスタ300Dは、絶縁膜318と、導電膜320aとの間に絶縁膜319と、絶縁膜110aとを有する。

[0359]

絶縁膜319としては、絶縁膜314または絶縁膜316に示す材料を用いることができる。絶縁膜319は、酸化物半導体膜108と、絶縁膜318とが接しないように設けられる。また、絶縁膜110aとしては、絶縁膜110と同じ絶縁膜を加工することで形成される。なお、トランジスタ300Dが有する導電膜320aと、トランジスタ100Bが有する導電膜112とは、同じ導電膜を加工することで形成される。

[0360]

また、図24に示すトランジスタ100Bは、導電膜106の代わりに導電膜312cを有する。また、図24に示すトランジスタ100Bは、絶縁膜104の代わりに絶縁膜314、316、318、319を有する。絶縁膜104を、トランジスタ300Dが有する絶縁膜314、316、318、319とすることで、トランジスタの作製工程を短くすることができる。

[0361]

また、図24においては、トランジスタ100Bの導電膜120bに導電膜344が接続されている。なお、導電膜344は、絶縁膜122に設けられた開口部342を介して、導電膜120bに電氣的に接続される。また、導電膜344としては、導電膜320aに用いることができる材料を適用すればよい。なお、導電膜344は、表示装置の画素電極としての機能を有する。

[0362]

また、図24においては、トランジスタ300Dと、トランジスタ100Bとが積層構造とする場合について説明したがこれに限定されない。例えば、図25及び図26に示す

構成としてもよい。

[0363]

<半導体装置の構成例2>

図25は、トランジスタ950と、実施の形態3に示すトランジスタ300Aとを積層構造とする場合の一例のチャンネル長(L)方向の断面図である。

[0364]

図25に示すトランジスタ950は、基板952と、基板952上の絶縁膜954と、絶縁膜954上の半導体膜956と、半導体膜956上の絶縁膜958と、絶縁膜958上の導電膜960と、絶縁膜954、半導体膜956、及び導電膜960上の絶縁膜962と、絶縁膜962上の絶縁膜964と、半導体膜956に電氣的に接続される導電膜966a、966bと、を有する。また、トランジスタ950上には絶縁膜968が設けられる。

[0365]

半導体膜956は、シリコンを有する。特に、半導体膜956は、結晶性のシリコンを有すると好ましい。トランジスタ950は、所謂低温ポリシリコンを用いたトランジスタである。例えば、表示装置の駆動回路部に、低温ポリシリコンを用いたトランジスタを用いることで、高い電界効果移動度を得ることができるため好適である。また、トランジスタ300Aを、例えば、表示装置の画素部に用いると消費電力を抑制できるため好適である。

[0366]

また、基板952には、ガラス基板またはプラスチック基板等を用いることができる。また、絶縁膜954は、トランジスタ950の下地絶縁膜としての機能を有する。絶縁膜954には、例えば酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン等を用いることができる。絶縁膜958は、トランジスタ950のゲート絶縁膜としての機能を有する。絶縁膜958には、絶縁膜954に列挙した材料を用いることができる。導電膜960は、トランジスタ950のゲート電極としての機能を有する。導電膜960には、先の実施の形態で示す導電膜312a、312b、120a、120b等と同じ材料を用いることができる。絶縁膜962、964、968は、トランジスタ950の保護絶縁膜としての機能を有する。また、導電膜966a、966bは、トランジスタ950のソース電極及びドレイン電極としての機能を有する。導電膜966a、966bには、先の実施の形態で示す導電膜312a、312b、120a、120b等と同じ材料を用いることができる。

[0367]

また、トランジスタ950と、トランジスタ300Aとの間には、絶縁膜970と、絶縁膜972とが設けられる。またトランジスタ300Aを覆って絶縁膜974が設けられている。絶縁膜970は、バリア膜としての機能を有する。具体的には、絶縁膜970は、

トランジスタ 950 が有する不純物、例えば、水素などがトランジスタ 300A 側に入り込まないように形成される。また、絶縁膜 972 は、トランジスタ 300A の下地絶縁膜としての機能を有する。

[0368]

絶縁膜 970 としては、例えば、水素の放出が少なく、水素の拡散を抑制できる材料が好ましい。当該材料としては、窒化シリコン、酸化アルミニウムなどが挙げられる。また、絶縁膜 972 としては、例えば、過剰酸素を有すると好ましい。絶縁膜 972 には、絶縁膜 314、316 に示す材料を用いることができる。

[0369]

また、図 25 においては、トランジスタ 950 と、トランジスタ 300A とが重ならない構造としたがこれに限定されず、例えば、トランジスタ 950 のチャネル領域と、トランジスタ 300A のチャネル領域とを重なるように配置してもよい。この場合の一例を図 26 に示す。図 26 は、トランジスタ 950 と、トランジスタ 300A とを積層構造とする場合の一例のチャネル長 (L) 方向の断面図である。図 26 に示すような構成とすることで、トランジスタの配置面積をさらに縮小させることができる。

[0370]

なお、図示しないが、トランジスタ 950 と、実施の形態 2 及び 3 に示すその他のトランジスタ（例えば、トランジスタ 100A 乃至トランジスタ 100K、及びトランジスタ 300B 乃至トランジスタ 300G）とを積層構造としてもよい。

[0371]

このように、本発明の一態様の金属酸化物膜は、様々な形状のトランジスタが積層された構造にも好適に用いることができる。

[0372]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

[0373]

（実施の形態 6）

本実施の形態においては、先の実施の形態で例示したトランジスタを有する表示装置の一例について、図 27 乃至図 34 を用いて以下説明を行う。

[0374]

図 27 は、表示装置の一例を示す上面図である。図 27 に示す表示装置 700 は、第 1 の基板 701 上に設けられた画素部 702 と、第 1 の基板 701 に設けられたソースドライバ回路部 704 及びゲートドライバ回路部 706 と、画素部 702、ソースドライバ回路部 704、及びゲートドライバ回路部 706 を囲むように配置されるシール材 712 と、第 1 の基板 701 に対向するように設けられる第 2 の基板 705 と、を有する。なお、第 1 の基板 701 と第 2 の基板 705 は、シール材 712 によって封止されている。すなわ

ち、画素部702、ソースドライバ回路部704、及びゲートドライバ回路部706は、第1の基板701とシール材712と第2の基板705によって封止されている。なお、図27には図示しないが、第1の基板701と第2の基板705の間には表示素子が設けられる。

[0375]

また、表示装置700は、第1の基板701上のシール材712によって囲まれている領域とは異なる領域に、画素部702、ソースドライバ回路部704、及びゲートドライバ回路部706と、それぞれ電氣的に接続されるFPC端子部708（FPC：Flexible printed circuit）が設けられる。また、FPC端子部708には、FPC716が接続され、FPC716によって画素部702、ソースドライバ回路部704、及びゲートドライバ回路部706に各種信号等が供給される。また、画素部702、ソースドライバ回路部704、ゲートドライバ回路部706、及びFPC端子部708には、信号線710が各々接続されている。FPC716により供給される各種信号等は、信号線710を介して、画素部702、ソースドライバ回路部704、ゲートドライバ回路部706、及びFPC端子部708に与えられる。

[0376]

また、表示装置700にゲートドライバ回路部706を複数設けてもよい。また、表示装置700としては、ソースドライバ回路部704、及びゲートドライバ回路部706を画素部702と同じ第1の基板701に形成している例を示しているが、この構成に限定されない。例えば、ゲートドライバ回路部706のみを第1の基板701に形成しても良い、またはソースドライバ回路部704のみを第1の基板701に形成しても良い。この場合、ソースドライバ回路またはゲートドライバ回路等が形成された基板（例えば、単結晶半導体膜、多結晶半導体膜で形成された駆動回路基板）を、第1の基板701に形成する構成としても良い。なお、別途形成した駆動回路基板の接続方法は、特に限定されるものではなく、COG（Chip On Glass）方法、ワイヤボンディング方法などを用いることができる。

[0377]

また、表示装置700が有する画素部702、ソースドライバ回路部704及びゲートドライバ回路部706は、複数のトランジスタを有している。

[0378]

また、表示装置700は、様々な素子を有することが出来る。該素子の一例としては、例えば、エレクトロルミネッセンス（EL）素子（有機物及び無機物を含むEL素子、有機EL素子、無機EL素子、LEDなど）、発光トランジスタ（電流に応じて発光するトランジスタ）、電子放出素子、液晶素子、電子インク素子、電気泳動素子、エレクトロウェットティング素子、プラズマディスプレイパネル（PDP）、MEMS（マイクロ・エレクトロ・メカニカル・システム）ディスプレイ（例えば、グレーティングライトバルブ（GLV）、

デジタルマイクロミラーデバイス（DMD）、デジタル・マイクロ・シャッター（DMS）素子、インターフェアレンス・モジュレーション（IMOD）素子など）、圧電セラミックディスプレイなどが挙げられる。

[0379]

また、EL素子を用いた表示装置の一例としては、ELディスプレイなどがある。電子放出素子を用いた表示装置の一例としては、フィールドエミッションディスプレイ（FED）又はSED方式平面型ディスプレイ（SED：Surface-conduction Electron-emitter Display）などがある。液晶素子を用いた表示装置の一例としては、液晶ディスプレイ（透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、直視型液晶ディスプレイ、投射型液晶ディスプレイ）などがある。電子インク素子又は電気泳動素子を用いた表示装置の一例としては、電子ペーパーなどがある。なお、半透過型液晶ディスプレイや反射型液晶ディスプレイを実現する場合には、画素電極の一部、または、全部が、反射電極としての機能を有するようにすればよい。例えば、画素電極の一部、または、全部が、アルミニウム、銀、などを有するようにすればよい。さらに、その場合、反射電極の下に、SRAMなどの記憶回路を設けることも可能である。これにより、さらに、消費電力を低減することができる。

[0380]

なお、表示装置700における表示方式は、プログレッシブ方式やインターレース方式等を用いることができる。また、カラー表示する際に画素で制御する色要素としては、RGB（Rは赤、Gは緑、Bは青を表す）の三色に限定されない。例えば、Rの画素とGの画素とBの画素とW（白）の画素の四画素から構成されてもよい。または、ペンタイル配列のように、RGBのうちの2色分で一つの色要素を構成し、色要素によって、異なる2色を選択して構成してもよい。またはRGBに、イエロー、シアン、マゼンタ等を一色以上追加してもよい。なお、色要素のドット毎にその表示領域の大きさが異なってもよい。ただし、開示する発明はカラー表示の表示装置に限定されるものではなく、モノクロ表示の表示装置に適用することもできる。

[0381]

また、バックライト（有機EL素子、無機EL素子、LED、蛍光灯など）に白色発光（W）を用いて表示装置をフルカラー表示させるために、着色層（カラーフィルタともいう。）を用いてもよい。着色層は、例えば、レッド（R）、グリーン（G）、ブルー（B）、イエロー（Y）などを適宜組み合わせて用いることができる。着色層を用いることで、着色層を用いない場合と比べて色の再現性を高くすることができる。このとき、着色層を有する領域と、着色層を有さない領域と、を配置することによって、着色層を有さない領域における白色光を直接表示に利用しても構わない。一部に着色層を有さない領域を配置することで、明るい表示の際に、着色層による輝度の低下を少なくでき、消費電力を2割から3割程度低減できる場合がある。ただし、有機EL素子や無機EL素子などの自発光素

子を用いてフルカラー表示する場合、R、G、B、Y、Wを、それぞれの発光色を有する素子から発光させても構わない。自発光素子を用いることで、着色層を用いた場合よりも、さらに消費電力を低減できる場合がある。

[0382]

また、カラー化方式としては、上述の白色発光からの発光の一部をカラーフィルタを通すことで赤色、緑色、青色に変換する方式（カラーフィルタ方式）の他、赤色、緑色、青色の発光をそれぞれ用いる方式（3色方式）、または青色発光からの発光の一部を赤色や緑色に変換する方式（色変換方式、量子ドット方式）を適用してもよい。

[0383]

本実施の形態においては、表示素子として液晶素子及びEL素子を用いる構成について、図28乃至図30を用いて説明する。なお、図28及び図29は、図27に示す一点鎖線Q-Rにおける断面図であり、表示素子として液晶素子を用いた構成である。また、図30は、図27に示す一点鎖線Q-Rにおける断面図であり、表示素子としてEL素子を用いた構成である。

[0384]

まず、図28乃至図30に示す共通部分について最初に説明し、次に異なる部分について以下説明する。

[0385]

[表示装置の共通部分に関する説明]

図28乃至図30に示す表示装置700は、引き回し配線部711と、画素部702と、ソースドライバ回路部704と、FPC端子部708と、を有する。また、引き回し配線部711は、信号線710を有する。また、画素部702は、トランジスタ750及び容量素子790を有する。また、ソースドライバ回路部704は、トランジスタ752を有する。

[0386]

トランジスタ750及びトランジスタ752は、先に示すトランジスタ100Bと同様の構成である。なお、トランジスタ750及びトランジスタ752の構成については、先の実施の形態に示す、その他のトランジスタを用いてもよい。

[0387]

本実施の形態で用いるトランジスタは、高純度化し、酸素欠損の形成を抑制した酸化物半導体膜を有する。該トランジスタは、オフ電流を低くすることができる。よって、画像信号等の電気信号の保持時間を長くすることができ、電源オン状態では書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を奏する。

[0388]

また、本実施の形態で用いるトランジスタは、比較的高い電界効果移動度が得られるた

め、高速駆動が可能である。例えば、このような高速駆動が可能なトランジスタを液晶表示装置に用いることで、画素部のスイッチングトランジスタと、駆動回路部に使用するドライバトランジスタを同一基板上に形成することができる。すなわち、別途駆動回路として、シリコンウェハ等により形成された半導体装置を用いる必要がないため、半導体装置の部品点数を削減することができる。また、画素部においても、高速駆動が可能なトランジスタを用いることで、高画質な画像を提供することができる。

[0389]

容量素子790は、トランジスタ750が有する第1のゲート電極として機能する導電膜と同一の導電膜を加工する工程を経て形成される下部電極と、トランジスタ750が有するソース電極及びドレイン電極として機能する導電膜と同一の導電膜を加工する工程を経て形成される上部電極と、を有する。また、下部電極と上部電極との間には、トランジスタ750が有する第1のゲート絶縁膜として機能する絶縁膜と同一の絶縁膜を形成する工程を経て形成される絶縁膜と、トランジスタ750の保護絶縁膜として機能する絶縁膜と同一の絶縁膜を形成する工程を経て形成される絶縁膜とが設けられる。すなわち、容量素子790は、一対の電極間に誘電体膜として機能する絶縁膜が挟持された積層型の構造である。

[0390]

また、図28乃至図30において、トランジスタ750、トランジスタ752、及び容量素子790上に平坦化絶縁膜770が設けられている。

[0391]

また、図28乃至図30においては、画素部702が有するトランジスタ750、及びソースドライバ回路部704が有するトランジスタ752として、同じ構造のトランジスタを用いる構成について例示したが、これに限定されない。例えば、画素部702と、ソースドライバ回路部704とは、異なるトランジスタを用いてもよい。具体的には、画素部702にトップゲート型のトランジスタを用い、ソースドライバ回路部704にボトムゲート型のトランジスタを用いる構成、あるいは画素部702にボトムゲート型のトランジスタを用い、ソースドライバ回路部704にトップゲート型のトランジスタを用いる構成などが挙げられる。なお、上記のソースドライバ回路部704を、ゲートドライバ回路部と読み替えてもよい。

[0392]

また、信号線710は、トランジスタ750、752のソース電極及びドレイン電極として機能する導電膜と同じ工程を経て形成される。信号線710として、例えば、銅元素を含む材料を用いた場合、配線抵抗に起因する信号遅延等が少なく、大画面での表示が可能となる。

[0393]

また、FPC端子部708は、接続電極760、異方性導電膜780、及びFPC71

6を有する。なお、接続電極760は、トランジスタ750、752のソース電極及びドレイン電極として機能する導電膜と同じ工程を経て形成される。また、接続電極760は、FPC716が有する端子と異方性導電膜780を介して、電氣的に接続される。

[0394]

また、第1の基板701及び第2の基板705としては、例えばガラス基板を用いることができる。また、第1の基板701及び第2の基板705として、可撓性を有する基板を用いてもよい。該可撓性を有する基板としては、例えばプラスチック基板等が挙げられる。

[0395]

また、第1の基板701と第2の基板705の間には、構造体778が設けられる。構造体778は、絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、第1の基板701と第2の基板705の間の距離（セルギャップ）を制御するために設けられる。なお、構造体778として、球状のスペーサを用いても良い。

[0396]

また、第2の基板705側には、ブラックマトリクスとして機能する遮光膜738と、カラーフィルタとして機能する着色膜736と、遮光膜738及び着色膜736に接する絶縁膜734が設けられる。

[0397]

[液晶素子を用いる表示装置の構成例]

図28に示す表示装置700は、液晶素子775を有する。液晶素子775は、導電膜772、導電膜774、及び液晶層776を有する。導電膜774は、第2の基板705側に設けられ、対向電極としての機能を有する。図28に示す表示装置700は、導電膜772と導電膜774との間に印加される電圧によって、液晶層776の配向状態が変わることによって光の透過、非透過が制御され画像を表示することができる。

[0398]

また、導電膜772は、トランジスタ750が有するソース電極又はドレイン電極として機能する導電膜と電氣的に接続される。導電膜772は、平坦化絶縁膜770上に形成され画素電極、すなわち表示素子の一方の電極として機能する。

[0399]

導電膜772としては、可視光において透光性のある導電膜、または可視光において反射性のある導電膜を用いることができる。可視光において透光性のある導電膜としては、例えば、インジウム（In）、亜鉛（Zn）、錫（Sn）の中から選ばれた一種を含む材料を用いるとよい。可視光において反射性のある導電膜としては、例えば、アルミニウム、または銀を含む材料を用いるとよい。

[0400]

導電膜772に可視光において反射性のある導電膜を用いる場合、表示装置700は、

反射型の液晶表示装置となる。また、導電膜 772 に可視光において透光性のある導電膜を用いる場合、表示装置 700 は、透過型の液晶表示装置となる。

[0401]

また、導電膜 772 上の構成を変えることで、液晶素子の駆動方式を変えることができる。この場合の一例を図 29 に示す。また、図 29 に示す表示装置 700 は、液晶素子の駆動方式として横電界方式（例えば、FFS モード）を用いる構成の一例である。図 29 に示す構成の場合、導電膜 772 上に絶縁膜 773 が設けられ、絶縁膜 773 上に導電膜 774 が設けられる。この場合、導電膜 774 は、共通電極（コモン電極ともいう）としての機能を有し、絶縁膜 773 を介して、導電膜 772 と導電膜 774 との間に生じる電界によって、液晶層 776 の配向状態を制御することができる。

[0402]

また、図 28 及び図 29 において図示しないが、導電膜 772 または導電膜 774 のいずれか一方または双方の、液晶層 776 と接する側に、それぞれ配向膜を設ける構成としてもよい。また、図 28 及び図 29 において図示しないが、偏光部材、位相差部材、反射防止部材などの光学部材（光学基板）などは適宜設けてもよい。例えば、偏光基板及び位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライトなどを用いてもよい。

[0403]

表示素子として液晶素子を用いる場合、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。

[0404]

また、横電界方式を採用する場合、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために数重量%以上のカイラル剤を混合させた液晶組成物を液晶層に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が短く、光学的等方性であるため配向処理が不要である。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。また、ブルー相を示す液晶材料は、視野角依存性が小さい。

[0405]

また、表示素子として液晶素子を用いる場合、TN (Twisted Nematic) モード、IPS (In-Plane-Switching) モード、FFS (Fringe Field Switching) モード、ASM (Axially Symmet

ric aligned Micro-cell) モード、OCB (Optically Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) モードなどを用いることができる。
[0406]

また、表示装置 700 は、ノーマリーブラック型の液晶表示装置、例えば垂直配向 (VA) モードを採用した透過型の液晶表示装置としてもよい。垂直配向モードとしては、いくつか挙げられるが、例えば、MVA (Multi-Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ASV モードなどを用いることができる。
[0407]

[発光素子を用いる表示装置]

図 30 に示す表示装置 700 は、発光素子 782 を有する。発光素子 782 は、導電膜 772、EL 層 786、及び導電膜 788 を有する。図 30 に示す表示装置 700 は、発光素子 782 が有する EL 層 786 が発光することによって、画像を表示することができる。なお、EL 層 786 は、有機化合物、または量子ドットなどの無機化合物を有する。
[0408]

有機化合物に用いることのできる材料としては、蛍光性材料または燐光性材料などが挙げられる。また、量子ドットに用いることのできる材料としては、コロイド状量子ドット材料、合金型量子ドット材料、コア・シェル型量子ドット材料、コア型量子ドット材料、などが挙げられる。また、12 族と 16 族、13 族と 15 族、または 14 族と 16 族の元素グループを含む材料を用いてもよい。または、カドミウム (Cd)、セレン (Se)、亜鉛 (Zn)、硫黄 (S)、リン (P)、インジウム (In)、テルル (Te)、鉛 (Pb)、ガリウム (Ga)、ヒ素 (As)、アルミニウム (Al)、等の元素を有する量子ドット材料を用いてもよい。
[0409]

また、上述の有機化合物、及び無機化合物は、例えば、蒸着法 (真空蒸着法を含む)、液滴吐出法 (インクジェット法ともいう)、塗布法、グラビア印刷法等の方法を用いて形成することができる。また、EL 層 786 は、低分子材料、中分子材料 (オリゴマー、デンドリマーを含む)、または高分子材料を含んでも良い。
[0410]

ここで、液滴吐出法を用いて EL 層 786 を形成する方法について、図 31 A 乃至 31 D を用いて説明する。図 31 A 乃至 31 D は、EL 層 786 の作製方法を説明する断面図である。
[0411]

まず、平坦化絶縁膜 770 上に導電膜 772 が形成され、導電膜 772 の一部を覆うよ

うに絶縁膜 730 が形成される（図 31A 参照）。

[0412]

次に、絶縁膜 730 の開口である導電膜 772 の露出部に、液滴吐出装置 783 より液滴 784 を吐出し、組成物を含む層 785 を形成する。液滴 784 は、溶媒を含む組成物であり、導電膜 772 上に付着する（図 31B 参照）。

[0413]

なお、液滴 784 を吐出する工程を減圧下で行ってもよい。

[0414]

次に、組成物を含む層 785 より溶媒を除去し、固化することによって EL 層 786 を形成する（図 31C 参照）。

[0415]

なお、溶媒の除去方法としては、乾燥工程または加熱工程を行えばよい。

[0416]

次に、EL 層 786 上に導電膜 788 を形成し、発光素子 782 を形成する（図 31D 参照）。

[0417]

このように EL 層 786 を液滴吐出法で形成すると、選択的に組成物を吐出することができるため、材料のロスを削減することができる。また、形状を加工するためのリソグラフィ工程なども必要ないために工程も簡略化することができ、低コスト化が達成できる。

[0418]

なお、上記説明した液滴吐出法とは、組成物の吐出口を有するノズル、あるいは 1 つ又は複数のノズルを有するヘッド等の、液滴を吐出する手段を有するものの総称とする。

[0419]

次に、液滴吐出法に用いる液滴吐出装置について、図 32 を用いて説明する。図 32 は、液滴吐出装置 1400 を説明する概念図である。

[0420]

液滴吐出装置 1400 は、液滴吐出手段 1403 を有する。また、液滴吐出手段 1403 は、ヘッド 1405 と、ヘッド 1412 とを有する。

[0421]

ヘッド 1405、及びヘッド 1412 は制御手段 1407 に接続され、それがコンピュータ 1410 で制御されることにより予めプログラミングされたパターンに描画することができる。

[0422]

また、描画するタイミングとしては、例えば、基板 1402 上に形成されたマーカー 1411 を基準に行えば良い。あるいは、基板 1402 の外縁を基準にして基準点を確定させても良い。ここでは、マーカー 1411 を撮像手段 1404 で検出し、画像処理手段 1

409にてデジタル信号に変換したものをコンピュータ1410で認識して制御信号を発生させて制御手段1407に送る。

[0423]

撮像手段1404としては、電荷結合素子（CCD）や相補型金属酸化物半導体（CMOS）を利用したイメージセンサなどを用いることができる。なお、基板1402上に形成されるべきパターンの情報は記憶媒体1408に格納されており、この情報を基にして制御手段1407に制御信号を送り、液滴吐出手段1403の個々のヘッド1405、ヘッド1412を個別に制御することができる。吐出する材料は、材料供給源1413、材料供給源1414より配管を通してヘッド1405、ヘッド1412にそれぞれ供給される。

[0424]

ヘッド1405の内部は、点線1406が示すように液状の材料を充填する空間と、吐出口であるノズルを有する構造となっている。図示しないが、ヘッド1412もヘッド1405と同様な内部構造を有する。ヘッド1405とヘッド1412のノズルを異なるサイズとすると、異なる材料を異なる幅で同時に描画することができる。一つのヘッドで、複数種の発光材料などをそれぞれ吐出し、描画することができ、広領域に描画する場合は、スループットを向上させるため複数のノズルより同材料を同時に吐出し、描画することができる。大型基板を用いる場合、ヘッド1405、ヘッド1412は基板上を、図32中に示すX、Y、Zの矢印の方向に自在に走査し、描画する領域を自由に設定することができる。同じパターンを一枚の基板に複数描画することができる。

[0425]

また、組成物を吐出する工程は、減圧下で行ってもよい。吐出時に基板を加熱しておいてもよい。組成物を吐出後、乾燥と焼成の一方又は両方の工程を行う。乾燥と焼成の工程は、両工程とも加熱処理の工程であるが、その目的、温度と時間が異なるものである。乾燥の工程、焼成の工程は、常圧下又は減圧下で、レーザ光の照射や瞬間熱アニール、加熱炉などにより行う。なお、この加熱処理を行うタイミング、加熱処理の回数は特に限定されない。乾燥と焼成の工程を良好に行うためには、そのときの温度は、基板の材質及び組成物の性質に依存する。

[0426]

以上のように、液滴吐出装置を用いてEL層786を形成することができる。

[0427]

再び、図30に示す表示装置700の説明に戻る。

[0428]

また、図30に示す表示装置700には、平坦化絶縁膜770及び導電膜772上に絶縁膜730が設けられる。絶縁膜730は、導電膜772の一部を覆う。なお、発光素子782はトップエミッション構造である。したがって、導電膜788は透光性を有し、E

Ｌ層７８６が発する光を透過する。なお、本実施の形態においては、トップエミッション構造について、例示するが、これに限定されない。例えば、導電膜７７２側に光を射出するボトムエミッション構造や、導電膜７７２及び導電膜７８８の双方に光を射出するデュアルエミッション構造も適用することができる。

[０４２９]

また、発光素子７８２と重なる位置に、着色膜７３６が設けられ、絶縁膜７３０と重なる位置、引き回し配線部７１１、及びソースドライバ回路部７０４に遮光膜７３８が設けられている。また、着色膜７３６及び遮光膜７３８は、絶縁膜７３４で覆われている。また、発光素子７８２と絶縁膜７３４の間は封止膜７３２で充填されている。なお、図３０に示す表示装置７００においては、着色膜７３６を設ける構成について例示したが、これに限定されない。例えば、ＥＬ層７８６を塗り分けにより形成する場合においては、着色膜７３６を設けない構成としてもよい。

[０４３０]

[表示装置に入出力装置を設ける構成例]

また、図２９及び図３０に示す表示装置７００に入出力装置を設けてもよい。当該入出力装置としては、例えば、タッチパネル等が挙げられる。

[０４３１]

図３３は図２９に示す表示装置７００にタッチパネル７９１を設ける構成の断面図であり、図３４は図３０に示す表示装置７００にタッチパネル７９１を設ける構成の断面図である。

[０４３２]

まず、図３３及び図３４に示すタッチパネル７９１について、以下説明を行う。

[０４３３]

図３３及び図３４に示すタッチパネル７９１は、基板７０５と着色膜７３６との間に設けられる、所謂インセル型のタッチパネルである。タッチパネル７９１は、遮光膜７３８、及び着色膜７３６を形成する前に、基板７０５側に形成すればよい。

[０４３４]

なお、タッチパネル７９１は、遮光膜７３８と、絶縁膜７９２と、電極７９３と、電極７９４と、絶縁膜７９５と、電極７９６と、絶縁膜７９７と、を有する。例えば、指やスタイラスなどの被検知体が近接することで、電極７９３と、電極７９４との相互容量の変化を検知することができる。

[０４３５]

また、図３３及び図３４に示すトランジスタ７５０の上方においては、電極７９３と、電極７９４との交差部を明示している。電極７９６は、絶縁膜７９５に設けられた開口部を介して、電極７９４を挟む２つの電極７９３と電氣的に接続されている。なお、図３３及び図３４においては、電極７９６が設けられる領域を画素部７０２に設ける構成を例示

したが、これに限定されず、例えば、ソースドライバ回路部 704 に形成してもよい。

[0436]

電極 793 及び電極 794 は、遮光膜 738 と重なる領域に設けられる。また、図 33 に示すように、電極 793 は、液晶素子 775 と重ならないように設けられると好ましい。また、図 34 に示すように、電極 793 は、発光素子 782 と重ならないように設けられると好ましい。別言すると、電極 793 は、発光素子 782 及び液晶素子 775 と重なる領域に開口部を有する。すなわち、電極 793 はメッシュ形状を有する。このような構成とすることで、電極 793 は、発光素子 782 が射出する光を遮らない構成とすることができる。または、電極 793 は、液晶素子 775 を透過する光を遮らない構成とすることができる。したがって、タッチパネル 791 を配置することによる輝度の低下が極めて少ないため、視認性が高く、且つ消費電力が低減された表示装置を実現できる。なお、電極 794 も同様の構成とすればよい。

[0437]

また、電極 793 及び電極 794 が発光素子 782 と重ならないため、電極 793 及び電極 794 には、可視光の透過率が低い金属材料を用いることができる。または、電極 793 及び電極 794 が液晶素子 775 と重ならないため、電極 793 及び電極 794 には、可視光の透過率が低い金属材料を用いることができる。

[0438]

そのため、可視光の透過率が高い酸化物材料を用いた電極と比較して、電極 793 及び電極 794 の抵抗を低くすることが可能となり、タッチパネルのセンサ感度を向上させることができる。

[0439]

例えば、電極 793、794、796 には、導電性のナノワイヤを用いてもよい。当該ナノワイヤは、直径の平均値が 1 nm 以上 100 nm 以下、好ましくは 5 nm 以上 50 nm 以下、より好ましくは 5 nm 以上 25 nm 以下の大きさとすればよい。また、上記ナノワイヤとしては、Ag ナノワイヤ、Cu ナノワイヤ、または Al ナノワイヤ等の金属ナノワイヤ、あるいは、カーボンナノチューブなどを用いればよい。例えば、電極 793、794、796 のいずれか一つあるいは全部に Ag ナノワイヤを用いる場合、可視光における光透過率を 89 % 以上、シート抵抗値を 40 Ω /□ 以上 100 Ω /□ 以下とすることができる。

[0440]

また、図 33 及び図 34 においては、インセル型のタッチパネルの構成について例示したが、これに限定されない。例えば、表示装置 700 上に形成する、所謂オンセル型のタッチパネルや、表示装置 700 に貼り合わせて用いる、所謂アウトセル型のタッチパネルとしてもよい。

[0441]

このように、本発明の一態様の表示装置は、様々な形態のタッチパネルと組み合わせて用いることができる。

[0442]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせ実施することができる。

[0443]

(実施の形態7)

本実施の形態では、本発明の一態様の半導体装置の一例について説明する。ここで示すトランジスタは、微細化に適したトランジスタである。

[0444]

図35A乃至35Cには、トランジスタ200の一例を示す。図35Aはトランジスタ200の上面を示す。なお、図の明瞭化のため、図35Aにおいて一部の膜は省略されている。また、図35Bは、図35Aに示す一点鎖線X1-X2に対応する断面図であり、図35CはY1-Y2に対応する断面図である。

[0445]

トランジスタ200は、ゲート電極として機能する導電体205（導電体205a、および導電体205b）、および導電体260（導電体260aおよび導電体260b）と、ゲート絶縁層として機能する絶縁体220、絶縁体222、絶縁体224、および絶縁体250と、チャネルが形成される領域を有する酸化物半導体230と、ソースまたはドレインの一方として機能する導電体240aと、ソースまたはドレインの他方として機能する導電体240bと、過剰酸素を有する絶縁体280と、を有する。

[0446]

また、酸化物半導体230は、酸化物半導体230aと、酸化物半導体230a上の酸化物半導体230bと、酸化物半導体230b上の酸化物半導体230cと、を有する。なお、トランジスタ200をオンさせると、主として酸化物半導体230bに電流が流れる（チャネルが形成される）。一方、酸化物半導体230aおよび酸化物半導体230cは、酸化物半導体230bとの界面近傍（混合領域となっている場合もある）に電流が流れる場合があるものの、そのほかの領域は絶縁体として機能する場合がある。

[0447]

図35A乃至35Cに示す構造は、ゲート電極として機能する導電体260が、導電体260a、および導電体260bを有する積層構造である。また、ゲート電極として機能する導電体260上に絶縁体270を有する。

[0448]

導電体205は、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、クロム、ネオジム、スカンジウムから選ばれた元素を含む金属膜、または上述した元素を成分とする金属窒化物膜（窒化チタン膜、窒化モリブデン膜、窒化タングステン膜）等で

ある。又は、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの導電性材料を適用することもできる。

[0449]

例えば、導電体205aとして、水素に対するバリア性を有する導電体として、窒化タンタル等を用い、導電体205bとして、導電性が高いタングステンを積層するとよい。当該組み合わせを用いることで、配線としての導電性を保持したまま、酸化物半導体230への水素の拡散を抑制することができる。なお、図35A乃至35Cでは、導電体205a、および導電体205bの2層構造を示したが、当該構成に限定されず、単層でも3層以上の積層構造でもよい。

[0450]

絶縁体220、および絶縁体224は、酸化シリコン膜や酸化窒化シリコン膜などの、酸素を含む絶縁体であることが好ましい。特に、絶縁体224として過剰酸素を含む（化学量論的組成よりも過剰に酸素を含む）絶縁体を用いることが好ましい。このような過剰酸素を含む絶縁体を、トランジスタ200を構成する酸化物に接して設けることにより、酸化物中の酸素欠損を補償することができる。なお、絶縁体222と絶縁体224とは、必ずしも同じ材料を用いて形成しなくともよい。

[0451]

絶縁体222は、例えば、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、酸化アルミニウム、酸化ハフニウム、酸化タンタル、酸化ジルコニウム、チタン酸ジルコン酸鉛（PZT）、チタン酸ストロンチウム（ SrTiO_3 ）または（Ba, Sr） TiO_3 （BST）などのいわゆるh i g h - k材料を含む絶縁体を単層または積層で用いることが好ましい。またはこれらの絶縁体に例えば酸化アルミニウム、酸化ビスマス、酸化ゲルマニウム、酸化ニオブ、酸化シリコン、酸化チタン、酸化タングステン、酸化イットリウム、酸化ジルコニウムを添加してもよい。またはこれらの絶縁体を窒化処理しても良い。上記の絶縁体に酸化シリコン、酸化窒化シリコンまたは窒化シリコンを積層してもよい。

[0452]

なお、絶縁体222が、2層以上の積層構造を有していてもよい。その場合、同じ材料からなる積層構造に限定されず、異なる材料からなる積層構造でもよい。

[0453]

絶縁体220及び絶縁体224の間に、h i g h - k材料を含む絶縁体222を有することで、特定の条件で絶縁体222が電子を捕獲し、しきい値電圧を増大させることができる。つまり、絶縁体222が負に帯電する場合がある。

[0454]

例えば、絶縁体220、および絶縁体224に、酸化シリコンを用い、絶縁体222に、

酸化ハフニウム、酸化アルミニウム、酸化タンタルのような電子捕獲準位の多い材料を用いた場合、半導体装置の使用温度、あるいは保管温度よりも高い温度（例えば、 125°C 以上 450°C 以下、代表的には 150°C 以上 300°C 以下）の下で、導電体205の電位がソース電極やドレイン電極の電位より高い状態を、10ミリ秒以上、代表的には1分以上維持することで、トランジスタ200を構成する酸化物から導電体205に向かって、電子が移動する。この時、移動する電子の一部が、絶縁体222の電子捕獲準位に捕獲される。

[0455]

絶縁体222の電子捕獲準位に必要な量の電子を捕獲させたトランジスタは、しきい値電圧がプラス側にシフトする。なお、導電体205の電圧の制御によって電子の捕獲する量を制御することができ、それに伴ってしきい値電圧を制御することができる。当該構成を有することで、トランジスタ200は、ゲート電圧が0Vであっても非導通状態（オフ状態ともいう）であるノーマリーオフ型のトランジスタとなる。

[0456]

また、電子を捕獲する処理は、トランジスタの作製過程におこなえばよい。例えば、トランジスタのソースあるいはドレインに接続する導電体の形成後、あるいは、前工程（ウェハー処理）の終了後、あるいは、ウェハーダイシング工程後、パッケージ後等、工場出荷前のいずれかの段階で行うとよい。

[0457]

また、絶縁体220、絶縁体222、絶縁体224の膜厚を適宜調整することで、しきい値電圧を制御することができる。または、非導通時のリーク電流の小さいトランジスタを提供することができる。または、安定した電気特性を有するトランジスタを提供することができる。または、オン電流の大きいトランジスタを提供することができる。または、サブスレッショルドスイング値の小さいトランジスタを提供することができる。または、信頼性の高いトランジスタを提供することができる。

[0458]

酸化物半導体230a、酸化物半導体230b、および酸化物半導体230cは、 $\text{In}-\text{M}-\text{Zn}$ 酸化物（MはAl、Ga、Y、またはSn）等の金属酸化物で形成される。また、酸化物半導体230として、 $\text{In}-\text{Ga}$ 酸化物、 $\text{In}-\text{Zn}$ 酸化物を用いてもよい。

[0459]

絶縁体250は、例えば、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、酸化アルミニウム、酸化ハフニウム、酸化タンタル、酸化ジルコニウム、チタン酸ジルコン酸鉛（PZT）、チタン酸ストロンチウム（ SrTiO_3 ）または（Ba, Sr） TiO_3 （BST）などのいわゆるh i g h - k材料を含む絶縁体を単層または積層で用いることができる。またはこれらの絶縁体に例えば酸化アルミニウム、酸化ビスマス、酸化ゲルマニウム、酸化ニオブ、酸化シリコン、酸化チタン、酸化タングステン、酸化イットリウム、酸

化ジルコニウムを添加してもよい。またはこれらの絶縁体を窒化処理しても良い。上記の絶縁体に酸化シリコン、酸化窒化シリコンまたは窒化シリコンを積層してもよい。

[0460]

また、絶縁体250として、絶縁体224と同様に、化学量論的組成よりも過剰に酸素を含む酸化物絶縁体を用いることが好ましい。このような過剰酸素を含む絶縁体を酸化物半導体230に接して設けることにより、酸化物半導体230中の酸素欠損を低減することができる。

[0461]

また、絶縁体250は、酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム、窒化シリコンなどの、酸素や水素に対してバリア性のある絶縁膜を用いることができる。絶縁体250は、このような材料を用いて形成した場合、酸化物半導体230からの酸素の放出や、外部からの水素等の不純物の混入を防ぐ層として機能する。

[0462]

なお、絶縁体250として、絶縁体220、絶縁体222、および絶縁体224と同様の積層構造を有していてもよい。絶縁体250が、電子捕獲準位に必要な量の電子を捕獲させた絶縁体を有することで、トランジスタ200は、しきい値電圧をプラス側にシフトすることができる。当該構成を有することで、トランジスタ200は、ゲート電圧が0Vであっても非導通状態（オフ状態ともいう）であるノーマリーオフ型のトランジスタとなる。

[0463]

また、図35A乃至35Cに示す半導体装置において、酸化物半導体230と導電体260の間に、絶縁体250の他にバリア膜を設けてもよい。もしくは、酸化物半導体230cにバリア性があるものを用いてもよい。

[0464]

例えば、過剰酸素を含む絶縁膜を酸化物半導体230に接して設け、さらにバリア膜で包み込むことで、酸化物を化学量論比組成とほぼ一致するような状態、または化学量論的組成より酸素が多い過飽和の状態とすることができる。また、酸化物半導体230への水素等の不純物の侵入を防ぐことができる。

[0465]

導電体240aと、および導電体240bは、一方がソース電極として機能し、他方がドレイン電極として機能する。

[0466]

導電体240aと、導電体240bは、アルミニウム、チタン、クロム、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、タンタル、またはタングステンなどの金属、またはこれを主成分とする合金を用いることができる。また、図では単層構造を示し

たが、2層以上の積層構造としてもよい。

[0467]

例えば、チタン膜とアルミニウム膜を積層するとよい。また、タングステン膜上にアルミニウム膜を積層する二層構造、銅-マグネシウム-アルミニウム合金膜上に銅膜を積層する二層構造、チタン膜上に銅膜を積層する二層構造、タングステン膜上に銅膜を積層する二層構造としてもよい。

[0468]

また、チタン膜または窒化チタン膜上にアルミニウム膜または銅膜、さらにその上にチタン膜または窒化チタン膜を積層する三層構造、モリブデン膜または窒化モリブデン膜上にアルミニウム膜または銅膜、さらにその上にモリブデン膜または窒化モリブデン膜を積層する三層構造等がある。なお、酸化インジウム、酸化錫または酸化亜鉛を含む透明導電材料を用いてもよい。

[0469]

また、ゲート電極としての機能を有する導電体260は、例えばアルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた金属、または上述した金属を成分とする合金か、上述した金属を組み合わせた合金等を用いて形成することができる。また、マンガン、ジルコニウムのいずれか一または複数から選択された金属を用いてもよい。また、リン等の不純物元素をドーピングした多結晶シリコンに代表される半導体、ニッケルシリサイド等のシリサイドを用いてもよい。

[0470]

例えば、アルミニウム膜上にチタン膜を積層する二層構造とするとよい。また、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造としてもよい。

[0471]

また、チタン膜上にアルミニウム膜、さらにその上にチタン膜を積層する三層構造等がある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた一または複数の金属を組み合わせた合金膜、もしくは窒化膜を用いてもよい。

[0472]

また、導電体260は、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物等の透光性を有する導電性材料を適用することもできる。また、上記透光性を有する導電性材料と、上記金属の積層構造とすることもできる。

[0473]

導電体260aは、熱CVD法、MOCVD法またはALD法を用いて形成する。特に、ALD法を用いて形成することが好ましい。ALD法等により形成することで、絶縁体250に対するプラズマによるダメージを減らすことができる。また、被覆性を向上させることができるため好ましい。従って、信頼性が高いトランジスタ200を提供することができる。

[0474]

また、導電体260bは、タンタル、タングステン、銅、アルミニウムなどの導電性が高い材料を用いて形成する。

[0475]

また、導電体260を覆うように、絶縁体270を設ける。絶縁体280に酸素が脱離する酸化物材料を用いる場合、導電体260が、脱離した酸素により酸化することを防止するため、絶縁体270は、酸素に対してバリア性を有する物質を用いる。

[0476]

例えば、絶縁体270には、酸化アルミニウムなどの金属酸化物を用いることができる。これにより導電体260の酸化を抑制し、絶縁体280から、脱離した酸素を効率的に酸化物半導体230へと供給することができる。また絶縁体270は、導電体260の酸化を防止する程度の厚さに設けられていればよい。例えば、絶縁体270の膜厚は、1nm以上10nm以下、好ましくは3nm以上7nm以下として設ける。

[0477]

トランジスタ200上には、絶縁体280を設ける。絶縁体280には、化学量論的組成よりも過剰に酸素を含む酸化物を用いることが好ましい。つまり、絶縁体280には、化学量論的組成よりも酸素が過剰に存在する領域（以下、過剰酸素領域ともいう）が形成されていることが好ましい。特に、トランジスタ200に酸化物半導体を用いる場合、トランジスタ200近傍の層間膜などとして、酸素過剰領域を有する絶縁体を設けることで、トランジスタ200の酸素欠損を低減することで、信頼性を向上させることができる。

[0478]

過剰酸素領域を有する絶縁体として、具体的には、加熱により一部の酸素が脱離する酸化物材料を用いることが好ましい。加熱により酸素を脱離する酸化物とは、TDS分析にて、酸素原子に換算しての酸素の脱離量が $1.0 \times 10^{18} \text{ atoms/cm}^3$ 以上、好ましくは $3.0 \times 10^{20} \text{ atoms/cm}^3$ 以上である酸化物膜である。なお、上記TDS分析時における膜の表面温度としては100°C以上700°C以下、または100°C以上500°C以下の範囲が好ましい。

[0479]

例えばこのような材料として、酸化シリコンまたは酸化窒化シリコンを含む材料を用いることが好ましい。または、金属酸化物を用いることもできる。なお、本明細書中において、酸化窒化シリコンとは、窒素よりも酸素の含有量が多い材料を指し、窒化酸化シリコ

ンとは、酸素よりも窒素の含有量が多い材料を示す。

[0480]

また、トランジスタ200を覆う絶縁体280は、その下方の凹凸形状を被覆する平坦化膜として機能してもよい。

[0481]

〔応用例〕

以下では、異なる材料のトランジスタを積層して用いる場合の例について説明する。

[0482]

図36に示す半導体装置は、トランジスタ400と、トランジスタ200、および容量素子410を有している。

[0483]

トランジスタ200は、酸化物半導体を有する半導体層にチャネルが形成されるトランジスタである。トランジスタ200は、オフ電流が小さいため、これを半導体装置（記憶装置）に用いることにより長期にわたり記憶内容を保持することが可能である。つまり、リフレッシュ動作を必要としない、あるいは、リフレッシュ動作の頻度が極めて少ない半導体装置（記憶装置）とすることが可能となるため、消費電力を十分に低減することができる。

[0484]

半導体装置は、図36に示すようにトランジスタ400、トランジスタ200、容量素子410を有する。トランジスタ200はトランジスタ400の上方に設けられ、容量素子410はトランジスタ400、およびトランジスタ200の上方に設けられている。

[0485]

トランジスタ400は、基板401上に設けられ、導電体406、絶縁体404、基板401の一部からなる半導体領域402、およびソース領域およびドレイン領域として機能する低抵抗領域408a、および低抵抗領域408bを有する。

[0486]

トランジスタ400は、pチャネル型、あるいはnチャネル型のいずれでもよい。

[0487]

半導体領域402のチャネルが形成される領域、その近傍の領域、ソース領域、およびドレイン領域となる低抵抗領域408a、および低抵抗領域408bなどにおいて、シリコン系半導体などの半導体を含むことが好ましく、単結晶シリコンを含むことが好ましい。または、Ge（ゲルマニウム）、SiGe（シリコンゲルマニウム）、GaAs（ガリウムヒ素）、GaAlAs（ガリウムアルミニウムヒ素）などを有する材料で形成してもよい。結晶格子に応力を与え、格子間隔を変化させることで有効質量を制御したシリコンを用いた構成としてもよい。またはGaAsとGaAlAs等を用いることで、トランジスタ400をHEMT（High Electron Mobility Transisto

r)としてもよい。

[0488]

低抵抗領域408a、および低抵抗領域408bは、半導体領域402に適用される半導体材料に加え、ヒ素、リンなどのn型の導電性を付与する元素、またはホウ素などのp型の導電性を付与する元素を含む。

[0489]

ゲート電極として機能する導電体406は、ヒ素、リンなどのn型の導電性を付与する元素、もしくはホウ素などのp型の導電性を付与する元素を含むシリコンなどの半導体材料、金属材料、合金材料、または金属酸化物材料などの導電性材料を用いることができる。

[0490]

なお、導電体の材料により、仕事関数を定めることで、しきい値電圧を調整することができる。具体的には、導電体に窒化チタンや窒化タンタルなどの材料を用いることが好ましい。さらに導電性と埋め込み性を両立するために導電体にタングステンやアルミニウムなどの金属材料を積層として用いることが好ましく、特にタングステンを用いることが耐熱性の点で好ましい。

[0491]

なお、図36に示すトランジスタ400は一例であり、その構造に限定されず、回路構成や駆動方法に応じて適切なトランジスタを用いればよい。

[0492]

トランジスタ400を覆って、絶縁体420、絶縁体422、絶縁体424、および絶縁体426が順に積層されている。

[0493]

絶縁体420、絶縁体422、絶縁体424、および絶縁体426として、例えば、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、窒化アルミニウムなどを用いればよい。

[0494]

絶縁体422は、その下方に設けられるトランジスタ400などによって生じる段差を平坦化する平坦化膜として機能する。絶縁体422の上面は、平坦性を高めるために化学機械研磨(CMP: Chemical Mechanical Polishing)法等を用いた平坦化処理により平坦化されていてもよい。

[0495]

絶縁体424には、例えば、基板401、またはトランジスタ400などから、トランジスタ200が設けられる領域に、水素や不純物が拡散しないように、バリア性を有する膜を用いることが好ましい。

[0496]

例えば、水素に対するバリア性を有する膜の一例として、CVD法で形成した窒化シリ

コンを用いることができる。ここで、トランジスタ 200 等の酸化物半導体を有する半導体素子に、水素が拡散することで、該半導体素子の特性が低下する場合がある。従って、トランジスタ 200 と、トランジスタ 400 との間に、水素の拡散を抑制する膜を用いることが好ましい。水素の拡散を抑制する膜とは、具体的には、水素の脱離量が少ない膜とする。

[0497]

水素の脱離量は、例えば、昇温脱離ガス分析法 (TDS (Thermal Desorption Spectroscopy)) などを用いて分析することができる。例えば、絶縁体 424 の水素の脱離量は、TDS 分析において、50℃から 500℃の範囲において、水素原子に換算した脱離量が、絶縁体 424 の面積当たりに換算して、 10×10^{15} atoms/cm² 以下、好ましくは 5×10^{15} atoms/cm² 以下であればよい。

[0498]

なお、絶縁体 426 は、絶縁体 424 よりも誘電率が低いことが好ましい。例えば、絶縁体 426 の比誘電率は 4 未満が好ましく、3 未満がより好ましい。また例えば、絶縁体 424 の比誘電率は、絶縁体 426 の比誘電率の 0.7 倍以下が好ましく、0.6 倍以下がより好ましい。誘電率が低い材料を層間膜とすることで、配線間に生じる寄生容量を低減することができる。

[0499]

また、絶縁体 420、絶縁体 422、絶縁体 424、および絶縁体 426 には容量素子 410、またはトランジスタ 200 と電氣的に接続する導電体 428、および導電体 430 等が埋め込まれている。なお、導電体 428、および導電体 430 はプラグ、または配線として機能を有する。また、本明細書等において、配線と、配線と電氣的に接続するプラグとが一体物であってもよい。すなわち、導電体の一部が配線として機能する場合、および導電体の一部がプラグとして機能する場合もある。

[0500]

各プラグ、および配線 (導電体 428、および導電体 430 等) の材料としては、金属材料、合金材料、金属窒化物材料、または金属酸化物材料などの導電性材料を、単層または積層して用いることができる。耐熱性と導電性を両立するタングステンやモリブデンなどの高融点材料を用いることが好ましく、タングステンを用いることが好ましい。または、アルミニウムや銅などの低抵抗導電性材料で形成することが好ましい。低抵抗導電性材料を用いることで配線抵抗を低くすることができる。

[0501]

また、導電体 428、および導電体 430 は、水素に対するバリア性を有する導電体を含むことが好ましい。特に、水素に対するバリア性を有する絶縁体 424 が有する開口部に、水素に対するバリア性を有する導電体が形成されることが好ましい。当該構成により、トランジスタ 400 とトランジスタ 200 とは、バリア層により分離することができ、ト

ランジスタ４００からトランジスタ２００への水素の拡散を抑制することができる。

[０５０２]

なお、水素に対するバリア性を有する導電体としては、例えば、窒化タンタル等を用いるとよい。また、窒化タンタルと導電性が高いタングステンを積層することで、配線としての導電性を保持したまま、トランジスタ４００からの水素の拡散を抑制することができる。この場合、水素に対するバリア性を有する窒化タンタル層が、水素に対するバリア性を有する絶縁体４２４と接する構造であることが好ましい。

[０５０３]

また、絶縁体４２６、および導電体４３０上に、配線層を設けてもよい。例えば、図３６において、絶縁体４５０、絶縁体４５２、及び絶縁体４５４が順に積層されている。また、絶縁体４５０、絶縁体４５２、及び絶縁体４５４には、導電体４５６が形成されている。導電体４５６は、プラグ、または配線として機能を有する。なお導電体４５６は、導電体４２８、および導電体４３０と同様の材料を用いて形成することができる。

[０５０４]

また、導電体４５６は、アルミニウムや銅などの低抵抗導電性材料で形成することが好ましい。低抵抗導電性材料を用いることで配線抵抗を低くすることができる。なお、導電体４５６に銅を用いる場合、銅の拡散を抑制する導電体を積層することが好ましい。銅の拡散を抑制する導電体として、例えばタンタル、窒化タンタル等のタンタルを含む合金、ルテニウム、およびルテニウムを含む合金等を用いるとよい。

[０５０５]

また、例えば、絶縁体４５０は、銅の拡散を抑制する、または、酸素、および水素に対するバリア性を有する絶縁体を用いることが好ましい。例えば、銅の拡散を抑制する絶縁体の一例として、窒化シリコンを用いることができる。従って、絶縁体４２４と同様の材料を用いることができる。

[０５０６]

特に、銅の拡散を抑制する絶縁体４５０が有する開口部に接して銅の拡散を抑制する導電体を設け、銅の拡散を抑制する導電体上に銅を積層することが好ましい。当該構成により、配線の周辺に銅が拡散することを抑制することができる。

[０５０７]

絶縁体４５４上には、絶縁体４５８、絶縁体２１０、絶縁体２１２、および絶縁体２１４が、順に積層されている。絶縁体４５８、絶縁体２１０、絶縁体２１２、および絶縁体２１４のいずれかまたは全部を、銅の拡散を抑制する、または酸素や水素に対してバリア性のある物質を用いて形成することが好ましい。

[０５０８]

絶縁体４５８、および絶縁体２１２には、例えば、基板４０１、またはトランジスタ４００を設ける領域などから、トランジスタ２００を設ける領域に、銅、または、水素や不

純物が拡散しないように、バリア性を有する膜を用いることが好ましい。従って、絶縁体 424 と同様の材料を用いることができる。

[0509]

また、絶縁体 210 は、絶縁体 420 と同様の材料を用いることができる。例えば、絶縁体 210 として、酸化シリコン膜や酸化窒化シリコン膜などを用いることができる。

[0510]

また、例えば、絶縁体 214 には、酸化アルミニウム、酸化ハフニウム、酸化タンタルなどの金属酸化物を用いることが好ましい。

[0511]

特に、酸化アルミニウムは、酸素、およびトランジスタの電気特性の変動要因となる水素、水分などの不純物、の両方に対して膜を透過させない遮断効果が高い。したがって、酸化アルミニウムは、トランジスタの作製工程中および作製後において、水素、水分などの不純物のトランジスタ 200 への混入を防止することができる。また、酸化アルミニウムは、トランジスタ 200 を構成する酸化物からの酸素の放出を抑制することができる。そのため、酸化アルミニウムは、トランジスタ 200 に対する保護膜として用いることに適している。

[0512]

絶縁体 214 上には、絶縁体 216 を設ける。絶縁体 216 は、絶縁体 420 と同様の材料を用いることができる。例えば、絶縁体 216 として、酸化シリコン膜や酸化窒化シリコン膜などを用いることができる。

[0513]

また、絶縁体 458、絶縁体 210、絶縁体 212、絶縁体 214、及び絶縁体 216 には、導電体 218、及びトランジスタ 200 を構成する導電体 205 等が埋め込まれている。なお、導電体 218 は、容量素子 410、またはトランジスタ 400 と電氣的に接続するプラグ、または配線としての機能を有する。導電体 218 は、導電体 428、および導電体 430 と同様の材料を用いて形成することができる。

[0514]

特に、絶縁体 458、絶縁体 212、および絶縁体 214 と接する領域の導電体 218 は、銅の拡散を抑制する、または、酸素、水素、および水に対するバリア性を有する導電体であることが好ましい。当該構成により、トランジスタ 400 とトランジスタ 200 とは、銅の拡散を抑制する、または、酸素、水素、および水に対するバリア性を有する層で、分離することができる。つまり、導電体 456 からの銅の拡散を抑制し、トランジスタ 400 からトランジスタ 200 への水素の拡散を抑制することができる。

[0515]

絶縁体 214 の上方には、トランジスタ 200、および絶縁体 280 が設けられている。また、図 36 に示すトランジスタ 200 は一例であり、その構造に限定されず、回路構成

や駆動方法に応じて適切なトランジスタを用いればよい。

[0516]

絶縁体280上には、絶縁体282、絶縁体284、および絶縁体470が順に積層されている。また、絶縁体220、絶縁体222、絶縁体224、絶縁体280、絶縁体282、絶縁体284、および絶縁体470には、導電体244等が埋め込まれている。また、トランジスタ200が有する導電体240aおよび導電体240b等の導電体上に、上層の導電体と接続する導電体245等が設けられる。なお、導電体244は、容量素子410、トランジスタ200、またはトランジスタ400と電氣的に接続するプラグ、または配線として機能を有する。導電体244は、導電体428、および導電体430と同様の材料を用いて形成することができる。

[0517]

なお、絶縁体282、および絶縁体284のいずれか、または両方に、酸素や水素に対してバリア性のある物質を用いることが好ましい。従って、絶縁体282には、絶縁体214と同様の材料を用いることができる。また、絶縁体284には、絶縁体212と同様の材料を用いることができる。

[0518]

例えば、絶縁体282には、酸化アルミニウム、酸化ハフニウム、酸化タンタルなどの金属酸化物を用いることが好ましい。

[0519]

特に、酸化アルミニウムは、酸素、およびトランジスタの電気特性の変動要因となる水素、水分などの不純物、の両方に対して膜を透過させない遮断効果が高い。したがって、酸化アルミニウムは、トランジスタの作製工程中および作製後において、水素、水分などの不純物のトランジスタ200への混入を防止することができる。また、酸化アルミニウムは、トランジスタ200を構成する酸化物からの酸素の放出を抑制することができる。そのため、酸化アルミニウムは、トランジスタ200に対する保護膜として用いることに適している。

[0520]

絶縁体284には、容量素子410を設ける領域から、トランジスタ200が設ける領域に、水素や不純物が拡散しないように、バリア性を有する膜を用いることが好ましい。従って、絶縁体424と同様の材料を用いることができる。

[0521]

例えば、水素に対するバリア性を有する膜の一例として、CVD法で形成した窒化シリコンを用いることができる。ここで、トランジスタ200等の酸化物半導体を有する半導体素子に、水素が拡散することで、該半導体素子の特性が低下する場合がある。従って、トランジスタ200と、トランジスタ400との間に、水素の拡散を抑制する膜を用いることが好ましい。水素の拡散を抑制する膜とは、具体的には、水素の脱離量が少ない膜と

する。

[0522]

従って、トランジスタ200、および過剰酸素領域を含む絶縁体280を、絶縁体210、絶縁体212、および絶縁体214の積層構造と、絶縁体282、及び絶縁体284の積層構造により挟む構成とすることができる。また、絶縁体210、絶縁体212、絶縁体214、絶縁体282、及び絶縁体284は、酸素、または、水素、および水などの不純物の拡散を抑制するバリア性を有する。

[0523]

なお、絶縁体282及び絶縁体284は、絶縁体280、およびトランジスタ200から放出された酸素が、容量素子410、またはトランジスタ400が形成されている層へ拡散することを抑制することができる。または、絶縁体282よりも上方の層、および絶縁体214よりも下方の層から、水素、および水等の不純物が、トランジスタ200へ、拡散することを抑制することができる。

[0524]

つまり、絶縁体280の過剰酸素領域から酸素を、効率的にトランジスタ200におけるチャンネルが形成される酸化物に供給でき、酸素欠損を低減することができる。また、トランジスタ200におけるチャンネルが形成される酸化物中に、不純物により、酸素欠損が形成されることを防止することができる。よって、トランジスタ200におけるチャンネルが形成される酸化物を、欠陥準位密度が低い、安定な特性を有する酸化物半導体とすることができる。つまり、トランジスタ200の電気特性の変動を抑制すると共に、信頼性を向上させることができる。

[0525]

絶縁体470の上方には、容量素子410、および導電体474が設けられている。容量素子410は、絶縁体470上に設けられ、導電体462と、絶縁体480、絶縁体482、および絶縁体484と、導電体466とを有する。なお、導電体474は、容量素子410、トランジスタ200、またはトランジスタ400と電氣的に接続するプラグ、または配線として機能を有する。

[0526]

導電体462は、金属材料、合金材料、または金属酸化物材料などの導電性材料を用いることができる。耐熱性と導電性を両立するタングステンやモリブデンなどの高融点材料を用いることが好ましく、特にタングステンを用いることが好ましい。また、導電体などの他の構造と同時に形成する場合は、低抵抗金属材料である銅やアルミニウム等を用いればよい。

[0527]

なお、導電体474は、容量素子の電極として機能する導電体462と同様の材料を用いて形成することができる。

[0528]

導電体474、および導電体462上に、絶縁体480、絶縁体482、および絶縁体484が設けられている。絶縁体480、絶縁体482、および絶縁体484には例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、窒化アルミニウム、酸化ハフニウム、酸化窒化ハフニウム、窒化酸化ハフニウム、窒化ハフニウムなどを用いればよい。なお、図では3層構造としたが、単層、2層、または4層以上の積層構造としてもよい。

[0529]

例えば、絶縁体480、および絶縁体482には、酸化窒化シリコンなどの絶縁耐力が大きい材料を用い、絶縁体484には、酸化アルミニウムなどの高誘電率(high-k)材料と、酸化窒化シリコンなどの絶縁耐力が大きい材料との、積層構造を用いることが好ましい。当該構成により、容量素子410は、高誘電率(high-k)の絶縁体を有することで、十分な容量を確保でき、絶縁耐力が大きい絶縁体を有することで、絶縁耐力が向上し、容量素子410の静電破壊を抑制することができる。

[0530]

導電体462上に、絶縁体480、絶縁体482、および絶縁体484を介して、導電体466が設けられている。なお、導電体466は、金属材料、合金材料、または金属酸化物材料などの導電性材料を用いることができる。耐熱性と導電性を両立するタングステンやモリブデンなどの高融点材料を用いることが好ましく、特にタングステンを用いることが好ましい。また、導電体などの他の構造と同時に形成する場合は、低抵抗金属材料である銅やアルミニウム等を用いればよい。

[0531]

例えば、図36に示すように、絶縁体480、絶縁体482、および絶縁体484を、導電体462の上面および側面を覆うように設けてもよい。さらに、導電体466を、絶縁体480、絶縁体482、および絶縁体484を介して、導電体462の上面および側面を覆うように設けてもよい。

[0532]

つまり、導電体462の側面においても、容量が形成されるため、容量素子の投影面積当たりの容量を増加させることができる。従って、半導体装置の小面積化、高集積化、微細化が可能となる。

[0533]

導電体466、および絶縁体484上には、絶縁体460設けられている。絶縁体460は、絶縁体420と同様の材料を用いて形成することができる。また、容量素子410を覆う絶縁体460は、その下方の凹凸形状を被覆する平坦化膜として機能してもよい。

[0534]

以上が応用例についての説明である。

[0535]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

[0536]

(実施の形態8)

本実施の形態では、本発明の一態様の半導体装置を有する表示装置について、図37A乃至37Cを用いて説明を行う。

[0537]

[表示装置の回路構成]

図37Aに示す表示装置は、画素を有する領域（以下、画素部502という）と、画素部502の外側に配置され、画素を駆動するための回路を有する回路部（以下、駆動回路部504という）と、素子の保護機能を有する回路（以下、保護回路506という）と、端子部507と、を有する。なお、保護回路506は、設けない構成としてもよい。

[0538]

駆動回路部504の一部、または全部は、画素部502と同一基板上に形成されていることが望ましい。これにより、部品数や端子数を減らすことが出来る。駆動回路部504の一部、または全部が、画素部502と同一基板上に形成されていない場合には、駆動回路部504の一部、または全部は、COGやTAB（Tape Automated Bonding）によって、実装することができる。

[0539]

画素部502は、X行（Xは2以上の自然数）Y列（Yは2以上の自然数）に配置された複数の表示素子を駆動するための回路（以下、画素回路501という）を有し、駆動回路部504は、画素を選択する信号（走査信号）を出力する回路（以下、ゲートドライバ504aという）、画素の表示素子を駆動するための信号（データ信号）を供給するための回路（以下、ソースドライバ504b）などの駆動回路を有する。

[0540]

ゲートドライバ504aは、シフトレジスタ等を有する。ゲートドライバ504aは、端子部507を介して、シフトレジスタを駆動するための信号が入力され、信号を出力する。例えば、ゲートドライバ504aは、スタートパルス信号、クロック信号等が入力され、パルス信号を出力する。ゲートドライバ504aは、走査信号が与えられる配線（以下、走査線GL₁乃至GL_Xという）の電位を制御する機能を有する。なお、ゲートドライバ504aを複数設け、複数のゲートドライバ504aにより、走査線GL₁乃至GL_Xを分割して制御してもよい。または、ゲートドライバ504aは、初期化信号を供給することができる機能を有する。ただし、これに限定されず、ゲートドライバ504aは、別の信号を供給することも可能である。

[0541]

ソースドライバ504bは、シフトレジスタ等を有する。ソースドライバ504bは、端子部507を介して、シフトレジスタを駆動するための信号の他、データ信号の元となる信号（画像信号）が入力される。ソースドライバ504bは、画像信号を元に画素回路501に書き込むデータ信号を生成する機能を有する。また、ソースドライバ504bは、スタートパルス、クロック信号等が入力されて得られるパルス信号に従って、データ信号の出力を制御する機能を有する。また、ソースドライバ504bは、データ信号が与えられる配線（以下、データ線DL__1乃至DL__Yという）の電位を制御する機能を有する。または、ソースドライバ504bは、初期化信号を供給することができる機能を有する。ただし、これに限定されず、ソースドライバ504bは、別の信号を供給することも可能である。

[0542]

ソースドライバ504bは、例えば複数のアナログスイッチなどを用いて構成される。ソースドライバ504bは、複数のアナログスイッチを順次オン状態にすることにより、画像信号を時分割した信号をデータ信号として出力できる。また、シフトレジスタなどを用いてソースドライバ504bを構成してもよい。

[0543]

複数の画素回路501のそれぞれは、走査信号が与えられる複数の走査線GLの一つを介してパルス信号が入力され、データ信号が与えられる複数のデータ線DLの一つを介してデータ信号が入力される。また、複数の画素回路501のそれぞれは、ゲートドライバ504aによりデータ信号のデータの書き込み及び保持が制御される。例えば、m行n列目の画素回路501は、走査線GL__m（mはX以下の自然数）を介してゲートドライバ504aからパルス信号が入力され、走査線GL__mの電位に応じてデータ線DL__n（nはY以下の自然数）を介してソースドライバ504bからデータ信号が入力される。

[0544]

図37Aに示す保護回路506は、例えば、ゲートドライバ504aと画素回路501の間の配線である走査線GLに接続される。または、保護回路506は、ソースドライバ504bと画素回路501の間の配線であるデータ線DLに接続される。または、保護回路506は、ゲートドライバ504aと端子部507との間の配線に接続することができる。または、保護回路506は、ソースドライバ504bと端子部507との間の配線に接続することができる。なお、端子部507は、外部の回路から表示装置に電源及び制御信号、及び画像信号を入力するための端子が設けられた部分をいう。

[0545]

保護回路506は、自身が接続する配線に一定の範囲外の電位が与えられたときに、該配線と別の配線とを導通状態にする回路である。

[0546]

図37Aに示すように、画素部502と駆動回路部504にそれぞれ保護回路506を

設けることにより、ESD (Electro Static Discharge : 静電気放電) などにより発生する過電流に対する表示装置の耐性を高めることができる。ただし、保護回路506の構成はこれに限定されず、例えば、ゲートドライバ504aに保護回路506を接続した構成、またはソースドライバ504bに保護回路506を接続した構成とすることもできる。あるいは、端子部507に保護回路506を接続した構成とすることもできる。

[0547]

また、図37Aにおいては、ゲートドライバ504aとソースドライバ504bによって駆動回路部504を形成している例を示しているが、この構成に限定されない。例えば、ゲートドライバ504aのみを形成し、別途用意されたソースドライバ回路が形成された基板（例えば、単結晶半導体膜、多結晶半導体膜で形成された駆動回路基板）を実装する構成としても良い。

[0548]

また、図37Aに示す複数の画素回路501は、例えば、図37Bに示す構成とすることができる。

[0549]

図37Bに示す画素回路501は、液晶素子570と、トランジスタ550と、容量素子560と、を有する。トランジスタ550に先の実施の形態に示すトランジスタを適用することができる。

[0550]

液晶素子570の一对の電極の一方の電位は、画素回路501の仕様に応じて適宜設定される。液晶素子570は、書き込まれるデータにより配向状態が設定される。なお、複数の画素回路501のそれぞれが有する液晶素子570の一对の電極の一方に共通の電位（コモン電位）を与えてもよい。また、各行の画素回路501の液晶素子570の一对の電極の一方に異なる電位を与えてもよい。

[0551]

例えば、液晶素子570を備える表示装置の駆動方法としては、TNモード、STNモード、VAモード、ASM (Axially Symmetric aligned Micro-cell) モード、OCB (Optically Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) モード、MVAモード、PVA (Patterned Vertical Alignment) モード、IPSモード、FFSモード、又はTBA (Transverse Bend Alignment) モードなどを用いてもよい。また、表示装置の駆動方法としては、上述した駆動方法の他、ECB (Electrically Controlled Birefringence) モード、PDLC (Poly

mer Dispersed Liquid Crystal) モード、PNLC (Polymer Network Liquid Crystal) モード、ゲストホストモードなどがある。ただし、これに限定されず、液晶素子及びその駆動方式として様々なものを用いることができる。

[0552]

m行n列目の画素回路501において、トランジスタ550のソース電極またはドレイン電極の一方は、データ線DL_nに電氣的に接続され、他方は液晶素子570の一对の電極の他方に電氣的に接続される。また、トランジスタ550のゲート電極は、走査線GL_mに電氣的に接続される。トランジスタ550は、オン状態またはオフ状態になることにより、データ信号のデータの書き込みを制御する機能を有する。

[0553]

容量素子560の一对の電極の一方は、電位が供給される配線（以下、電位供給線VL）に電氣的に接続され、他方は、液晶素子570の一对の電極の他方に電氣的に接続される。なお、電位供給線VLの電位の値は、画素回路501の仕様に依じて適宜設定される。容量素子560は、書き込まれたデータを保持する保持容量としての機能を有する。

[0554]

例えば、図37Bの画素回路501を有する表示装置では、例えば、図37Aに示すゲートドライバ504aにより各行の画素回路501を順次選択し、トランジスタ550をオン状態にしてデータ信号のデータを書き込む。

[0555]

データが書き込まれた画素回路501は、トランジスタ550がオフ状態になることで保持状態になる。これを行毎に順次行うことにより、画像を表示できる。

[0556]

また、図37Aに示す複数の画素回路501は、例えば、図37Cに示す構成とすることができる。

[0557]

また、図37Cに示す画素回路501は、トランジスタ552、554と、容量素子562と、発光素子572と、を有する。トランジスタ552及びトランジスタ554のいずれか一方または双方に先の実施の形態に示すトランジスタを適用することができる。

[0558]

トランジスタ552のソース電極及びドレイン電極の一方は、データ信号が与えられる配線（以下、データ線DL_nという）に電氣的に接続される。さらに、トランジスタ552のゲート電極は、ゲート信号が与えられる配線（以下、走査線GL_mという）に電氣的に接続される。

[0559]

トランジスタ552は、オン状態またはオフ状態になることにより、データ信号のデー

タの書き込みを制御する機能を有する。

[0560]

容量素子562の一对の電極の一方は、電位が与えられる配線（以下、電位供給線VL__aという）に電氣的に接続され、他方は、トランジスタ552のソース電極及びドレイン電極の他方に電氣的に接続される。

[0561]

容量素子562は、書き込まれたデータを保持する保持容量としての機能を有する。

[0562]

トランジスタ554のソース電極及びドレイン電極の一方は、電位供給線VL__aに電氣的に接続される。さらに、トランジスタ554のゲート電極は、トランジスタ552のソース電極及びドレイン電極の他方に電氣的に接続される。

[0563]

発光素子572のアノード及びカソードの一方は、電位供給線VL__bに電氣的に接続され、他方は、トランジスタ554のソース電極及びドレイン電極の他方に電氣的に接続される。

[0564]

発光素子572としては、例えば有機エレクトロルミネセンス素子（有機EL素子ともいう）などを用いることができる。ただし、発光素子572としては、これに限定されず、無機材料からなる無機EL素子を用いても良い。

[0565]

なお、電位供給線VL__a及び電位供給線VL__bの一方には、高電源電位VDDが与えられ、他方には、低電源電位VSSが与えられる。

[0566]

図37Cの画素回路501を有する表示装置では、例えば、図37Aに示すゲートドライバ504aにより各行の画素回路501を順次選択し、トランジスタ552をオン状態にしてデータ信号のデータを書き込む。

[0567]

データが書き込まれた画素回路501は、トランジスタ552がオフ状態になることで保持状態になる。さらに、書き込まれたデータ信号の電位に応じてトランジスタ554のソース電極とドレイン電極の間に流れる電流量が制御され、発光素子572は、流れる電流量に応じた輝度で発光する。これを行毎に順次行うことにより、画像を表示できる。

[0568]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせ実施することができる。

[0569]

（実施の形態9）

本実施の形態では、上述の実施の形態で説明したトランジスタを適用可能な回路構成の一例について、図38A乃至図41Bを用いて説明する。

[0570]

[インバータ回路の構成例]

図38Aには、駆動回路が有するシフトレジスタやバッファ等に適用することができるインバータの回路図を示す。インバータ800は、入力端子INの論理を反転した信号を出力端子OUTに出力する。インバータ800は、複数のOSTランジスタを有する。信号 S_{BG} は、OSTランジスタの電気特性を切り替えることができる信号である。

[0571]

図38Bは、インバータ800の一例である。インバータ800は、OSTランジスタ810、およびOSTランジスタ820を有する。インバータ800は、nチャネル型トランジスタのみで作製することができるため、CMOS (Complementary Metal Oxide Semiconductor) でインバータ (CMOSインバータ) を作製する場合と比較して、低コストで作製することが可能である。

[0572]

なお、OSTランジスタを有するインバータ800は、Siトランジスタで構成されるCMOS上に配置することもできる。インバータ800は、CMOSの回路に重ねて配置できるため、インバータ800を追加する分の回路面積の増加を抑えることができる。

[0573]

OSTランジスタ810、820は、フロントゲートとして機能する第1ゲートと、バックゲートとして機能する第2ゲートと、ソースまたはドレインの一方として機能する第1端子と、ソースまたはドレインの他方として機能する第2端子とを有する。

[0574]

OSTランジスタ810の第1ゲートは、第2端子に接続される。OSTランジスタ810の第2ゲートは、信号 S_{BG} を供給する配線に接続される。OSTランジスタ810の第1端子は、電圧VDDを与える配線に接続される。OSTランジスタ810の第2端子は、出力端子OUTに接続される。

[0575]

OSTランジスタ820の第1ゲートは、入力端子INに接続される。OSTランジスタ820の第2ゲートは、入力端子INに接続される。OSTランジスタ820の第1端子は、出力端子OUTに接続される。OSTランジスタ820の第2端子は、電圧VSSを与える配線に接続される。

[0576]

図38Cは、インバータ800の動作を説明するためのタイミングチャートである。図38Cのタイミングチャートでは、入力端子INの信号波形、出力端子OUTの信号波形、信号 S_{BG} の信号波形、およびOSTランジスタ810のしきい値電圧の変化について示し

ている。

[0577]

信号 S_{BG} をOSトランジスタ810の第2ゲートに与えることで、OSトランジスタ810のしきい値電圧を制御することができる。

[0578]

信号 S_{BG} は、しきい値電圧をマイナスシフトさせるための電圧 V_{BG_A} 、しきい値電圧をプラスシフトさせるための電圧 V_{BG_B} を有する。第2ゲートに電圧 V_{BG_A} を与えることで、OSトランジスタ810のしきい値電圧を、しきい値電圧 V_{TH_A} にマイナスシフトさせることができる。また、第2ゲートに電圧 V_{BG_B} を与えることで、OSトランジスタ810のしきい値電圧を、しきい値電圧 V_{TH_B} にプラスシフトさせることができる。

[0579]

前述の説明を可視化するために、図39Aには、トランジスタの電気特性の一つである、 I_d-V_g カーブを示す。

[0580]

上述したOSトランジスタ810の電気特性は、第2ゲートの電圧を電圧 V_{BG_A} のように大きくすることで、図39A中の破線840で表される曲線にシフトさせることができる。また、上述したOSトランジスタ810の電気特性は、第2ゲートの電圧を電圧 V_{BG_B} のように小さくすることで、図39A中の実線841で表される曲線にシフトさせることができる。図39Aに示すように、OSトランジスタ810は、信号 S_{BG} を電圧 V_{BG_A} あるいは電圧 V_{BG_B} に切り替えることで、しきい値電圧をプラスシフトあるいはマイナスシフトさせることができる。

[0581]

しきい値電圧をしきい値電圧 V_{TH_B} にプラスシフトさせることで、OSトランジスタ810は電流が流れにくい状態とすることができる。図39Bには、この状態を可視化して示す。

[0582]

図39Bに図示するように、OSトランジスタ810に流れる電流 I_B を極めて小さくすることができる。そのため、入力端子INに与える信号がハイレベルでOSトランジスタ820はオン状態(ON)のとき、出力端子OUTの電圧を急峻に下降させることができる。

[0583]

図39Bに図示したように、OSトランジスタ810は電流が流れにくい状態とすることができるため、図38Cに示すタイミングチャートにおける出力端子の信号波形831を急峻に変化させることができる。電圧VDDを与える配線と、電圧VSSを与える配線との間に流れる貫通電流を少なくすることができるため、低消費電力での動作を行うことができる。

[0584]

また、しきい値電圧をしきい値電圧 V_{TH_A} にマイナスシフトさせることで、OSトランジスタ810は電流が流れやすい状態とすることができる。図39Cには、この状態を可視化して示す。図39Cに図示するように、このとき流れる電流 I_A を少なくとも電流 I_B よりも大きくすることができる。そのため、入力端子INに与える信号がローレベルでOSトランジスタ820はオフ状態(OFF)のとき、出力端子OUTの電圧を急峻に上昇させることができる。図39Cに図示したように、OSトランジスタ810は電流が流れやすい状態とすることができるため、図38Cに示すタイミングチャートにおける出力端子の信号波形832を急峻に変化させることができる。

[0585]

なお、信号 S_{BG} によるOSトランジスタ810のしきい値電圧の制御は、OSトランジスタ820の状態が切り替わる以前、すなわち時刻T1やT2よりも前に行うことが好ましい。例えば、図38Cに図示するように、入力端子INに与える信号がハイレベルに切り替わる時刻T1よりも前に、しきい値電圧 V_{TH_A} から、しきい値電圧 V_{TH_B} にOSトランジスタ810のしきい値電圧を切り替えることが好ましい。また、図38Cに図示するように、入力端子INに与える信号がローレベルに切り替わる時刻T2よりも前に、しきい値電圧 V_{TH_B} からしきい値電圧 V_{TH_A} にOSトランジスタ810のしきい値電圧を切り替えることが好ましい。

[0586]

なお、図38Cのタイミングチャートでは、入力端子INに与える信号に応じて信号 S_{BG} を切り替える構成を示したが、別の構成としてもよい。例えば、しきい値電圧を制御するための電圧は、フローティング状態としたOSトランジスタ810の第2ゲートに保持させる構成としてもよい。当該構成を実現可能な回路構成の一例について、図40Aに示す。

[0587]

図40Aでは、図38Bで示した回路構成に加えて、OSトランジスタ850を有する。OSトランジスタ850の第1端子は、OSトランジスタ810の第2ゲートに接続される。またOSトランジスタ850の第2端子は、電圧 V_{BG_B} (あるいは電圧 V_{BG_A})を与える配線に接続される。OSトランジスタ850の第1ゲートは、信号 S_F を与える配線に接続される。OSトランジスタ850の第2ゲートは、電圧 V_{BG_B} (あるいは電圧 V_{BG_A})を与える配線に接続される。

[0588]

図40Aの動作について、図40Bのタイミングチャートを用いて説明する。

[0589]

OSトランジスタ810のしきい値電圧を制御するための電圧は、入力端子INに与える信号がハイレベルに切り替わる時刻T3よりも前に、OSトランジスタ810の第2ゲートに与える構成とする。信号 S_F をハイレベルとしてOSトランジスタ850をオン状態

とし、ノードN_{BG}にしきい値電圧を制御するための電圧V_{BG_B}を与える。

[0590]

ノードN_{BG}が電圧V_{BG_B}となった後は、OSトランジスタ850をオフ状態とする。OSトランジスタ850は、オフ電流が極めて小さいため、オフ状態にし続けることで、一旦ノードN_{BG}に保持させた電圧V_{BG_B}を保持することができる。そのため、OSトランジスタ850の第2ゲートに電圧V_{BG_B}を与える動作の回数が減るため、電圧V_{BG_B}の書き換えに要する分の消費電力を小さくすることができる。

[0591]

なお、図38B及び図40Aの回路構成では、OSトランジスタ810の第2ゲートに与える電圧を外部からの制御によって与える構成について示したが、別の構成としてもよい。例えば、しきい値電圧を制御するための電圧を、入力端子INに与える信号を基に生成し、OSトランジスタ810の第2ゲートに与える構成としてもよい。当該構成を実現可能な回路構成の一例について、図41Aに示す。

[0592]

図41Aでは、図38Bで示した回路構成において、入力端子INとOSトランジスタ810の第2ゲートとの間にCMOSインバータ860を有する。CMOSインバータ860の入力端子は、入力端子INに接続される。CMOSインバータ860の出力端子は、OSトランジスタ810の第2ゲートに接続される。

[0593]

図41Aの動作について、図41Bのタイミングチャートを用いて説明する。図41Bのタイミングチャートでは、入力端子INの信号波形、出力端子OUTの信号波形、CMOSインバータ860の出力波形IN_B、及びOSトランジスタ810のしきい値電圧の変化について示している。

[0594]

入力端子INに与える信号の論理を反転した信号である出力波形IN_Bは、OSトランジスタ810のしきい値電圧を制御する信号とすることができる。したがって、図39A乃至図39Cで説明したように、OSトランジスタ810のしきい値電圧を制御できる。例えば、図41Bにおける時刻T4となると、入力端子INに与える信号がハイレベルでOSトランジスタ820はオン状態となる。このとき、出力波形IN_Bはローレベルとなる。そのため、OSトランジスタ810は電流が流れにくい状態とすることができ、出力端子OUTの電圧の上昇を急峻に下降させることができる。

[0595]

また、図41Bにおける時刻T5となると、入力端子INに与える信号がローレベルでOSトランジスタ820はオフ状態となる。このとき、出力波形IN_Bはハイレベルとなる。そのため、OSトランジスタ810は電流が流れやすい状態とすることができ、出力端子OUTの電圧を急峻に上昇させることができる。

[0596]

以上説明したように本実施の形態の構成では、OSトランジスタを有するインバータにおける、バックゲートの電圧を入力端子INの信号の論理にしたがって切り替える。当該構成とすることで、OSトランジスタのしきい値電圧を制御することができる。入力端子INに与える信号によってOSトランジスタのしきい値電圧を制御することで、出力端子OUTの電圧を急峻に変化させることができる。また、電源電圧を与える配線間の貫通電流を小さくすることができる。そのため、低消費電力化を図ることができる。

[0597]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせ実施することができる。

[0598]

(実施の形態10)

本実施の形態では、上述の実施の形態で説明した酸化物半導体を有するトランジスタ(OSトランジスタ)を、複数の回路に用いる半導体装置の一例について、図42A乃至図45Cを用いて説明する。

[0599]

[半導体装置の回路構成例]

図42Aは、半導体装置900のブロック図である。半導体装置900は、電源回路901、回路902、電圧生成回路903、回路904、電圧生成回路905および回路906を有する。

[0600]

電源回路901は、基準となる電圧 V_{ORG} を生成する回路である。電圧 V_{ORG} は、単一の電圧ではなく、複数の電圧でもよい。電圧 V_{ORG} は、半導体装置900の外部から与えられる電圧 V_0 を基に生成することができる。半導体装置900は、外部から与えられる単一の電源電圧を基に電圧 V_{ORG} を生成できる。そのため半導体装置900は、外部から電源電圧を複数与えることなく動作することができる。

[0601]

回路902、904および906は、異なる電源電圧で動作する回路である。例えば回路902の電源電圧は、電圧 V_{ORG} と電圧 V_{SS} ($V_{ORG} > V_{SS}$) とによって印加される。また、例えば回路904の電源電圧は、電圧 V_{POG} と電圧 V_{SS} ($V_{POG} > V_{ORG}$) とによって印加される。また、例えば回路906の電源電圧は、電圧 V_{ORG} と電圧 V_{NEG} ($V_{ORG} > V_{SS} > V_{NEG}$) とによって印加される。なお電圧 V_{SS} は、グラウンド(GND)と等電位とすれば、電源回路901で生成する電圧の種類を削減できる。

[0602]

電圧生成回路903は、電圧 V_{POG} を生成する回路である。電圧生成回路903は、電源回路901から与えられる電圧 V_{ORG} を基に電圧 V_{POG} を生成できる。そのため、回路90

4を有する半導体装置900は、外部から与えられる単一の電源電圧を基に動作することができる。

[0603]

電圧生成回路905は、電圧 V_{NEG} を生成する回路である。電圧生成回路905は、電源回路901から与えられる電圧 V_{ORG} を基に電圧 V_{NEG} を生成できる。そのため、回路906を有する半導体装置900は、外部から与えられる単一の電源電圧を基に動作することができる。

[0604]

図42Bは電圧 V_{POG} で動作する回路904の一例、図42Cは回路904を動作させるための信号の波形（タイミングチャート）の一例である。

[0605]

図42Bでは、トランジスタ911を示している。トランジスタ911のゲートに与える信号は、例えば、電圧 V_{POG} と電圧 V_{SS} を基に生成される。当該信号は、トランジスタ911を導通状態とする動作時に電圧 V_{POG} 、非導通状態とする動作時に電圧 V_{SS} とする。電圧 V_{POG} は、図42Cに図示するように、電圧 V_{ORG} より大きい。そのため、トランジスタ911は、ソース（S）とドレイン（D）との間を導通状態とする動作を、より確実に行うことができる。その結果、回路904は、誤動作が低減された回路とすることができる。

[0606]

図42Dは電圧 V_{NEG} で動作する回路906の一例、図42Eは回路906を動作させるための信号の波形（タイミングチャート）の一例である。

[0607]

図42Dでは、バックゲートを有するトランジスタ912を示している。トランジスタ912のゲートに与える信号は、例えば、電圧 V_{ORG} と電圧 V_{SS} を基にして生成される。当該信号は、トランジスタ911を導通状態とする動作時に電圧 V_{ORG} 、非導通状態とする動作時に電圧 V_{SS} を基に生成される。また、トランジスタ912のバックゲートに与える電圧は、電圧 V_{NEG} を基に生成される。電圧 V_{NEG} は、図42Eに図示するように、電圧 V_{SS} （GND）より小さい。そのため、トランジスタ912の閾値電圧は、プラスシフトするように制御することができる。そのため、トランジスタ912をより確実に非導通状態とすることができ、ソース（S）とドレイン（D）との間を流れる電流を小さくできる。その結果、回路906は、誤動作が低減され、且つ低消費電力化が図られた回路とすることができる。

[0608]

なお、電圧 V_{NEG} は、トランジスタ912のバックゲートに直接与える構成としてもよい。あるいは、電圧 V_{ORG} と電圧 V_{NEG} を基に、トランジスタ912のゲートに与える信号を生成し、当該信号をトランジスタ912のバックゲートに与える構成としてもよい。

[0609]

また図43A及び43Bには、図42D及び42Eの変形例を示す。

[0610]

図43Aに示す回路図では、電圧生成回路905と、回路906と、の間に制御回路921によって導通状態が制御できるトランジスタ922を示す。トランジスタ922は、 n チャネル型のOSトランジスタとする。制御回路921が出力する制御信号 S_{BG} は、トランジスタ922の導通状態を制御する信号である。また回路906が有するトランジスタ912A、912Bは、トランジスタ922と同じOSトランジスタである。

[0611]

図43Bのタイミングチャートには、制御信号 S_{BG} と、トランジスタ912A、912Bのバックゲートの電位の状態をノード N_{BG} の電位の変化で示す。制御信号 S_{BG} がハイレベルのときにトランジスタ922が導通状態となり、ノード N_{BG} が電圧 V_{NEG} となる。その後、制御信号 S_{BG} がローレベルのときにノード N_{BG} が電氣的にフローティングとなる。トランジスタ922は、OSトランジスタであるため、オフ電流が小さい。そのため、ノード N_{BG} が電氣的にフローティングであっても、一旦与えた電圧 V_{NEG} を保持することができる。

[0612]

また、図44Aには、上述した電圧生成回路903に適用可能な回路構成の一例を示す。図44Aに示す電圧生成回路903は、ダイオードD1乃至D5、キャパシタC1乃至C5、およびインバータINVを有する5段のチャージポンプである。クロック信号CLKは、キャパシタC1乃至C5に直接、あるいはインバータINVを介して与えられる。インバータINVの電源電圧を、電圧 V_{ORG} と電圧 V_{SS} とによって印加されたとすると、クロック信号CLKによって、電圧 V_{ORG} の5倍の正電圧に昇圧された電圧 V_{POG} を得ることができる。なお、ダイオードD1乃至D5の順方向電圧は0Vとしている。また、チャージポンプの段数を変更することで、所望の電圧 V_{POG} を得ることができる。

[0613]

また、図44Bには、上述した電圧生成回路905に適用可能な回路構成の一例を示す。図44Bに示す電圧生成回路905は、ダイオードD1乃至D5、キャパシタC1乃至C5、およびインバータINVを有する4段のチャージポンプである。クロック信号CLKは、キャパシタC1乃至C5に直接、あるいはインバータINVを介して与えられる。インバータINVの電源電圧を、電圧 V_{ORG} と電圧 V_{SS} とによって印加されたとすると、クロック信号CLKによって、グラウンド、すなわち電圧 V_{SS} から電圧 V_{ORG} の4倍の負電圧に降圧された電圧 V_{NEG} を得ることができる。なお、ダイオードD1乃至D5の順方向電圧は0Vとしている。また、チャージポンプの段数を変更することで、所望の電圧 V_{NEG} を得ることができる。

[0614]

なお、上述した電圧生成回路903の回路構成は、図44Aで示す回路図の構成に限らない。例えば、電圧生成回路903の変形例を図45A乃至45Cに示す。なお、電圧生成回路903の変形例は、図45A乃至45Cに示す電圧生成回路903A乃至903Cにおいて、各配線に与える電圧を変更すること、あるいは素子の配置を変更することで実現可能である。

[0615]

図45Aに示す電圧生成回路903Aは、トランジスタM1乃至M10、キャパシタC11乃至C14、およびインバータINV1を有する。クロック信号CLKは、トランジスタM1乃至M10のゲートに直接、あるいはインバータINV1を介して与えられる。クロック信号CLKによって、電圧 V_{ORG} の4倍の正電圧に昇圧された電圧 V_{POG} を得ることができる。なお、段数を変更することで、所望の電圧 V_{POG} を得ることができる。図45Aに示す電圧生成回路903Aは、トランジスタM1乃至M10をOSトランジスタとすることでオフ電流を小さくでき、キャパシタC11乃至C14に保持した電荷の漏れを抑制できる。そのため、効率的に電圧 V_{ORG} から電圧 V_{POG} への昇圧を図ることができる。

[0616]

また、図45Bに示す電圧生成回路903Bは、トランジスタM11乃至M14、キャパシタC15、C16、およびインバータINV2を有する。クロック信号CLKは、トランジスタM11乃至M14のゲートに直接、あるいはインバータINV2を介して与えられる。クロック信号CLKによって、電圧 V_{ORG} の2倍の正電圧に昇圧された電圧 V_{POG} を得ることができる。図45Bに示す電圧生成回路903Bは、トランジスタM11乃至M14をOSトランジスタとすることでオフ電流を小さくでき、キャパシタC15、C16に保持した電荷の漏れを抑制できる。そのため、効率的に電圧 V_{ORG} から電圧 V_{POG} への昇圧を図ることができる。

[0617]

また、図45Cに示す電圧生成回路903Cは、インダクタInd1、トランジスタM15、ダイオードD6、およびキャパシタC17を有する。トランジスタM15は、制御信号ENによって、導通状態が制御される。制御信号ENによって、電圧 V_{ORG} が昇圧された電圧 V_{POG} を得ることができる。図45Cに示す電圧生成回路903Cは、インダクタInd1を用いて電圧の昇圧を行うため、変換効率の高い電圧の昇圧を行うことができる。

[0618]

以上説明したように本実施の形態の構成では、半導体装置が有する回路に必要な電圧を内部で生成することができる。そのため半導体装置は、外部から与える電源電圧の数を削減できる。

[0619]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせ実施することができる。

[0620]

(実施の形態11)

本実施の形態では、本発明の一態様の半導体装置を有する表示モジュール及び電子機器について、図46乃至図49Bを用いて説明を行う。

[0621]

[表示モジュール]

図46に示す表示モジュール7000は、上部カバー7001と下部カバー7002との間に、FPC7003に接続されたタッチパネル7004、FPC7005に接続された表示パネル7006、バックライト7007、フレーム7009、プリント基板7010、バッテリー7011を有する。

[0622]

本発明の一態様の半導体装置は、例えば、表示パネル7006に用いることができる。

[0623]

上部カバー7001及び下部カバー7002は、タッチパネル7004及び表示パネル7006のサイズに合わせて、形状や寸法を適宜変更することができる。

[0624]

タッチパネル7004は、抵抗膜方式または静電容量方式のタッチパネルを表示パネル7006に重畳して用いることができる。また、表示パネル7006の対向基板（封止基板）に、タッチパネル機能を持たせるようにすることも可能である。また、表示パネル7006の各画素内に光センサを設け、光学式のタッチパネルとすることも可能である。

[0625]

バックライト7007は、光源7008を有する。なお、図46において、バックライト7007上に光源7008を配置する構成について例示したが、これに限定さない。例えば、バックライト7007の端部に光源7008を配置し、さらに光拡散板を用いる構成としてもよい。なお、有機EL素子等の自発光型の発光素子を用いる場合、または反射型パネル等の場合においては、バックライト7007を設けない構成としてもよい。

[0626]

フレーム7009は、表示パネル7006の保護機能の他、プリント基板7010の動作により発生する電磁波を遮断するための電磁シールドとしての機能を有する。またフレーム7009は、放熱板としての機能を有していてもよい。

[0627]

プリント基板7010は、電源回路、ビデオ信号及びクロック信号を出力するための信号処理回路を有する。電源回路に電力を供給する電源としては、外部の商用電源であっても良いし、別途設けたバッテリー7011であってもよい。バッテリー7011は、商用電源を用いる場合には、省略可能である。

[0628]

また、表示モジュール７０００は、偏光板、位相差板、プリズムシートなどの部材を追加して設けてもよい。

[０６２９]

[電子機器１]

次に、図４７Ａ乃至４７Ｅに電子機器の一例を示す。

[０６３０]

図４７Ａは、ファインダー８１００を取り付けた状態のカメラ８０００の外観を示す図である。

[０６３１]

カメラ８０００は、筐体８００１、表示部８００２、操作ボタン８００３、シャッターボタン８００４等を有する。またカメラ８０００には、着脱可能なレンズ８００６が取り付けられている。

[０６３２]

ここではカメラ８０００として、レンズ８００６を筐体８００１から取り外して交換することが可能な構成としたが、レンズ８００６と筐体が一体となってもよい。

[０６３３]

カメラ８０００は、シャッターボタン８００４を押すことにより、撮像することができる。また、表示部８００２はタッチパネルとしての機能を有し、表示部８００２をタッチすることにより撮像することも可能である。

[０６３４]

カメラ８０００の筐体８００１は、電極を有するマウントを有し、ファインダー８１００のほか、ストロボ装置等を接続することができる。

[０６３５]

ファインダー８１００は、筐体８１０１、表示部８１０２、ボタン８１０３等を有する。

[０６３６]

筐体８１０１は、カメラ８０００のマウントと係合するマウントを有しており、ファインダー８１００をカメラ８０００に取り付けることができる。また当該マウントには電極を有し、当該電極を介してカメラ８０００から受信した映像等を表示部８１０２に表示させることができる。

[０６３７]

ボタン８１０３は、電源ボタンとしての機能を有する。ボタン８１０３により、表示部８１０２の表示のオン・オフを切り替えることができる。

[０６３８]

カメラ８０００の表示部８００２、及びファインダー８１００の表示部８１０２に、本発明の一態様の表示装置を適用することができる。

[０６３９]

なお、図４７Ａでは、カメラ８０００とファインダー８１００とを別の電子機器とし、これらを脱着可能な構成としたが、カメラ８０００の筐体８００１に、表示装置を備えるファインダーが内蔵されていてもよい。

[０６４０]

図４７Ｂは、ヘッドマウントディスプレイ８２００の外観を示す図である。

[０６４１]

ヘッドマウントディスプレイ８２００は、装着部８２０１、レンズ８２０２、本体８２０３、表示部８２０４、ケーブル８２０５等を有している。また装着部８２０１には、バッテリー８２０６が内蔵されている。

[０６４２]

ケーブル８２０５は、バッテリー８２０６から本体８２０３に電力を供給する。本体８２０３は無線受信機等を備え、受信した画像データ等の映像情報を表示部８２０４に表示させることができる。また、本体８２０３に設けられたカメラで使用者の眼球やまぶたの動きを捉え、その情報をもとに使用者の視点の座標を算出することにより、使用者の視点を入力手段として用いることができる。

[０６４３]

また、装着部８２０１には、使用者に触れる位置に複数の電極が設けられていてもよい。本体８２０３は使用者の眼球の動きに伴って電極に流れる電流を検知することにより、使用者の視点を認識する機能を有していてもよい。また、当該電極に流れる電流を検知することにより、使用者の脈拍をモニタする機能を有していてもよい。また、装着部８２０１には、温度センサ、圧力センサ、加速度センサ等の各種センサを有していてもよく、使用者の生体情報を表示部８２０４に表示する機能を有していてもよい。また、使用者の頭部の動きなどを検出し、表示部８２０４に表示する映像をその動きに合わせて変化させてもよい。

[０６４４]

表示部８２０４に、本発明の一態様の表示装置を適用することができる。

[０６４５]

図４７Ｃ、４７Ｄ、４７Ｅは、ヘッドマウントディスプレイ８３００の外観を示す図である。ヘッドマウントディスプレイ８３００は、筐体８３０１と、表示部８３０２と、バンド状の固定具８３０４と、一対のレンズ８３０５と、を有する。

[０６４６]

使用者は、レンズ８３０５を通して、表示部８３０２の表示を視認することができる。なお、表示部８３０２を湾曲して配置させると好適である。表示部８３０２を湾曲して配置することで、使用者が高い臨場感を感じることができる。なお、本実施の形態においては、表示部８３０２を１つ設ける構成について例示したが、これに限定されず、例えば、表示部８３０２を２つ設ける構成としてもよい。この場合、使用者の片方の目に１つの表

示部が配置されるような構成とすると、視差を用いた３次元表示等を行うことも可能となる。

[0647]

なお、表示部８３０２に、本発明の一態様の表示装置を適用することができる。本発明の一態様の半導体装置を有する表示装置は、極めて精細度が高いため、図４７Ｅのようにレンズ８３０５を用いて表示部８３０２に表示された映像を拡大したとしても、使用者に画素が視認されることなく、より現実感の高い映像を表示することができる。

[0648]

[電子機器２]

次に、図４７Ａ乃至４７Ｅに示す電子機器と、異なる電子機器の一例を図４８Ａ乃至４８Ｇに示す。

[0649]

図４８Ａ乃至４８Ｇに示す電子機器は、筐体９０００、表示部９００１、スピーカ９００３、操作キー９００５（電源スイッチ、又は操作スイッチを含む）、接続端子９００６、センサ９００７（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの）、マイクロフォン９００８、等を有する。

[0650]

図４８Ａ乃至４８Ｇに示す電子機器は、様々な機能を有する。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信または受信を行う機能、記録媒体に記録されているプログラムまたはデータを読み出して表示部に表示する機能、等を有することができる。なお、図４８Ａ乃至４８Ｇに示す電子機器が有することのできる機能はこれらに限定されず、様々な機能を有することができる。また、図４８Ａ乃至４８Ｇには図示していないが、電子機器には、複数の表示部を有する構成としてもよい。また、該電子機器にカメラ等を設け、静止画を撮影する機能、動画を撮影する機能、撮影した画像を記録媒体（外部またはカメラに内蔵）に保存する機能、撮影した画像を表示部に表示する機能、等を有していてもよい。

[0651]

図４８Ａ乃至４８Ｇに示す電子機器の詳細について、以下説明を行う。

[0652]

図４８Ａは、テレビジョン装置９１００を示す斜視図である。テレビジョン装置９１００は、例えば、５０インチ以上、または１００インチ以上の大画面の表示部９００１を組

み込むことが可能である。

[0653]

図48Bは、携帯情報端末9101を示す斜視図である。携帯情報端末9101は、例えば電話機、手帳又は情報閲覧装置等から選ばれた一つ又は複数の機能を有する。具体的には、スマートフォンとして用いることができる。なお、携帯情報端末9101は、スピーカ、接続端子、センサ等を設けてもよい。また、携帯情報端末9101は、文字や画像情報をその複数の面に表示することができる。例えば、3つの操作ボタン9050（操作アイコンまたは単にアイコンともいう）を表示部9001の一の面に表示することができる。また、破線の矩形で示す情報9051を表示部9001の他の面に表示することができる。なお、情報9051の一例としては、電子メールやSNS（ソーシャル・ネットワーキング・サービス）や電話などの着信を知らせる表示、電子メールやSNSなどの題名、電子メールやSNSなどの送信者名、日時、時刻、バッテリーの残量、アンテナ受信の強度などがある。または、情報9051が表示されている位置に、情報9051の代わりに、操作ボタン9050などを表示してもよい。

[0654]

図48Cは、携帯情報端末9102を示す斜視図である。携帯情報端末9102は、表示部9001の3面以上に情報を表示する機能を有する。ここでは、情報9052、情報9053、情報9054がそれぞれ異なる面に表示されている例を示す。例えば、携帯情報端末9102の使用者は、洋服の胸ポケットに携帯情報端末9102を収納した状態で、その表示（ここでは情報9053）を確認することができる。具体的には、着信した電話の発信者の電話番号又は氏名等を、携帯情報端末9102の上方から観察できる位置に表示する。使用者は、携帯情報端末9102をポケットから取り出すことなく、表示を確認し、電話を受けるか否かを判断できる。

[0655]

図48Dは、腕時計型の携帯情報端末9200を示す斜視図である。携帯情報端末9200は、移動電話、電子メール、文章閲覧及び作成、音楽再生、インターネット通信、コンピュータゲームなどの種々のアプリケーションを実行することができる。また、表示部9001はその表示面が湾曲して設けられ、湾曲した表示面に沿って表示を行うことができる。また、携帯情報端末9200は、通信規格された近距離無線通信を実行することが可能である。例えば無線通信可能なヘッドセットと相互通信することによって、ハンズフリーで通話することもできる。また、携帯情報端末9200は、接続端子9006を有し、他の情報端末とコネクタを介して直接データのやりとりを行うことができる。また接続端子9006を介して充電を行うこともできる。なお、充電動作は接続端子9006を介さずに無線給電により行ってもよい。

[0656]

図48E、48F、48Gは、折り畳み可能な携帯情報端末9201を示す斜視図であ

る。また、図48Eが携帯情報端末9201を展開した状態の斜視図であり、図48Fが携帯情報端末9201を展開した状態または折り畳んだ状態の一方から他方に変化する途中の状態の斜視図であり、図48Gが携帯情報端末9201を折り畳んだ状態の斜視図である。携帯情報端末9201は、折り畳んだ状態では可搬性に優れ、展開した状態では、継ぎ目のない広い表示領域により表示の一覧性に優れる。携帯情報端末9201が有する表示部9001は、ヒンジ9055によって連結された3つの筐体9000に支持されている。ヒンジ9055を介して2つの筐体9000間を屈曲させることにより、携帯情報端末9201を展開した状態から折りたたんだ状態に可逆的に変形させることができる。例えば、携帯情報端末9201は、曲率半径1mm以上150mm以下で曲げることができる。

[0657]

次に、図47A乃至47Eに示す電子機器、及び図48A乃至48Gに示す電子機器と異なる電子機器の一例を図49A及び49Bに示す。図49A及び49Bは、複数の表示パネルを有する表示装置の斜視図である。なお、図49Aは、複数の表示パネルが巻き取られた形態の斜視図であり、図49Bは、複数の表示パネルが展開された状態の斜視図である。

[0658]

図49A及び49Bに示す表示装置9500は、複数の表示パネル9501と、軸部9511と、軸受部9512と、を有する。また、複数の表示パネル9501は、表示領域9502と、透光性を有する領域9503と、を有する。

[0659]

また、複数の表示パネル9501は、可撓性を有する。また、隣接する2つの表示パネル9501は、それらの一部が互いに重なるように設けられる。例えば、隣接する2つの表示パネル9501の透光性を有する領域9503を重ね合わせることができる。複数の表示パネル9501を用いることで、大画面の表示装置とすることができる。また、使用状況に応じて、表示パネル9501を巻き取ることが可能であるため、汎用性に優れた表示装置とすることができる。

[0660]

また、図49A及び49Bにおいては、表示領域9502が隣接する表示パネル9501で離間する状態を図示しているが、これに限定されず、例えば、隣接する表示パネル9501の表示領域9502を隙間なく重ねあわせることで、連続した表示領域9502としてもよい。

[0661]

本実施の形態において述べた電子機器は、何らかの情報を表示するための表示部を有することを特徴とする。ただし、本発明の一態様の半導体装置は、表示部を有さない電子機器にも適用することができる。

[0662]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

[符号の説明]

[0663]

10 金属酸化物膜
11 層
100 トランジスタ
100A トランジスタ
100B トランジスタ
100C トランジスタ
100D トランジスタ
100E トランジスタ
100F トランジスタ
100G トランジスタ
100H トランジスタ
100J トランジスタ
100K トランジスタ
102 基板
104 絶縁膜
106 導電膜
108 酸化物半導体膜
108__1 酸化物半導体膜
108__2 酸化物半導体膜
108__3 酸化物半導体膜
108d ドレイン領域
108f 領域
108i チャネル領域
108s ソース領域
110 絶縁膜
110a 絶縁膜
112 導電膜
112__1 導電膜
112__2 導電膜
114 絶縁膜
116 絶縁膜

1 1 8 絶縁膜
1 2 0 a 導電膜
1 2 0 b 導電膜
1 2 2 絶縁膜
1 4 1 a 開口部
1 4 1 b 開口部
1 4 3 開口部
2 0 0 トランジスタ
2 0 5 導電体
2 0 5 a 導電体
2 0 5 b 導電体
2 1 0 絶縁体
2 1 2 絶縁体
2 1 4 絶縁体
2 1 6 絶縁体
2 1 8 導電体
2 2 0 絶縁体
2 2 2 絶縁体
2 2 4 絶縁体
2 3 0 酸化物半導体
2 3 0 a 酸化物半導体
2 3 0 b 酸化物半導体
2 3 0 c 酸化物半導体
2 4 0 a 導電体
2 4 0 b 導電体
2 4 4 導電体
2 4 5 導電体
2 5 0 絶縁体
2 6 0 導電体
2 6 0 a 導電体
2 6 0 b 導電体
2 7 0 絶縁体
2 8 0 絶縁体
2 8 2 絶縁体
2 8 4 絶縁体
3 0 0 A トランジスタ

3 0 0 B トランジスタ
3 0 0 C トランジスタ
3 0 0 D トランジスタ
3 0 0 E トランジスタ
3 0 0 F トランジスタ
3 0 0 G トランジスタ
3 0 2 基板
3 0 4 導電膜
3 0 6 絶縁膜
3 0 7 絶縁膜
3 0 8 酸化物半導体膜
3 0 8 __ 1 酸化物半導体膜
3 0 8 __ 2 酸化物半導体膜
3 0 8 __ 3 酸化物半導体膜
3 1 2 a 導電膜
3 1 2 b 導電膜
3 1 2 c 導電膜
3 1 4 絶縁膜
3 1 6 絶縁膜
3 1 8 絶縁膜
3 1 9 絶縁膜
3 2 0 a 導電膜
3 2 0 b 導電膜
3 3 0 D トランジスタ
3 4 1 a 開口部
3 4 1 b 開口部
3 4 2 開口部
3 4 2 a 開口部
3 4 2 b 開口部
3 4 2 c 開口部
3 4 4 導電膜
3 5 1 開口部
3 5 2 a 開口部
3 5 2 b 開口部
4 0 0 トランジスタ
4 0 1 基板

4 0 2	半導体領域
4 0 4	絶縁体
4 0 6	導電体
4 0 8 a	低抵抗領域
4 0 8 b	低抵抗領域
4 1 0	容量素子
4 2 0	絶縁体
4 2 2	絶縁体
4 2 4	絶縁体
4 2 6	絶縁体
4 2 8	導電体
4 3 0	導電体
4 5 0	絶縁体
4 5 2	絶縁体
4 5 4	絶縁体
4 5 6	導電体
4 5 8	絶縁体
4 6 0	絶縁体
4 6 2	導電体
4 6 6	導電体
4 7 0	絶縁体
4 7 4	導電体
4 8 0	絶縁体
4 8 2	絶縁体
4 8 4	絶縁体
5 0 1	画素回路
5 0 2	画素部
5 0 4	駆動回路部
5 0 4 a	ゲートドライバ
5 0 4 b	ソースドライバ
5 0 6	保護回路
5 0 7	端子部
5 5 0	トランジスタ
5 5 2	トランジスタ
5 5 4	トランジスタ
5 6 0	容量素子

5 6 2	容量素子
5 7 0	液晶素子
5 7 2	発光素子
6 6 4	電極
6 6 5	電極
6 6 7	電極
7 0 0	表示装置
7 0 1	基板
7 0 2	画素部
7 0 4	ソースドライバ回路部
7 0 5	基板
7 0 6	ゲートドライバ回路部
7 0 8	F P C 端子部
7 1 0	信号線
7 1 1	配線部
7 1 2	シール材
7 1 6	F P C
7 3 0	絶縁膜
7 3 2	封止膜
7 3 4	絶縁膜
7 3 6	着色膜
7 3 8	遮光膜
7 5 0	トランジスタ
7 5 2	トランジスタ
7 6 0	接続電極
7 7 0	平坦化絶縁膜
7 7 2	導電膜
7 7 3	絶縁膜
7 7 4	導電膜
7 7 5	液晶素子
7 7 6	液晶層
7 7 8	構造体
7 8 0	異方性導電膜
7 8 2	発光素子
7 8 3	液滴吐出装置
7 8 4	液滴

7 8 5	層
7 8 6	E L 層
7 8 8	導電膜
7 9 0	容量素子
7 9 1	タッチパネル
7 9 2	絶縁膜
7 9 3	電極
7 9 4	電極
7 9 5	絶縁膜
7 9 6	電極
7 9 7	絶縁膜
8 0 0	インバータ
8 1 0	O S トランジスタ
8 2 0	O S トランジスタ
8 3 1	信号波形
8 3 2	信号波形
8 4 0	破線
8 4 1	実線
8 5 0	O S トランジスタ
8 6 0	C M O S インバータ
9 0 0	半導体装置
9 0 1	電源回路
9 0 2	回路
9 0 3	電圧生成回路
9 0 3 A	電圧生成回路
9 0 3 B	電圧生成回路
9 0 3 C	電圧生成回路
9 0 4	回路
9 0 5	電圧生成回路
9 0 6	回路
9 1 1	トランジスタ
9 1 2	トランジスタ
9 1 2 A	トランジスタ
9 1 2 B	トランジスタ
9 2 1	制御回路
9 2 2	トランジスタ

9 5 0	トランジスタ
9 5 2	基板
9 5 4	絶縁膜
9 5 6	半導体膜
9 5 8	絶縁膜
9 6 0	導電膜
9 6 2	絶縁膜
9 6 4	絶縁膜
9 6 6 a	導電膜
9 6 6 b	導電膜
9 6 8	絶縁膜
9 7 0	絶縁膜
9 7 2	絶縁膜
9 7 4	絶縁膜
1 4 0 0	液滴吐出装置
1 4 0 2	基板
1 4 0 3	液滴吐出手段
1 4 0 4	撮像手段
1 4 0 5	ヘッド
1 4 0 6	点線
1 4 0 7	制御手段
1 4 0 8	記憶媒体
1 4 0 9	画像処理手段
1 4 1 0	コンピュータ
1 4 1 1	マーカ
1 4 1 2	ヘッド
1 4 1 3	材料供給源
1 4 1 4	材料供給源
7 0 0 0	表示モジュール
7 0 0 1	上部カバー
7 0 0 2	下部カバー
7 0 0 3	F P C
7 0 0 4	タッチパネル
7 0 0 5	F P C
7 0 0 6	表示パネル
7 0 0 7	バックライト

7008	光源
7009	フレーム
7010	プリント基板
7011	バッテリー
8000	カメラ
8001	筐体
8002	表示部
8003	操作ボタン
8004	シャッターボタン
8006	レンズ
8100	ファインダー
8101	筐体
8102	表示部
8103	ボタン
8200	ヘッドマウントディスプレイ
8201	装着部
8202	レンズ
8203	本体
8204	表示部
8205	ケーブル
8206	バッテリー
8300	ヘッドマウントディスプレイ
8301	筐体
8302	表示部
8304	固定具
8305	レンズ
9000	筐体
9001	表示部
9003	スピーカ
9005	操作キー
9006	接続端子
9007	センサ
9008	マイクロフォン
9050	操作ボタン
9051	情報
9052	情報

9 0 5 3	情報
9 0 5 4	情報
9 0 5 5	ヒンジ
9 1 0 0	テレビジョン装置
9 1 0 1	携帯情報端末
9 1 0 2	携帯情報端末
9 2 0 0	携帯情報端末
9 2 0 1	携帯情報端末
9 5 0 0	表示装置
9 5 0 1	表示パネル
9 5 0 2	表示領域
9 5 0 3	領域
9 5 1 1	軸部
9 5 1 2	軸受部

請求の範囲

[請求項 1]

I n、M (MはA l、G a、Y、またはS n)、及びZ nを含む金属酸化物膜であって、前記金属酸化物膜は、I n、M、及びZ nそれぞれの組成の総和を1としたとき、I nの割合が33%より大きく60%以下である領域を含み、

前記金属酸化物膜の膜面に垂直な方向におけるX線回折において、 $2\theta = 31$ 度近傍に結晶構造に起因した回折強度のピークが観測されず、

前記金属酸化物膜の断面に垂直な方向における電子線回折において、円対称なパターンが観測される。

[請求項 2]

請求項 1において、

前記金属酸化物膜は、基板を加熱しない状態で成膜される、金属酸化物膜。

[請求項 3]

請求項 1において、

前記金属酸化物膜は、基板上にスパッタリング法、パルスレーザ堆積法、または液相法により形成される、金属酸化物膜。

[請求項 4]

請求項 1において、

前記金属酸化物膜は、I n、M、及びZ nそれぞれの組成の総和を1としたとき、I nの割合が40%以上、50%以下である領域を含む、金属酸化物膜。

[請求項 5]

請求項 1において、

前記金属酸化物膜は、I n、M、Z nの組成を4 : y : zとしたとき、yが1以上3以下であり、zが2以上4以下である領域を含む、金属酸化物膜。

[請求項 6]

請求項 1において、

前記金属酸化物膜は、I n、M、Z nの組成を4 : 2 : zとしたとき、zが2.8以上4.1以下である領域を含む、金属酸化物膜。

[請求項 7]

請求項 1において、

前記金属酸化物膜は、I n、M、Z nの組成を5 : 3 : zとしたとき、zが2.4以上

4. 0 以下である領域を含む、

金属酸化物膜。

[請求項 8]

請求項 1 において、

前記金属酸化物膜は、非晶質領域を含む、

金属酸化物膜。

[請求項 9]

請求項 1 において、

前記金属酸化物膜は、大きさが 10 nm 以下である結晶部を含む、

金属酸化物膜。

[請求項 10]

請求項 1 において、

前記金属酸化物膜は、非晶質領域と、配向性を有さず、且つ大きさが 10 nm 以下である結晶部とを含む、

金属酸化物膜。

[請求項 11]

請求項 10 において、

前記結晶部及び前記非晶質領域は、それぞれ厚さ方向に分布を有し、

前記結晶部は、前記膜面に近いほど存在割合が大きく、

前記非晶質領域は、前記膜面に近いほど存在割合が小さい、

金属酸化物膜。

[請求項 12]

請求項 10 または請求項 11 において、

断面に垂直な方向における電子線回折で観測されるパターンにおいて、

ダイレクトスポットを中心としたリング状の回折パターンが観測され、

前記リング状の回折パターンは、前記膜面に近いほど、ピーク強度が高く、且つ半値全幅が小さい、

金属酸化物膜。

[請求項 13]

請求項 1 において、

前記金属酸化物膜は、水素濃度が $1 \times 10^{19} \text{ atoms/cm}^3$ 以上、 $5 \times 10^{21} \text{ atoms/cm}^3$ 未満である領域を含む、

金属酸化物膜。

[請求項 14]

請求項 1 において、

前記金属酸化物膜に電子線を照射することにより、結晶化が進行する、

金属酸化物膜。

[請求項 15]

半導体層と、ゲート絶縁層と、ゲートと、を含む半導体装置であって、
前記半導体層は、請求項 1 に記載の金属酸化物膜を含む、
半導体装置。

[請求項 16]

基板を加熱することなく、金属酸化物を含むターゲットを用いたスパッタリング法により、金属酸化物膜を成膜する工程を有し、

前記金属酸化物は、 In 、 M (M は Al 、 Ga 、 Y 、または Sn)、及び Zn を含み、

前記金属酸化物は、 In 、 M 、 Zn の組成を $4 : y : z$ としたとき、 y は 1.5 以上 2.5 以下を満たし、 z が 3.5 以上 4.5 以下を満たす、

金属酸化物膜の形成方法。

[請求項 17]

請求項 16 において、

成膜時の圧力を $1 Pa$ 以上 $2 Pa$ 以下とする、

金属酸化物膜の形成方法。

[請求項 18]

請求項 16 において、

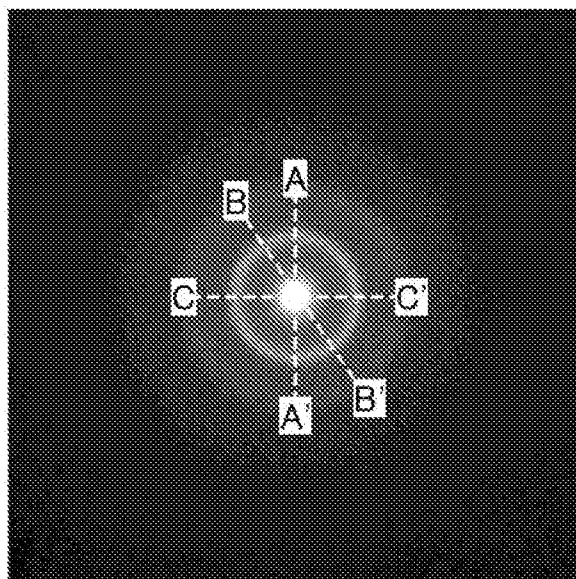
成膜時の電力密度を $0.1 W/cm^2$ 以上、 $5.0 W/cm^2$ 以下とする、

金属酸化物膜の形成方法。

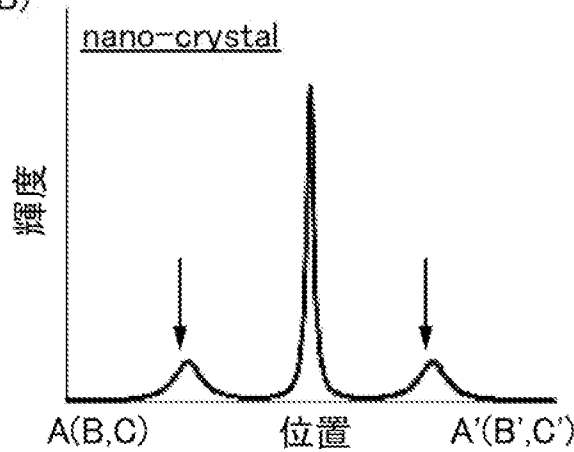
[図1]

1/52

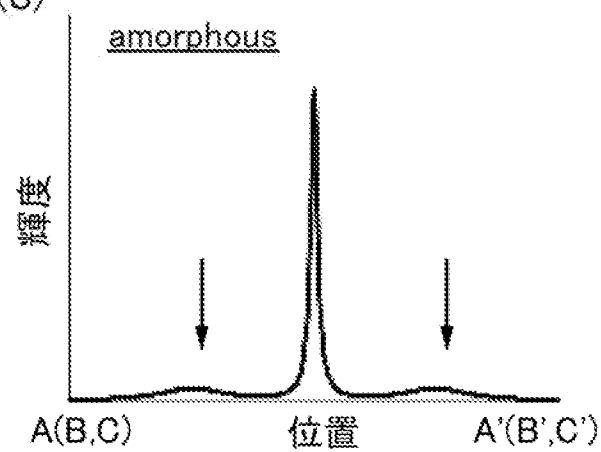
(A)



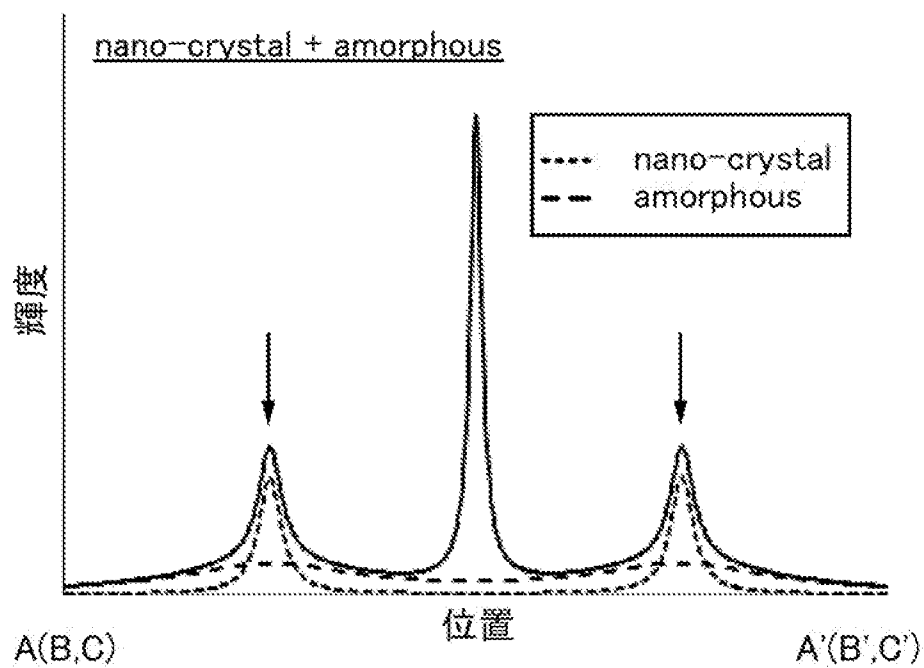
(B)



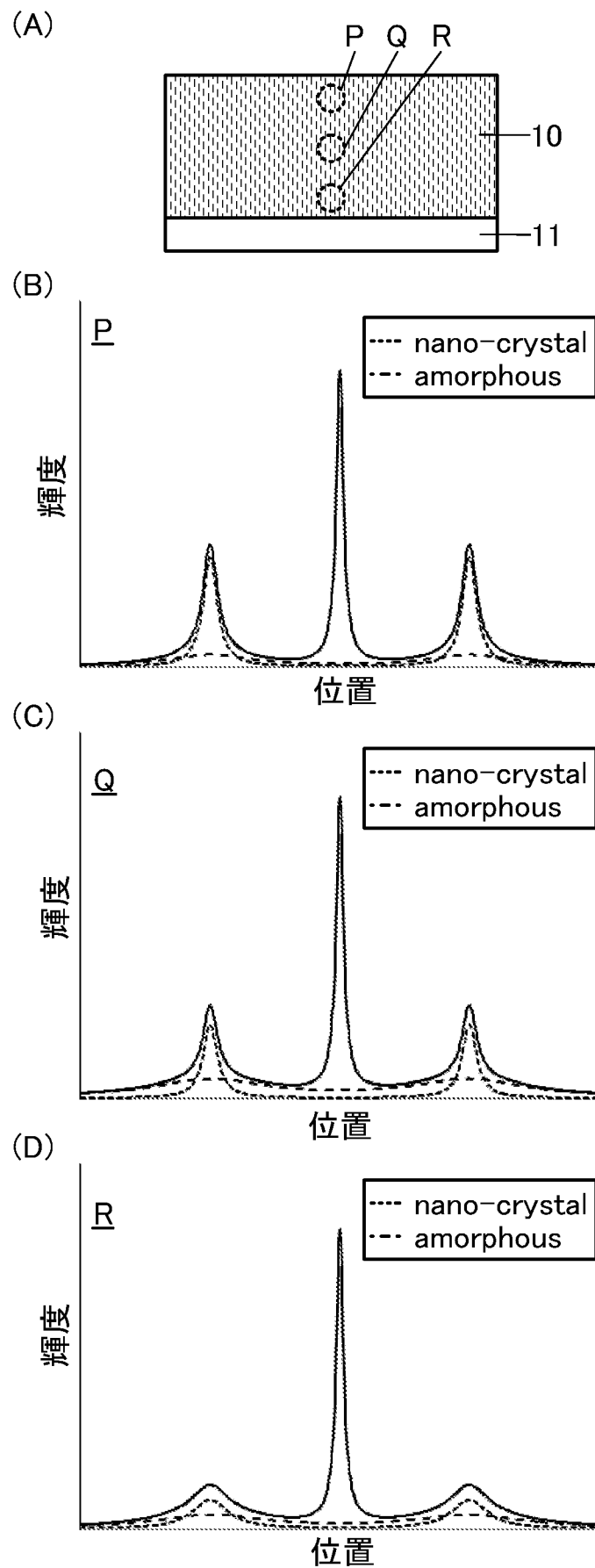
(C)



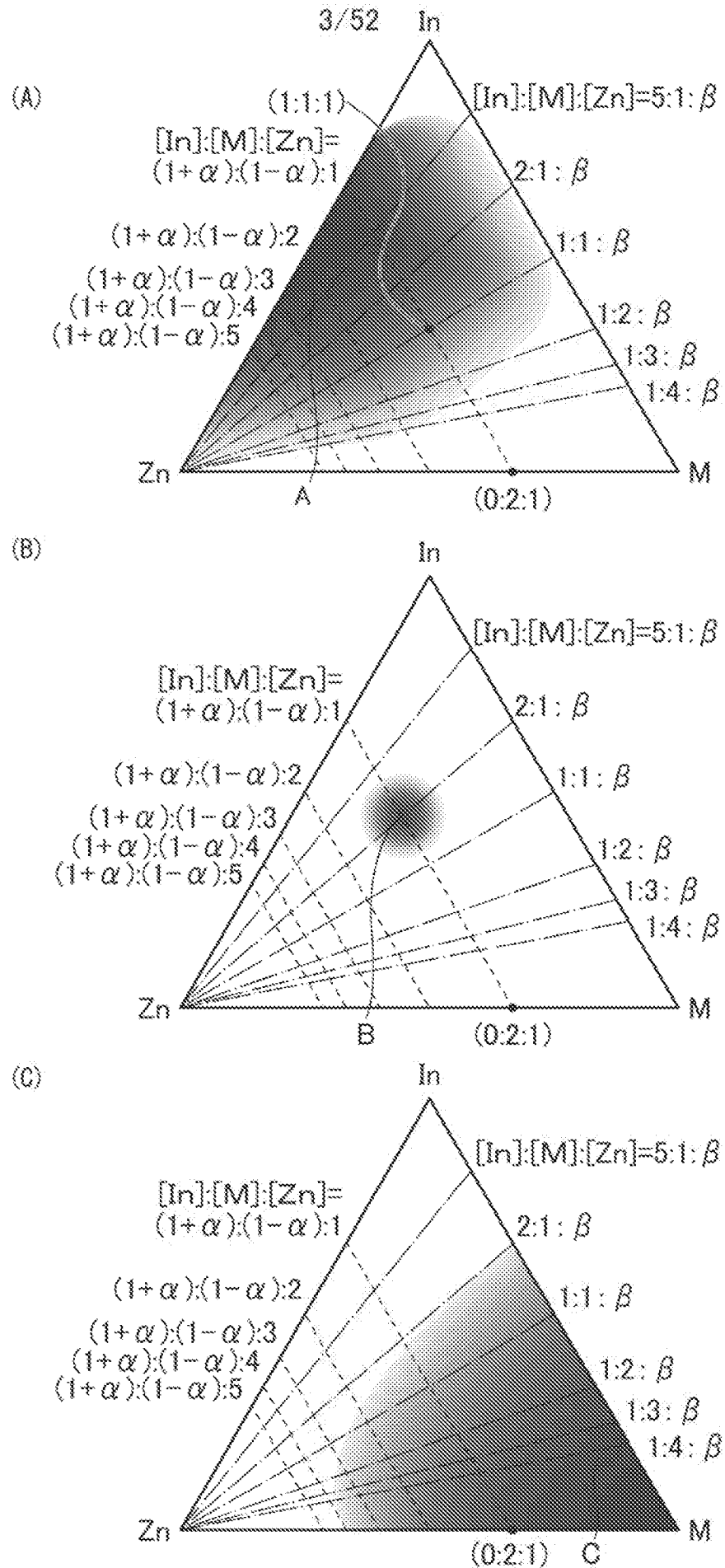
(D)



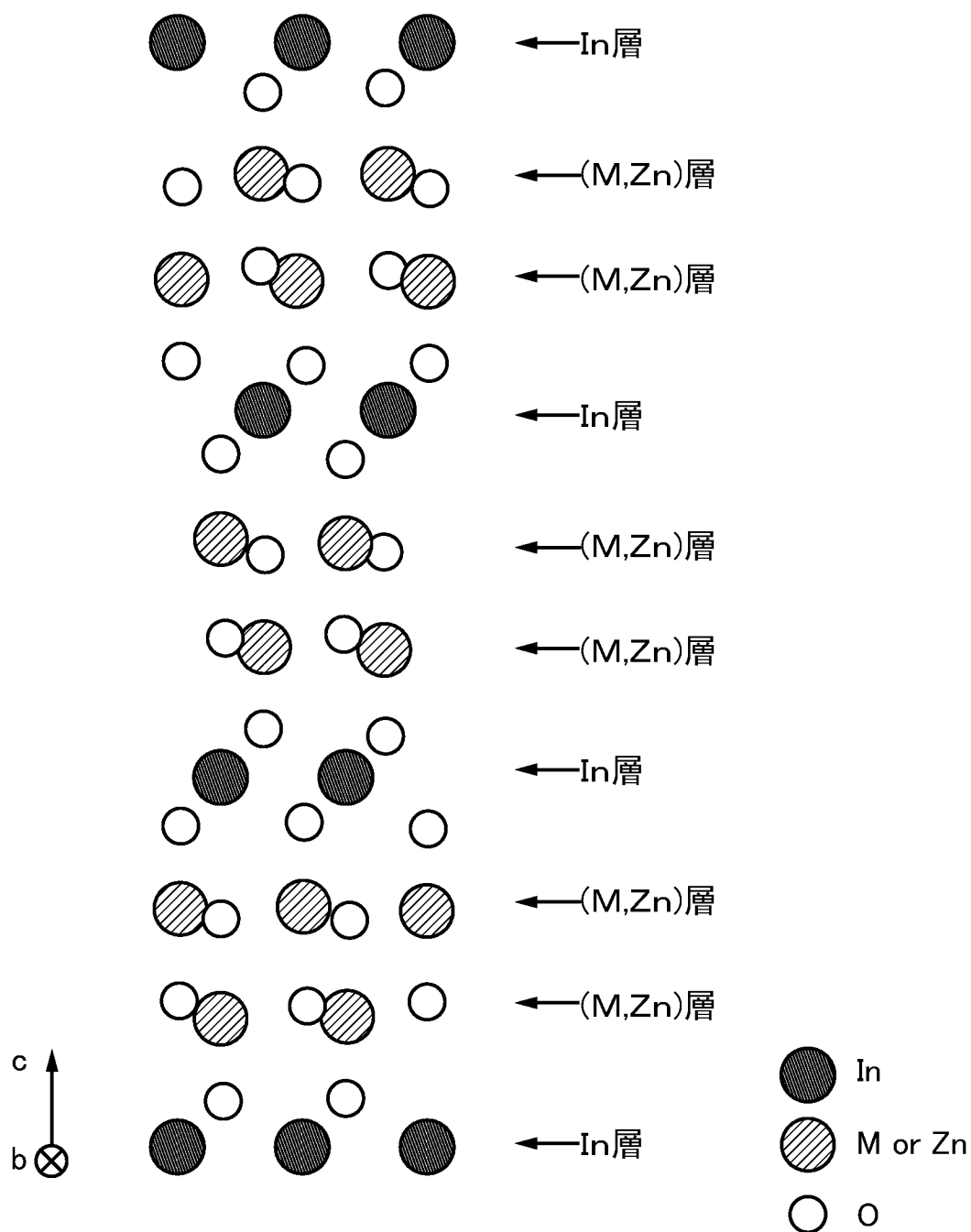
[図2]



[図3]

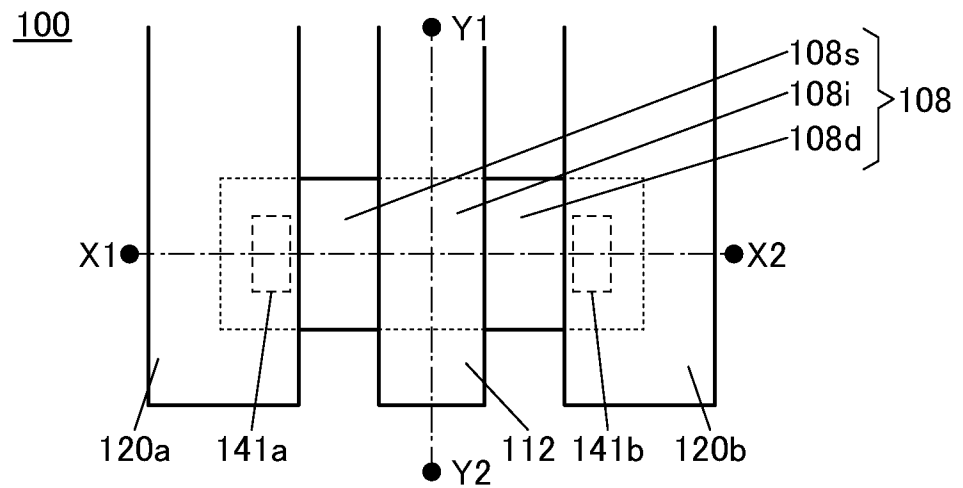


[図4]

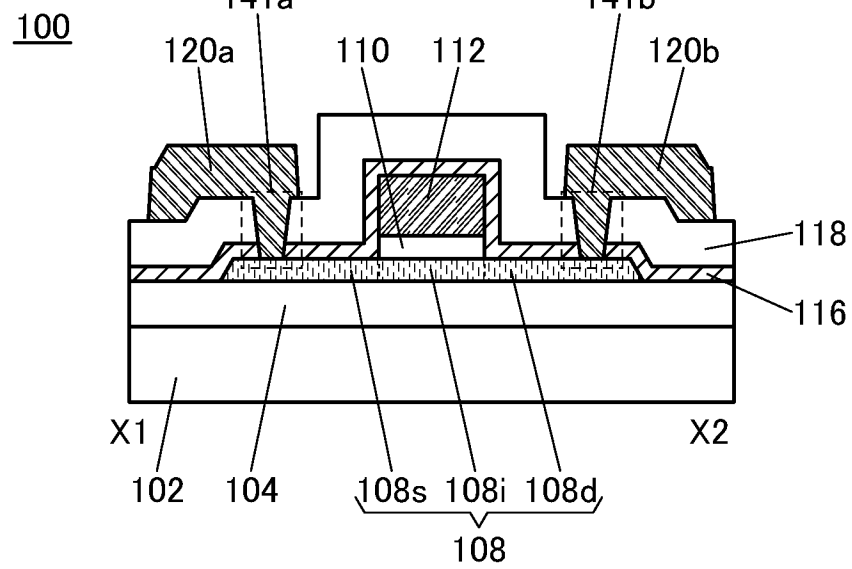


[図5]

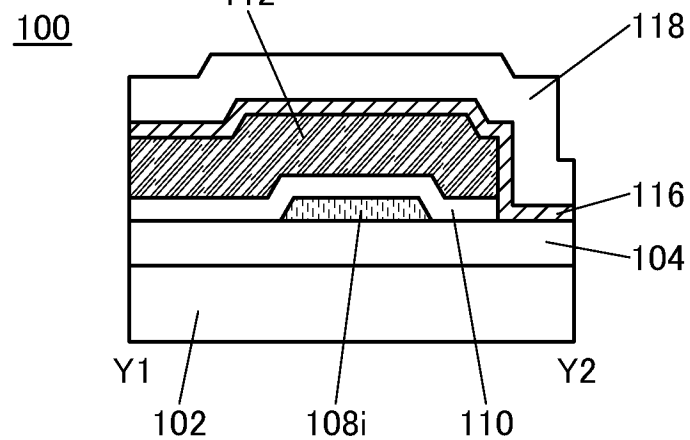
(A)



(B)

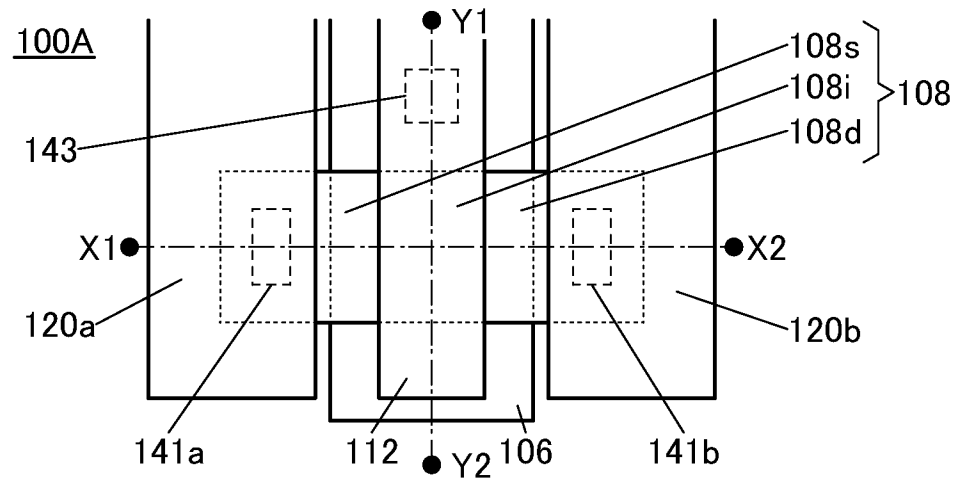


(C)

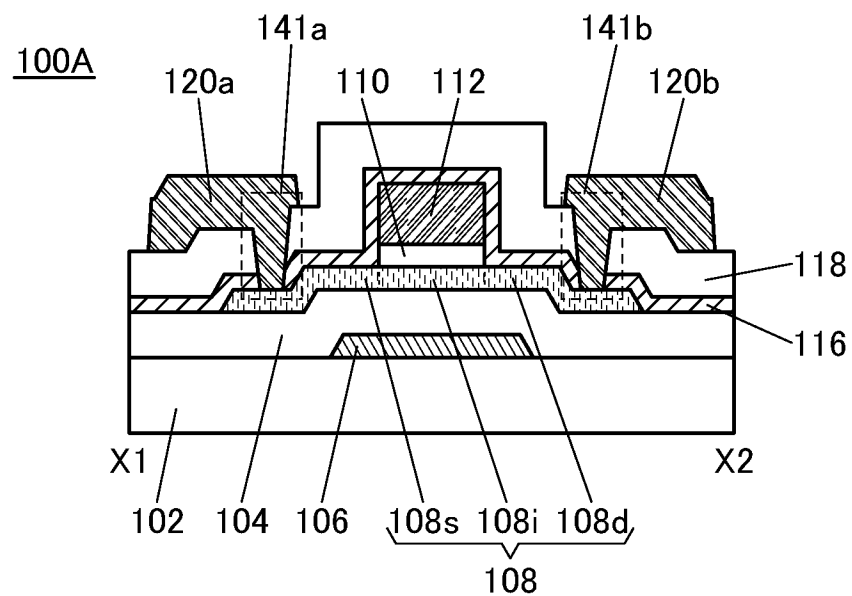


[図6]

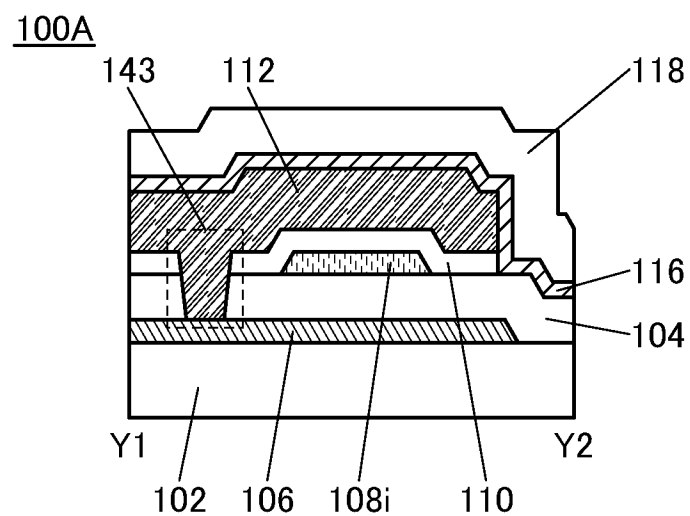
(A)



(B)

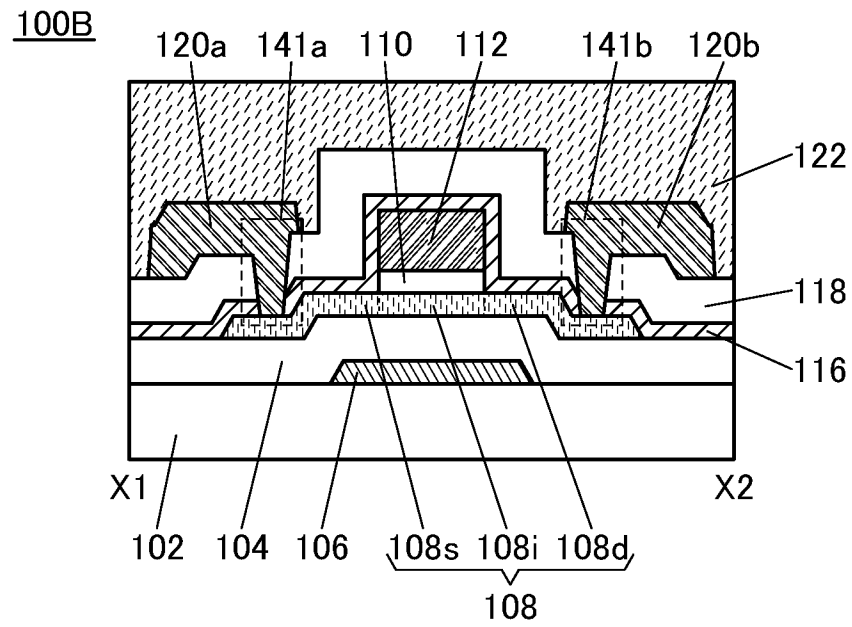


(C)

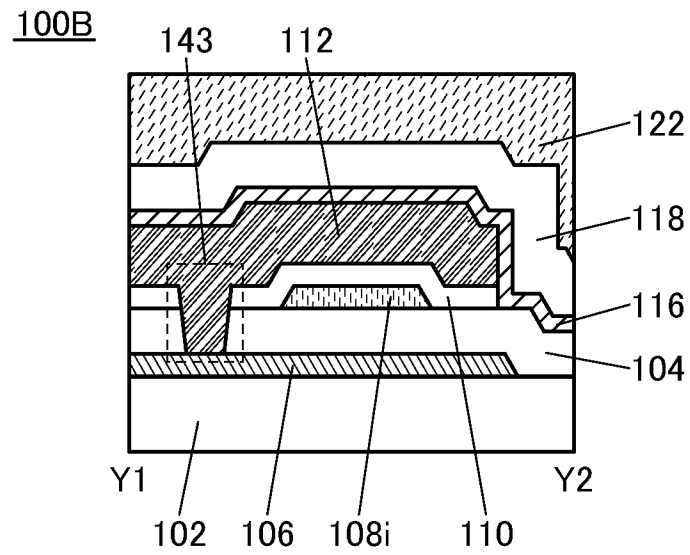


[図7]

(A)

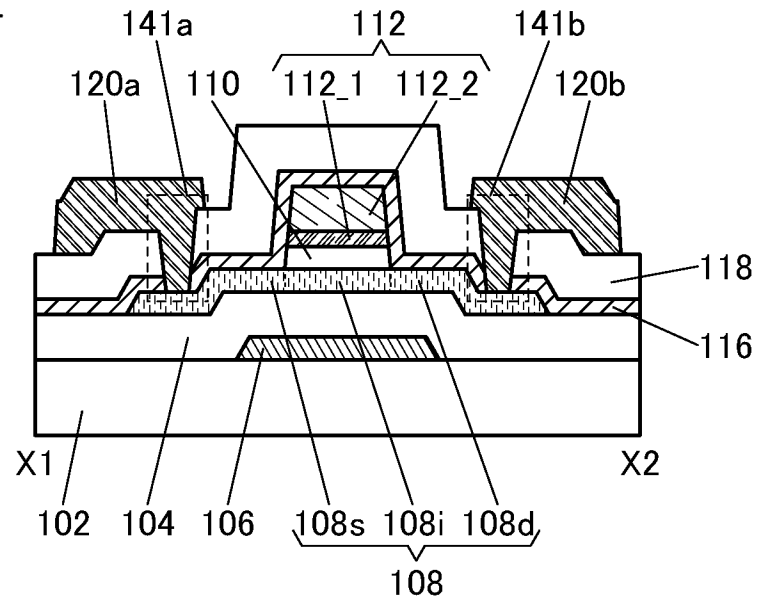


(B)

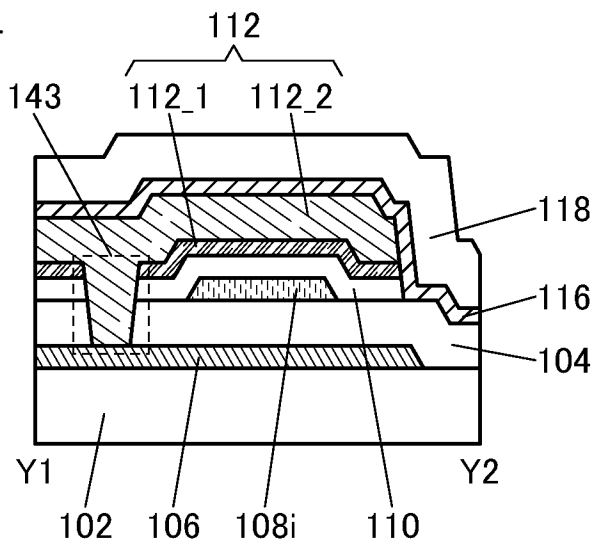


[図8]

(A)

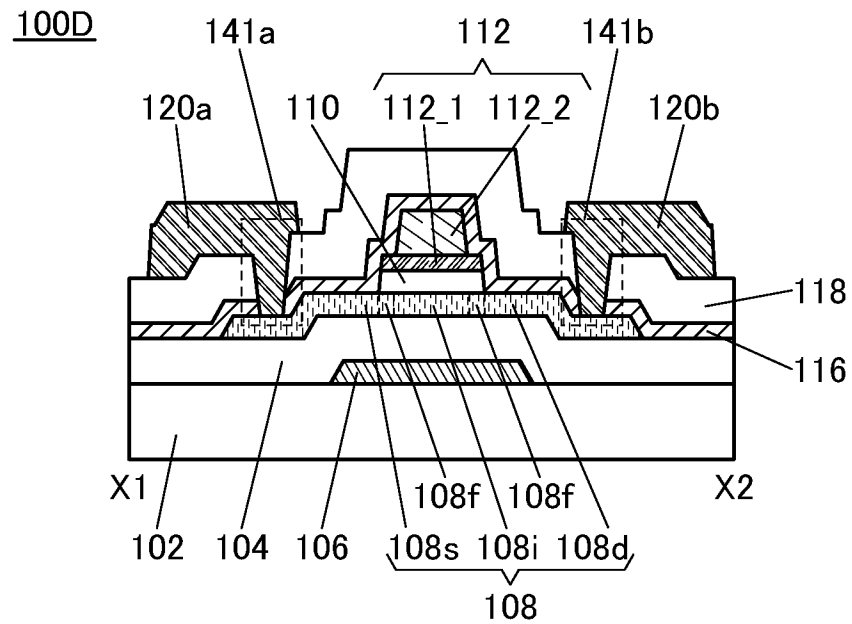
100C

(B)

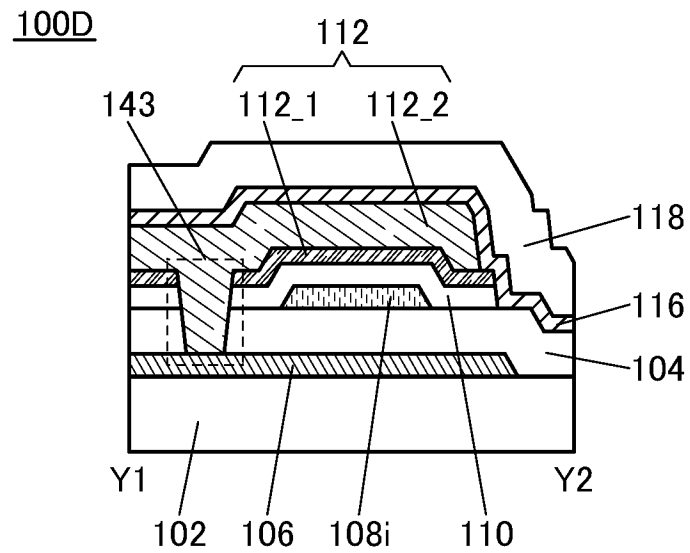
100C

[図9]

(A)

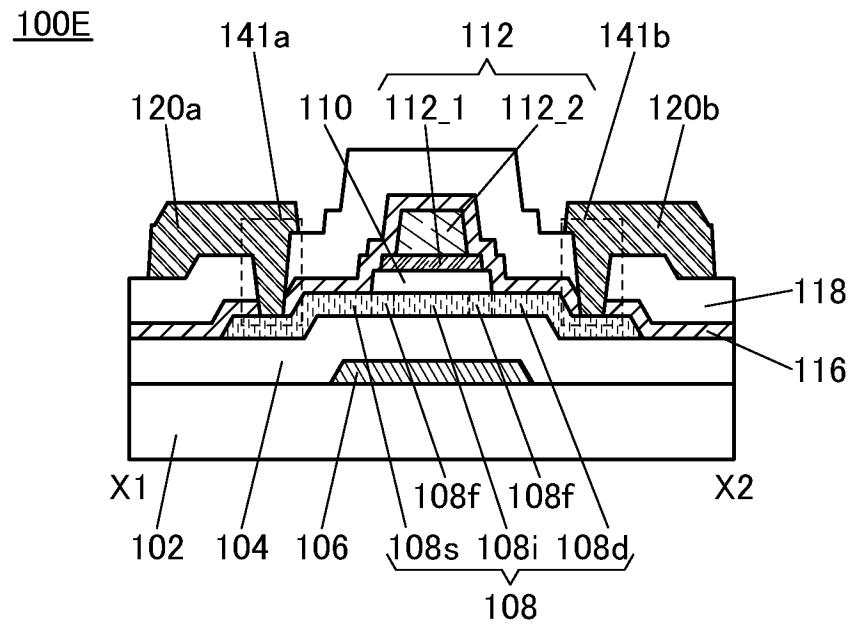


(B)

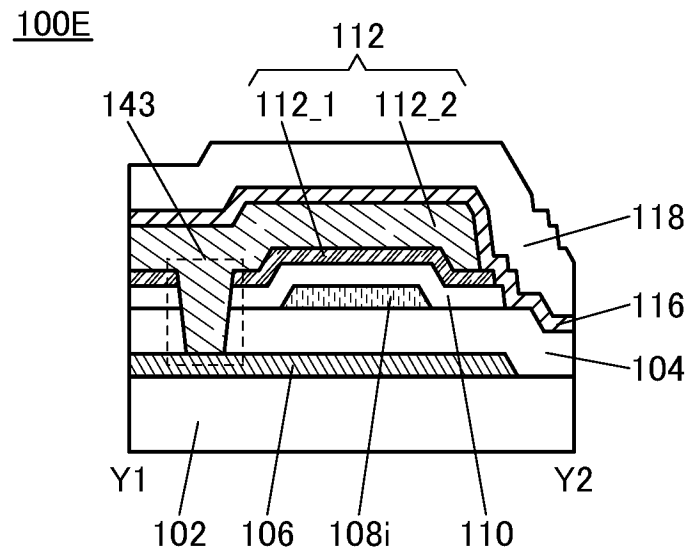


[図10]

(A)

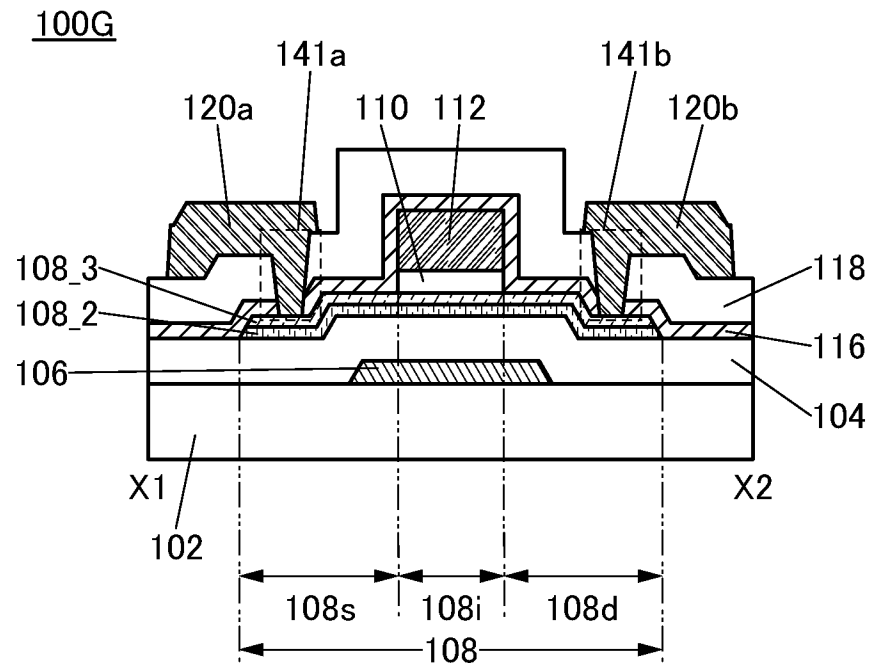


(B)

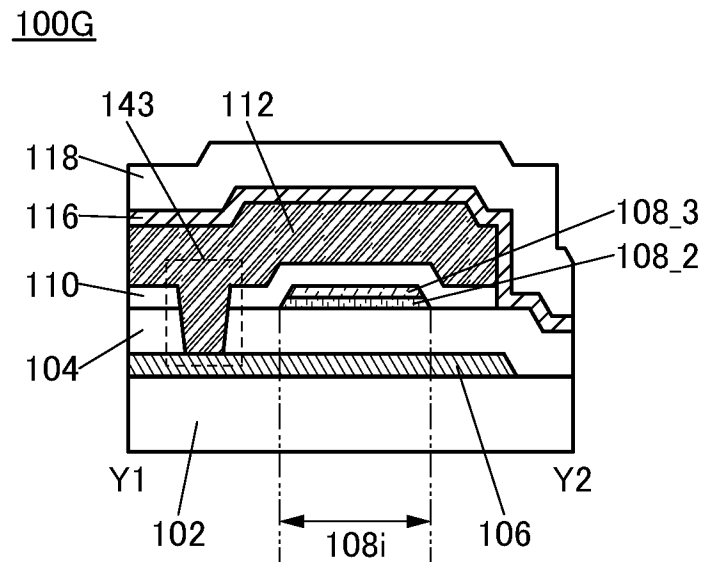


[図 12]

(A)

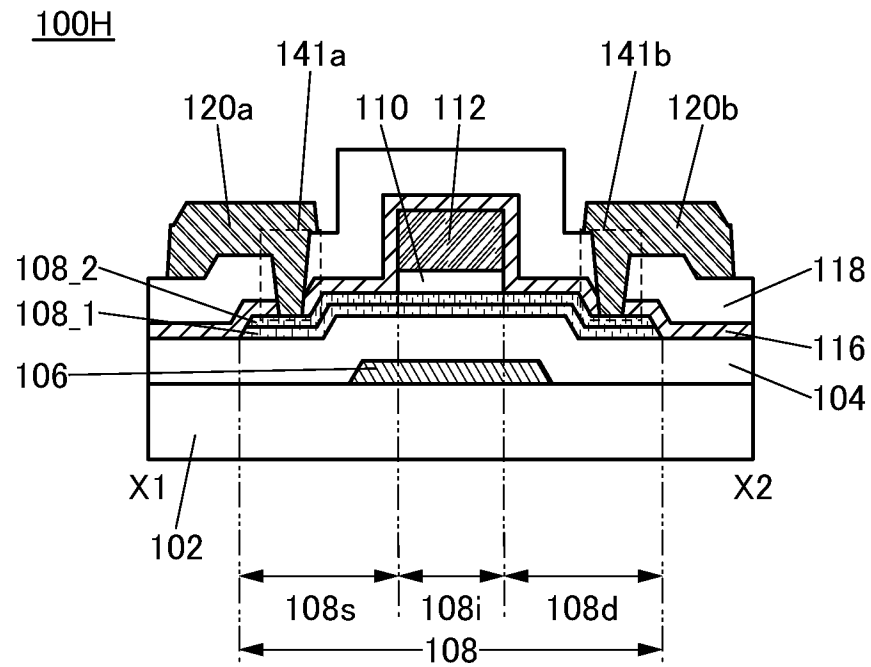


(B)

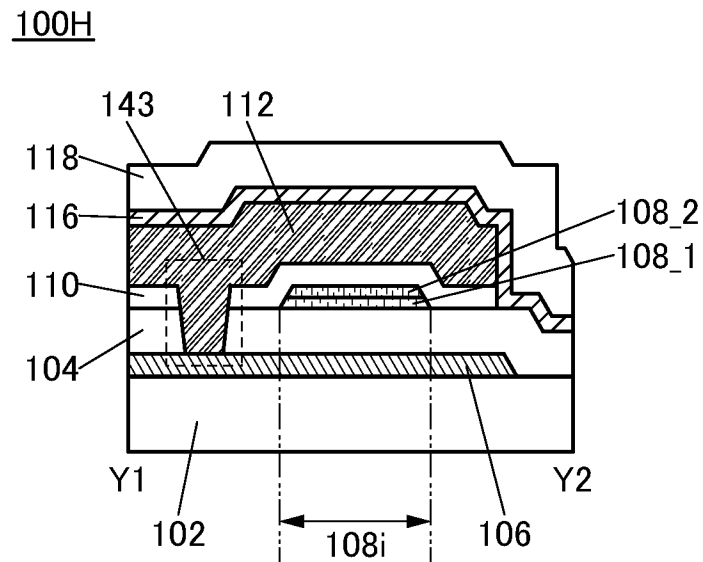


[図 13]

(A)



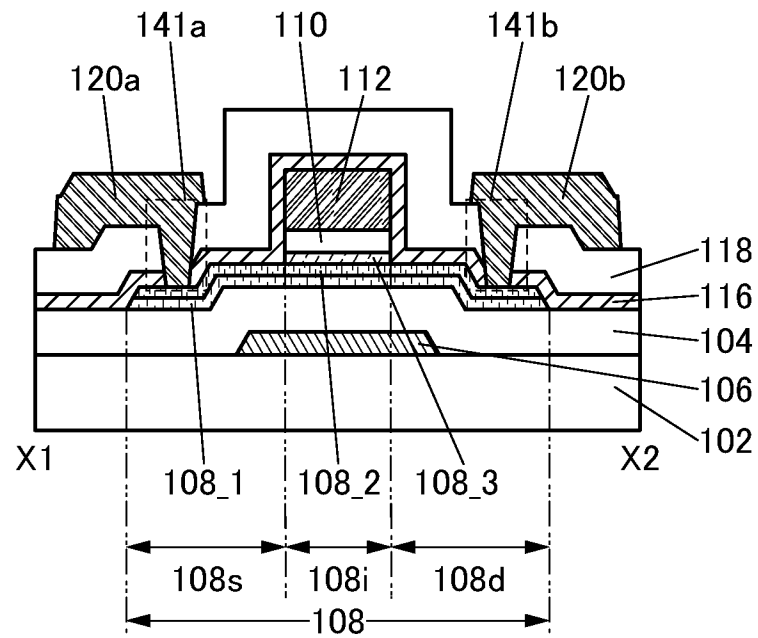
(B)



[図 14]

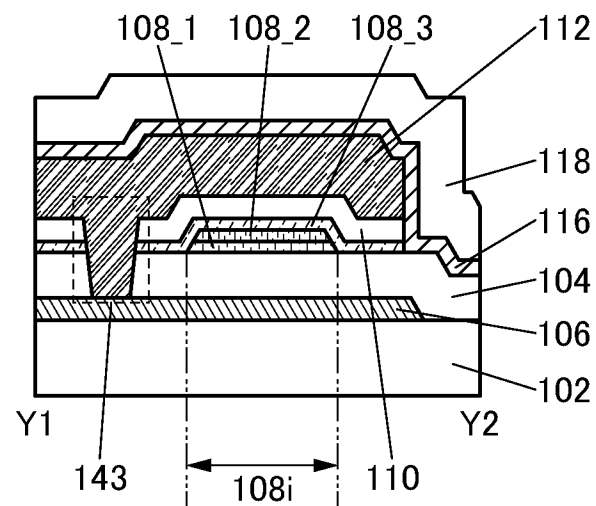
(A)

100J



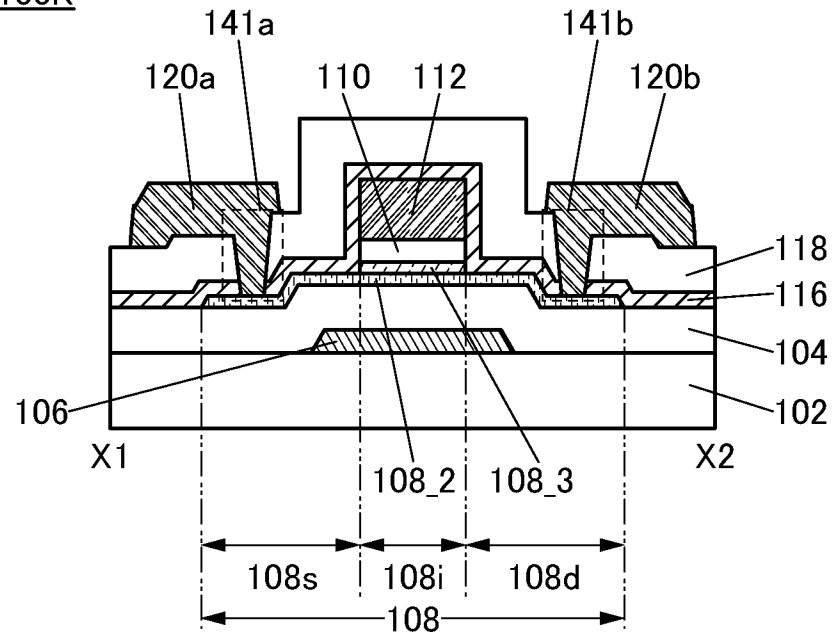
(B)

100J

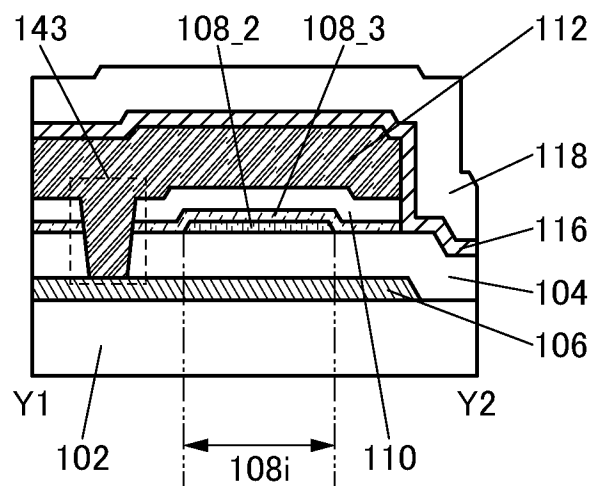


[図15]

(A)

100K

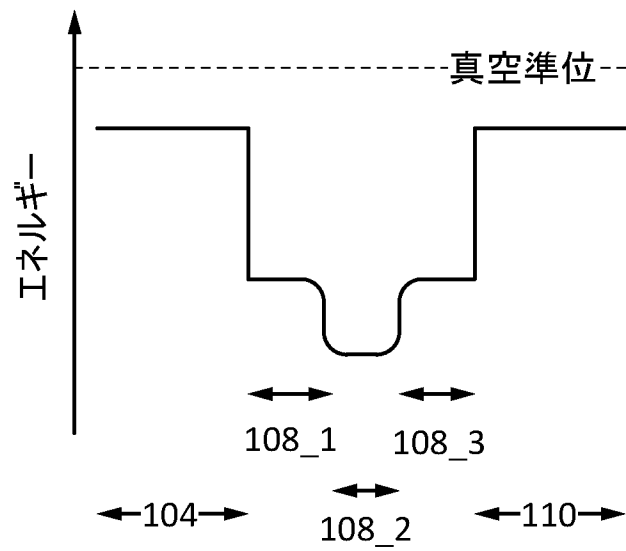
(B)

100K

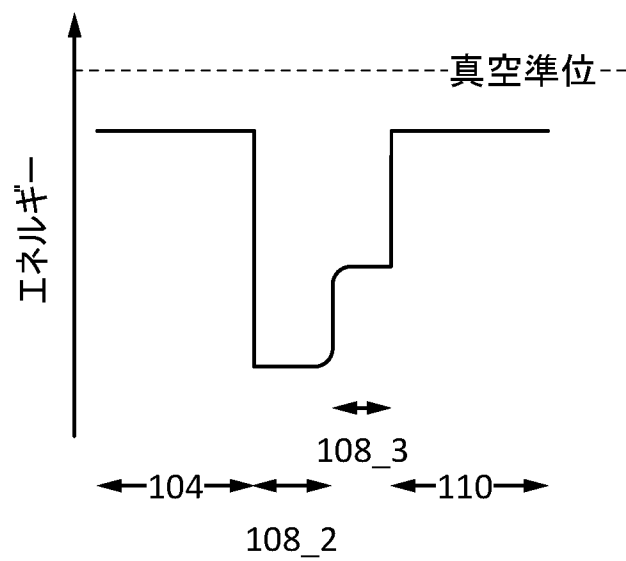
[図16]

16/52

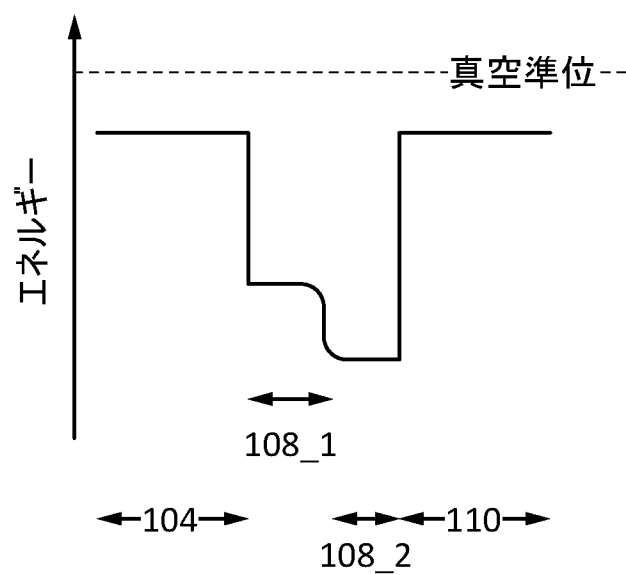
(A)



(B)



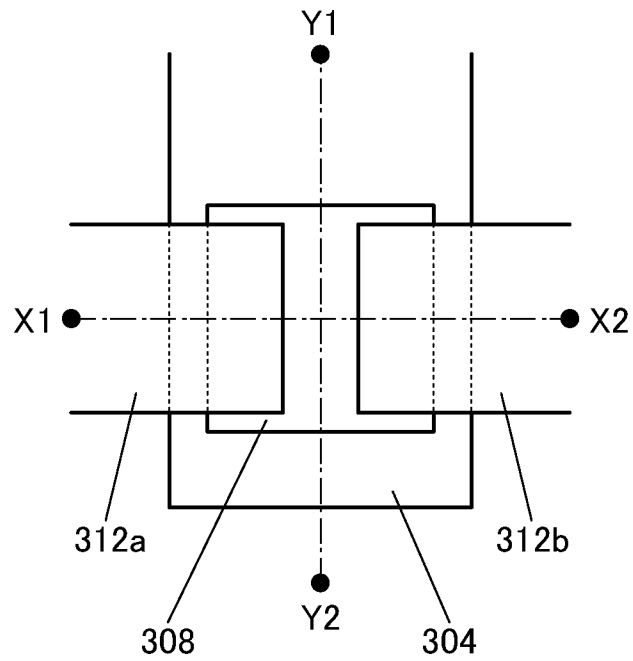
(C)



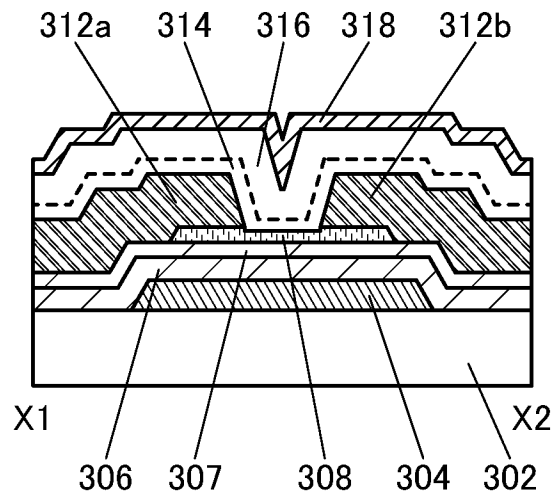
[図17]

17/52

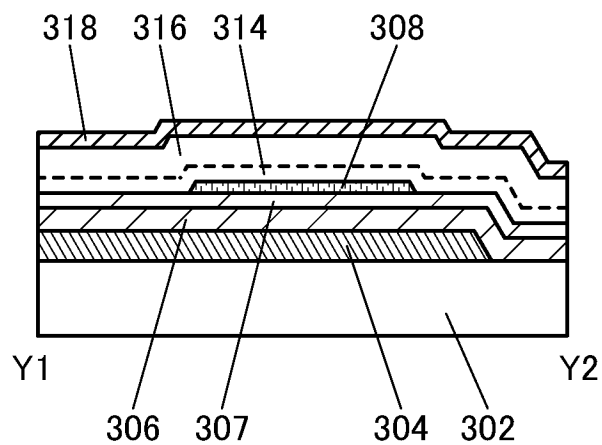
(A) 300A



(B) 300A



(C) 300A

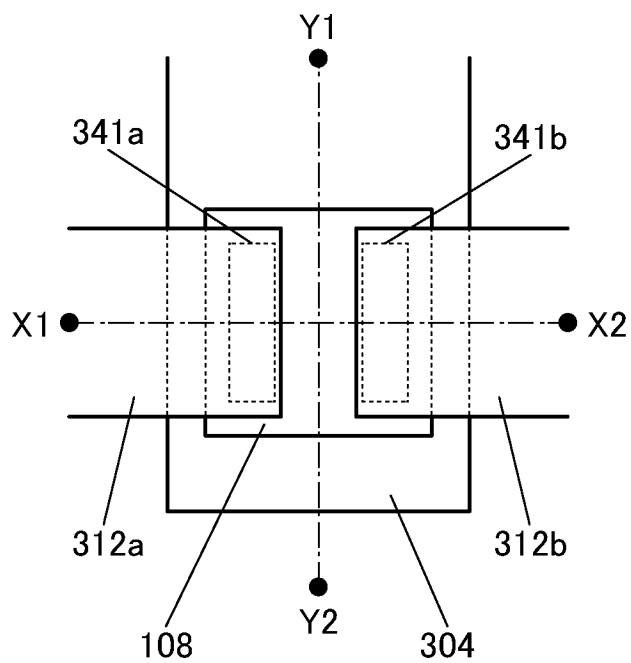


[図 18]

18/52

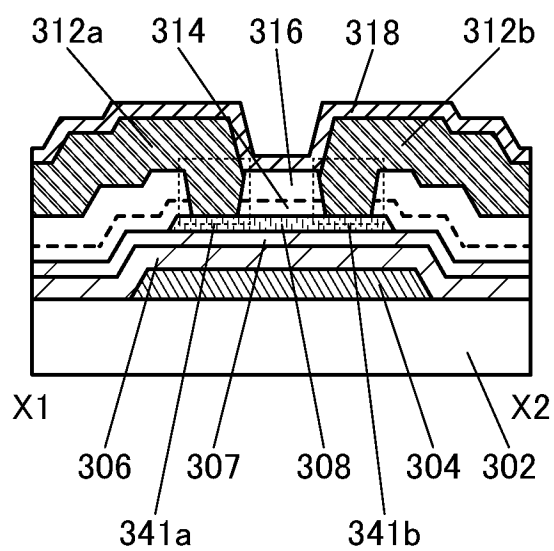
(A)

300B



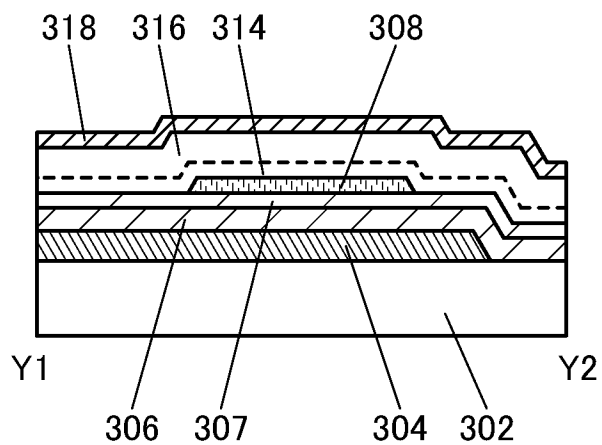
(B)

300B



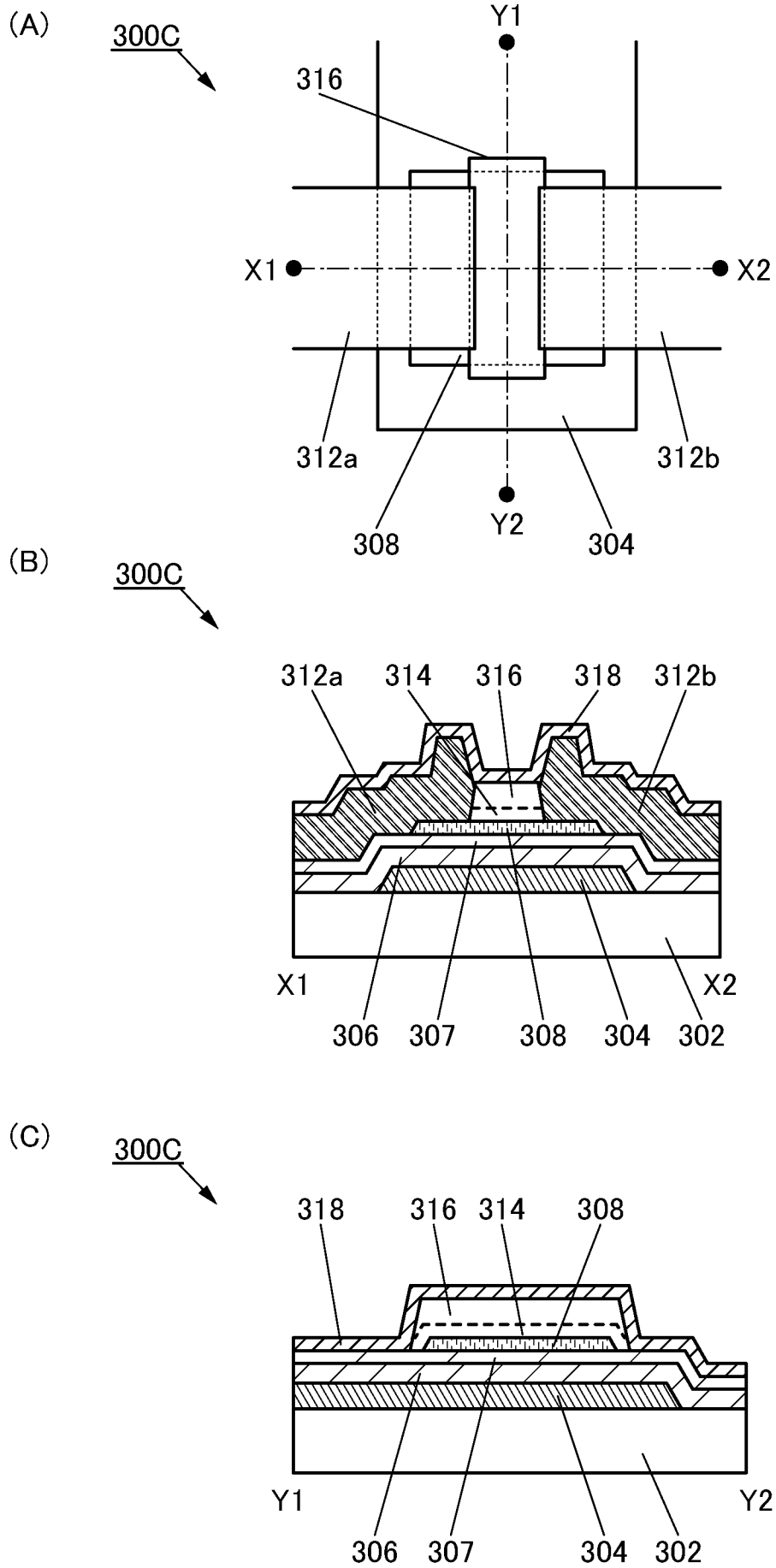
(C)

300B



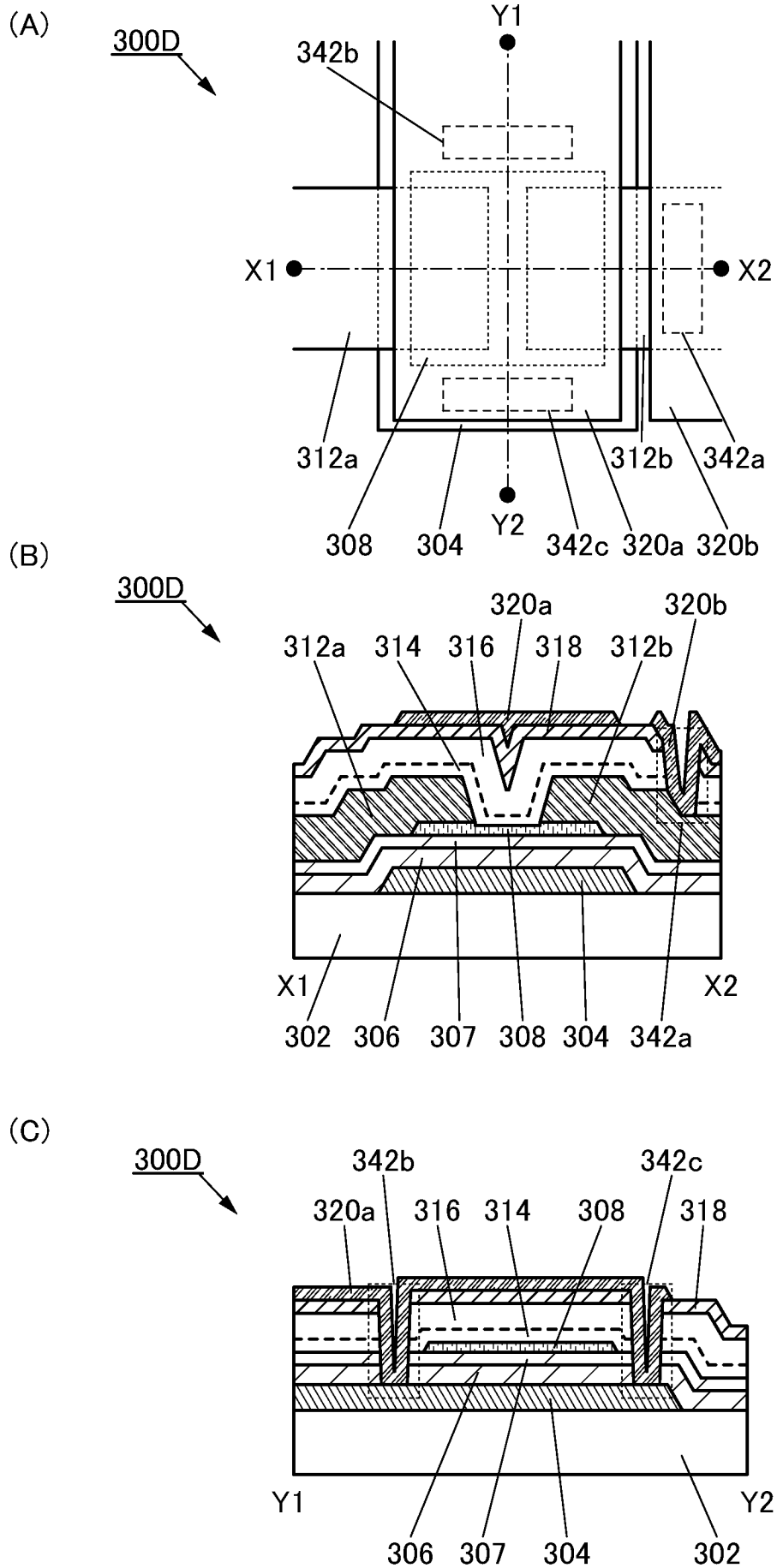
[図 19]

19/52



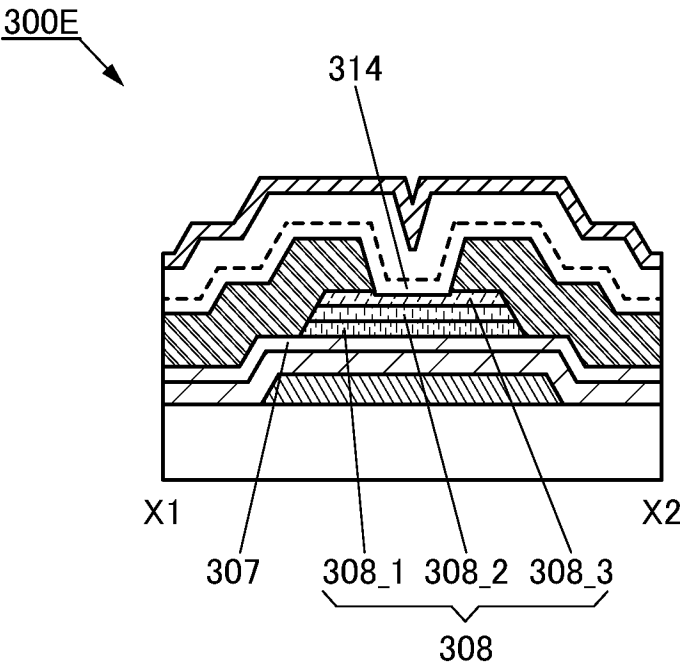
[図20]

20/52

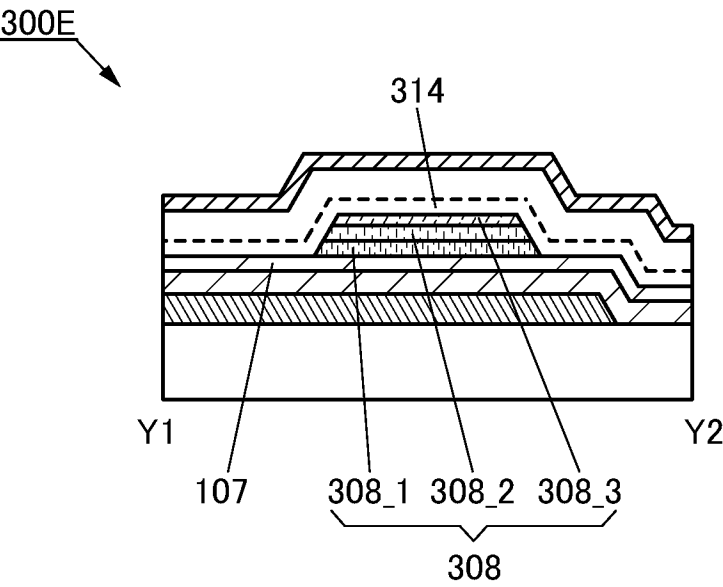


[図21]

(A)

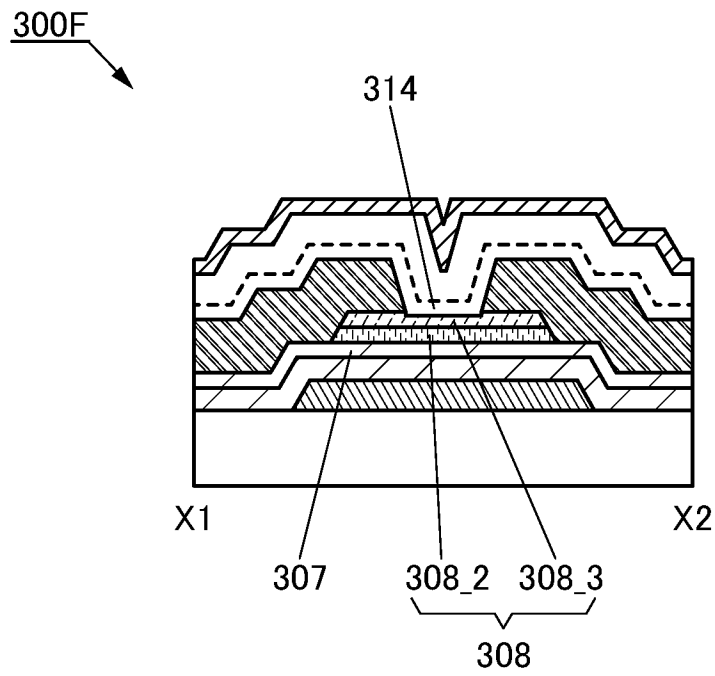


(B)

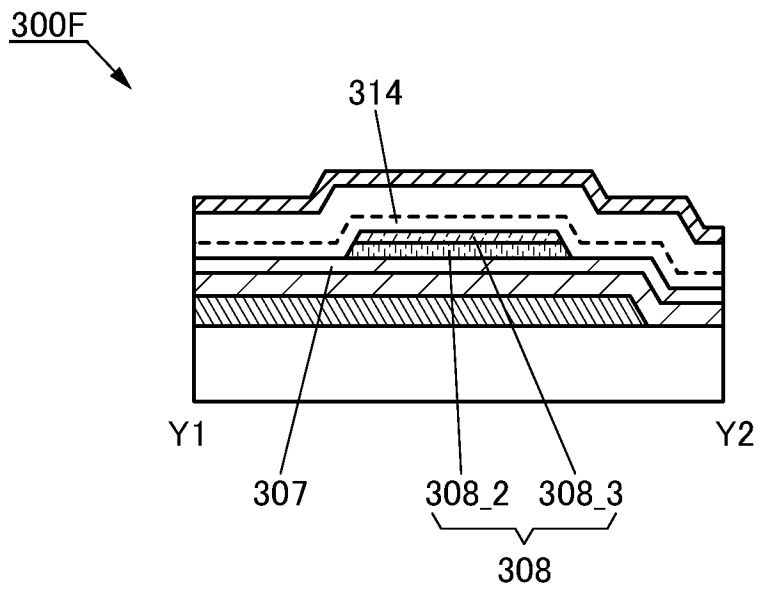


[図22]

(A)

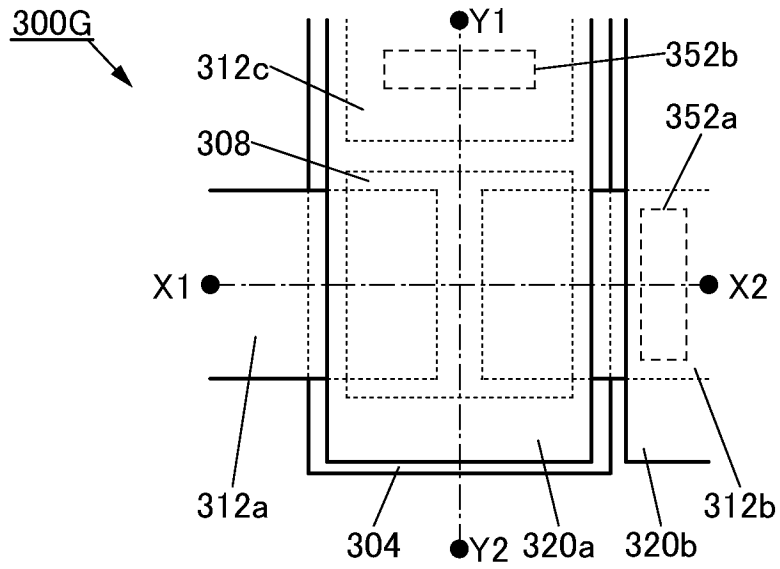


(B)

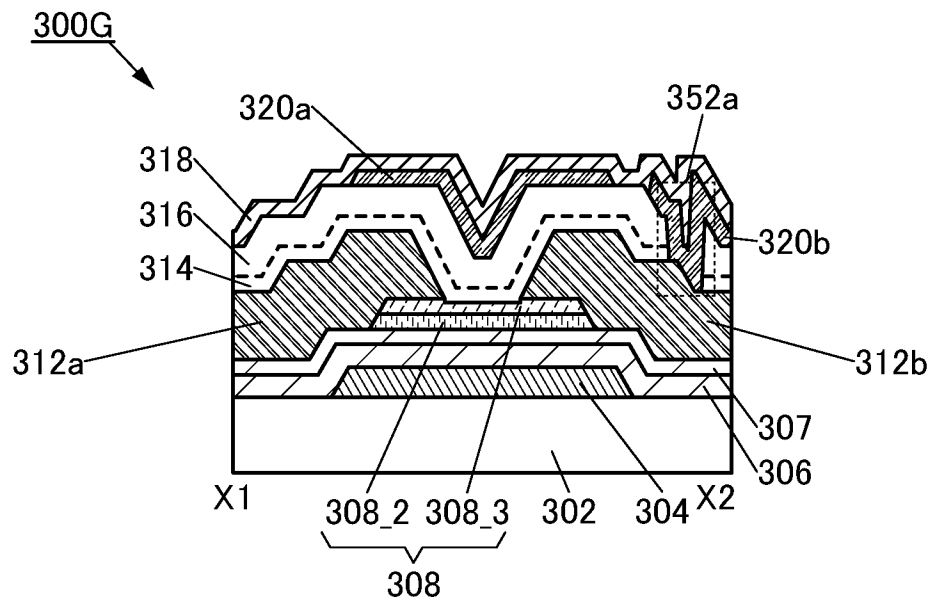


[図23]

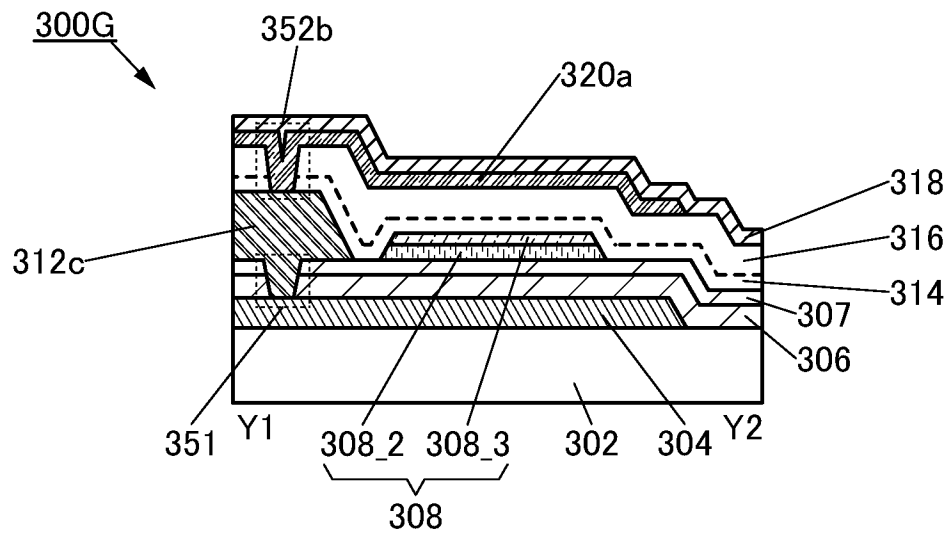
(A)



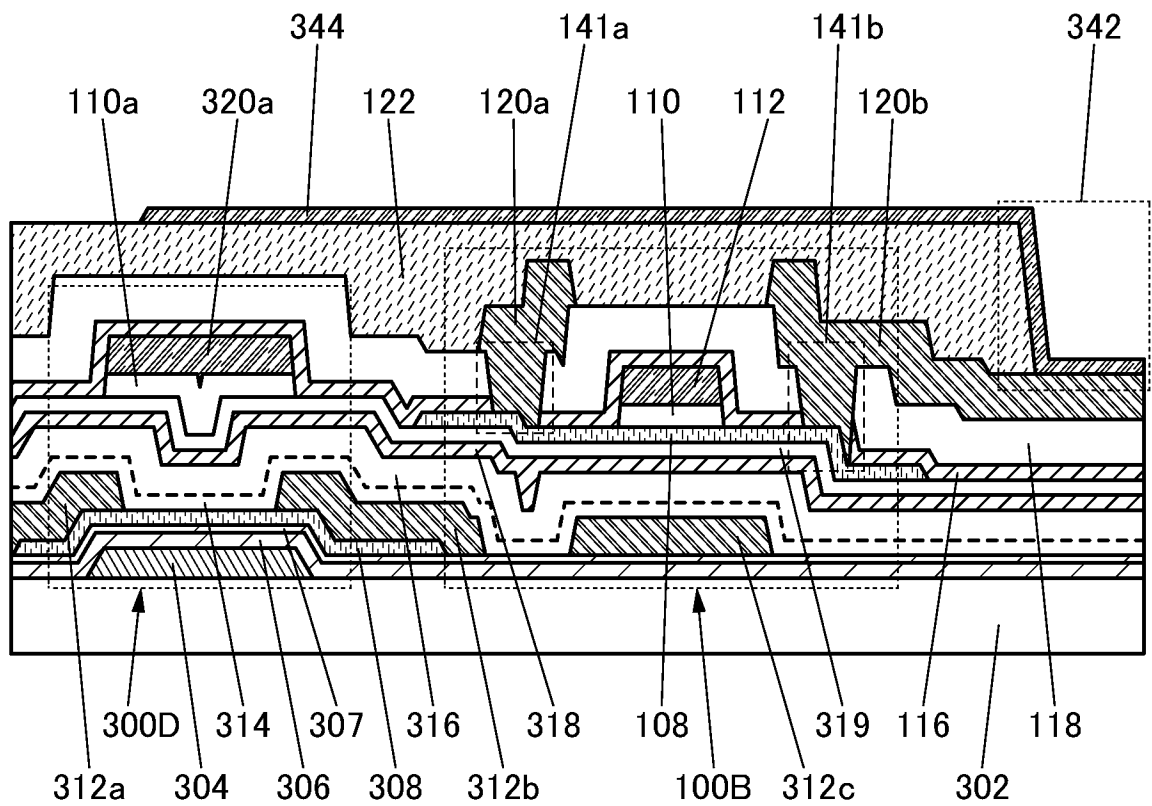
(B)



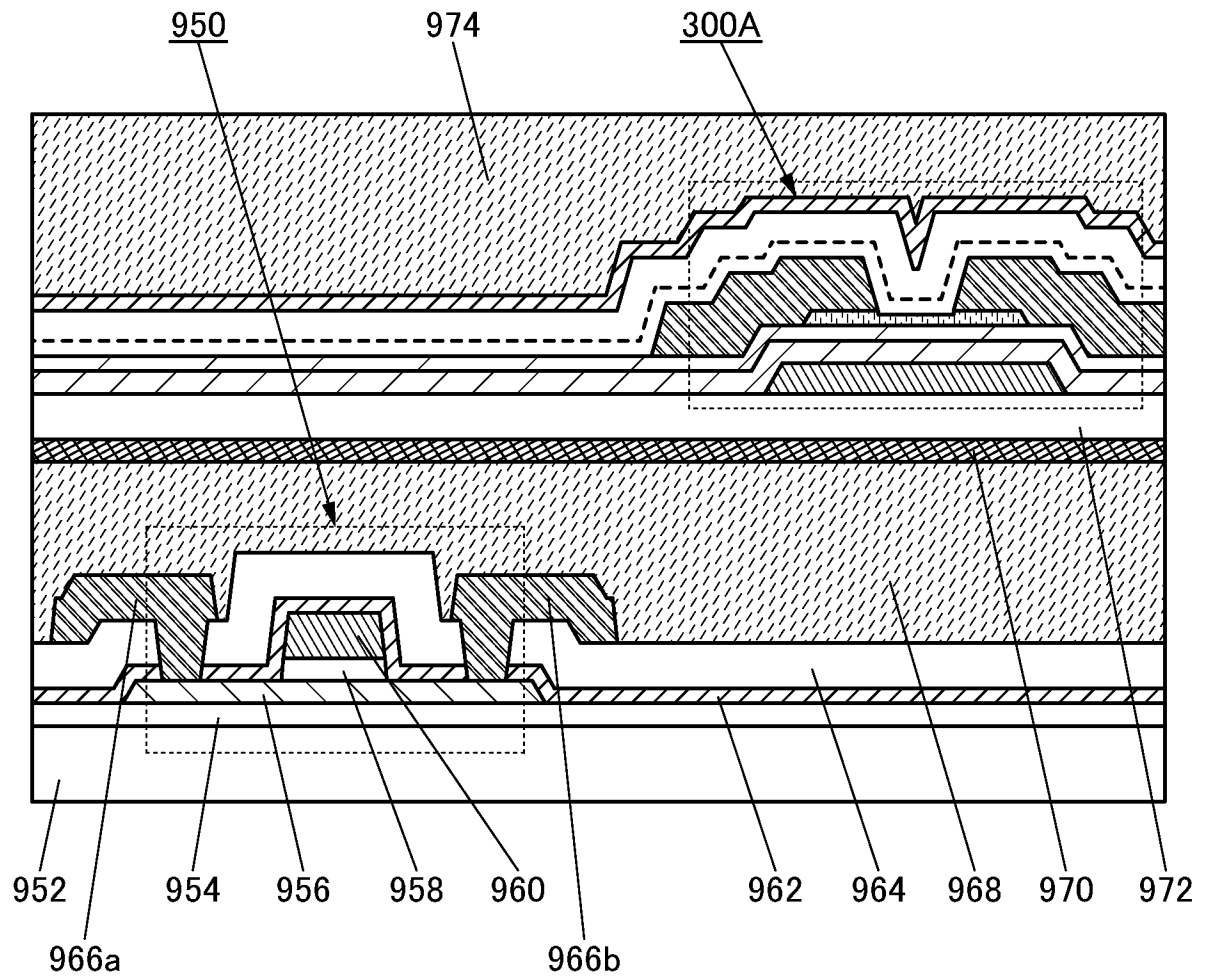
(C)



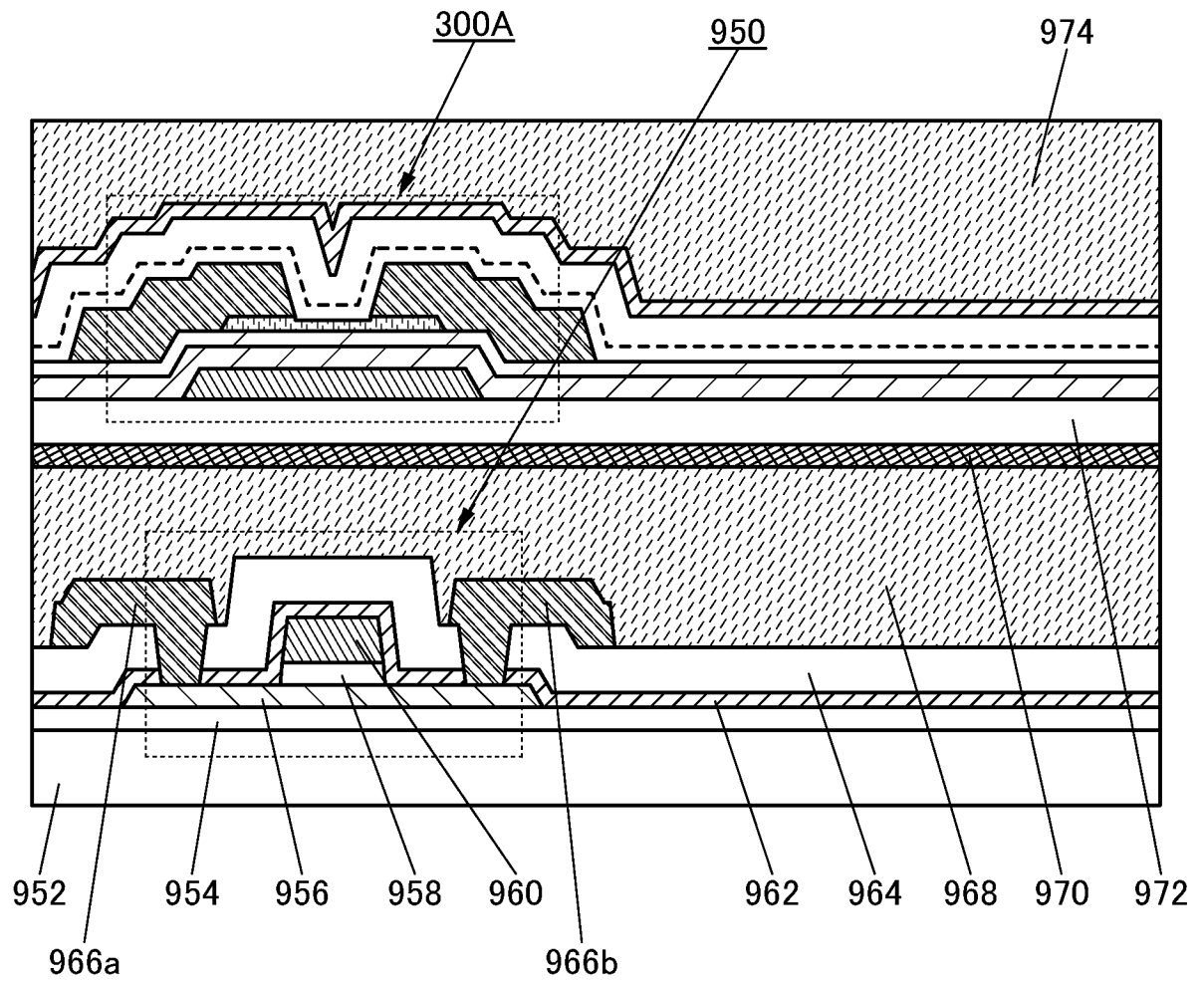
[図24]



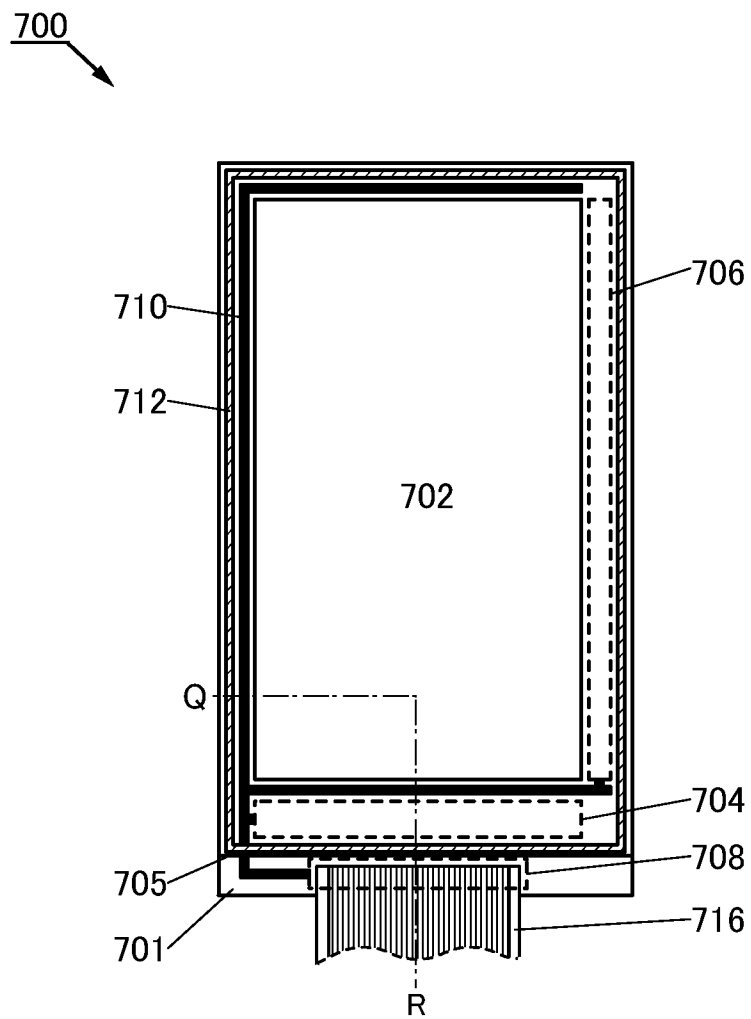
[図25]



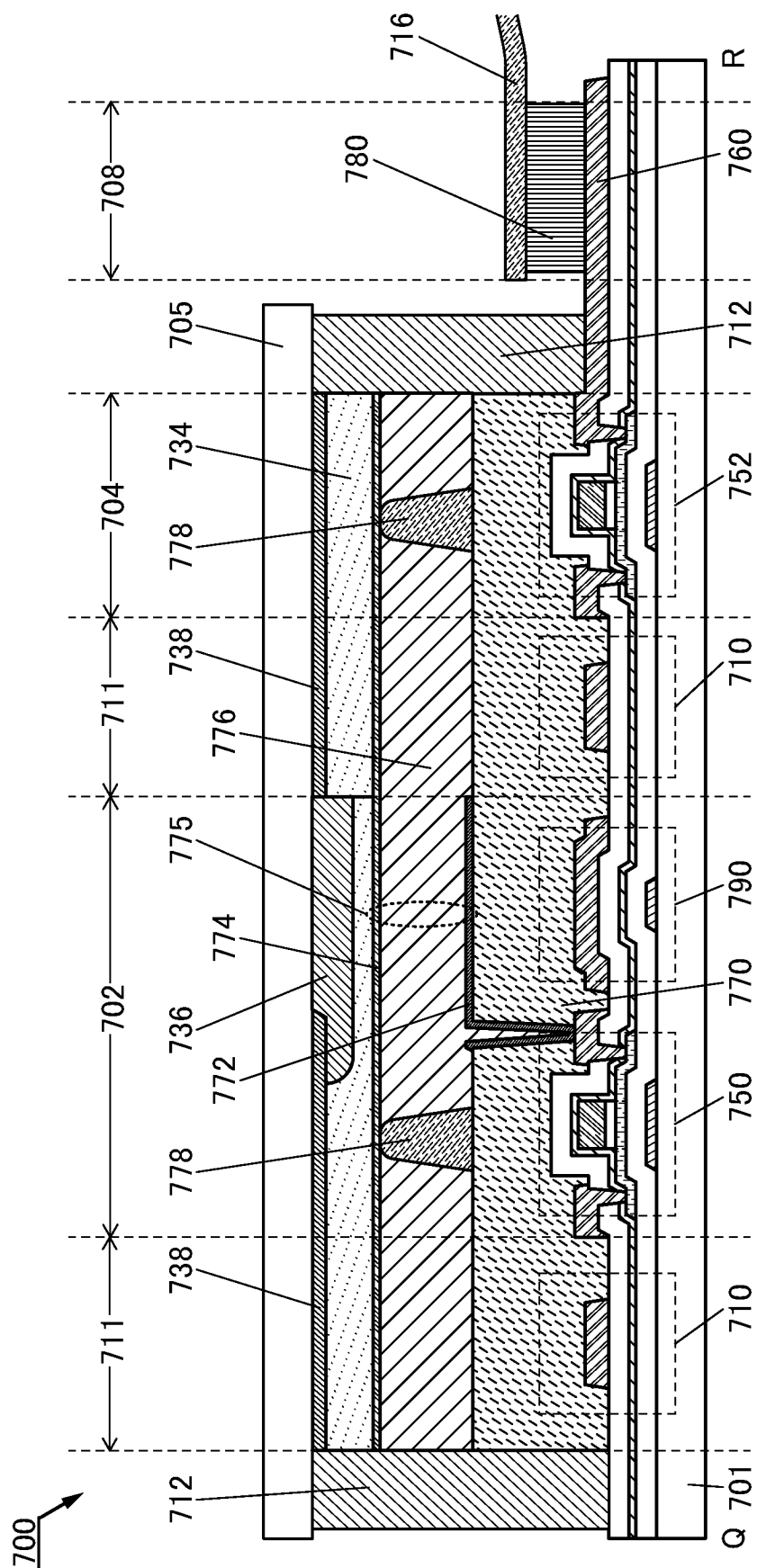
[図26]

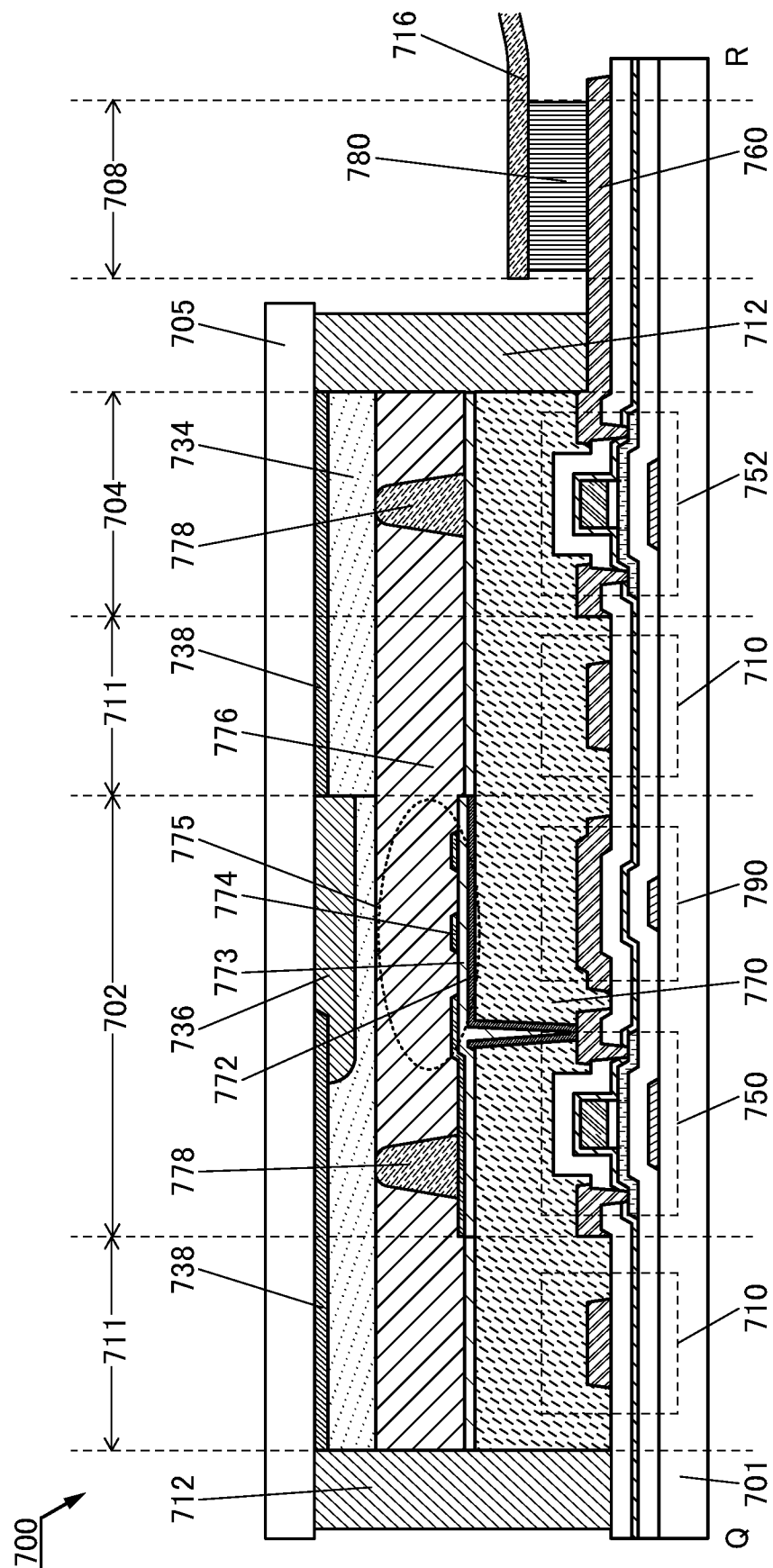


[図27]

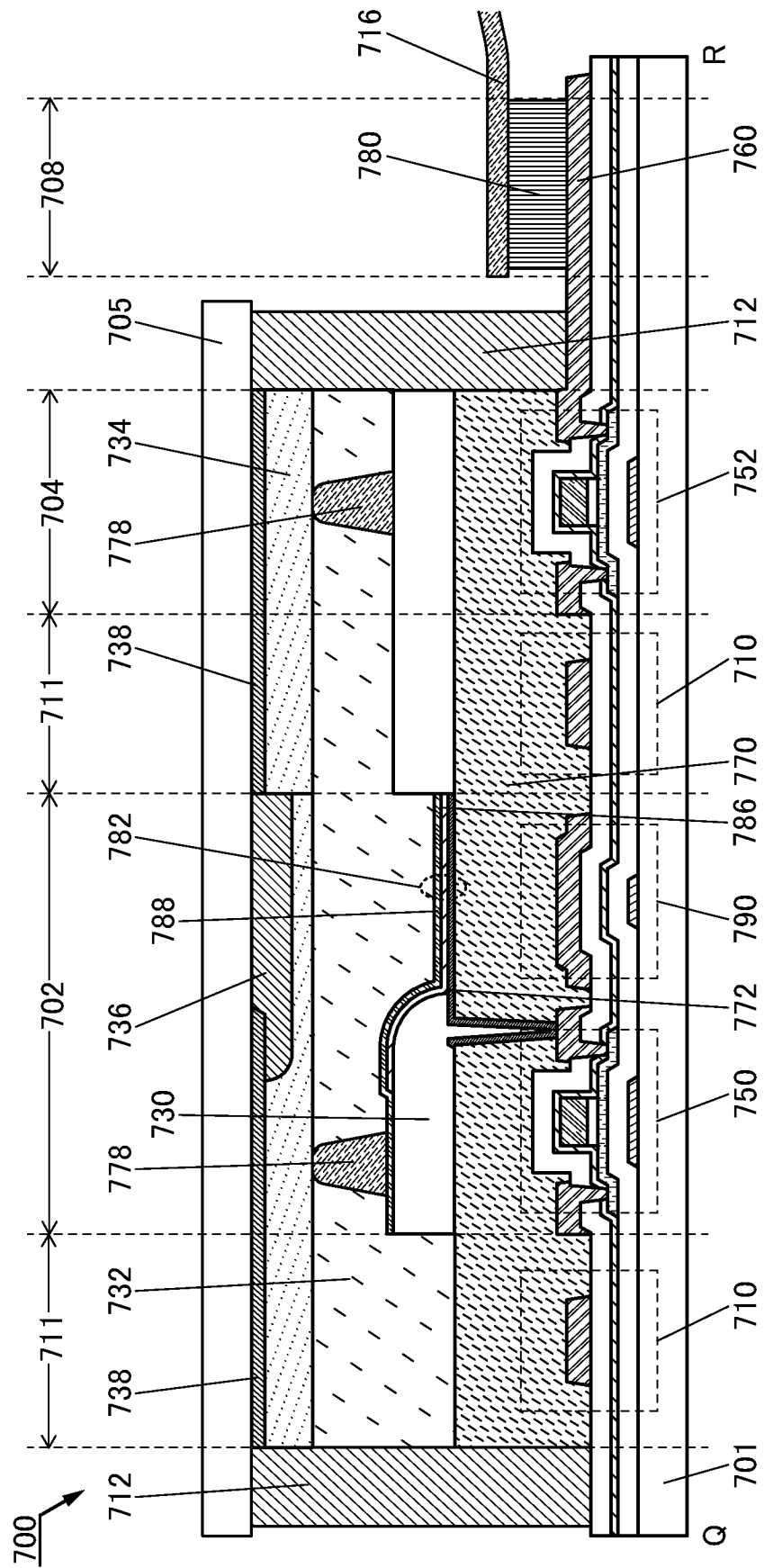


[図28]

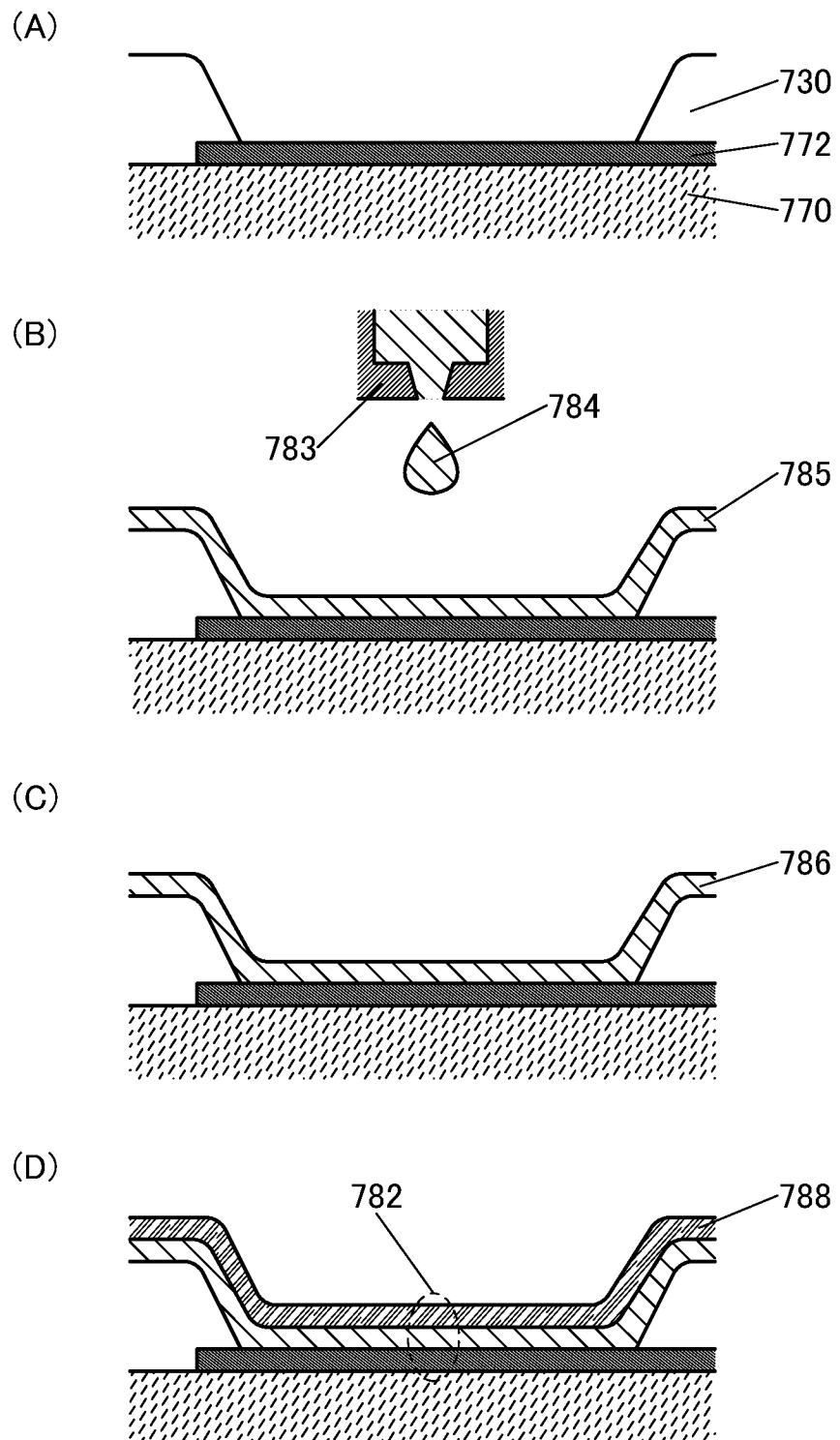




[図30]

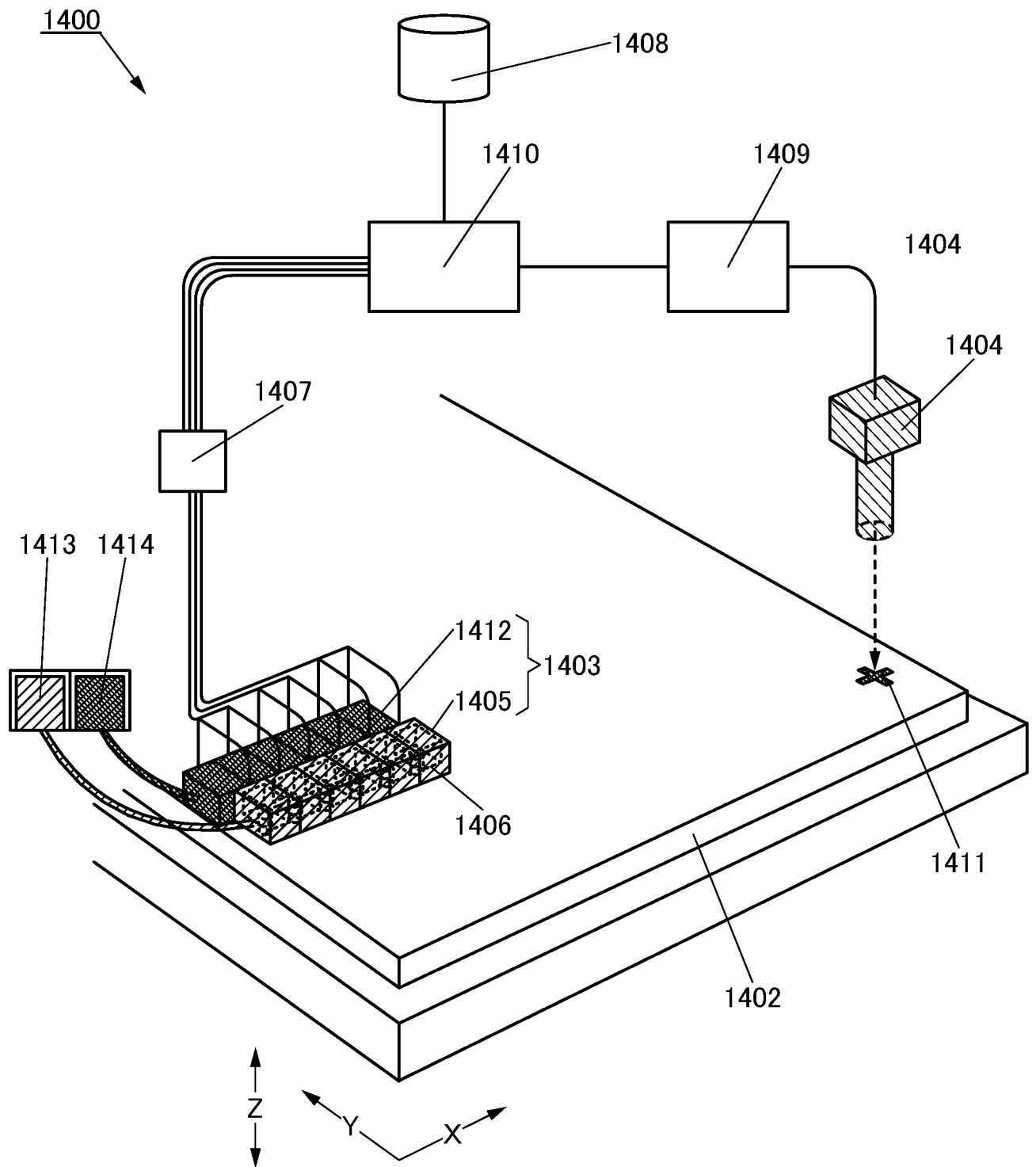


[図31]

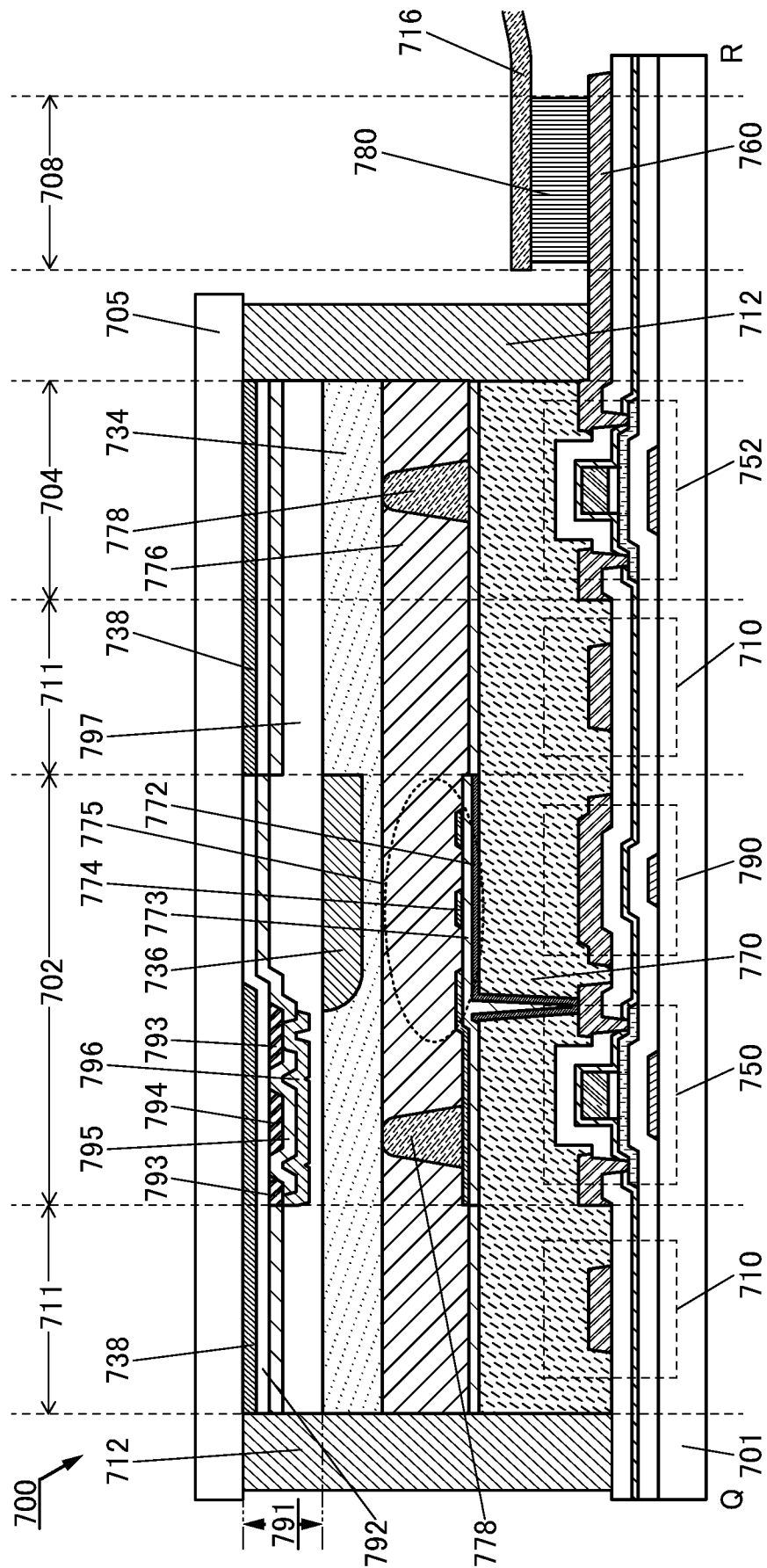


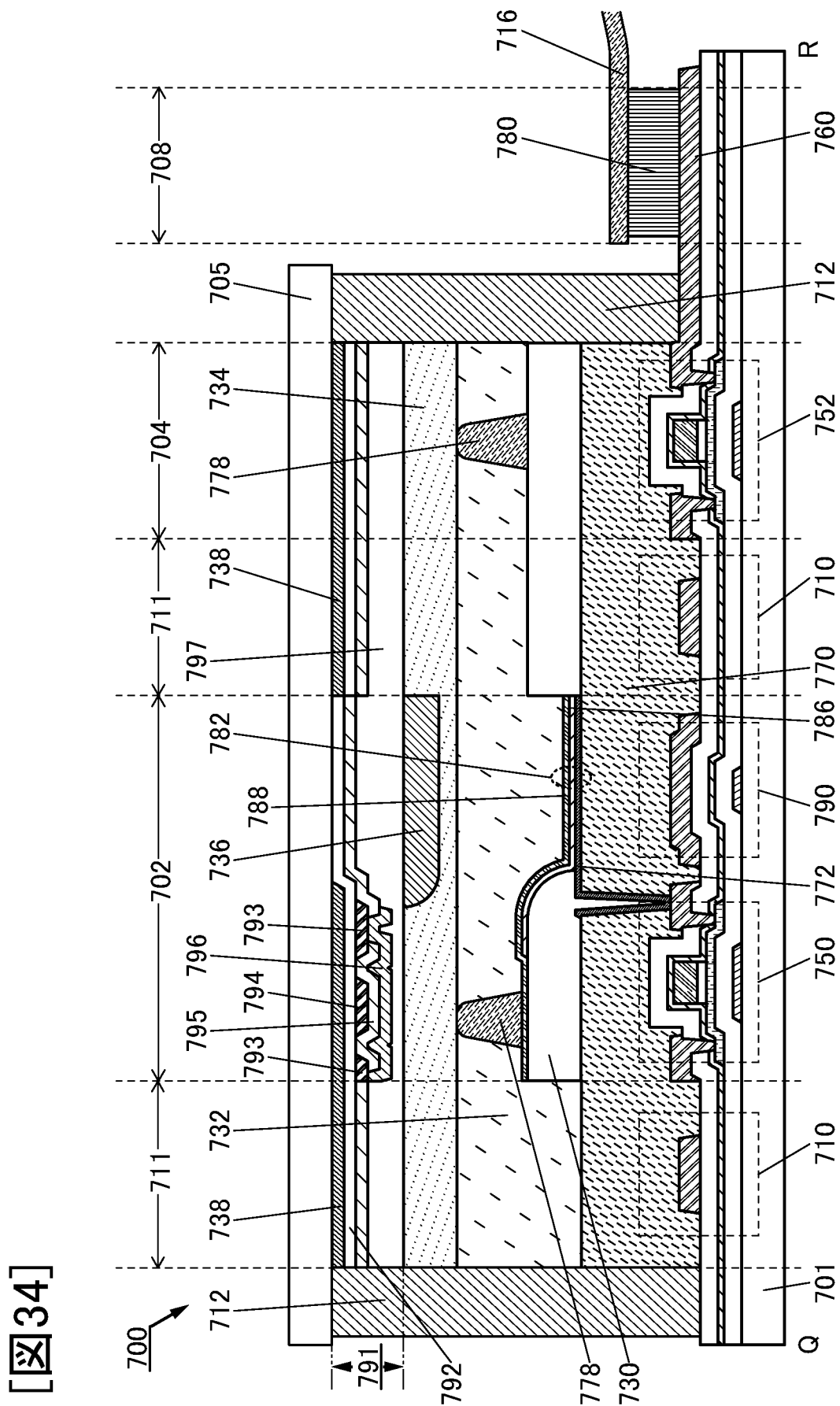
32/52

[図32]

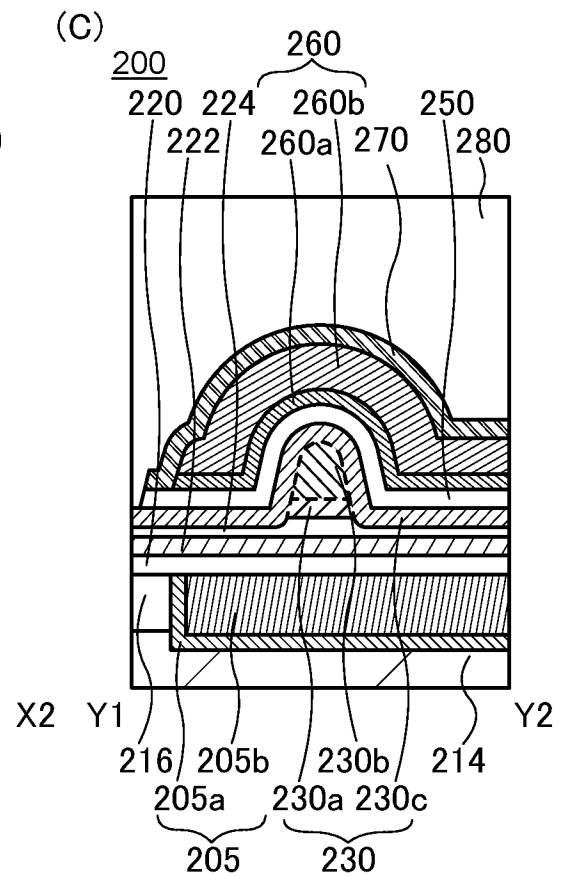
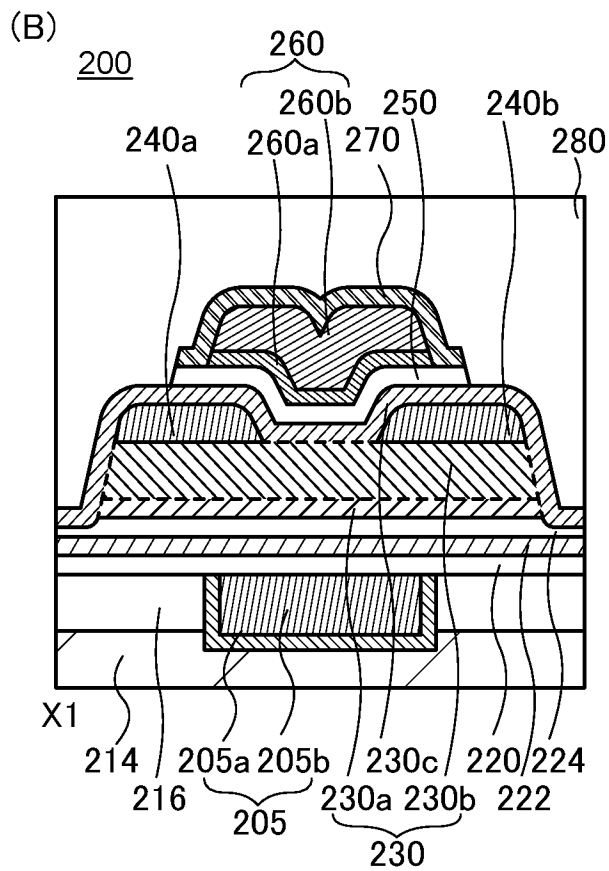
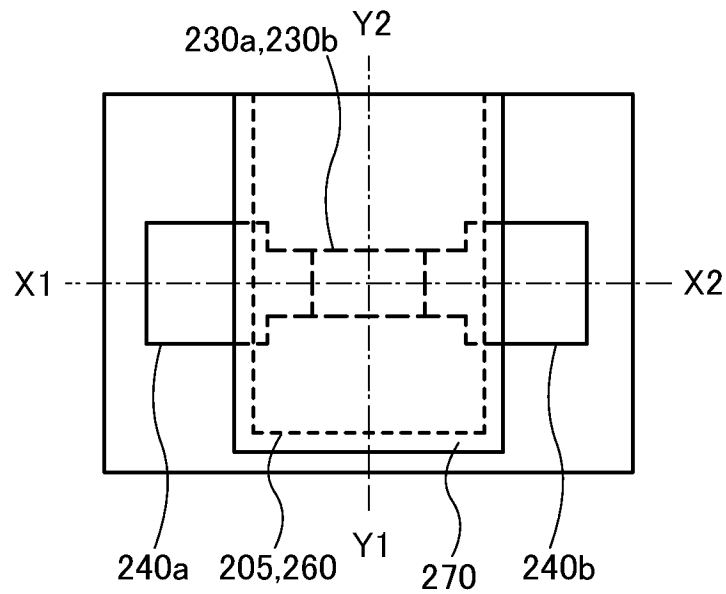


[図33]

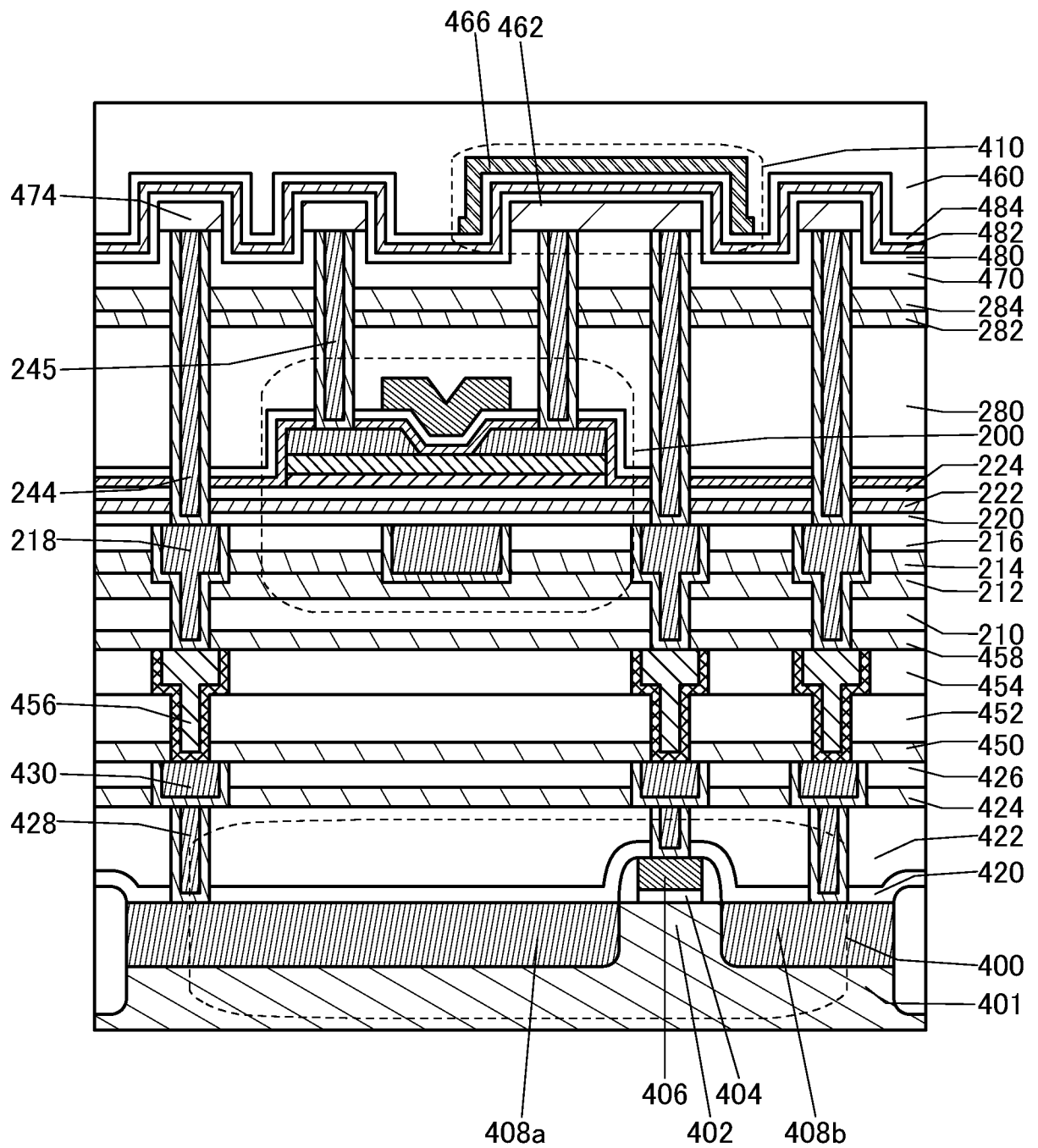




[図35]

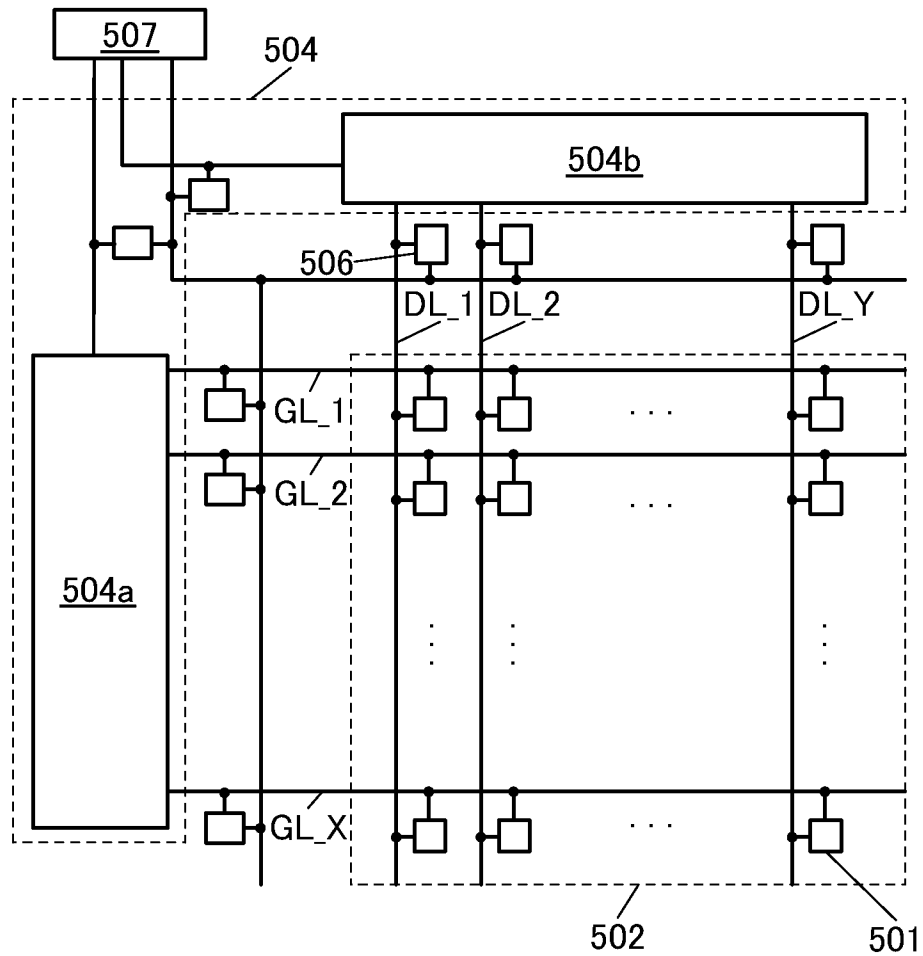
(A) 200

[図36]

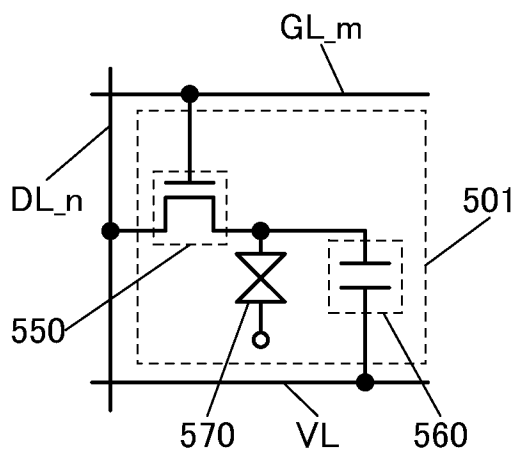


[図37]

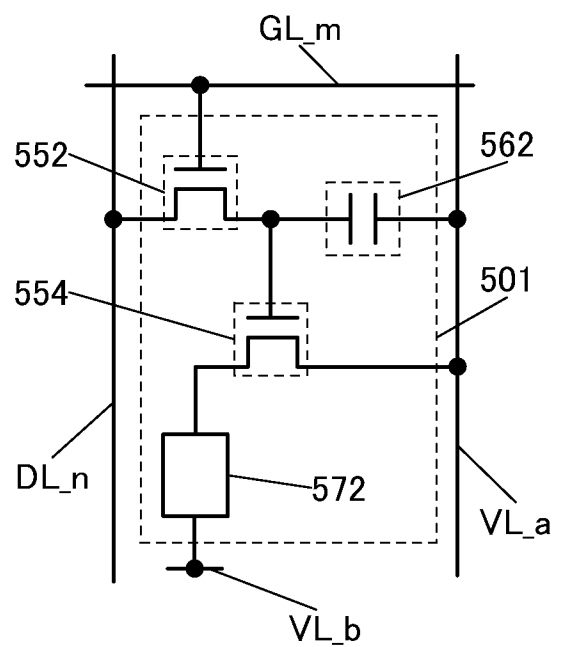
(A)



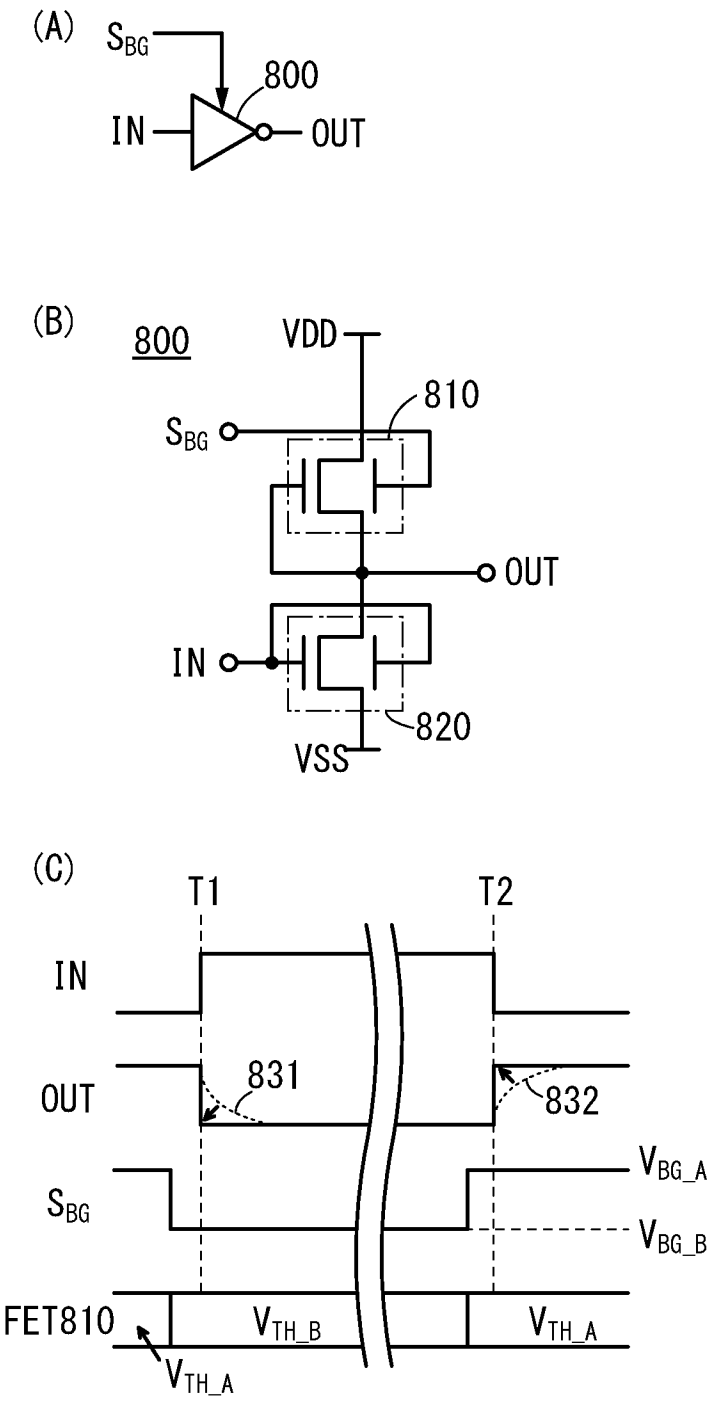
(B)



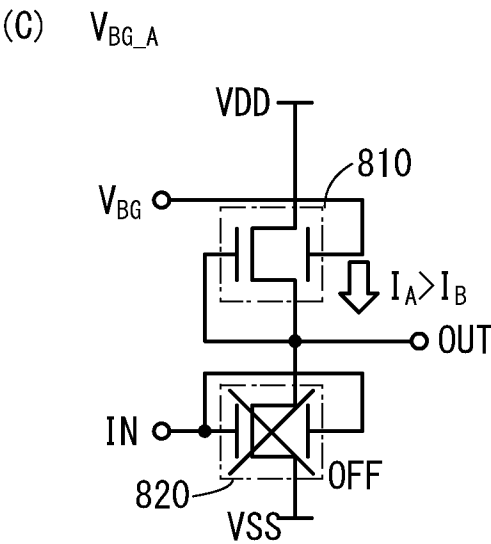
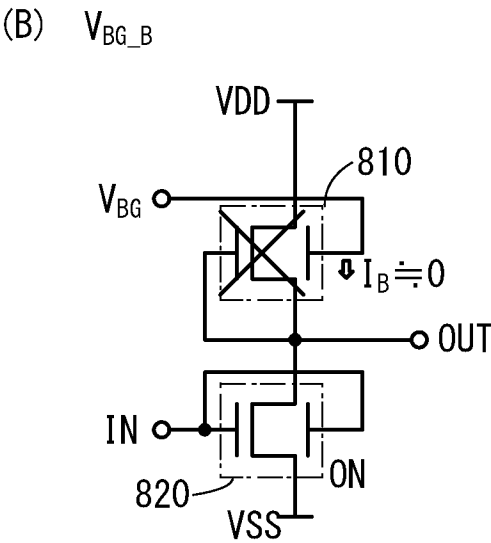
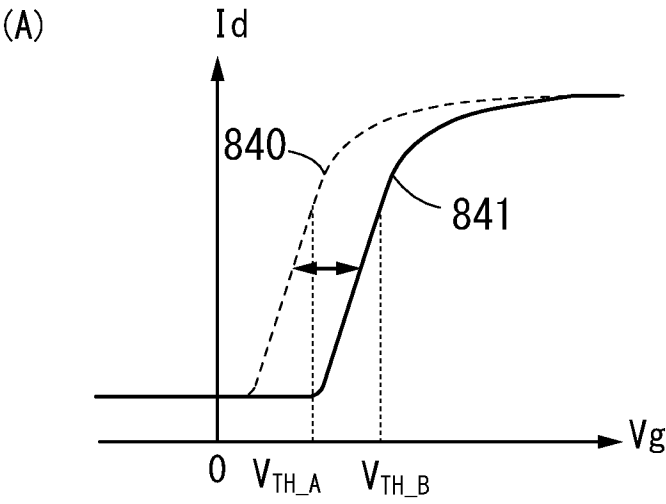
(C)



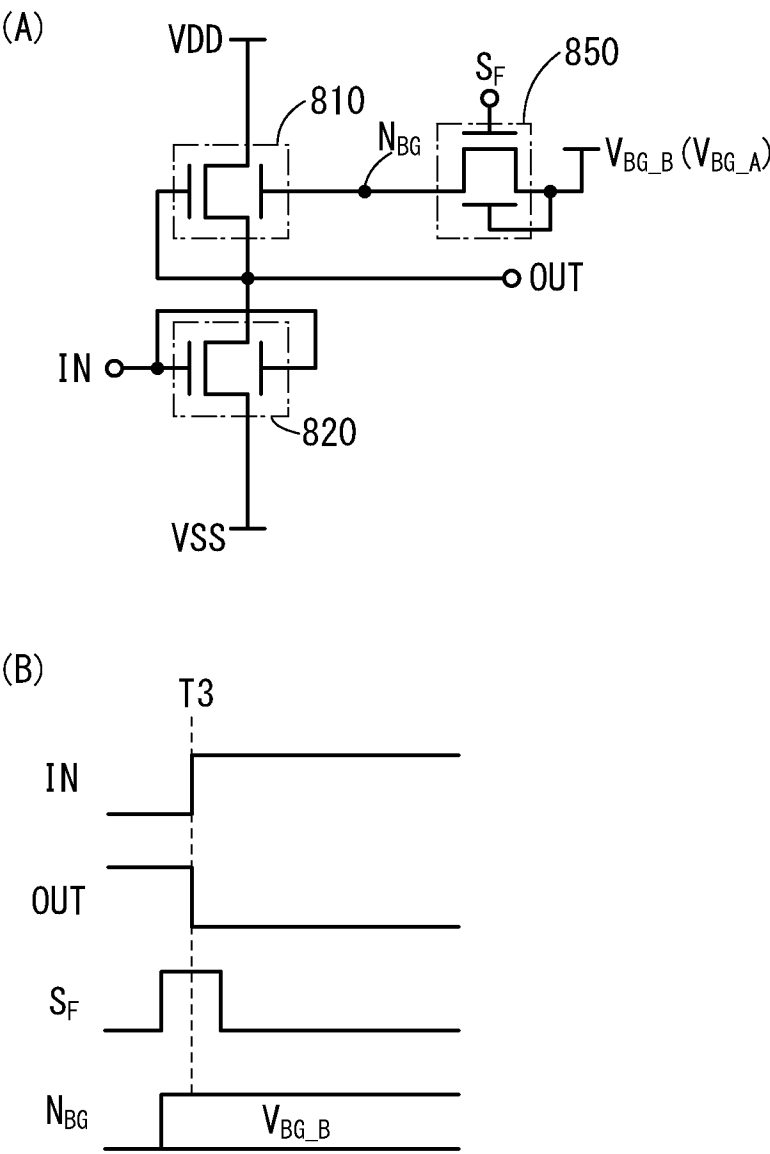
[図38]



[図39]

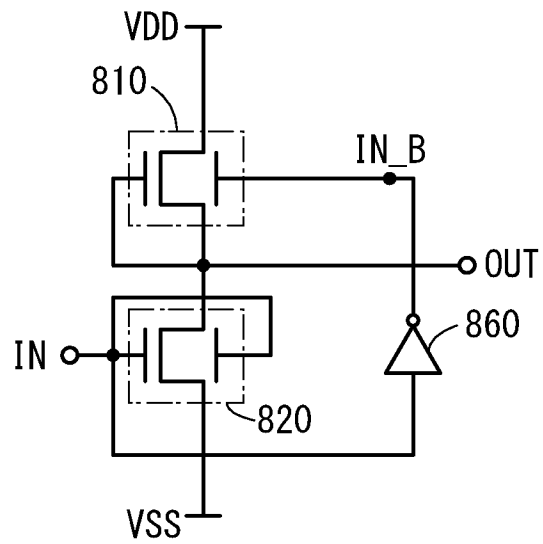


[図40]

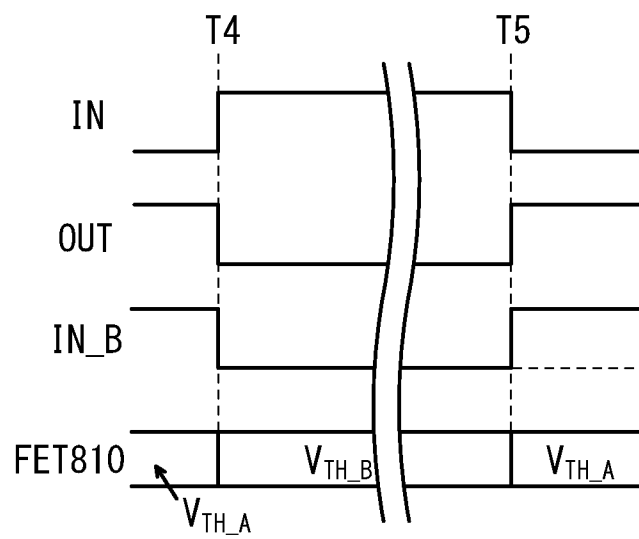


[図41]

(A)

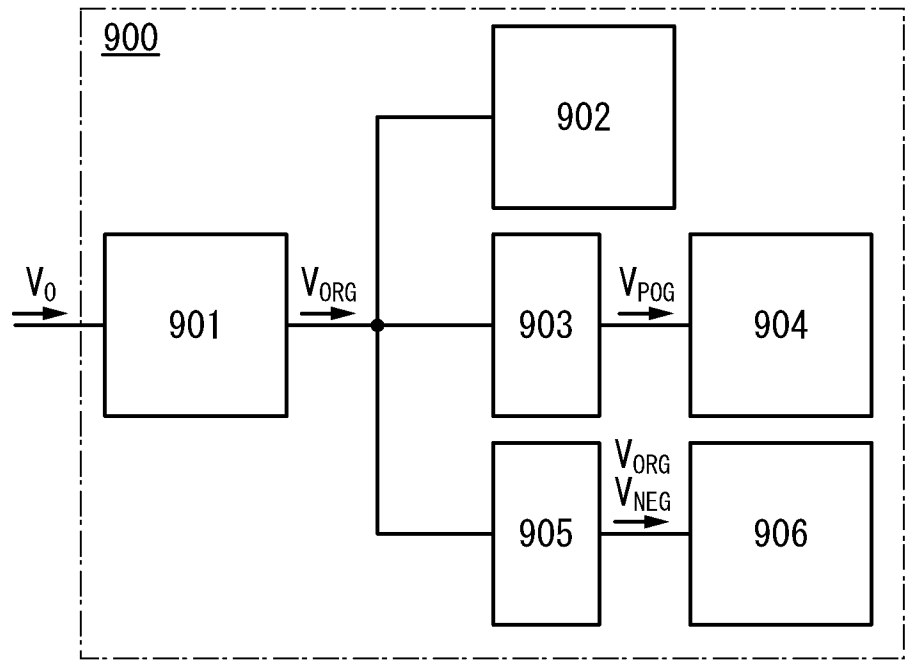


(B)

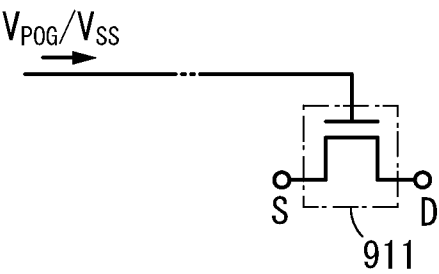


[図42]

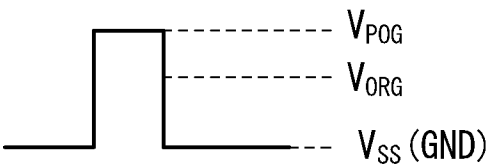
(A)



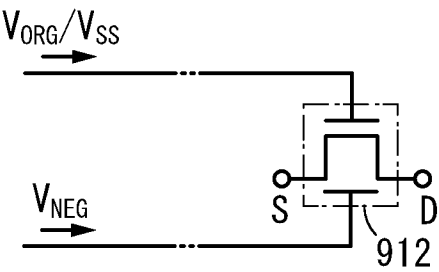
(B)



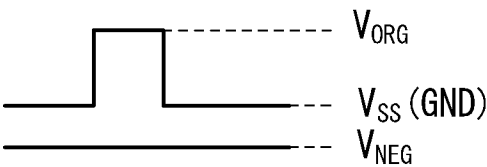
(C)



(D)



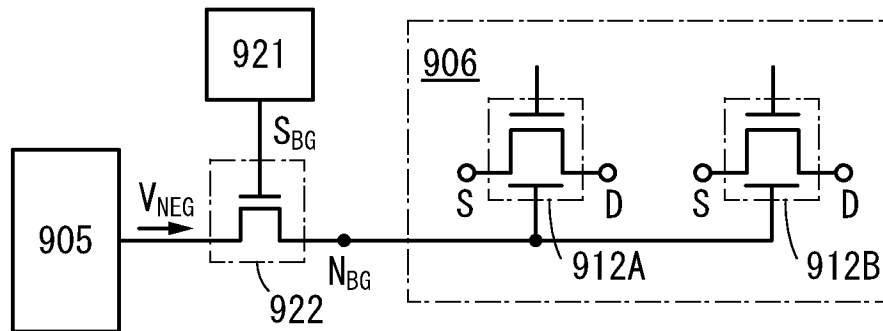
(E)



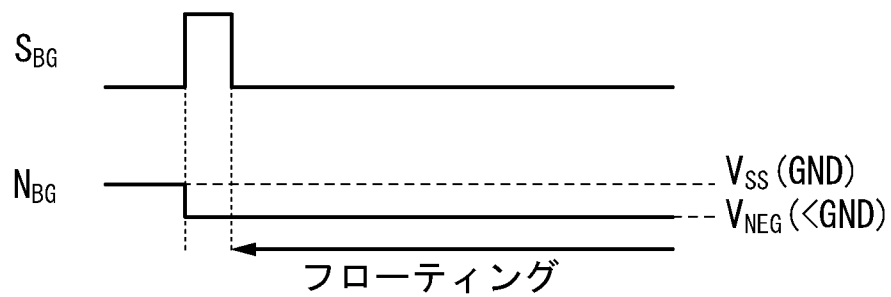
43/52

[図43]

(A)



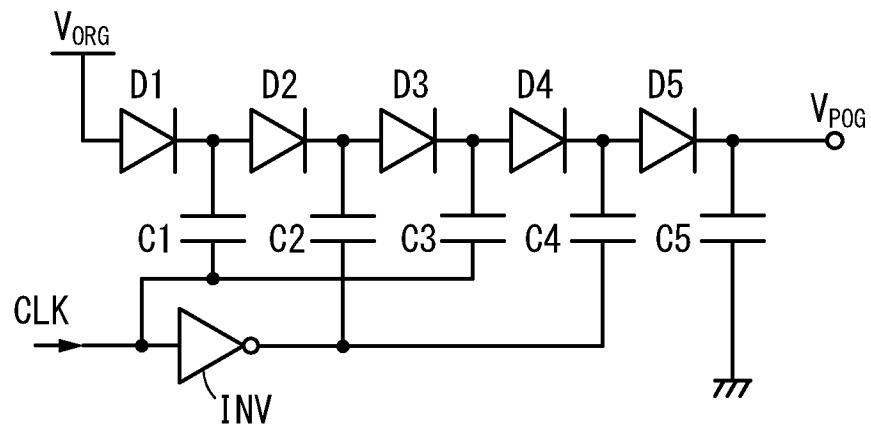
(B)



[図44]

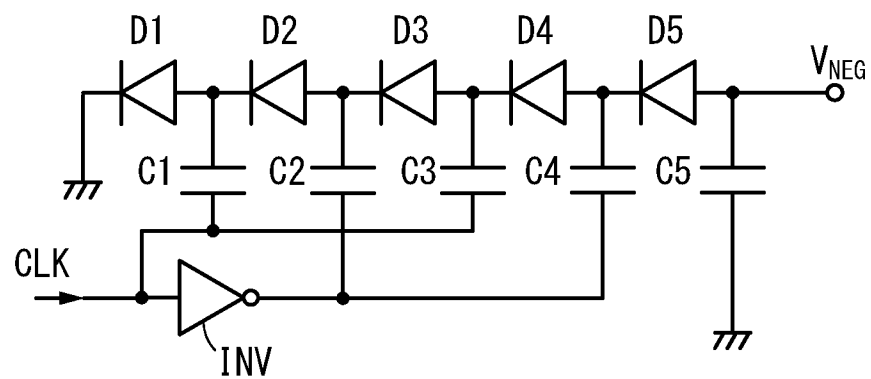
(A)

903



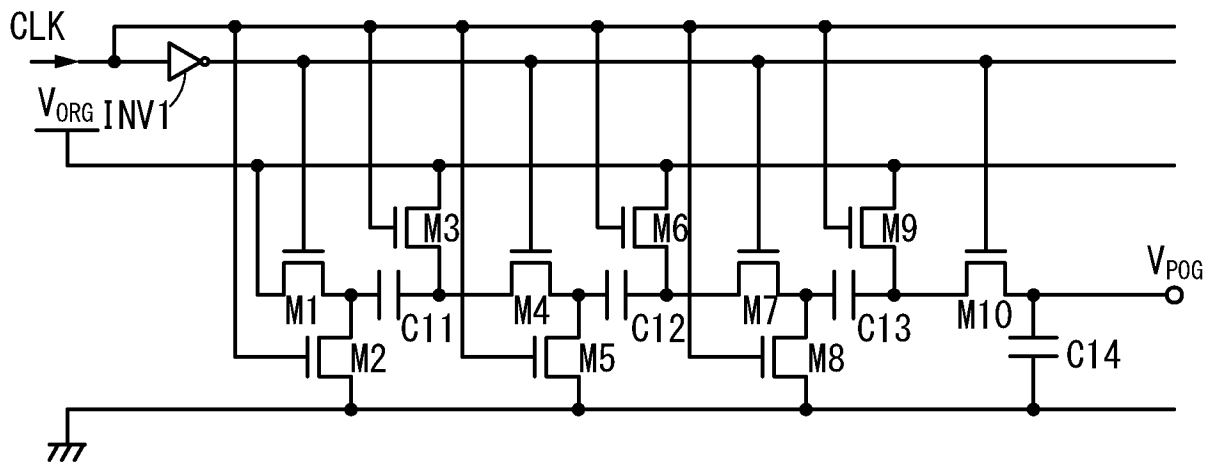
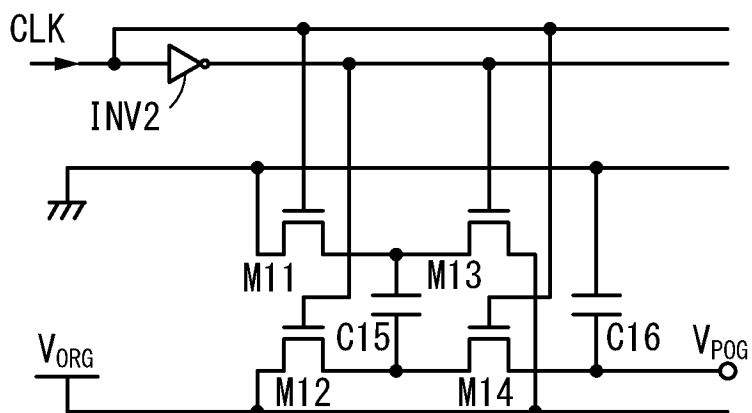
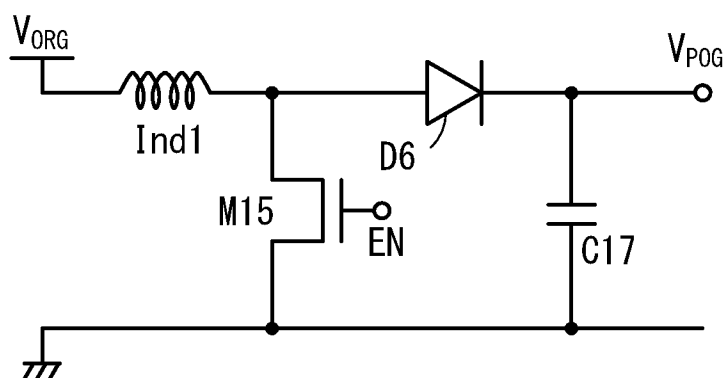
(B)

905



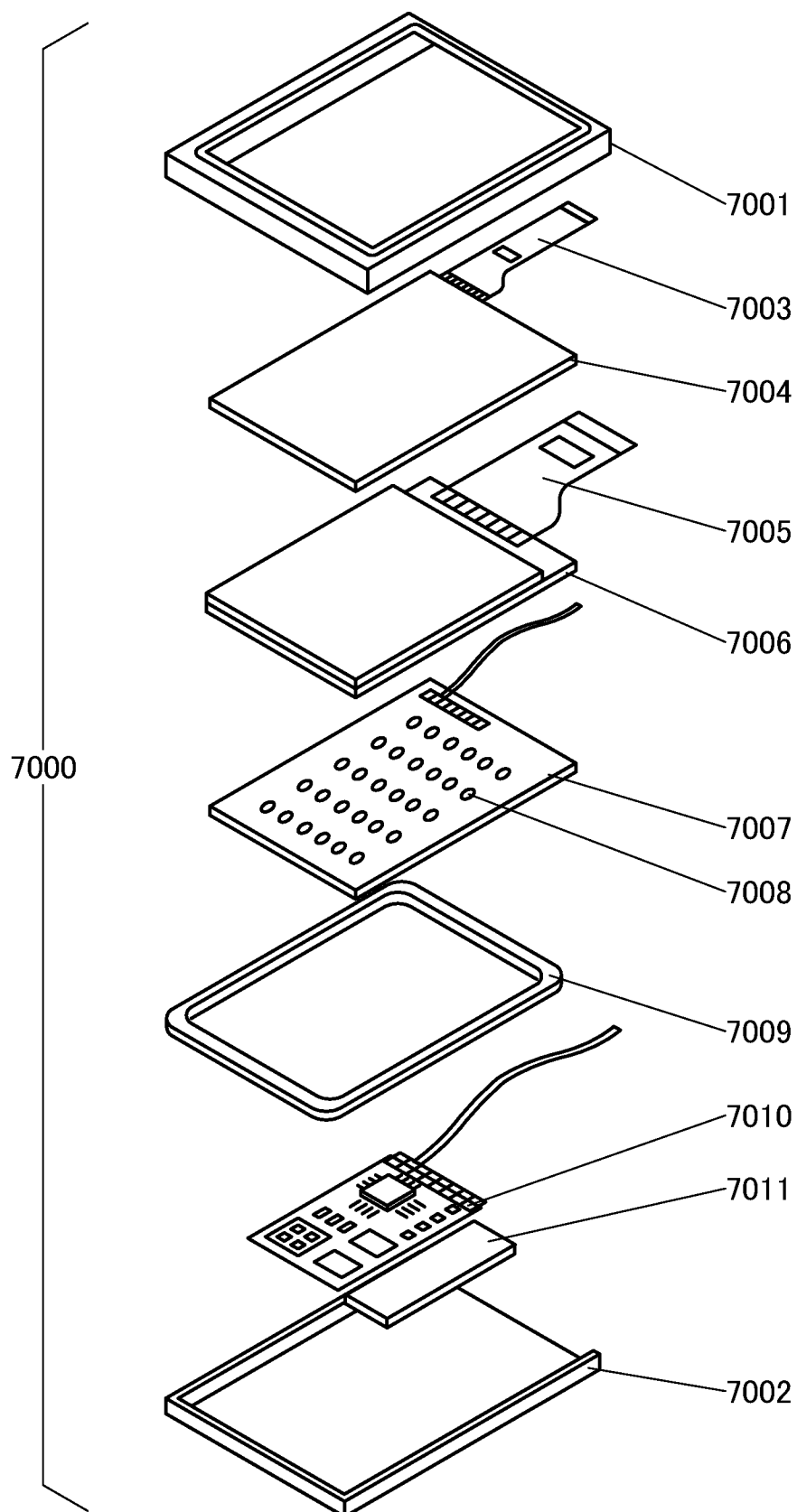
[図45]

45/52

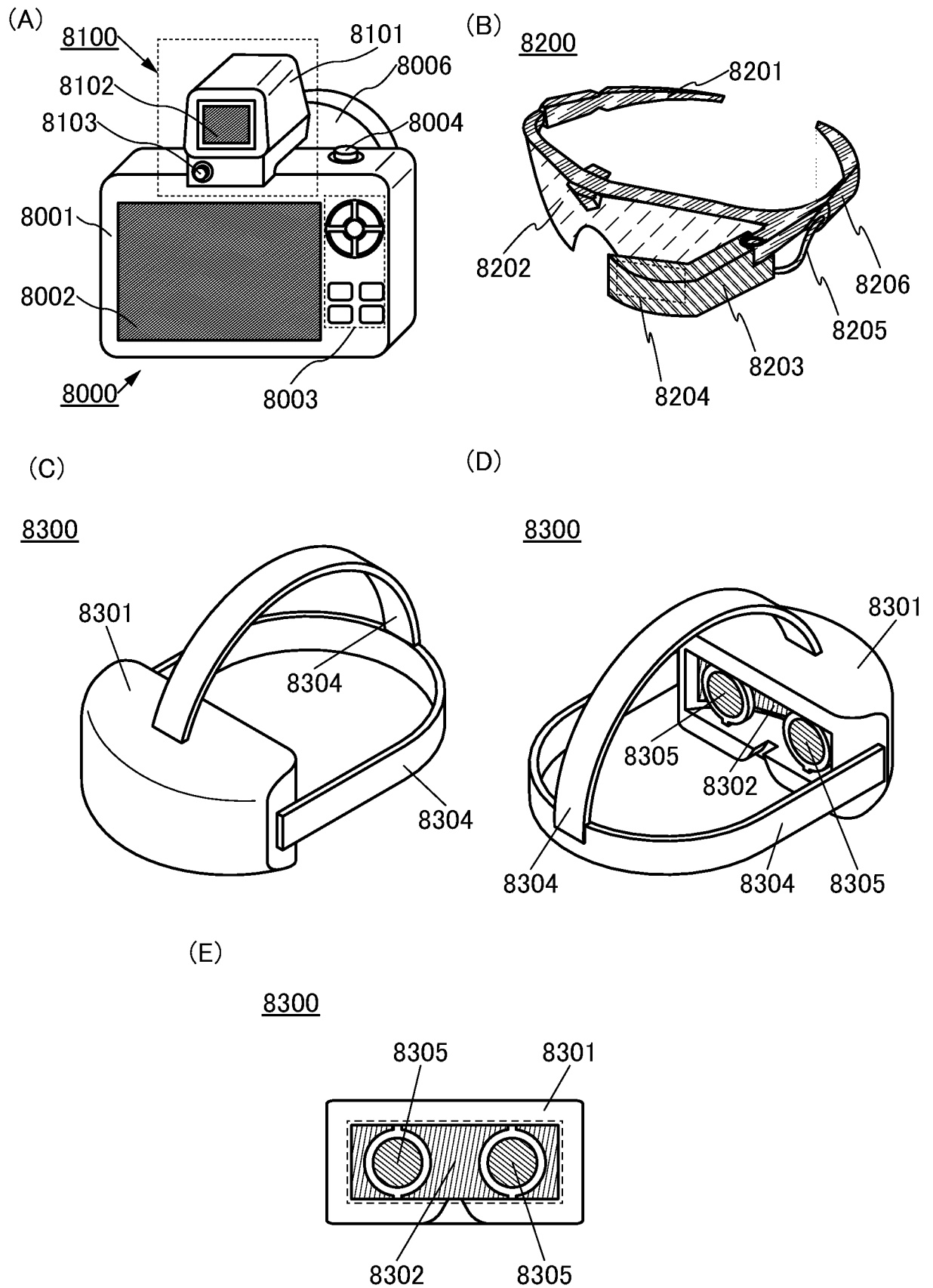
(A)
903A(B)
903B(C)
903C

46/52

[図46]



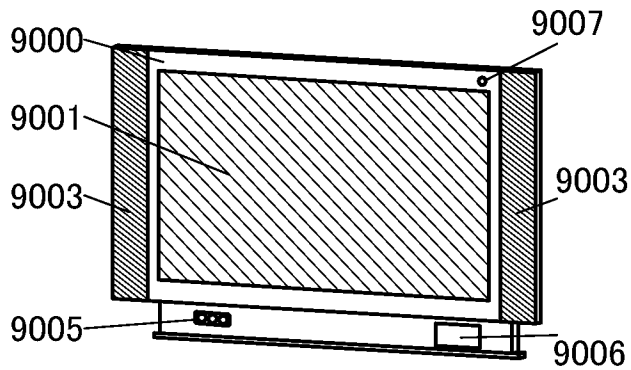
[図47]



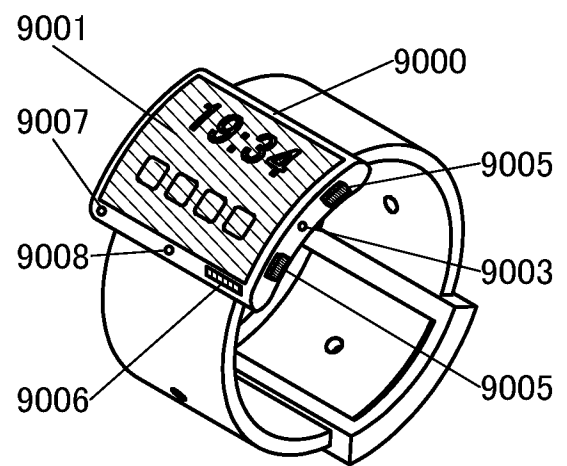
[図48]

48/52

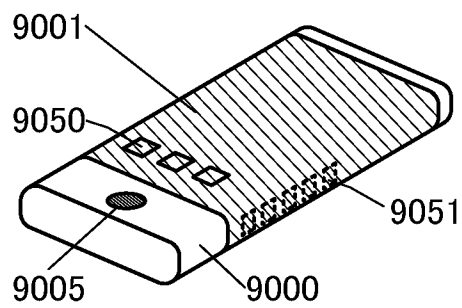
(A)

9100

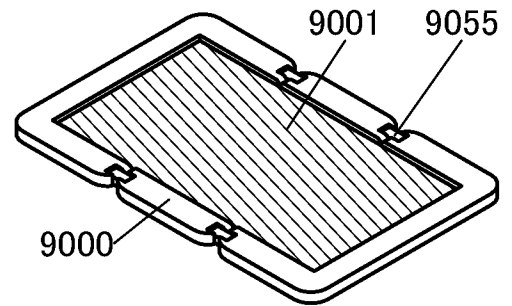
(D)

9200

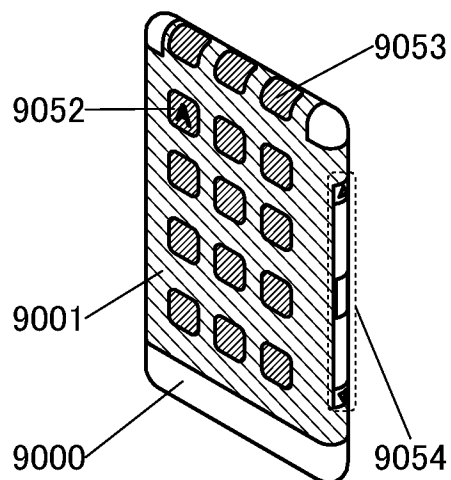
(B)

9101

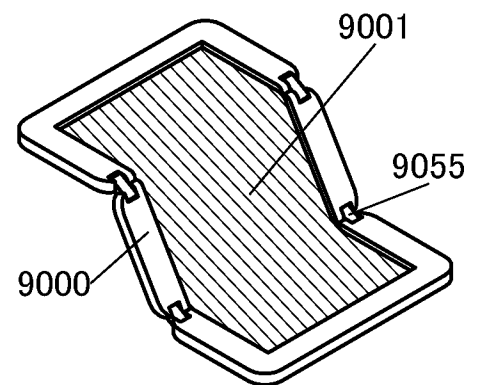
(E)

9201

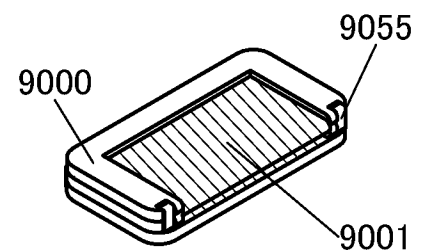
(C)

9102

(F)

9201

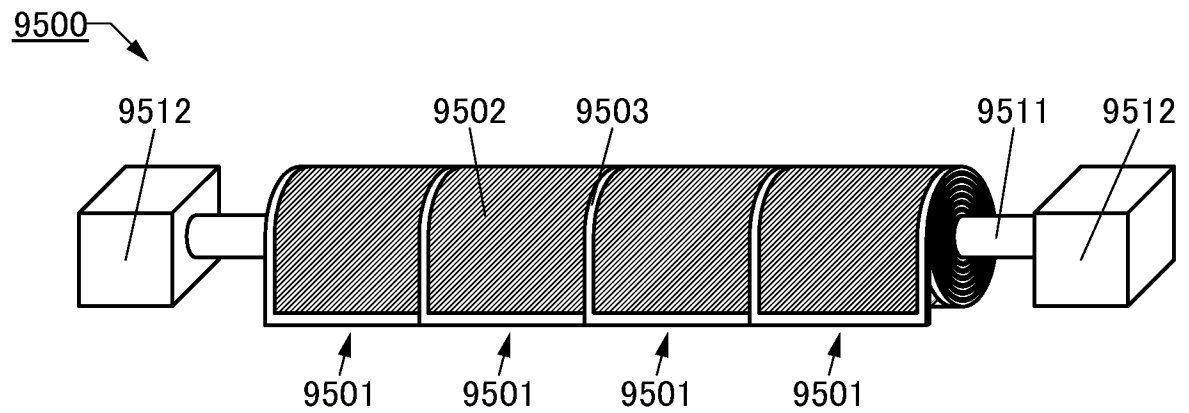
(G)

9201

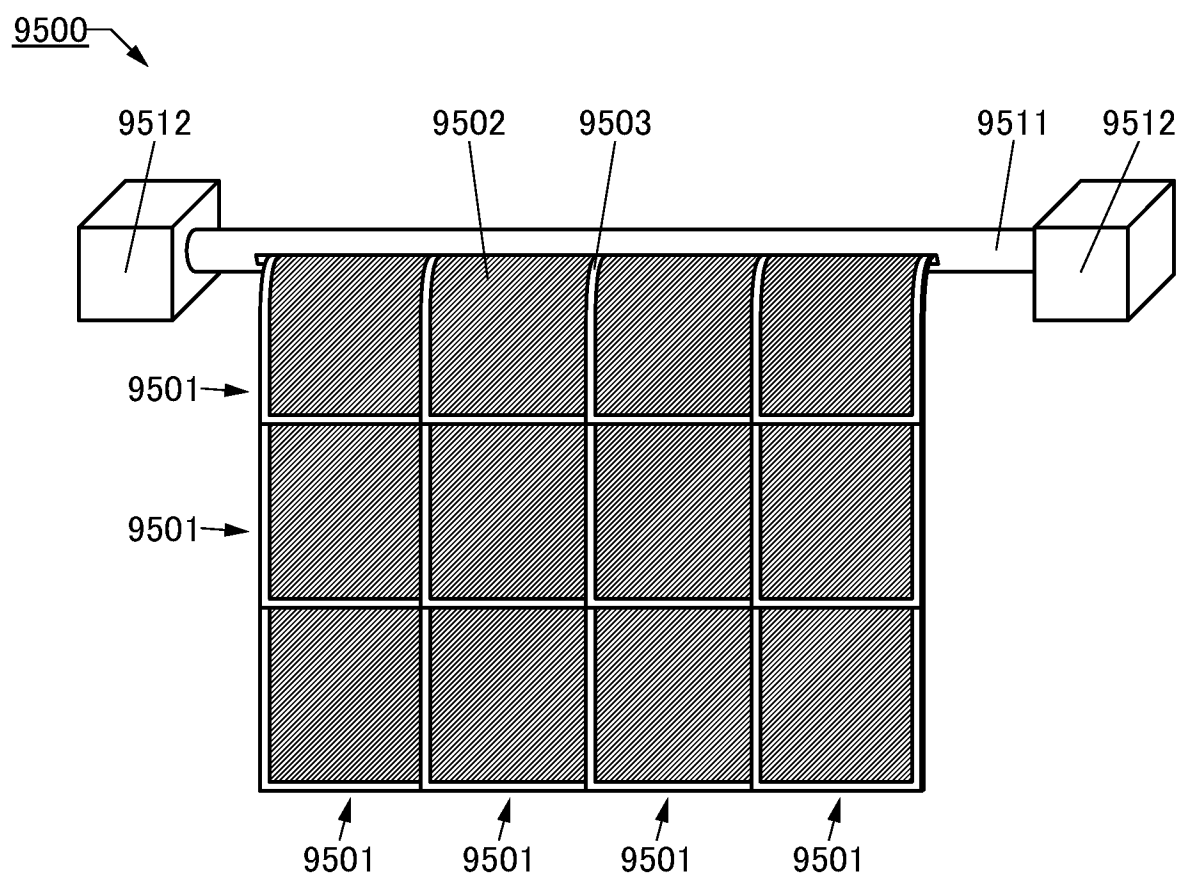
[図49]

49/52

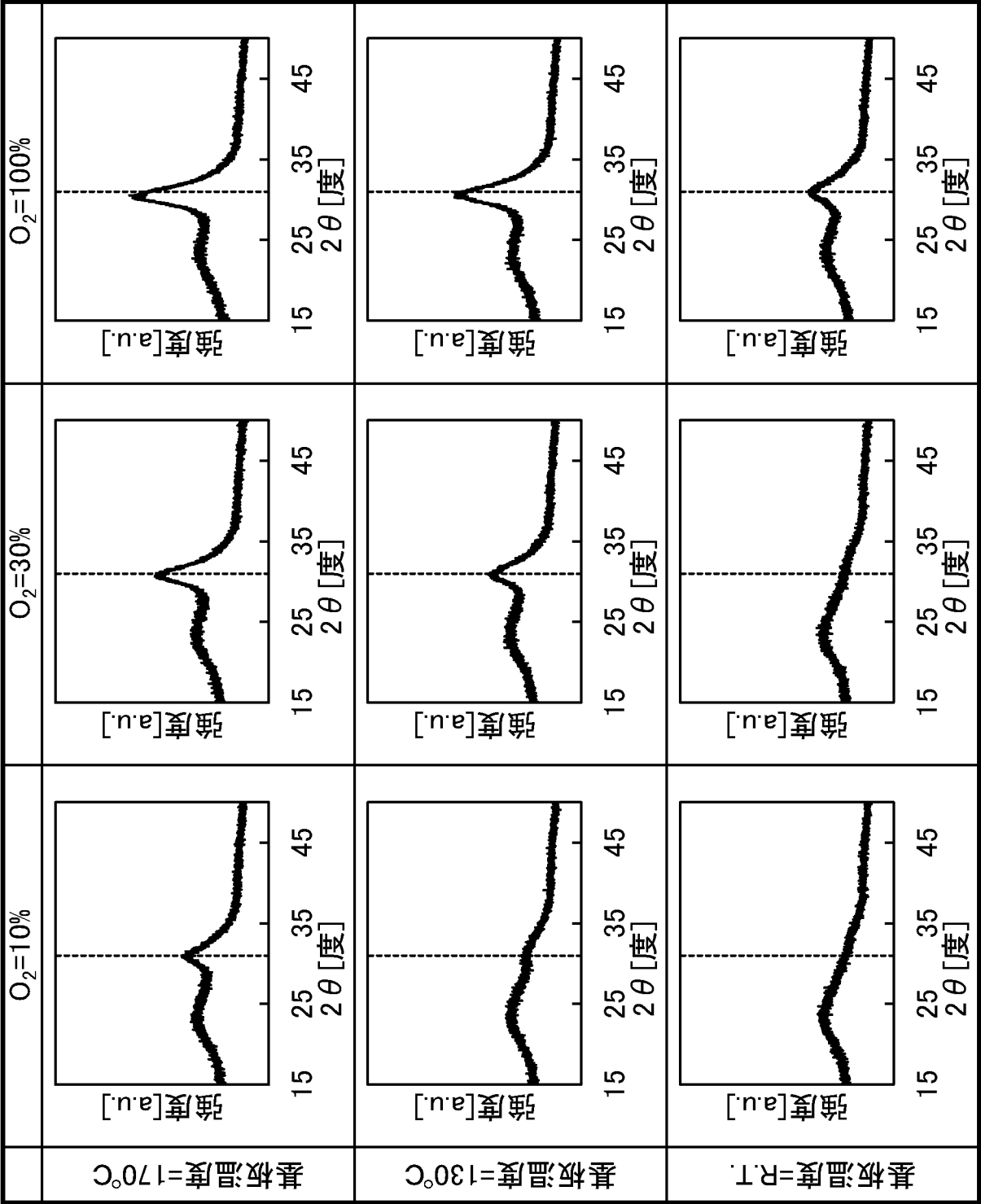
(A)



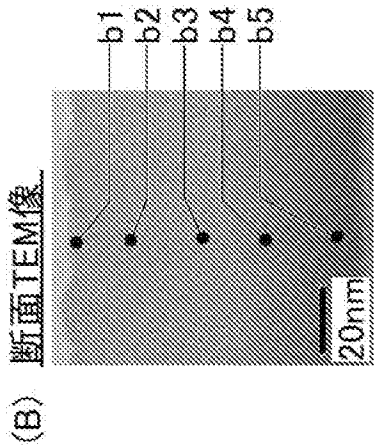
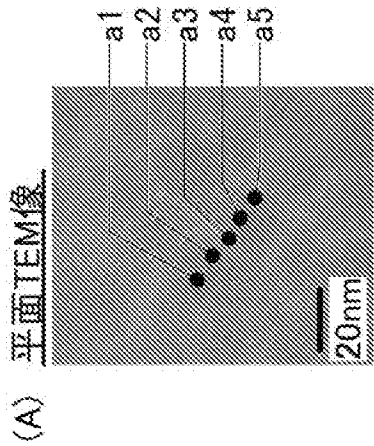
(B)



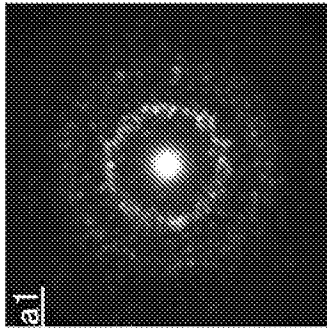
[図50]



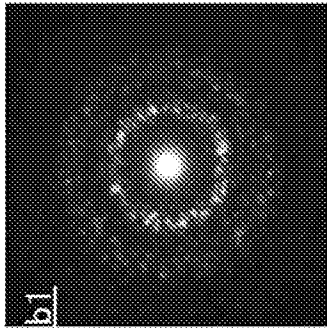
[図51]



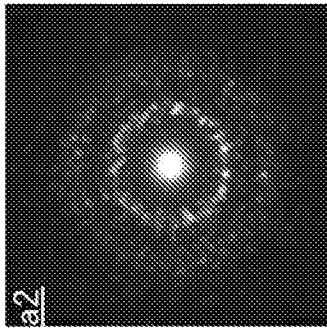
(C)



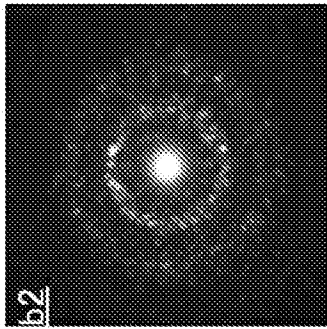
(H)



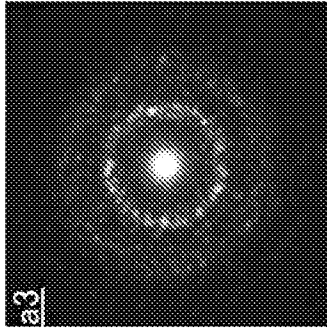
(D)



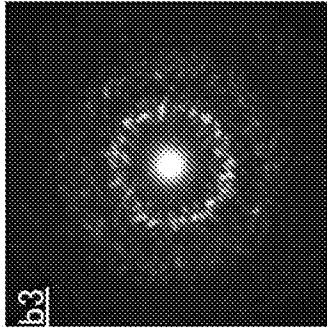
(I)



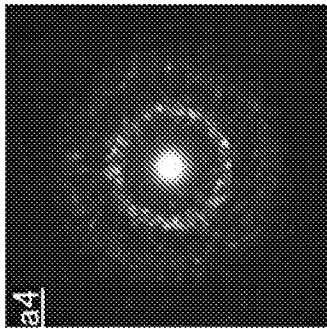
(E)



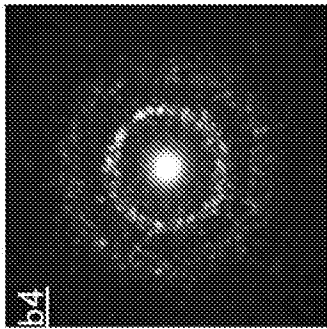
(J)



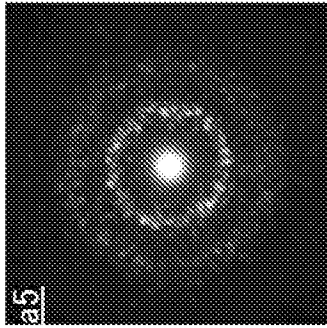
(F)



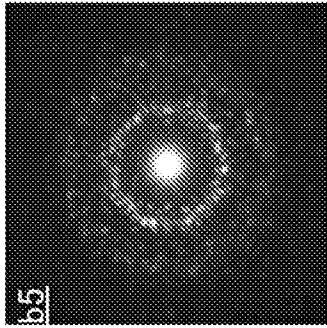
(K)



(G)

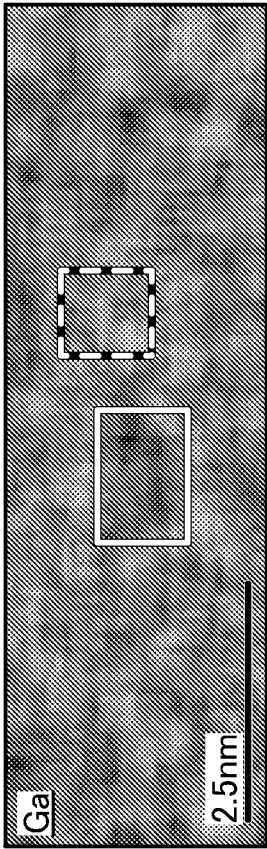


(L)

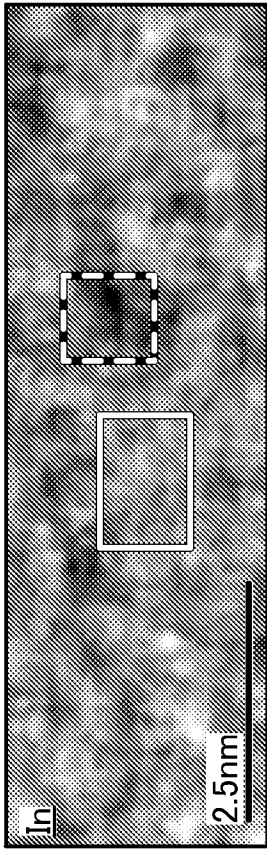


[図52]

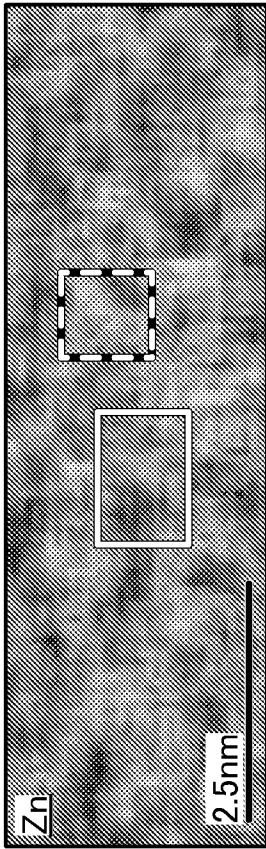
(A)



(B)



(C)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2016/052931

A. CLASSIFICATION OF SUBJECT MATTER <i>H01L21/363(2006.01)i, G09F9/30(2006.01)i, H01L21/20(2006.01)i, H01L21/336(2006.01)i, H01L21/365(2006.01)i, H01L21/368(2006.01)i, H01L21/423(2006.01)i, H01L21/8242(2006.01)i, H01L27/108(2006.01)i,</i> According to International Patent Classification (IPC) or to both national classification and IPC										
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) <i>H01L21/363, G09F9/30, H01L21/20, H01L21/336, H01L21/365, H01L21/368, H01L21/423, H01L21/8242, H01L27/108, H01L29/786</i>										
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched <table border="0"> <tr> <td>Jitsuyo Shinan Koho</td> <td>1922-1996</td> <td>Jitsuyo Shinan Toroku Koho</td> <td>1996-2016</td> </tr> <tr> <td>Kokai Jitsuyo Shinan Koho</td> <td>1971-2016</td> <td>Toroku Jitsuyo Shinan Koho</td> <td>1994-2016</td> </tr> </table>			Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016	Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016
Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016							
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016							
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)										
C. DOCUMENTS CONSIDERED TO BE RELEVANT										
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.								
X Y	JP 2014-205902 A (Semiconductor Energy Laboratory Co., Ltd.), 30 October 2014 (30.10.2014), claims 1 to 10; paragraphs [0027] to [0072], [0109], [0172], [0173]; fig. 1 to 6 & WO 2014/073585 A1 claims 1 to 12; paragraphs [0027] to [0072], [0109], [0172], [0173]; fig. 1 to 6 & JP 2015-149505 A & JP 2015-149506 A & JP 2015-172247 A & JP 2016-27209 A & JP 2016-65317 A & US 2014/0124776 A1 & US 2015/0270405 A1 & US 2015/0294994 A1 & DE 112013005331 T5 & TW 201430920 A & CN 104769150 A & KR 10-2015-0082299 A	1-4, 8-15 5-7								
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.										
<table border="0"> <tr> <td> * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed </td> <td> "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family </td> </tr> </table>			* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family						
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family									
Date of the actual completion of the international search 09 September 2016 (09.09.16)		Date of mailing of the international search report 20 September 2016 (20.09.16)								
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer Telephone No.								

INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2016/052931

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2012-238374 A (Semiconductor Energy Laboratory Co., Ltd.), 06 December 2012 (06.12.2012), paragraphs [0282], [0286] & US 2012/0275245 A1 paragraphs [0315], [0319]	16 5-7, 17, 18
Y	JP 2014-98204 A (Idemitsu Kosan Co., Ltd.), 29 May 2014 (29.05.2014), paragraphs [0073], [0079] & US 2015/0332902 A1 paragraphs [0162] to [0164], [0175] & WO 2014/061271 A1 & TW 201431792 A & CN 104603323 A & KR 10-2015-0067200 A	17, 18

INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2016/052931

Continuation of A. CLASSIFICATION OF SUBJECT MATTER

(International Patent Classification (IPC))

H01L29/786(2006.01)i

(According to International Patent Classification (IPC) or to both national classification and IPC)

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L21/363(2006.01)i, G09F9/30(2006.01)i, H01L21/20(2006.01)i, H01L21/336(2006.01)i, H01L21/365(2006.01)i, H01L21/368(2006.01)i, H01L21/423(2006.01)i, H01L21/8242(2006.01)i, H01L27/108(2006.01)i, H01L29/786(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L21/363, G09F9/30, H01L21/20, H01L21/336, H01L21/365, H01L21/368, H01L21/423, H01L21/8242, H01L27/108, H01L29/786

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2014-205902 A（株式会社半導体エネルギー研究所）2014. 10. 30, 【請求項1】－【請求項10】、段落【0027】－【0072】、【0109】、【0172】、【0173】、図1－6	1-4, 8-15
Y	& WO 2014/073585 A1, claims 1-12, paragraphs [0027]-[0072], [0109], [0172], [0173], Figs 1-6 & JP 2015-149505 A & JP 2015-149506 A & JP 2015-172247 A & JP 2016-27209 A & JP 2016-65317 A & US 2014/0124776 A1 & US 2015/0270405 A1 & US 2015/0294994 A1 & DE 112013005331 T5 & TW 201430920 A & CN 104769150 A & KR 10-2015-0082299 A	5-7

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

09. 09. 2016

国際調査報告の発送日

20. 09. 2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

正山 旭

電話番号 03-3581-1101 内線 3559

50

9276

C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2012-238374 A (株式会社半導体エネルギー研究所) 2012. 12. 06, 段落【0282】、【0286】	16
Y	& US 2012/0275245 A1, 段落[0315]、[0319]	5-7, 17, 18
Y	JP 2014-98204 A (出光興産株式会社) 2014. 05. 29, 段落【0073】、 【0079】 & US 2015/0332902 A1, 段落[0162]-[0164], [0175] & WO 2014/061271 A1 & TW 201431792 A & CN 104603323 A & KR 10-2015-0067200 A	17, 18