



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS  
ESPAÑA



⑪ Número de publicación: **2 849 723**

⑮ Int. Cl.:

**H03M 13/11** (2006.01)  
**H04L 1/00** (2006.01)

⑫

TRADUCCIÓN DE PATENTE EUROPEA

T3

⑯ Fecha de presentación y número de la solicitud europea: **11.02.2009 E 12188183 (3)**

⑯ Fecha y número de publicación de la concesión europea: **09.12.2020 EP 2579467**

⑭ Título: **Procedimiento y aparato para codificación y descodificación de canal en un sistema de comunicación que usa códigos de verificación de paridad de baja densidad**

⑩ Prioridad:

**11.02.2008 KR 20080012392**  
**14.03.2008 KR 20080023846**

⑮ Fecha de publicación y mención en BOPI de la traducción de la patente:  
**20.08.2021**

⑬ Titular/es:

**SAMSUNG ELECTRONICS CO., LTD. (100.0%)**  
129, Samsung-ro, Yeongtong-gu, Suwon-si  
Gyeonggi-do 443-742, KR

⑭ Inventor/es:

**MYUNG, SEHO;**  
**KWON, HWAN-JOON;**  
**KIM, JAE-YOEL;**  
**LIM, YEON-JU;**  
**YUN, SUNG-RYUL;**  
**LEE, HAK-JU y**  
**JEONG, HONG-SIL**

⑭ Agente/Representante:

**GONZÁLEZ PESES, Gustavo Adolfo**

**ES 2 849 723 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

## DESCRIPCIÓN

Procedimiento y aparato para codificación y descodificación de canal en un sistema de comunicación que usa códigos de verificación de paridad de baja densidad

### Campo de la invención

- 5 La presente invención se refiere en general a un sistema de comunicación que usa códigos de verificación de paridad de baja densidad (LDPC). Más particularmente, la presente invención se refiere a un procedimiento y aparato de codificación/descodificación de canal para generar códigos de LDPC de un tipo particular.

### Antecedentes de la invención

- 10 En los sistemas de comunicación inalámbrica, el desempeño de enlace disminuye de forma significativa debido a diversos ruidos en los canales, un fenómeno de desvanecimiento y la interferencia entre símbolos (ISI). Por lo tanto, con el fin de realizar sistemas de comunicación digital de alta velocidad, que requieren un caudal de datos y una fiabilidad altos, tales como la comunicación móvil de próxima generación, radiodifusión digital e Internet portátil, es importante desarrollar una tecnología para superar los ruidos de canal, el desvanecimiento y la ISI. Recientemente, se ha llevado a cabo un estudio intensivo de un código de corrección de errores como un procedimiento para aumentar la fiabilidad de comunicación mediante una recuperación eficiente de la información distorsionada.

- 15 Un código de LDPC se representa habitualmente mediante una técnica de representación en grafo, y muchas características se pueden analizar a través de los procedimientos basándose en la teoría de grafos, el álgebra y la teoría de las probabilidades. Generalmente, un modelo en grafo de códigos de canal es útil para la descripción de códigos y, correlacionando información acerca de bits codificados con los vértices en el grafo y correlacionando relaciones entre los bits con los bordes en el grafo, es posible considerar una red de comunicación en la que los vértices intercambian mensajes predeterminados a través de los bordes, haciendo de este modo posible inferir un algoritmo de descodificación natural. Por ejemplo, un algoritmo de descodificación inferido a partir de un entramado, que se puede considerar un tipo de grafo, puede incluir el algoritmo de Viterbi, bien conocido, y un algoritmo de Bahl, Cocke, Jelinek y Raviv (BCJR).

- 20 25 El código de LDPC se define generalmente como una matriz de verificación de paridad y se puede expresar usando un grafo bipartito, que se denomina grafo de Tanner. El grafo bipartito significa que los vértices del grafo se dividen en dos tipos diferentes, y el código de LDPC está representado por el grafo bipartito que incluye vértices, algunos de los cuales se denominan nodos variables y los otros se denominan nodos de verificación. Los nodos variables se correlacionan uno a uno con los bits codificados.

- 30 35 La figura 1 ilustra un ejemplo de una matriz de verificación de paridad  $H_1$  del código de LDPC que incluye 4 filas y 8 columnas. Haciendo referencia a la figura 1, debido a que el número de columnas es 8, la matriz de verificación de paridad  $H_1$  indica que un código de LDPC que genera una palabra de código de longitud 8, y las columnas se correlacionan con 8 bits codificados.

La figura 2 es un diagrama que ilustra un grafo de Tanner correspondiente a  $H_1$  de la figura 1.

- 40 45 50 Haciendo referencia a la figura 2, el grafo de Tanner del código de LDPC incluye 8 nodos variables  $x_1$  (202),  $x_2$  (204),  $x_3$  (206),  $x_4$  (208),  $x_5$  (210),  $x_6$  (212),  $x_7$  (214) y  $x_8$  (216) y 4 nodos de verificación 218, 220, 222 y 224. Una i-ésima columna y una j-ésima fila en la matriz de verificación de paridad  $H_1$  del código de LDPC se correlacionan con un nodo variable  $x_i$  y un j-ésimo nodo de verificación, respectivamente. Además, un valor de 1, es decir, un valor distinto de cero, en el punto en el que una i-ésima columna y una j-ésima fila en la matriz de verificación de paridad  $H_1$  del código de LDPC se cruzan entre sí, indica que hay un borde entre el nodo variable  $x_i$  y el j-ésimo nodo de verificación en el grafo de Tanner de la figura 2.

- 55 En el grafo de Tanner del código de LDPC, un grado del nodo variable y el nodo de verificación indica el número de bordes conectados a cada nodo respectivo, y el grado es igual al número de entradas distintas de cero en una columna o fila correspondiente al nodo asociado en la matriz de verificación de paridad del código de LDPC. Por ejemplo, en la figura 2, los grados de los nodos variables  $x_1$  (202),  $x_2$  (204),  $x_3$  (206),  $x_4$  (208),  $x_5$  (210),  $x_6$  (212),  $x_7$  (214) y  $x_8$  (216) son 4, 3, 3, 3, 2, 2, 2 y 2, respectivamente, y los grados de los nodos de verificación 218, 220, 222 y 224 son 6, 5, 5 y 5, respectivamente. Además, el número de entradas distintas de cero en las columnas de la matriz de verificación de paridad  $H_1$  de la figura 1, que corresponden a los nodos variables de la figura 2, coinciden con sus grados 4, 3, 3, 3, 2, 2, 2 y 2, y el número de entradas distintas de cero en las filas de la matriz de verificación de paridad  $H_1$  de la figura 1, que corresponden a los nodos de verificación de la figura 2, coinciden con sus grados 6, 5, 5 y 5.

- 55 Con el fin de expresar la distribución de grados para los nodos del código de LDPC, una relación del número de nodos variables de grado  $i$  con respecto al número total de nodos variables se define como  $f_i$ , y una relación del número de nodos de verificación de grado  $j$  con respecto al número total de nodos de verificación se define como  $g_j$ . Por ejemplo, para el código de LDPC correspondiente a las figuras 1 y 2,  $f_2 = 4/8$ ,  $f_3 = 3/8$ ,  $f_4 = 1/8$  y  $f_i = 0$  para  $i \neq 2, 3, 4$ ; y  $G_5 = 3/4$ ,  $g_6 = 1/4$  y  $g_j = 0$  para  $j \neq 5, 6$ . Cuando una longitud del código de LDPC se define como  $N$ , es decir, el número de columnas se define como  $N$ , y cuando el número de filas se define como  $N/2$ , la densidad de las entradas distintas de

cero en la totalidad de la matriz de verificación de paridad que tiene la distribución de grados anterior se calcula como se muestra en la Ecuación (1).

$$\frac{2f_2N + 3f_3N + 4f_4N}{N \cdot N/2} = \frac{5,25}{N} \quad \dots \dots \dots (1)$$

En la ecuación (1), a medida que aumenta N, disminuye la densidad de los unos en la matriz de verificación de paridad. Generalmente, al igual que para el código de LDPC, debido a que la longitud de código N es inversamente proporcional a la densidad de entradas distintas de cero, el código de LDPC con un N grande tiene una densidad muy baja de entradas distintas de cero. La expresión "baja densidad" en el nombre del código de LDPC tiene su origen en la relación antes mencionada.

La figura 3 ilustra esquemáticamente un código de LDPC adoptado como la tecnología convencional en la radiodifusión de vídeo digital por satélite de 2<sup>a</sup> generación (DVB-S2), que es una de las normas europeas de radiodifusión digital.

En la figura 3,  $N_1$  denota una longitud de una palabra de código de LDPC,  $K_1$  proporciona una longitud de una palabra de información, y  $(N_1 - K_1)$  proporciona una longitud de paridad. Además, se determinan unos números enteros  $M_1$  y  $q$  para satisfacer  $q = (N_1 - K_1) / M_1$ . Preferentemente,  $K_1 / M_1$  también debería ser un número entero. Por conveniencia, la matriz de verificación de paridad de la figura 3 se denomina primera matriz de verificación de paridad  $H_1$ .

Haciendo referencia de nuevo a la figura 3, una estructura de una parte de paridad, es decir, de la  $K_1$ -ésima columna a la  $(N_1 - 1)$ -ésima columna, en la matriz de verificación de paridad, tiene una forma diagonal doble. Por lo tanto, en cuanto a la distribución de grados a lo largo de las columnas correspondientes a la parte de paridad, todas las columnas tienen un grado '2', excepto la última columna que tiene un grado '1'.

En la matriz de verificación de paridad, una estructura de una parte de información, es decir, de la 0-ésima columna a la  $(K_1 - 1)$ -ésima columna, se hace usando las siguientes reglas.

Regla 1: Esta genera un total de  $K_1 / M_1$  grupos de columnas agrupando  $K_1$  columnas correspondientes a la palabra de información en la matriz de verificación de paridad en múltiples grupos, incluyendo cada uno  $M_1$  columnas. Un procedimiento para formar columnas que pertenecen a cada grupo de columnas sigue la Regla 2 a continuación.

Regla 2: En primer lugar, esta determina las posiciones de los '1' en cada 0-ésima columna en los  $i$ -ésimos grupos de columnas (en los que  $i = 1, \dots, K_1 / M_1$ ). Cuando un grado de una 0-ésima columna en cada  $i$ -ésimo grupo de columnas se denota por  $D_i$ , si se supone que las posiciones de las filas con un 1 son  $R_{1,0}^{(1)}, R_{1,0}^{(2)}, \dots, R_{1,0}^{(D_i)}$ , las posiciones  $R_{i,j}^{(k)}$  ( $k = 1, 2, \dots, D_i$ ) de las filas con un 1 se definen como se muestra en la Ecuación (2), en una  $j$ -ésima columna (en la que  $j = 1, 2, \dots, M_1 - 1$ ) en un  $i$ -ésimo grupo de columnas.

$$R_{i,j}^{(k)} = R_{i,(j-1)}^{(k)} + q \bmod (N_1 - K_1), \quad \dots \dots \dots (2)$$

$$k = 1, 2, \dots, D_i, \quad i = 1, \dots, K_1 / M_1, \quad j = 1, \dots, M_1 - 1$$

De acuerdo con las reglas anteriores, se puede apreciar que los grados de las columnas que pertenecen a un  $i$ -ésimo grupo de columnas son todos iguales a  $D_i$ .

Como un ejemplo detallado, para  $N_1 = 30$ ,  $K_1 = 15$ ,  $M_1 = 5$ , y  $q = 3$ , tres secuencias para la información acerca de las posiciones de las filas con un 1 para las 0-ésimas columnas en 3 grupos de columnas se pueden expresar como sigue. En el presente documento, estas secuencias se denominan "secuencias de posiciones de peso 1".

35  $R_{1,0}^{(1)} = 0$ ,  $R_{1,0}^{(2)} = 1$ ,  $R_{1,0}^{(3)} = 2$ ,  $R_{2,0}^{(1)} = 0$ ,  $R_{2,0}^{(2)} = 11$ ,  $R_{2,0}^{(3)} = 13$ ,  $R_{3,0}^{(1)} = 0$ ,  $R_{3,0}^{(2)} = 10$ ,  $R_{3,0}^{(3)} = 14$ .

Con respecto a la secuencia de posiciones de peso 1 para las 0-ésimas columnas en cada grupo de columnas, solo las secuencias de posiciones correspondientes se pueden expresar como sigue para cada grupo de columnas. Por ejemplo:

0 1 2  
0 11 13  
0 10 14.

En otras palabras, la  $i$ -ésima secuencia de posiciones de peso 1 en la  $i$ -ésima línea representa secuencialmente la información acerca de las posiciones de las filas con un 1 para el  $i$ -ésimo grupo de columnas.

Es posible generar un código de LDPC que tenga el mismo concepto que el de un código de LDPC de DVB-S2 de la figura 4, formando una matriz de verificación de paridad usando la información correspondiente al ejemplo detallado y las Reglas 1 y 2.

45 Se sabe que el código de LDPC de DVB-S2 diseñado de acuerdo con la Regla 1 y la Regla 2 se puede codificar de

manera eficiente usando la forma estructural. Se describirán a continuación, a modo de ejemplo, etapas respectivas en un proceso para realizar una codificación de LDPC usando la matriz de verificación de paridad basada en DVB-S2.

En la siguiente descripción, como un ejemplo detallado, un código de LDPC de DVB-S2 con  $N_1 = 16200$ ,  $K_1 = 10800$ ,  $M_1 = 360$  y  $q = 15$  experimenta un proceso de codificación. Por conveniencia, los bits de información que tienen una longitud  $K_1$  se representan como  $(i_0, i_1, \dots, i_{K_1-1})$  y los bits de paridad que tienen una longitud  $(N_1 - K_1)$  se expresan como  $(p_0, p_1, \dots, p_{N_1-K_1-1})$ .

Etapa 1: Un codificador de LDPC inicializa bits de paridad como sigue:

$$p_0 = p_1 = \dots = p_{N_1-K_1-1} = 0$$

Etapa 2: El codificador de LDPC lee información en una fila en la que hay un 1 ubicado en un grupo de columnas a partir de una 0-ésima secuencia de posiciones de peso 1 de entre las secuencias almacenadas que indican la matriz de verificación de paridad.

$$\begin{aligned} 0 & 2084 & 1613 & 1548 & 1286 & 1460 & 3196 & 4297 & 2481 & 3369 & 3451 & 4620 & 2622 \\ R_{1,0}^{(1)} &= 0, & R_{1,0}^{(2)} &= 2048, & R_{1,0}^{(3)} &= 1613, & R_{1,0}^{(4)} &= 1548, & R_{1,0}^{(5)} &= 1286, \\ R_{1,0}^{(6)} &= 1460, & R_{1,0}^{(7)} &= 3196, & R_{1,0}^{(8)} &= 4297, & R_{1,0}^{(9)} &= 2481, & R_{1,0}^{(10)} &= 3369, \\ R_{1,0}^{(11)} &= 3451, & R_{1,0}^{(12)} &= 4620, & R_{1,0}^{(13)} &= 2622. \end{aligned}$$

El codificador de LDPC actualiza bits de paridad  $p_x$  particulares de acuerdo con la Ecuación (3), usando la información leída y el primer bit de información  $i_0$ . En el presente documento,  $x$  es un valor de  $R_{1,0}^{(k)}$  para  $k = 1, 2, \dots, 13$ .

$$\begin{aligned} p_0 &= p_0 \oplus i_0, & p_{2084} &= p_{2064} \oplus i_0, & p_{1613} &= p_{1613} \oplus i_0, \\ p_{1548} &= p_{1548} \oplus i_0, & p_{1286} &= p_{1286} \oplus i_0, & p_{1460} &= p_{1460} \oplus i_0, \\ p_{3196} &= p_{3196} \oplus i_0, & p_{4297} &= p_{4297} \oplus i_0, & p_{2481} &= p_{2481} \oplus i_0, & \dots \dots \dots & (3) \\ p_{3369} &= p_{3369} \oplus i_0, & p_{3451} &= p_{3451} \oplus i_0, & p_{4620} &= p_{4620} \oplus i_0, \\ p_{2622} &= p_{2622} \oplus i_0 \end{aligned}$$

En la ecuación (3),  $p_x = p_x \oplus i_0$  también se puede expresar como  $p_x \leftarrow p_x \oplus i_0$ , y  $\oplus$  representa una suma binaria.

Etapa 3: El codificador de LDPC averigua en primer lugar un valor de la Ecuación (4) para los siguientes 359 bits de información  $i_m$  (en los que  $m = 1, 2, \dots, 359$ ) después de  $i_0$ .

$$\{x + (m \bmod M_1) \times q\} \bmod (N_1 - K_1), \quad M_1 = 360, \quad m = 1, 2, \dots, 359 \quad \dots \dots \dots (4)$$

En la ecuación (4),  $x$  es un valor de  $R_{1,0}^{(k)}$  para  $k = 1, 2, \dots, 13$ . Se ha de hacer notar que la ecuación (4) tiene el mismo concepto que la ecuación (2).

A continuación, el codificador de LDPC realiza una operación similar a la Ecuación (3) usando el valor hallado en la Ecuación (4). Es decir, el codificador de LDPC actualiza  $p_{\{x + (m \bmod M_1) \times q\} \bmod (N_1 - K_1)}$  para  $i_m$ . Por ejemplo, para  $m = 1$ , es decir, para  $i_1$ , el codificador de LDPC actualiza los bits de paridad  $p_{(x + q) \bmod (N_1 - K_1)}$  como se define en la Ecuación (5).

$$\begin{aligned} p_{15} &= p_{15} \oplus i_1, & p_{2099} &= p_{2099} \oplus i_1, & p_{1628} &= p_{1628} \oplus i_1, \\ p_{1563} &= p_{1563} \oplus i_1, & p_{1301} &= p_{1301} \oplus i_1, & p_{1475} &= p_{1475} \oplus i_1, \\ p_{3211} &= p_{3211} \oplus i_1, & p_{4312} &= p_{4312} \oplus i_1, & p_{2496} &= p_{2496} \oplus i_1, & \dots \dots \dots & (5) \\ p_{3384} &= p_{3384} \oplus i_1, & p_{3466} &= p_{3466} \oplus i_1, & p_{4635} &= p_{4635} \oplus i_1, \\ p_{2637} &= p_{2637} \oplus i_1 \end{aligned}$$

Se debería hacer notar que  $q = 15$  en la ecuación (5). El codificador de LDPC realiza el proceso anterior para  $m = 1, 2, \dots, 359$ , de la misma manera que se ha mostrado anteriormente.

Etapa 4: Al igual que en la etapa 2, el codificador de LDPC lee información de la 1<sup>a</sup> secuencia de posiciones de peso

1  $R_{2,0}^{(k)}$  ( $k = 1, 2, \dots, 13$ ) para un 361º bit de información  $i_{360}$  y actualiza un  $p_x$  particular, en el que  $x$  es  $R_{2,0}^{(k)}$ . El codificador de LDPC actualiza  $p_{\{x+(m \bmod M_1) \times q\} \bmod (N_1 - K_1)}$ ,  $m = 361, 362, \dots, 719$  aplicando de manera similar la Ecuación (4) a los siguientes 359 bits de información  $i_{361}, i_{362}, \dots, i_{719}$  después de  $i_{360}$ .

5 Etapa 5: El codificador de LDPC repite las etapas 2, 3 y 4 para todos los grupos que tienen cada uno 360 bits de información.

Etapa 6: Por último, el codificador de LDPC determina bits de paridad usando la Ecuación (6).

$$p_i = p_i \oplus p_{i-1}, \quad i = 1, 2, \dots, N_1 - K_1 - 1 \quad \dots \dots \dots \quad (6)$$

Los bits de paridad  $p_i$  de la Ecuación (6) son bits de paridad que experimentaron una codificación de LDPC.

Como se ha descrito anteriormente, DVB-S2 realiza una codificación a través del proceso de la etapa 1 a la etapa 6.

10 10 Con el fin de aplicar el código de LDPC al sistema de comunicación real, el código de LDPC se debería diseñar para ser adecuado para la tasa de datos requerida en el sistema de comunicación. En particular, no solo en un sistema de comunicación adaptativo que emplea Solicitud de Retransmisión Automática Híbrida (HARQ) y Modulación y Codificación Adaptativa (AMC), sino también en un sistema de comunicación que soporta diversos servicios de radiodifusión, se necesitan códigos de LDPC que tengan diversas longitudes de palabra de código para soportar diversas tasas de datos de acuerdo con los requisitos del sistema.

15 20 Sin embargo, como se ha descrito anteriormente, el código de LDPC usado en el sistema de DVB-S2 tiene solo dos tipos de longitudes de palabra de código debido a su uso limitado, y cada tipo de código de LDPC necesita una matriz de verificación de paridad independiente. Por estas razones, desde hace mucho tiempo se percibe en la técnica necesidad de un procedimiento para soportar diversas longitudes de palabra de código para aumentar la extensibilidad y la flexibilidad del sistema. En particular, en el sistema de DVB-S2, se necesita una transmisión de datos que tienen de varios cientos a miles de bits para la transmisión de información de señalización. Sin embargo, debido a que solo están disponibles 16200 y 64800 para una longitud del código de LDPC de DVB-S2, sigue existiendo la necesidad de soportar diversas longitudes de palabra de código.

25 25 Además, debido a que almacenar una matriz de verificación de paridad independiente por separado para cada longitud de palabra de código del código de LDPC reduce la eficiencia de memoria global, existe la demanda de un esquema capaz de soportar de manera eficiente diversas longitudes de palabra de código a partir de la matriz de verificación de paridad existente dada, sin diseñar una matriz de verificación de paridad nueva.

30 30 T. Tao y col., "Construction of Rate-Compatible LDPC Codes utilizing information shortening and parity puncturing", EURASIP Journal on Wireless Communications and Networking 2005, páginas 789-795, desvela un procedimiento para construir códigos de verificación de paridad de baja densidad compatible con tasa (LDPC) mediante una combinación de acortamiento de información y perforación de paridad en la que se usa una evolución de densidad para optimizar la distribución de grados de nodo para una tasa de código dada.

35 35 El documento WO 00/21234 desvela un procedimiento para transmitir datos perforados en el que las posiciones de los bits perforados son equidistantes de principio a fin de la trama y en el que esas posiciones perforadas se seleccionan dividiendo el número de bits en una trama por el número de bits a perforar y seleccionando posiciones en valores enteros correspondientes a la división.

40 40 Hagenauer J: "Rate-compatible punctured convolutional codes (rcpc codes) and their applications", IEEE transactions on communications, IEEE Service Center, Piscataway, Nueva Jersey, Estados Unidos de América, vol. 36, n.º 4, 1 de abril de 1988, páginas 389-400, XP000670428, ISSN: 0090-6778, DOI: 10.1109/26.2763, desvela códigos convolucionales perforados compatibles con tasa que se perforan con un período P.

45 45 Hossein Pishro-Nik y Faramarz Fekri, "Results on punctured LDPC codes", Information Theory Workshop, 2004. IEEE, 1 de noviembre de 2004, XP-002692697, desvela un procedimiento para perforar códigos de LDPC en el que las posiciones perforadas se eligen agrupando en primer lugar los nodos variables basándose en su grado y perforando aleatoriamente una fracción de los nodos variables en el interior de cada grupo.

50 50 Jeongseok Ha y Steven W. McLaughlin, "Optimal Puncturing of Irregular Low-Density Parity-Check Code" 2003, IEEE, páginas 3110 - 3114, XP-002687857, desvela un procedimiento compatible con tasa para perforar códigos de LDPC en el que los nodos variables se agrupan de acuerdo con sus grados y se perfora una proporción aleatoria de los bits en cada grupo.

Se aplica la evolución de densidad con el fin de calcular la proporción óptima.

## 50 Sumario de la invención

Un objeto de ciertas realizaciones de la invención es resolver, mitigar u obviar, al menos en parte, al menos uno de los problemas y/o desventajas asociados con la técnica anterior.

Por consiguiente, la presente invención se ha diseñado para abordar al menos los problemas y/o desventajas y para proporcionar al menos las ventajas descritas posteriormente. Un aspecto de la presente invención es proporcionar un aparato y procedimiento de codificación/descodificación de canal para generar códigos de LDPC que tienen diferentes longitudes de palabra de código a partir de un código de LDPC dado, usando un acortamiento o una perforación en un sistema de comunicación que emplea códigos de LDPC.

5 Otro aspecto de la presente invención es proporcionar un procedimiento y aparato de codificación/descodificación de canal para garantizar el desempeño óptimo con respecto a la arquitectura de DVB-S2 en un sistema de comunicación que usa códigos de LDPC.

10 De acuerdo con un aspecto de la presente invención, se proporciona un procedimiento para descodificar datos en un receptor en un sistema de radiodifusión usando un código de Verificación de Paridad de Baja Densidad (LDPC) como se reivindica en la reivindicación 1. La reivindicación independiente 3 reivindica un aparato dispuesto para descodificar datos en un sistema de radiodifusión y la reivindicación independiente 5 reivindica un procedimiento para codificar datos en un transmisor en un sistema de radiodifusión.

15 Otros aspectos, ventajas y características sobresalientes de la invención se harán evidentes para los expertos en la materia a partir de la siguiente descripción detallada, que, tomada junto con los dibujos adjuntos, desvela realizaciones ilustrativas de la invención.

#### **Breve descripción de los dibujos**

Los anteriores y otros aspectos, características y ventajas de la presente invención se harán más evidentes a partir de la siguiente descripción detallada cuando se toman junto con los dibujos adjuntos, en los que:

- 20 la figura 1 es un diagrama que ilustra un ejemplo de una matriz de verificación de paridad de un código de LDPC de longitud 8;  
la figura 2 es un diagrama que ilustra un grafo de Tanner para un ejemplo de la matriz de verificación de paridad del código de LDPC de longitud 8;  
la figura 3 es un diagrama que ilustra esquemáticamente una estructura de un código de LDPC de DVB-S2;  
25 la figura 4 es un diagrama que ilustra un ejemplo de una matriz de verificación de paridad de un código de LDPC de DVB-S2;  
la figura 5 es un diagrama de bloques que ilustra una estructura de un transceptor en un sistema de comunicación que usa códigos de LDPC;  
la figura 6 es un diagrama que ilustra un primer ejemplo en el que se aplica una perforación aleatoria al código de LDPC de la figura 4;  
30 la figura 7 es un diagrama que ilustra un segundo ejemplo en el que se aplica una perforación no aleatoria al código de LDPC de la figura 4;  
la figura 8 es un diagrama que ilustra un tercer ejemplo en el que se aplica una perforación no aleatoria al código de LDPC de la figura 4;  
la figura 9 es un diagrama de flujo que ilustra un procedimiento para generar un código de LDPC con una longitud  
35 de palabra de código diferente a partir de una matriz de verificación de paridad de un código de LDPC almacenado de acuerdo con una realización de la presente invención;  
la figura 10 es un diagrama de flujo que ilustra un procedimiento de descodificación de LDPC en un aparato de recepción cuando se aplica un patrón de perforación, de acuerdo con una realización de la presente invención;  
40 la figura 11 es un diagrama de bloques que ilustra una estructura de un aparato de transmisión que usa códigos de LDPC a los que se aplica la perforación y el acortamiento propuestos por la presente invención; y  
la figura 12 es un diagrama de bloques que ilustra una estructura de un aparato de recepción que usa códigos de LDPC a los que se aplica la perforación y el acortamiento propuestos por la presente invención.

45 De principio a fin de los dibujos, se entenderá que los mismos números de referencia de dibujo se refieren a los mismos elementos, características y estructuras.

#### **Descripción detallada de realizaciones preferidas**

A continuación se describirán realizaciones de la presente invención con detalle con referencia a los dibujos adjuntos. En la siguiente descripción, se puede haber omitido por claridad y concisión una descripción detallada de funciones y configuraciones conocidas incorporadas en el presente documento cuando su inclusión podría obstaculizar la 50 apreciación de la invención por un experto en la materia.

Las realizaciones de la presente invención proporcionan un procedimiento y aparato para soportar códigos de LDPC que tienen diversas longitudes de palabra de código usando una matriz de verificación de paridad de un código de LDPC estructurado de un tipo particular. Además, las realizaciones de la presente invención proporcionan un aparato para soportar diversas longitudes de palabra de código en un sistema de comunicación que usa códigos de LDPC de un tipo particular, y un procedimiento para controlar el mismo. En particular, las realizaciones de la presente invención proporcionan un procedimiento y aparato para generar un código de LDPC usando una matriz de verificación de paridad de un código de LDPC dado, siendo el código de LDPC generado más corto que el código de LDPC dado.

La figura 5 es un diagrama de bloques que ilustra una estructura de un transceptor en un sistema de comunicación que usa códigos de LDPC.

Haciendo referencia a la figura 5, se introduce un mensaje  $u$  en un codificador de LDPC 511 en un transmisor 510 antes de transmitirse a un receptor 530. El codificador de LDPC 511 codifica el mensaje de entrada  $u$ , y emite la señal codificada  $c$  a un modulador 513. El modulador 513 modula la señal codificada  $c$ , y transmite la señal modulada  $s$  al receptor 530 a través de un canal inalámbrico 520. Un desmodulador 531 en el receptor 530 desmodula la señal recibida  $r$ , y emite la señal desmodulada  $x$  a un descodificador de LDPC 533. El descodificador de LDPC 533 estima un valor de estimación  $\hat{u}$  del mensaje basándose en los datos recibidos a través del canal inalámbrico 520.

5 El codificador de LDPC 511 genera una matriz de verificación de paridad de acuerdo con una longitud de palabra de código requerida por un sistema de comunicación, usando un esquema preestablecido. En particular, de acuerdo con una realización de la presente invención, el codificador de LDPC 511 puede soportar diversas longitudes de palabra de código usando el código de LDPC sin la necesidad separada de información de almacenamiento adicional.

10 De acuerdo con una realización de la presente invención, un procedimiento para soportar diversas longitudes de palabra de código usa una técnica de acortamiento y/o una técnica de perforación. La expresión "técnica de perforación", como se usa en el presente documento, indica un procedimiento que no transmite sustancialmente una parte especificada de una palabra de código de LDPC después de generar la palabra de código de LDPC a partir de una matriz de verificación de paridad particular dada realizando una codificación de LDPC. Por lo tanto, un receptor determina que se borró la parte no transmitida.

15 Para una mejor comprensión de la técnica de perforación, a continuación se describirá con más detalle una matriz de verificación de paridad del código de LDPC de DVB-S2 ilustrada en las figuras 3 y 4.

20 Con respecto a la matriz de verificación de paridad del código de LDPC de DVB-S2 ilustrado en la figura 3, su longitud total es  $N_1$ , la parte delantera corresponde a bits de información de longitud  $K_1$  ( $i_0, i_1, \dots, i_{K_1-1}$ ), y la parte trasera corresponde a bits de paridad de longitud ( $N_1 - K_1$ ) ( $p_0, p_1, \dots, P_{N_1-K_1-1}$ ).

25 Generalmente, la técnica de perforación se puede aplicar tanto a los bits de información como a los bits de paridad. Aunque la técnica de perforación y la técnica de acortamiento reducen comúnmente las longitudes de palabra de código, la técnica de perforación, a diferencia de la técnica de acortamiento, descrita anteriormente en el presente documento, no limita los valores de bits particulares. La técnica de perforación es un procedimiento para simplemente no transmitir bits de información particulares o una parte particular de los bits de paridad generados, de tal modo que un receptor pueda borrar los bits correspondientes. En otras palabras, simplemente no transmitiendo bits en  $N_p$  posiciones predefinidas en una palabra de código de LDPC de longitud  $N_1$  generada, la técnica de perforación puede obtener el mismo efecto que se obtiene transmitiendo una palabra de código de LDPC de longitud ( $N_1 - N_p$ ). Debido a que las columnas correspondientes a los bits perforados en la matriz de verificación de paridad se usan todas ellas intactas en un proceso de descodificación, la técnica de perforación es distinta de la técnica de acortamiento.

30 35 Además, de acuerdo con la invención, debido a que la información de posición para los bits perforados puede ser compartida o estimada en común por el transmisor y el receptor cuando se estructura el sistema, el receptor puede simplemente borrar los bits perforados correspondientes antes de la descodificación.

40 En la técnica de perforación, debido a que una longitud de una palabra de código que el transmisor transmite realmente es  $N_1 - N_p$  y una longitud de una palabra de información es constantemente  $K_1$ , la tasa de código se convierte en  $K_1 / (N_1 - N_p)$ , que siempre es mayor que la primera tasa de código  $K_1 / N_1$  dada.

45 40 A continuación, se hará una descripción de una técnica de acortamiento y una técnica de perforación adecuadas para el código de LDPC de DVB-S2. El código de LDPC de DVB-S2, como se ha descrito anteriormente, es un código de LDPC que tiene una estructura particular. Por lo tanto, en comparación con el código de LDPC normal, el código de LDPC de DVB-S2 es capaz de experimentar un acortamiento y una perforación más eficientes.

50 45 Por conveniencia de este ejemplo, se supone que una longitud de palabra de código y una longitud de información de un código de LDPC son  $N_2$  y  $K_2$ , respectivamente. Si se da una definición de  $N_1 - N_2 = N_\Delta$  y  $K_1 - K_2 = K_\Delta$ , es posible generar el código de LDPC cuya longitud de palabra de código y longitud de información son  $N_2$  y  $K_2$ , respectivamente, acortando  $K_\Delta$  bits y perforando  $N_p$  ( $= N_\Delta - K_\Delta$ ) bits a partir de la matriz de verificación de paridad del código de LDPC

$$\frac{K_1 - K_\Delta}{N_1 - N_\Delta}$$

55 de DVB-S2. Para el código de LDPC generado con  $N_\Delta > 0$  o  $K_\Delta > 0$ , debido a que su tasa de código  $K_1 / N_1$  es generalmente diferente de la tasa de código  $K_1 / N_1$  del código de LDPC de DVB-S2, su característica algebraica cambia. Para  $N_\Delta = K_\Delta$ , el código de LDPC se genera no realizando un acortamiento y una perforación o realizando solo un acortamiento.

60 Con referencia a la figura 4, se hará una descripción detallada de características de un código de LDPC de DVB-S2 al que se aplica una perforación de paridad. Se ha de hacer notar que, para el código de LDPC de DVB-S2 de la figura 4,  $N_1 = 30$ ,  $K_1 = 15$ ,  $M_1 = 5$  y  $q = 3$ , y una secuencia de posiciones de peso 1 para las 0-ésimas columnas en tres

grupos de columnas son como sigue:

0 1 2  
0 11 13  
0 10 14

Una  $i$ -ésima secuencia de posiciones de peso 1 en una  $i$ -ésima columna representa secuencialmente la información acerca de las posiciones de las filas con un 1 en un  $i$ -ésimo grupo de columnas.

- 5 La figura 6 es un diagrama que ilustra un primer ejemplo en el que se aplica una perforación aleatoria al código de LDPC de la figura 4. Debido a que los bits de paridad perforados en la figura 6 se someten a un procesamiento de borrado en un descodificador, los bits de paridad perforados, en comparación con los otros bits no borrados, no presentan un efecto de mejora de desempeño mayor en un proceso de descodificación de LDPC, provocando una disminución en la fiabilidad. En consecuencia, los otros bits conectados directamente a los bits de paridad perforados, 10 que presentan una fiabilidad baja, también adolecen de una disminución en el efecto de mejora de desempeño en el proceso de descodificación. La disminución en el efecto de mejora de desempeño es más significativa a medida que el número de bordes conectados directamente a los bits perforados en el grafo de Tanner es mayor.

- 15 En la figura 6, por ejemplo, un 0-ésimo bit de información correspondiente a una 0-ésima columna está conectado directamente al bit de paridad perforado dos veces, un 3<sup>er</sup> bit de información correspondiente a una 3<sup>a</sup> columna está conectado directamente al bit de paridad perforado una vez, y un 8<sup>o</sup> bit de información correspondiente a una 8<sup>a</sup> columna está conectado directamente al bit de paridad perforado tres veces. En este caso, el 3<sup>o</sup>, el 0-ésimo y el 8<sup>o</sup> bits de información son superiores en el efecto de mejora de desempeño en el orden en el proceso de descodificación. En otras palabras, cuando los grados de los nodos variables son iguales entre sí, el efecto de mejora de desempeño es menor a medida que aumenta el número de bits perforados conectados.

- 20 25 Se puede apreciar, a partir de la figura 6, que el número de bits de paridad perforados, que están conectados directamente a cada palabra de información por el patrón de perforación aleatorio, es aleatorio. Por lo tanto, existe una probabilidad alta de que la fiabilidad de cada bit de información también sea aleatoria. En otras palabras, mientras que algunos bits de información pueden obtener un desempeño de descodificación superior al necesario, otros bits de información pueden adolecer de una degradación de desempeño significativa. Este patrón de perforación aleatorio puede conducir a una irregularidad considerable de la fiabilidad de los bits de información en el proceso de descodificación.

La figura 7 es un diagrama que ilustra un segundo ejemplo en el que se aplica una perforación no aleatoria al código de LDPC de la figura 4. Más específicamente, se aplica un patrón de perforación relativamente no aleatorio de un tipo particular en el ejemplo ilustrado en la figura 7.

- 30 35 Haciendo referencia a la figura 7, incluso aunque se aplica el patrón de perforación relativamente no aleatorio, las conexiones con los bits de información pueden ser irregulares de acuerdo con el patrón de perforación correspondiente. El patrón de perforación no aleatorio de la figura 7 puede ser más irregular en comparación con el patrón de perforación aleatorio de la figura 6.

- En el caso del código de LDPC con una matriz de verificación de paridad que tiene una estructura particular como el código de LDPC de DVB-S2, las conexiones entre los bits de información y los bits de paridad perforados de acuerdo con el patrón de perforación se pueden cambiar de forma significativa.

Las realizaciones de la presente invención sugieren un patrón de perforación que proporciona un desempeño de descodificación estable suprimiendo al máximo la irregularidad de la fiabilidad de los bits de información en el proceso de descodificación usando las características estructurales del código de LDPC de DVB-S2.

- 40 45 La figura 8 es un diagrama que ilustra un tercer ejemplo en el que se aplica una perforación no aleatoria al código de LDPC de la figura 4. En el ejemplo de la figura 8, se aplica a la matriz de verificación de paridad ilustrada en la figura 4 un patrón de perforación que mantiene un intervalo constante de 3 entre bits de paridad perforados debido a que un valor  $q$  es 3, que es una de las variables constituyentes. Como se puede ver en la figura 8, cada uno de todos los bits de información está conectado igualmente a 2 bits perforados.
- La irregularidad entre los bits perforados y bits de información se reduce notablemente cuando el intervalo entre los bits de paridad perforados se establece de acuerdo con el valor de  $q$  debido a la estructura del código de LDPC de DVB-S2. Esto se describe mejor con referencia a la figura 3.

- 50 Haciendo referencia a las Reglas 1 y 2 y a la figura 3, con respecto a cada grupo de columnas, las posiciones de los '1' en la primera columna en el grupo de columnas correspondiente determinan las posiciones de los '1' en las columnas restantes. Los índices de las filas en las que hay un 1 ubicado en las columnas restantes difieren exactamente en un múltiplo de  $q$  de un índice de una fila en la que hay un 1 ubicado en la primera columna, con respecto a módulo ( $N_1 - K_1$ ), en el que  $N_1$  denota una longitud de una palabra de código de LDPC y  $K_1$  indica una longitud de una palabra de información. Más específicamente, los índices de filas en las que hay un 1 ubicado en dos columnas consecutivas en

un grupo de columnas particular difieren entre sí exactamente en  $q$ , para módulo ( $N_1 - K_1$ ).

Otra característica del código de LDPC de DVB-S2 radica en una submatriz correspondiente a la paridad en la matriz de verificación de paridad. Haciendo referencia a la figura 3, la parte de paridad tiene una estructura de una matriz triangular inferior en la que existe un 1 en todas las partes diagonales y, en esta estructura, un  $i$ -ésimo bit de paridad corresponde a un '1' ubicado en una  $i$ -ésima fila.

Debido a la característica estructural del código de LDPC de DVB-S2, suponiendo que se perforan bits de paridad particulares, si la perforación de paridad se repite exactamente a intervalos de  $q$ , el número de bordes de los bits de información conectados a los bits de paridad perforados en un grupo de columnas particular es regular en grado máximo. Por ejemplo, suponiendo que un  $i$ -ésimo bit de paridad se perfora para  $0 \leq i < q$  y un  $(i + kq)$ -ésimo bit de paridad se perfora repetidamente para  $0 \leq k < M_1$ , un bit de información que está conectado al  $i$ -ésimo bit de paridad indica que existe un '1' en una  $i$ -ésima fila para una columna correspondiente al bit de información correspondiente.

Por lo tanto, se puede entender que existe un '1' en la  $(i + kq)$ -ésima fila en una columna correspondiente a un bit de información que está separado por  $k$  del bit de información anterior entre las columnas en un grupo de columnas de acuerdo con la Regla 1 y la Regla 2. Como resultado, el bit de información está conectado al  $(i + kq)$ -ésimo bit perforado.

Para el código de LDPC de DVB-S2, debido a que los grados de los nodos variables correspondientes a todas las palabras de información son iguales entre sí en un grupo de columnas y uno o menos de '1' se distribuye en una fila, cuando se aplica el patrón de perforación, los bits de información correspondientes a un grupo de columnas están conectados a un mismo número de bits perforados. Por lo tanto, las conexiones entre los bits perforados y los bits de información se vuelven regulares, de tal modo que se puede esperar una descodificación estabilizada en el proceso de descodificación.

Un proceso general para la aplicación del esquema de perforación descrito anteriormente se puede resumir como sigue. En el siguiente resumen, se supone que  $N_1$  indica una longitud de una palabra de código de LDPC, cada grupo de columnas tiene  $M_1$  columnas y  $N_p$  bits de paridad se someten a una perforación. El siguiente proceso de perforación se ilustra en la figura 9.

Más específicamente, la figura 9 es un diagrama de flujo que ilustra un procedimiento para generar un código de LDPC con una longitud de palabra de código diferente a partir de una matriz de verificación de paridad de un código de LDPC almacenado de acuerdo con una realización de la presente invención.

30 Etapa de Perforación 1: Un aparato de transmisión genera, en la etapa 901, una palabra de código de LDPC de DVB-S2 existente que ha experimentado, o no, un acortamiento.

Etapa de Perforación 2: El aparato de transmisión determina una longitud  $N_p$  mediante la cual realizará una perforación,

$$A = \left\lfloor \frac{N_p}{M_1} \right\rfloor$$

en la etapa 903, y calcula  $L_xJ$  en la etapa 905, en la que  $L_xJ$  es el número entero máximo que es menor o igual que  $x$ .

35 Etapa de Perforación 3: El aparato de transmisión determina los bits de paridad  $p_{i_0}, p_{i_1}, \dots, p_{i_{A-1}}$  a someter a una perforación para  $0 \leq x < A$  y  $0 \leq i_x < q$  en la etapa 907. Se supone que, para  $0 \leq x < q$ , se determinaron previamente valores de  $i_x$  considerando el desempeño (en el presente documento, se da una relación de  $A < q$ ).

Etapa de Perforación 4: El aparato de transmisión aplica una perforación a todos los bits de paridad  $p_{i_x + kqB}$  para  $0 \leq x < A$  y  $0 \leq k < M_1$  en la etapa 907. En el presente caso, la constante  $B$  es un número entero preestablecido distinto de cero.

40 Etapa de Perforación 5: El aparato de transmisión perfora adicionalmente los bits de paridad  $p_{i_A + kqB}$  para  $0 \leq k < N_p - AM_1$  en la etapa 907. A continuación de lo anterior, el aparato de transmisión transmite bits excepto los bits perforados en la etapa 909.

45 Se puede entender que, en el proceso de perforación, se perforan  $AM_1$  bits de paridad en la etapa de perforación 3 y la etapa de perforación 4, y se perforan  $(N_p - AM_1)$  bits de paridad en la etapa de perforación 5, dando como resultado que se perfore un total de  $N_p$  bits de paridad. En cuanto a la palabra de código de LDPC de DVB-S2 transmitida después de experimentar la perforación, un aparato de recepción restablece una señal recibida a su señal original a través de un proceso de descodificación que se describirá con más detalle a continuación con referencia a la figura 10.

50 El siguiente ejemplo detallado se describirá para una mejor comprensión del proceso de perforación de la etapa de perforación 3 a la etapa de perforación 5. El código de LDPC de DVB-S2 usado en el presente documento es un código con  $N_1 = 16200$ ,  $K_1 = 3240$ ,  $M_1 = 360$  y  $q = 36$ .

Ejemplo de Etapa de Perforación 1: Un aparato de transmisión genera la palabra de código de LDPC de DVB-S2

existente que ha experimentado, o no, un acortamiento.

Ejemplo de Etapa de Perforación 2: El aparato de transmisión determina una longitud  $N_p$  mediante el cual este realizará

$$A = \left\lfloor \frac{N_p}{M_1} \right\rfloor,$$

una perforación, y calcula en la que  $\lfloor x \rfloor$  es el número entero máximo que es menor o igual que x.

Ejemplo de Etapa de Perforación 3: El aparato de transmisión determina los bits de paridad  $p_{i0}, p_{i1}, \dots, p_{iA-1}$  a someter a una perforación para  $0 \leq x < A$  y  $0 \leq i_x < 36$ . Para  $0 < x < 36$ , se seleccionan valores de  $i_x$  como sigue usando las conexiones entre los bits de paridad perforados y los bits de paridad y el procedimiento de análisis de evolución de densidad considerando el caso en el que el desempeño asintótico es excelente.

27, 13, 29, 32, 5, 0, 11, 21, 33, 20, 25, 28, 18, 35, 8, 3, 9, 31, 22, 24, 7, 14, 17, 4, 2, 26, 16, 34, 19, 10, 12, 23, 1, 6, 30, 15

10 En la secuencia anterior, una  $x$ -ésima secuencia de posiciones de peso 1 corresponde a un valor de  $i_x$  para  $0 \leq x < 36$ .

Ejemplo de Etapa de Perforación 4: El aparato de transmisión aplica una perforación a todos los bits de paridad  $p_{i_x+36k}$  para  $0 \leq x < A$  y  $0 \leq k < 360$ . En el presente caso, un valor de B se establece a 1.

Ejemplo de Etapa de Perforación 5: El aparato de transmisión perfora complementariamente bits de paridad  $p_{i_A+36k}$  para  $0 \leq k < N_p - 360 \cdot A$ .

15 Se puede entender a partir de los ejemplos de la etapa de perforación 1 a la etapa de perforación 5 que el patrón de perforación se puede definir con precisión cuando se conocen el número  $N_p$  de bits a perforar, la información de secuencia que define los valores de  $i_x$  y un valor de  $q$ .

20 Cuando todos los bits de paridad del código de LDPC de DVB-S2 aplicados a los Ejemplos de la etapa de perforación 1 a la etapa de perforación 5 se representan como  $(p_0, p_1, p_2, \dots, p_{12959})$ , los ejemplos de las etapas de perforación se pueden resumir como se muestra en la Tabla 1.

Tabla 1

Variables principales del código de LDPC de DVB-S2	$N_1 = 16200, K_1 = 3240, M_1 = 360, q = 36$							
Agrupación de bits de paridad	Definir un conjunto $P_j$ satisfaciendo las siguientes características para $0 \leq j < q = 36$ : $P_j = \{p_k \mid k \equiv j \pmod{36}, 0 \leq k < 12960\}$ . El conjunto $P_j$ es un conjunto que tiene 360 bits de paridad como sus entradas.							
Intervalo de $N_p$	Procedimiento de perforación							
$0 \leq N_p < 12960$	Para un número entero $m = \left\lfloor \frac{N_p}{360} \right\rfloor$ , perforar todos los bits de paridad correspondientes a $m$ conjuntos de bits de paridad $P_{\pi(0)}, P_{\pi(1)}, \dots, P_{\pi(m-1)}$ , y adicionalmente perforar $(N_p - 360m)$ bits de paridad entre los bits de paridad correspondientes a $P_{\pi(m)}$ . En el presente caso, $\pi$ indica una función de permutación que es un patrón de perforación, y bits de paridad correspondientes a							
conjuntos de bits de paridad se muestran en la parte inferior de la tabla.								
$\pi(0)$	$\pi(1)$	$\pi(2)$	$\pi(3)$	$\pi(4)$	$\pi(5)$	$\pi(6)$	$\pi(7)$	$\pi(8)$
27	13	29	32	5	0	11	21	33
$\pi(9)$	$\pi(10)$	$\pi(11)$	$\pi(12)$	$\pi(13)$	$\pi(14)$	$\pi(15)$	$\pi(16)$	$\pi(17)$
20	25	28	18	35	8	3	9	31
$\pi(18)$	$\pi(19)$	$\pi(20)$	$\pi(21)$	$\pi(22)$	$\pi(23)$	$\pi(24)$	$\pi(25)$	$\pi(26)$
22	24	7	14	17	4	2	26	16
$\pi(27)$	$\pi(28)$	$\pi(29)$	$\pi(30)$	$\pi(31)$	$\pi(32)$	$\pi(33)$	$\pi(34)$	$\pi(35)$
34	19	10	12	23	1	6	30	15

Como otra realización de las etapas de perforación, el patrón de perforación que se muestra en la Tabla 2 se puede

determinar para un código de LDPC de DVB-S2 con  $N_1 = 16200$ ,  $K_1 = 7200$ ,  $M_1 = 360$  y  $q = 25$ .

Tabla 2

Variables principales del código de LDPC de DVB-S2	$N_1 = 16200$ , $K_1 = 7200$ , $M_1 = 360$ , $q = 25$							
Agrupación de bits de paridad	Definir un conjunto $P_j$ satisfaciendo las siguientes características para $0 \leq j < q = 25$ : $P_j = \{p_k \mid k \equiv j \pmod{25}, 0 \leq k < 9000\}$ . El conjunto $P_j$ es un conjunto que tiene 360 bits de paridad como sus entradas.							
Intervalo de $N_p$	Procedimiento de perforación							
$0 \leq N_p < 9000$	Para un número entero $m = \left\lfloor \frac{N_p}{360} \right\rfloor$ , perforar todos los bits de paridad correspondientes a $m$ conjuntos de bits de paridad $P_{\pi(0)}$ , $P_{\pi(1)}$ , $P_{\pi(m-1)}$ , y adicionalmente perforar $(N_p - 360m)$ bits de paridad entre los bits de paridad correspondientes a $P_{\pi(m)}$ . En el presente caso, $\pi$ indica una función de permutación que es un patrón de perforación, y bits de paridad correspondientes a conjuntos de bits de paridad se muestran en la parte inferior de la tabla.							
$\pi(0)$	$\pi(1)$	$\pi(2)$	$\pi(3)$	$\pi(4)$	$\pi(5)$	$\pi(6)$	$\pi(7)$	$\pi(8)$
6	4	18	9	13	8	15	20	5
$\pi(9)$	$\pi(10)$	$\pi(11)$	$\pi(12)$	$\pi(13)$	$\pi(14)$	$\pi(15)$	$\pi(16)$	$\pi(17)$
17	2	24	10	22	12	3	16	23
$\pi(18)$	$\pi(19)$	$\pi(20)$	$\pi(21)$	$\pi(22)$	$\pi(23)$	$\pi(24)$	-	-
1	14	0	21	19	7	11	-	-

Como se ha descrito anteriormente, las realizaciones de la presente invención pueden aplicar la técnica de perforación eficiente capaz de estabilizar el desempeño del código de LDPC de DVB-S2 usando las características estructurales del código de LDPC de DVB-S2, en lugar de aplicar una técnica de perforación arbitraria o una técnica de perforación ordinaria simple que se usa comúnmente para la perforación del código de LDPC de DVB-S2.

5

Haciendo referencia de nuevo a un procedimiento para determinar el orden de los bits perforados en la etapa de perforación 3 para el código de LDPC de DVB-S2, el procedimiento determina el orden de los bits perforados usando el procedimiento de análisis de evolución de densidad y un procedimiento de análisis de ciclo en el grafo de Tanner.

10

La técnica de perforación contribuye a una tasa de código aumentada debido a que esta cambia una longitud de la palabra de código de LDPC y también disminuye la longitud de palabra de código sin cambiar una longitud de la palabra de información. Por lo tanto, la técnica de perforación y también la técnica de acortamiento se pueden aplicar conjuntamente para obtener la tasa de código y la longitud de palabra de código necesarias en el sistema.

15

Como se ha descrito anteriormente, cuando la longitud de palabra de código y la longitud de información del código de LDPC que las realizaciones de la presente invención pretenden obtener por último a partir de un código de LDPC dado con una longitud de palabra de código  $N_1$  y una longitud de información  $K_1$  usando la técnica de acortamiento y la técnica de perforación se denotan por  $N_2$  y  $K_2$ , respectivamente, si se da una definición de  $N_1 - N_2 = N_\Delta$  y  $K_1 - K_2 = K_\Delta$ , el código de LDPC con la longitud de palabra de código  $N_2$  y la longitud de información  $K_2$  se puede generar acortando  $K_\Delta$  bits y perforando  $N_p (= N_\Delta - K_\Delta)$  bits a partir de una matriz de verificación de paridad del código de LDPC.

20

Para el código de LDPC generado, se pueden establecer longitudes de perforación y de acortamiento considerando

$$\frac{K_1 - K_\Delta}{N_1 - N_\Delta}, \quad \frac{K_1 - K_\Delta}{N_1 - N_\Delta} \text{ para } N_\Delta > 0 \text{ o } K_\Delta > 0.$$

debido a que su tasa de código es

La figura 10 es un diagrama de flujo que ilustra un procedimiento de recepción en un aparato de recepción de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 10, el aparato de recepción determina (o estima) patrones de perforación/acortamiento

a partir de señales recibidas en la etapa 1001. A continuación de lo anterior, el aparato de recepción determina en la etapa 1003 si hay algún bit perforado o acortado.

Si no hay bit perforado o acortado alguno, el aparato de recepción realiza una descodificación en la etapa 1009. Sin embargo, si hay bits acortados o perforados, el aparato de recepción entrega los patrones de perforación/acortamiento a un codificador de LDPC 1160 en la etapa 1005.

En la etapa 1007, el codificador de LDPC 1160 determina que los bits perforados son bits borrados y determina que la probabilidad de que los valores de los bits acortados sean cero (0) es 1. A continuación de lo anterior, el codificador de LDPC 1160 realiza una descodificación.

En la figura 11 se ilustra un ejemplo detallado de un aparato de transmisión para implementar el proceso de perforación del código de LDPC de DVB-S2. Más específicamente, la figura 11 ilustra un diagrama de bloques de una estructura de un aparato de transmisión que usa códigos de LDPC perforados/acortados de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 11, un aparato de transmisión incluye un controlador 1110, un aplicador de patrones de acortamiento 1120, un extractor de matrices de verificación de paridad de código de LDPC 1140, un codificador de LDPC 1160 y un aplicador de patrones de perforación 1180.

El extractor de matrices de verificación de paridad de código de LDPC 1140 extrae una matriz de verificación de paridad de código de LDPC que experimentó un acortamiento. La matriz de verificación de paridad de código de LDPC se puede extraer usando una memoria, se puede dar en el aparato de transmisión o se puede generar en el aparato de transmisión.

El controlador 1110 controla el aplicador de patrones de acortamiento 1120 para determinar un patrón de acortamiento de acuerdo con una longitud de información, y el aplicador de patrones de acortamiento 1120 inserta bits que tienen un valor de 0 en posiciones correspondientes a los bits acortados, o elimina columnas correspondientes a los bits acortados de una matriz de verificación de paridad de un código de LDPC dado. El patrón de acortamiento puede ser un patrón de acortamiento almacenado en una memoria, generarse usando un generador de secuencias (no mostrado) o adquirirse usando un algoritmo de análisis de evolución de densidad para una matriz de verificación de paridad y una longitud de información dada.

El codificador de LDPC 1160 realiza una codificación basándose en el código de LDPC que experimentó un acortamiento por el controlador 1110 y el aplicador de patrones de acortamiento 1120.

El controlador 1110 controla el aplicador de patrones de perforación 1180. El aplicador de patrones de perforación 1180 determina un número de bits de paridad a someter a una perforación, divide los bits de paridad a intervalos predeterminados para determinar un número de bits de perforación, que se someten a una perforación dentro del intervalo predeterminado, determina posiciones de bits de paridad de perforación correspondientes al número determinado de bits de perforación dentro del intervalo predeterminado, y realiza repetidamente una perforación sobre los bits de paridad de perforación correspondientes a las posiciones determinadas a los intervalos predeterminados.

La figura 12 es un diagrama de bloques que ilustra una estructura de un aparato de recepción de acuerdo con una realización de la presente invención. Más específicamente, el aparato de recepción ilustrado en la figura 12 recibe señales transmitidas desde un sistema de comunicación que usa códigos de LDPC de DVB-S2 que experimentaron una perforación o acortamiento, y recupera los datos que quiere el usuario, a partir de las señales recibidas.

Haciendo referencia a la figura 12, el aparato de recepción incluye un controlador 1210, una unidad de decisión/estimación de patrones de acortamiento/perforación 1220, un desmodulador 1230 y un descodificador de LDPC 1240.

El desmodulador 1230 recibe y desmodula un código de LDPC que experimentó un acortamiento, y entrega la señal desmodulada a la unidad de decisión/estimación de patrones de acortamiento/perforación 1220 y al descodificador de LDPC 1240.

La unidad de decisión/estimación de patrones de acortamiento/perforación 1220, bajo el control del controlador 1210, determina (o estima) información acerca del patrón de perforación o de acortamiento de un código de LDPC a partir de la señal desmodulada, y entrega información de posición de los bits perforados y acortados al descodificador de LDPC 1240. La determinación o estimación de los patrones de perforación/acortamiento en la unidad de decisión/estimación de patrones de acortamiento/perforación 1220 puede usar patrones de perforación/acortamiento almacenados en una memoria, puede generar patrones de perforación/acortamiento usando un procedimiento de generación implementado previamente o puede obtener patrones de perforación/acortamiento usando un algoritmo de análisis de evolución de densidad para una matriz de verificación de paridad y una longitud de información dada. El descodificador de LDPC 1240 realiza un procesamiento de borrado sobre los bits perforados y realiza una descodificación sobre los mismos.

Además, cuando el aparato de transmisión aplica tanto un acortamiento como una perforación, la unidad de

decisión/estimación de patrones de acortamiento/perforación 1220 en el aparato de recepción puede llevar a cabo una determinación o estimación sobre el acortamiento en primer lugar, realizar una determinación o estimación de patrón sobre la perforación en primer lugar, o hacer una determinación o estimación de patrón tanto sobre el acortamiento como sobre la perforación.

- 5 El descodificador de LDPC 1240 realiza una descodificación en el supuesto de que tanto la probabilidad de que los bits perforados sean cero (0) como la probabilidad de que los bits perforados sean 1 son iguales a 1/2. Debido a que la probabilidad de que los valores de los bits acortados sean cero es 1 (es decir, un 100 %), el descodificador de LDPC 1240 determina si permitirá o no que los bits acortados tomen parte en su operación de descodificación dependiendo del valor 1 de la probabilidad de que los bits acortados sean cero.
- 10 Cuando el descodificador de LDPC 1240 obtiene información acerca de una longitud del código de LDPC de DVB-S2 acortado por la unidad de decisión/estimación de patrones de acortamiento/perforación 1220, este restablece los datos deseados por el usuario a partir de las señales recibidas.

15 A partir del aparato de transmisión ilustrado en la figura 11, se puede apreciar que el acortamiento se realiza en la fase de entrada del codificador de LDPC 1160 y la perforación se realiza en la fase de salida del codificador de LDPC 1160. Sin embargo, en el aparato de recepción ilustrado en la figura 12, el descodificador de LDPC 1240 debería recibir información tanto acerca de la perforación como acerca del acortamiento para hacer posible la descodificación.

20 Como es evidente a partir de la descripción anterior, las realizaciones de la presente invención pueden generar un código de LDPC separado con una longitud de palabra de código diferente usando información acerca de la matriz de verificación de paridad dada en el sistema de comunicación que usa un código de LDPC.

25 20 Además, las realizaciones de la presente invención pueden optimizar el desempeño del código de LDPC de DVB-S2 empleando una perforación.

30 Se apreciará que las realizaciones de la presente invención se pueden realizar en forma de hardware, software o una combinación de hardware y software. Cualquier software de este tipo puede almacenarse en forma de almacenamiento volátil o no volátil tal como, por ejemplo, un dispositivo de almacenamiento como una ROM, ya sea o no borrible o regrabable, o en forma de memoria tal como, por ejemplo, RAM, chips de memoria, dispositivo o circuitos integrados o en un medio legible óptica o magnéticamente tal como, por ejemplo, un CD, DVD, disco magnético o cinta magnética o similar. Se apreciará que los dispositivos de almacenamiento y medios de almacenamiento son realizaciones de almacenamiento legible por máquina que son adecuados para el almacenamiento de un programa o programas que comprenden instrucciones que, cuando se ejecutan, implementan realizaciones de la presente invención. Por consiguiente, las realizaciones proporcionan un programa que comprende código para implementar un sistema o procedimiento como se reivindica en una cualquiera de las reivindicaciones de esta memoria descriptiva y un almacenamiento legible por máquina que almacena un programa de este tipo. Aún además, tales programas se pueden transmitir electrónicamente a través de cualquier medio, tal como una señal de comunicación portada a través de una conexión cableada o inalámbrica y las realizaciones abarcan esto convenientemente.

35 De principio a fin de la descripción y reivindicaciones de esta memoria descriptiva, las palabras "comprender" y "contener" y variaciones de las palabras, por ejemplo, "que comprende" y "comprende", significan "que incluye pero sin limitación", y no pretende excluir (y no excluye) otros restos, aditivos, componentes, elementos integrantes o etapas.

40 40 De principio a fin de la descripción y reivindicaciones de esta memoria descriptiva, el singular abarca el plural a menos que el contexto requiera lo contrario. En particular, cuando se usa el artículo indefinido, se ha de entender que la memoria descriptiva contempla pluralidad así como singularidad, a menos que el contexto requiera lo contrario.

45 Se ha de entender que los rasgos distintivos, elementos integrantes, características, compuestos, grupos o restos químicos descritos junto con un aspecto, realización o ejemplo particular de la invención, son aplicables a cualquier otro aspecto, realización o ejemplo descrito en el presente documento a menos que sean incompatibles con los mismos.

50 También se apreciará que, de principio a fin de la descripción y realizaciones de esta memoria descriptiva, el lenguaje en forma general de "X para Y" (en la que Y es alguna acción, actividad o etapa y X son algunos medios para llevar a cabo esa acción, actividad o etapa) abarca medios X adaptados o dispuestos específicamente, pero no exclusivamente, para hacer Y.

55 Aunque la presente invención se ha mostrado y descrito con referencia a realizaciones de la misma, será entendido por los expertos en la materia que en la misma se pueden hacer diversos cambios en la forma y en los detalles sin apartarse del ámbito de la presente invención según se define por las reivindicaciones adjuntas.

## REIVINDICACIONES

1. Un procedimiento de descodificación de datos en un receptor en un sistema de radiodifusión, comprendiendo el procedimiento:

5 desmodular una señal recibida, incluyendo la señal datos de una palabra de código de verificación de paridad de baja densidad, LDPC, en el que la palabra de código de LDPC se obtiene mediante codificación de LDPC usando una matriz de verificación de paridad que tiene una estructura predeterminada, cuya estructura que es igual a la definida en la Norma DVB-S2 y tiene una longitud de  $N_1$ , una parte de información con una longitud de información  $K_1$  y una parte de paridad con una longitud de paridad de  $(N_1 - K_1)$ , comprendiendo adicionalmente el procedimiento:

10 determinar un patrón de perforación a partir de la señal desmodulada; y  
determinar información de posición para bits de paridad perforados basándose en el patrón de perforación; y  
descodificar por LDPC datos en la señal desmodulada basándose en la información de posición,  
**caracterizado porque**  
el patrón de perforación se determina basándose en una tasa de código  $K_1 / N_1$  del código de LDPC asociado con dicha matriz de verificación de paridad,  
la información de posición para los bits de paridad perforados está asociada con  $m$  conjuntos de bits de paridad de  $q$  conjuntos de bits de paridad, en el que los  $q$  conjuntos de bits de paridad se definen por:

$$P_j = \{p_k \mid j \equiv k \pmod{q}, 0 \leq k < N_1 - K_1\}$$

en la que

20  $P_j$  denota un  $j$ -ésimo conjunto de bits de paridad,  
 $p_k$  denota un  $k$ -ésimo bit de paridad,  
 $0 \leq j < q$ ,

$$q = (N_1 - K_1) / M_1,$$

25 y  
 $M_1 = 360$ ; en el que se perforan todos los bits de paridad de  $m$  conjuntos de bits de paridad  $P_{\pi(0)}, P_{\pi(1)}, \dots, P_{\pi(m-1)}$  de  $q$  conjuntos de bits de paridad  $P_j$ , en los que los índices  $\pi(0), \dots, \pi(m-1)$  definen el patrón de perforación,  $m = \left\lfloor \frac{N_p}{360} \right\rfloor$ , siendo  $N_p$  un número de bits de paridad perforados,  
en los que la tasa de código  $K_1 / N_1 = 1/5$ ,  $N_1 = 16200$ ,  $K_1 = 3240$  y  $q = 36$ , y el patrón de perforación se define por la siguiente tabla:

$\pi(0)$	$\pi(1)$	$\pi(2)$	$\pi(3)$	$\pi(4)$	$\pi(5)$	$\pi(6)$	$\pi(7)$	$\pi(8)$
27	13	29	32	5	0	11	21	33
$\pi(9)$	$\pi(10)$	$\pi(11)$	$\pi(12)$	$\pi(13)$	$\pi(14)$	$\pi(15)$	$\pi(16)$	$\pi(17)$
20	25	28	18	35	8	3	9	31
$\pi(18)$	$\pi(19)$	$\pi(20)$	$\pi(21)$	$\pi(22)$	$\pi(23)$	$\pi(24)$	$\pi(25)$	$\pi(26)$
22	24	7	14	17	4	2	26	16
$\pi(27)$	$\pi(28)$	$\pi(29)$	$\pi(30)$	$\pi(31)$	$\pi(32)$	$\pi(33)$	$\pi(34)$	$\pi(35)$
34	19	10	12	23	1	6	30	15

30 2. El procedimiento de la reivindicación 1, en el que se perforan adicionalmente  $(N_p - 360m)$  bits de paridad entre bits de paridad correspondientes a  $P_{\pi(m)}$ .

3. Un aparato dispuesto para descodificar datos en un sistema de radiodifusión, comprendiendo el aparato:

35 un desmodulador dispuesto para desmodular una señal recibida, incluyendo la señal datos de una palabra de código de verificación de paridad de baja densidad, LDPC, en el que la palabra de código de LDPC se obtiene mediante codificación de LDPC usando una matriz de verificación de paridad que tiene una estructura predeterminada, estructura que es igual a la definida en la Norma DVB-S2 y tiene una longitud de  $N_1$ , una parte de información con una longitud de información  $K_1$  y una parte de paridad con una longitud de paridad de  $(N_1 - K_1)$ ; una unidad de decisión de patrón de perforación dispuesta para:

40 determinar un patrón de perforación a partir de la señal desmodulada; y  
determinar información de posición para bits de paridad perforados basándose en el patrón de perforación; y

un descodificador de LDPC dispuesto para descodificar por LDPC datos en la señal desmodulada basándose en la información de posición; y  
**caracterizado porque**

- 5 el patrón de perforación se determina basándose en una tasa de código  $K_1 / N_1$  del código de LDPC asociado con dicha matriz de verificación de paridad,  
la información de posición para los bits de paridad perforados está asociada con  $m$  conjuntos de bits de paridad de  $q$  conjuntos de bits de paridad, en el que los  $q$  conjuntos de bits de paridad se definen por:

$$P_j = \{p_k \mid j \equiv k \pmod{q}, 0 \leq k < N_1 - K_1\}$$

en la que

- 10  $P_j$  denota un  $j$ -ésimo conjunto de bits de paridad,  
 $p_k$  denota un  $k$ -ésimo bit de paridad,  
 $0 \leq j < q$ ,

$$q = (N_1 - K_1) / M_1,$$

- 15 y  
 $M_1 = 360$ ;  
en el que se perforan todos los bits de paridad de  $m$  conjuntos de bits de paridad  $P_{\pi(0)}, P_{\pi(1)}, \dots, P_{\pi(m-1)}$  de  $q$  conjuntos de bits de paridad  $P_j$ ,  
en los que los índices  $\pi(0), \dots, \pi(m-1)$  definen el patrón de perforación,  $m = \left\lfloor \frac{N_p}{360} \right\rfloor$ , siendo  $N_p$  un número de bits de paridad perforados,  
20 en los que la tasa de código  $K_1 / N_1 = 1/5$ ,  $N_1 = 16200$ ,  $K_1 = 3240$  y  $q = 36$ , y el patrón de perforación se define por la siguiente tabla:

$\pi(0)$	$\pi(1)$	$\pi(2)$	$\pi(3)$	$\pi(4)$	$\pi(5)$	$\pi(6)$	$\pi(7)$	$\pi(8)$
27	13	29	32	5	0	11	21	33
$\pi(9)$	$\pi(10)$	$\pi(11)$	$\pi(12)$	$\pi(13)$	$\pi(14)$	$\pi(15)$	$\pi(16)$	$\pi(17)$
20	25	28	18	35	8	3	9	31
$\pi(18)$	$\pi(19)$	$\pi(20)$	$\pi(21)$	$\pi(22)$	$\pi(23)$	$\pi(24)$	$\pi(25)$	$\pi(26)$
22	24	7	14	17	4	2	26	16
$\pi(27)$	$\pi(28)$	$\pi(29)$	$\pi(30)$	$\pi(31)$	$\pi(32)$	$\pi(33)$	$\pi(34)$	$\pi(35)$
34	19	10	12	23	1	6	30	15

4. El aparato de la reivindicación 3, en el que se perforan adicionalmente  $(N_p - 360m)$  bits de paridad entre bits de paridad correspondientes a  $P_{\pi(m)}$ .

- 25 5. Un procedimiento de codificación de datos en un transmisor en un sistema de radiodifusión, comprendiendo el procedimiento:

- codificar por verificación de paridad de baja densidad, LDPC, los datos para generar una palabra de código de LDPC usando una matriz de verificación de paridad que tiene una estructura predeterminada, cuya estructura que es igual a la definida en la Norma DVB-S2 y tiene una longitud de  $N_1$ , una parte de información con una longitud de información  $K_1$  y una parte de paridad con una longitud de paridad de  $(N_1 - K_1)$ , en el que los bits de paridad de la parte de paridad se dividen en  $q$  conjuntos de bits de paridad basándose en la siguiente ecuación:

$$P_j = \{p_k \mid j \equiv k \pmod{q}, 0 \leq k < N_1 - K_1\}$$

en la que

- 35  $P_j$  denota un  $j$ -ésimo conjunto de bits de paridad,  
 $p_k$  denota un  $k$ -ésimo bit de paridad,  
 $0 \leq j < q$ ,

$$q = (N_1 - K_1) / M_1,$$

$$y \\ M_1 = 360;$$

comprendiendo adicionalmente el procedimiento:

- determinar un número de bits de paridad  $N_p$  a perforar;  
 determinar un número  $m$  de conjuntos de bits de paridad en los que se perforan todos los bits de paridad, basándose en el número de bits de paridad a perforar; y  
 5 perforar todos los bits de paridad de  $m$  conjuntos de bits de paridad  $P_{\pi(0)}, P_{\pi(1)}, \dots, P_{\pi(m-1)}$  de  $q$  conjuntos de bits de paridad  $P_j$ , en los que los índices  $\pi(0), \dots, \pi(m-1)$  definen un patrón de perforación, determinándose el patrón de perforación basándose en una tasa de código  $K_1 / N_1$  del código de LDPC asociado con dicha matriz de verificación de paridad,

en el que la tasa de código  $K_1 / N_1 = 1/5$ ,  $N_1 = 16200$ ,  $K_1 = 3240$  y  $q = 36$ , y el patrón de perforación se define por la siguiente tabla,

$\pi(0)$	$\pi(1)$	$\pi(2)$	$\pi(3)$	$\pi(4)$	$\pi(5)$	$\pi(6)$	$\pi(7)$	$\pi(8)$
27	13	29	32	5	0	11	21	33
$\pi(9)$	$\pi(10)$	$\pi(11)$	$\pi(12)$	$\pi(13)$	$\pi(14)$	$\pi(15)$	$\pi(16)$	$\pi(17)$
20	25	28	18	35	8	3	9	31
$\pi(18)$	$\pi(19)$	$\pi(20)$	$\pi(21)$	$\pi(22)$	$\pi(23)$	$\pi(24)$	$\pi(25)$	$\pi(26)$
22	24	7	14	17	4	2	26	16
$\pi(27)$	$\pi(28)$	$\pi(29)$	$\pi(30)$	$\pi(31)$	$\pi(32)$	$\pi(33)$	$\pi(34)$	$\pi(35)$
34	19	10	12	23	1	6	30	15

- 10 6. El procedimiento de la reivindicación 5, que comprende adicionalmente:  
 perforar adicionalmente  $N_p - 360m$  bits de paridad entre bits de paridad correspondientes a  $P_{\pi(m)}$ .

$$H_1 = \begin{bmatrix} 1 & 1 & 1 & 1 & 1 & 1 & 0 & 0 \\ 1 & 1 & 0 & 1 & 0 & 1 & 1 & 0 \\ 1 & 1 & 1 & 0 & 0 & 0 & 1 & 1 \\ 1 & 0 & 1 & 1 & 1 & 0 & 0 & 1 \end{bmatrix}$$

FIG.1

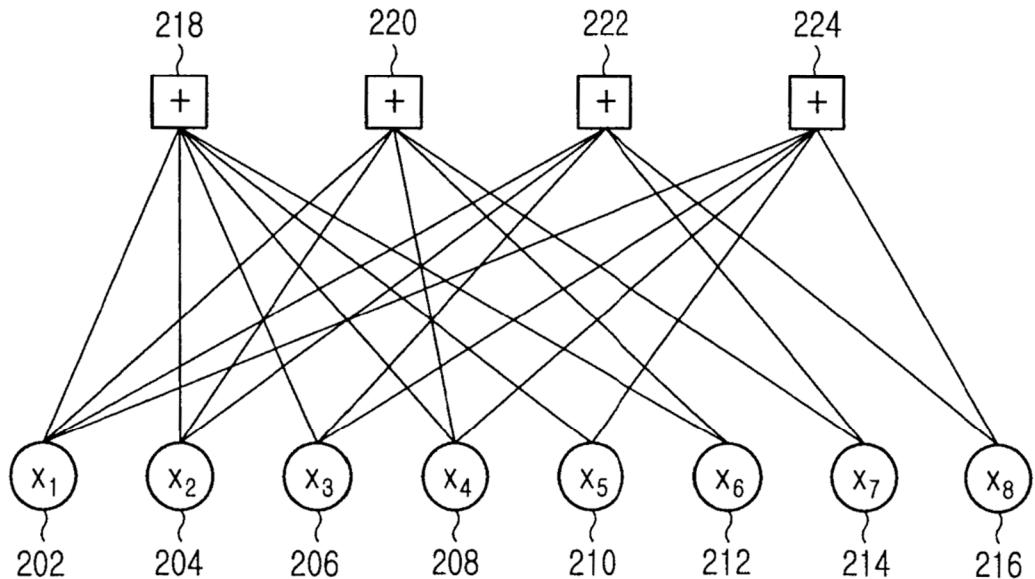


FIG.2

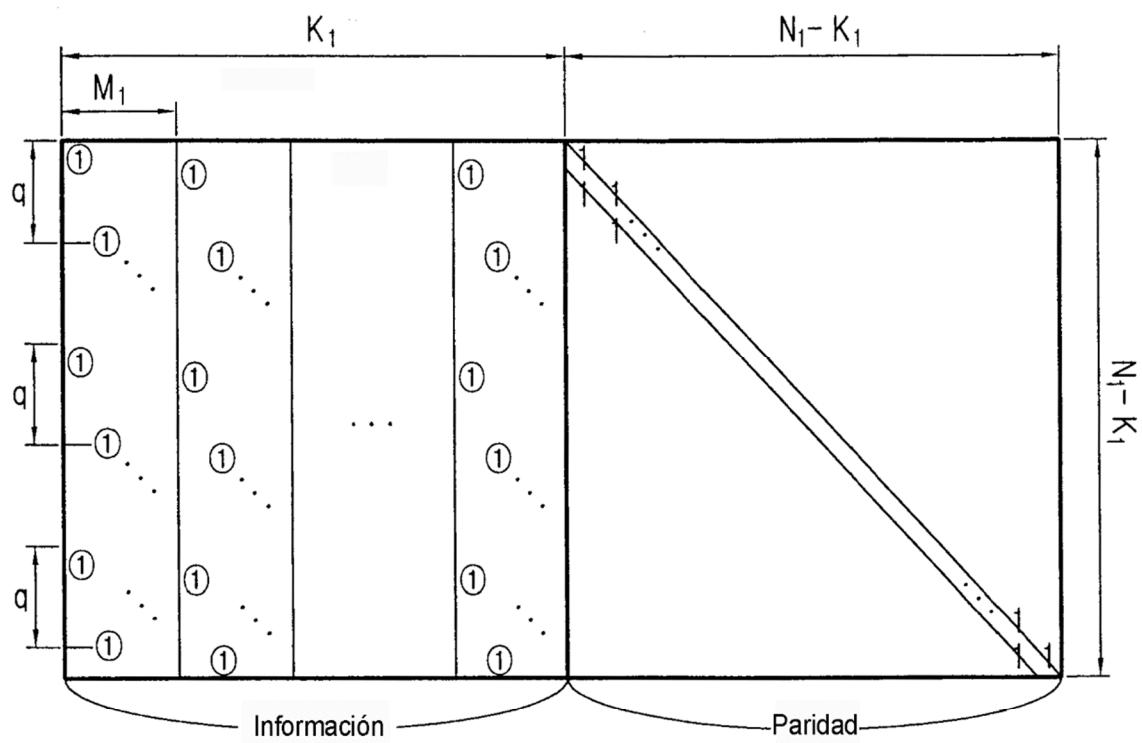


FIG.3

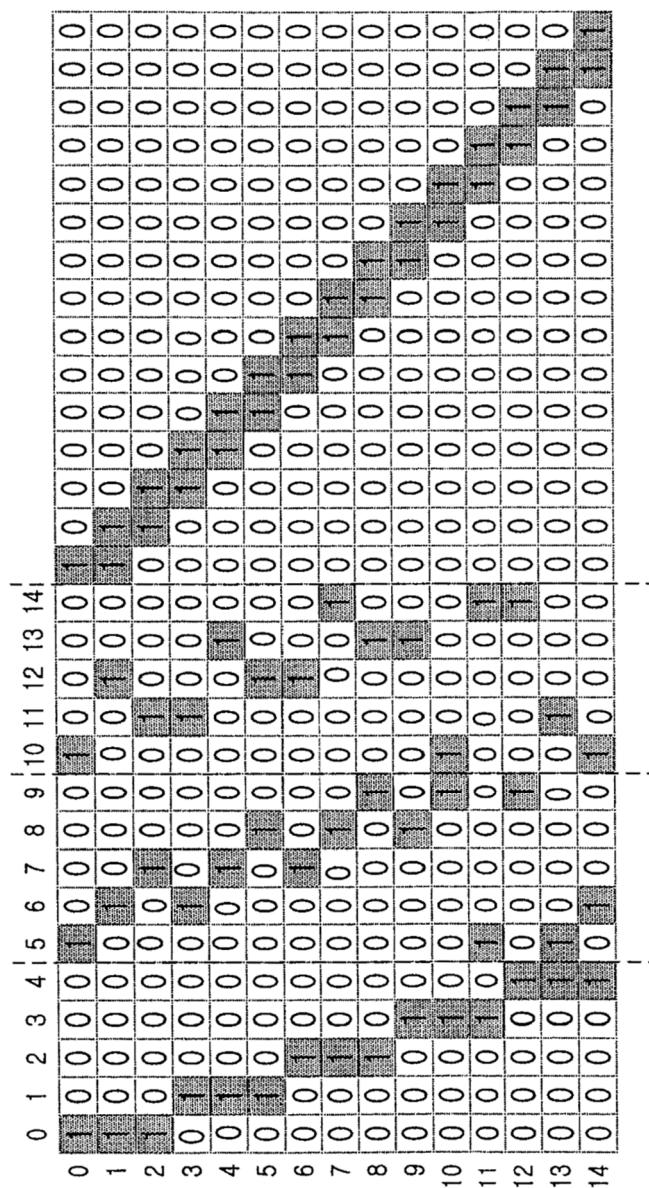


FIG.4

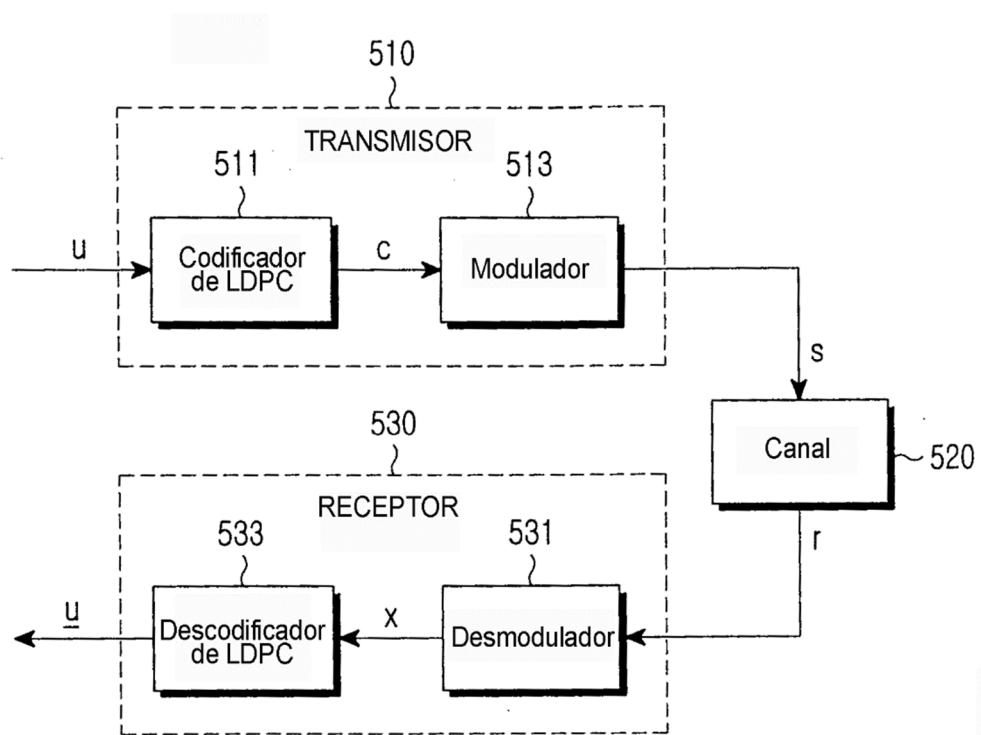


FIG.5

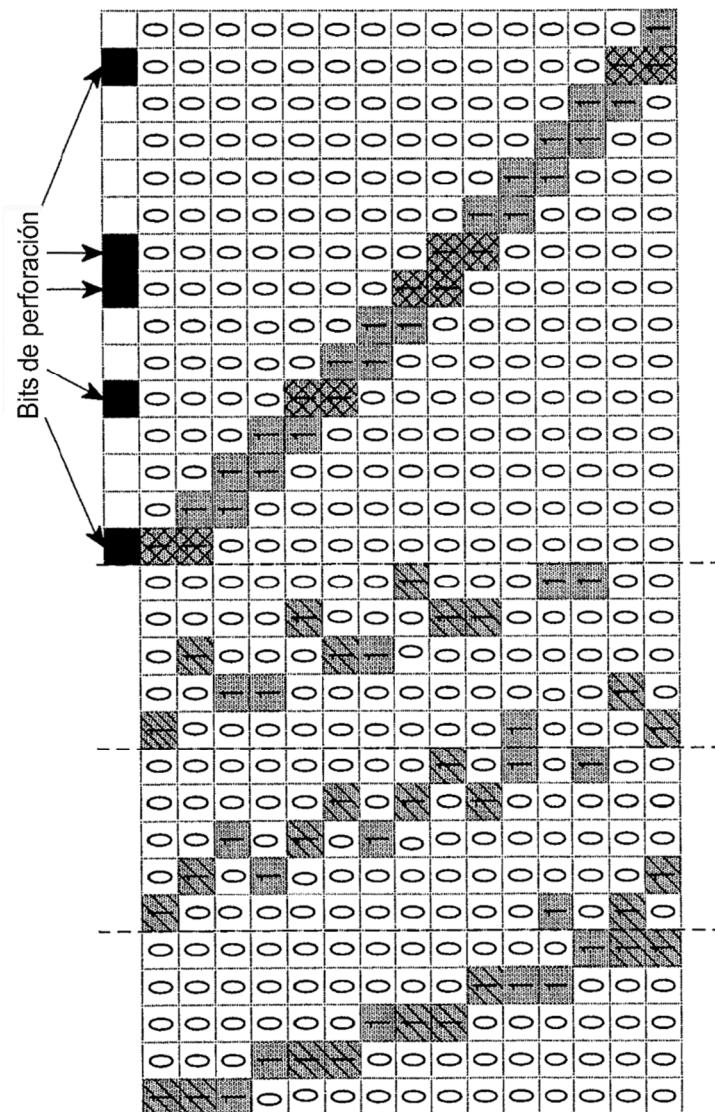


FIG.6

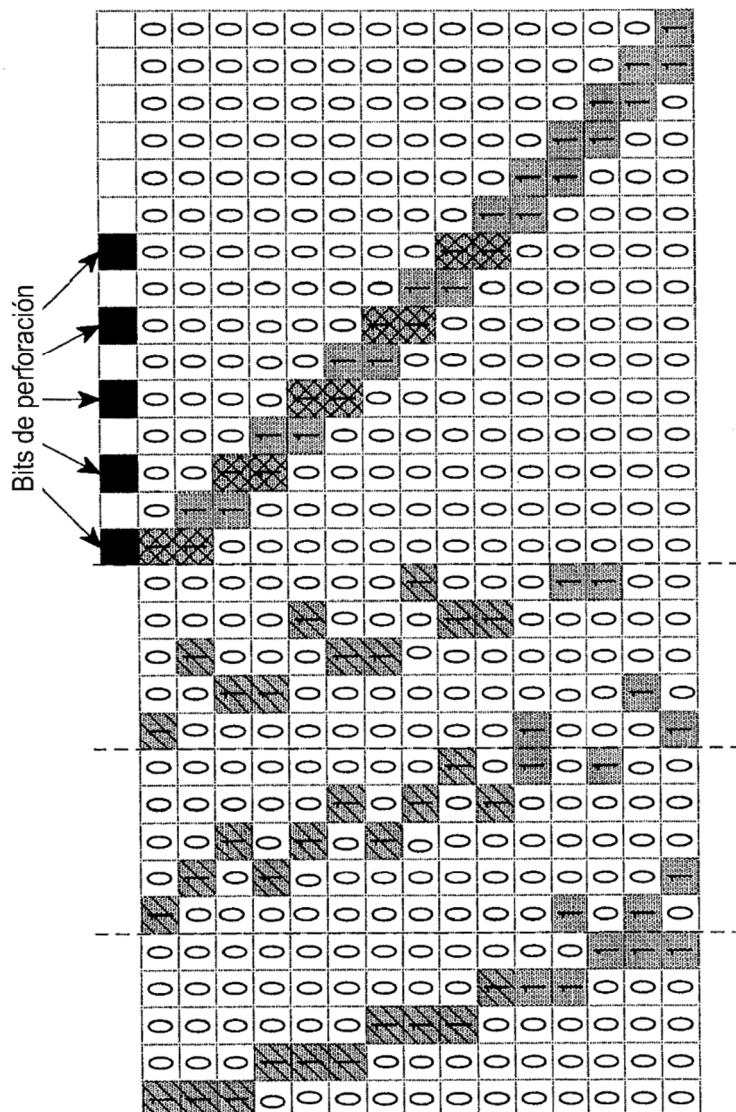


FIG. 7

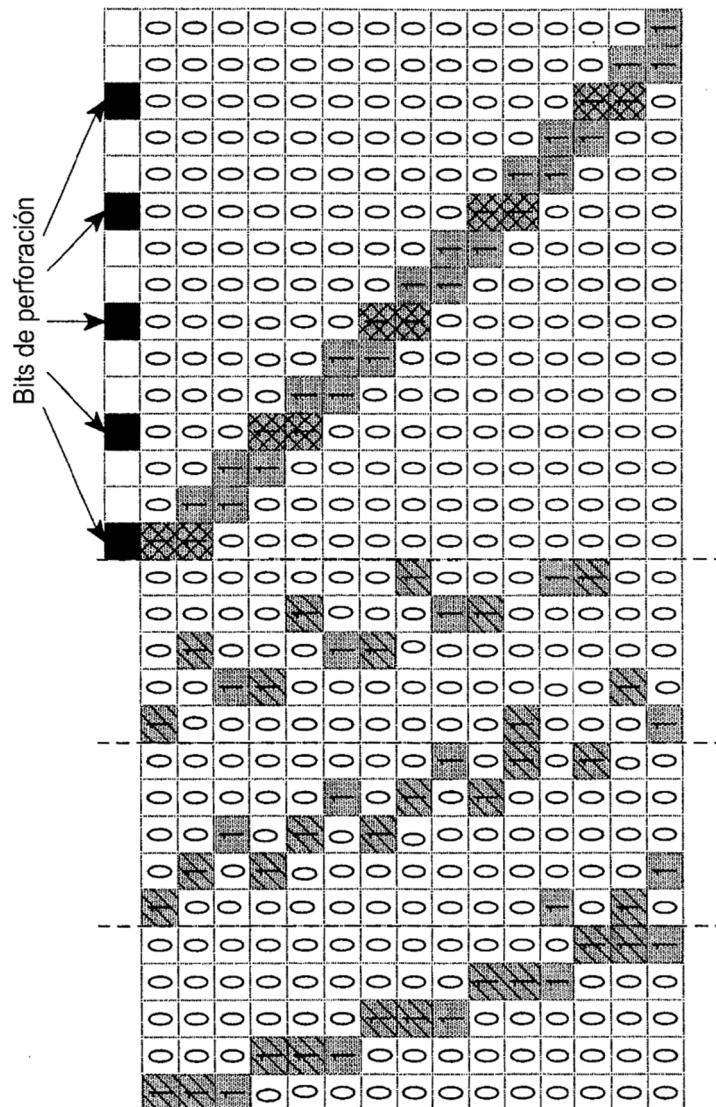


FIG.8

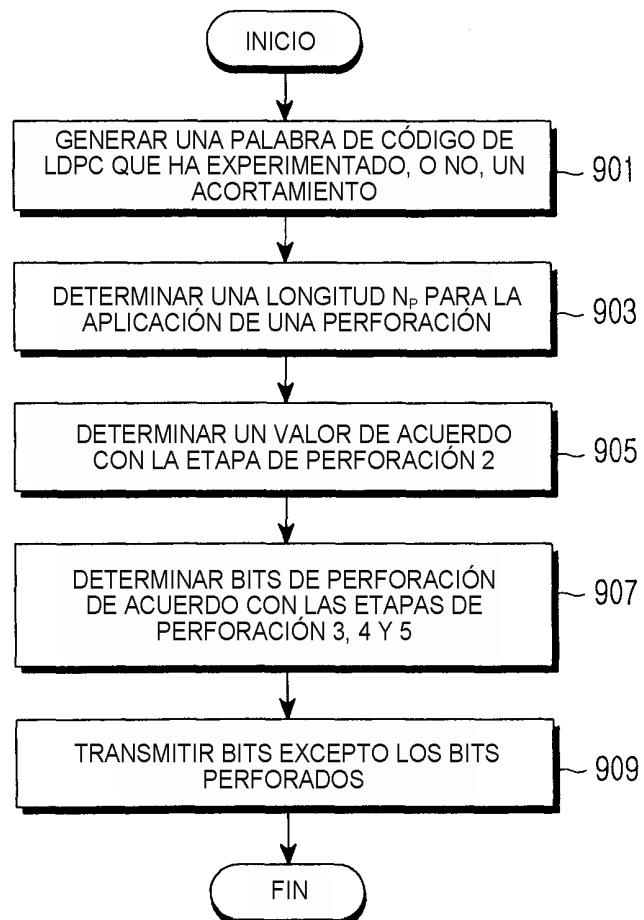


FIG.9

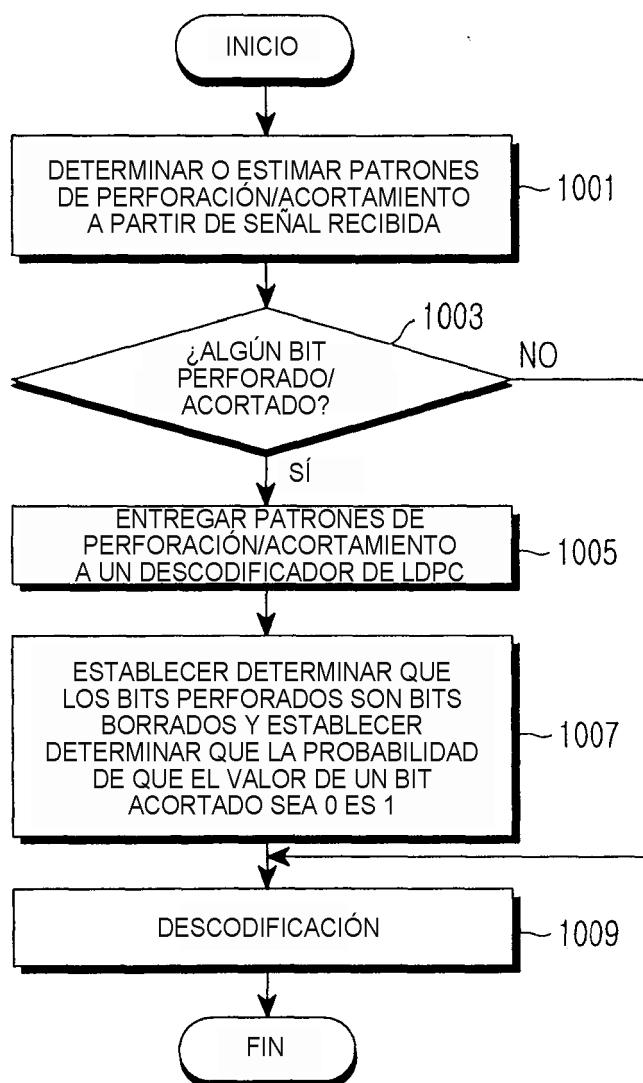


FIG.10

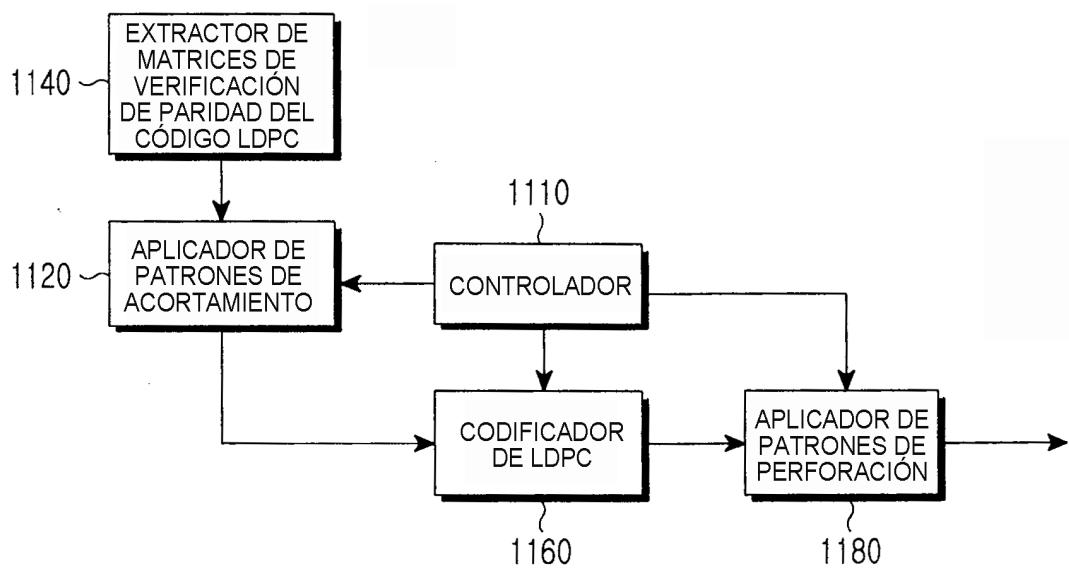


FIG.11

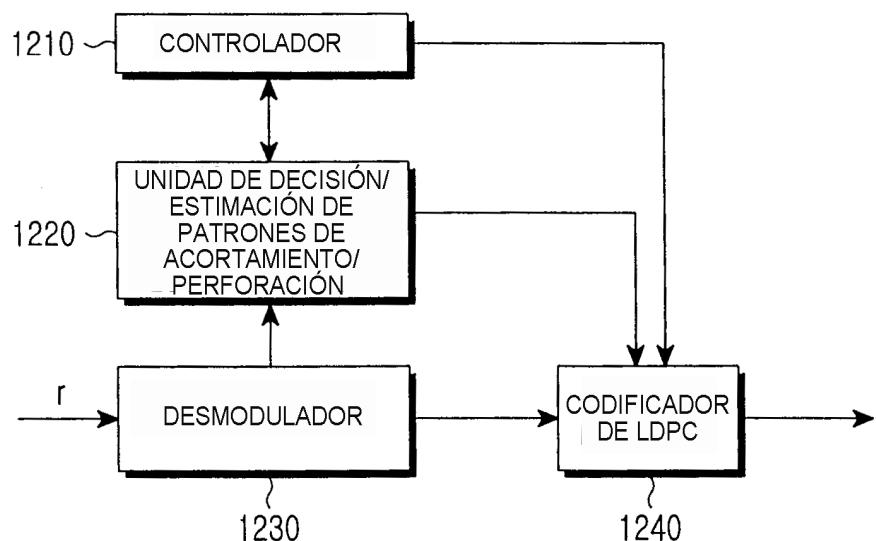


FIG.12