



(12) 发明专利

(10) 授权公告号 CN 102119472 B

(45) 授权公告日 2013. 10. 23

(21) 申请号 200980131668. 7

(22) 申请日 2009. 08. 13

(30) 优先权数据

61/088, 548 2008. 08. 13 US

(85) PCT申请进入国家阶段日

2011. 02. 11

(86) PCT申请的申请数据

PCT/US2009/053729 2009. 08. 13

(87) PCT申请的公布数据

W02010/019785 EN 2010. 02. 18

(73) 专利权人 泛达公司

地址 美国伊利诺斯州

(72) 发明人 F·M·斯特拉卡 M·K·袁

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 刘佳

(51) Int. Cl.

H01R 13/6461(2011. 01)

H01R 13/6466(2011. 01)

(56) 对比文件

EP 1414115 A1, 2004. 04. 28,

WO 2005/101588 A1, 2005. 10. 27,

EP 1931054 A1, 2008. 06. 11,

CN 101449434 A, 2009. 06. 03, 全文.

审查员 孔伟

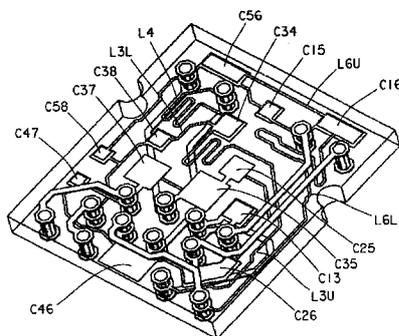
权利要求书1页 说明书4页 附图7页

(54) 发明名称

具有多级补偿的通信连接器

(57) 摘要

一种通信连接器使用补偿电路来补偿网络连接中的串扰。电容器连接在所述通信连接器内的专用导电路径之间。在补偿电路中利用电感柱脚来改进总体补偿性能。



刚性板PCB布线图的示意图

1. 一种用于通信网络中的通信插座,所述插座包括:

多个载流路径,所述多个载流路径穿过所述通信插座,所述载流路径包括导体的至少第一和第二信号对,每个所述信号对包括第一和第二导电通路;

补偿电路,当所述通信插座连接到插头时,所述补偿电路适于减少总体串扰,所述补偿电路包括:

第一焊盘电容器,所述第一焊盘电容器连接在所述第一信号对的第二导电通路与所述第二信号对的第一导电通路之间;

第二焊盘电容器,所述第二焊盘电容器连接在所述第一信号对的第一导电通路与所述第二信号对的第二导电通路之间;

第三焊盘电容器,所述第三焊盘电容器连接在所述第一信号对的所述第一导电通路与所述第二信号对的所述第一导电通路之间,第一和第二电感柱脚还在所述第三焊盘电容器的相反侧上定位在所述第一信号对的所述第一导电通路与所述第二信号对的所述第一导电通路之间;以及

第四焊盘电容器,所述第四焊盘电容器连接在所述第一信号对的所述第二导电通路与所述第二信号对的所述第二导电通路之间;第三和第四电感柱脚还定位在所述第一信号对的所述第二导电通路与所述第二信号对的所述第二导电通路之间。

2. 如权利要求1所述的通信插座,其特征在于,所述载流路径包括编号为1至8的四对导电通路,且其中所述第一信号对包括第四和第五导电通路,且所述第二信号对包括第三和第六导电通路。

3. 如权利要求1所述的通信插座,其特征在于,所述补偿电路设置在所述通信插座内的刚性电路板上。

4. 如权利要求1所述的通信插座,其特征在于,还包括多个插头接口触点,所述多个插头接口触点适于与插头的各触点形成导电接触,所述插头接口触点中的每个构成所述载流路径中一个的一部分。

5. 如权利要求1所述的通信插座,其特征在于,还包括多个绝缘移位触点,所述绝缘移位触点中的每个构成所述载流路径中一个的一部分。

具有多级补偿的通信连接器

背景技术

[0001] 需要改进在坚固设计中较高频率时通信连接器的近端串扰 NEXT 性能,其可相对容易地进行制造。本说明书针对一种通过在连接器内印刷电路板 (PCB) 上采用特定电容和电感耦合而改进通信连接器内 NEXT 性能的方法。

附图说明

- [0002] 图 1 是根据本发明一实施例的模块化组件的分解图；
[0003] 图 2 是根据本发明一实施例的印刷电路板的示意图；
[0004] 图 3 是根据本发明一实施例的置于两个电感器之间的电容器的示意图；
[0005] 图 4 是根据本发明一实施例的印刷电路板的各层上的布线平面图；
[0006] 图 5 是示出了图 4 所示实施例的分层印刷电路板中的布线的立体图；
[0007] 图 6 是示出了对组合 45-36 的示意图；
[0008] 图 7 是示出了对组合 45-78 的示意图；
[0009] 图 8 是示出了对组合 45-12 的示意图；
[0010] 图 9 是示出了对组合 45-36 的示意图；
[0011] 图 10 是示出了对组合 36-12 的示意图；以及
[0012] 图 11 是示出了对组合 45-36 的示意图。

[0013] 发明描述

[0014] 本发明的某些实施例在模块化插座组件 10 内采用 PCB,其包括具有时间延迟的两级电容器补偿 / 串扰和一种版本的“桥形网络 (lattice network)”。更具体来说,根据本发明各实施例设计的 PCB 可作为图 1 中所示和图 2 中示意性示出的通信连接器内的刚性电路板 12。

[0015] 模块化插座组件 10 的其它各部分包括:前部壳体 14;触点鼻部 16,其保持电连接到刚性电路板 12 的插头接口触点;绝缘移位触点 (IDC) 18,其端接有通信电缆的导线(未示出),且还与刚性电路板 12 形成电接触;后部壳体 20;以及布线帽 22。在已完成的组件中,触点鼻部 16 的插头接口触点和 IDC18 通过顺应性销 (compliant pin) 插入到刚性电路板 12 内。前部壳体 14 夹在后部壳体 20 上,且布线帽 22 夹入后部壳体 20,由此端接 IDC18 处通信电缆的导线。

[0016] 本发明的自感柱脚采用每单位长度电路迹线的电感的分布式电参数来形成电感元件。尽管该构造在以下示意图中模式为离散式电感器(其具有等同效果时也是合适的),但它是该长度的迹线产生的分布式电感部件,与例如成匝的导线线圈相反。相反,本文所示的电容器是离散式电容器,但所示电容器和电感器都可通过离散式或分布式组件、或作为其组合来实现。桥形网络通常包括串扰电路组件和补偿电路组件,其每一个都具有不同的耦合速率与频率关系。“串扰电路组件”是其中用相同极性进行耦合作为插头内串扰产生耦合的电路组件,而“补偿电路组件”则是其中在与插头内发生串扰耦合相反极性内进行耦合的电路部件。

[0017] 用在本发明各实施例中桥形网络的版本利用电容与到第二级串扰网络的第二信号迹线之间连接的第二自感柱脚。图 3 示出了定位在本发明一实施例的两个电感器之间的电容器。与仅将电感器放置在电容器的一侧相比,使电容器定位在两个柱脚之间可改进相对于相反传输方向 (IDC 至 PIC) 的 NEXT 性能,其中如图 3 所示,单个电感器的电感 L_1 约等于 L_2+L_3 。此外,第二柱脚显示出也相对于仅使用一侧电感器在回程损耗方面的改进。

[0018] 本文描述的自感柱脚 (如图 3 所示) 是指做成特定长度以利用其自感的迹线。术语“柱脚”是指这些迹线不是主载流路径的一部分的情况。它们是载流路径分支出来的。较佳地是,自感柱脚终止于电容器 (即,在各柱脚的端点处没有 DC 连接)。本文所述的载流路径是允许 DC 电流流过两点之间 (诸如 RJ45 插头与插座内的绝缘移位触点 18 (IDC) 之间) 的迹线。

[0019] EIA/TIA 类型 6 (“CAT6”) 产品通常具有组成 4 个不同对的 8 根导线。这些导线用数字 1 至 8 进行编号,且不同对为 45、36、12 和 78 (分别是对 1、对 2、对 3 和对 4)。这些导线在 RJ45 插头内的布局引起这些不同对之间的串扰,该串扰必须在插座内进行补偿。因为有 4 个不同的对,因而可在六个不同对组合之间形成近端串扰 (NEXT)。这些对组合为 45-36、45-12、45-78、36-12、36-78 以及 12-78。

[0020] 参照图 2、4 和 5,本发明一实施例的 CAT6 插座的总体设计使用用于对组合 45-36、36-12、36-78 以及 45-12 的延时补偿。对组合 45-36、36-12 和 36-78 还利用桥形补偿技术。图 6 中示出了本文描述的用于对组合 45-36 的桥形网络的类型。本文的桥形网络利用 C34 和 C56 上的自感来产生“增长矢量”以增加总体 NEXT 带宽。注意,图 6 中忽略了鼻部 16 的作用。

[0021] 该说明考虑以下因素:

[0022] • 给出的所有电容器尺寸相对于焊盘之间发生交叠的量进行参考。根据本发明的某些实施例,每个电容器的一个导电焊盘沿每个方向每侧尺寸超过 5 密耳,例如以有助于解决层与层的对准。本文给出的这些尺寸是用于较小的层。根据一实施例,跨越 4 密耳的芯形成电容器,该芯通常由介电常数约 4.4 的 RF4 材料制成。

[0023] • 本文给出的电容和电感值用于电连接器的一实施例。应当理解地是,使用其它电容和电感值也可应用本发明的原理。例如,不同鼻部或 IDC 设计,包括不同的材料选择,也可使另外的电容和电感值有利。

[0024] • 本发明的各方面也可应用于屏蔽和 / 或分线型 (punchdown-style) 连接器。

[0025] • 用于每个描述的示意图仅包括通过设计增加的有意的电容。例如,有意未示出导线之间的互感,这是为了示意图清楚且出于由设计产生的任何互感并不是有意用于补偿的原因。

[0026] • 这些示意图未示出由设置的几何形状引起的寄生电容,除非认为该电容重要而要注意 (其值大于 0.1pF)。注意这些值,但不用参考字母标示。

[0027] • 用于每个对组合的示意图 (图 6-11) 并不显示所有连接,因为它们每次仅示出两对。图 2 中显示出刚性电路板 12 的完整示意图。注意,对于对组合 45-36、36-12 和 36-78,柱脚电感将某些电容器之间分开。图 6-11 中并未完全示出这些连接,且用于电感的术语反应哪些电感器用于哪些电容器。

[0028] • 所示示意图试图接近“中部插头”,该“中部插头”是指串扰值在用于该对组合的

特定串扰范围中部的插头。

[0029] •该 RS 中描述的所有电路板尺寸每个分别经受变化（估计高达 20%）。其一个原因是来自不同电路板制造商的电路板构建公差的变化。可能使用不同的材料或不同的工艺来制造电路板。因此，电路板的性能可能变化，即使布线图相同也会由于电容变化而变化。另一原因是允许可能需要的、补偿不同插座设计所需的设计变化。因此，良好的工程实践要求能够通过标准公差（约 $\pm 20\%$ ）来改变用于焊盘电容器的交叠面积。该面积的改变可在一个电容器接着一个电容器的基础上进行，但较佳的是总体电路板设计（迹线布局、延时的使用、桥形）保持恒定，即使电容值可能根据某些实施例而改变。某些改型可仅要求改变一个或两个电容器的尺寸（或者更小或者更大），且某些可能要求改变所有电容器的尺寸。

[0030] 按照附图，且具体参照图 4 和 5，其分别示出了单独的刚性 PCB 各层布图和组合的刚性 PCB 布图，这里所示 PCB 具有以下特征。用于电容焊盘的尺寸公差对于两种尺寸都是给定的。

[0031] 1. 载流迹线用相应的引脚数经过 PIC 通孔与 IDC 通孔之间。PIC 通孔是指图 1 中来自鼻部 16 的顺应性引脚与刚性电路板 12 接口处的通孔。IDC 通孔则是指图 1 中 IDC18 与刚性电路板 12 接口处的通孔。

[0032] 2. 已在先前的 CAT6 刚性电路板上实现的电路板的改进的可制造性。通过使电容器更远离通孔移动而实现该改进的可制造性，使得电容器较少经受过层与层对准和钻孔公差产生的制造公差（诸如图 4 和 5 中示出的电容器 C35 和 C46）。此外，发现方形电容器比矩形电容器较少经受过制造公差，所以电路板上大部分电容器已制成方形。

[0033] 3. 通过连接在 4 和 7PIC 通孔之间的焊盘电容器 C47 并通过连接在 IDC 通孔 5 和引脚 PIC 通孔 8 之间的焊盘电容器 C58 提供具有与由用于对组合 45-78 的插头产生的净串扰相反极性的串扰。图 7 中示出用于对连接 45-78 的示意图。焊盘电容器 C47 的尺寸设置成 0.025" 乘 0.025" ($\pm 20\%$)，且焊盘电容器 C58 的尺寸设置成 0.027" 乘 0.027" ($\pm 20\%$)。

[0034] 4. 通过使用延迟模式实现用于对组合 45-12 的串扰补偿。图 8 中示出了用于对组合 45-12 的示意图。焊盘电容器 C25 具有与由用于连接在 PIC 通孔 2 与 5 之间的对组合 45-12 的插头产生的净串扰相反的极性。焊盘电容器 C15 具有与由用于连接在 IDC 通孔 1 与 5 之间的对组合 45-12 的插头产生的净串扰相同的极性。C15 从 C25 延时约 0.395" (1、2、4 和 5PIC 通孔至其相应 IDC 通孔之间的平均距离)。焊盘电容器 C25 为 0.042" 乘 0.042" $\pm 20\%$ ，且焊盘电容器 C15 为 0.033" 乘 0.033" $\pm 20\%$ 。

[0035] 5. 通过使用延时模式和桥形网络补偿技术来实现用于对 45-36 的串扰补偿。图 9 中示出了用于对组合 45-36 的示意图。该延时和桥形网络包括：

[0036] a. 焊盘电容器 C35，其连接在 PIC 通孔 3 与 5 之间，并具有与由用于对组合 45-36 的插头引起的净串扰相反的极性。焊盘电容器 C35 为 0.068" 乘 0.068" $\pm 20\%$ 。

[0037] b. 焊盘电容器 C46，其连接在 PIC 通孔 4 与 6 之间，并具有与由用于对组合 45-36 的插头引起的净串扰相反的极性。焊盘电容器 C46 为 0.050" 乘 0.093" $\pm 20\%$ 。

[0038] c. 焊盘电容器 C34，其连接在 PIC 通孔 3 与 4 之间，并具有与由用于对组合 45-36 的插头引起的净串扰相同的极性。焊盘电容器 C34 为 0.046" 乘 0.046" $\pm 20\%$ 。该电容器从 C35 和 C46 电容器延时约 0.39" (3、4、5 和 6PIC 通孔至其相应 IDC 通孔之间的平均距离)。这里通过增加自感柱脚 L3U (约 0.9" 长) 和另一自感柱脚 L4 (约 0.5" 长) 来实现该

桥形网络。

[0039] d. 焊盘电容器 C56, 其具有与由用于连接在 IDC 通孔 5 与 6 之间的对组合 45-36 的插头产生的净串扰相同的极性。焊盘电容器 C56 为 0.0304" 乘 0.093" $\pm 20\%$ 。该电容器从 C35 和 C46 电容器延时约 0.39" (3、4、5 和 6PIC 通孔至其相应 IDC 通孔之间的平均距离)。这里通过增加自感柱脚 L6U 和 L6L (总长度总共约 1.4") 来实现该桥形网络。注意, 由于柱脚长度为最小的事实, 忽略自感 L5。

[0040] 6. 通过使用延时模式和桥形网络补偿技术来实现用于对组合 36-12 的串扰补偿。图 10 中示出了用于对组合 36-12 的示意图。该延时和桥形网络包括:

[0041] a. 焊盘电容器 C13, 其具有与由用于连接在 PIC 通孔 1 与 3 之间的对组合 36-12 的插头产生的净串扰相反的极性。焊盘电容器 C13 为 0.046" 乘 0.046" $\pm 20\%$ 。

[0042] b. 焊盘电容器 C26, 其具有与由用于连接在 PIC 通孔 2 与 6 之间的对组合 36-12 的插头产生的净串扰相反的极性。焊盘电容器 C26 的面积为 0.00394 平方英寸 $\pm 44\%$ 。

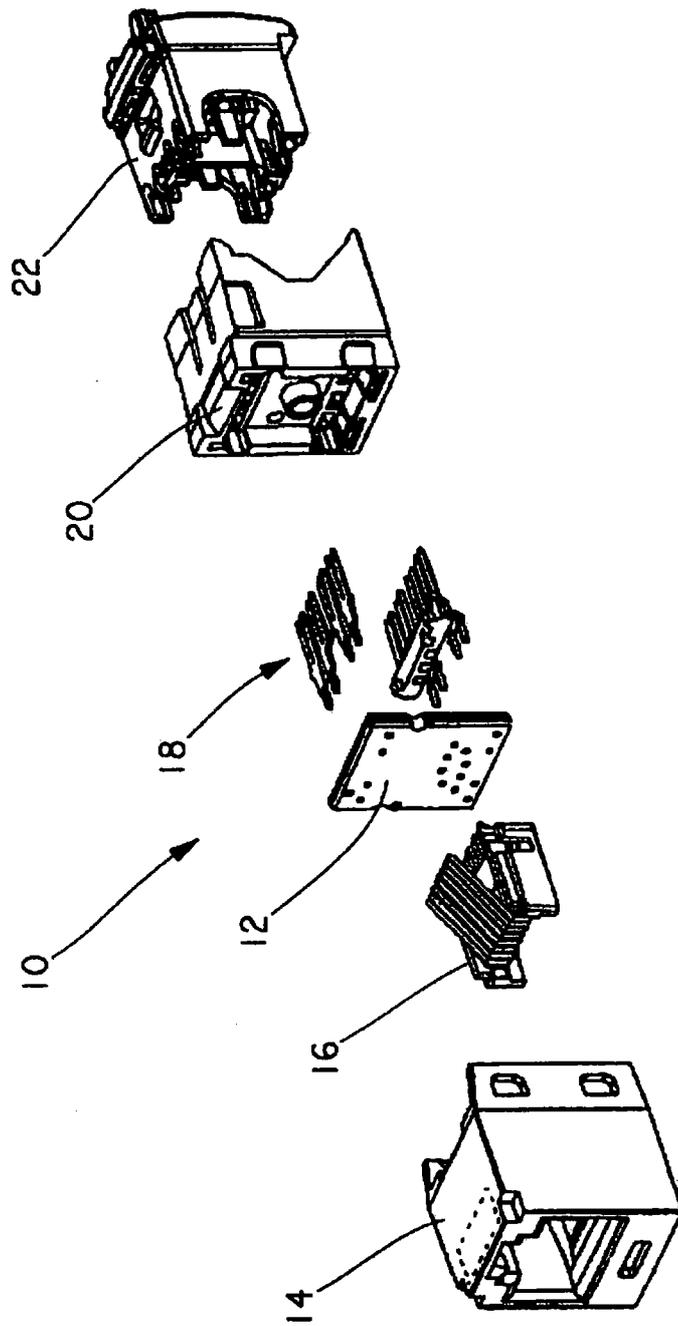
[0043] c. 焊盘电容器 C16, 其具有与由用于连接在 IDC 通孔 1 与 6 之间的对组合 36-12 的插头产生的净串扰相同的极性。焊盘电容器 C16 为 0.0335" 乘 0.0945" $\pm 20\%$ 。该电容器从 C13 和 C26 电容器延时约 0.38" (3、1、2 和 6PIC 通孔至其相应 IDC 通孔之间的平均距离)。这里通过增加自感柱脚 L6L (约 1" 长) (即是焊盘电容器 C56 使用的同一 L6L) 来实现该桥形网络。

[0044] 7. 通过使用延时模式和桥形网络补偿技术来实现用于对组合 36-78 的串扰补偿。图 11 中示出了用于对组合 36-78 的示意图。该延时和桥形网络包括:

[0045] a. 焊盘电容器 C37, 其具有与由用于连接在 PIC 通孔 3 与 7 之间的对组合 36-78 的插头产生的净串扰相反的极性。焊盘电容器 C37 为 0.058" 乘 0.058" $\pm 20\%$ 。

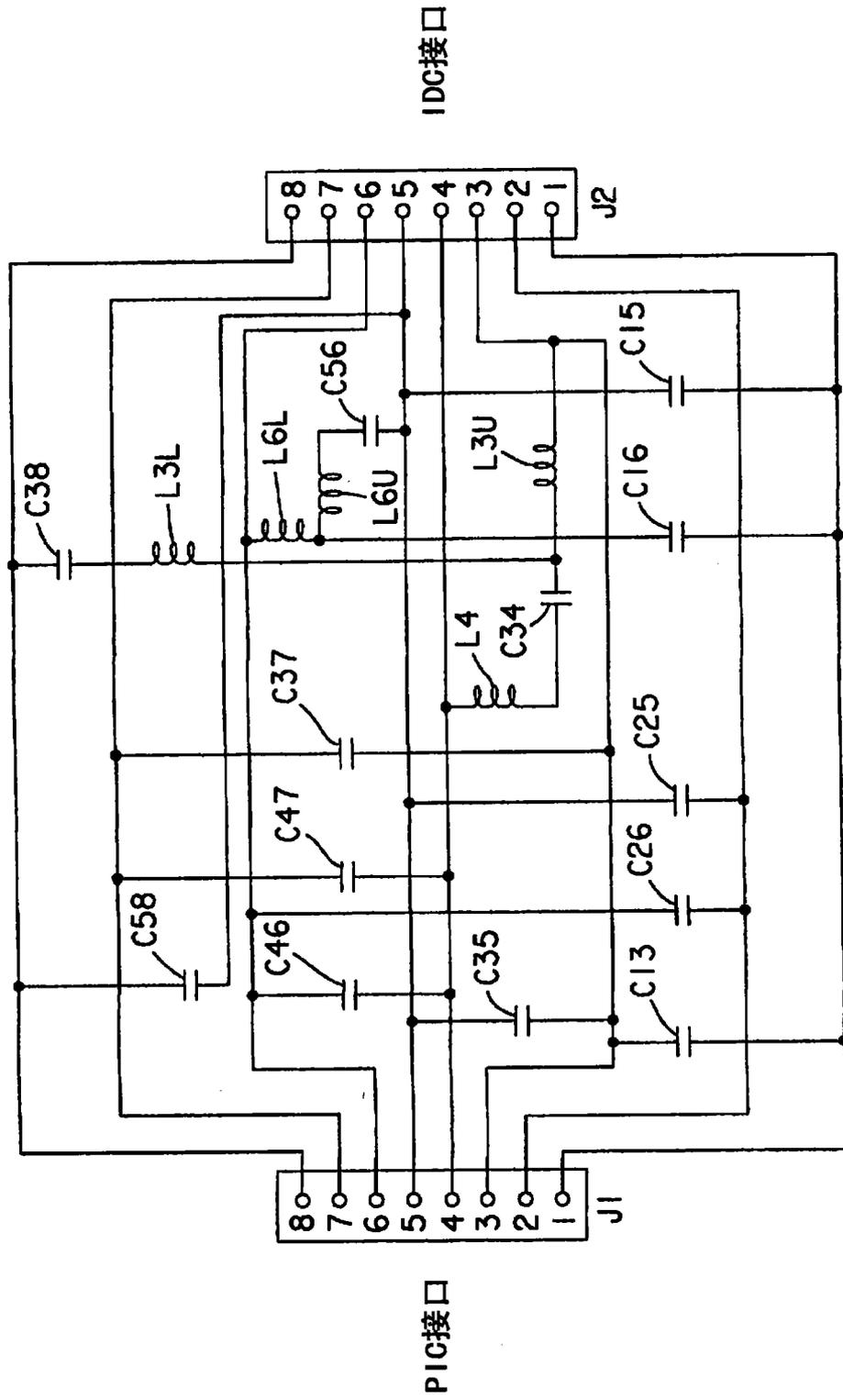
[0046] b. 焊盘电容器 C38, 其具有与由用于连接在 IDC 通孔 3 与 PIC 通孔 8 之间的对组合 36-78 的插头产生的净串扰相同的极性。焊盘电容器 C38 为 0.034" 乘 0.034" $\pm 20\%$ 。该电容器从 C37 电容器延时约 0.25" (沿 3、6、7 和 8PIC 通孔至其相应 IDC 通孔之间迹线的平均实际距离)。这里通过增加自感柱脚 L3U 和 L3L (总长总共约 1.1") (即是焊盘电容器 C34 使用的同一 L6L) 来实现该桥形网络。注意, 由于柱脚长度为最小的事实, 忽略自感 L8。

[0047] 自感柱脚以及相应电容器 (例如图 6 中的 L5-C56-L6 组合和 L3-C34-L4 组合) 是具有谐振效果的 LC 电路, 谐振频率 $f_0 = 1/(2\pi \sqrt{LC})$ 。电感 L 和电容 C 的值的通常选择是具有多目标函数 (NEXT、FEXT、回程损失等) 的非线性多变量优化。因此, 给定 L 或 C 值并非独立于其它电路考虑进行选择。选择给定 L 的某些考虑包括: 如果它太低, 则谐振点移动到较高频率, 且在关注的信号频率运行范围内可能没有所要求的 NEXT 改进; 且如果电感太高: a) 电感迹线会变得太长以不能配装在典型的刚性电路板上, b) 谐振会移动到关注的频率运行范围内, 可能引起不利效果; 以及 c) 会有回程损失的衰减。



TG插座组件分解图

图 1



CAT6 TG 插座刚性电路示意图

图 2

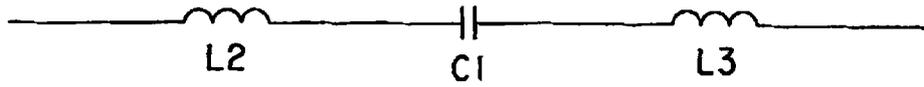
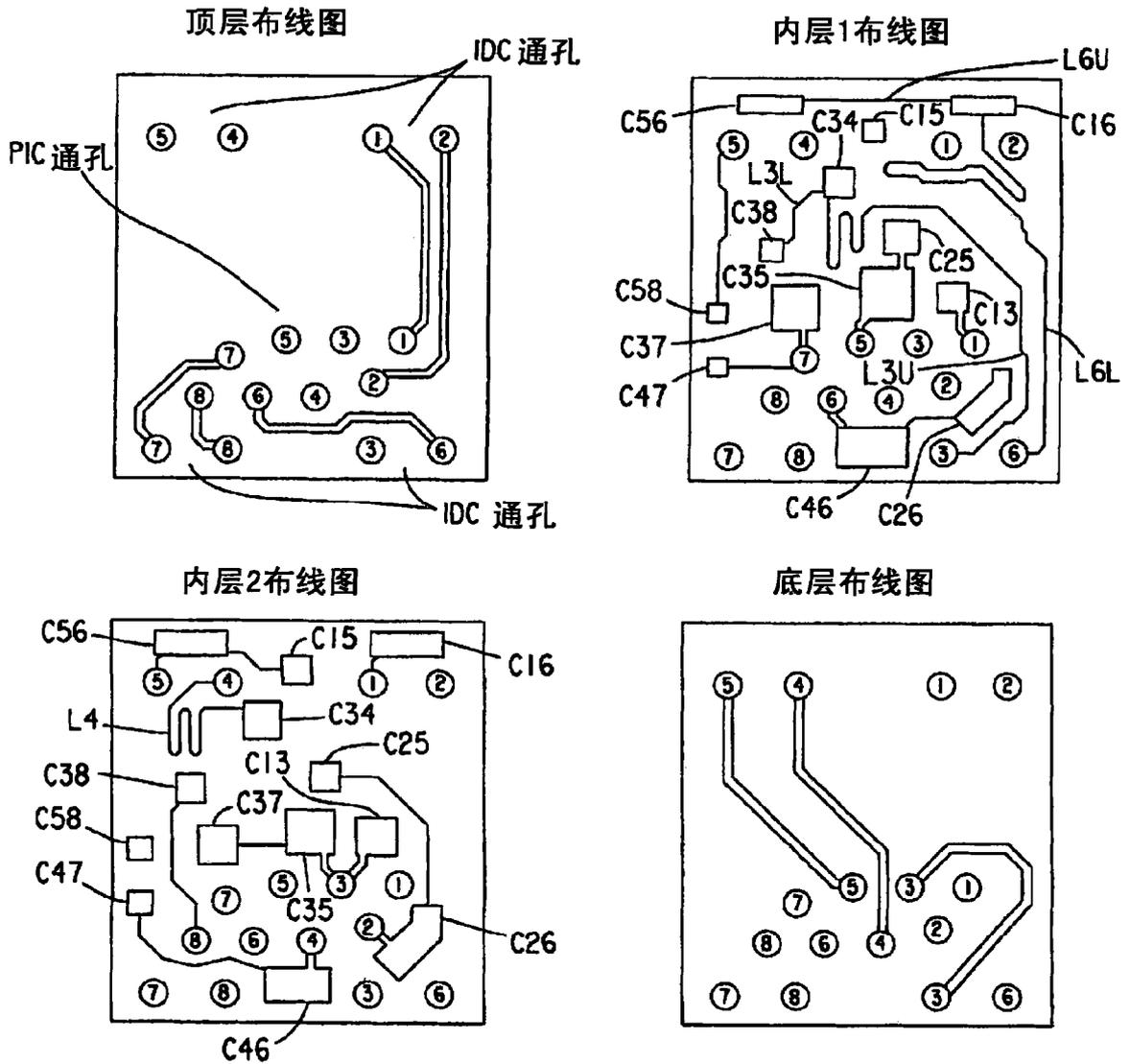
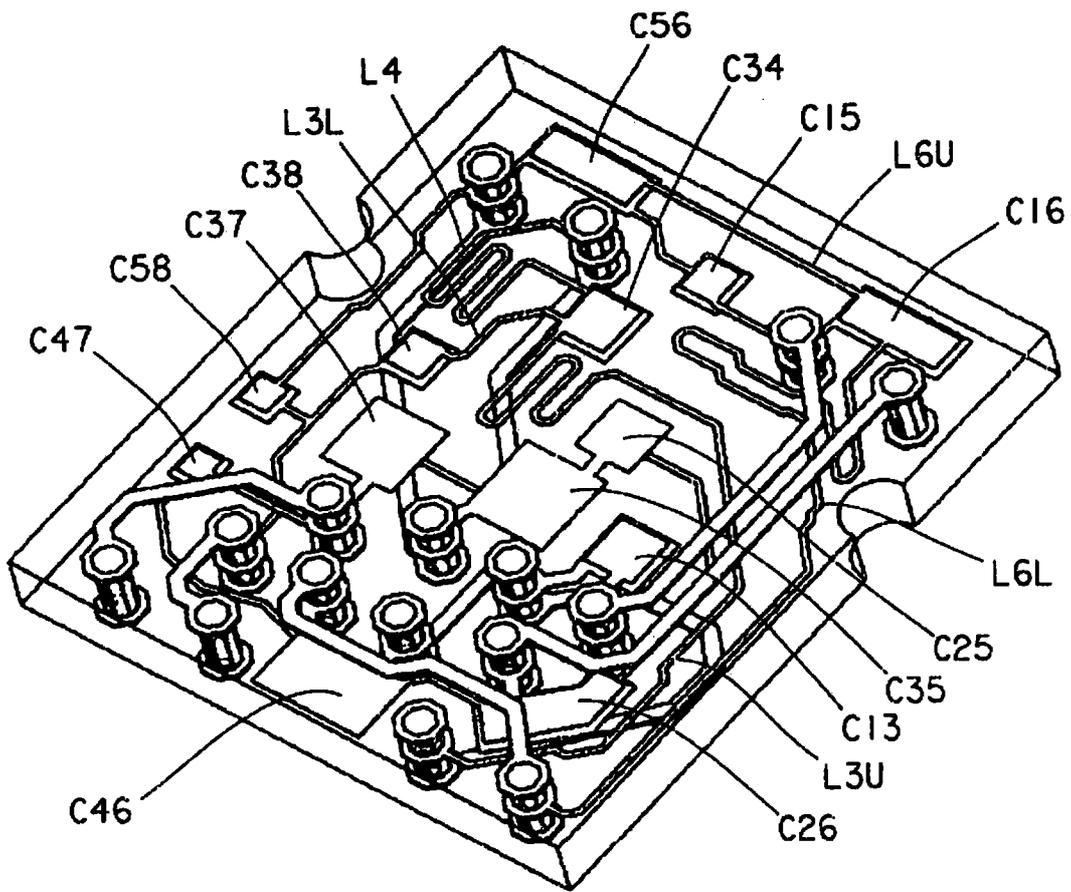


图 3



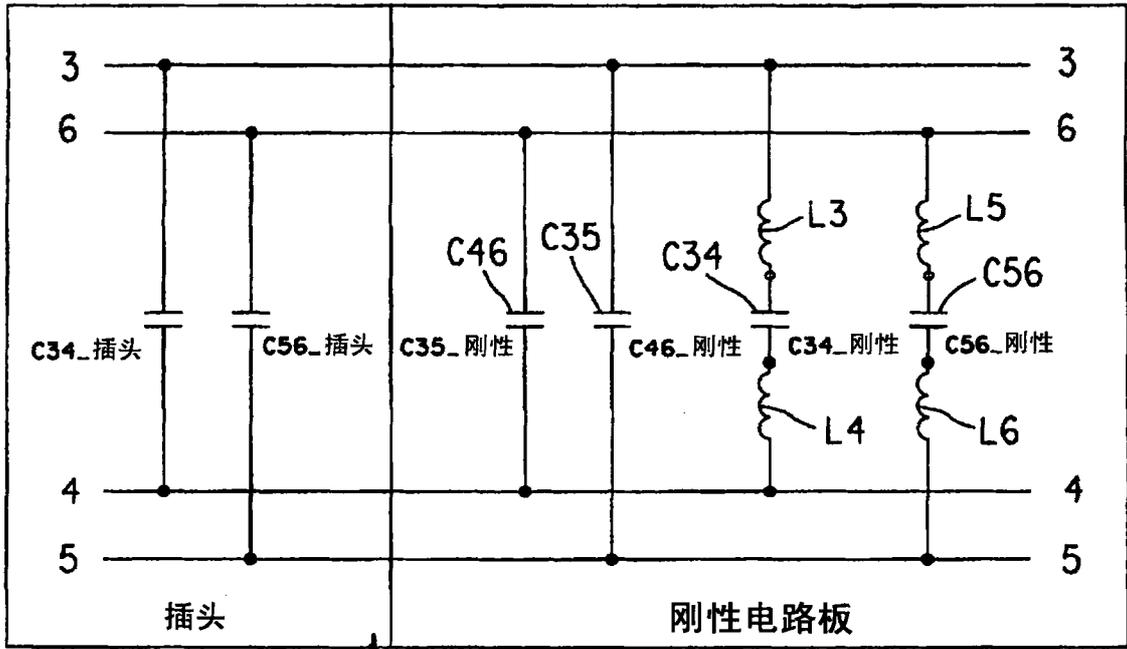
四层刚性板PCB布线图

图 4



刚性板PCB布线图的示意图

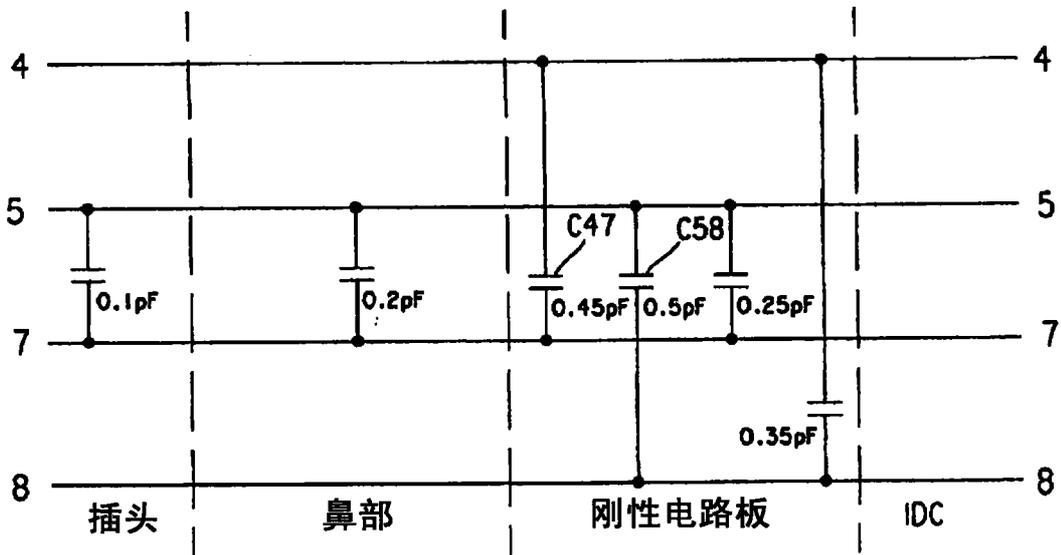
图 5



忽略鼻部12的效果

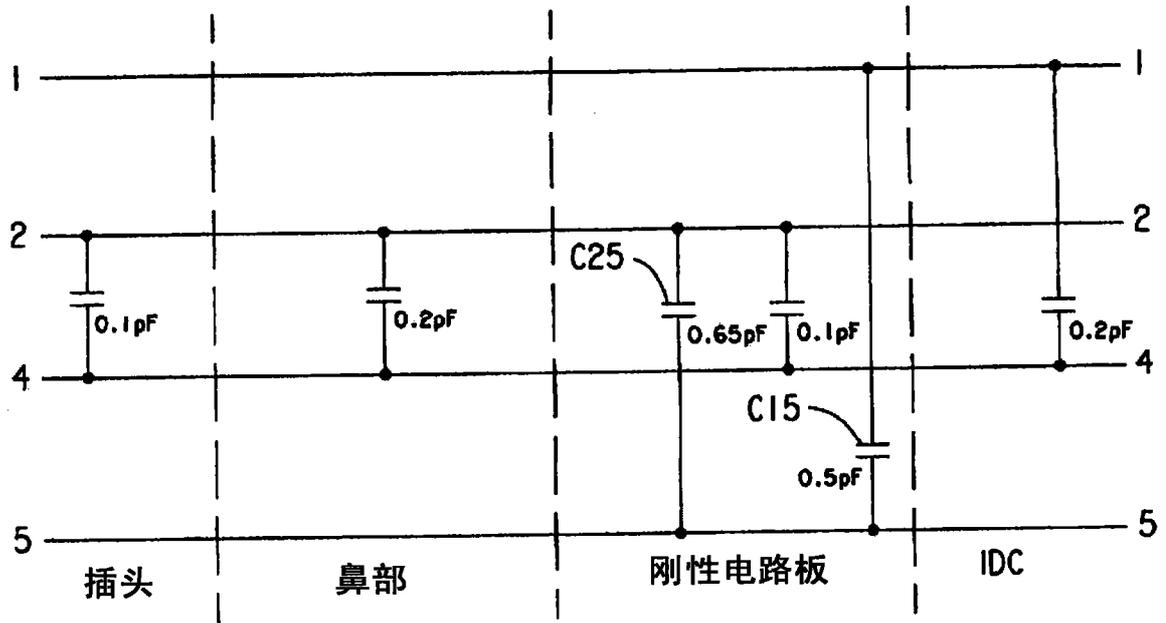
用于对组合45-36的补偿和桥形的实例

图 6



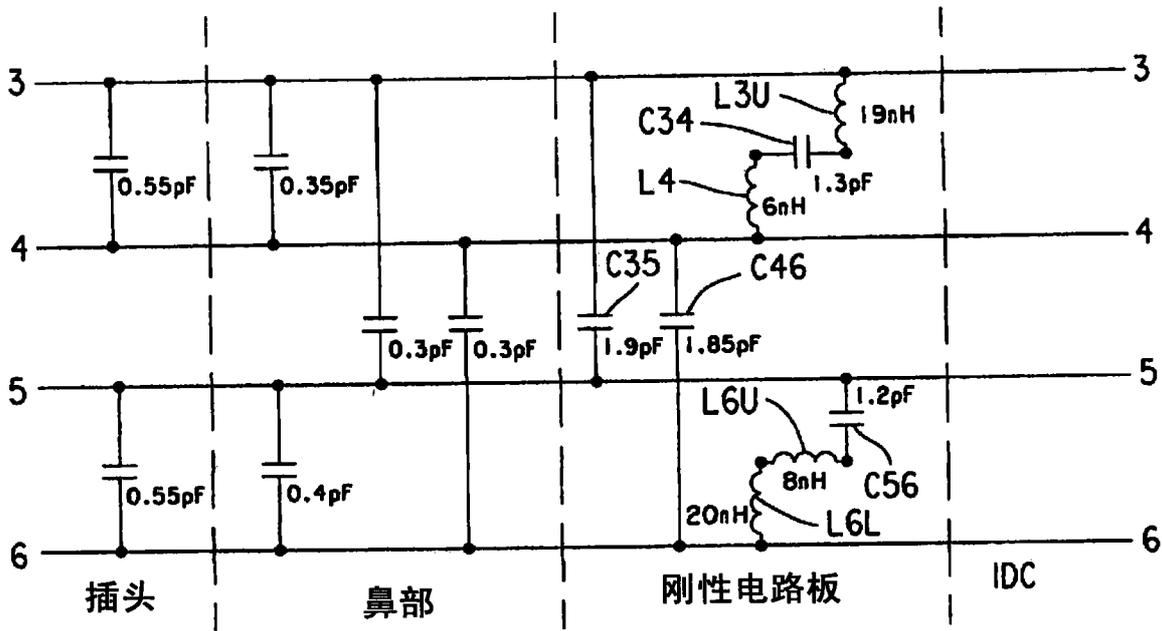
用于对组合45-78的示意图

图 7



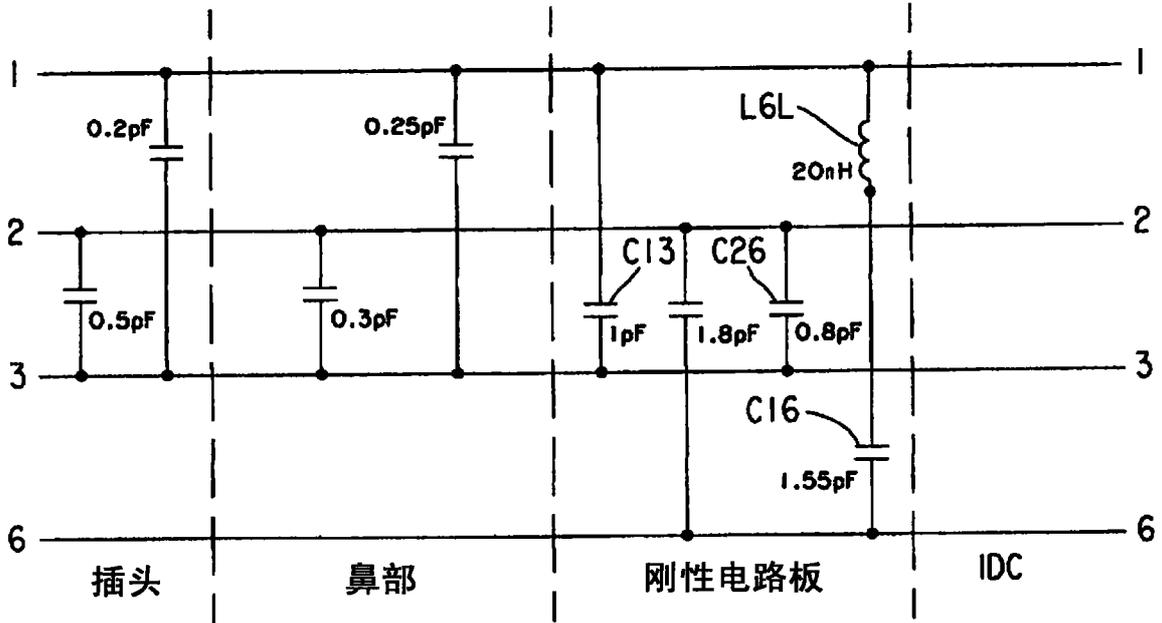
用于对组合45-12的示意图

图 8



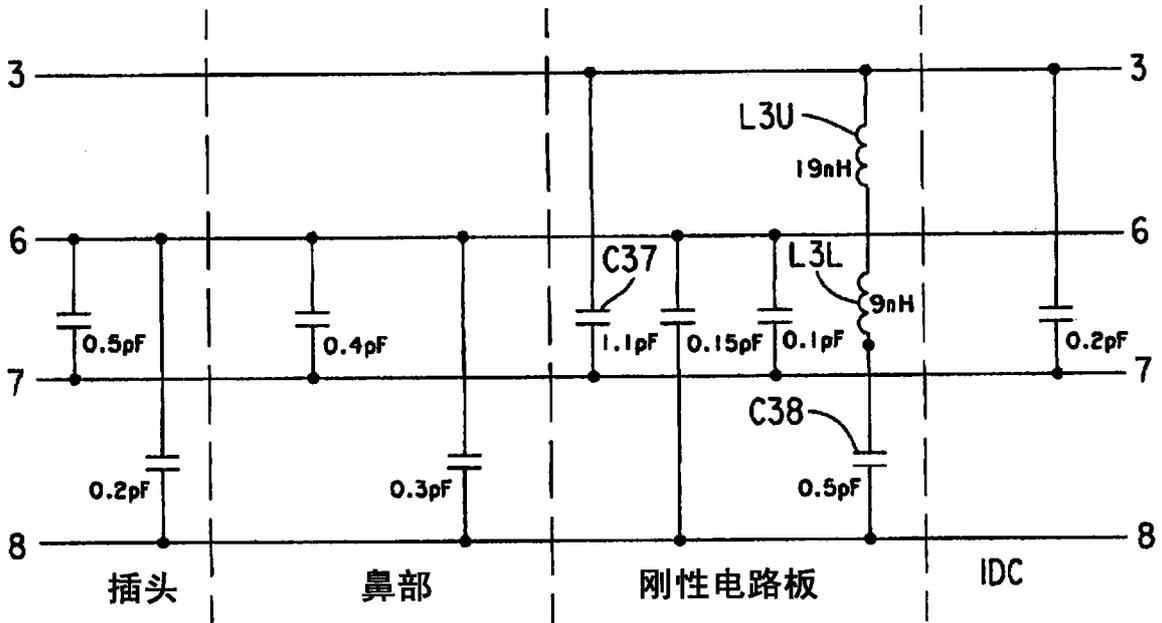
用于对组合45-36的示意图

图 9



用于对组合36-12的示意图

图 10



用于对组合45-36的示意图

图 11