



(12) 发明专利

(10) 授权公告号 CN 101515587 B

(45) 授权公告日 2010.08.25

(21) 申请号 200810057931.X

(22) 申请日 2008.02.21

(73) 专利权人 北京京东方光电科技有限公司
地址 100176 北京市经济技术开发区西环路8号

(72) 发明人 申伟 权基瑛 刘华

(74) 专利代理机构 北京同立钧成知识产权代理有限公司 11205

代理人 刘芳

(51) Int. Cl.

H01L 27/12(2006.01)

H01L 23/522(2006.01)

H01L 21/84(2006.01)

H01L 21/768(2006.01)

G02F 1/1362(2006.01)

(56) 对比文件

CN 1209565 A, 1999.03.03, 第8页2-26行, 附图1-2.

CN 1893090 A, 2007.01.10, 全文.

US 2006/0118788 A1, 2006.06.08, 全文.

CN 1304055 A, 2001.07.18, 全文.

审查员 王亮

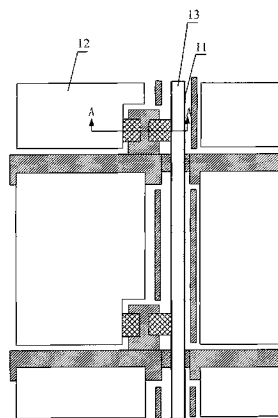
权利要求书 1 页 说明书 2 页 附图 3 页

(54) 发明名称

薄膜晶体管阵列基板及其制造方法

(57) 摘要

本发明涉及一种薄膜晶体管阵列基板及其制造方法,其中薄膜晶体管阵列基板包括栅线、数据线和像素电极,在数据线的上方形成有与数据线接触的透明导电层,透明导电层与像素电极不相连。制造方法包括:在玻璃基板上依次形成栅线层、栅绝缘层、有源层、及源漏电极和数据线层;沉积钝化层;通过光刻工艺和刻蚀工艺形成过孔,同时刻蚀位于数据线上方的钝化层;沉积透明导电层;通过光刻工艺和刻蚀工艺形成像素电极,同时保留数据线上方的透明导电层,数据线上方的透明导电层与像素电极不相连。本发明避免了线性不良问题,且不需要维修从而避免造成像素不良,提高了 TFT-LCD 的良品率。



1. 一种薄膜晶体管阵列基板,包括栅线、与源漏电极同层的数据线和像素电极,所述像素电极通过钝化层过孔与漏电极连接,其特征在于,在所述数据线的上方形成有与所述数据线接触的透明导电层,所述透明导电层的材料与所述像素电极相同,并且与所述像素电极形成在同层上,所述透明导电层与所述像素电极不相连。

2. 一种薄膜晶体管阵列基板的制造方法,包括在玻璃基板上依次形成栅线层、栅绝缘层、有源层、及源漏电极和数据线层,其特征在于,还包括:

步骤 1、在形成栅线层、栅绝缘层、有源层、源漏电极和数据线层的玻璃基板上,沉积钝化层;

步骤 2、在完成步骤 1 的玻璃基板上,通过光刻工艺和刻蚀工艺形成过孔,同时刻蚀位于数据线上方的钝化层,暴露出数据线;

步骤 3、在完成步骤 2 的玻璃基板上,沉积透明导电层;

步骤 4、在完成步骤 3 的玻璃基板上,通过光刻工艺和刻蚀工艺形成像素电极,同时保留数据线上方的透明导电层,所述数据线上方的透明导电层与所述像素电极不相连。

薄膜晶体管阵列基板及其制造方法

技术领域

[0001] 本发明涉及一种薄膜晶体管阵列基板及其制造方法,尤其涉及一种在数据线上沉积透明导电层的薄膜晶体管阵列基板及其制造方法,属于电子设备制造领域。

[0002] 背景技术

[0003] 如图 4 所示,为现有技术薄膜晶体管阵列基板的结构示意图,其中数据线 41 为薄膜晶体管液晶显示器 (TFT-LCD) 的像素电极 42 提供数据信号,当数据线 41 出现断路情况时,会导致 TFT-LCD 面板上出现一条亮线或暗线,造成严重的线性不良现象。现有技术中通常采用化学气相沉积 (chemical vapor deposition, 以下简称 :CVD) 方法来修复数据线 41 断路的问题,但是这种方法会造成像素不良,对良品率和维修成功率产生较大影响,使得 TFT-LCD 的显示性能下降。

[0004] 发明内容

[0005] 本发明的目的在于提供一种薄膜晶体管阵列基板及其制造方法,当数据线出现断路情况时,不用维修即可修复,避免线性不良问题,提高 TFT-LCD 的良品率。

[0006] 本发明提供了一种薄膜晶体管阵列基板,包括栅线、与源漏电极同层的数据线和像素电极,所述像素电极通过钝化层过孔与漏电极连接,在所述数据线的上方形成有与所述数据线接触的透明导电层,所述透明导电层的材料与所述像素电极相同,并且与所述像素电极形成在同层上,所述透明导电层与所述像素电极不相连。

[0007] 本发明提供了一种薄膜晶体管阵列基板的制造方法,包括在玻璃基板上依次形成栅线层、栅绝缘层、有源层、及源漏电极和数据线层,还包括:

[0008] 步骤 1、在形成栅线层、栅绝缘层、有源层、源漏电极和数据线层的玻璃基板上,沉积钝化层;

[0009] 步骤 2、在完成步骤 1 的玻璃基板上,通过光刻工艺和刻蚀工艺形成过孔,同时刻蚀位于数据线上方的钝化层,暴露出数据线;

[0010] 步骤 3、在完成步骤 2 的玻璃基板上,沉积透明导电层;

[0011] 步骤 4、在完成步骤 3 的玻璃基板上,通过光刻工艺和刻蚀工艺形成像素电极,同时保留数据线上方的透明导电层,所述数据线上方的透明导电层与所述像素电极不相连。

[0012] 本发明提供的薄膜晶体管阵列基板及其制造方法,在数据线的上方形成有与数据线接触的透明导电层,当数据线出现断路情况时,能与与数据线接触的透明导电层传送数据信号,避免了线性不良问题,由于不用维修即可修复,因而不会造成像素不良,提高了 TFT-LCD 的良品率。

[0013] 附图说明

[0014] 图 1 为本发明薄膜晶体管阵列基板具体实施例的结构示意图;

[0015] 图 2 为图 1 中 A-A 向的剖面图;

[0016] 图 3 为本发明薄膜晶体管阵列基板的制造方法具体实施例的流程图;

[0017] 图 4 为现有技术薄膜晶体管阵列基板的结构示意图。

[0018] 具体实施方式

[0019] 下面通过附图和实施例,对本发明的技术方案做进一步的详细描述。

[0020] 如图 1 所示,为本发明薄膜晶体管阵列基板具体实施例的结构示意图,包括栅线、数据线 11 和像素电极 12,其中在数据线 11 的上方形形成有与数据线 11 接触的透明导电层 13,透明导电层 13 和像素电极 12 不相连。

[0021] 透明导电层 13 的材料可以与像素电极 12 相同,且与像素电极 12 形成在同层上。

[0022] 下面通过薄膜晶体管阵列基板的制造过程说明本发明的技术方案。

[0023] 如图 2 所示,为图 1 中 A-A 向的剖面图,包括玻璃基板 21、栅线层 22、栅绝缘层 23、有源层(包括非晶硅层 24 和掺杂非晶硅层 25)、源漏电极 28、数据线 11、钝化层 26、过孔 27、像素电极 12 和透明导电层 13,其中源漏电极 28 的源电极与数据线 11 连接。该薄膜晶体管阵列基板的制造过程为:在玻璃基板 21 上依次形成栅线层 22、栅绝缘层 23、非晶硅层 24、掺杂非晶硅层 25、源漏电极 28 和数据线 11;沉积钝化层 26,通过光刻工艺和刻蚀工艺形成过孔 27,与此同时,刻蚀位于数据线 11 上方的钝化层,暴露出数据线 11;沉积透明导电层,通过光刻工艺和刻蚀工艺形成像素电极 12,同时保留数据线 11 上方的透明导电层 13,且使得透明导电层 13 与像素电极 12 不相连。

[0024] 本实施例在数据线 11 上方形成有与数据线 11 接触的透明导电层 13,相当于在数据线 11 上添加了一层导电层,当数据线 11 出现断路情况时,能通过与数据线 11 接触的透明导电层 13 传送数据信号,避免了线性不良问题,由于不用维修即可修复,因而不会造成像素不良,提高了 TFT-LCD 良品率。

[0025] 如图 3 所示,为本发明薄膜晶体管阵列基板的制造方法具体实施例的流程图,具体包括如下步骤:

[0026] 步骤 101、在玻璃基板上依次形成栅线层、栅绝缘层、有源层、及源漏电极和数据线层;

[0027] 步骤 102、在形成栅线层、栅绝缘层、有源层、源漏电极和数据线层的玻璃基板上,沉积钝化层;

[0028] 步骤 103、在完成步骤 102 的玻璃基板上,通过光刻工艺和刻蚀工艺形成过孔,同时刻蚀位于数据线上方的钝化层,暴露出数据线;

[0029] 步骤 104、在完成步骤 103 的玻璃基板上,沉积透明导电层;

[0030] 步骤 105、在完成步骤 104 的玻璃基板上,通过光刻工艺和刻蚀工艺形成像素电极,同时保留数据线上方的透明导电层,数据线上方的透明导电层与像素电极不相连。

[0031] 本实施例在数据线上方保留透明导电层,相当于在数据线上添加了一层导电层,当数据线出现断路情况时,能通过与数据线接触的透明导电层传送数据信号,避免了线性不良问题,由于不用维修即可修复,因而不会造成像素不良,提高了 TFT-LCD 良品率。

[0032] 最后应说明的是:以上实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

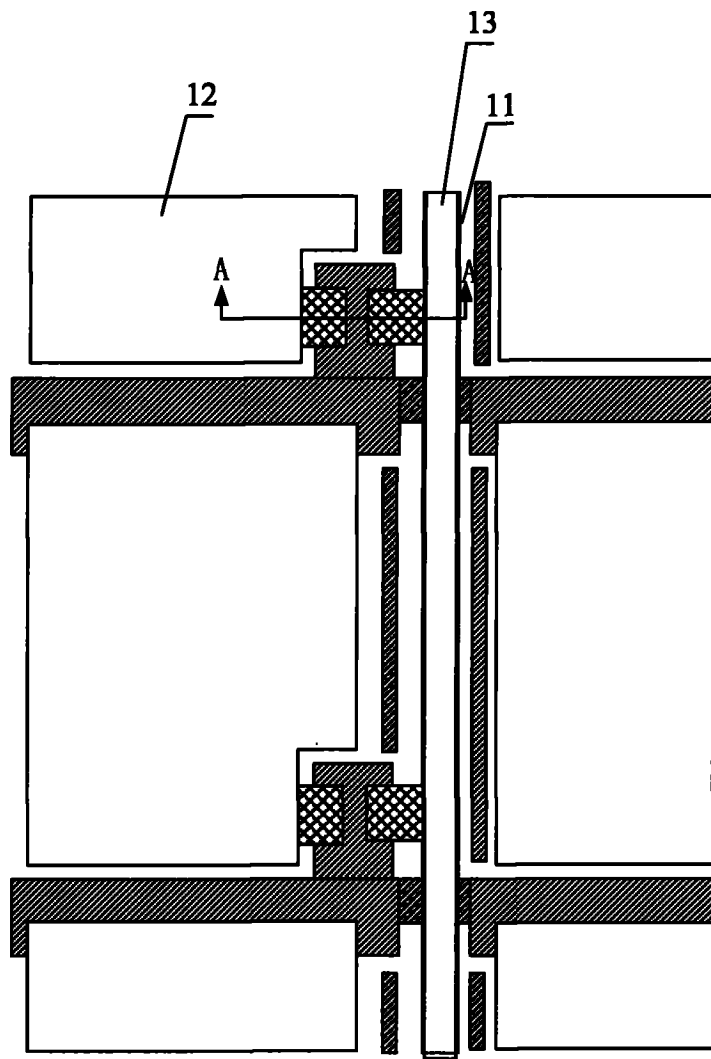


图 1

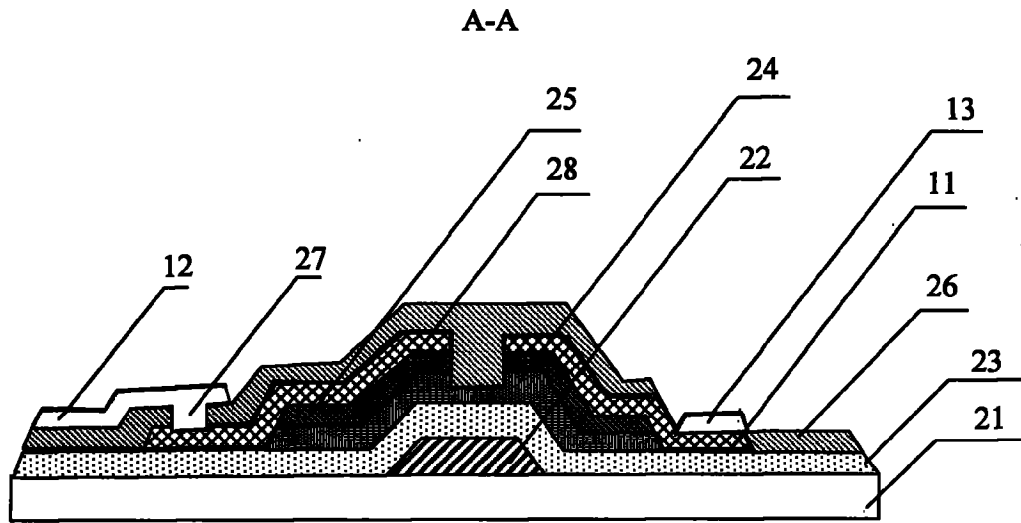


图 2

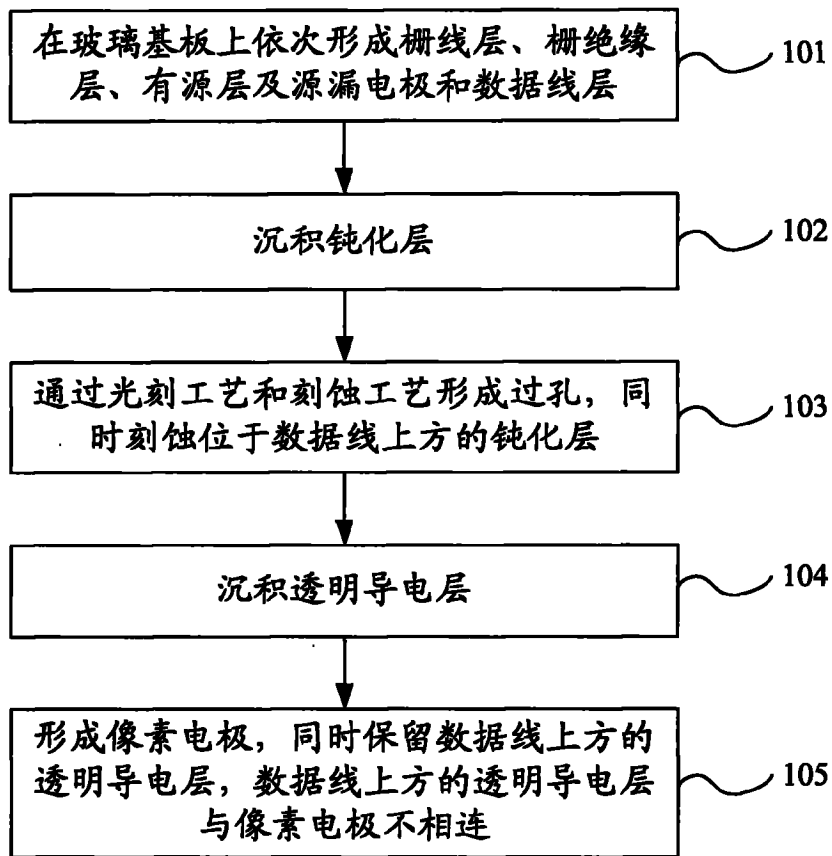


图 3

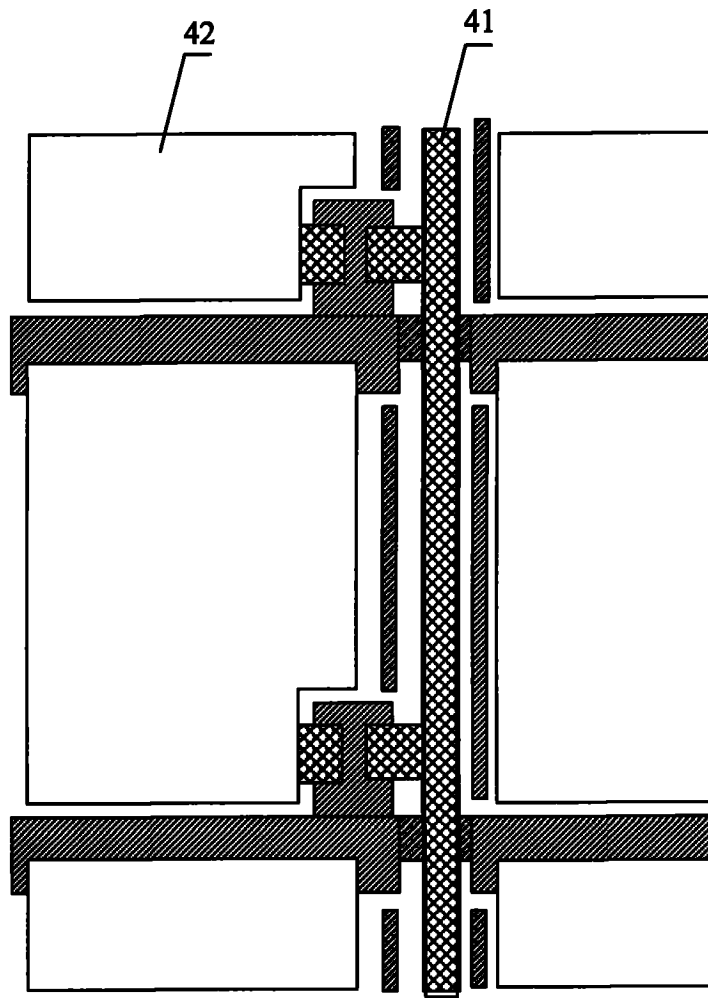


图 4