

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2009-510777

(P2009-510777A)

(43) 公表日 平成21年3月12日(2009.3.12)

(51) Int.Cl.	F 1	テーマコード (参考)
HO 1 L 27/146 (2006.01)	HO 1 L 27/14	A 4 M 1 1 8
HO 4 N 5/335 (2006.01)	HO 4 N 5/335	E 5 C O 2 4
HO 4 N 101/00 (2006.01)	HO 4 N 101:00	

審査請求 未請求 予備審査請求 未請求 (全 13 頁)

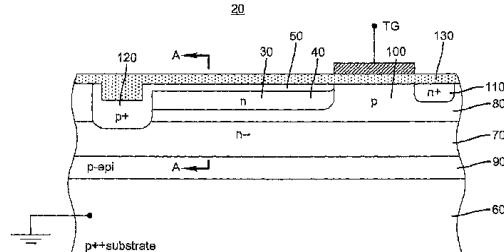
(21) 出願番号	特願2008-533438 (P2008-533438)	(71) 出願人	590000846 イーストマン コダック カンパニー
(86) (22) 出願日	平成18年9月18日 (2006. 9. 18)		アメリカ合衆国 ニューヨーク州 ロチェスター フィルム・ストリート 343
(85) 翻訳文提出日	平成20年3月27日 (2008. 3. 27)	(74) 代理人	100070150 弁理士 伊東 忠彦
(86) 國際出願番号	PCT/US2006/036559	(74) 代理人	100091214 弁理士 大貫 進介
(87) 國際公開番号	W02007/038107	(74) 代理人	100107766 弁理士 伊東 忠重
(87) 國際公開日	平成19年4月5日 (2007. 4. 5)	(72) 発明者	スティーヴンズ, エリック ゴードン アメリカ合衆国 ニューヨーク州 145 80 ウエブスター クリーク・ペンド・ レーン 1253
(31) 優先権主張番号	60/721, 168		
(32) 優先日	平成17年9月28日 (2005. 9. 28)		
(33) 優先権主張国	米国(US)		
(31) 優先権主張番号	11/453, 354		
(32) 優先日	平成18年6月15日 (2006. 6. 15)		
(33) 優先権主張国	米国(US)		

最終頁に続く

(54) 【発明の名称】 改善された収集のための光検出器及びN型層構造

(57) 【要約】

第1導電型の複数の光検出器を有する画像領域を備えたイメージセンサは、第2導電型の基板、画像領域の全体に及ぶ第1導電型の第1の層、及び第2導電型の第2の層を有し、第1の層は基板と第2の層との間にあり、複数の光検出器は第1の層に隣接するように第2の層に配置されている。



【特許請求の範囲】**【請求項 1】**

第1導電型の複数の光検出器を有する画像領域を備えたイメージセンサであって：

(a) 第2導電型の基板；

(b) 前記画像領域の全体に及ぶ第1導電型の第1の層；及び

(c) 第2導電型の第2の層；

を有し、

前記第1の層は前記基板と前記第2の層との間にあり、前記複数の光検出器は前記第1の層に隣接するように前記第2の層に配置されている、

イメージセンサ。

10

【請求項 2】

前記光検出器は、第1導電型及び第2導電型の双方から成るピン止めフォトダイオードである、請求項1に記載のイメージセンサ。

【請求項 3】

前記第1導電型はn型であり、前記第2導電型はp型である、請求項1に記載のイメージセンサ。

【請求項 4】

前記基板と前記第1の層との間の第2導電型のエピタキシャル層を更に有する請求項1に記載のイメージセンサ。

【請求項 5】

前記第1の層は前記光検出器の下方で自由キャリアを奪われて空乏化される、請求項1に記載のイメージセンサ。

20

【請求項 6】

前記第1の層は前記光検出器及び画素回路領域の下方で自由キャリアを奪われて空乏化される、請求項5に記載のイメージセンサ。

【請求項 7】

デジタルカメラであって：

第1導電型の複数の光検出器を有する画像領域を備えたイメージセンサであり：

(a) 第2導電型の基板；

(b) 前記画像領域の全体に及ぶ第1導電型の第1の層；及び

30

(c) 第2導電型の第2の層；

を有し、

前記第1の層は前記基板と前記第2の層との間にあり、前記複数の光検出器は前記第1の層に隣接するように前記第2の層に配置されている、

イメージセンサ、

を有するデジタルカメラ。

【請求項 8】

前記光検出器は、第1導電型及び第2導電型の双方から成るピン止めフォトダイオードである、請求項7に記載のデジタルカメラ。

【請求項 9】

前記第1導電型はn型であり、前記第2導電型はp型である、請求項7に記載のデジタルカメラ。

40

【請求項 10】

前記基板と前記第1の層との間の第2導電型のエピタキシャル層を更に有する請求項7に記載のデジタルカメラ。

【請求項 11】

前記第1の層は自由キャリアを奪われて空乏化される、請求項7に記載のデジタルカメラ。

【請求項 12】

前記第1の層は自由キャリアを奪われて完全に空乏化される、請求項11に記載のデジ

50

タルカメラ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、概してイメージセンサの分野に関し、より具体的には、クロストークを抑制するために光検出器の収集領域と同一導電型の低濃度ドープト層を有するイメージセンサに関する。

【背景技術】

【0002】

技術的に周知のように、アクティブCMOSイメージセンサは一般的に画素アレイで構成されている。典型的に、各画素は光検出器素子と、光検出器で検知された光を表す電圧を読み出す1つ以上のトランジスタとから成っている。図1は、アクティブ画素イメージセンサの典型的な画素レイアウトを示している。この画素は、フォトダイオード型の光検出器(PD)と、光生成された電荷を、該電荷を電圧に変換する浮遊拡散領域(FD)へと読み出す転送ゲート(TG)とを有している。フォトダイオードからの信号読み出しに先立って浮遊拡散領域を電圧VDDにリセットするために、リセットゲート(RG)が使用される。浮遊拡散領域からの信号電圧をバッファリングするために、ソースフォロワートランジスタのゲート(SF)が浮遊拡散領域に接続されている。このバッファリングされた電圧は、読み出されるべき画素群の行を選択するために使用される行選択トランジスタゲート(RS)を介して、V_{out}にあるコラムバス(図示せず)に接続される。

10

20

30

30

【0003】

所与の光学構成で一層高い解像度を得ることへの要求によって画素サイズが一層小さくされるにつれ、デバイスのその他の主要な性能面を維持することがますます困難になっている。特に、画素の量子効率及びクロストークは、画素サイズが縮小されるにつれて大幅に悪化し始める(量子効率は低下し、画素間のクロストークは増大する)。クロストークは、照射されていない画素における信号の、照射された画素における信号に対する比として定義され、割合又は百分率の何れかとして表されることができる。クロストークは、故に、信号を生成した画素によって収集されない信号の相対量を表す。近年、量子効率を向上させるための方法が提案されているが、クロストークが増大されるという代償を伴うものである(特許文献1の図4を参照)。他の例では、ブルーミング保護のために使用される縦型オーバーフロードレイン(VOD)構造が、量子効率を代償としてクロストークを低減させるものとして使用されている(非特許文献1参照)。

【0004】

光検出器の空乏層深さを増大させることは、デバイスの収集効率を高めることになり、それにより量子効率及びクロストーク特性の双方が改善される。従来、これは検出器が形成されるバルク材料のドーピング濃度を低下させることによって達成してきた。しかしながら、この手法は(バルク拡散成分の増加により)電荷容量の減少と暗電流生成の増加とをもたらし、それにより検出器のダイナミックレンジ及び露出寛容度(exposure latitude)を低下させることが知られている。

【0005】

特許文献2はこれらの具体的な困難を回避し、フォトダイオードのドーピングが、CMOSイメージセンサの作成に使用されるその他のソース及びドレインn型ドーパントより深くされた光検出器構造を開示している。増大された空乏層深さは収集効率を高め、それにより、クロストークを抑制しながら量子効率を向上させる。しかしながら、高エネルギーのイオン注入を用いてこの構造を構築するとき、nダイオードとpエピとの接合深さ(故に、空乏層深さ)は、デバイスのその他の領域へのイオン注入を阻止するために使用されるマスク層(一般的にフォトレジスト)の厚さによって制限される。故に、この工程で使用され得る最大レジスト厚さ及びアスペクト比が制限要因になる。

40

【0006】

さらに、従来技術においては、ピン止め(pinned)フォトダイオードのn型領域は、図

50

1 b 及び 1 c に例として示されているように、単一の比較的浅いイオン注入を用いて形成されてきた。このような従来技術に係るエンプティ状態のフォトダイオードで得られる電位プロファイルが図 1 d に示されている。この図から見て取れるように、この例の従来画素構造の空乏層深さ（電位の傾斜がゼロに行き着く点）はたったの約 1.2 μm である。緑及び赤の波長において、シリコンにおける吸収深さはこの空乏層深さより大きい。故に、この空乏層深さより深くで生成されたキャリアは、隣接フォトサイト（photosite）へと横方向に拡散し、クロストークに寄与し得る。

【0007】

従って、その他の撮像性能特性に影響を及ぼすことなく、また上述のような製造上の問題を伴うことなく、量子効率及びクロストーク特性の双方を同時に改善する構造を提供することが技術的に望まれる。

10

【特許文献 1】米国特許第 6 2 2 5 6 7 0 号明細書

【特許文献 2】米国特許第 6 2 9 7 0 7 0 号明細書

【非特許文献 1】井上等、「325万画素 A P S - C サイズ C M O S イメージセンサ」、映像情報メディア学会技術報告、2001年3月、第25巻、第28号、第37-41頁

【発明の開示】

【発明が解決しようとする課題】

【0008】

本発明は、上記の問題の 1 つ以上が解決されたイメージセンサを提供することを目的とする。

20

【課題を解決するための手段】

【0009】

本発明の一態様に従った、第 1 導電型の複数の光検出器を有する画像領域を備えたイメージセンサは、第 2 導電型の基板；画像領域の全体に及ぶ第 1 導電型の第 1 の層；及び第 2 導電型の第 2 の層を有し、第 1 の層は基板と第 2 の層との間にあり、複数の光検出器は第 1 の層に隣接するように第 2 の層に配置されている。

【発明の効果】

【0010】

本発明は、その他の撮像性能に影響を及ぼすことなく、量子効率及びクロストーク特性の双方を同時に改善する構造を提供するという利点を有する。

30

【発明を実施するための最良の形態】

【0011】

本発明を詳細に説明する前に、イメージセンサにおけるクロストークを理解しておくことが有益である。これに関し、クロストークは、照射されていない画素における信号の、照射された画素における信号に対する比として定義され、割合又は百分率の何れかとして表されることができる。クロストークは、故に、信号を生成した画素によって収集されない信号の相対量を表す。画素の一例に関するクロストーク及び（光検出器を覆う如何なる層による反射又は吸収損失も含まない）内部量子効率の空乏層深さ依存性が図 2 に示されている。クロストークの計算は、直線に沿った画素群が 1 つおきに照射される（且つ、交互にされた介在画素は照射されない）ことを仮定している。クロストークは波長が長いほど問題になるので、650 nm の波長を仮定した。この図から見て取れるように、空乏層深さを増大させることは量子効率を高めながらクロストークをかなり低減させている。空乏層深さは、ここでは、表面から遠い側の、電位の傾斜がゼロに行き着く点として定義される。

40

【0012】

故に、図 2 から見て取れるように、従来構造のクロストークは ~36%、内部量子効率は ~68% である。図 2 から同時に見て取れるように、空乏層深さを増大させることによって、クロストークは有意に低減させることができる。

【0013】

本発明は、良好な電荷容量及びダイナミックレンジ特性を維持しながら、量子効率を高

50

め且つ画素間クロストークを抑制するために空乏層深さが増大された、アクティブCMOSイメージセンサの光検出器構造を開示する。この光検出器構造を組み込んだ本発明に係るCMOSイメージセンサ画素の上面図が図3に示されている。この図は上面図を形成しており、図1と同様に見える。何故なら、図3の本発明は図1には示されていない更なる層群（とりわけ、第1及び第2の層）を含んでいるが、これら更なる層群は頂部表面の下方にあって上面図では視認できないからである。図示された好適実施形態は、p/p⁺⁺エピ基板内のP⁺ピン止め（pinning）（頂面）層及びn型埋収集領域を含んでいるが、当業者に理解されるように、本発明の範囲を逸脱することなくその他の構造及びドーピング型も使用され得る。例えば、要望に応じて、単純なp型基板に形成されたピン止めでないn型ダイオード、又はn型基板に形成されたp型ダイオードが使用されてもよい。また、明瞭化のため、本発明に係るイメージセンサの一部のみが示されている。例えば、1つのみの光検出器が示されているが、1次元又は2次元の何れかのアレイ状に配列された複数の光検出器が存在している。

10

20

30

40

50

【0014】

図3を参照するに、本発明に係る画素10は、フォトダイオード光検出器（PD）と、光生成された電荷を、該電荷を電圧に変換する浮遊拡散領域（FD）へと読み出す転送ゲート（TG）とを有している。フォトダイオードからの信号読み出しに先立って浮遊拡散領域を電圧VDDにリセットするために、リセットゲート（RG）が使用される。浮遊拡散領域からの信号電圧をバッファリングするために、ソースフォロワトランジスタのゲート（SF）が浮遊拡散領域に接続されている。このバッファリングされた電圧は、読み出されるべき画素群の行を選択するために使用される行選択トランジスタゲート（RS）を介して、V_{out}にあるコラムバス（図示せず）に接続される。この平面図（図3）から、画素内にあるが光検出器の外側にある領域は画素回路領域として定義される。

【0015】

図4aを参照するに、本発明に係るイメージセンサ20の断面における側面図が示されている。イメージセンサ20は複数の光検出器20（それらのうちの1つのみが図示されている）、好ましくはn型収集領域40及びp型ピン止め層50である2つの導電型から成るピン止めフォトダイオード30、を有する撮像部分を含んでいる。好適実施形態では好ましくはp型である一導電型の基板60が、イメージセンサ20の底部を形成している。好ましくはn型である一導電型の第1の層70が画像領域全体に及んでいる。なお、第1の層70は、フォトダイオード30のn型収集領域40に物理的に接触し、それによりフォトダイオード30の空乏領域及び光収集領域を拡張させる。例えばトランジスタの部分などの電気部品の全体又は部分を好ましく形成するように、好ましくはp型である一導電型の第2の層80が第1の層70に縦方向で隣接するように配置されている。必要に応じて、第1の層70と基板60との間に、好ましくはp型エピタキシャル層である第3の層90が位置付けられてもよい。

【0016】

特に指摘しておくが、第1の層70は基板60と第2の層80との間に位置しており、複数の光検出器30は第1の層70に隣接するように第2の層80に配置されている。第1の層70は、光検出器30からこの層に迷い込む電子によるクロストークを有意に低減させるのに特に適したものである。第1の層70は全てあるいは実質的に全ての迷走電子を、元々迷い出た光検出器30が最も可能性の高い候補である、最も近い光検出器30へと導き戻すことになる。

【0017】

徹底のために言っておくが、イメージセンサ20は、好ましくはp型である一導電型のチャネル100を有する転送ゲート（TG）を含んでいる。このチャネル100は上述の第2の層80から形成されており、電荷は、光検出器30からチャネル100を介して一導電型（好ましくはn型）の浮遊拡散領域110へと送られ、浮遊拡散領域110によって電圧に変換される。好ましくはp型である一導電型のチャネルトップ120が光検出器30に横方向で隣接している。頂部層130が技術的に周知のように誘電体を形成して

いる。

【0018】

故に、本発明は空乏層深さを増大させ、それにより、量子効率 (QE) を低下させることがなくクロストークを抑制する。本発明により、深く且つ比較的低濃度の層 (第1の層70) が追加され、これは、図4a及び4bの構造例によって示されるように、光検出器30内のドーピングプロファイルのメインの、より高い濃度の表面部分の背面側に接触させられている。言い換えると、光検出器30の下の第1の層70は、その比較的低いドーパント濃度に起因して自由キャリアを奪われて空乏化される。この深く且つ横方向に均一な低濃度層 (第1の層70) は、一連の比較的低ドーズの複数の高エネルギーイオン注入及び/又は熱押し込みによって形成されることができる。本発明の代替的な一実施形態は、エピタキシャル成長によって、基板60の頂部に第1の層70、第2の層80、及び必要に応じての第3の層90を形成するものである。この深い第1の層70は画素及び画像領域の全体の下に形成されるので、転送ゲート (TG)、浮遊拡散領域110、ソースフォロワ (SF)、及び個々の画素内の如何なるその他全てのサポート回路も、第2の層80に形成される。確かにそうではあるものの、第1の層70は、画像領域の外側の、行及び列のアドレス回路、A/Dコンバータ、アナログバッファ等が一般的に配置されるデバイス周辺領域まで延在する必要は必ずしもない。深くて均一な第1の層70は、全ての撮像画素 (及び、暗さの基準などの画素) を含む画像領域内に形成されているだけでもよい。

【0019】

図5は、検出器の底部方向への、結果として得られる電位プロファイルを示している。この図から見て取れるように、この新たな構造の例の空乏層深さは約2.3μmである。この空乏層深さは、第1の実施形態のイオン注入エネルギー及び/又は熱押し込み時間の関数である金属学的な接合 (metallurgical junction) の深さを増大させることによって、あるいは代替的な実施形態においては単に様々なエピタキシャル層の厚さを変更することによって、更に深くされ得る。

【0020】

本発明の更なる利点は、第1の層70は、第2の層80と第3の層90との間の、ピン止めフォトダイオード領域の外側の領域 (すなわち、画素回路領域) で、自由キャリアを奪われて空乏化され得ることである。画素回路領域の下の領域を空乏化させることは、キャリアの横方向拡散を抑制し、より低いクロストークをもたらす。

【0021】

図6を参照するに、本発明の典型的な商業上の一実施形態を例示するために、本発明に係るイメージセンサ20が内部に配置されたデジタルカメラ140が示されている。

【図面の簡単な説明】

【0022】

【図1a】従来技術に係るイメージセンサを示す上面図である。

【図1b】従来技術に係るイメージセンサの2次元ドーピングを示す図である。

【図1c】従来技術に係るイメージセンサのドーピングプロファイルを示す図である。

【図1d】従来技術に係るイメージセンサの電位プロファイルを示す図である。

【図2】クロストークを空乏層深さに対して示すグラフである。

【図3】本発明に係るイメージセンサを示す上面図である。

【図4a】本発明に係るイメージセンサを示す断面図である。

【図4b】本発明に係る光検出器の中心での下方へのドーピングプロファイルを示す図である。

【図5】本発明に係る光検出器の電位プロファイルを示す図である。

【図6】一般消費者が慣れ親しんでいる本発明の典型的な商業上の一実施形態を例示するための、デジタルカメラを例示する図である。

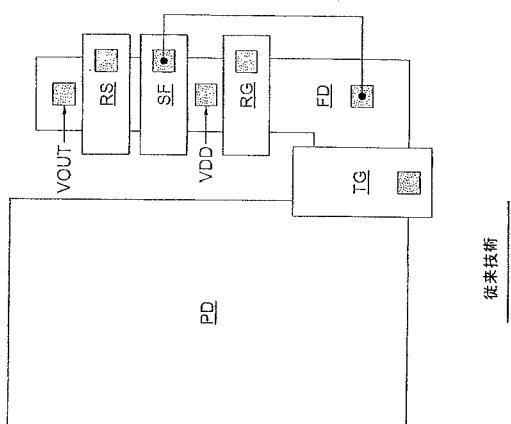
【符号の説明】

【0023】

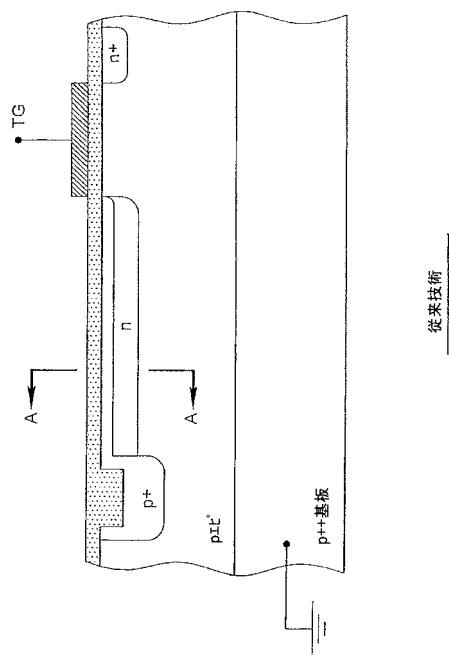
2 0 イメージセンサ
 3 0 光検出器 / フォトダイオード
 4 0 n型収集領域
 5 0 p型ピン止め層
 6 0 基板
 7 0 第1の層
 8 0 第2の層
 9 0 第3の層
 1 0 0 チャネル
 1 1 0 浮遊拡散領域
 1 2 0 チャネルストップ
 1 3 0 頂部層
 1 4 0 デジタルカメラ

10

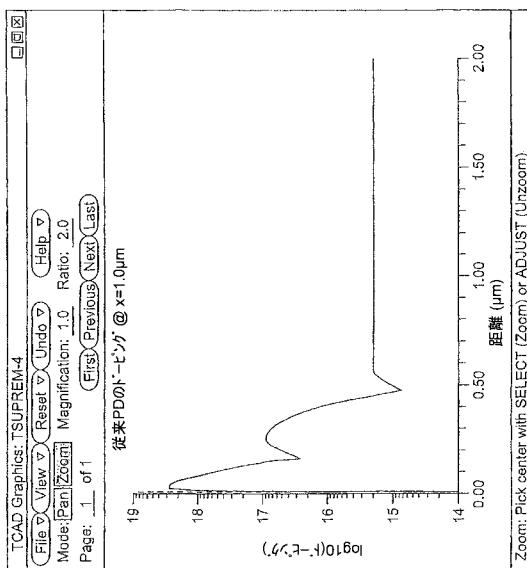
【図1 a】



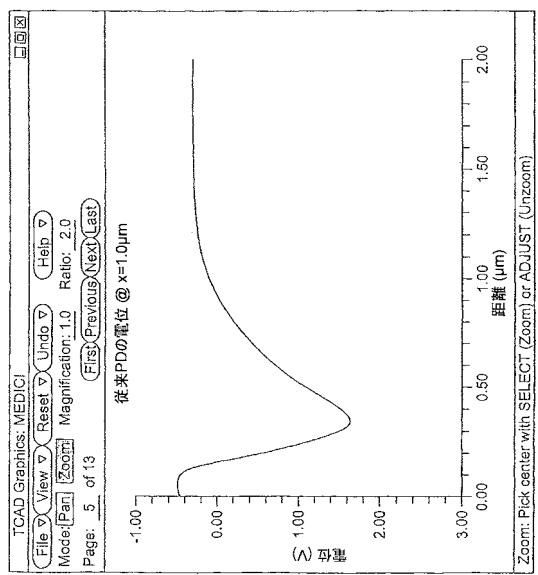
【図1 b】



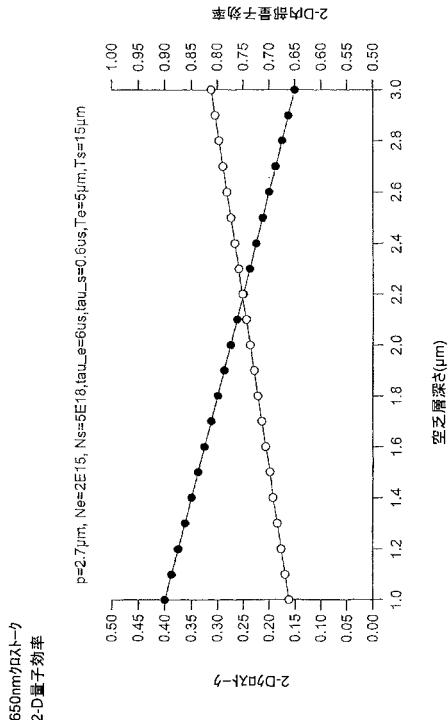
【図 1 c】



【図 1 d】



【図 2】



【図 3】

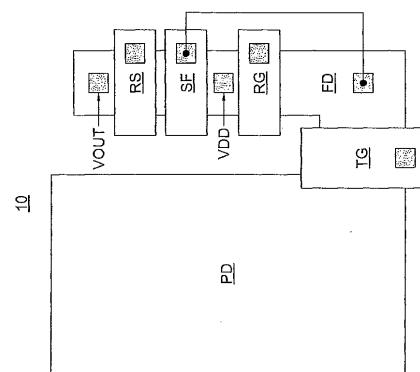
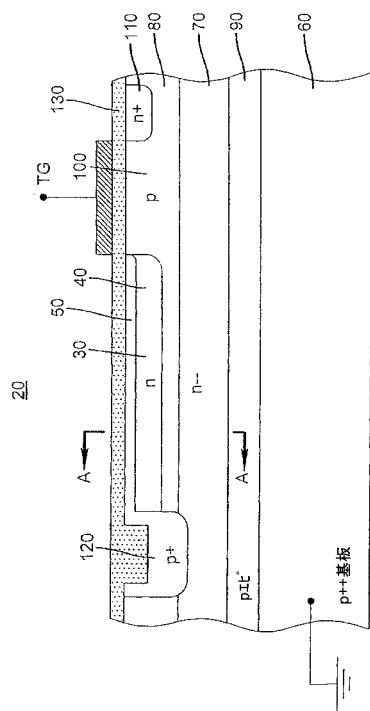
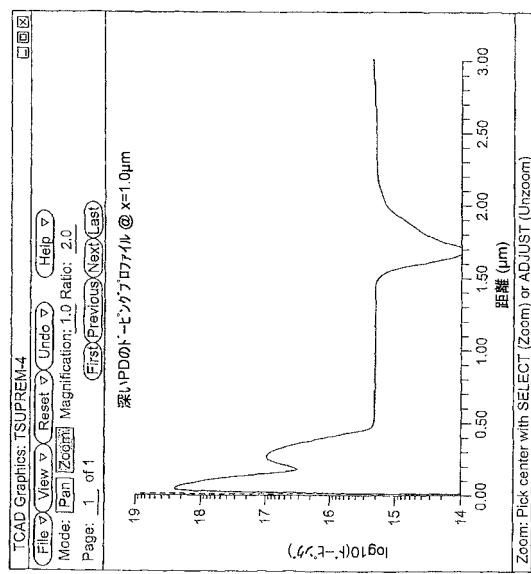


FIG. 3

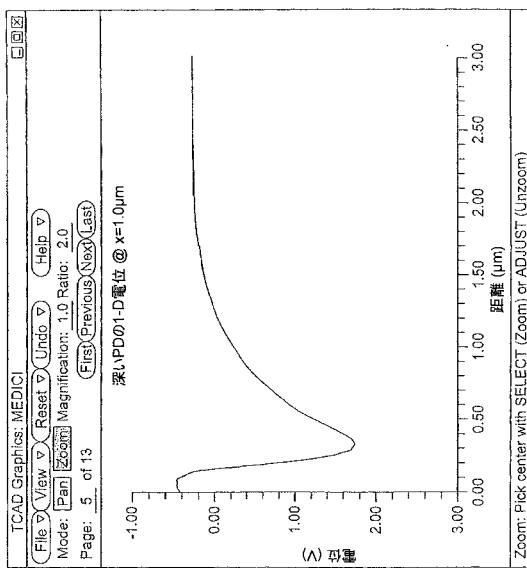
【図 4 a】



【図 4 b】



【図 5】



【図 6】

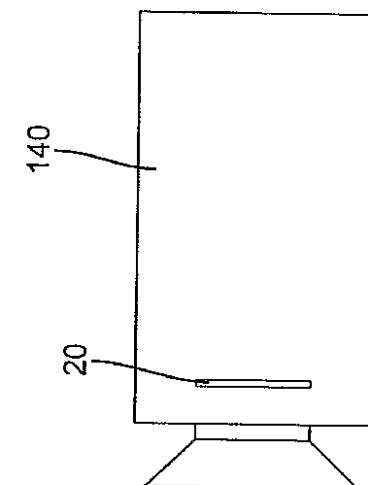


FIG. 6

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No PCT/US2006/036559															
A. CLASSIFICATION OF SUBJECT MATTER INV. H01L27/146																	
According to International Patent Classification (IPC) or to both national classification and IPC																	
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L																	
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched																	
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal																	
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="text-align: left; padding: 2px;">Category*</th> <th style="text-align: left; padding: 2px;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="text-align: left; padding: 2px;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td style="text-align: center; padding: 2px;">X</td> <td style="text-align: left; padding: 2px;">US 2005/087672 A1 (KUWAZAWA KAZUNOBU [JP]) ET AL) 28 April 2005 (2005-04-28) paragraph [0058] - paragraph [0083] figures 1-3</td> <td style="text-align: center; padding: 2px;">1,3,5-7, 9,11,12 2,4,8,10</td> </tr> <tr> <td style="text-align: center; padding: 2px;">Y</td> <td style="text-align: left; padding: 2px;">EP 1 128 437 A (INNOTECH CORP [JP]) 29 August 2001 (2001-08-29) paragraph [0001] paragraph [0034] - paragraph [0054] figure 8</td> <td style="text-align: center; padding: 2px;">1,3,5-7, 9,11,12 2,4,8,10</td> </tr> <tr> <td style="text-align: center; padding: 2px;">X</td> <td style="text-align: left; padding: 2px;">US 2004/222449 A1 (KOYAMA EIJI [JP]) 11 November 2004 (2004-11-11) paragraphs [0003], [0026] paragraph [0069] - paragraph [0091] figures 1,6,9-11</td> <td style="text-align: center; padding: 2px;">1,3,5-7, 9,11,12 2,4,8,10</td> </tr> <tr> <td style="text-align: center; padding: 2px;">Y</td> <td style="text-align: left; padding: 2px;">-----</td> <td style="text-align: center; padding: 2px;">-----</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X	US 2005/087672 A1 (KUWAZAWA KAZUNOBU [JP]) ET AL) 28 April 2005 (2005-04-28) paragraph [0058] - paragraph [0083] figures 1-3	1,3,5-7, 9,11,12 2,4,8,10	Y	EP 1 128 437 A (INNOTECH CORP [JP]) 29 August 2001 (2001-08-29) paragraph [0001] paragraph [0034] - paragraph [0054] figure 8	1,3,5-7, 9,11,12 2,4,8,10	X	US 2004/222449 A1 (KOYAMA EIJI [JP]) 11 November 2004 (2004-11-11) paragraphs [0003], [0026] paragraph [0069] - paragraph [0091] figures 1,6,9-11	1,3,5-7, 9,11,12 2,4,8,10	Y	-----	-----
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.															
X	US 2005/087672 A1 (KUWAZAWA KAZUNOBU [JP]) ET AL) 28 April 2005 (2005-04-28) paragraph [0058] - paragraph [0083] figures 1-3	1,3,5-7, 9,11,12 2,4,8,10															
Y	EP 1 128 437 A (INNOTECH CORP [JP]) 29 August 2001 (2001-08-29) paragraph [0001] paragraph [0034] - paragraph [0054] figure 8	1,3,5-7, 9,11,12 2,4,8,10															
X	US 2004/222449 A1 (KOYAMA EIJI [JP]) 11 November 2004 (2004-11-11) paragraphs [0003], [0026] paragraph [0069] - paragraph [0091] figures 1,6,9-11	1,3,5-7, 9,11,12 2,4,8,10															
Y	-----	-----															
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C.		<input checked="" type="checkbox"/> See patent family annex.															
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed																	
Date of the actual completion of the international search 29 June 2007		Date of mailing of the international search report 12/07/2007															
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patenlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 661 epo nl, Fax: (+31-70) 340-3016		Authorized officer BERNABE PRIETO, A															

INTERNATIONAL SEARCH REPORT		International application No PCT/US2006/036559
C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 0 809 299 A (EASTMAN KODAK CO [US]) 26 November 1997 (1997-11-26) column 4, line 25 - column 6, line 24 column 5, line 14 - line 18 figure 2A	1,3,5-7, 9,11,12 2,4,8,10
Y	US 6 297 070 B1 (LEE PAUL P [US] ET AL) 2 October 2001 (2001-10-02) abstract column 1, line 26 - line 44 figure 2	2,8
Y	FURUMIYA M ET AL: "HIGH SENSITIVITY AND NO-CROSS-TALK PIXEL TECHNOLOGY FOR EMBEDDED CMOS IMAGE SENSOR" INTERNATIONAL ELECTRON DEVICES MEETING 2000. IEDM. TECHNICAL DIGEST. SAN FRANCISCO, CA, DEC. 10 - 13, 2000, NEW YORK, NY : IEEE, US, 10 December 2000 (2000-12-10), pages 701-704, XP000988924 ISBN: 0-7803-6439-2 figure 1	2,8
Y	US 2003/138990 A1 (RHODES HOWARD E [US]) 24 July 2003 (2003-07-24) abstract paragraph [0021] - paragraph [0053] figure 8	4,10

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/US2006/036559

Patent document cited in search report		Publication date		Patent family member(s)		Publication date
US 2005087672	A1	28-04-2005	JP	3829830 B2	04-10-2006	
			JP	2005085999 A	31-03-2005	
EP 1128437	A	29-08-2001	CN	1310478 A	29-08-2001	
			KR	20010083192 A	31-08-2001	
			US	2001015468 A1	23-08-2001	
US 2004222449	A1	11-11-2004	JP	2004319683 A	11-11-2004	
EP 0809299	A	26-11-1997	JP	3892112 B2	14-03-2007	
			JP	10070262 A	10-03-1998	
US 6297070	B1	02-10-2001		NONE		
US 2003138990	A1	24-07-2003		NONE		

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IS,IT,LT,LU,LV,MC,NL,PL,PT,RO,SE,SI,SK,TR),OA(BF, BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BW,BY,BZ,CA,CH,CN,CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, L C, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG ,SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(72)発明者 ニコルス , ディヴィッド ニューウェル

アメリカ合衆国 ニューヨーク州 14450 フェアポート カークバイ・トレイル 40

F ターム(参考) 4M118 AB01 BA14 CA04 CA18 DD04 DD12 FA26 FA33

5C024 AX01 CX03 CX41 GX03 GY38