



(12) Wirtschaftspatent

Erteilt gemäß § 17 Absatz 1 Patentgesetz

(19) DD (11) 247 310 A1

4(51) G 11 C 7/06
G 11 C 11/40

AMT FÜR ERFINDUNGS- UND PATENTWESEN

In der vom Anmelder eingereichten Fassung veröffentlicht

(21) WP G 11 C / 288 432 2 (22) 27.03.86 (44) 01.07.87

(71) Akademie der Wissenschaften der DDR, 1080 Berlin, Otto-Nuschke-Straße 22/23, DD
(72) Winkler, Wolfgang, Dr. Dipl.-Ing.; Kummer, Michael, Dipl.-Ing.; Matzke, Wolf-Ekkehard, Dipl.-Ing., DD

(54) Stromflußnachweisschaltung für definierten Stromschwellwert

(57) Die Erfindung betrifft eine Schaltung zum Nachweis eines Stromflusses mit bestimmtem Schwellwert, die zum Beispiel in Halbleiterspeichern von digitalen Rechenanlagen zum Nachweis des Stromflusses durch Speicherzellen angewendet wird. Es wird die Aufgabe gelöst, eine Schaltung zu entwickeln, die im aktivierten Zustand statisch auf die Überschreitung eines bestimmten Schwellwertes des Eingangstromes reagiert. Erfindungsgemäß ist die gesteuerte Strecke eines Verstärkertransistors zwischen einer Eingangsleitung und einem Ausgangsknoten angeordnet, wobei die Steuerelektrode des Transistors mit einer Steuerspannung verbunden ist. Der Ausgangsknoten ist mit einer Vorladeschaltung und einer Stromquelle verbunden. Die Funktionsweise der Schaltung beruht darauf, daß über ein und denselben Verstärkertransistor sowohl der Vorladevorgang der Eingangsleitung erfolgt als auch das Überschreiten des Schwellstromes erkannt wird. Die Kapazität des Ausgangsknotens ist durch den Verstärkertransistor von der großen Kapazität der Eingangsleitung entkoppelt, was sich vorteilhaft auf die Schaltgeschwindigkeit auswirkt. Fig. 1

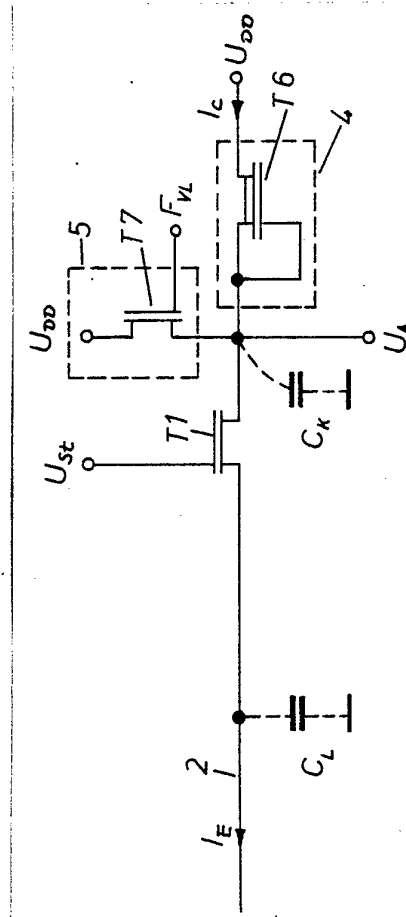


Fig. 1

Erfindungsanspruch:

1. Stromflußnachweisschaltung für einen definierten Stromschwellwert, die über elektronische Bauelemente zwischen einer Eingangsleitung und einem Ausgangsknoten verfügt, **gekennzeichnet dadurch**, daß die gesteuerte Strecke eines Verstärkertransistors (T1) zwischen der Eingangsleitung (2) und dem Ausgangsknoten (3) angeordnet ist, die Steuerelektrode des Verstärkertransistors (T1) einen Steuerspannungseingang (U_{St}) aufweist und daß der Ausgangsknoten (3) mit einer einen Betriebsspannungseingang U_{DD} aufweisenden Stromquelle (4) und einer einen Betriebsspannungseingang U_{DD} aufweisenden Vorladeschaltung (5) verbunden ist.
2. Stromflußnachweisschaltung nach Punkt 1, **gekennzeichnet dadurch**, daß ein Feldeffekttransistor als Verstärkertransistor (T1) angeordnet ist, dessen Source mit der Eingangsleitung (2), dessen Drain mit dem Ausgangsknoten (3) und dessen Gate mit dem Steuerspannungseingang (U_{St}) verbunden sind.
3. Stromflußnachweisschaltung nach Punkt 1, **gekennzeichnet dadurch**, daß ein Bipolartransistor als Verstärkertransistor (T1) angeordnet ist, dessen Emitter mit der Eingangsleitung (2), dessen Kollektor mit dem Ausgangsknoten (3) und dessen Basis mit dem Steuerspannungseingang (U_{St}) verbunden sind.

Hierzu 2 Seiten Zeichnungen

Anwendungsgebiet der Erfindung

Die Erfindung betrifft eine Stromflußnachweisschaltung für einen definierten Stromschwellwert, mit deren Hilfe das Überschreiten eines vorgegebenen Schwellwertes der Stromstärke vorzugsweise in dynamischen Halbleiterspeichern von digitalen Rechenanlagen nachgewiesen wird.

Charakteristik der bekannten technischen Lösungen

Schaltungen zum Nachweis eines Stromflusses, mit deren Hilfe das Überschreiten eines vorgegebenen Schwellwertes der Stromstärke über elektrisch leitende Materialien nachgewiesen werden kann, sind für unterschiedliche Anwendungsfälle in unterschiedlicher Gestaltungsweise bekannt. Bei der Anwendung derartiger Schaltungen in Halbleiterspeichern von digitalen Rechenanlagen sind derartige Stromflußnachweisschaltungen, als Leseschaltungen verwendet, im Spaltenraster der Speichermatrix eines dynamischen Halbleiterspeichers angeordnet. Die räumliche Ausdehnung derartiger Schaltungen muß bedingt durch das geringe Platzangebot in dem Spaltenraster der Speichermatrix eines dynamischen Halbleiterspeichers möglichst gering sein. Dies führt zur Anwendung von integrierten elektronischen Schaltungen mit einer möglichst geringen Zahl an elektronischen Bauelementen. Die für den Anwendungszweck, den Nachweis des Stromflusses für einen definierten Stromschwellwert bezüglich einer Matrixspalte eines dynamischen Halbleiterspeichers, derzeit bekannte Schaltung ist die Flipflop-Schaltung. Der durch die Entladung der Speicherzelle einer Speichermatrix beim Lesen verursachte Stromfluß an dem elektrisch leitenden Material der Verbindungsleitung verursacht an der Kapazität dieser elektrischen Verbindungsleitung, die auf ein bestimmtes Potential vorgeladen ist, einen Spannungshub. Die sich einstellende Spannung wird dann durch die Flipflop-Schaltungen mit einer Referenzspannung verglichen, wobei die auftretende Spannungsdifferenz verstärkt wird. Das Vorzeichen der Spannungsdifferenz ist dabei das Maß für das Erreichen oder das Nichterreichen eines bestimmten Stromschwellwertes. Nachteil dieser Art Stromflußnachweisschaltung für einen definierten Stromschwellwert ist, daß sich Restströme der an die elektrische Verbindungsleitung angeschlossenen Elemente und Restströme angewählter Speicherzellen mit gespeichertem Nullzustand auf die Spannungskonstanz auswirken und zusätzliche Spannungsänderungen bewirken, die die durch Flipflop-Schaltung und Referenzspannungen zu vergleichende Spannungsdifferenz verfälschen. Um Fehlschaltungen zu vermeiden, ist eine kritische zeitliche Steuerung der Flipflop-Schaltung notwendig. Bei den derzeit verfügbaren dynamischen Halbleiterspeichern, auf dem Prinzip der 1-Transistorzelle aufgebaut, bestehend aus Auswahltransistor und Kondensator, wird die Information auf der kapazitiven Komponente der 1-T-Zelle als Ladung gespeichert. Das Lesesignal entsteht beim Auslesen der Ladung über den geöffneten Auswahltransistor der Speicherzelle auf der Matrixspalte als kleine Spannungsdifferenz. Die sich an der Verbindungsleitung der Matrixspalte einstellende Spannung wird dann durch die Flipflop-Schaltung mit einer Referenzspannung verglichen.

Bei modernen Speicherzellen, die einen Transistor zur Signalhubverstärkung ausnutzen, Gainzellen, wird die die logische Information darstellende, kapazitiv gespeicherte Ladung nicht direkt ausgelesen, sondern die Größe des verstärkten Speicherzellstromes ausgewertet. Die dabei bisher üblichen Stromflußnachweisschaltungen für einen definierten Schwellwert sind zum Betreiben der Gainzellen uneffizient.

Ziel der Erfindung

Ziel der Erfindung ist die Schaffung einer Stromflußnachweisschaltung für einen definierten Stromschwellwert, u. a. zur Auswertung des Informationszustandes von dynamischen Speicherzellen, wobei die gespeicherte Ladung durch die Größe des Speicherzellstromes ausgewertet wird und die Schaltung im Spaltenraster eines dynamischen Halbleiterspeichers anordenbar ist.

Darlegung des Wesens der Erfindung

Der Erfindung liegt dabei die Aufgabe zugrunde, eine Stromflußnachweisschaltung für einen definierten Stromschwellwert bei der Auswertung des Informationszustandes von dynamischen Speicherzellen, deren gespeicherte Ladung durch die Größe des Speicherzellstromes ausgewertet wird, zu schaffen, die im aktivierten Zustand statisch auf die Überschreitung eines bestimmten Schwellwertes des Eingangsstromes reagiert. Diese Aufgabe wird bei einer Stromflußnachweisschaltung für einen definierten Stromschwellwert, die über elektronische Bauelemente zwischen einem Schaltungseingang und einem Ausgangsknoten verfügt, erfindungsgemäß dadurch gelöst, daß die gesteuerte Strecke eines Verstärkertransistors (T1) zwischen der Eingangsleitung (2) und dem Ausgangsknoten (3) angeordnet ist, die Steuerelektrode des Verstärkertransistors (T1) einen Steuerspannungseingang (U_{St}) aufweist, und daß der Ausgangsknoten (3) mit einer einen Betriebsspannungseingang U_{DD} aufweisenden Stromquelle (4) und einer einen Betriebsspannungseingang U_{DD} aufweisenden Vorladeschaltung (5) verbunden ist. Die Erfindung wird vorteilhaft dadurch ausgestaltet, daß ein Feldeffekttransistor als Verstärkertransistor (T1) angeordnet ist, dessen Source mit der Eingangsleitung (2), dessen Drain mit dem Ausgangsknoten (3) und dessen Gate mit dem Steuerspannungseingang (U_{St}) verbunden sind. Eine weitere Ausgestaltungsform der Erfindung ist dadurch gegeben, daß ein Bipolartransistor als Verstärkertransistor (T1) angeordnet ist, dessen Emitter mit der Eingangsleitung (2), dessen Kollektor mit dem Ausgangsknoten (3) und dessen Basis mit dem Steuerspannungseingang (U_{St}), verbunden sind. Die mit dem Ausgangsknoten der Stromflußnachweisschaltung verbundene Vorladeschaltung ist derart ausgestaltet, daß die gesteuerte Strecke eines Transistors den Ausgangsknoten und die Betriebsspannungsquelle der Vorladeschaltung verbindet und dessen Steuerelektrode mit einem Taktspannungseingang verbunden ist. Die Stromflußnachweisschaltung weist weiterhin eine Stromquelle auf, die sich dadurch auszeichnet, daß der Gate- und der Sourceanschluß eines Depletion-Feldeffekttransistors mit dem Ausgangsknoten und das Drain dieses Transistors mit der Betriebsspannungsquelle, der Stromquelle, verbunden sind.

Ausführungsbeispiel

Die Erfindung ist an einem Ausführungsbeispiel und anhand dreier Zeichnungen näher erläutert. Dabei zeigen die insgesamt 4 Figuren:

- Fig. 1: die Stromflußnachweisschaltung für einen definierten Schwellwert
- Fig. 2: den Zusammenhang zwischen Eingangsstrom und Ausgangsspannung
- Fig. 3: das Ausgangskennlinienfeld des Verstärkertransistors mit der Kennlinie der Stromquelle und den sich einstellenden Arbeitspunkten
- Fig. 4: den zeitlichen Verlauf der Vorladetaktspannung F_{VL} , der Eingangsspannung U_E , des Eingangsstromes I_E und der Ausgangsspannung U_A

Die Stromflußnachweisschaltung, gemäß Fig. 1, enthält einen Verstärkertransistor T1, dessen Source mit der Eingangsleitung 2, dessen Drain mit dem Ausgangsknoten 3 und dessen Gate mit einer konstanten Steuerspannung U_{St} von beispielsweise 3V verbunden sind. An den Ausgangsknoten 3 sind eine Stromquelle 4 und eine Vorladeschaltung 5 angeschlossen. Die Stromquelle 4 besteht aus einem Depletion-Feldeffekttransistor T6, dessen Gate- und Sourceanschluß mit dem Ausgangsknoten 3 verbunden sind und dessen Drain an eine Betriebsspannung U_{DD} angeschlossen ist. Die Vorladeschaltung 5 besteht aus einem Feldeffekttransistor T7, dessen Source mit dem Ausgangsknoten 3, dessen Drain mit der Betriebsspannung U_{DD} und dessen Gate mit einer Vorladetaktspannung F_{VL} verbunden sind. Die in Fig. 1 dargestellten Kapazitäten C_L und C_K sind parasitärer Art und wirken auf die Eingangsleitung 2 bzw. auf den Ausgangsknoten 3. Die Schaltung ist dabei derart aufgebaut, daß über den Verstärkertransistor T1 sowohl der Vorladevorgang der Eingangsleitung 2 erfolgt, als auch das Überschreiten des Schwellstromes registrierbar ist. Die Vorladung der Schaltung mittels der Vorladeschaltung 5 oder der Stromquelle 4 bewirkt, daß der Ausgangsknoten 3 auf ein betragsmäßig hohes Potential vorgeladen wird und sich die Spannung der Eingangsleitung 2 so einstellt, daß der Verstärkertransistor (T1) an der Grenze zwischen leitendem und nichtleitendem Zustand betrieben wird, dargestellt in Figur 4.

Die Spannung der Eingangsleitung 2, bezogen auf die Masseleitung beträgt dann $U_{St} - U_{T1}$ (U_{T1} = Schwellspannung des Verstärkertransistors T1).

Zum Nachweis des Stromflusses wird die Vorladeschaltung 5 abgeschaltet, die Stromquelle 4 ist aktiv. Beim Fließen eines Stroms über die Eingangsleitung 2 verändert sich die Ausgangsspannung der Stromflußnachweisschaltung nur unwesentlich, wenn der über die Eingangsleitung 2 einfließende Strom kleiner als der Konstantstrom der Stromquelle ist. Erst bei Erreichen eines Stromes an der Eingangsleitung 2 der Stromflußnachweisschaltung, der größer als der Konstantstrom der Stromquelle 4 ist, fällt die Ausgangsspannung steil ab. Da die Kapazität des Ausgangsknotens 3 klein gegenüber der Kapazität der Eingangsleitung 2 und diese über den Differenzbetrag des Stromes der Eingangsleitung 2 und der Stromquelle 4 sehr schnell entladen werden kann, vollzieht sich der Vorgang des Abfallens der Ausgangsspannung der Stromflußnachweisschaltung sehr schnell. Die Kapazität des Ausgangsknotens 3 ist durch den Verstärkertransistor T1 von der großen Kapazität der Eingangsleitung 2 entkoppelt, was eine hohe Schaltgeschwindigkeit zur Folge hat.

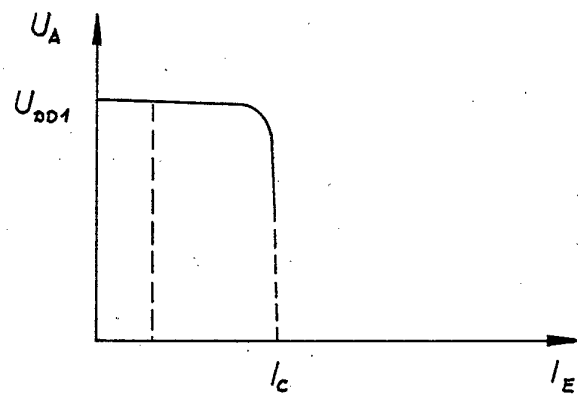


Fig. 2

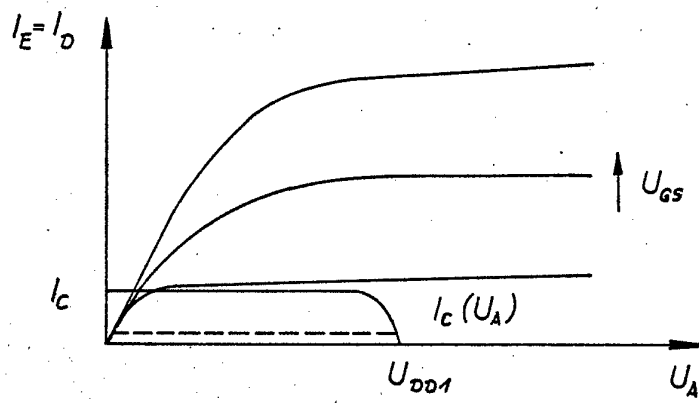


Fig. 3

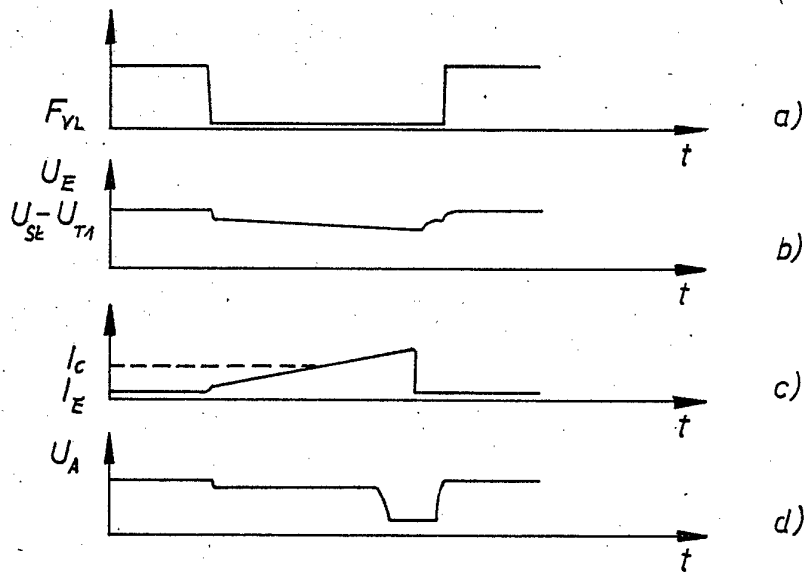


Fig. 4