

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3574809号

(P3574809)

(45) 発行日 平成16年10月6日(2004.10.6)

(24) 登録日 平成16年7月16日(2004.7.16)

(51) Int. Cl.⁷

F I

H O 1 J 11/02

H O 1 J 11/02

B

H O 1 J 11/00

H O 1 J 11/00

K

請求項の数 42 (全 14 頁)

| | | | |
|--------------|-------------------------------|-----------|-----------------------|
| (21) 出願番号 | 特願2000-55559 (P2000-55559) | (73) 特許権者 | 303012515 |
| (22) 出願日 | 平成12年3月1日(2000.3.1) | | エルジー・エレクトロニクス・インコーポ |
| (65) 公開番号 | 特開2000-251747 (P2000-251747A) | | レーテッド |
| (43) 公開日 | 平成12年9月14日(2000.9.14) | | 大韓民国 ソウル, ヨンドンポーク, ヨイ |
| 審査請求日 | 平成12年4月11日(2000.4.11) | | ドードン 20 |
| (31) 優先権主張番号 | 09/259940 | (74) 代理人 | 100068755 |
| (32) 優先日 | 平成11年3月1日(1999.3.1) | | 弁理士 恩田 博宣 |
| (33) 優先権主張国 | 米国 (US) | (74) 代理人 | 100105957 |
| | | | 弁理士 恩田 誠 |
| | | (72) 発明者 | ジェリー ディ. シャーマーホーン |
| | | | アメリカ合衆国 43551 オハイオ州 |
| | | | ペリースバーグ ジェノア ロード 4 |
| | | | 779 |
| | | 審査官 | 村田 尚英 |

最終頁に続く

(54) 【発明の名称】フラットパネルディスプレイ

(57) 【特許請求の範囲】

【請求項1】

透明な第1の基板と、

同第1の基板に、互いに平行な列を成すように配置された複数のディスプレイ電極と、
同第1の基板の表面に積層された絶縁フィルム層であって、同絶縁フィルム層は同ディスプレイ電極を被覆していることと、

同絶縁フィルムの表面に配置された少なくとも1つの導電面パッドであって、同導電面パッドは、電荷を蓄積する小型コンデンサを形成するために、対応するディスプレイ電極と協働することと、

同絶縁フィルムの少なくとも1部分と同ディスプレイ電極とを被覆する電子放出面被膜と

10

、
前記第1の基板に対して密封された第2の基板であって、同第2の基板は、同第2の基板において同第1の基板に隣接する面に形成された複数の微小空隙を備えることと、同微小空隙は、前記ディスプレイ電極に平行に延びる複数の列を成すと共に同ディスプレイ電極に直交して延びる複数のコラムを成す複数のサブピクセルを画定すべく、同第1の基板と協働することと、

同微小空隙を充填する気体と、

前記第2の基板内に組み込まれた複数のアドレス電極であって、同アドレス電極のそれぞれは前記サブピクセルの1つのコラムに対応していることと、

それぞれの微小空隙内に配置されると共に同アドレス電極に関連するリン光体材料と、を

20

備えるフラットパネルプラズマディスプレイ。

【請求項 2】

対応する一対のディスプレイ電極に関連させて、前記第 1 の基板の絶縁フィルムの表面に配置された一対の導電面パッドを更に備え、同導電面パッドのそれぞれは同ディスプレイ電極の 1 つにおける幅の少なくとも 1 部を被覆するように位置決めされている請求項 1 に記載のフラットパネルプラズマディスプレイ。

【請求項 3】

前記第 1 の基板の絶縁フィルムの表面に配置された複数対の導電面パッドを更に備え、同導電面パッドの各対は対応する一対の前記ディスプレイ電極に関連付けられている請求項 2 に記載のフラットパネルプラズマディスプレイ。

10

【請求項 4】

前記導電面パッドは金属製である請求項 3 に記載のフラットパネルプラズマディスプレイ。

【請求項 5】

前記導電面パッドはクロムを含む請求項 4 に記載のフラットパネルプラズマディスプレイ。

【請求項 6】

前記導電面パッドは、100 ミクロン（マイクロメートル）～400 ミクロン（マイクロメートル）までの範囲内にある幅を有する請求項 5 に記載のフラットパネルプラズマディスプレイ。

20

【請求項 7】

前記導電面パッドは、透明な導電材料から形成されている請求項 3 に記載のフラットパネルプラズマディスプレイ。

【請求項 8】

前記導電面パッドは、100 ミクロン（マイクロメートル）～400 ミクロン（マイクロメートル）までの範囲内にある幅を有する請求項 7 に記載のフラットパネルプラズマディスプレイ。

【請求項 9】

前記導電面パッドは酸化錫を含む請求項 7 に記載のフラットパネルプラズマディスプレイ。

30

【請求項 10】

前記導電面パッドは酸化インジウム錫を含む請求項 7 に記載のフラットパネルプラズマディスプレイ。

【請求項 11】

前記ディスプレイ電極のそれぞれに関連させられた複数の前記導電面パッドを更に備え、同導電面パッドのそれぞれは前記第 2 の基板に形成された対応する微小空隙に関連させられると共に同空隙に隣接して配置されている請求項 3 に記載のフラットパネルプラズマディスプレイ。

【請求項 12】

前記ディスプレイ電極のそれぞれに関連させられた複数の前記導電面パッドを更に備え、同複数の導電面パッドは前記第 2 の基板に形成された対応する微小空隙に関連させられると共に同空隙に隣接して配置されている請求項 3 に記載のフラットパネルプラズマディスプレイ。

40

【請求項 13】

ディスプレイはフラットパネル AC プラズマディスプレイである請求項 3 に記載のフラットパネルプラズマディスプレイ。

【請求項 14】

前記微小空隙は前記第 2 の基板の表面に形成された複数のマイクログループであって、同マイクログループは同第 2 の基板の表面にて複数の隔壁リブを画定し、更に、前記アドレス電極は同マイクログループの底部に配置され同隔壁リブの少なくとも 1 部に延びる請求

50

項 3 に記載のフラットパネルプラズマディスプレイ。

【請求項 15】

前記隔壁リブは、前記導電面パッドの間に延びると共に、同導電面パッドを互いから離間させる請求項 14 に記載のフラットパネルプラズマディスプレイ。

【請求項 16】

前記第 2 の基板に積層された材料層を更に備え、同材料層は前記アドレス電極を被覆すると共に同材料層に設けられた互いに平行に延びる複数の隔壁リブを有し、同隔壁リブは前記微小空隙を画定する請求項 3 に記載のフラットパネルプラズマディスプレイ。

【請求項 17】

前記隔壁リブは前記導電面パッドの間に延びると共に、同導電面パッドを互いから離間させる請求項 16 に記載のフラットパネルプラズマディスプレイ。

10

【請求項 18】

互いに平行に延びる複数の隔壁リブが前記第 2 の基板の表面に形成され、更に、複数の分割リブが同第 2 の基板の表面に形成され、同分割リブは同隔壁リブに直交して延びると共に前記微小空隙を画定すべく前記隔壁リブと協働し、同分割リブは前記導電面パッドの複数対の間に延びると共に、同導電面パッドを互いから離間させる請求項 3 に記載のフラットパネルプラズマディスプレイ。

【請求項 19】

前記隔壁リブは前記導電面パッドの間に延びると共に、同導電面パッドを離間させる請求項 18 に記載のフラットパネルプラズマディスプレイ。

20

【請求項 20】

前記電子放出面被膜は更に、前記導電面パッドを被覆する請求項 1 に記載のフラットパネルプラズマディスプレイ。

【請求項 21】

透明な第 1 の基板と、

同第 1 の基板に、互いに平行な列を成すように配置された複数のディスプレイ電極と、同第 1 の基板の表面に積層された絶縁フィルム層であって、同絶縁フィルム層は同ディスプレイ電極を被覆していることと、

前記複数の第 1 のディスプレイ電極と協働する、互いに平行な列を成すように配置された複数の第 2 のディスプレイ電極と、

30

第 1 の層の表面に積層されると共に、同第 2 のディスプレイ電極を被覆する第 2 の絶縁フィルム層と、

同絶縁フィルム層の表面に配置された少なくとも 1 つの導電面パッドであって、同導電面パッドは、電荷を蓄積する小型コンデンサを形成するために、対応するディスプレイ電極と協働することと、

同絶縁フィルム層の少なくとも 1 部分と前記ディスプレイ電極とを被覆する電子放出面被膜と、

前記第 1 の基板に対して密封された第 2 の基板であって、同第 2 の基板は、同第 2 の基板において同第 1 の基板に隣接する面に形成された複数の微小空隙を備えることと、同微小空隙は、前記ディスプレイ電極に平行に延びる複数の列を成すと共に同ディスプレイ電極

40

と協働することと、

同微小空隙を充填する気体と、前記第 2 の基板内に組み込まれた複数のアドレス電極であって、同アドレス電極のそれぞれは前記サブピクセルの 1 つのコラムに対応していることと、

それぞれの微小空隙内に配置されると共に同アドレス電極に関連するリン光体材料と、を備えるフラットパネルプラズマディスプレイ。

【請求項 22】

対応する一対のディスプレイ電極に関連させて、前記第 1 の基板の絶縁フィルム層の表面に配置された一対の導電面パッドを更に備え、同導電面パッドのそれぞれは、前記第 2 のデ

50

ディスプレイ電極と実質的に同一の幅を有すると共に、協働する同第1及び第2のディスプレイ電極の幅を合わせた幅の少なくとも1部を被覆するように位置決めされている請求項21に記載の平板状パネルプラズマディスプレイ。

【請求項23】

前記第1の基板の絶縁フィルムの表面に配置された複数対の導電面パッドを更に備え、同導電面パッドの各対は対応する一対の前記ディスプレイ電極に関連付けられている請求項22に記載の平板状パネルプラズマディスプレイ。

【請求項24】

前記導電面パッドは金属製である請求項23に記載のフラットパネルプラズマディスプレイ。

10

【請求項25】

前記導電面パッドはクロムを含む請求項24に記載のフラットパネルプラズマディスプレイ。

【請求項26】

前記導電面パッドは、100ミクロン(マイクロメートル)~400ミクロン(マイクロメートル)までの範囲内にある幅を有する請求項25に記載のフラットパネルプラズマディスプレイ。

【請求項27】

前記導電面パッドは、透明な導電材料から形成されている請求項23に記載のフラットパネルプラズマディスプレイ。

20

【請求項28】

前記導電面パッドは、100ミクロン(マイクロメートル)~400ミクロン(マイクロメートル)までの範囲内にある幅を有する請求項27に記載のフラットパネルプラズマディスプレイ。

【請求項29】

前記導電面パッドは酸化錫を含む請求項27に記載のフラットパネルプラズマディスプレイ。

【請求項30】

前記導電面パッドは酸化インジウム錫を含む請求項27に記載のフラットパネルプラズマディスプレイ。

30

【請求項31】

前記ディスプレイ電極のそれぞれに関連させられた複数の前記導電面パッドを更に備え、同導電面パッドのそれぞれは前記第2の基板に形成された対応する微小空隙に関連させられると共に同空隙に隣接して配置されている請求項23に記載のフラットパネルプラズマディスプレイ。

【請求項32】

前記ディスプレイ電極のそれぞれに関連させられた複数の前記導電面パッドを更に備え、同複数の導電面パッドは前記第2の基板に形成された対応する微小空隙に関連させられると共に同空隙に隣接して配置されている請求項23に記載のフラットパネルプラズマディスプレイ。

40

【請求項33】

ディスプレイはフラットパネルACプラズマディスプレイである請求項23に記載のフラットパネルプラズマディスプレイ。

【請求項34】

前記微小空隙は前記第2の基板の表面に形成された複数のマイクログループであって、同マイクログループは同第2の基板の表面にて複数の隔壁リブを画定し、更に、前記アドレス電極は同マイクログループの底部に配置され同隔壁リブの少なくとも1部に延びる請求項23に記載のフラットパネルプラズマディスプレイ。

【請求項35】

前記隔壁リブは、前記導電面パッドの間に延びると共に、同導電面パッドを互いから離間

50

させる請求項 3 4 に記載のフラットパネルプラズマディスプレイ。

【請求項 3 6】

前記第 2 の基板に積層された材料層を更に備え、同材料層は前記アドレス電極を被覆すると共に同材料層に設けられた互いに平行に延びる複数の隔壁リブを有し、同隔壁リブは前記微小空隙を画定する請求項 2 3 に記載のフラットパネルプラズマディスプレイ。

【請求項 3 7】

前記隔壁リブは前記導電面パッドの間に延びると共に、同導電面パッドを互いから離間させる請求項 3 6 に記載のフラットパネルプラズマディスプレイ。

【請求項 3 8】

互いに平行に延びる複数の隔壁リブが前記第 2 の基板の表面に形成され、更に、複数の分割リブが同第 2 の基板の表面に形成され、同分割リブは同隔壁リブに直交して延びると共に前記微小空隙を画定すべく前記隔壁リブと協働し、同分割リブは前記導電面パッドの複数対の間に延びると共に、同導電面パッドを互いから離間させる請求項 2 3 に記載のフラットパネルプラズマディスプレイ。

10

【請求項 3 9】

前記隔壁リブは前記導電面パッドの間に延びると共に、同導電面パッドを離間させる請求項 3 8 に記載のフラットパネルプラズマディスプレイ。

【請求項 4 0】

前記電子放出面被膜は更に、前記導電面パッドを被覆する請求項 2 1 に記載のフラットパネルプラズマディスプレイ。

20

【請求項 4 1】

前記電子放出面被膜は、100 ナノメートル～800 ナノメートルまでの範囲にある厚みを有する MgO である請求項 2 0 に記載のフラットパネルプラズマディスプレイ。

【請求項 4 2】

前記電子放出面被膜は、100 ナノメートル～800 ナノメートルまでの範囲にある厚みを有する MgO である請求項 4 0 に記載のフラットパネルプラズマディスプレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、概してフラットパネルディスプレイに関し、より詳細には、高い動作効率を備えたフルカラー高解像度フラットパネルディスプレイに関する。

30

【0002】

【従来の技術】

フラットパネルディスプレイは、エレクトロルミネサント装置、AC プラズマディスプレイ、DC プラズマディスプレイ及び電界発光ディスプレイ等のディスプレイ画素等から成る直交アレイによってフラットスクリーンが形成される電子ディスプレイである。

【0003】

AC プラズマディスプレイパネル、即ち PDP の基礎構造は 2 枚のガラスプレートから成り、各プレートは同プレート内面に配置された複数の電極から成る導電体パターンを備える。両プレートは気体を充満させた間隙を介して互いから離間されている。これら電極は、各プレート上の電極が、従来の肉薄又は肉厚フィルム技術によって互いに直角を成すように配置されて成る x - y マトリックスにて構成されている。AC PDP における少なくとも 1 セットのサステイン電極は、肉薄ガラス誘電体層によって被覆されている。ガラスプレートは、複数のスペーサにより固定された両プレート間に間隙を設けたサンドイッチ構造をもって組み立てられる。これらプレートの縁部は密封されていると共に、両プレート間の間隙は真空にされ、ネオンガス又はキセノンガスから成る混合物又は当該技術分野にて周知の気体混合物により充填されている。

40

【0004】

AC PDP の動作中において、プレート間の間隙中に含まれる気体をイオン化するために、十分なドライバ電圧パルスが電極に供給される。気体がイオン化する際、誘電体は小

50

型コンデンサ様に充電し、このことにより気体に及ぶ電圧を減少させて放電を解消する。容量性電圧は蓄積された電荷に依るものであり、従来、壁充電として知られている。続いて電圧は逆流し、ドライバ電圧及び壁充電電圧を合わせた電圧は気体を励起すると共に発光放電パルスを生成するのに十分な程度に再び大きくなる。繰り返し印加されるこのような一連のドライバ電圧は、持続電圧即ちサステイナと呼ばれる。このサステイナと共に、蓄積された電荷を有する波形画素は各サステイナ周期毎に放電して光パルスを発する。蓄積された電荷を有さない画素は発光しない。電極のx-yマトリックスに適切な波形が供与されることによって、小型発光画素はビジュアル画像を生成する。

【0005】

通常、赤、緑又は青色のリン光体層が、両プレート的一方の内面に交互に積層されている。イオン化された気体によって、リン光体は各画素から呈色光を発光させる。電極間における各色間及び各画素間の干渉を防止するために、通常、隔壁リブが両プレート間に配置される。隔壁リブはまた、明確な画像を提供するために解像度を向上させる。更に、隔壁リブは、所望の画素ピッチを得るために隔壁リブの高さ、幅及びパターン間隙を用いて、両ガラスプレート間に均一な放電スペースを提供する。

10

【0006】

AC PDPの構造及び動作についての更なる詳細は、「フラットパネルディスプレイ」と題する米国特許第5,723,945号、及び1998年1月30日に出願された「マイクログループを備えたディスプレイパネルと動作方法」と題する米国特許出願第09/016,585号に開示されている。なお、これらの技術は本明細書にて参照として援用されている。

20

【0007】

【発明が解決しようとする課題】

本発明の目的は、フラットパネルディスプレイの改良された構造を提供することであり、より詳細には、リン光体を励起するために効率的に紫外線を生成するような方法でPDPを動作させることにより、PDPの動作効率を向上させることができるAC PDPを提供することにある。本発明は、放電面に配置される絶縁荷電パッドによって高い効率をもって動作する、フルカラー高解像度フラットパネルディスプレイのための改良された構造である。

【0008】

【問題を解決するための手段】

本発明により、互いに平行な列を成すように透明な第1の基板に配置された複数のディスプレイ電極を有する透明な第1の基板を備えるフラットパネルプラズマディスプレイが提供される。好適な一実施の形態において、ディスプレイ電極はサステイナ対として配置される。第1の基板の表面に、ディスプレイ電極を被覆するように絶縁フィルム層が積層されている。対応するディスプレイ電極に関連して、少なくとも1つの導電面パッドが絶縁フィルムの表面に配置されている。電子放出面被膜により、絶縁フィルムの少なくとも1部分が被覆されると共に、導電面パッドが被覆される。

30

【0009】

フラットパネルプラズマディスプレイは、更に、第1の基板に対して密封された第2の基板を備える。第2の基板は、第2の基板において第1の基板に隣接する面に形成された複数の微小空隙を備える。微小空隙は、ディスプレイ電極に平行に延びる複数の列を成すと共にディスプレイ電極に直交して延びる複数のコラムを成す複数のサブピクセルを画定すべく、第1の基板と協働する。微小空隙はイオン化可能な気体により充填される。複数のアドレス電極は第2の基板に配置されており、それぞれの空隙は1つのアドレス電極に対応している。リン光体材料は、それぞれの微小空隙内に配置されると共にアドレス電極に関連付けられている。

40

【0010】

また、本発明において、ディスプレイは、対応する一对のディスプレイ電極に関連させて、第1の基板の絶縁フィルムの表面に配置された一对の導電面パッドを備え得る。それぞ

50

れの導電面パッドは、ディスプレイ電極の1つの1部を被覆するように位置決めされており、その結果、コンデンサを形成している。更に、ディスプレイは、第1の基板の絶縁フィルムの上に配置された複数対の導電面パッドを備え得る。導電面パッドの各対は、対応する一対のディスプレイ電極に関連付けられている。

【0011】

導電面パッドは、クロム等の金属、又は酸化錫又は酸化インジウム錫等の透明な導電材料によって形成され得る。

微小空隙は、第2の基板の表面全体に複数のウェルを形成することにより形成可能であり、アドレス電極に合わせて整列され得る。空隙を設けられていない表面部分は、ディスプレイ電極に直交して延びる複数の隔壁リブと、複数対のディスプレイ電極及び導電面パッドに平行に延びると共に、ディスプレイ電極と導電面パッドとを互いから離間させる分割リブとを形成する。微小空隙は、また、本明細書にて参照のために援用されている米国特許第5,723,945号に開示されている方法により、第2の基板の表面に複数のマイクログループを形成し、同マイクログループに複数の電極及びリン光体を配置することによって形成することができる。また、互いに平行に延びる隔壁リブは、本明細書にて参照のために援用されている米国特許第5,674,553号に開示されている方法により、第2の基板の表面全体に形成し、空隙を形成するためにアドレス電極に合わせて整列させることが可能である。

【0012】

【発明の実施の形態】

図1～図4に、改良されたプラズマディスプレイパネル(PDP)の構造を示す。なお、好適な実施の形態において、PDPはAC PDPである。以下の記載において、類似の又は対応する構成要素には類似の符号を付す。また、下記において、「頂部」、「底部」、「前方」、「後方」及びこれらに類似する位置及び方向を示す用語は、図面を参照して用いられると共に説明の便宜を図るために用いられる。

【0013】

図1は、第2の基板にウェルとして形成された空隙を備えるアセンブリを示しており、図2は、ウェルを備える第2の基板を示しており、図3は、荷電パッドを備えるサステイナ電極の配置を示しており、図4は、正平面図(単位:マイクロメートル)を示している。

【0014】

図1に示すように、PDPは、上面及び下面を備える第1の基板6を有する。好適な一実施の形態において、第1の基板6は、標準的な窓用ガラス、即ち主成分として SiO_2 、 Al_2O_3 、 MgO_2 及び CaO を含み、副成分として Na_2O 、 K_2O 、 PbO 、 B_2O_3 等を含むガラスから形成される。第1の基板6の下面には、互いに平行に延びると共に対を成す複数のディスプレイ電極7が配置されている。図1に示すように、これらディスプレイ電極7は複数の透明エクステンション8により組み合わされているが、エクステンション8は省略してもよい。また、ディスプレイ電極は透明性を得るためにメッシュ状にパターン形成してもよい。一般的に、これらの電極は、クロム又はタンタルから成る接着層、もしくはクロム-銅-クロムから成るサンドイッチ構造の接着層を伴う金によって形成されている。透明エクステンションは一般にインジウム-錫-酸化物(ITO)合金から形成され、図1に示すように、キャパシタンスを減少させるために複数の穴又は開口部を伴いパターン形成され得る。図12(別の実施形態を示す断面図)に示すように、別の実施の形態では、オプションとして誘電体層13を積層しディスプレイ電極7及びエクステンション8を被覆してもよく、ディスプレイ電極7及びエクステンション8の第1のセットに平行に延びると共に同セットと協働する、ディスプレイ電極14から成る付加的なセットを同層表面に形成してもよい。発光層10を備える誘電材料から成る層9が、ディスプレイ電極7及びエクステンション8、更に誘電体層13の付加的なディスプレイ電極14に対して積層されると共に、これらを被覆している。誘電材料は、通常、鉛ベースのフリットガラスであり、当該技術分野では周知である。発光層は、通常、 MgO 又は酸化鉛である。図1及び図3に示すように、誘電体層9の下面に、複数の導電荷電パッド1

10

20

30

40

50

1が配置されている。

【0015】

第1の基板6は、好適な実施の形態においてガラスにて形成されている第2の基板1に対して密封されている。ディスプレイ電極7に直交するように延びる複数の平行アドレス電極2は、第2の基板1の上面に配置されている。誘電材料から成る層3は第2の基板1の上面に積層されている。誘電体層3はアドレス電極2を被覆している。アドレス電極2に平行に延びる複数の隔壁リブ4、及びアドレス電極2に直交するように延びる複数の分割リブ12は、誘電体層3の上面から上方を指向して延びる。隔壁リブ4は、分割リブ12と共に、第2の基板1を第1の基板6から離間させ、それによって複数のウェルを形成する。それらウェルは、約2～20重量%のキセノン、最も好ましくは4～10重量%のキセノン、及びオプションとして4～10重量%のヘリウム、及び残りをネオンで構成されたイオン化可能な適切な気体混合物によって充填されている。

10

【0016】

リン光体材料5は、隔壁リブ4と分割リブ12との間にて誘電体層3上に、及び各ウェル内における全リブ壁上に積層されている。即ち、リン光体5は、ディスプレイ電極7の各対に対向して第2の基板1上に配置されている。各ウェルは、リン光体5とディスプレイ電極7との間における放電スペースとして画定されている。PDPの動作中において、ディスプレイ電極7における選択された複数対が各対の間にて面放電を開始するように励起され、同面放電は、導電蓄電パッドの対向端部にて終端する横方向の放電に転換される(図3及び図12の符号20参照)。

20

【0017】

最も高い動作効率を達成するために、横方向の放電への電力と比較して、面放電への電力は最小化されなければならない。面放電及び横方向放電によって、隣接するリン光体5を励起する紫外線が発光される。励起されたリン光体5は、続いて同リン光体に対応する色を呈する光を発光する。図4に示すように、それぞれの隣接する発光エリアは異なるリン光色を含んでいてもよく、例えば、当該技術分野で周知のように、繰り返しパターンに配置された赤(R)、緑(G)及び青(B)リン光体であってよい。画像エレメントは、通常、前述の3色に対応する隣接する3つの発光エリア5によって画定される。

【0018】

好適な一実施の形態において、荷電パッド(CSP)11は、図4の下半部及び図5に示すように、小型長方形ITOから成る。なお、図5は、整列配置を必要とする第1の基板を示し、図6は、整列配置を必要としない第1の基板を示す。

30

【0019】

複数のCSP11は、薄膜積層術、Eビーム積層術等の従来の方法によって、もしくは当該技術分野にて周知であるように、フォトレジスト技術又はエッチング技術によりパターン形成されるマスク又は連続フィルムによって、第1の基板6の下面に積層されている。好適な一実施の形態においては、CSP11を形成するためにITOが用いられるが、例えば、酸化錫もしくはクロム、金又はタンタルの薄層等の他の材料を、CSP11を形成するために用いることができる。

【0020】

各CSP11は、クロストークなしのアドレッシングを許容すると共にディスプレイ電極の幅の一部である一定のPDP画素サイズに対する最も高い動作効率に対応するように、サイズ設定されている。従って、CSP11の幅は約100～400ミクロン(マイクロメートル)の範囲内にあり、長さは約50ミクロン(マイクロメートル)からほぼ隔壁リブのピッチまでの範囲内にあり、通常、約50～120ナノメートルの厚みを有する。図3に示すように、CSP11は、関連するディスプレイ電極対における第1のディスプレイ電極7の外縁部下方から、同対を構成するもう一方のディスプレイ電極7に向かい内側方向に延びる。

40

【0021】

図4及び図5に示すように、それぞれのCSP11は、約700ナノメートルの幅を有す

50

る間隙により互いから離間されている。図4及び図5に最も明確に示されているように、好適な実施の形態においては、それぞれのディスプレイ電極7について、少なくとも1つのCSP11が隔壁リブ4間に備えられている。図4に示す典型的な寸法は、VGA解像度における42インチダイアゴナル、即ち1260ミクロン(マイクロメートル)の白色画素ピッチにおける幅640×高さ480の白色画素のマトリックスのための寸法である。高さ352ミクロン(マイクロメートル)の白色画素ピッチ又はインチあたり72ピクセルのディスプレイを形成することも可能である。

【0022】

しかしながら、本発明が隔壁リブ間に配置された複数のCSP11を伴い実施可能であることを理解されたい。それらCSP11は間隙を介して互いから離間されていることから、隔壁リブピッチあたり3つ以上のCSPが存在している場合は第1の基板6及び第2の基板1を整列配置する必要がない。その場合、各CSP11のサイズは十分に小さいため、CSP11の一部が隔壁リブ4を超えて隣接するチャンネル内に延びる場合でも、PDPの動作に悪影響は及ばない。このようなCSP11における別の実施形態は図6に示されており、また、この場合、エクステンション8はパターン形成されていない状態で図示されている。

10

【0023】

以上、CSP11の好適な実施の形態を長形状パッドにおいて説明し且つ図示してきたが、本発明はその他の形状を有するパッドにおいて実施することも可能であることを理解されたい。例えば、パッドは、台形状、半円形状、三角形、半楕円形状、又はその他の形状であってもよい。更に、各CSP11は対を成すディスプレイ電極7のそれぞれに対応させて図示されているが、本発明は、対を成すディスプレイ電極7の一方のみについてCSP11を配置した状態で実施することも可能であることを理解されたい。

20

【0024】

第2の基板における別の実施の形態を、図7に示す。図7は、グループ上に金属を備える構造を有するアセンブリを示す。実施の形態では、互いに平行に延びる複数のマイクログループ及び隔壁リブが第2の基板1の上面にエッチングされている。好適な一実施の形態において、適切な核形成剤にて処理したガラス-セラミック複合材を用いて第2の基板1を形成する。マイクログループの内面は複数のアドレス電極2により覆われている。アドレス電極2は、隔壁リブ4の側部の少なくとも一部まで延びる。リン光体5は各アドレス電極2上に塗布されると共にアドレス電極2に対応している。これによって得られる構造は、本明細書の上記にて参照のため援用されている米国特許第5,723,945号に記載されているように、「グループ上に金属を配置した(MOG)構造」と呼ばれる。

30

【0025】

このようなマイクログループは長形状を有し得るが、図8に示すように、半円形状であってもよい。図8は、グループ上に金属を備える構造を有する第2の基板を示す。上記の米国特許公報にて説明及び図示されているように、これらのマイクログループについて、その他の形状を付与することも可能である。本発明においては、AC-PDPを形成するために、MOG構造を備えた第2の基板を前記の実施形態のいずれかのCSP11を備えた第1の基板6と組み合わせることが可能である。図7に示す実施の形態では、MOG構造を備えた第2の基板は、図5及び図6に示す変更された第1の基板と組み合わせられている。

40

【0026】

第2の基板における更に別の実施の形態を、図9に概略的に示す。図9は、リブを備える第2の基板を示す。第2の基板は、アドレス電極2及び誘電体層3の上に形成された複数の隔壁リブ4を備えている。本発明においては、AC-PDPを形成するために、空隙としてのグループを形成する複数の隔壁リブを有する第2の基板1を、前記の実施形態のいずれかのCSP11を備えた第1の基板6と組み合わせることが可能である。リブを備えるアセンブリを示す図10に示す実施の形態では、リブ及びグループの下に配置された電極を有する第2の基板1は、図6に示されるより幅狭な別例のCSP11を備える、図1

50

の第1の基板と組み合わされている。

【0027】

CSP11を配置することにより、PDPの動作効率が向上する。CSPを伴うPDPの動作を、実測データVSシミュレーションデータを示す図11を参照して以下に説明する。有効間隙長さを増加させ、充填気体中のキセノン含有量を増加させることによって、PDP放電の動作効率を向上可能であることが知られている。図11において、 $sim \times \% Xe$ に対応するデータを示す線は、充填気体中のキセノン含有率パーセンテージを変化させてのPDPの次元放電の理論コンピュータシミュレーションから得られた結果である。コンピュータシミュレーションモデルは、繰り返し印加されるサステイニング電圧パルスを用いてのネオン/キセノン混合物に基づく気体放電の流体シミュレーションである。同シミュレーションモデルは、バフ、J.P.アンドカンパニー(Bouef, J.P. and Company)によって発表されているモデル(例えば、応用物理学ジャーナル(Journal Applied Physics)における「ACプラズマ放電におけるシミュレーション」、第78巻、1995年刊、第731頁)に類似しており、シミュレーションを実行するためのコンピュータコードはバフより入手可能である。図11のデータは、グラフの右側縦軸に紫外線効率を、左側縦軸に対応するワット効率あたりルーメンを示している。横軸は、ミクロン(マイクロメートル)で表されるCSP間の間隙大きさを示す。横方向放電におけるPDPについての実測データを示すポイントは、ワットあたり2つのルーメンに対応する位置の近傍における番号38を付された四角形によって示されている。しかしながら、このポイントにて得られたデータでは400ボルトを超える間隙電圧が要求され、このことは、これに対応するアドレス電圧が過度に高く、例えば、約200ボルトを超えることになるため、商業的な使用においては非実用的であると思われる。

10

20

【0028】

間隙電圧を低減させるためには、一般に、面放電が用いられる。この型の放電は、通常、市販されているPDPにおいて0.8ルーメン/ワットの効率を有する。面放電は、第1の基板の表面に沿って配置されていると共に、ディスプレイ電極が最も近接している低い間隙領域にて開始される。その後、放電は、幅広で典型的には透明な電極に沿ってより高い間隙領域を指向して展開する。典型的な面放電PDPの動作効率を、図11にて番号40を付した点線をもって示す。電荷が一定の間隙について通常のスステイン電圧を下回って印加されると、動作効率の更なる低下が生じる。低下した動作効率を、図11にて番号42をもって示す。上記の市販されている装置における実測データを示すポイントは、番号44を付した四角形をもって図に示す。

30

【0029】

PDPにCSPを配置することによって、放電を確立するために用いることができる電荷量が増加する。CSPは、電荷を蓄積する複数の小型コンデンサを形成するために、ディスプレイ電極と協働する。従って、一定の間隙サイズについて、励起されているディスプレイ電極対に関連する2つのCSPの端部によって画定されるより長い間隙領域から、より大きいパーセンテージにおける放電電流及び電力が得られる。PDPの動作効率もこれに比例して向上する。このことを、図11にて番号46を付した太線をもって示す。CSPを備える試験PDPにて測定された3つのデータを示すポイントを、図11にてXを伴う円形をもって示す。これらのデータを示すポイントを接続した線には番号48を付す。線48は理論線46と相関している。図11から理解できるように、CSPを備えるPDPについての理論線46は、CSPを備えないPDPについての理論線42よりも上方に位置する。同様に、CSPを備えるPDPについてのデータを示すポイントは、CSPを備えないPDPについてのデータを示すポイントより上方に位置する。また、同図11に、CSPを備えないPDPについての曲線46に対応するCSPを備えるPDPについての理論曲線50を示す。これについても、CSPを備えることによってPDPの動作効率が向上する。

40

【0030】

50

動作効率は、短い間隙領域における電荷を減少させる何らかの構造変更によって、更に向上され得る。図12に、このような変更例を示す。即ち、付加的な誘電体層13が、その表面に複数の補助サステイン電極14が形成された状態で、第1の基板6と標準誘電体層9との間に配置されている。これらの電極は一般に、ディスプレイ電極7及びディスプレイ電極8にて終端している。理想的には、誘電体層13は、誘電体層9の誘電率を下回る誘電率を有するべきである。このようにすれば、より効率的でない面放電フェーズ中に蓄積された壁充電が減少し、従って動作効率が向上する。

【0031】

更に、CSPは、隣接するセルに対して、一定の度合いにおける自己遮蔽機能を有しており、このことによってセル間におけるクロストークが減少する。従って、有効間隙を、現在市販されているPDPにおける間隙よりも大きくすることが可能である。図9に示すように、水平方向に延びる分割隔壁リブ32を付加的に配置することによって、クロストークを更に減少させる放電を含むセルが形成される。1.6ルーメン/ワットまでの動作効率、即ち現在までに知られている市販のPDPの動作効率のほぼ2倍の効率を有する実用的な装置を構成することが可能である。

【0032】

上記にて参照された特許公報及び文献は、本明細書にて参照のために援用されたものである。

以上、特許法の規定に基づき、本発明の原則及び作用形態について、好適な実施の形態をもって説明すると共に図示した。しかしながら、本発明は、本発明の精神又は範囲から逸脱することなく、以上に詳細に説明且つ図示されている実施形態以外の形態をもって実施可能であることを理解されたい。

【0033】

【発明の効果】

上記にて説明したように、本発明によって、フラットパネルディスプレイの改良された構造、より詳細には、リン光体を励起するために効率的に紫外線を生成するような方法でPDPを動作させることにより、PDPの動作効率を向上させることができるAC PDPを提供することができる。即ち、本発明によって、放電面における電氣的に絶縁された荷電パッドによって、高い動作効率にて動作する、フルカラー高解像度フラットパネルディスプレイのための改良された構造を提供することができる。

【図面の簡単な説明】

【図1】本発明のプラズマディスプレイパネルを示す斜視図。

【図2】図1のプラズマディスプレイパネルにおける第2の基板を示す斜視図。

【図3】図1のプラズマディスプレイパネルを示す、線2-2に沿って見た断面図。

【図4】図1のプラズマディスプレイパネルを示す、線3-3に沿って見た平面図。

【図5】図1のプラズマディスプレイパネルにおける第1の基板を示す斜視図。

【図6】図1のプラズマディスプレイパネルにおいて変更例の荷電パネルを備える第1の基板を示す斜視図。

【図7】グループ上に金属を配置した(MOG)構造を備える、図1のプラズマディスプレイパネルにおける別の実施形態を示す斜視図。

【図8】図7のプラズマディスプレイパネルにおける第2の基板を示す斜視図。

【図9】長尺状空隙を形成すべく複数のリブを備える、図1のプラズマディスプレイパネルの第2の基板における別の実施形態を示す斜視図。

【図10】図9の第2の基板を備える、組み立て後のプラズマディスプレイパネルを示す斜視図。

【図11】図1の荷電パッドの作用を示すグラフ。

【図12】図3と同じ位置から見た別例を示す断面図。

【符号の説明】

1...第2の基板、2...アドレス電極、3...誘電体層、4...隔壁リブ、5...リン光体、6...第1の基板、7...ディスプレイ電極、8...エクステンション、9...誘電体層、10...発光

10

20

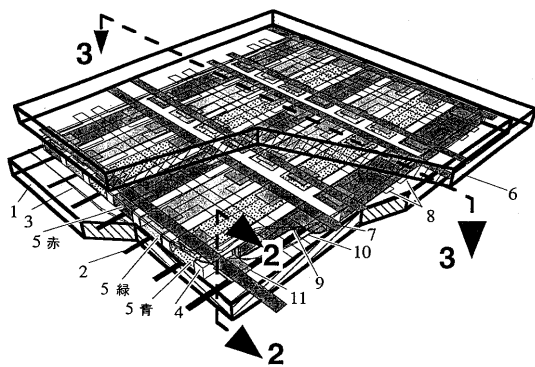
30

40

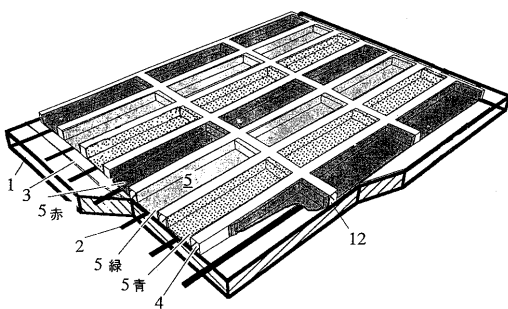
50

体層、11... 荷電パッド(CSP)。

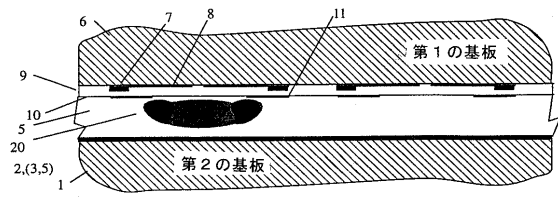
【図1】



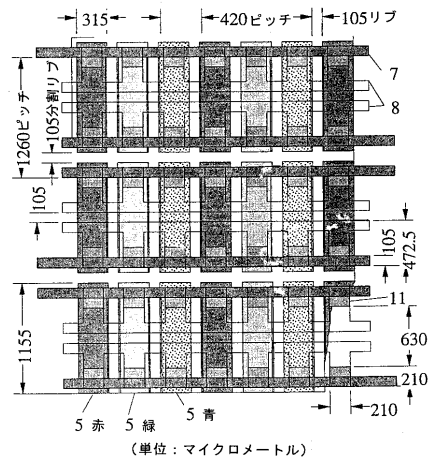
【図2】



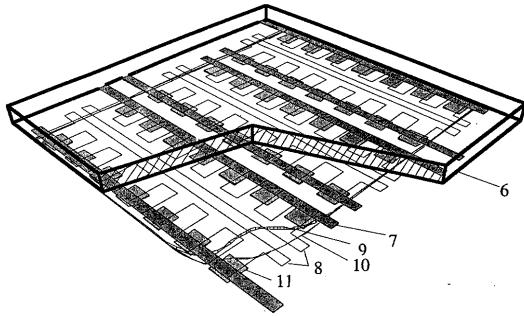
【図3】



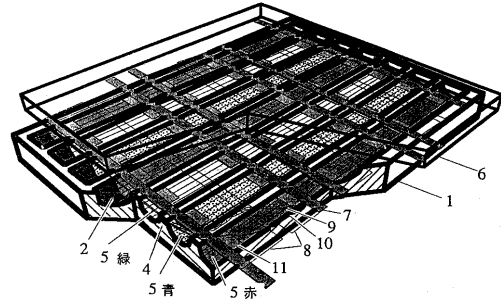
【図4】



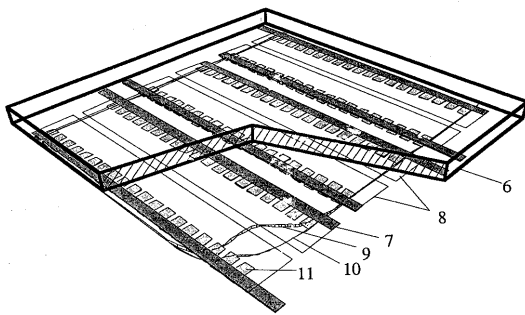
【図5】



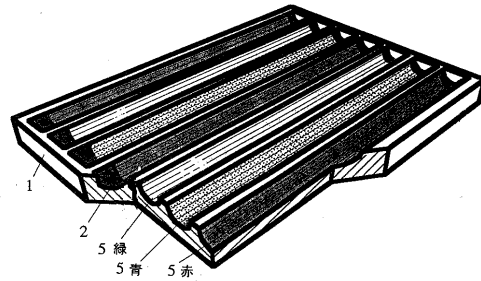
【図7】



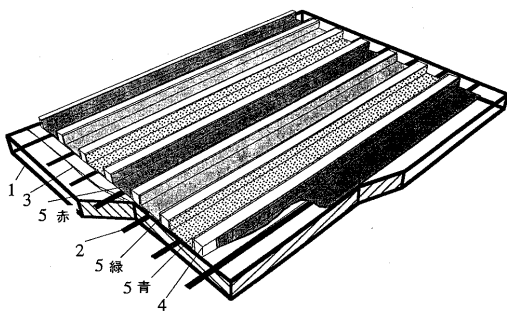
【図6】



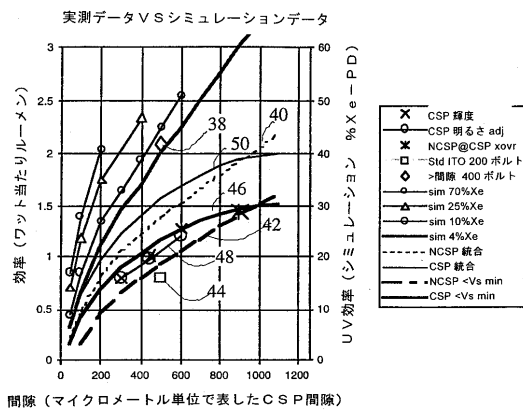
【図8】



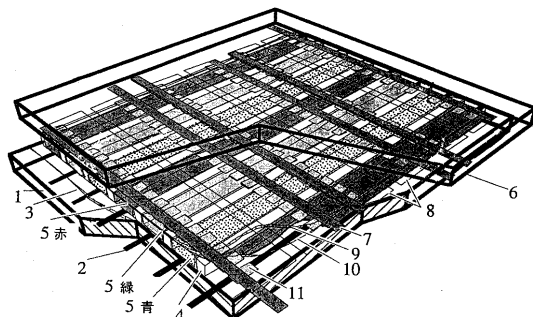
【図9】



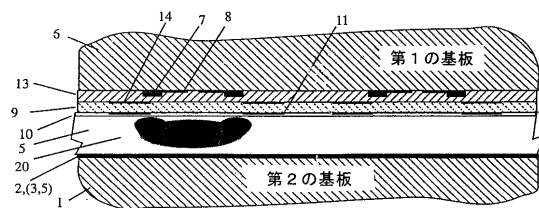
【図11】



【図10】



【図12】



フロントページの続き

- (56)参考文献 特開平10-333636(JP,A)
特開平10-255664(JP,A)
特開2000-331619(JP,A)

- (58)調査した分野(Int.Cl.⁷, DB名)
H01J 11/02
H01J 9/02