



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 603 14 301 T2** 2008.02.07

(12) **Übersetzung der europäischen Patentschrift**

(97) **EP 1 692 765 B1**

(21) Deutsches Aktenzeichen: **603 14 301.6**

(86) PCT-Aktenzeichen: **PCT/SE03/01919**

(96) Europäisches Aktenzeichen: **03 781 194.0**

(87) PCT-Veröffentlichungs-Nr.: **WO 2005/057786**

(86) PCT-Anmeldetag: **10.12.2003**

(87) Veröffentlichungstag
der PCT-Anmeldung: **23.06.2005**

(97) Erstveröffentlichung durch das EPA: **23.08.2006**

(97) Veröffentlichungstag
der Patenterteilung beim EPA: **06.06.2007**

(47) Veröffentlichungstag im Patentblatt: **07.02.2008**

(51) Int Cl.⁸: **H03K 5/00** (2006.01)
H03B 19/00 (2006.01)

(73) Patentinhaber:
**Telefonaktiebolaget LM Ericsson (publ),
Stockholm, SE**

(74) Vertreter:
HOFFMANN & EITLE, 81925 München

(84) Benannte Vertragsstaaten:
**AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,
GR, HU, IE, IT, LI, LU, MC, NL, PT, RO, SE, SI, SK,
TR**

(72) Erfinder:
**JACOBSSON, Harald, S-426 74 Västra Frölunda,
SE; LEWIN, Thomas, S-439 94 ONSALA, SE**

(54) Bezeichnung: **FREQUENZVERVIELFACHER**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

TECHNISCHES GEBIET

[0001] Die vorliegende Erfindung betrifft eine Vorrichtung zum Multiplizieren der Frequenz eines Signals in der Form einer Impulsfolge, wobei die Vorrichtung eine Eingabeeinrichtung umfasst für das Signal in eine Vielzahl von Abgriffeinrichtungen, um das Signal an Punkten mit einer vorbestimmten Phasendifferenz zwischen den Punkten abzugreifen.

STAND DER TECHNIK

[0002] Frequenzmultiplizierer sind wichtige Aufbaublöcke in einer Vielfalt von Technologien, z.B. Kommunikationssystemen. Häufig wird ein breiter Frequenzbereich gewünscht, hierdurch einen Wunsch nach abstimmbaren Frequenzmultiplizierern bildend. Im Allgemeinen wird das Rauschverhalten von Frequenzmultiplizierern schlechter, je breiter der abstimmbare Bereich des Generators ist. Demnach müssen bei heutigen Frequenzmultiplizierern in Bezug auf den Abstimmbereich und das Rauschverhalten Kompromisse eingegangen werden. Um den Rauschspezifikationen zu genügen kann es demnach erforderlich sein, mehrere unterschiedliche Frequenzmultiplizierer zu verwenden zum Abdecken eines breiten Frequenzbands.

[0003] Die vorliegende Erfindung ist hauptsächlich auf das Gebiet der Digitalfrequenzmultiplizierer und demnach auf das Lösen der Probleme dieser Kategorie von Frequenzmultiplizierern gerichtet. Unter jenen Problemen könnten die nachfolgenden erwähnt werden:

Gewöhnlich kann nur ein Multiplikationsfaktor in der Form von 2^n erhalten werden, wobei n eine ganze Zahl ist. In Lösungen, bei denen von 2^n abweichende Faktoren erhalten werden können, wird ein Impuls fester Breite in unterschiedliche ganzzahlige Werte der minimalen Impulsbreite aufgeteilt. Dies führt zu einem an unerwünschten Frequenzkomponenten reichen Ausgangsfrequenzspektrum. Es fügt auch eine Asymmetrie und Schaltungskomplexität hinzu, die nicht geeignet sind für höhere Frequenzen wie z.B. den Mikrowellenbereich.

[0004] Auch sind viele vorgeschlagene Digitalmultiplizierer asymmetrisch in Bezug die unterschiedlichen Signale, was speziell nachteilig ist bei sehr hohen Frequenzen.

[0005] Viele Lösungen sind auch recht komplex und fügen Jitter hinzu. Zudem verwenden viele Digitalmultiplizierer Logikschaltungen wie EXKLUSIV-ODER- oder ODER-Gatter zum Erzeugen von sowohl ansteigenden als auch abfallenden Impulsen (siehe beispielsweise das Dokument US 6229358 B1). Dies kann zu variierenden Kurvenformen in aufeinanderfolgenden Impulsen in der Ausgangsgröße des Multiplizierers führen.

[0006] Es sollte darauf hingewiesen werden, dass der Ausdruck "Frequenzmultiplizierer" in diesem Text sich auf die Impulsfrequenz in einer Impulsfolge bezieht.

OFFENBARUNG DER ERFINDUNG

[0007] Um die Probleme der heutigen Digitalfrequenzmultiplizierer auszuräumen, schlägt die vorliegende Erfindung gemäß Anspruch 1 eine Vorrichtung vor zum Multiplizieren der Impulsfrequenz eines Signals in der Form einer Impulsfolge, wobei die Vorrichtung eine Eingangseinrichtung umfasst für das Signal und eine Vielzahl von Abgriffeinrichtungen, um das Signal mit einer vorbestimmten Phasendifferenz zwischen dem an diesen Punkten bereitgestellten Signal abzugreifen.

[0008] Die Vorrichtung umfasst zusätzlich eine Vielzahl von Einrichtungen bei einem ersten Level zum Kombinieren von abgegriffenen Signalpaaren, wobei ein und derselbe Phasenabstand zwischen allen kombinierten Paaren vorliegt, wobei die Ausgangsgröße von jeder Kombiniereinrichtung des ersten Levels eine neue Impulsfolge ist.

[0009] Die Vorrichtung umfasst auch eine Kombiniereinrichtung bei einem zweiten Level zum Kombinieren der Impulsfolgen von dem ersten Level in eine einzelne Impulsfolge, und erfindungsgemäß ist die Kombiniereinrichtung bei dem ersten Level derart, dass die Impulse in ihrer Ausgangsimpulsfolge steigende Flanken haben, die immer mit der steigenden Flanke des ersten Signals in den kombinierten abgegriffenen Signalpaaren koinzidieren, und fallende Flanken, die immer mit den fallenden Flanken des zweiten Signals in dem jeweiligen Paar koinzidieren.

[0010] Die vorliegende Erfindung schlägt auch ein Verfahren gemäß Anspruch 8 vor.

[0011] Die Vorteile dieses Entwurfs werden in der folgenden detaillierten Beschreibung ersichtlich.

[0012] Entsprechend wird der Phasenabstand zwischen den kombinierten Signalpaaren in Übereinstimmung mit der Formel $(360/[2 \cdot N] + 180)$ berechnet, wobei N der gewünschte Multiplikationsfaktor ist, N irgendeine Zahl ist, eine ganze Zahl oder keine ganze Zahl, die größer ist als 1.

[0013] Die Aussage, dass ein erstes Signal um $360/([2 \cdot N]) + 180$ in Bezug auf ein zweites Signal verzögert ist, ist auch äquivalent zu der Aussage, dass das zweite Signal um $360 - (360/([2 \cdot N]) + 180) = 180 - (180/N)$ in Bezug auf das erste Signal verzögert ist, da eine Phasendifferenz von 360 Grad nicht von einer Phasendifferenz von 0 Grad unterscheidbar ist.

[0014] Auch trifft die Kombiniereinrichtung des ersten Levels keine Unterscheidung zwischen dem ersten und dem zweiten Signal in jedem Paar, eine positive und eine negative Phasendifferenz desselben Absolutwerts sind äquivalent.

[0015] Vorzugsweise umfasst die Kombiniereinrichtung bei dem ersten Level Logikschaltungen mit einer UND-Funktion, und die Kombiniereinrichtung bei dem zweiten Level umfasst Logikschaltungen mit einer ODER-Funktion.

KURZBESCHREIBUNG DER ZEICHNUNGEN

[0016] Die Erfindung wird im Folgenden mit Bezugnahme auf die beiliegenden Zeichnungen näher beschrieben, in denen zeigt:

[0017] [Fig. 1](#) eine Ausführungsform der Erfindung, die eine Multiplikation mit Vier bereitstellt, und

[0018] [Fig. 2](#) eine Erstkombination von Signalen gemäß der Erfindung,

[0019] [Fig. 3](#) eine Ausführungsform der Erfindung mit variablem Multiplikationsfaktor, und

[0020] [Fig. 4](#) einen zur Verwendung in der Ausführungsform der [Fig. 2](#) geeigneten Schalter, und

[0021] [Fig. 5](#) eine Ausführungsform der Erfindung, die die Multiplikation mit nicht ganzzahligen Faktoren ermöglicht, und

[0022] [Fig. 6](#) und [Fig. 7](#) eine Komponente zur Verwendung in dem nicht ganzzahligen Multiplizierer, und

[0023] [Fig. 8](#) eine Verzögerungskomponente zur Verwendung in der Erfindung.

AUSFÜHRUNGSFORMEN

[0024] In [Fig. 1](#) wird eine erste Ausführungsform einer Vorrichtung **100** gemäß der Erfindung gezeigt: Ein Eingangssignal, eine Impulsfolge mit einer Basisimpulsfrequenz f_{in} , wird in den Eingangsanschluss **110** der Vorrichtung eingegeben. Der Eingangsanschluss **110** gibt das Signal zu einer Komponente **120**, vorzugsweise eine Verzögerungsleitung, die "angezapft" sein kann oder auf die bei verschiedenen Intervallen zugegriffen wird, so dass eine Vielzahl von Signal-"Paaren" mit gleicher Frequenzbeabstandung innerhalb jedes Paares erhalten werden können.

[0025] Der Ausdruck "Phasenbeabstandung innerhalb des Paares" bezieht sich auf die Tatsache, dass jedes Paar einen ersten und einen zweiten Signalabtastwert hat mit einem Phasenabstand dazwischen.

[0026] Eine Impulsfolge mit einer viermal höheren Impulsfrequenz als die Eingangsimpulsfrequenz f_{in} wird durch die Vorrichtung **100** auf folgende Weise erhalten:

Die Phasendifferenz innerhalb jedes Paares wird erfindungsgemäß berechnet nach der Gleichung $(360/[2 \cdot N] + 180)$, wobei N der gewünschte Multiplikationsfaktor ist. Wie später gezeigt werden wird, kann N virtuell irgendeine Zahl sein, eine ganze Zahl oder eine nicht-ganze Zahl, die größer als 1 ist. Demnach sollte in dem Falle einer Vorrichtung, die mit Vier multipliziert, wie in [Fig. 1](#), die Phasendifferenz $360/8 + 180 = 225$ Grad sein, oder äquivalent $180 - (180/N) = 180 - (180/8) = 135$.

[0027] Dies ist auch der Entwurf der Vorrichtung in [Fig. 1](#), wobei das Eingangssignal an den folgenden acht

Punkten abgegriffen wird und paarweise in vier Kombiniereinrichtungen A, B, C, D eingegeben wird:

- A: $45 - 270 = 225$
- B: $135 - 260 = 225$
- C: $90 - 225 = -135$
- D: $180 - 315 = -135$

[0028] Es sollte darauf hingewiesen werden, dass die Phasendifferenz in den letzten beiden Paaren oben, d.h. -135 Grad, die Bedingung der Gleichung erfüllt, da das Hinzufügen von 360° Phasendifferenz nicht ändert und $360^\circ + (-135^\circ) = 225^\circ$ gilt.

[0029] Wir wenden uns nun [Fig. 2](#) zu, das Kombinationsprinzip der Vorrichtung in [Fig. 1](#) wird gezeigt: In der Figur oben sind zwei Impulsfolgen gezeigt mit einer Phasendifferenz von 225 Grad dazwischen als das Paar in dem in [Fig. 1](#) gezeigten Beispiel. Unterhalb der beiden Impulsfolgen wird eine Impulsfolge gezeigt, die als Ausgangsgröße von der in [Fig. 1](#) gezeigten und von der Erfindung umfassten Kombiniervorrichtung gebildet wird, wobei die Kombiniervorrichtung die Funktion eines UND-Gatters oder einer Schaltung mit einer ähnliche Funktion hat, z.B. einem NICHT-UND-Gatter und einem Invertierer.

[0030] Wie aus [Fig. 2](#) zu sehen ist, ist die Impulsfolge, die sich aus der Kombination ergibt, eine Impulsfolge mit derselben Impulsfrequenz wie die Eingangsimpulsfolge zu der Einrichtung, aber mit reduzierter Impulsbreite.

[0031] Ein anderes interessantes Merkmal der Erfindung wird ebenfalls ersichtlich beim Studieren des Diagramms der [Fig. 2](#): da beiden kombinierten Signale Impulsfolgen sind (tatsächlich ein und dieselbe Impuls, an Punkten mit unterschiedlichen Phasen abgegriffen), umfassen beide Signale Impulse, wobei die Impulse eine steigende Flanke und eine fallende Flanke haben. Das Signal, das sich als eine Kombination der beiden Signale ergibt, ist auch eine Impulsfolge, wobei die Impulse steigende und fallende Flanken haben. Das zu beachtende Merkmal ist, dass die steigenden Flanken der Impulse in dem kombinierten Signal alle mit den steigenden Flanken in Impulsen in ein und demselben der kombinierten Signale koinzidieren, wie es auch der Fall ist mit den fallenden Flanken der Impulse in dem kombinierten Signal. Dies ist vorteilhaft bedingt durch die Tatsache, dass alle Impulse in dem kombinierten Signal identische Formen haben werden, dass sie alle aus identischen Impulsformen (steigenden und fallenden) gebildet werden.

[0032] In dem in [Fig. 2](#) gezeigten Beispiel koinzidieren die steigenden Flanken mit den steigenden Flanken des oben gezeigten Signals, d.h., des Signals mit der "Phase Null", und die fallenden Flanken des kombinierten Signals koinzidieren mit den fallenden Flanken des zweiten Signals, d.h., des Signals, das um 225 Grad verzögert ist in Bezug auf das "Null-Signal".

[0033] Wenden wir uns nun wieder [Fig. 1](#) zu, in dieser Figur ist gezeigt, dass die Ausgangssignale von den Kombiniereinrichtungen verwendet werden als Eingang einer zweiten Kombiniereinrichtung E. Demnach kann die UND-Funktion als erstes Level einer Kombination von Signalpaaren betrachtet werden, wobei die Vorrichtung auch eine Kombination eines zweiten Levels umfasst für die Ausgangssignale von der Kombination des ersten Levels.

[0034] Die Kombinationsvorrichtung E des zweiten Levels ist eine Schaltung mit der Funktion eines ODER-Gatters oder eines EXKLUSIV-ODER-Gatters, und das resultierende Ausgangssignal ist in [Fig. 3](#) gezeigt: In dieser Figur ist das Ausgangssignal von jedem der vier Kombinierer des ersten Levels gezeigt, gekennzeichnet durch A-D, und es wird ersichtlich werden, dass jene vier Impulsfolgen alle dieselbe Impulsfrequenz haben, aber die Impulse zu unterschiedlichen Zeiten erscheinen, so dass sie leicht kombiniert werden können in eine Impulsfolge, die in der [Fig. 3](#) unten gezeigt wird.

[0035] Natürlich wird die Kombination von vier Impulsfolgen, wobei jede dieselbe Impulsfrequenz f_{in} wie die Eingangsimpulsfolge hat, in einer Impulsfolge resultieren mit viermal der Frequenz, d.h., $4 \cdot f_{in}$, was der Zweck der in [Fig. 1](#) gezeigten Vorrichtung war. Demnach ist ein "Vierfach"-Frequenzmultiplizierer erhalten worden.

[0036] Hier kann eine Beobachtung gemacht werden in Bezug auf die Phasendifferenz zwischen den Impulspaaren, die bei dem ersten Level kombiniert werden: die Phasendifferenz sollte so ausgewählt werden, dass durch die Kombiniereinrichtungen des ersten Levels erzeugten Signale "Äquidistanz" innerhalb von 360 Grad sind, d.h., wenn vier Kombinierer verwendet werden, sollte die Phasendifferenz $360/4 = 90$ sein. In Bezug auf [Fig. 1](#) kann gesehen werden, dass die ersten Signale tatsächlich 45 , 135 , 225 , 315 haben und demnach 90 Grad zwischen jedem der ersten Signale liegt.

[0037] Sobald die Phasen und ihre Reihenfolge festgelegt worden sind, ist es wichtig, dass das zweite der Signale in jedem Signalpaar um denselben Betrag in allen Paaren verschoben ist, d.h., $+225^\circ (= -135^\circ)$ in allen Fällen, ODER $+135^\circ (= -225^\circ)$ in allen Fällen.

[0038] In [Fig. 4](#) ist eine andere Ausführungsform 400 der vorliegenden Erfindung gezeigt: die Ausführungsform der [Fig. 4](#) dient zum Erläutern, dass der Multiplizierer gemäß der vorliegenden Erfindung verwendet werden kann zum Erzielen variabler Multiplikationsfaktoren. Demnach stellt der Multiplizierer der [Fig. 4](#) den unter Bezugnahme auf [Fig. 1](#) bis [Fig. 3](#) gezeigten beschriebenen Multiplizierer neu zusammen dahingehend, dass er auch eine Verzögerungsleitung 420 umfasst, auf die an mehreren Punkten zugegriffen werden kann mit einer ausgewählten Phasendistanz zwischen den Punkten.

[0039] Das abgegriffene Signal wird dann paarweise in Kombinierschaltungen des ersten Levels, A', b', C', D' eingespeist wie bei der vorangehenden Ausführungsform, wobei ein und dieselbe Phasendistanz zwischen den ersten und zweiten Signalen in dem Paar vorliegt und auch mit ein und derselben Phasendistanz zwischen aufeinander folgenden ersten Signalen in jedem Paar.

[0040] Zusätzlich zu der früheren Ausführungsform umfasst die in [Fig. 4](#) gezeigte Vorrichtung auch einen Satz von Umschaltern, so dass das zweite Signal in jedem Paar von sich ändernden Punkten in der Verzögerungsleitung abgegriffen werden kann, hierdurch die Möglichkeit erzeugend, die Phasendifferenz zwischen den paarweise kombinierten ersten und zweiten Signalen zu ändern.

[0041] Eingedenk des zuvor gezeigten Ausdrucks, d.h. $(360/[2 \cdot N] + 180)$ oder $(180 - 180/N)$, wobei N der gewünschte Multiplikationsfaktor ist, kann demnach gesehen werden, wie die in [Fig. 4](#) gezeigten Umschalter zum Ändern des Multiplikationsfaktors verwendet werden können. Wenn die in [Fig. 4](#) gezeigte Position beibehalten wird, wird ein "Zweifach"-Multiplizierer erhalten. Zurück zu der Gleichung, ein "Zweifach"-Multiplizierer sollte eine Phasendifferenz von $360/4 + 180 = 270$ haben, was für die Schaltung von [Fig. 4](#) mit den Schaltern in der in [Fig. 4](#) gezeigten Position gilt.

[0042] Demnach werden statt der zuvor gezeigten Signalpaare die folgenden Signalpaare erhalten, wobei auf die Kombiniierer von links nach rechts in [Fig. 4](#) Bezug genommen wird:

Kombinierer	Erste Signalphase	Zweite Signalphase
A	45	315
B	Durch Schalterstellung bedingt	nicht benutzt
C	225	135
D	Durch Schalterstellung bedingt	nicht benutzt

[0043] Wie zu sehen ist, sind die Phasendifferenzen $45 - 315 = -270$, und $225 - 135 = 90 = -270$.

[0044] Wenn jedoch die Schalter umgeschaltet werden, wird der Phasenabstand innerhalb der Paare stattdessen folgendermaßen sein:

Kombinierer	Erste Signalphase	Zweite Signalphase
A	45	270
B	135	360
C	225	90
D	315	180

[0045] Demnach werden durch Umschalten der Schalter zwei zusätzliche Kombiniierer zugelassen (enabled), was zu vier Ausgangssignalen (A, B, C, D) führt, wobei jedes einen Phasenabstand zwischen ihren jeweiligen ersten und zweiten Signalen hat von:

A: -225
 B: -225
 C: 135
 D: 135

[0046] Wie vorher, kann -225° als äquivalent zu $-225^\circ + 360^\circ = 135^\circ$ betrachtet werden.

[0047] Demgemäß wird durch Umschalten der Schalter in die andere Position eine "Vierfachmultiplizier"-Schaltung erhalten. Wie bei der vorangehenden Ausführungsform in [Fig. 1](#) werden dann die Ausgangsimpulsfolgen von den Kombiniernern des ersten Levels mit Hilfe einer ODER-Schaltung oder einer EXKLU-

SIV-ODER-Schaltung E' kombiniert.

[0048] Wie durch das Betrachten der Schaltung in [Fig. 4](#) erkannt werden wird, sind einige der Umschalter (45 und 225 Grad) nur aus Gründen der Symmetrie gezeigt und sollten niemals umgeschaltet werden.

[0049] Die Schalter können in irgendeiner von einer Anzahl wohlbekannter und geeigneter Weisen implementiert werden und werden hier nicht tiefgreifend dargelegt. Zum Zwecke der Klarheit ist jedoch eine mögliche Schalterausführungsform 500 in [Fig. 5](#) gezeigt, ein sogenannter Transmission-Gate-Schalter. Wie in [Fig. 5](#) gezeigt, umfasst diese Art von Schalter eine Parallelverbindung eines PMOS-Transistors und eines NMOS-Transistors. Diese Art von Schalter bietet eine symmetrische Übertragungsfunktion in Bezug auf eine zum Betreiben des Schalters verwendete Steuerspannung und stellt einen geringen EIN-Widerstand und eine hohe AUS-Impedanz bereit. Da Schalter verwendet werden, wird kein Rauschen oder Jitter durch die Vorrichtung der [Fig. 4](#) hinzugefügt.

[0050] Das allgemeine Prinzip hinter dem Multiplizierer der vorliegenden Erfindung ist nun erkannt worden. Jedoch könnte beispielsweise darauf hingewiesen werden, dass durch Abgreifen einer Verzögerungsleitung an Punkten, an denen das Signal jeweilige Phasenpositionen von 60° , 120° , 180° , 240° , 300° und 360° hat, eine "Dreifachmultiplizier"-Schaltung erhalten werden könnte.

[0051] UND-Schaltungsanordnungen verwendend werden die Signale dann folgendermaßen zu Paaren zusammengefasst: $300^\circ - 60^\circ$, $60^\circ - 180^\circ$, $180^\circ - 300^\circ$, hierdurch die Grundbedingung von $(360/[2 \cdot N] + 180)$ erfüllend, wobei N in diesem Fall Drei ist, demnach $360/6 + 180 = 60 + 180 = 240$. Diese Paare werden dann in einer ODER-Schaltung kombiniert, wie in [Fig. 1](#) oder [Fig. 4](#) gezeigt.

[0052] Wenn die Verzögerung in 24 gleich beabstandete Phasen aufgeteilt wird, kann der Multiplizierer beispielsweise mit Hilfe von Schaltern durch geeignetes Anwenden des Prinzips hinter der Erfindung beim Kombinieren der Phasen auf irgendeinen der Multiplikationsfaktoren 2, 3, 4, 6 oder 12 eingestellt werden. Das Prinzip kann auf jedweden Multiplikationsfaktor > 1 angewendet werden einschließlich nicht-ganzzahlige Faktoren, von denen ein Beispiel nachstehend in Verbindung mit [Fig. 6](#) gezeigt wird.

[0053] In [Fig. 6](#) ist ein nicht-ganzzahliger Multiplizierer **600** unter Verwendung der vorliegenden Erfindung gezeigt. In der Vorrichtung der [Fig. 6](#) wird durch Kombinieren der Phasen derart, dass drei Perioden des abgegriffenen Signals für zwei Perioden des Eingangssignals realisiert werden eine "1,5-fach Multiplizier"-Schaltung erhalten.

[0054] Entsprechend wird das Eingangssignal bei Verzögerungen von bis zu zwei Perioden in geeigneter Weise abgegriffen und das abgegriffene Signal wird paarweise unter Verwendung dreier UND-Schaltungen A", B", C" kombiniert.

[0055] Wie bei den zuvor beschriebenen Multiplizierern verwendet der Multiplizierer **600** in [Fig. 6](#) Kombinierer des ersten Levels, in diesem Fall UND-Gatter. Die Vorrichtung **600** verwendet drei UND-Gatter als Kombinierer des ersten Levels, in denen abgegriffene Eingangssignale paarweise in folgender Weise kombiniert wird:

- $360^\circ - 60^\circ$
- $600^\circ - 300^\circ$
- $120^\circ - 540^\circ$

[0056] Wie zu sehen ist, wird das Prinzip von $(360/[2 \cdot N] + 180)$, wobei N der gewünschte Multiplikationsfaktor ist, befolgt, da $360/2 \cdot 1,5 + 180 = 300$ gilt. ($120 - 540 = -420 = 2 \cdot 360 - 420 = 300$).

[0057] Von den UND-Gattern werden Impulse der korrekten Breite für die Multiplikation mit 1,5 erzeugt. Jedoch wird ein Impuls von jedem der UND-Gatter für jede Periode des Eingangssignals ausgegeben, demnach zweimal so viele Impulse wie gewünscht erzeugend.

[0058] Um zu vermeiden, durch die beiden Perioden des Eingangssignals bedingt mehrfache Impulse zu haben, in diesem Fall zweifache, die von einer einzelnen UND-Schaltung kommen, werden die Ausgangsgrößen der UND-Gatter mit Hilfe von Flip-Flops versperrt, bevor sie zu dem ODER-Gatter ausgegeben werden. Diese Flip-Flops übertragen das Signal von D nach Q nur, wenn ein "Zulassen" (Enable) belegt wird (das Signal wird die ganze Zeit übertragen, solange bis ein "Rücksetzen" geliefert wird, selbst wenn "Zulassen" wieder Niedrigpegel erhält). Wenn ein Rücksetzen belegt wird, wird der Q-Ausgang auf Null zurückgesetzt und dort gehalten, bis der nächste "Zulassen"-Impuls ausgegeben wird. Die Zulassen- und Rücksetzen-Signale werden durch

den Q-Ausgang des vorangehenden und nächsten Impulses in der Impulsfolge jeweils bereitgestellt.

[0059] Die Ausgangsgrößen von den Flip-Flops werden in ein ODER-Gatter E" eingegeben, das die individuellen Impulsfolgen von den UND-Gattern in eine einzelne Impulsfolge kombiniert mit einer Impulsfrequenz, die 1,5 von der der Impulsfolge ist, die in die Vorrichtung eingegeben wird.

[0060] Während des Hochfahrens der Vorrichtung **600**, oder wenn beispielsweise der Multiplikationsfaktor geändert wird, muss allen Flip-Flops außer einem (z.B. dem ersten) ein Rücksetzen-Signal gegeben werden zum Sicherstellen des stabilen Betriebs. Dies kann durch Anordnen eines zusätzlichen ODER-Gatters an dem "Rücksetzen"-Eingang aller Flip-Flops außer dem ersten vorgesehen sein. Einer der Eingänge der ODER-Gatter ist, wie in [Fig. 6](#) gezeigt, der andere ist das "Hochfahr"-Rücksetzsignal. Bei dem ersten Flip-Flop ist ein zusätzliches ODER-Gatter an dem "Zulassen"-Eingang angeordnet, wo das "Hochfahr"-Rücksetzsignal als eine Eingangsgröße gegeben wird, sicherstellend, dass das erste Flip-Flop beim "Hochfahren" offen ist.

[0061] Ein Beispiel, wie ein in der Vorrichtung **600** zu verwendendes versperrtes Flip-Flop implementiert werden kann, wird in [Fig. 7](#) gezeigt. Es umfasst ein SR-Flip-Flop, welches eine in [Fig. 8](#) gezeigte Wahrheitstabelle und einen Umschalter hat.

[0062] Wenn "Zulassen" (Enable) auf Hochpegel liegt, oder wenn "Zulassen" die letzte SR-Flip-Flop-Eingangsgröße war, die hohen Pegel hatte, ist die Ausgangsgröße des SR-Flip-Flops auf Hoch-Pegel. Wenn der SR-Flip-Flop-Ausgang Hochpegel hat, wird der Schalter geschlossen und die Eingangsgröße der Vorrichtung **600**, Q, wird zum Ausgang der Vorrichtung **600** gegeben. Wenn "Rücksetzen" auf Hochpegel kommt, kommt die Ausgangsgröße des SR-Flip-Flops auf Niedrigpegel und bleibt auf Niedrigpegel, bis "Zulassen" wieder auf Hochpegel kommt. Wenn der SR-Flip-Flop-Ausgang auf Niedrigpegel kommt, kommt der Schalter in die Position, in der der Ausgang der Vorrichtung **600** gegen Bezugspotential geschaltet wird (auf Niedrigpegel kommt.).

[0063] Jedoch ist eine Zwei-Periodenverzögerung, wie in [Fig. 6](#) gezeigt, nicht immer erforderlich. Beispielsweise kann die Eingangsgröße 600° durch die Eingangsgröße $600 - 360 = 240^\circ$ ersetzt werden, solange die Abfolge von "Zulassen"/"Rücksetzen"-Signalen eingehalten wird. In gewissen Fällen könnte es noch vorzuziehen sein, eine Zwei-Periodenverzögerung zu haben, z.B., wenn sequentielle Eingangsimpulse nicht identisch sind wie in einem frequenzmodulierten Signal.

[0064] Zudem kann irgendein 1/2-Multiplikationsfaktor > 1 , d.h., 1,5, 2,5, 3,5, etc. durch geeignete Wahl der Ausgangsphasen unter Verwendung einer Verzögerung von zwei Eingangsperioden oder einer Zweiperioden-Abfolge einer Ein-Perioden-Verzögerung erzielt werden. Für eine 3-Periodenverzögerung oder eine Drei-Periodenabfolge einer Einzelperiodenverzögerung kann irgendein 1/3-Multiplikationsfaktor > 1 in ähnlicher Weise erhalten werden, d.h., 1,33, 1,67, 2,33, 2,67 etc.. Für eine n-Periodenverzögerung oder für eine n-Periodenabfolge einer Einzelperiodenverzögerung kann irgendein $N + M/n$ -Multiplikationsfaktor mit N und M als ganzen Zahlen ≥ 1 erhalten werden.

[0065] Die n-Periodenverzögerung, die in einigen Ausführungsformen der Erfindung verwendet wird, kann beispielsweise unter Verwendung von n in Serie verbundenen sogenannten verzögerten Verriegelungsschleifen (DLL bzw. Delay Locked Loop) entworfen werden. Ein Beispiel eines geeigneten DLL ist in [Fig. 9](#) gezeigt. Da DLLs als solche zuvor bekannt waren, werden sie hier nicht in weitergehender Tiefe beschrieben.

[0066] Zudem könnte die Verzögerung durch direktes Vergleichen der Phase am Ausgang der zweiten Verzögerung mit der Eingangsphase der ersten Verzögerung realisiert werden. Die Verzögerung selbst könnte neben DLLs einer Art von Aktivschaltungen (Invertierer) oder abstimmbaren passiven Verzögerungsleitungen sein. Eine andere Art von Verzögerung, die verwendet werden könnte, ist eine ferroelektrisch abstimmbare Verzögerungsleitung.

[0067] Demnach können, wie mit Hilfe der oben in den beiliegenden Zeichnungen gezeigten Ausführungsformen der Erfindung dargelegt worden ist, mit geeigneter Wahl eines Oszillationsabstimmungsbereichs und Einrichtungen mit steuerbaren Multiplikationsfaktoren gemäß der Erfindung Frequenzgeneratoren mit sehr weitem Bereich realisiert werden.

[0068] Als ein Beispiel betrachte man einen VCO mit einem Betriebsfrequenzbereich von f_0 bis f_1 . Ferner sei angenommen, dass $f_1 = 1,4 f_0$ gilt. Wenn ein Multiplizierer mit variablen Multiplikationsfaktoren von 1,3, 1,5, 2, 2,5, 3 und 4 mit dem VCO verbunden wird, kann der gesamte Frequenzbereich zwischen f_0 und $4f_1 = 5,6f_0$ abgedeckt werden.

[0069] Letztendlich bietet die Erfindung die Möglichkeit von Frequenzmultiplizierern mit beispielsweise den folgenden Vorteilen:

- Die Verwendung von UND- (oder NICHT-UND)-Gattern macht die Schwingungsform symmetrischer;
- Ganzzahlige Multiplikationsfaktoren, die von 2^n verschieden sind, können mit einem geringen Inhalt an anderen Frequenzkomponenten erzielt werden;
- Nicht-ganzzahlige Multiplikationsfaktoren können mit geringem Inhalt an anderen Frequenzkomponenten erzielt werden;
- Der Multiplikationsfaktor kann mit Hilfe eines Steuersignals (d.h., gesteuerte Schalter, wie in [Fig. 4](#) gezeigt) variiert werden.
- Die Signalfade können symmetrisch gemacht werden;
- Aufeinanderfolgende Impulse haben identische Schwingungsformen, da sie aus identischen Impuls-"Rändern" erzeugt werden;
- Ein System mit einem "VCO" und einem steuerbaren Multiplizierer ergibt einen sehr kompakten flexiblen Breitband-Universalfrequenzgenerator, der unmittelbar auf einem einzelnen Chip integriert werden könnte.

Patentansprüche

1. Vorrichtung (**100, 400, 600**) zum Multiplizieren der Impulsfrequenz eines Signals in der Form einer Impulsfolge, wobei die Vorrichtung eine Eingabeeinrichtung (**110, 410, 610**) umfasst für das Signal und eine Vielzahl von Abgriffeinrichtungen, um das Signal an Punkten mit einer vorbestimmten Phasendifferenz zwischen dem bei den Punkten bereitgestellten Signal abzugreifen, wobei die Vorrichtung zusätzlich eine Vielzahl von Einrichtungen (A, B, C, D; A', B', C', D'; A'', B'', C'', D'') bei einem ersten Level umfasst zum Kombinieren von abgegriffenen Signalpaaren, wobei ein und derselbe Phasenabstand zwischen allen kombinierten Paaren vorliegt, die Ausgangsgröße von jeder Kombiniereinrichtung des ersten Levels eine neue Impulsfolge ist, die Vorrichtung zusätzlich eine Kombiniereinrichtung (E, E', E'') bei einem zweiten Level zum Kombinieren der Impulsfolgen von dem ersten Level in eine einzelne Impulsfolge umfasst, **dadurch gekennzeichnet**, dass die Kombiniereinrichtungen bei dem ersten Level derart sind, dass die Impulse in ihren Ausgangsimpulsfolgen steigende Flanken haben, die immer mit der steigenden Flanke des ersten Signals in den kombinierten abgegriffenen Signalpaaren koinzidieren, und fallende Flanken, die immer mit den fallenden Flanken des zweiten Signals in dem Paar koinzidieren.

2. Vorrichtung nach Anspruch 1, wobei der Phasenabstand innerhalb der kombinierten Paare in Übereinstimmung mit der Formel $(360/[2 \cdot N]) + 180$ berechnet wird, wobei N der gewünschte Multiplikationsfaktor ist und N irgendeine Ziffer größer als 1 ist.

3. Vorrichtung nach Anspruch 2, zusätzlich eine Schaltvorrichtung umfassend, die mit dem Eingang einer oder einiger der Kombiniereinrichtungen bei dem ersten Level verbunden ist, wobei beim Verwenden jener Schalteinrichtung der Eingang zu den Kombiniereinrichtungen umgeschaltet werden kann, um die Kombiniereinrichtungen mit einem anderen Phasenabstand innerhalb des kombinierten Signalpaars bereitzustellen in Übereinstimmung mit der Formel $((360/[2 \cdot N]) + 180)$, wobei N der gewünschte Multiplikationsfaktor ist und N irgendeine Ziffer größer als 1 ist.

4. Vorrichtung nach Anspruch 3, in welcher die Schalter auch verwendet werden können zum Trennen der Eingangssignale zu einer oder mehreren der Kombiniereinrichtungen des ersten Levels.

5. Vorrichtung nach einem der vorhergehenden Ansprüche, in welcher die Kombiniereinrichtungen beim ersten Level Logikschaltungen mit einer UND-Funktion umfassen.

6. Vorrichtung nach einem der vorhergehenden Ansprüche, in welcher die Kombiniereinrichtung bei dem zweiten Level Logikschaltungen mit einer ODER-Funktion umfassen.

7. Vorrichtung nach einem der vorhergehenden Ansprüche, zusätzlich Flip-Flops zwischen den Ausgängen der Kombiniereinrichtungen des ersten Levels und den Eingängen der Kombiniereinrichtung des zweiten Levels umfassend, um Mehrfachimpulse zu vermeiden, die von der Kombiniereinrichtung bei dem ersten Level kommen während der zwei Perioden des Eingangssignals.

8. Verfahren zum Multiplizieren der Impulsfrequenz eines Signals in der Form einer Impulsfolge, den Schritt des Abgreifens des Signals an einer Vielzahl von Punkten mit einer vorbestimmten Phasendifferenz zwischen dem an den Punkten bereitgestellten Signal umfassend, und ein Kombinieren eines ersten Levels des Signals paarweise (A, B, C, D; A', B', C', D'; A'', B'', C'', D'') von den Signalabgriffpunkten so, dass es ein und denselben

Phasenabstand innerhalb aller kombinierten Paare gibt, die Ausgangsgröße von jeder Kombination des ersten Levels eine neue Impulsfolge ist, wobei das Verfahren zusätzlich das Kombinieren der Impulsfolgen von dem ersten Level bei einem zweiten Level (E, E', E'') in eine einzelne Impulsfolge umfasst, dadurch gekennzeichnet, dass das Kombinieren bei dem ersten Level auf solche Weise ausgeführt wird, dass die Impulse in den Ausgangsimpulsfolgen bei dem ersten Level steigende Flanken haben, die immer koinzidieren mit der steigenden Flanke des ersten Signals in den kombinierten abgegriffenen Signalpaaren, und fallende Flanken, die immer koinzidieren mit den fallenden Flanken des zweiten Signals in dem Paar.

9. Verfahren nach Anspruch 8, mit Hilfe von dem der Phasenabschnitt innerhalb der kombinierten Paare in Übereinstimmung mit der Formel $((360/[2 \cdot N]) + 180)$ berechnet wird, wobei N der gewünschte Multiplikationsfaktor ist und N irgendeine Ziffer größer als 1 ist.

10. Verfahren nach Anspruch 9, zusätzlich die Fähigkeit des Ändern des Phasenabstands zwischen den Signalen umfassend, die in einem oder einigen der Kombinationen bei dem ersten Level verwendet werden, wobei der Phasenabstand innerhalb der kombinierten Signalpaare verbleibt in Übereinstimmung mit der Formel $((360/[2 \cdot N]) + 180)$, wobei N der gewünschte Multiplikationsfaktor ist und N irgendeine Ziffer größer als 1 ist.

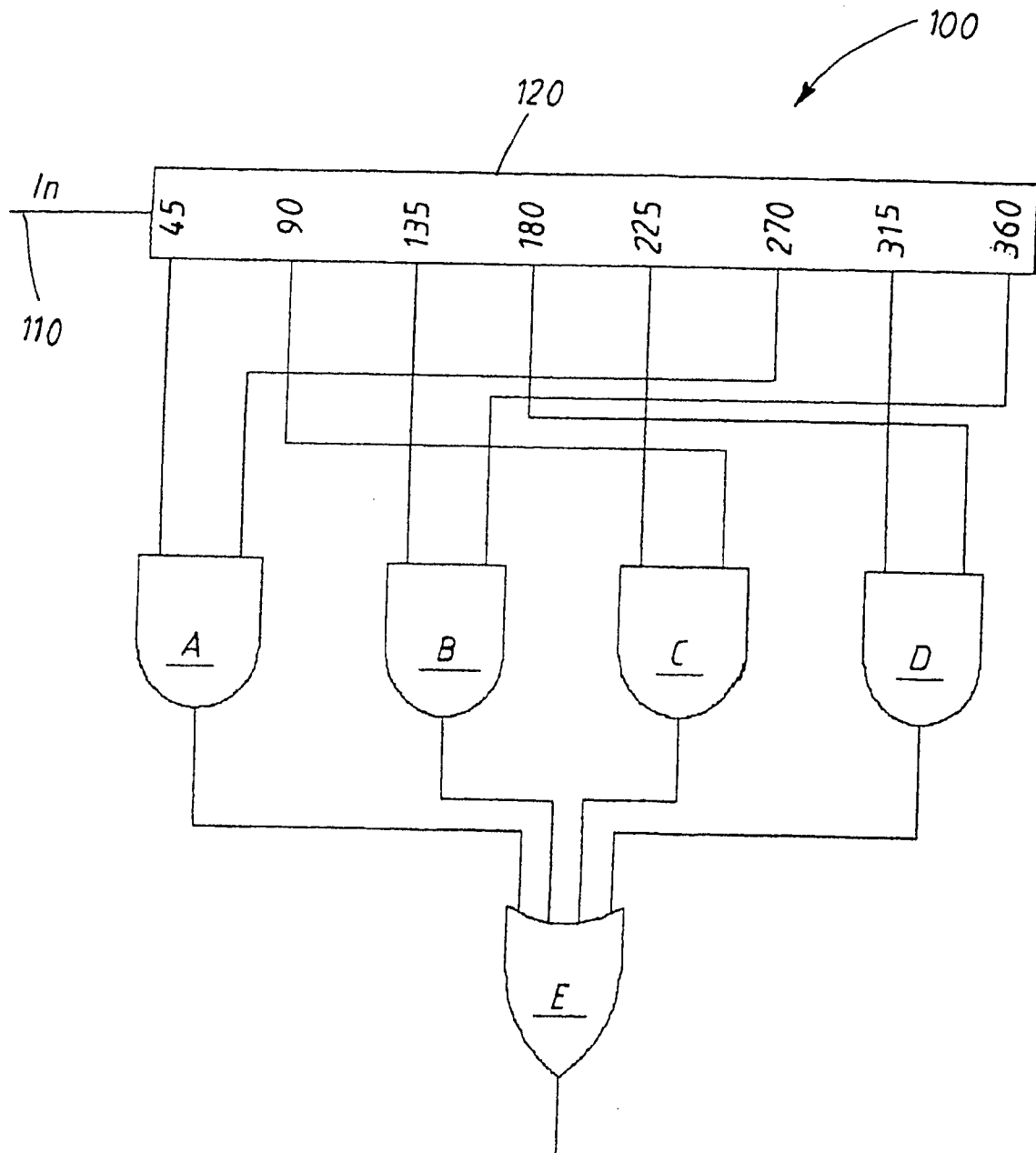
11. Verfahren nach Anspruch 10, mit Hilfe von dem es abwechselnd auch möglich ist, das mindestens eine der Eingangssignale zu einer oder mehreren der Kombiniereinrichtungen des ersten Levels zu trennen.

12. Verfahren nach einem der Ansprüche 8 bis 11, gemäß dem das Kombinieren bei dem ersten Level Logikoperationen mit einer UND-Funktion umfasst.

13. Verfahren nach einem der Ansprüche 8 bis 11, gemäß dem das Kombinieren bei dem zweiten Level Logikoperationen mit einer ODER-Funktion umfasst.

14. Verfahren nach einem der Ansprüche 8 bis 13, zusätzlich die Verwendung von Flip-Flops zwischen dem Ausgang der Kombiniereinrichtung des ersten Levels und den Eingängen der Kombiniereinrichtung des zweiten Levels umfassend, um Mehrfachimpulse zu vermeiden, die von der Kombinationseinrichtung bei dem ersten Level kommen während der zwei Perioden des Eingangssignals.

Es folgen 6 Blatt Zeichnungen

FIG. 1

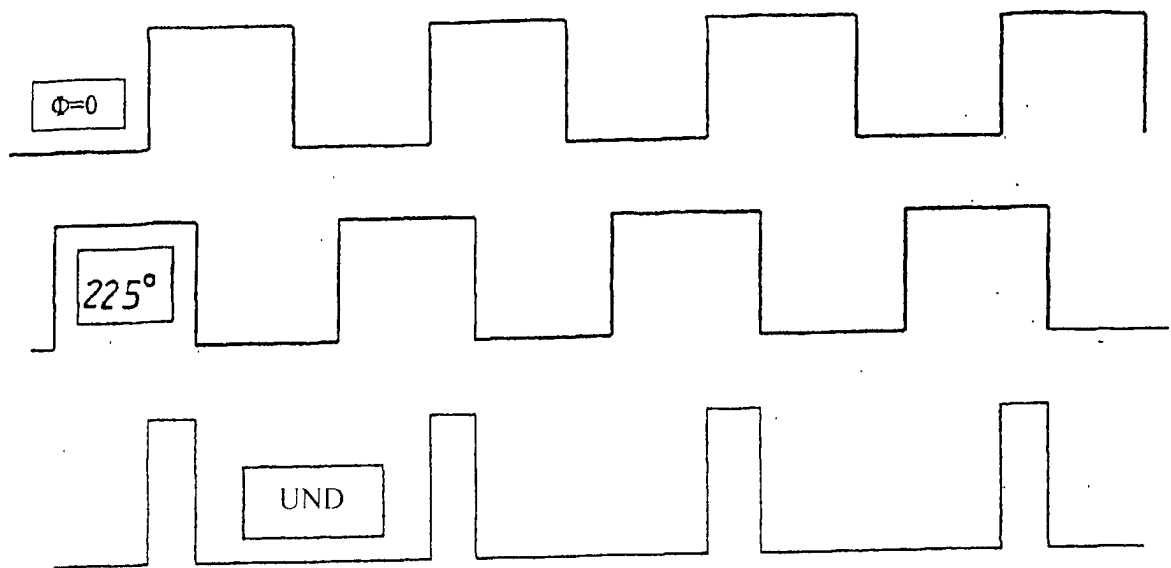


FIG. 2

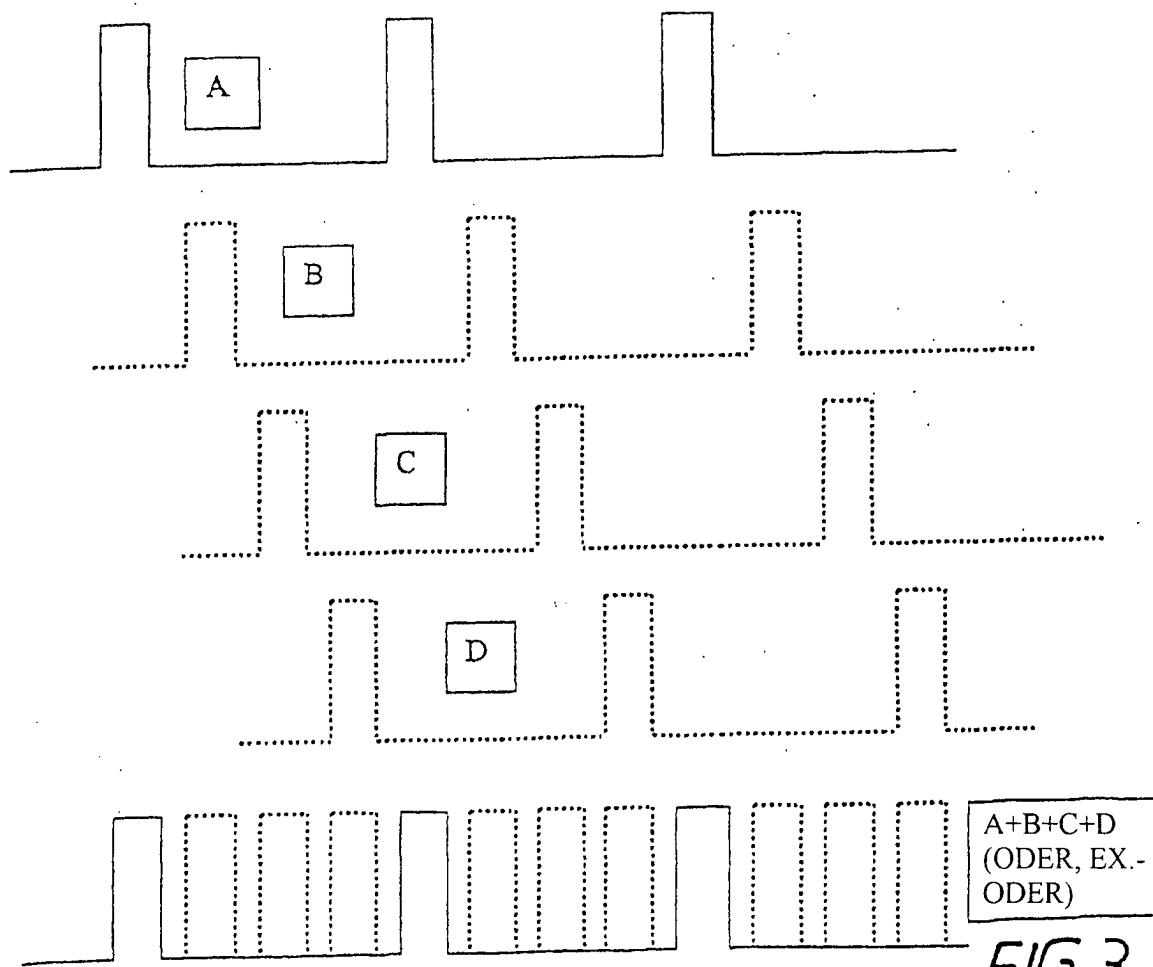


FIG. 3

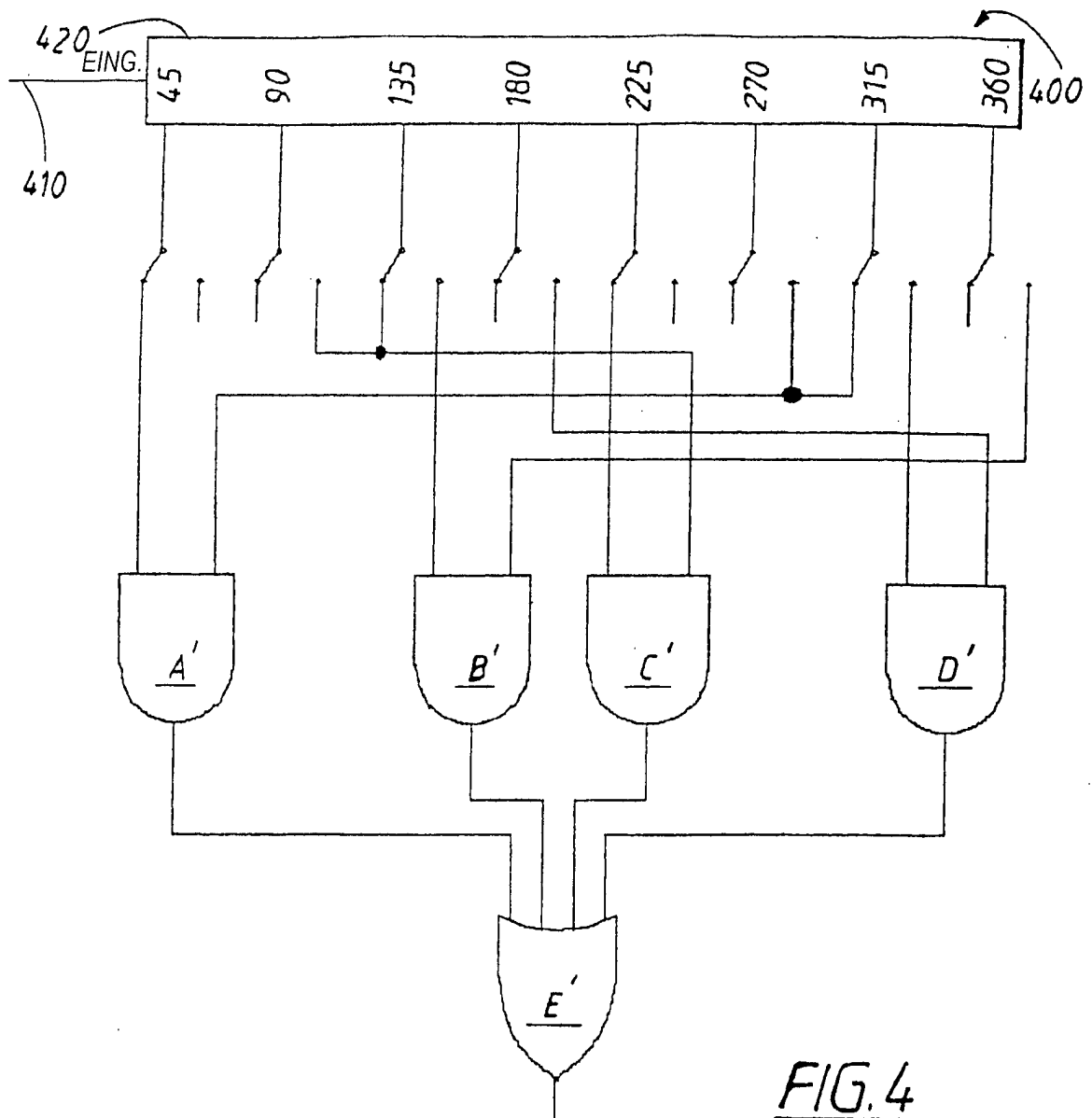


FIG. 4

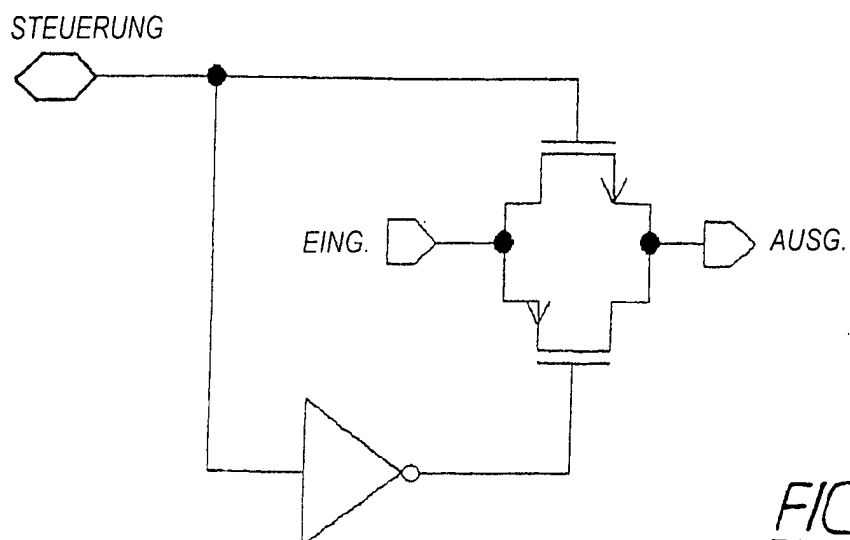


FIG. 5

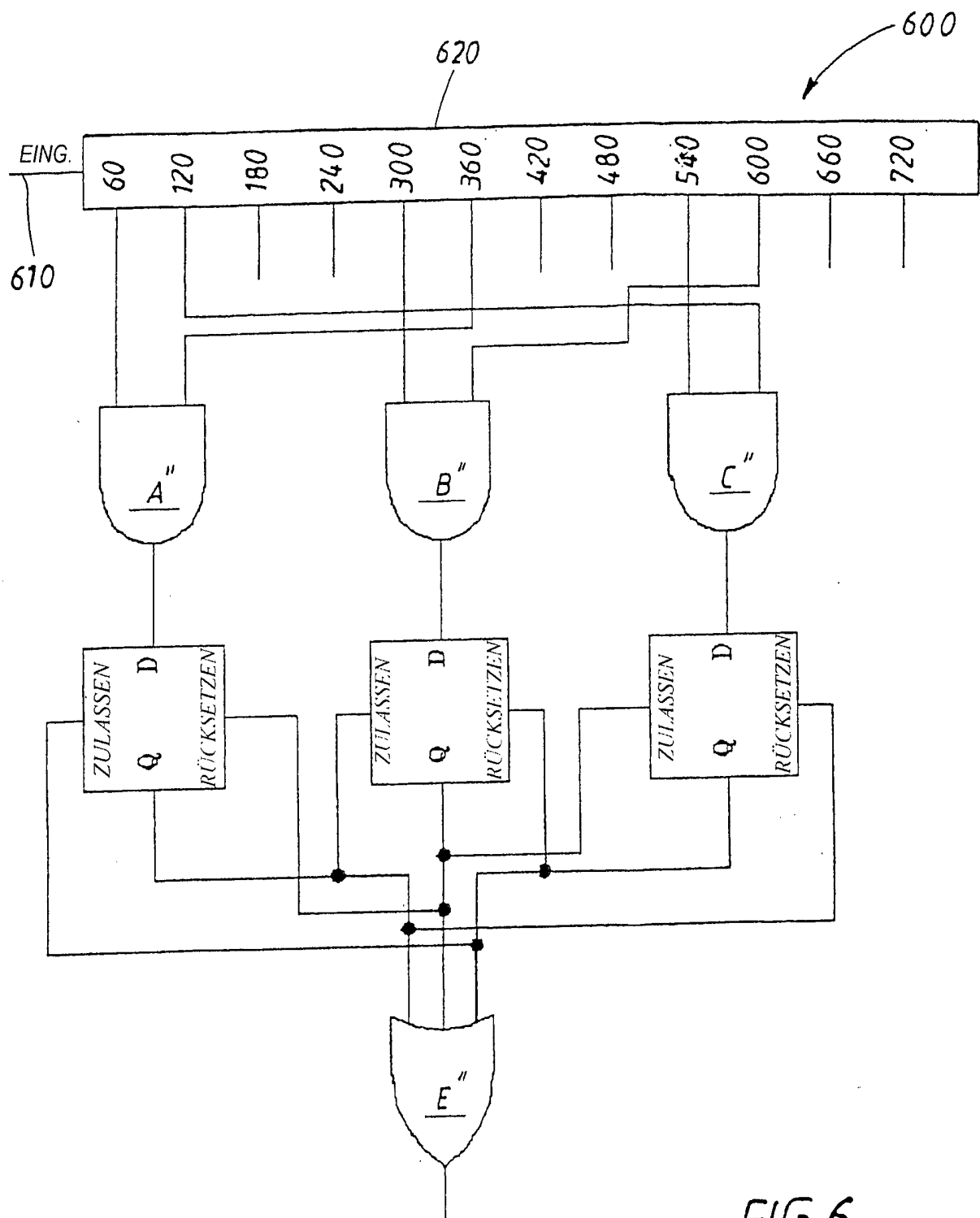


FIG. 6

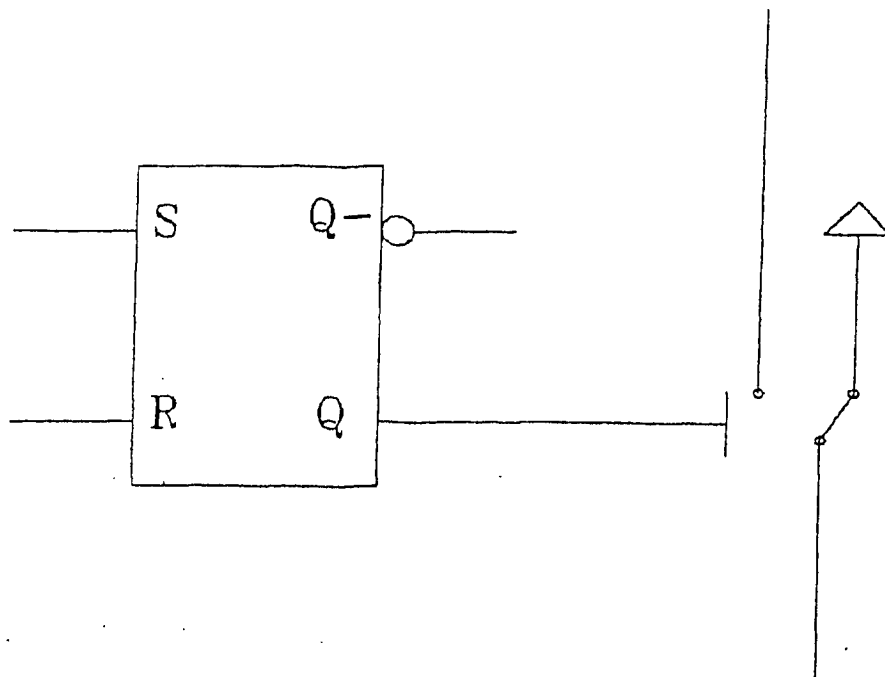


FIG.7

S	R	Q_{n+1}
0	0	Q_n
1	0	1
0	1	0
1	1	IRRELEVANT

FIG.8

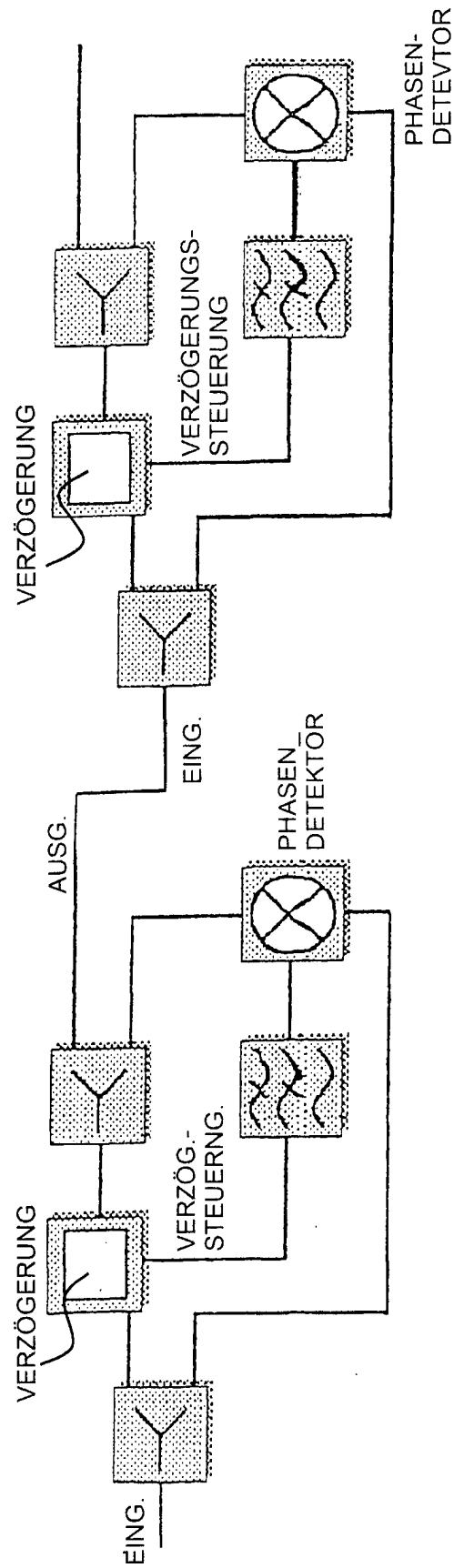


FIG. 9