

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 12 月 3 日(03.12.2015)



(10) 国際公開番号

WO 2015/182181 A1

- (51) 国際特許分類:
G09G 3/36 (2006.01) G09G 3/20 (2006.01)
G02F 1/133 (2006.01)
- (21) 国際出願番号: PCT/JP2015/055126
- (22) 国際出願日: 2015 年 2 月 24 日(24.02.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-107889 2014 年 5 月 26 日(26.05.2014) JP
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 Osaka (JP).
- (72) 発明者: 張 小▲忙▼(ZHANG, Xiaomang). 尾崎正実(OZAKI, Masami). 奥野 浩和(OKUNO, Hirokazu).
- (74) 代理人: 島田 明宏(SHIMADA, Akihiro); 〒6340078 奈良県橿原市八木町 1 丁目 1 0 番 3 号 萬盛庵ビル 島田特許事務所 Nara (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: LIQUID CRYSTAL DISPLAY DEVICE AND DATA PROCESSING METHOD FOR LIQUID CRYSTAL DISPLAY DEVICE

(54) 発明の名称: 液晶表示装置および液晶表示装置におけるデータ処理方法

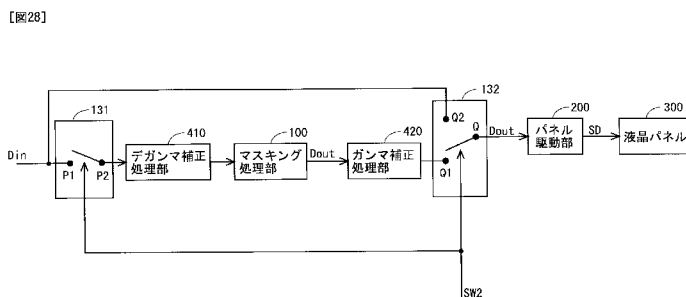


Fig. 28

- 100 Masking unit
- 200 Panel driving unit
- 300 Liquid crystal panel
- 410 De-gamma correction unit
- 420 Gamma correction unit

(57) Abstract: The present invention achieves a liquid crystal display device that does not significantly increase power consumption and does not generate flicker, even when an image pattern is a specific pattern known as a killer pattern. A liquid crystal display device that is provided with a masking unit (100) that generates a display image signal (Dout) by using a conversion pattern that comprises P coefficients to correct an input signal (Din) data value. When a section of pixels that is the computation target for a display image signal (Dout) data value is defined as a pixel section of interest, the masking unit (100) creates a group that is constituted by the pixel section of interest and P-1 pixel sections that are determined in accordance with the conversion pattern, said group being created such that a 1-to-1 correspondence exists between the pixel sections included in the group and the coefficients included in the conversion pattern, and makes the sum of the products of the input signal (Din) data value for each of the pixel sections included in the group and the value of the coefficient that corresponds to each pixel section the display image signal (Dout) data value for the pixel section of interest.

(57) 要約:

[続葉有]



画像パターンがカラーパターンと呼ばれる特定のパターンであっても電力消費の大幅な増大やフリッカの発生を引き起こすことのない液晶表示装置を実現する。液晶表示装置には、 P 個の係数からなる変換パターンを用いて入力信号 (D_{in}) のデータ値を補正することによって表示用画像信号 (D_{out}) を生成するマスキング処理部 (100) が設けられる。表示用画像信号 (D_{out}) のデータ値の算出対象の画素部を着目画素部と定義したとき、マスキング処理部 (100) は、グループに含まれる画素部と変換パターンに含まれる係数とが1対1で対応するように、着目画素部と変換パターンに応じて定まる ($P-1$) 個の画素部とによってグループを構成し、グループに含まれる各画素部についての入力信号 (D_{in}) のデータ値と当該各画素部に対応する係数の値との積の総和を着目画素部についての表示用画像信号 (D_{out}) のデータ値とする。

明 細 書

発明の名称：

液晶表示装置および液晶表示装置におけるデータ処理方法

技術分野

[0001] 本発明は、液晶表示装置および液晶表示装置におけるデータ処理方法に関し、特に、液晶表示装置の入力信号に施す画像処理の技術に関する。

背景技術

[0002] 従来より、スイッチング素子としてＴＦＴ（薄膜トランジスタ）を備えるアクティブマトリクス型の液晶表示装置が知られている。この液晶表示装置は、互いに対向する２枚の絶縁性の基板から構成される液晶パネルを備えている。液晶パネルの一方の基板（ＴＦＴアレイ基板）には、ゲートバスライン（走査信号線）とソースバスライン（映像信号線）とが互いに交差するように配設され、ゲートバスラインとソースバスラインとの交差部近傍にＴＦＴが設けられている。ＴＦＴは、ゲートバスラインに接続されたゲート電極，ソースバスラインに接続されたソース電極，およびドレイン電極とから構成される。ＴＦＴのドレイン電極は、画像を形成するためにＴＦＴアレイ基板上にマトリクス状に配置された画素電極と接続されている。また、液晶パネルの他方の基板（対向基板）には、液晶を介して画素電極との間に電圧を印加するための共通電極が設けられている。このような構成において、各画素部では、ＴＦＴのゲート電極がゲートバスラインからアクティブな走査信号を受けたときに当該ＴＦＴのソース電極がソースバスラインから与えられている映像信号の電圧（電位）と、共通電極の電圧（電位）とに基づいて、液晶に電圧が印加される。これにより液晶が駆動され、画面上に所望の画像が表示される。

[0003] ところで、液晶には、直流電圧が加わり続けると劣化するという性質がある。液晶が劣化すると、いわゆる「焼き付き」が生じ、表示品位が大きく低下する。また、液晶表示装置に関しては、従来より、フリッカの抑制が課題

となっている。そこで、焼き付きの防止やフリッカの抑制を図るため、液晶表示装置においては各種の反転駆動方式が採用されている。

[0004] 焼き付きを防止するための反転駆動方式としては、1フレーム期間毎に液晶印加電圧の極性を反転させるフレーム反転方式が採用されている。フレーム反転方式が採用されている場合、任意の画素部において、或るフレームにおける液晶印加電圧の極性がプラスであれば、その次のフレームにおける液晶印加電圧の極性はマイナスになる。また、フリッカを抑制するための反転駆動方式としては、例えば1列毎に液晶印加電圧の極性を反転させるソースライン反転方式が採用されている。ソースライン反転方式が採用されている場合、任意のフレームにおいて、図31に示すように、或る画素部における液晶印加電圧の極性がプラスであれば、その隣の列の画素部における液晶印加電圧の極性はマイナスとなる。なお、通常、フレーム反転方式のように時間的に液晶印加電圧の極性を反転させる方式とソースライン反転方式のように空間的に液晶印加電圧の極性を反転させる方式とを組み合わせた方式が採用されている。従って、或るフレームにおける各画素部での液晶印加電圧の極性が図31に示すようなものであれば、その次のフレームにおける各画素部での液晶印加電圧の極性は図32に示すようなものとなる。なお、反転駆動方式として、図33に示すように1行毎に液晶印加電圧の極性を反転させるゲートライン反転方式や図34に示すように縦方向および横方向の双方においてプラス極性とマイナス極性とを交互に発生させるドット反転方式などが採用されることもある。さらに、ソースライン反転方式やゲートライン反転方式に関し、液晶印加電圧の極性を複数ライン毎に反転させる方式もある。以上のような反転駆動方式を採用することによって、液晶の劣化の防止やフリッカの抑制が図られている。

[0005] なお、本件発明に関連して、以下の先行技術文献が知られている。日本の特開2005-140891号公報に開示された液晶表示装置においては、液晶印加電圧の極性についての空間的な現れ方を定義した極性パターンを複数用意しておき、それら複数の極性パターンを不規則に選択して液晶を駆動

することによりキラパターンに起因するフリッカの発生が抑制されている。

先行技術文献

特許文献

[0006] 特許文献1：日本の特開2005-140891号公報

発明の概要

発明が解決しようとする課題

[0007] ところで、液晶表示装置については、フリッカを引き起こすような画像パターンや電力消費の増大を引き起こすような画像パターンなど、「キラパターン」と呼ばれる特定の画像パターンが存在する。フリッカを引き起こすキラパターンは、表示品位低下の大きな原因となる。また、電力消費の増大を引き起こすキラパターンは、電池で駆動する携帯端末装置（モバイル機器）において、電池がすぐに消耗する原因となる。このようなキラパターンの存在は、画素の並び方（画素の配列）や反転駆動方式に起因している。以下、これについて説明する。なお、以下においては、256階調の階調表示が可能な液晶表示装置を例に挙げて説明する。

[0008] ここでは、まず、液晶表示装置における画素の構造など基本的な事項について説明する。一般的なカラー液晶表示装置では、図35に示すように、1つの画素は赤色（R）のサブ画素、緑色（G）のサブ画素、および青色（B）のサブ画素によって構成されている。但し、本明細書においては、これら各サブ画素を構成する部分のことを「画素部」という。このような画素部が図36に示すように表示部内において縦方向（ソースバスラインが伸びる方向）および横方向（ゲートバスラインの伸びる方向）に並べて配置されることにより、複数行×複数列の画素マトリクスが形成されている。図36に示す構成においては、縦方向に着目すると、同じ色のサブ画素が連続して配置されている。このような構成を以下「縦ストライプRGBサブ画素構成」という。図37は、液晶表示装置の要部の構成を示す図である。図37に示す

ように、表示部 91 には、複数本のソースバスライン SL と、複数本のゲートバスライン GL と、それら複数本のソースバスライン SL と複数本のゲートバスライン GL との交差点にそれぞれ対応して設けられた複数個の画素部 92 とが含まれている。なお、図 37 には、5 行×6 列分の構成要素のみを示している。また、液晶表示装置には、複数本のソースバスライン SL を駆動するソースドライバ 93 と、複数本のゲートバスライン GL を駆動するゲートドライバ 94 とが設けられている。

[0009] 次に、電力消費の増大を引き起こすキラーパターンについて説明する。なお、以下においては、電力消費が最大になるような画像パターンのことを「電力消費最大画像パターン」という。図 38 は、縦ストライプ RGB サブ画素構成およびソースライン反転方式を採用している液晶表示装置における電力消費最大画像パターンを示す図である。図 38 には、或るフレームにおける各画素部 92 の階調値を示している。図 38 において縦方向に着目すると、255 と 0 とが交互に並んでいる。また、図 38 において横方向に着目すると、全ての階調値は同じになっている。ところで、256 階調の階調表示を実現する液晶表示装置では、8 ビットのデータを出力することのできるソースドライバ 93 が用いられる。従って、ソースドライバ 93 から出力されるデータの値（階調値）に関し、最大値は 255 となり、最小値は 0 となる。以上より、図 38 において任意の列に着目すると、階調値の最大値と階調値の最小値とが交互に並んでいることが把握される。ゲートドライバ 94 は複数本のゲートバスライン GL を 1 本ずつ順次に選択するので、画像パターンが図 38 に示すようなものであれば、選択状態になるゲートバスライン GL が切り替わる毎に（1 水平走査期間毎に）、ソースバスライン SL に印加される映像信号電圧が大きく変動する。すなわち、画像パターンが図 38 に示すようなものであれば、全ての列において映像信号電圧の振幅が最大となるので、電力消費が最大となる。なお、図 38 において全ての画素部 92 で 0 と 255 を入れ替えても、同様に、電力消費は最大となる。

[0010] 図 39 は、縦ストライプ RGB サブ画素構成およびソースライン反転方式

を採用している液晶表示装置における電力消費最大画像パターンの別の例を示す図である。図39においては、縦方向についても横方向についても、255と0とが交互に並んでいる。従って、任意の列に着目すると、図38と同様、階調値の最大値と階調値の最小値とが交互に並んでいる。従って、画像パターンが図39に示すようなものである場合にも、全ての列において映像信号電圧の振幅が最大となるので、電力消費が最大となる。なお、図39において全ての画素部92で0と255を入れ替えても、同様に、電力消費は最大となる。

[0011] 次に、フリッカを引き起こすキラーパターンについて説明する。なお、以下においては、フリッカを引き起こすような画像パターンのことを「フリッカ画像パターン」という。図40は、縦ストライプRGBサブ画素構成およびフレーム反転方式を採用している液晶表示装置におけるフリッカ画像パターンを示す図である。図40において横方向に着目すると、128と0とが交互に並んでいる。また、図40において縦方向に着目すると、全ての階調値は同じになっている。ところで、フレーム反転方式においては、液晶印加電圧の極性が1フレーム毎に反転する。従って、連続する複数のフレームにおいて階調値が同じであっても、液晶は1フレーム毎に応答する。液晶に関しては中間階調での応答速度が低いので、画像パターンが図40に示すようなものである場合にはフリッカの発生が顕著となる。なお、図40において全ての画素部92で0と128を入れ替えても、同様に、フリッカの発生は顕著となる。

[0012] 以上のように、例えば縦ストライプRGBサブ画素構成およびソースライン反転方式を採用している液晶表示装置においては、画像パターンが図38あるいは図39に示すような電力消費最大画像パターンである場合に、電力消費の増大が顕著になる。また、例えば縦ストライプRGBサブ画素構成およびフレーム反転方式を採用している液晶表示装置においては、画像パターンが図40に示すようなフリッカ画像パターンである場合に、フリッカの発生が顕著になる。日本の特開2005-140891号公報に開示された発

明によれば、フリッカの発生は抑制されるが、駆動動作が複雑になる。また、画像パターンが電力消費最大画像パターンである場合の対策は何ら施されていない。

[0013] そこで本発明は、画像パターンがキラーパターンと呼ばれる特定のパターンであっても電力消費の大幅な増大やフリッカの発生を引き起こすことのない液晶表示装置を実現することを目的とする。

課題を解決するための手段

[0014] 本発明の第1の局面は、複数の走査信号線と、前記複数の走査信号線と交差する複数の映像信号線と、前記複数の走査信号線と前記複数の映像信号線との交差点にそれぞれ対応するようにマトリクス状に配置された複数の画素部とを含む液晶パネルを有し、入力信号に基づく画像を前記液晶パネルに表示する液晶表示装置であって、

複数行×1列の画素部または1行×複数列の画素部または複数行×複数列の画素部に対応するP個（Pは2以上の整数）の係数からなる変換パターンを用いて前記複数の画素部についての前記入力信号のデータ値を補正することによって、前記液晶パネルに与えるための表示用画像信号を生成するデータ値補正部と、

前記表示用画像信号に基づいて前記複数の映像信号線を駆動する映像信号線駆動部と、

前記複数の走査信号線を駆動する走査信号線駆動部とを備え、

前記変換パターンに含まれるP個の係数の値の総和は1であって、

前記入力信号のデータ値を補正しようとしている画素部を着目画素部と定義したとき、前記データ値補正部は、グループに含まれる画素部と前記変換パターンに含まれる係数とが1対1で対応するように、前記着目画素部と、前記変換パターンに応じて定まり前記着目画素部と同じ色を表示するための（P－1）個の画素部とによって前記グループを構成し、前記グループに含まれる各画素部についての前記入力信号のデータ値と当該各画素部に対応す

る係数の値との積の総和を前記着目画素部についての前記表示用画像信号のデータ値とすることを特徴とする。

[0015] 本発明の第2の局面は、本発明の第1の局面において、
前記データ値補正部は、1種類のみの変換パターンを用いて、前記複数の画素部についての前記入力信号のデータ値を補正することを特徴とする。

[0016] 本発明の第3の局面は、本発明の第2の局面において、
前記変換パターンは、2行×1列の画素部に対応する2個の係数からなることを特徴とする。

[0017] 本発明の第4の局面は、本発明の第2の局面において、
前記変換パターンは、1行×2列の画素部に対応する2個の係数からなることを特徴とする。

[0018] 本発明の第5の局面は、本発明の第2の局面において、
前記変換パターンは、2行×1列の画素部に対応する2個の係数からなる第1パターンと1行×2列の画素部に対応する2個の係数からなる第2パターンとを掛け合わせることによって得られる4個の係数からなることを特徴とする。

[0019] 本発明の第6の局面は、本発明の第3から第5までのいずれかの局面において、
前記変換パターンに含まれるP個の係数の値が全て同じであることを特徴とする。

[0020] 本発明の第7の局面は、本発明の第3から第5までのいずれかの局面において、
前記データ値補正部は、重み付き平均によって前記着目画素部についての前記表示用画像信号のデータ値を求めることを特徴とする。

[0021] 本発明の第8の局面は、本発明の第7の局面において、
前記変換パターンに含まれるP個の係数のうち前記着目画素部に対応する係数の値が他の係数の値よりも大きいことを特徴とする。

[0022] 本発明の第9の局面は、本発明の第1の局面において、

前記データ値補正部は、複数種類の変換パターンを順次に用いて、前記複数の画素部についての前記入力信号のデータ値を補正することを特徴とする。

[0023] 本発明の第10の局面は、本発明の第1の局面において、
前記データ値補正部は、予め用意された複数種類の変換パターンの中から切り替え制御信号に基づいて選択される変換パターンを用いて、前記複数の画素部についての前記入力信号のデータ値を補正することを特徴とする。

[0024] 本発明の第11の局面は、本発明の第1または第10の局面において、
前記複数の画素部についての前記入力信号のデータ値を補正する処理をデータ値補正処理と定義したとき、前記データ値補正部による前記データ値補正処理の実行の有無が切り替え制御信号に基づいて切り替えられることを特徴とする。

[0025] 本発明の第12の局面は、本発明の第1の局面において、
前記入力信号に対してデガンマ補正処理を施すデガンマ補正処理部と、
前記表示用画像信号に対してガンマ補正処理を施すガンマ補正処理部とを更に備え、
前記データ値補正部は、前記デガンマ補正処理部によってデガンマ補正処理が施された入力信号のデータ値を補正することによって、前記表示用画像信号を生成することを特徴とする。

[0026] 本発明の第13の局面は、本発明の第12の局面において、
前記複数の画素部についての前記入力信号のデータ値を補正する処理をデータ値補正処理と定義したとき、前記デガンマ補正処理、前記データ値補正部による前記データ値補正処理、および前記ガンマ補正処理からなる一連の処理の実行の有無が切り替え制御信号に基づいて切り替えられることを特徴とする。

[0027] 本発明の第14の局面は、複数の画素部を含む液晶パネルに入力信号に基づく画像を表示する液晶表示装置におけるデータ処理方法であって、
前記入力信号を受信する入力信号受信ステップと、

複数行×1列の画素部または1行×複数列の画素部または複数行×複数列の画素部に対応するP個（Pは2以上の整数）の係数からなる変換パターンを用いて前記複数の画素部についての前記入力信号のデータ値を補正することによって、前記液晶パネルに与えるための表示用画像信号を生成するデータ値補正ステップと、

前記表示用画像信号を前記液晶パネルに出力する表示用画像信号出力ステップと

を含み、

前記変換パターンに含まれるP個の係数の値の総和は1であって、

前記入力信号のデータ値を補正しようとしている画素部を着目画素部と定義したとき、前記データ値補正ステップでは、グループに含まれる画素部と前記変換パターンに含まれる係数とが1対1に対応するように、前記着目画素部と、前記変換パターンに応じて定まり前記着目画素部と同じ色を表示するための（P－1）個の画素部とによって前記グループが構成され、前記グループに含まれる各画素部についての前記入力信号のデータ値と当該各画素部に対応する係数の値との積の総和が前記着目画素部についての前記表示用画像信号のデータ値とされることを特徴とする。

発明の効果

[0028] 本発明の第1の局面によれば、P個の係数からなる変換パターンを用いて入力信号のデータ値を補正することによって表示用画像信号を生成するデータ値補正部が設けられている。このため、入力信号のデータ値を補正しない場合と比較して、例えば映像信号電圧の振幅を小さくすることや隣接画素間の輝度差を顕著に小さくすることが可能となる。これにより、電力消費の削減やフリッカの抑制が可能となる。以上より、画像パターンがカラーパターンと呼ばれる特定のパターンであっても例えば電力消費の増大やフリッカの発生などの不都合を生じることのない液晶表示装置が実現される。

[0029] 本発明の第2の局面によれば、比較的簡単な構成で、特定のカラーパターンに起因する不都合を生じることのない液晶表示装置が実現される。

- [0030] 本発明の第3の局面によれば、縦ストライプRGBサブ画素構成およびソースライン反転方式が採用されている液晶表示装置において、表示画像から生じる視覚効果に影響を及ぼすことなく従来よりも電力消費を低減することが可能となる。
- [0031] 本発明の第4の局面によれば、縦ストライプRGBサブ画素構成およびフレーム反転方式が採用されている液晶表示装置において、表示画像から生じる視覚効果に影響を及ぼすことなくフリッカの発生を抑制することが可能となる。
- [0032] 本発明の第5の局面によれば、縦ストライプRGBサブ画素構成およびソースライン反転方式およびフレーム反転方式が採用されている液晶表示装置において、表示画像から生じる視覚効果に影響を及ぼすことなく従来よりも電力消費を低減するとともにフリッカの発生を抑制することが可能となる。
- [0033] 本発明の第6の局面によれば、グループ内の画素の表示用画像信号のデータ値が全て同じになる。これにより、入力信号のデータ値を補正しない場合と比較して、電力消費の大幅な削減やフリッカの効果的な抑制が可能となる。
- [0034] 本発明の第7の局面によれば、入力信号のデータ値が補正される際、補正前の画像を重視することが可能となる。これにより、「色にじみ」と呼ばれる現象や「エッジボケ」と呼ばれる現象の発生が効果的に抑制される。
- [0035] 本発明の第8の局面によれば、入力信号のデータ値が補正される際、補正前の画像を重視した補正が確実に行われる。これにより、本発明の第7の局面と同様、「色にじみ」と呼ばれる現象や「エッジボケ」と呼ばれる現象の発生が効果的に抑制される。
- [0036] 本発明の第9の局面によれば、データ値を補正する際に、複数種類の変換パターンが順次に使用される。これにより、様々なカラーパターンに適応することが可能となる。
- [0037] 本発明の第10の局面によれば、予め複数種類の変換パターンが用意され、データ値を補正する際に用いる変換パターンが切り替え制御信号に基づい

て選択される。このため、例えば液晶表示装置の仕様やユーザーの要求に応じてデータ値を補正することが可能となる。

[0038] 本発明の第11の局面によれば、データ値補正処理の実行の有無が、切り替え制御信号に基づいて切り替えられる。これにより、データ値補正処理を不必要に実行することを防止することができ、電力消費の増大が抑制される。

[0039] 本発明の第12の局面によれば、入力信号のデータ値を補正する処理が行われる前に、入力信号にデガンマ補正処理が施される。このため、入力信号が非線形のデータであっても、補正後のデータ値が適切に求められる。また、データ値補正部で生成された表示用画像信号にガンマ補正処理が施される。これにより、液晶パネルが非線形の特性を有している場合でも、液晶パネルの特性を考慮した画像表示が行われる。

[0040] 本発明の第13の局面によれば、デガンマ補正処理、データ値補正処理、およびガンマ補正処理からなる一連の処理の実行の有無が、切り替え制御信号に基づいて切り替えられる。これにより、上記一連の処理を不必要に実行することを防止することができ、電力消費の増大が抑制される。

[0041] 本発明の第14の局面によれば、本発明の第1の局面と同様の効果を液晶表示装置におけるデータ処理方法において奏することができる。

図面の簡単な説明

[0042] [図1]本発明の第1の実施形態に係る液晶表示装置の概略構成を示すブロック図である。

[図2]上記第1の実施形態において、液晶表示装置の詳細な構成を示す図である。

[図3]上記第1の実施形態において、電力消費の大幅な増大の防止を目的とする変換パターンの一例である。

[図4]上記第1の実施形態において、入力信号のデータ値の補正について説明するための図である。

[図5]上記第1の実施形態において、入力信号のデータ値の補正について説明

するための図である。

[図6]上記第1の実施形態において、入力信号のデータ値の補正について説明するための図である。

[図7]上記第1の実施形態において、入力信号のデータ値の補正について説明するための図である。

[図8]上記第1の実施形態において、電力マスク変換パターンを用いてマスキング処理が行われた場合の各画素部における表示用画像信号のデータ値を示す図である。

[図9]図38の4画素分を抽出した図である。

[図10]図39の4画素分を抽出した図である。

[図11]図8の4画素分を抽出した図である。

[図12]上記第1の実施形態において、フリッカの発生の防止を目的とする変換パターンの一例である。

[図13]上記第1の実施形態において、フリッカマスク変換パターンを用いてマスキング処理が行われた場合の各画素部における表示用画像信号のデータ値を示す図である。

[図14]図40の4画素分を抽出した図である。

[図15]図13の4画素分を抽出した図である。

[図16]上記第1の実施形態において、電力消費の大幅な増大の防止およびフリッカの発生の防止を目的とする変換パターンの一例である。

[図17]本発明の第2の実施形態における電力マスク変換パターンの一例を示す図である。

[図18]上記第2の実施形態において、電力マスク変換パターンを用いてマスキング処理が行われた場合の各画素部における表示用画像信号のデータ値を示す図である。

[図19]図18の4画素分を抽出した図である。

[図20]上記第2の実施形態におけるフリッカマスク変換パターンの一例を示す図である。

[図21]上記第2の実施形態において、フリッカマスク変換パターンを用いてマスキング処理が行われた場合の各画素部における表示用画像信号のデータ値を示す図である。

[図22]図21の4画素分を抽出した図である。

[図23]上記第2の実施形態における総合マスク変換パターンの一例を示す図である。

[図24]上記第2の実施形態において、総合マスク変換パターンを用いてマスキング処理が行われた場合の各画素部における表示用画像信号のデータ値を示す図である。

[図25]本発明の第3の実施形態におけるマスキング処理部の構成を示すブロック図である。

[図26]本発明の第4の実施形態に係る液晶表示装置の概略構成を示すブロック図である。

[図27]本発明の第5の実施形態に係る液晶表示装置の概略構成を示すブロック図である。

[図28]本発明の第6の実施形態に係る液晶表示装置の概略構成を示すブロック図である。

[図29]マスキング処理部がソースドライバIC内に設けられている場合の液晶表示装置の一構成例を示すブロック図である。

[図30]Zインバージョンと呼ばれる画素構成を示す図である。

[図31]ソースライン反転方式について説明するための図である。

[図32]フレーム反転方式について説明するための図である。

[図33]ゲートライン反転方式について説明するための図である。

[図34]ドット反転方式について説明するための図である。

[図35]画素部について説明するための図である。

[図36]画素部の配置について説明するための図である。

[図37]液晶表示装置の要部の構成を示す図である。

[図38]電力消費最大画像パターン（電力消費が最大になるような画像パター

ン)を示す図である。

[図39]電力消費最大画像パターンの別の例を示す図である。

[図40]フリッカ画像パターン（フリッカを引き起こすような画像パターン）を示す図である。

発明を実施するための形態

[0043] 以下、添付図面を参照しつつ本発明の実施形態について説明する。

[0044] <1. 第1の実施形態>

<1. 1 液晶表示装置の構成>

図1は、本発明の第1の実施形態に係る液晶表示装置の概略構成を示すブロック図である。この液晶表示装置は、マスキング処理部100とパネル駆動部200と液晶パネル300とによって構成されている。マスキング処理部100は、入力信号D_{in}に後述するマスキング処理を施し、当該マスキング処理によって得られる表示用画像信号D_{out}を出力する。パネル駆動部200は、マスキング処理部100から出力される表示用画像信号D_{out}に基づいて、液晶パネル300に駆動信号SDを与える。液晶パネル300は、駆動信号SDに基づいて画像を表示する。駆動信号SDは、後述する走査信号と駆動用の映像信号とからなる。

[0045] なお、本実施形態における液晶表示装置においては、反転駆動方式についてはフレーム反転方式とソースライン反転方式とを組み合わせた方式が採用され、画素構成については縦ストライプRGBサブ画素構成（図36参照）が採用されている。但し、本実施形態とは異なる反転駆動方式が採用されている場合や本実施形態とは異なる画素構成が採用されている場合にも本発明を適用することができる。

[0046] 図2は、液晶表示装置の詳細な構成を示す図である。本実施形態においては、マスキング処理部100はタイミングコントローラ10内に含まれている。また、パネル駆動部200は、ソースドライバ210およびゲートドライバ220によって構成されている。液晶パネル300内の表示部310には、複数本のソースバスラインSLと、複数本のゲートバスラインGLと、

それら複数本のソースバスラインSLと複数本のゲートバスラインGLとの交差点にそれぞれ対応して設けられた複数個の画素部312とが含まれている。これら複数個の画素部312はマトリクス状に配置されて画素アレイを構成している。各画素部312は、対応する交差点を通過するゲートバスラインGLにゲート電極が接続されるとともに当該交差点を通過するソースバスラインSLにソース電極が接続されたTFT（薄膜トランジスタ）と、そのTFTのドレイン電極に接続された画素電極と、上記複数個の画素部312に共通的に設けられた対向電極である共通電極と、上記複数個の画素部312に共通的に設けられ画素電極と共通電極との間に挟持された液晶層とからなる。

[0047] タイミングコントローラ10は、入力信号Dinを受け取り、表示用画像信号Doutと、ソースドライバ210の動作を制御するためのソース制御信号SctIと、ゲートドライバ220の動作を制御するためのゲート制御信号GctIとを出力する。なお、ソース制御信号SctIはソーススタートパルス信号、ソースクロック信号、およびラッチストロブ信号からなり、ゲート制御信号GctIはゲートスタートパルス信号およびゲートクロック信号からなる。

[0048] ソースドライバ210は、タイミングコントローラ10から送られる表示用画像信号Doutとソース制御信号SctI（ソーススタートパルス信号、ソースクロック信号、およびラッチストロブ信号）を受け取り、ソースバスラインSLに駆動用の映像信号を印加する。このとき、ソースドライバ210では、ソースクロック信号のパルスが発生するタイミングで、各ソースバスラインSLに印加すべき電圧を示す表示用画像信号Doutが順次に保持される。そして、ラッチストロブ信号のパルスが発生するタイミングで、上記保持された表示用画像信号Doutがアナログ電圧に変換される。その変換されたアナログ電圧は、駆動用の映像信号として全てのソースバスラインSLに一斉に印加される。

[0049] ゲートドライバ220は、タイミングコントローラ10から送られるゲー

ト制御信号 G_{ct1} (ゲートスタートパルス信号およびゲートクロック信号) に基づいて、アクティブな走査信号の各ゲートバスライン GL への印加を 1 垂直走査期間を周期として繰り返す。

[0050] 以上のようにして、各ゲートバスライン GL に走査信号が印加され、各ソースバスライン SL に駆動用の映像信号が印加されることにより、入力信号 D_{in} に応じた画像が表示部 310 に表示される。

[0051] なお、本実施形態においては、マスキング処理部 100 によってデータ値補正部が実現され、ソースドライバ 210 によって映像信号線駆動部が実現され、ゲートドライバ 220 によって走査信号線駆動部が実現されている。また、本実施形態においては、タイミングコントローラ 10 が入力信号 D_{in} を受け取る処理によって入力信号受信ステップが実現され、マスキング処理部 100 によるマスキング処理によってデータ値補正ステップが実現され、ソースドライバ 210 が表示用画像信号 D_{out} に基づいて駆動用の映像信号をソースバスライン SL に印加する処理によって表示用画像信号出力ステップが実現されている。

[0052] <1. 2 マスキング処理>

次に、マスキング処理部 100 で行われるマスキング処理について説明する。マスキング処理部 100 では、入力信号 D_{in} のデータ値をこの液晶表示装置での処理に適した値に補正する処理が行われる。例えば、入力信号 D_{in} に基づく画像パターンが上述したキラーパターンであっても電力消費の大幅な増大やフリッカの発生を引き起こすことのないように、当該入力信号 D_{in} のデータ値に補正が施される。その際、補正の前後で表示画像の見た目が変わることのないように、データ値が補正される。以下、マスキング処理の具体的な手法について説明する。

[0053] マスキング処理を行うために、この液晶表示装置には、入力信号 D_{in} のデータ値を補正する際に用いる係数を定義した変換パターンが予め用意される。ここでは、変換パターンについて 3 つの例を説明する。但し、以下で説明する 3 つの変換パターン以外の変換パターンを用いてマスキング処理が行

われても良い。

[0054] <1. 2. 1 第1の例>

図3は、電力消費の大幅な増大の防止を目的とする変換パターンの一例である。以下、この変換パターンのことを「電力マスク変換パターン」という。電力マスク変換パターンは、2行×1列の画素部312に対応する2個の係数によって構成されている。本実施形態においては、2個の係数の値はいずれも「 $1/2$ 」となっている。なお、変換パターンがP個（Pは2以上の整数）の係数からなる場合、P個の係数の値の総和が1となるように、各係数の値が定められる。

[0055] ここで、表示部310内の各画素部312を図4に示すように $P \times X(x, y)$ の形式で表記して、各画素部312についての入力信号 D_{in} のデータ値がどのように補正されるのかについて説明する。1行目1列目の画素部 $P \times X(1, 1)$ についての補正後のデータ値は、1行目1列目の画素部 $P \times X(1, 1)$ についての補正前のデータ値と2行目1列目の画素部 $P \times X(2, 1)$ についての補正前のデータ値とに基づいて求められる。2行目1列目の画素部 $P \times X(2, 1)$ についての補正後のデータ値は、2行目1列目の画素部 $P \times X(2, 1)$ についての補正前のデータ値と3行目1列目の画素部 $P \times X(3, 1)$ についての補正前のデータ値とに基づいて求められる。1行目2列目の画素部 $P \times X(1, 2)$ についての補正後のデータ値は、1行目2列目の画素部 $P \times X(1, 2)$ についての補正前のデータ値と2行目2列目の画素部 $P \times X(2, 2)$ についての補正前のデータ値とに基づいて求められる。2行目2列目の画素部 $P \times X(2, 2)$ についての補正後のデータ値は、2行目2列目の画素部 $P \times X(2, 2)$ についての補正前のデータ値と3行目2列目の画素部 $P \times X(3, 2)$ についての補正前のデータ値とに基づいて求められる。

[0056] 以上のように、i行目j列目（iおよびjは自然数）の画素部 $P \times X(i, j)$ についての補正後のデータ値は、i行目j列目の画素部 $P \times X(i, j)$ についての補正前のデータ値と（i+1）行目j列目の画素部 $P \times X(i+1, j)$ についての補正前のデータ値とに基づいて求められる。

$i + 1, j$) についての補正前のデータ値とに基づいて求められる。すなわち、 i 行目 j 列目の画素部 $P \mid X(i, j)$ についての補正後のデータ値の算出が行われる際には、 i 行目 j 列目の画素部 $P \mid X(i, j)$ と $(i + 1)$ 行目 j 列目の画素部 $P \mid X(i + 1, j)$ とによってグループが構成される。そして、グループを構成する画素部 312 と変換パターンを構成する係数とが 1 対 1 で対応付けられる。この例の場合、 i 行目 j 列目の画素部 $P \mid X(i, j)$ は図 3 で符号 67 で示す係数に対応付けられ、 $(i + 1)$ 行目 j 列目の画素部 $P \mid X(i + 1, j)$ は図 3 で符号 68 で示す係数に対応付けられる。

[0057] ここで、 i 行目 j 列目の画素部 $P \mid X(i, j)$ についての入力信号 $D \mid n$ のデータ値を $D1$ とし、 $(i + 1)$ 行目 j 列目の画素部 $P \mid X(i + 1, j)$ についての入力信号 $D \mid n$ のデータ値を $D2$ とし、図 3 で符号 67 で示す係数を $C1$ とし、図 3 で符号 68 で示す係数を $C2$ とし、補正後の入力信号のデータ値（表示用画像信号 $D \circ u t$ のデータ値）を V とすると、 V は次式 (1) で求められる。

$$V = D1 \times C1 + D2 \times C2 \quad \cdots (1)$$

[0058] 例えば、図 5 で符号 61 で示す太枠で囲まれた 2 個の画素部 312 に着目する。ここで、補正前においては、図 6 に示すように、2 行目 2 列目の画素部 $P \mid X(2, 2)$ のデータ値が 100 であって、3 行目 2 列目の画素部 $P \mid X(3, 2)$ のデータ値が 20 であると仮定する。このとき、図 3 で符号 67 で示す係数は 2 行目 2 列目の画素部 $P \mid X(2, 2)$ に対応し、図 3 で符号 68 で示す係数は 3 行目 2 列目の画素部 $P \mid X(3, 2)$ に対応している。従って、上式 (1) より、2 行目 2 列目の画素部 $P \mid X(2, 2)$ についての補正後の入力信号のデータ値（表示用画像信号 $D \circ u t$ のデータ値）は、60 となる（図 7 参照）。以上のようにして、表示部 310 に含まれている全ての画素部 312 についての表示用画像信号 $D \circ u t$ のデータ値が、電力マスク変換パターンを用いて入力信号 $D \mid n$ のデータ値を補正することによって求められる。

[0059] 以上のようなマスキング処理が行われることによって、入力信号 D_{in} に基づく画像パターンが図 38 に示したような電力消費最大画像パターンである場合には、各画素部 312 における表示用画像信号 D_{out} のデータ値は図 8 に示すようなものとなる。入力信号 D_{in} に基づく画像パターンが図 39 に示したような電力消費最大画像パターンである場合にも、各画素部 312 における表示用画像信号 D_{out} のデータ値は図 8 に示すようなものとなる。このように、全ての画素部 312 のデータ値が 128 となる。これにより、入力信号 D_{in} のデータ値を補正しない場合と比較して映像信号電圧の振幅が顕著に小さくなるので、電力消費が大幅に削減される。また、入力信号 D_{in} のデータ値の補正前後で表示画像の見た目は変わらない。これについて、以下に説明する。

[0060] 図 9 は、図 38 の 4 画素分を抽出した図である。また、図 10 は、図 39 の 4 画素分を抽出した図である。また、図 11 は、図 8 の 4 画素分を抽出した図である。図 9 においては、1 行目のデータ値は全て 255 であり、2 行目のデータ値は全て 0 である。これに対して、図 11 においては、全てのデータ値が 128 である。このように、図 9 と図 11 とでは、各画素部 312 のデータ値は全く異なっている。従って、仮に人の目が個々の画素を区別することができるのであれば、図 9 に示す画像パターンに基づく表示画像と図 11 に示す画像パターンに基づく表示画像とは人の目には全く異なった画像として視認される。しかしながら、実際には、画素のサイズは極めて小さいので、人の目は個々の画素を区別することができない。従って、人の目では、複数の画素のまとまりを単位として画像の認識が行われる。このため、図 9 に示す画像パターンに基づく表示画像は、人の目には、図 11 に示す画像パターンに基づく表示画像と同じように見える。同様に、図 10 に示す画像パターンに基づく表示画像は、人の目には、図 11 に示す画像パターンに基づく表示画像と同じように見える。

[0061] 以上より、第 1 の例によれば、表示画像から生じる視覚効果に影響を及ぼすことなく従来よりも電力消費が低減される。また、データ値の補正処理は

、一般的な画像処理と比べて極めて小さい単位（2サブ画素毎）で行われる。従って、色がにじんで見える「色にじみ」と呼ばれる現象や輪郭がぼやけて見える「エッジボケ」と呼ばれる現象の発生が抑制される。

[0062] <1. 2. 2 第2の例>

図12は、フリッカの発生の防止を目的とする変換パターンの一例である。以下、この変換パターンのことを「フリッカマスク変換パターン」という。フリッカマスク変換パターンは、1行×2列の画素部312に対応する2個の係数によって構成されている。本実施形態においては、2個の係数の値はいずれも「1/2」となっている。

[0063] ところで、本実施形態においては、ゲートバスラインGLの伸びる方向に着目すると、「赤色（R）のサブ画素、緑色（G）のサブ画素、青色（B）のサブ画素」の順序で、サブ画素が繰り返し配置されている（図36参照）。フリッカマスク変換パターンのように複数列の画素部312に対応する係数を含む変換パターンを用いる場合、それらの係数は同じ色を表示する画素部（サブ画素）312に対応付けられる。従って、この第2の例においては、i行目j列目の画素部 $P \mid X(i, j)$ についての補正後のデータ値の算出が行われる際、i行目j列目の画素部 $P \mid X(i, j)$ とi行目(j+3)列目の画素部 $P \mid X(i, j+3)$ とによってグループが形成される。例えば、4行目1列目の画素部 $P \mid X(4, 1)$ についての補正後のデータ値の算出が行われる際、4行目1列目の画素部 $P \mid X(4, 1)$ （図5で符号62で示す太枠の画素部）と4行目4列目の画素部 $P \mid X(4, 4)$ （図5で符号63で示す太枠の画素部）とによってグループが形成される。また、そのグループに含まれる2つの画素部312とフリッカマスク変換パターンを構成する2個の係数とがそれぞれ対応付けられる。そして、フリッカマスク変換パターンを用いて上述した第1の例と同様にして表示用画像信号 D_{out} のデータ値が求められる。

[0064] フリッカマスク変換パターンを用いてマスキング処理が行われると、入力信号 D_{in} に基づく画像パターンが図40に示したようなフリッカ画像パタ

ーンである場合には、各画素部 312 における表示用画像信号 D_{out} のデータ値は図 13 に示すようなものとなる。すなわち、全ての画素部 312 のデータ値が 64 となる。これにより、全ての画素部 312 において液晶が同じように駆動されるので、フリッカの発生が抑制される。また、入力信号 D_{in} のデータ値の補正前後で表示画像の見た目は変わらない。これについて、以下に説明する。

[0065] 図 14 は、図 40 の 4 画素分を抽出した図である。また、図 15 は、図 13 の 4 画素分を抽出した図である。図 14 においては、奇数列目のデータ値は全て 128 であり、偶数列目のデータ値は全て 0 である。これに対して、図 15 においては、全てのデータ値が 64 である。このように、図 14 と図 15 とでは、各画素部 312 のデータ値は全く異なっている。しかしながら、上述したように人の目は個々の画素を区別することができないので、図 14 に示す画像パターンに基づく表示画像は、人の目には、図 15 に示す画像パターンに基づく表示画像と同じように見える。

[0066] 以上より、第 2 の例によれば、表示画像から生じる視覚効果に影響を及ぼすことなくフリッカの発生が抑制される。また、データ値の補正処理は極めて小さい単位（2 サブ画素毎）で行われるので、「色にじみ」と呼ばれる現象や「エッジボケ」と呼ばれる現象の発生が抑制される。

[0067] <1. 2. 3 第 3 の例>

図 16 は、電力消費の大幅な増大の防止およびフリッカの発生の防止を目的とする変換パターンの一例である。以下、この変換パターンのことを「総合マスク変換パターン」という。総合マスク変換パターンは、2 行×2 列の画素部 312 に対応する 4 個の係数によって構成されている。詳しくは、この総合マスク変換パターンは、2 行×1 列の画素部 312 に対応する 2 個の係数からなる電力マスク変換パターン（第 1 パターン）と 1 行×2 列の画素部 312 に対応する 2 個の係数からなるフリッカマスク変換パターン（第 2 パターン）とを掛け合わせることによって得られる 4 個の係数によって構成されている。本実施形態においては、4 個の係数の値はいずれも「 $1/4$ 」

となっている。

[0068] この第3の例においては、 i 行目 j 列目の画素部 $P \mid X(i, j)$ についての補正後のデータ値の算出が行われる際、 i 行目 j 列目の画素部 $P \mid X(i, j)$ と $(i+1)$ 行目 j 列目の画素部 $P \mid X(i+1, j)$ と i 行目 $(j+3)$ 列目の画素部 $P \mid X(i, j+3)$ と $(i+1)$ 行目 $(j+3)$ 列目の画素部 $P \mid X(i+1, j+3)$ とによってグループが形成される。すなわち、同じ色を表示するための4つの画素部312によってグループが形成されている。また、そのグループに含まれる4つの画素部312と総合マスク変換パターンを構成する4個の係数とがそれぞれ対応付けられる。詳しくは、 i 行目 j 列目の画素部 $P \mid X(i, j)$ は図16で符号71で示す係数に対応付けられ、 $(i+1)$ 行目 j 列目の画素部 $P \mid X(i+1, j)$ は図16で符号72で示す係数に対応付けられ、 i 行目 $(j+3)$ 列目の画素部 $P \mid X(i, j+3)$ は図16で符号73で示す係数に対応付けられ、 $(i+1)$ 行目 $(j+3)$ 列目の画素部 $P \mid X(i+1, j+3)$ は図16で符号74で示す係数に対応付けられる。そして、上述した第1の例と同様に、表示用画像信号 $Dout$ のデータ値が求められる。

[0069] 総合マスク変換パターンを用いてマスキング処理が行われると、入力信号 Din に基づく画像パターンが図38に示したような電力消費最大画像パターンである場合には、各画素部312における表示用画像信号 $Dout$ のデータ値は図8に示すようなものとなる。入力信号 Din に基づく画像パターンが図39に示したような電力消費最大画像パターンである場合にも、各画素部312における表示用画像信号 $Dout$ のデータ値は図8に示すようなものとなる。これにより、第1の例と同様、電力消費が大幅に削減されることが把握される。また、入力信号 Din に基づく画像パターンが図40に示したようなフリッカ画像パターンである場合には、各画素部312における表示用画像信号 $Dout$ のデータ値は図13に示すようなものとなる。これにより、第2の例と同様、フリッカの発生が抑制されることが把握される。また、第1の例および第2の例と同様の理由により、入力信号 Din のデー

タ値の補正前後で表示画像の見た目は変わらない。

[0070] 以上より、第3の例によれば、表示画像から生じる視覚効果に影響を及ぼすことなく、従来よりも電力消費が低減され、かつ、フリッカの発生が抑制される。また、データ値の補正処理は極めて小さい単位（4サブ画素毎）で行われるので、「色にじみ」と呼ばれる現象や「エッジボケ」と呼ばれる現象の発生が抑制される。

[0071] <1. 2. 4 表示用画像信号のデータ値の求め方の一般化>

変換パターンにP個（Pは2以上の整数）の係数が含まれている場合の表示用画像信号Doutのデータ値の求め方について一般化する。なお、ここでは、表示用画像信号Doutのデータ値の算出対象とする画素部（入力信号Dinのデータ値を補正しようとしている画素部）312を「着目画素部」と定義する。マスキング処理が行われる際には、着目画素部と、変換パターンに応じて定まり着目画素部と同じ色を表示するための（P-1）個の画素部とによってグループが形成される。ここで、そのグループを構成する4個の画素部312に1からPまでの番号を割り当てたとき、k番目の画素部312についての入力信号Dinのデータ値をDkとし、当該k番目の画素部312に対応する係数の値をCkとする。そうすると、着目画素部についての表示用画像信号Doutのデータ値Vは、次式（2）で求められる。

[数1]

$$V = \sum_{k=1}^P (D_k \times C_k) \quad \cdots (2)$$

すなわち、上記グループに含まれる各画素部312についての入力信号Dinのデータ値と当該各画素部312に対応する係数の値との積の総和が、着目画素部についての表示用画像信号Doutのデータ値となる。

[0072] 後述する各実施形態においても、表示部310内の各画素部312についての表示用画像信号Doutのデータ値は上式（2）によって求められる。

[0073] <1. 3 効果>

本実施形態によれば、液晶表示装置には、予め用意された変換パターンを用いて入力信号 D_{in} のデータ値を補正することによって表示用画像信号 D_{out} を生成するマスキング処理部 100 が設けられている。変換パターンとして電力マスク変換パターンが使用されると、入力信号 D_{in} のデータ値を補正しない場合と比較して映像信号電圧の振幅が顕著に小さくなり、電力消費が大幅に削減される。変換パターンとしてフリッカマスク変換パターンが使用されると、入力信号 D_{in} のデータ値を補正しない場合と比較して隣接画素間の輝度差が顕著に小さくなり、フリッカの発生が抑制される。変換パターンとして総合マスク変換パターンが使用されると、電力消費が大幅に削減されるとともにフリッカの発生が抑制される。このように、画像パターンがキラーパターンと呼ばれる特定のパターンであっても電力消費の大幅な増大やフリッカの発生を引き起こすことのない液晶表示装置が実現される。

[0074] <2. 第2の実施形態>

<2. 1 概要>

本実施形態においては、マスキング処理に用いられる変換パターンのみが上記第1の実施形態と異なっている。従って、本実施形態における液晶表示装置の構成（図1および図2を参照）や反転駆動方式については、上記第1の実施形態と同様である。以下、本実施形態におけるマスキング処理に関し、3つの変換パターンの例を説明する。

[0075] <2. 2 マスキング処理>

<2. 2. 1 第1の例>

図17は、本実施形態における電力マスク変換パターンの一例を示す図である。この電力マスク変換パターンは、2行×1列の画素部312に対応する2個の係数によって構成されている。本実施形態においては、1行目の係数の値は「 $2/3$ 」となっていて、2行目の係数の値は「 $1/3$ 」となっている。マスキング処理が行われる際には、上述した着目画素部（表示用画像信号 D_{out} のデータ値の算出対象とする画素部312）と当該着目画素部の次の行の画素部とでグループが形成される。そして、この電力マスク変換

パターンを用いて上記第 1 の実施形態と同様にして表示用画像信号 D_{out} のデータ値が求められる。なお、係数の値の総和が 1 になるのであれば、2 個の係数の値は上記の値以外の値であっても良い。但し、着目画素部に対応する係数の値が、他の係数の値よりも大きくされる。これにより、着目画素部についての補正前のデータ値を重視する重み付け平均処理によって、当該着目画素部についての補正後のデータ値が求められる。

[0076] この電力マスク変換パターンを用いてマスキング処理が行われると、入力信号 D_{in} に基づく画像パターンが図 38 に示したような電力消費最大画像パターンである場合には、各画素部 312 における表示用画像信号 D_{out} のデータ値は図 18 に示すようなものとなる。入力信号 D_{in} に基づく画像パターンが図 39 に示したような電力消費最大画像パターンである場合にも、各画素部 312 における表示用画像信号 D_{out} のデータ値は図 18 に示すようなものとなる。このように、奇数行目の全ての画素部 312 のデータ値は 170 となり、偶数行目の全ての画素部 312 のデータ値は 85 となる。これにより、入力信号 D_{in} のデータ値を補正しない場合と比較して映像信号電圧の振幅が小さくなるので、電力消費の増大が抑制される。

[0077] 図 19 は、図 18 の 4 画素分を抽出した図である。上述したように人の目は個々の画素を区別することができないので、図 19 に示す画像パターンに基づく表示画像は、人の目には、図 11 に示す画像パターンに基づく表示画像と同じように見える。また、上述したように、図 9（図 38 の 4 画素分を抽出した図）や図 10（図 39 の 4 画素分を抽出した図）に示す画像パターンに基づく表示画像は、人の目には、図 11 に示す画像パターンに基づく表示画像と同じように見える。以上より、入力信号 D_{in} のデータ値の補正前後で表示画像の見た目は変わらない。

[0078] 以上より、上記第 1 の実施形態の第 1 の例と同様、表示画像から生じる視覚効果に影響を及ぼすことなく従来よりも電力消費が低減される。また、データ値の補正処理は、一般的な画像処理と比べて極めて小さい単位（2 サブ画素毎）で行われる。ここで、本実施形態においては、電力マスク変換パタ

ーンに含まれている係数のうちの一方の値（データ値の算出対象となっている画素部312に対応付けられる係数の値）が他方の値よりも大きくなっている。これにより、上記第1の実施形態の第1の例と比較して、元画像（データ値を補正する前の画像）が重視され、「色にじみ」と呼ばれる現象や「エッジボケ」と呼ばれる現象の発生が効果的に抑制される。

[0079] <2. 2. 2 第2の例>

図20は、本実施形態におけるフリッカマスク変換パターンの一例を示す図である。このフリッカマスク変換パターンは、1行×2列の画素部312に対応する2個の係数によって構成されている。本実施形態においては、1列目の係数の値は「 $2/3$ 」となっていて、2列目の係数の値は「 $1/3$ 」となっている。マスキング処理が行われる際には、上述した着目画素部（表示用画像信号Doutのデータ値の算出対象とする画素部312）と当該着目画素部の3列右隣の画素部とでグループが形成される。すなわち、同じ色を表示するための隣接する2つのサブ画素によってグループが形成される。そして、このフリッカマスク変換パターンを用いて上記第1の実施形態と同様にして表示用画像信号Doutのデータ値が求められる。なお、係数の値の総和が1になるのであれば、2個の係数の値は上記の値以外の値であっても良い。但し、着目画素部に対応する係数の値が、他の係数の値よりも大きくされる。これにより、着目画素部についての補正前のデータ値を重視する重み付け平均処理によって、当該着目画素部についての補正後のデータ値が求められる。

[0080] このフリッカマスク変換パターンを用いてマスキング処理が行われると、入力信号Dinに基づく画像パターンが図40に示したようなフリッカ画像パターンである場合には、各画素部312における表示用画像信号Doutのデータ値は図21に示すようなものとなる。このように、奇数列目の全ての画素部312のデータ値は85となり、偶数列目の全ての画素部312のデータ値は43となる。これにより、入力信号Dinのデータ値を補正しない場合と比較して隣接画素間の輝度差が小さくなるので、フリッカの発生が

抑制される。

[0081] 図22は、図21の4画素分を抽出した図である。上述したように人の目は個々の画素を区別することができないので、図22に示す画像パターンに基づく表示画像は、人の目には、図15に示す画像パターンに基づく表示画像と同じように見える。また、上述したように、図14（図40の4画素分を抽出した図）に示す画像パターンに基づく表示画像は、人の目には、図15に示す画像パターンに基づく表示画像と同じように見える。以上より、入力信号 D_{in} のデータ値の補正前後で表示画像の見た目は変わらない。

[0082] 以上より、上記第1の実施形態の第2の例と同様、表示画像から生じる視覚効果に影響を及ぼすことなくフリッカの発生が抑制される。また、データ値の補正処理は、一般的な画像処理と比べて極めて小さい単位（2サブ画素毎）で行われる。ここで、本実施形態においては、フリッカマスク変換パターンに含まれている係数のうちの一方の値（データ値の算出対象となっている画素部312に対応付けられる係数の値）が他方の値よりも大きくなっている。これにより、上記第1の実施形態の第2の例と比較して、元画像（データ値を補正する前の画像）が重視され、「色にじみ」と呼ばれる現象や「エッジボケ」と呼ばれる現象の発生が効果的に抑制される。

[0083] <2. 2. 3 第3の例>

図23は、本実施形態における総合マスク変換パターンの一例を示す図である。この総合マスク変換パターンは、2行×2列の画素部312に対応する4個の係数によって構成されている。本実施形態においては、左上の係数の値は「 $1/2$ 」となっていて、それ以外の係数の値は「 $1/6$ 」となっている。マスク処理が行われる際には、 i 行目 j 列目の画素部 $P_{IX}(i, j)$ を着目画素部（表示用画像信号 D_{out} のデータ値の算出対象とする画素部312）とすると、着目画素部 $P_{IX}(i, j)$ と $(i+1)$ 行目 j 列目の画素部 $P_{IX}(i+1, j)$ と i 行目 $(j+3)$ 列目の画素部 $P_{IX}(i, j+3)$ と $(i+1)$ 行目 $(j+3)$ 列目の画素部 $P_{IX}(i+1, j+3)$ とでグループが形成される。すなわち、同じ色を表示するための隣

接する4つのサブ画素によってグループが形成される。なお、この例では、着目画素部 $P \mid X(i, j)$ は図23で符号75で示す係数に対応付けられ、 $(i+1)$ 行目 j 列目の画素部 $P \mid X(i+1, j)$ は図23で符号76で示す係数に対応付けられ、 i 行目 $(j+3)$ 列目の画素部 $P \mid X(i, j+3)$ は図23で符号77で示す係数に対応付けられ、 $(i+1)$ 行目 $(j+3)$ 列目の画素部 $P \mid X(i+1, j+3)$ は図23で符号78で示す係数に対応付けられる。そして、この総合マスク変換パターンを用いて上記第1の実施形態と同様にして表示用画像信号 $Dout$ のデータ値が求められる。

[0084] この総合マスク変換パターンを用いてマスキング処理が行われると、入力信号 Din に基づく画像パターンが図38に示したような電力消費最大画像パターンである場合には、各画素部312における表示用画像信号 $Dout$ のデータ値は図18に示すようなものとなる。入力信号 Din に基づく画像パターンが図39に示したような電力消費最大画像パターンである場合には、各画素部312における表示用画像信号 $Dout$ のデータ値は図24に示すようなものとなる。このように、全ての画素部312のデータ値は170または85のいずれかとなる。これにより、入力信号 Din のデータ値を補正しない場合と比較して映像信号電圧の振幅が小さくなるので、電力消費の増大が抑制される。また、入力信号 Din に基づく画像パターンが図40に示したようなフリッカ画像パターンである場合には、各画素部312における表示用画像信号 $Dout$ のデータ値は図21に示すようなものとなる。これにより、第2の例と同様、入力信号 Din のデータ値を補正しない場合と比較して隣接画素間の輝度差が小さくなるので、フリッカの発生が抑制される。また、第1の例および第2の例と同様の理由により、入力信号 Din のデータ値の補正前後で表示画像の見た目は変わらない。

[0085] 以上より、上記第1の実施形態の第3の例と同様、表示画像から生じる視覚効果に影響を及ぼすことなく、従来よりも電力消費が低減され、かつ、フリッカの発生が抑制される。また、データ値の補正処理は、一般的な画像処

理と比べて極めて小さい単位（４サブ画素毎）で行われる。ここで、本実施形態においては、総合マスク変換パターンに含まれている４個の係数のうちの１つの値（データ値の算出対象となっている画素部３１２に対応付けられる係数の値）が他の係数の値よりも大きくなっている。これにより、上記第１の実施形態の第３の例と比較して、元画像（データ値を補正する前の画像）が重視され、「色にじみ」と呼ばれる現象や「エッジボケ」と呼ばれる現象の発生が効果的に抑制される。

[0086] ＜２．３ 効果＞

本実施形態によれば、上記第１の実施形態と同様、画像パターンがカラーパターンと呼ばれる特定のパターンであっても電力消費の大幅な増大やフリッカの発生を引き起こすことのない液晶表示装置が実現される。また、マスクング処理の際には、上記第１の実施形態と比較して補正前の画像に近くなるように、入力信号 D_{in} のデータ値が補正される。これにより、「色にじみ」と呼ばれる現象や「エッジボケ」と呼ばれる現象の発生が効果的に抑制される。

[0087] ＜３．第３の実施形態＞

＜３．１ 構成など＞

上記第１の実施形態および上記第２の実施形態においては、マスクング処理部１００では１つの変換パターンを用いてマスクング処理が行われることを前提に説明していた。これに対して、本実施形態においては、２種類の変換パターンを順次に用いてマスクング処理が行われる。

[0088] 図２５は、本実施形態におけるマスクング処理部１００の構成を示すブロック図である。本実施形態においては、マスクング処理部１００は、第１マスクング処理部１０１と第２マスクング処理部１０２とによって構成されている。第１マスクング処理部１０１は、予め用意された複数の変換パターンのうちの１つを用いて入力信号 D_{in} にマスクング処理を施すことによって、中間データ D_m を生成する。第２マスクング処理部１０２は、第１マスクング処理部１０１によって用いられた変換パターンとは異なる変換パターン

を用いて中間データD_mにマスクング処理を施すことによって、表示用画像信号D_{out}を生成する。第2マスクング処理部102で生成された表示用画像信号D_{out}は、パネル駆動部200（図1参照）に与えられる。

[0089] 例えば、第1マスクング処理部101では、電力マスク変換パターンを用いてマスクング処理が行われ、第2マスクング処理部102では、フリッカマスク変換パターンを用いてマスクング処理が行われる。これにより、総合マスク変換パターンを用いてマスクング処理が行われた場合と同様の表示用画像信号D_{out}が生成される。

[0090] なお、第1マスクング処理部101および第2マスクング処理部102では、第1の実施形態で説明した3つの変換パターン以外の変換パターンを用いてマスクング処理を行うこともできる。例えば、第1の実施形態で説明した3つの変換パターン以外の1つの変換パターンと、電力マスク変換パターン、フリッカマスク変換パターン、および総合マスク変換パターンのうちのいずれか1つとを用いてマスクング処理が行われても良い。また、例えば、第1の実施形態で説明した3つの変換パターン以外の2つの変換パターンを用いてマスクング処理が行われても良い。さらに、ここでは2種類の変換パターンを用いてマスクング処理が行われる例を示しているが、本発明はこれに限定されず、3種類以上の変換パターンを用いてマスクング処理が行われても良い。

[0091] <3. 2 効果>

本実施形態によれば、マスクング処理が行われる際に、複数種類の変換パターンが順次に使用される。これにより、様々なキラーパターンに適応することのできる液晶表示装置が実現される。

[0092] <4. 第4の実施形態>

<4. 1 構成など>

図26は、本発明の第4の実施形態に係る液晶表示装置の概略構成を示すブロック図である。図26に示すように、本実施形態においては、マスクング処理部100には、第1マスクング処理部111と第2マスクング処理部

112と切替制御部120とが含まれている。第1マスキング処理部111は、或る1つの種類の変換パターンを用いて入力信号Dinにマスキング処理を施すことによって、第1の内部データd1を生成する。第2マスキング処理部112は、第1マスキング処理部111によって用いられた変換パターンとは異なる変換パターンを用いて入力信号Dinにマスキング処理を施すことによって、第2の内部データd2を生成する。切替制御部120は、例えば外部から与えられる切り替え制御信号SW1に応じて、表示用画像信号Doutとしてパネル駆動部200に与えられる信号を切り替える。

[0093] 切り替え制御信号SW1によって点Kと点K1とが接続された場合には、入力信号Dinがそのまま表示用画像信号Doutとしてパネル駆動部200に与えられる。切り替え制御信号SW1によって点Kと点K2とが接続された場合には、第1マスキング処理部111によって生成された第1の内部データd1が表示用画像信号Doutとしてパネル駆動部200に与えられる。切り替え制御信号SW1によって点Kと点K3とが接続された場合には、第2マスキング処理部112によって生成された第2の内部データd2が表示用画像信号Doutとしてパネル駆動部200に与えられる。

[0094] 例えば、第1マスキング処理部111では電力マスク変換パターンを用いてマスキング処理が行われ、かつ、第2マスキング処理部112ではフリッカマスク変換パターンを用いてマスキング処理が行われるようにすることができる。そして、液晶表示装置の仕様やユーザーの要求に応じて、切り替え制御信号SW1が切替制御部120に与えられる。このとき、例えば低消費電力を重視する液晶表示装置において、点Kと点K2とが接続されるよう切り替え制御信号SW1を切替制御部120に与えることによって、電力マスク変換パターンを用いて入力信号Dinにマスキング処理が施されたデータをパネル駆動部200に与えることが可能となる。また、例えば入力信号Dinの内容を解析して切り替え制御信号SW1を切替制御部120に与える構成とすることにより、不必要に入力信号Dinのデータ値に補正を施すことなく、電力消費の大幅な増大やフリッカの発生を抑制することが可能とな

る。

[0095] <4. 2 効果>

本実施形態によれば、予め2種類の変換パターンが用意され、マスキング処理に用いる変換パターンが適宜選択される。また、マスキング処理が行われないようにすることもできる。以上より、不必要に入力信号D i nのデータ値に補正を施すことなく電力消費の大幅な増大やフリッカの発生を抑制することのできる液晶表示装置が実現される。

[0096] <5. 第5の実施形態>

<5. 1 構成など>

上記第1～第4の実施形態においては、液晶パネル300への入力信号の階調レベルと表示輝度との関係について、液晶パネル300が線形の特性を有していることを前提に説明していた。しかしながら、一般的には、液晶パネル300は非線形の特性を有している。そこで、本実施形態においては、非線形の特性を有する液晶パネル300が採用されているものとする。また、液晶表示装置に入力される信号は、一般的には、ガンマ補正処理が施された信号である。そこで、本実施形態においては、液晶表示装置にはガンマ補正処理が施された入力信号D i nが入力されるものとする。

[0097] 図27は、本発明の第5の実施形態に係る液晶表示装置の概略構成を示すブロック図である。図27に示すように、本実施形態における液晶表示装置には、上記第1の実施形態における構成要素（図1参照）に加えて、デガンマ補正処理部410およびガンマ補正処理部420が設けられている。デガンマ補正処理部410は、入力信号D i nにデガンマ補正処理を施す。これにより、入力信号D i nは非線形のRGBデータから線形のRGBデータに変換される。マスキング処理部100では、上記各実施形態と同様にしてマスキング処理が行われる。これにより、表示用画像信号D o u tが生成される。このとき、非線形のRGBデータではなく線形のRGBデータに対してデータ値を補正する処理が行われるので、補正後のデータ値が適切に求められる。ガンマ補正処理部420は、マスキング処理部100で生成された表

示用画像信号 D_{out} にガンマ補正処理を施す。これによりパネル駆動部 200 に与えられる表示用画像信号 D_{out} は、非線形の RGB データとなる。なお、ガンマ補正処理部 420 でのガンマ補正処理は、液晶パネル 300 のガンマ特性に応じて行われる。典型的には、液晶パネル 300 は、“ $\gamma = 2.2$ ” のガンマ特性を有している。この場合、ガンマ補正処理部 420 では、“ $\gamma = 2.2$ ” のガンマ補正処理が行われる。デガンマ補正処理およびガンマ補正処理については、公知の手法を用いることができる。

[0098] <5. 2 効果>

本実施形態によれば、上記第 1 の実施形態と同様の効果が得られるのに加えて、次のような効果が得られる。本実施形態においては、入力信号 D_{in} にデガンマ補正処理が施され、デガンマ補正処理後のデータにマスキング処理が施される。このため、入力信号 D_{in} が非線形のデータであっても、補正後のデータ値が適切に求められる。また、マスキング処理部 100 で生成された表示用画像信号 D_{out} にガンマ補正処理が施される。これにより、液晶パネル 300 が非線形の特性を有している場合でも、液晶パネル 300 の特性を考慮した画像表示が行われる。

[0099] <6. 第 6 の実施形態>

<6. 1 構成など>

図 28 は、本発明の第 6 の実施形態に係る液晶表示装置の概略構成を示すブロック図である。図 28 に示すように、本実施形態における液晶表示装置には、上記第 5 の実施形態における構成要素（図 27 参照）に加えて、第 1 のマスキング制御部 131 および第 2 のマスキング制御部 132 が設けられている。第 1 のマスキング制御部 131 は、切り替え制御信号 $SW2$ に応じて、デガンマ補正処理部 410 への入力信号 D_{in} の供給の可否を切り替える。第 2 のマスキング制御部 132 は、切り替え制御信号 $SW2$ に応じて、表示用画像信号 D_{out} としてパネル駆動部 200 に与えられる信号を切り替える。なお、ここでは、切り替え制御信号 $SW2$ がハイレベルであれば点 P1 と点 P2 とが接続されるとともに点 Q と点 Q1 とが接続され、切り替え

制御信号SW2がローレベルであれば点P1と点P2とが切断されるとともに点Qと点Q2とが接続されるものと仮定する。

[0100] 以上のような構成により、液晶パネル300のガンマ特性を考慮したマスキング処理の実行の有無が、切り替え制御信号SW2に応じて切り替えられる。切り替え制御信号SW2がハイレベルになっているときには、入力信号Dinはデガンマ補正処理部410に与えられ、デガンマ補正処理部410は、当該入力信号Dinにデガンマ補正処理を施す。マスキング処理部100では、上記各実施形態と同様にしてマスキング処理が行われる。ガンマ補正処理部420は、マスキング処理部100で生成された表示用画像信号Doutにガンマ補正処理を施す。そして、ガンマ補正処理が施された表示用画像信号Doutがパネル駆動部200に与えられる。これに対して、切り替え制御信号SW2がローレベルになっているときには、入力信号Dinがそのまま表示用画像信号Doutとしてパネル駆動部200に与えられる。このとき、デガンマ補正処理、マスキング処理、およびガンマ補正処理は行われない。

[0101] <6. 2 効果>

本実施形態によれば、デガンマ補正処理、マスキング処理、およびガンマ補正処理からなる一連の処理の実行の有無が、切り替え制御信号SW2に基づいて切り替えられる。これにより、上記一連の処理を不必要に実行することを防止することができ、電力消費の増大が抑制される。

[0102] <7. その他>

本発明は、上述の各実施形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲で種々変形して実施することができる。例えば、上記各実施形態においては、マスキング処理部100はタイミングコントローラ10内に設けられていることを前提に説明したが、本発明はこれに限定されない。図29は、マスキング処理部100がソースドライバIC500内に設けられている場合の液晶表示装置の一構成例を示すブロック図である。図29に示す構成においては、液晶表示装置は、表示部310およびゲート駆動部3

20を含む液晶パネル300と、マスキング処理部100、タイミング制御部510、およびソース駆動部520を含むソースドライバIC500とによって構成されている。この構成においては、マスキング処理部100で生成された表示用画像信号Doutはソース駆動部520に与えられ、ソース駆動部520は当該表示用画像信号Doutに基づいてソースバスラインSLを駆動する。このような構成の液晶表示装置においても、本発明を適用することができる。

[0103] また、上記各実施形態においては縦ストライプRGBサブ画素構成を例に挙げて説明したが、本発明はこれに限定されず、縦ストライプRGBサブ画素構成以外の画素構成が採用されている場合にも本発明を適用することができる。例えば、図30に示すように各列の画素部内のTFTのソース電極の接続先のソースバスラインSLが奇数行目と偶数行目とで異なるような画素構成（この構成は「Zインバージョン」などと呼ばれている。）が採用されている場合にも、本発明を適用することができる。

[0104] さらに、上記各実施形態においては液晶表示装置のタイプやバックライトの使用の有無については言及していないが、電力マスク変換パターンを用いたマスキング処理は、バックライトを設けることなく太陽光などの外光の反射を利用して画像表示を行う反射型の液晶表示装置に特に有効である。

符号の説明

- [0105] 10…タイミングコントローラ
100…マスキング処理部
101, 111…第1マスキング処理部
102, 112…第2マスキング処理部
120…切替制御部
131…第1のマスキング制御部
132…第2のマスキング制御部
200…パネル駆動部
210…ソースドライバ

2 2 0 … ゲートドライバ

3 0 0 … 液晶パネル

3 1 0 … 表示部

3 1 2 … 画素部

4 1 0 … デガンマ補正処理部

4 2 0 … ガンマ補正処理部

G L … ゲートバスライン

S L … ソースバスライン

D i n … 入力信号

D o u t … 表示用画像信号

請求の範囲

[請求項1]

複数の走査信号線と、前記複数の走査信号線と交差する複数の映像信号線と、前記複数の走査信号線と前記複数の映像信号線との交差点にそれぞれ対応するようにマトリクス状に配置された複数の画素部を含む液晶パネルを有し、入力信号に基づく画像を前記液晶パネルに表示する液晶表示装置であって、

複数行×1列の画素部または1行×複数列の画素部または複数行×複数列の画素部に対応するP個（Pは2以上の整数）の係数からなる変換パターンを用いて前記複数の画素部についての前記入力信号のデータ値を補正することによって、前記液晶パネルに与えるための表示用画像信号を生成するデータ値補正部と、

前記表示用画像信号に基づいて前記複数の映像信号線を駆動する映像信号線駆動部と、

前記複数の走査信号線を駆動する走査信号線駆動部とを備え、

前記変換パターンに含まれるP個の係数の値の総和は1であって、

前記入力信号のデータ値を補正しようとしている画素部を着目画素部と定義したとき、前記データ値補正部は、グループに含まれる画素部と前記変換パターンに含まれる係数とが1対1で対応するように、前記着目画素部と、前記変換パターンに応じて定まり前記着目画素部と同じ色を表示するための（P－1）個の画素部とによって前記グループを構成し、前記グループに含まれる各画素部についての前記入力信号のデータ値と当該各画素部に対応する係数の値との積の総和を前記着目画素部についての前記表示用画像信号のデータ値とすることを特徴とする、液晶表示装置。

[請求項2]

前記データ値補正部は、1種類のみの変換パターンを用いて、前記複数の画素部についての前記入力信号のデータ値を補正することを特徴とする、請求項1に記載の液晶表示装置。

- [請求項3] 前記変換パターンは、2行×1列の画素部に対応する2個の係数からなることを特徴とする、請求項2に記載の液晶表示装置。
- [請求項4] 前記変換パターンは、1行×2列の画素部に対応する2個の係数からなることを特徴とする、請求項2に記載の液晶表示装置。
- [請求項5] 前記変換パターンは、2行×1列の画素部に対応する2個の係数からなる第1パターンと1行×2列の画素部に対応する2個の係数からなる第2パターンとを掛け合わせることによって得られる4個の係数からなることを特徴とする、請求項2に記載の液晶表示装置。
- [請求項6] 前記変換パターンに含まれるP個の係数の値が全て同じであることを特徴とする、請求項3から5までのいずれか1項に記載の液晶表示装置。
- [請求項7] 前記データ値補正部は、重み付き平均によって前記着目画素部についての前記表示用画像信号のデータ値を求めることを特徴とする、請求項3から5までのいずれか1項に記載の液晶表示装置。
- [請求項8] 前記変換パターンに含まれるP個の係数のうち前記着目画素部に対応する係数の値が他の係数の値よりも大きいことを特徴とする、請求項7に記載の液晶表示装置。
- [請求項9] 前記データ値補正部は、複数種類の変換パターンを順次に用いて、前記複数の画素部についての前記入力信号のデータ値を補正することを特徴とする、請求項1に記載の液晶表示装置。
- [請求項10] 前記データ値補正部は、予め用意された複数種類の変換パターンの中から切り替え制御信号に基づいて選択される変換パターンを用いて、前記複数の画素部についての前記入力信号のデータ値を補正することを特徴とする、請求項1に記載の液晶表示装置。
- [請求項11] 前記複数の画素部についての前記入力信号のデータ値を補正する処理をデータ値補正処理と定義したとき、前記データ値補正部による前記データ値補正処理の実行の有無が切り替え制御信号に基づいて切り替えられることを特徴とする、請求項1または10に記載の液晶表示

装置。

[請求項12] 前記入力信号に対してデガンマ補正処理を施すデガンマ補正処理部と、

前記表示用画像信号に対してガンマ補正処理を施すガンマ補正処理部と

を更に備え、

前記データ値補正部は、前記デガンマ補正処理部によってデガンマ補正処理が施された入力信号のデータ値を補正することによって、前記表示用画像信号を生成することを特徴とする、請求項1に記載の液晶表示装置。

[請求項13] 前記複数の画素部についての前記入力信号のデータ値を補正する処理をデータ値補正処理と定義したとき、前記デガンマ補正処理、前記データ値補正部による前記データ値補正処理、および前記ガンマ補正処理からなる一連の処理の実行の有無が切り替え制御信号に基づいて切り替えられることを特徴とする、請求項12に記載の液晶表示装置。

[請求項14] 複数の画素部を含む液晶パネルに入力信号に基づく画像を表示する液晶表示装置におけるデータ処理方法であって、

前記入力信号を受信する入力信号受信ステップと、

複数行×1列の画素部または1行×複数列の画素部または複数行×複数列の画素部に対応するP個（Pは2以上の整数）の係数からなる変換パターンを用いて前記複数の画素部についての前記入力信号のデータ値を補正することによって、前記液晶パネルに与えるための表示用画像信号を生成するデータ値補正ステップと、

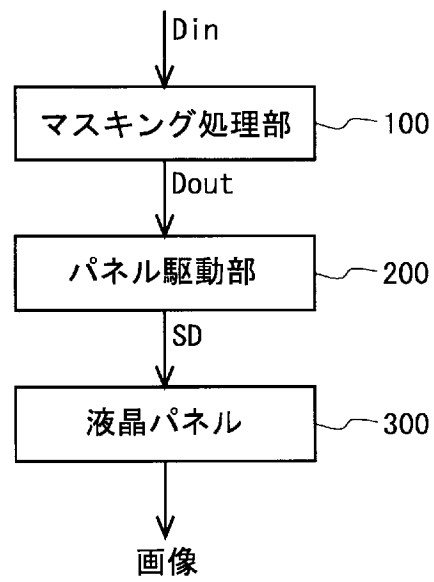
前記表示用画像信号を前記液晶パネルに出力する表示用画像信号出力ステップと

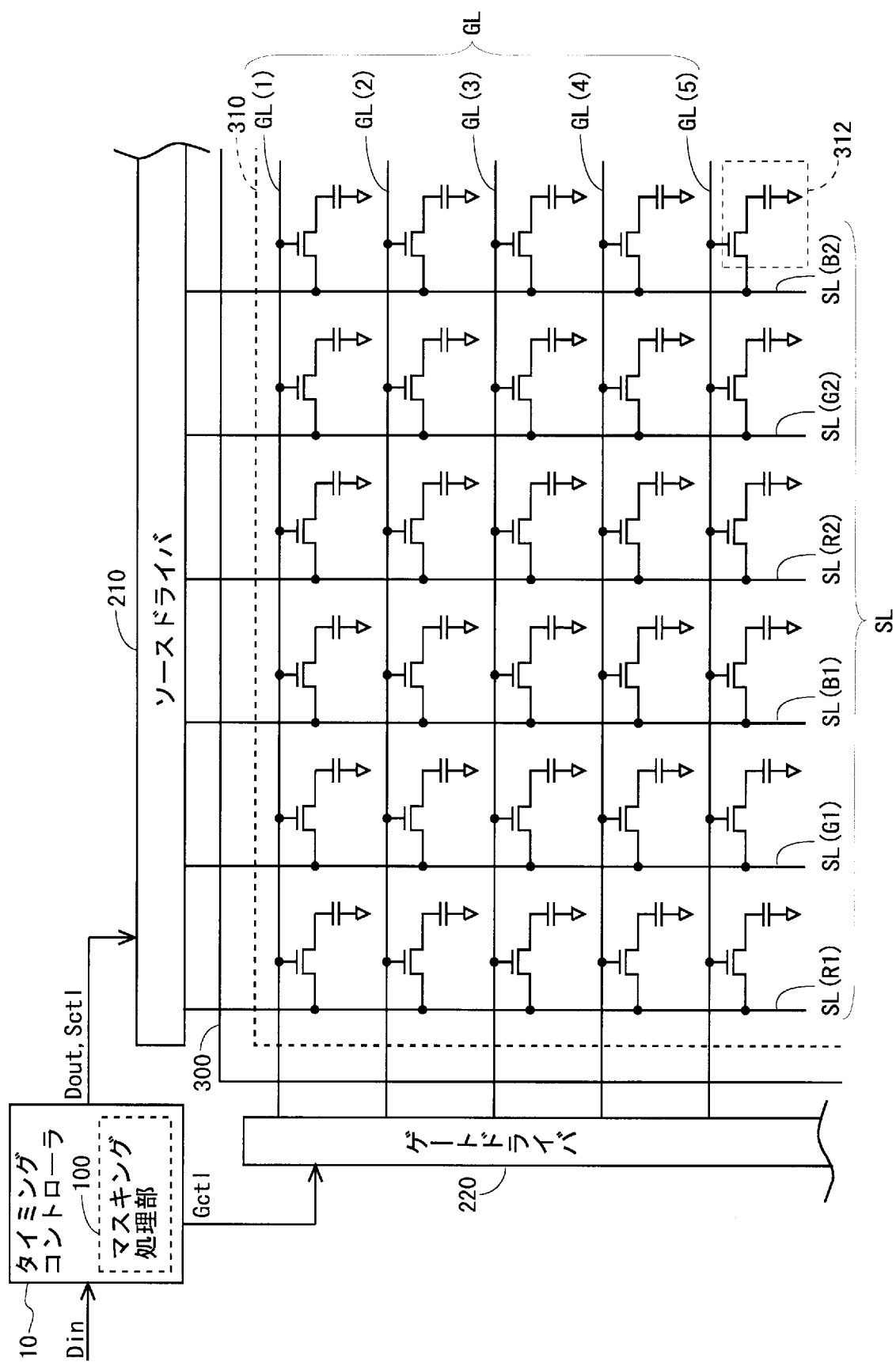
を含み、

前記変換パターンに含まれるP個の係数の値の総和は1であって、

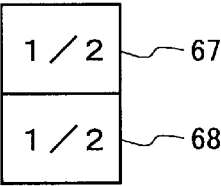
前記入力信号のデータ値を補正しようとしている画素部を着目画素部と定義したとき、前記データ値補正ステップでは、グループに含まれる画素部と前記変換パターンに含まれる係数とが1対1で対応するように、前記着目画素部と、前記変換パターンに応じて定まり前記着目画素部と同じ色を表示するための $(P-1)$ 個の画素部とによって前記グループが構成され、前記グループに含まれる各画素部についての前記入力信号のデータ値と当該各画素部に対応する係数の値との積の総和が前記着目画素部についての前記表示用画像信号のデータ値とされることを特徴とする、データ処理方法。

[図1]





[図3]



[図4]

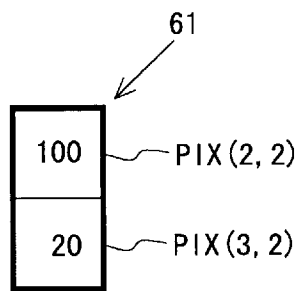
R	G	B	R	G	B	
PIX(1, 1)	PIX(1, 2)	PIX(1, 3)	PIX(1, 4)	PIX(1, 5)	PIX(1, 6)	
PIX(2, 1)	PIX(2, 2)	PIX(2, 3)	PIX(2, 4)	PIX(2, 5)	PIX(2, 6)	
PIX(3, 1)	PIX(3, 2)	PIX(3, 3)	PIX(3, 4)	PIX(3, 5)	PIX(3, 6)	
PIX(4, 1)	PIX(4, 2)	PIX(4, 3)	PIX(4, 4)	PIX(4, 5)	PIX(4, 6)	
⋮	⋮	⋮	⋮	⋮	⋮	

[図5]

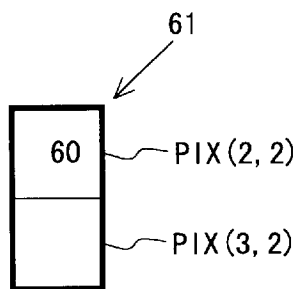
R	G	B	R	G	B	
PIX(1, 1)	PIX(1, 2)	PIX(1, 3)	PIX(1, 4)	PIX(1, 5)	PIX(1, 6)	
PIX(2, 1)	PIX(2, 2)	PIX(2, 3)	PIX(2, 4)	PIX(2, 5)	PIX(2, 6)	
PIX(3, 1)	PIX(3, 2)	PIX(3, 3)	PIX(3, 4)	PIX(3, 5)	PIX(3, 6)	
PIX(4, 1)	PIX(4, 2)	PIX(4, 3)	PIX(4, 4)	PIX(4, 5)	PIX(4, 6)	
⋮	⋮	⋮	⋮	⋮	⋮	

Diagram 5 shows a table with 6 columns and 4 rows of data. The columns are labeled R, G, B, R, G, B. The rows are labeled PIX(1, 1) to PIX(4, 6). The cells are labeled PIX(i, j). The cell PIX(2, 2) is highlighted with a thick border. The cell PIX(4, 1) is highlighted with a thick border. The cell PIX(4, 4) is highlighted with a thick border. The cell PIX(2, 2) is labeled 61. The cell PIX(4, 1) is labeled 62. The cell PIX(4, 4) is labeled 63.

[図6]



[図7]



[図8]

R	G	B	R	G	B	R	G	B	R	G	B	R	G	B
128	128	128	128	128	128	128	128	128	128	128	128	128	128	128
128	128	128	128	128	128	128	128	128	128	128	128	128	128	128
128	128	128	128	128	128	128	128	128	128	128	128	128	128	128
128	128	128	128	128	128	128	128	128	128	128	128	128	128	128
128	128	128	128	128	128	128	128	128	128	128	128	128	128	128
128	128	128	128	128	128	128	128	128	128	128	128	128	128	128
128	128	128	128	128	128	128	128	128	128	128	128	128	128	128

[図9]

R	G	B	R	G	B
255	255	255	255	255	255
0	0	0	0	0	0

[図10]

R G B			R G B		
255	0	255	0	255	0
0	255	0	255	0	255

[図11]

R G B			R G B		
128	128	128	128	128	128
128	128	128	128	128	128

[図12]

1 / 2	1 / 2
-------	-------

[図13]

R	G	B	R	G	B	R	G	B	R	G	B	R	G	B
64	64	64	64	64	64	64	64	64	64	64	64	64	64	64
64	64	64	64	64	64	64	64	64	64	64	64	64	64	64
64	64	64	64	64	64	64	64	64	64	64	64	64	64	64
64	64	64	64	64	64	64	64	64	64	64	64	64	64	64
64	64	64	64	64	64	64	64	64	64	64	64	64	64	64
64	64	64	64	64	64	64	64	64	64	64	64	64	64	64
64	64	64	64	64	64	64	64	64	64	64	64	64	64	64

[図14]

R	G	B	R	G	B
128	0	128	0	128	0
128	0	128	0	128	0

[図15]

R	G	B	R	G	B
64	64	64	64	64	64
64	64	64	64	64	64

71	$\frac{1}{4}$	$\frac{1}{4}$	73
72	$\frac{1}{4}$	$\frac{1}{4}$	74

2 / 3
1 / 3

R	G	B	R	G	B	R	G	B	R	G	B	R	G	B
170	170	170	170	170	170	170	170	170	170	170	170	170	170	170
85	85	85	85	85	85	85	85	85	85	85	85	85	85	85
170	170	170	170	170	170	170	170	170	170	170	170	170	170	170
85	85	85	85	85	85	85	85	85	85	85	85	85	85	85
170	170	170	170	170	170	170	170	170	170	170	170	170	170	170
85	85	85	85	85	85	85	85	85	85	85	85	85	85	85
170	170	170	170	170	170	170	170	170	170	170	170	170	170	170
85	85	85	85	85	85	85	85	85	85	85	85	85	85	85
170	170	170	170	170	170	170	170	170	170	170	170	170	170	170

R	G	B	R	G	B
170	170	170	170	170	170
85	85	85	85	85	85

2 / 3	1 / 3
-------	-------

[illegible]

[図22]

R	G	B	R	G	B
85	43	85	43	85	43
85	43	85	43	85	43

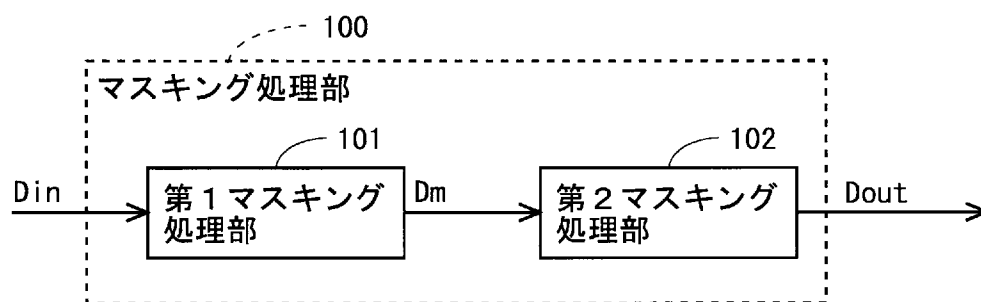
[図23]

75	1 / 2	1 / 6	77
76	1 / 6	1 / 6	78

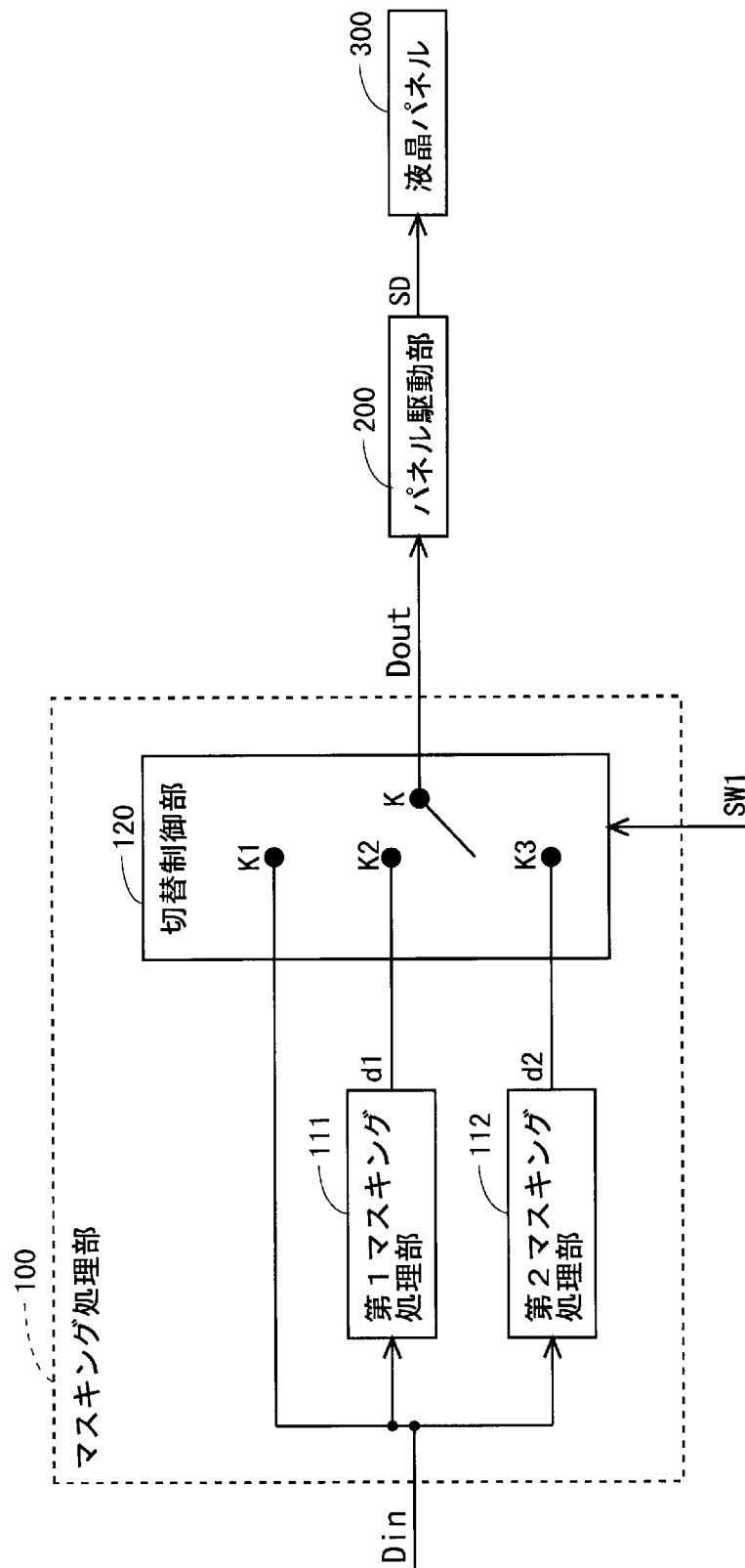
[図24]

R	G	B	R	G	B	R	G	B	R	G	B	R	G	B
170	85	170	85	170	85	170	85	170	85	170	85	170	85	170
85	170	85	170	85	170	85	170	85	170	85	170	85	170	85
170	85	170	85	170	85	170	85	170	85	170	85	170	85	170
85	170	85	170	85	170	85	170	85	170	85	170	85	170	85
170	85	170	85	170	85	170	85	170	85	170	85	170	85	170
85	170	85	170	85	170	85	170	85	170	85	170	85	170	85
170	85	170	85	170	85	170	85	170	85	170	85	170	85	170
85	170	85	170	85	170	85	170	85	170	85	170	85	170	85
170	85	170	85	170	85	170	85	170	85	170	85	170	85	170

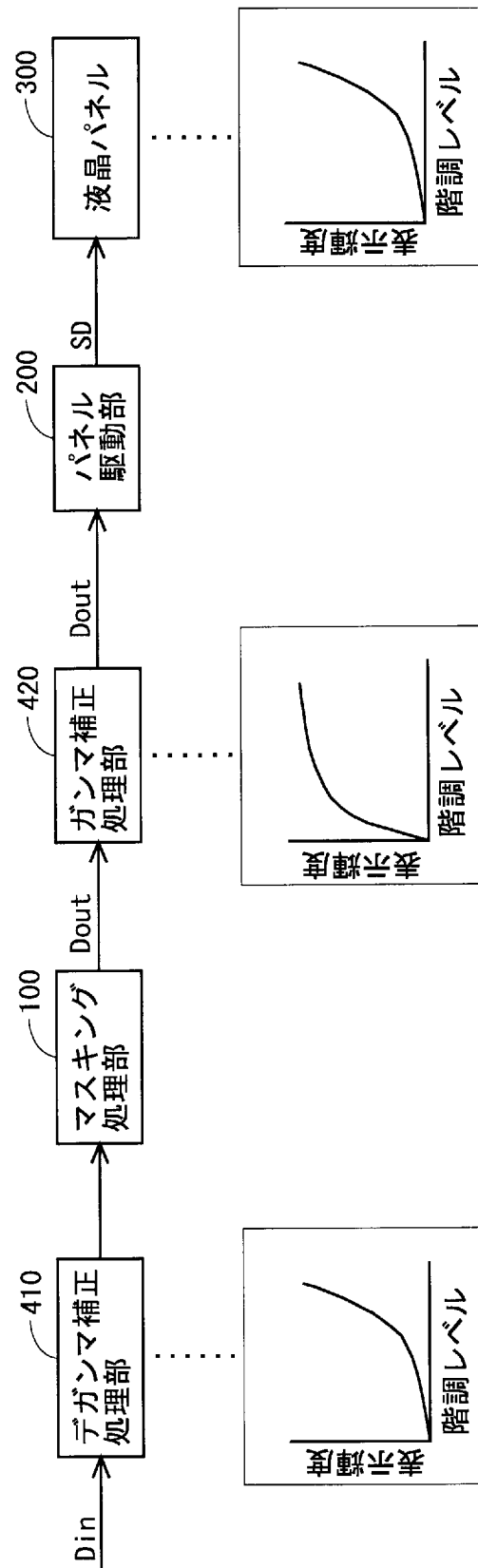
[図25]



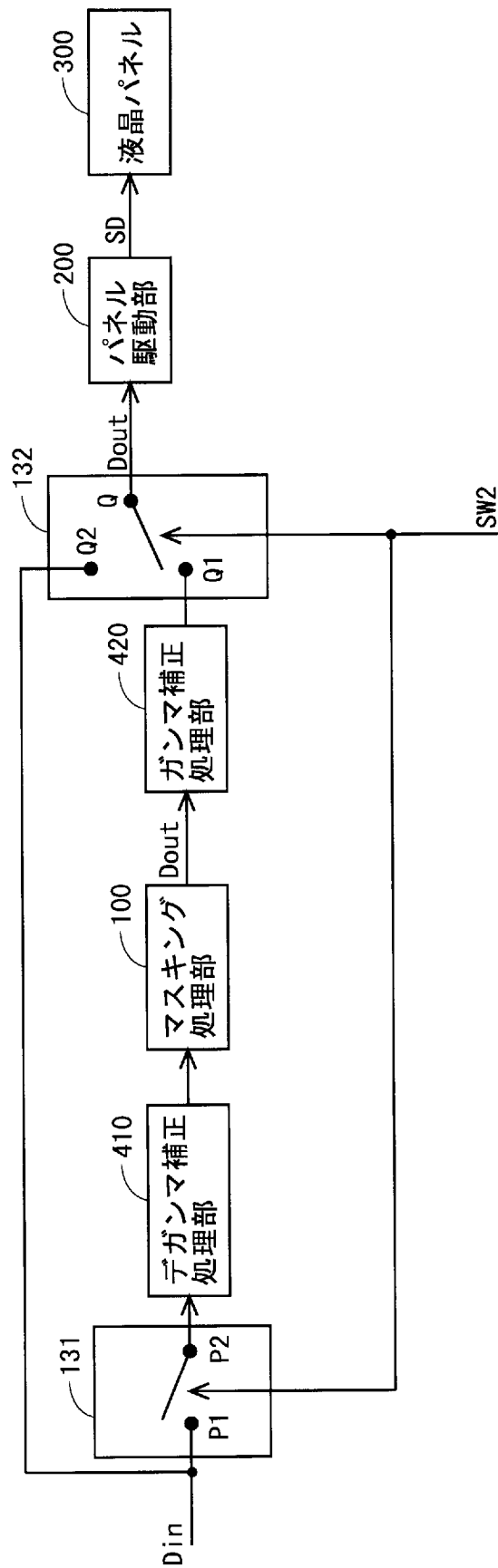
[図26]



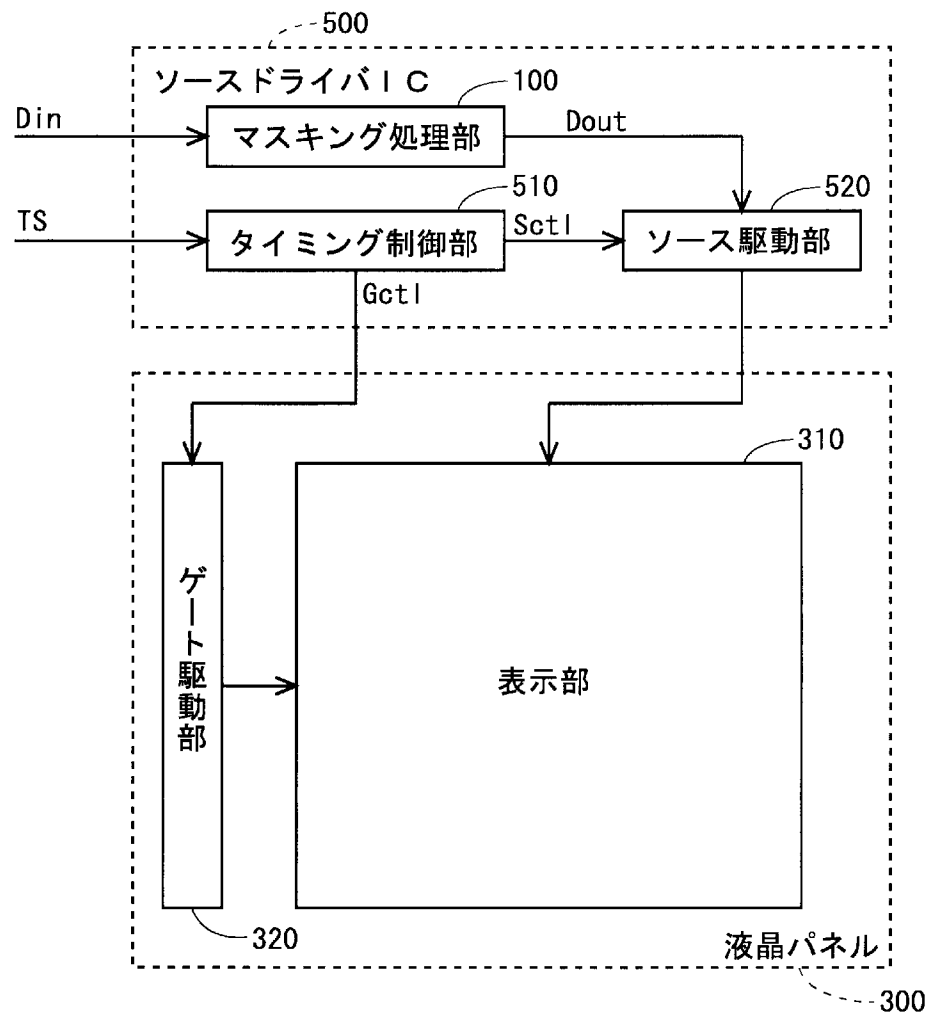
[図27]



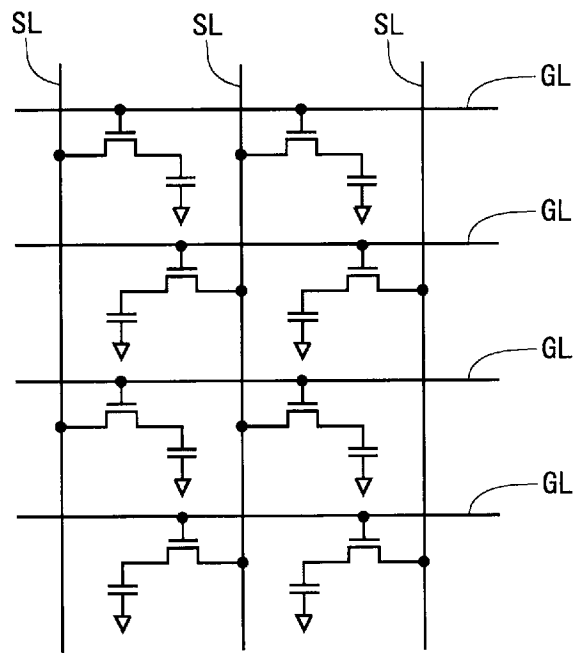
[図28]



[図29]



[図30]



[図31]

ゲートバスラインの伸びる方向 →

+	-	+	-	+	-
+	-	+	-	+	-
+	-	+	-	+	-
+	-	+	-	+	-
+	-	+	-	+	-

ソースバスラインの伸びる方向 ↓

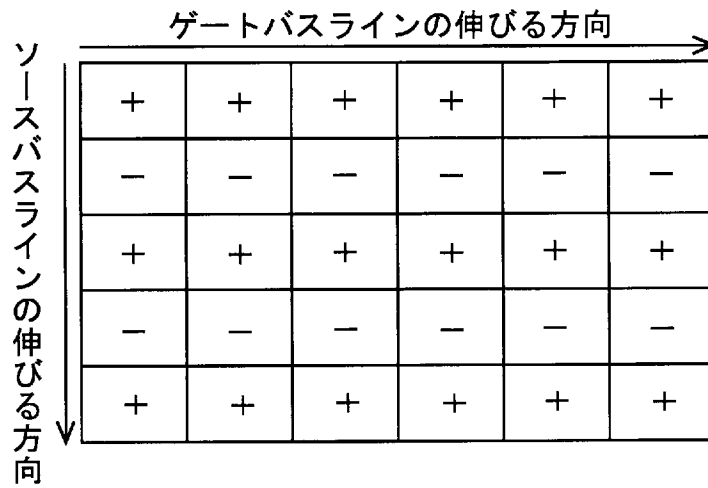
[図32]

ゲートバスラインの伸びる方向 →

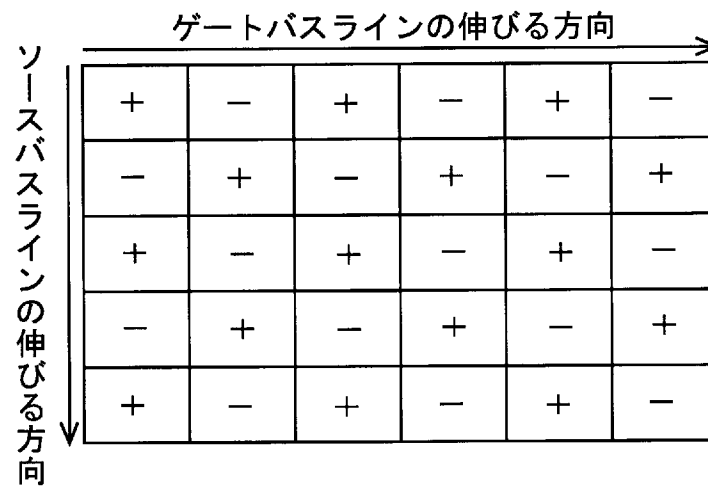
-	+	-	+	-	+
-	+	-	+	-	+
-	+	-	+	-	+
-	+	-	+	-	+
-	+	-	+	-	+

ソースバスラインの伸びる方向 ↓

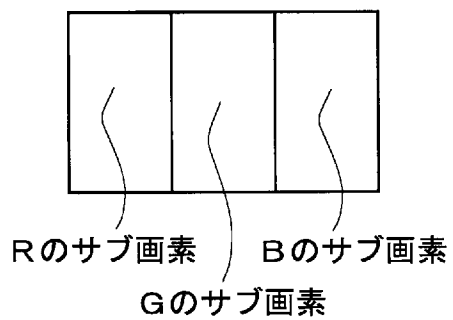
[図33]



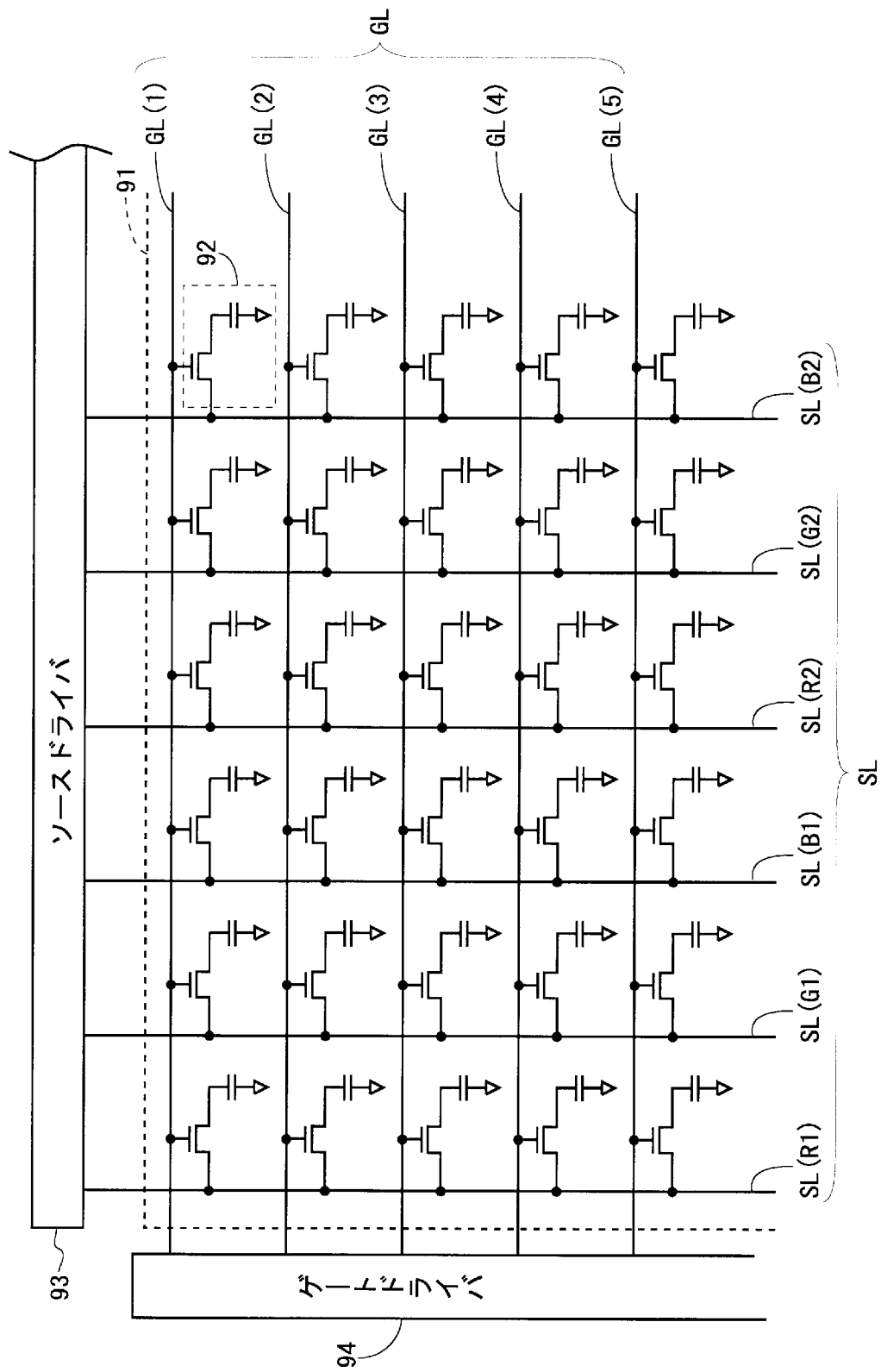
[図34]



[図35]



[図37]





[illegible]

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/055126

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/00-5/42

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2007-147692 A (Sony Corp.), 14 June 2007 (14.06.2007), paragraphs [0075] to [0077] & US 2007/0120869 A1 & EP 1833036 A2 & CN 1971680 A & KR 10-2007-0055366 A	1-6, 8-12, 14 13
X Y	JP 2006-285238 A (Chi Mei Optoelectronics Corp.), 19 October 2006 (19.10.2006), paragraphs [0019] to [0133]; fig. 1 to 31 & US 2006/0221030 A1 & TW 00I311304 B	1-5, 7-11, 14 12-13
X Y	JP 2004-245975 A (NEC Corp.), 02 September 2004 (02.09.2004), paragraphs [0033] to [0041]; fig. 1 to 3 & GB 2398380 A & GB 312827 D0	1-5, 7-11, 14 12-13

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
15 May 2015 (15.05.15)

Date of mailing of the international search report
02 June 2015 (02.06.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/055126

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2005-27301 A (Texas Instruments Inc.), 27 January 2005 (27.01.2005), paragraphs [0011] to [0095]; fig. 1 to 12 & US 2004/0268201 A1 & EP 1501286 A2	12-13

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G09G3/00-5/42

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2007-147692 A（ソニー株式会社）2007.06.14, 【0075】 - 【0077】 & US 2007/0120869 A1 & EP 1833036 A2 & CN 1971680 A & KR 10-2007-0055366 A	1-6, 8-12, 14 13
X Y	JP 2006-285238 A（チー メイ オプトエレクトロニクス コーポレーション）2006.10.19, 【0019】 - 【0133】， 図 1-31 & US 2006/0221030 A1 & TW 00I311304 B	1-5, 7-11, 14 12-13

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 5 . 0 5 . 2 0 1 5

国際調査報告の発送日

0 2 . 0 6 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

中 村 直 行

2 G

9 2 1 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 2 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2004-245975 A (日本電気株式会社) 2004. 09. 02, 【0033】 - 【0041】, 図 1-3 & GB 2398380 A & GB 312827 D0	1-5, 7-11, 14 12-13
Y	JP 2005-27301 A (テキサス インストルメンツ インコーポレイテッド) 2005. 01. 27, 【0011】 - 【0095】, 図 1-12 & US 2004/0268201 A1 & EP 1501286 A2	12-13