



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년02월05일
(11) 등록번호 10-0882406
(24) 등록일자 2009년01월30일

(51) Int. Cl.⁹
H03H 11/04 (2006.01)
(21) 출원번호 10-2007-0057775
(22) 출원일자 2007년06월13일
심사청구일자 2007년08월24일
(65) 공개번호 10-2007-0119528
(43) 공개일자 2007년12월20일
(30) 우선권주장
11/492,983 2006년07월26일 미국(US)
60/813,375 2006년06월14일 미국(US)
(56) 선행기술조사문헌
US20030006834 A1
US5621340 A
KR1020000038107 A
KR1019990025509 A

(73) 특허권자
브로드콤 코포레이션
미합중국, 92617 캘리포니아 어빈, 캘리포니아 애비뉴 5300
(72) 발명자
치양 리
미국 92618-7013, 캘리포니아주, 어빈, 알톤 파크웨이 16215, 브로드콤 코포레이션 내
(74) 대리인
윤종섭, 이 성 규, 이수완, 이재용, 조진태

전체 청구항 수 : 총 10 항

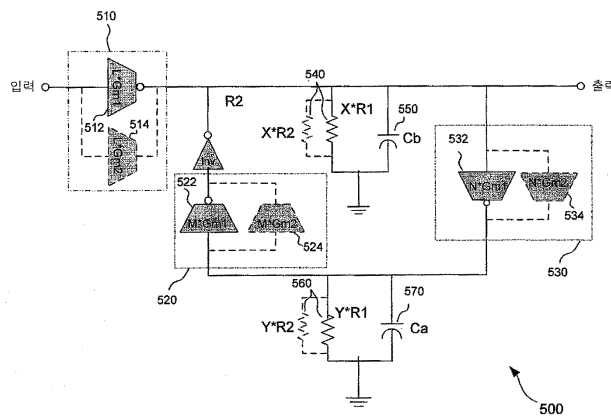
심사관 : 김남인

(54) 재구성가능한 주파수 필터

(57) 요약

GSM, EDGE, 및 W-CDMA와 같은 다양한 모바일 통신 표준들이 있다. GSM 또는 EDGE 시스템을 위하여, 수신기(receiver)가 중심 주파수와 200 KHz의 대역폭을 갖는 IF 신호를 가지고 작동하도록 구성되어야 한다. WCDMA 시스템을 위해서는, 동일한 수신기가 600KHz에서 1000KHz의 중심 주파수와 2000KHz의 대역폭을 갖는 IF 신호들을 가지고 작동하도록 구성되어야 한다. 따라서, 다중의 표준들을 가지고 동작하기 위한 능력(capability)을 갖는 구성가능한 주파수 IF 필터가 제공된다.

대표도



특허청구의 범위

청구항 1

전환가능한 트랜스컨덕턴스(Gm) 회로 모듈에 있어서:

출력 노드 및 입력 노드 사이에 결합되는 제1 Gm 회로; 및

상기 제1 Gm 모듈에 병렬로 결합되는 제2 Gm 회로를 포함하고,

각 Gm 회로는,

제1 및 제2 포지티브 채널 금속 산화막 반도체(PMOS)들을 포함하고, 상기 제2 PMOS의 소스에 상기 제1 PMOS의 드레인이 결합되며;

제1 및 제2 네거티브 채널 금속 산화막 반도체(NMOS)들을 포함하고, 상기 제1 NMOS의 드레인은 상기 제2 NMOS의 소스에 결합되고, 상기 제2 NMOS의 드레인은 상기 제2 PMOS의 드레인에 결합되며,

상기 출력 및 입력 노드들에 걸친(across) Gm 값은 상기 Gm 회로들의 하나 또는 둘을 선택적으로 전환함에 의해 조정가능한 것을 특징으로 하는 Gm 회로 모듈.

청구항 2

청구항 1에 있어서,

상기 제1 Gm 회로의 제1 Gm 값은 상기 제2 Gm 회로의 제2 Gm 값보다 더 작은 것을 특징으로 하는 Gm 회로 모듈.

청구항 3

청구항 1에 있어서,

상기 제2 Gm 값이 상기 제1 Gm 값보다 9 배 이상인 것을 특징으로 하는 Gm 회로 모듈.

청구항 4

청구항 1에 있어서,

단지 상기 Gm 회로들 중의 하나는 일시에 액티브(active)로 전환되는 것을 특징으로 하는 Gm 회로 모듈.

청구항 5

청구항 1에 있어서,

각 Gm 회로는 상기 제1 PMOS 및 상기 제1 NMOS를 비활성화시킴(deactivating)에 의해 오프(off)로 전환되는 것을 특징으로 하는 Gm 회로 모듈.

청구항 6

무선 주파수(RF) 필터에 있어서:

제1 노드에 결합되는 입력 포트 및 제2 노드에 결합되는 출력 포트를 갖는 제1 트랜스컨덕턴스(Gm) 회로;

상기 제1 Gm 회로에 병렬로 결합되는 제2 Gm 회로;

상기 제2 노드에 결합되는 출력 포트와 제3 노드에 결합되는 입력 포트를 갖는 제3 Gm 회로;

상기 제3 Gm 회로에 병렬로 결합되는 제4 Gm 회로;

상기 제3 노드에 결합되는 출력 포트 및 상기 제2 노드에 결합되는 입력 포트를 갖는 제5 Gm 회로; 및

상기 제5 Gm 회로에 병렬로 결합되는 제6 Gm 회로를 포함하되,

상기 RF 필터들의 주파수 특성은 상기 Gm 회로들 중 임의의 회로 또는 모두를 선택적으로 전환함에 의해 조정할 수 있는 것을 특징으로 하는 RF 필터.

청구항 7

청구항 6에 있어서,

상기 제1 Gm 회로는 상기 제2 Gm 회로의 Gm 값보다 더 작은 Gm 값을 갖고, 상기 제3 Gm 회로는 상기 제4 Gm 회로의 Gm 값보다 더 작은 Gm 값을 가지며, 상기 제5 Gm 회로는 상기 제6 Gm 회로의 Gm 값보다 더 작은 Gm 값을 갖는 것을 특징으로 하는 RF 필터.

청구항 8

청구항 6에 있어서,

상기 제2 Gm 값은 상기 제1 Gm 값보다 9 배 이상인 것을 특징으로 하는 RF 필터.

청구항 9

청구항 6에 있어서,

상기 제1, 제3, 및 제5 Gm 회로들은 온(on)으로 전환될 때, 상기 제2, 제4, 및 제6 Gm 회로들은 오프(off)로 전환되는 것을 특징으로 하는 RF 필터.

청구항 10

무선 주파수(RF) 필터에 있어서:

제1 노드에 결합되는 입력 포트 및 제2 노드에 결합되는 출력 포트를 갖는 제1 조정가능한 트랜스컨덕턴스(Gm) 모듈;

상기 제2 노드에 결합되는 출력 포트 및 제3 노드에 결합되는 입력 포트를 갖는 제2 조정가능한 Gm 모듈; 및

상기 제3 노드에 결합되는 출력 포트 및 상기 제2 노드에 결합되는 입력 포트를 갖는 제3 조정가능한 Gm 모듈을 포함하되,

상기 RF 필터는 상기 조정가능한 Gm 모듈들 중의 하나의 Gm 값을 조정함에 의해 제1 또는 제2 통신 표준에 따라 중간 주파수를 출력하는 것을 특징으로 하는 RF 필터.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<10> 본 발명은 재구성가능한/프로그램가능한(reconfigurable/programmable) 중간 주파수(Intermediate Frequency; IF) 필터(filter)에 관한 것이다.

<11> 오늘날 많은 무선 주파수(Radio Frequency; RF) 수신기들(receivers)은 슈퍼 헤테로다인 수신기들(super heterodyne receivers)이다. 도 1은 RF 신호로부터 하향 변환(down-convert)하고 데이터(data)를 복조(demodulate)하기 위해 헤테로다인(heterodyne) 원리를 사용하는 RF 수신기(100)를 나타낸 도면이다. 일반적으로, RF의 파장(wavelength)과 안테나의 크기(size) 사이의 고유 관계 때문에, 데이터는 고 주파수 신호 상에서(on a high frequency signal) 전송된다. 저 주파수(lower frequency)의 정보 신호를 피기백(piggy back)하기 위해 사용되는 고 주파수 신호(high frequency signal)는 캐리어 신호(carrier signal)라 불린다. 헤테로다인 시스템에서, 캐리어 신호는 수신된 신호(received signal)와 다른 국부적으로(locally) 생성된 신호를 믹싱(mixing)함에 의해 전송된 RF(transmitted RF) 신호로부터 제거된다. 상기 믹싱 과정(mixing process)은 다양한 주파수 대역들(frequency bands)에서 몇몇의 신호들을 양산한다. 대상 주파수 대역(frequency band of interests)은 시스템의 중간 주파수(IF)이고, 변조된 형태(modulated form)로 데이터 신호들을 포함한다. 도 1에 도시된 바와 같이, 안테나에 의해 수신된 RF 신호들은 증폭되고 믹서(mixer, 110)로 출력된다. 믹서(110)의 출력은 IF 필터(120)로 입력된다. IF 필터(120)는 영상 리젝션(image rejection), 증폭(amplification), 및 대역통과 필터레이션(bandpass filtration)과 같은 몇 가지 중요한 기능들을 수행한다. 애플리케이션에 따라, IF

필터(120)는 베셀 필터(Bessel filter) 또는 더 흔히 버터워스 필터(Butterworth filter)일 수 있다. 후자는 필터의 대역통과 주파수(bandpass frequency)를 걸쳐서 최소 리플(ripple)의 최대 주파수 평탄역(plateau)을 제공하도록 설계된다. 전자는 실질적으로 똑같은 방식이지만 타임 딜레이(time delay)를 가지고 수행하도록 설계된다.

<12> 현재, 모바일 통신을 위한 글로벌 시스템(Global System for Mobile communication;GSM), 제2 세대(2G) 기술; 유니버설 모바일 원거리통신 시스템(Universal Mobile Telecommunications System;UMTS), 제3 세대(3G) 기술 (UMTS는 또한 광대역 코드 분할 다중 액세스(Wideband Code Division Multiple Access(W-CDMA))로 알려져 있다); 인핸스드 데이터 GSM 환경(Enhanced Data GSM Environment;EDGE); 그리고 CDMA2000과 같은, 몇 가지 공존하는(co-existing) 통신 표준들(communication standards)이 있다. 각 표준은 전형적으로 다른 IF 주파수에서 동작하고 다른 대역폭(bandwidth)을 갖는다. 그리하여, 각 표준은 다른 IF 필터 구성(configuration)을 요구한다.

<13> 고 주파수 응답(high frequency response)을 갖는 필터들의 한 부류는 트랜스컨덕터 커패시터(transconductor capacitor; GmC) 필터이다. 도 2는 GmC 필터를 구현하기 위해 사용된 종래의 트랜스컨덕터 회로(200)를 나타낸다. 회로(200)는 한 쌍의 트랜지스터들(202 및 204), 한 쌍의 저항들(206 및 208), 및 한 쌍의 전류원(current source, 210 및 212)을 포함한다. 차동 입력 전압들(differential input voltages)이 트랜지스터들(202 및 204)의 게이트들에 의해 수신된다. 동작시에, 트랜지스터(202)는 차동 전압(V_{in+})에 의해 바이어스(bias)될 때 전류(I_{out})를 출력한다. 출력 전류와 입력 전압의 비는 트랜지스터(202)의 트랜스컨덕턴스(G_m)를 정의한다. 그리하여, 회로 (200)의 G_m은

$$G_m = \frac{\partial I_{out}}{\partial V_{in}}$$

<14> 이다.
<15>

<16> 회로(200)의 선형성(linearity)을 증가시키기 위해, 디제너러티브 저항들(degenerative resistors, 206 및 208)이 트랜지스터들(202 및 204)의 소스들 사이에 결합된다. 나아가, 트랜지스터들(202 및 204)의 각 소스는 전류 소스(210 및 212)에 의해 독립적으로 바이어스된다. 이 구성(configuration)에서, 저항들(206 및 208)을 통한 직류 전류(DC current) 흐름은 존재하지 않고 단지 교류 전류(AC current) 흐름만이 허락된다. 이것은 디제너러티브 저항에 걸리는 전압 강하(voltage drop)의 제거(elimination)에 기인하여 더 나은 성능(performance)을 갖는 트랜스컨덕터를 양산한다.

<17> 상기한 바와 같이, 각 통신 표준은 다른 IF 주파수 및 대역폭에서 동작한다. 그러므로, 수신기는 전형적으로 어떤 통신 표준들과 최적으로 동작하도록 설계된다. 예를 들어, GSM 또는 EDGE 호환 수신기는 200 KHz의 중심 주파수를 갖는 IF 신호로써 동작하도록 구성되어야 한다. WCDMA에 대해서는, 동 수신기는 600KHz 에서 1000KHz의 중심 주파수를 갖는 IF 신호로써 동작하도록 구성되어야 한다. 그러므로, 현 수신기 시스템들에 있어서, 특정 필터들의 세트(set)는 각 통신 표준을 위하여 설계되고 제조된다.

<18> 따라서, 요구되는 것은 다양한 통신 표준들에 걸쳐(across) 구현될 수 있는 필터 스테이지(stage)이다.

발명이 이루고자 하는 기술적 과제

<19> 본 발명이 이루고자 하는 기술적 과제는 상기의 문제점을 해결하기 위한 재구성가능한 주파수 필터를 제공하는 것에 있다.

발명의 구성 및 작용

<20> 본 발명의 일 양상에 따라, 전환가능한(switchable) 트랜스컨덕턴스(transconductance)(G_m) 회로 모듈에 있어서:

<21> 출력 노드 및 입력 노드 사이에 결합되는 제1 G_m 회로; 및

<22> 상기 제1 G_m 모듈에 병렬로 결합되는 제2 G_m 회로를 포함하고,

<23> 각 G_m 회로는,

- <24> 제1 및 제2 포지티브 채널 금속 산화막 반도체(PMOS)들을 포함하고, 상기 제2 PMOS의 소스(source)에 상기 제1 PMOS의 드레인(drain)이 결합되며;
- <25> 제1 및 제2 네거티브 채널 금속 산화막 반도체(NMOS)들을 포함하고, 상기 제1 NMOS의 드레인은 상기 제2 NMOS의 소스에 결합되고, 상기 제2 NMOS의 드레인은 상기 제2 PMOS의 드레인에 결합되며,
- <26> 상기 출력 및 입력 노드들에 걸친(across) Gm 값은 상기 Gm 회로들의 하나 또는 둘을 선택적으로 전환함에 의해 조정가능하다.
- <27> 바람직하게는, 상기 제1 Gm 회로의 제1 Gm 값은 상기 제2 Gm 회로의 제2 Gm 값보다 더 작다.
- <28> 바람직하게는, 상기 제2 Gm 값이 상기 제1 Gm 값보다 9 배 이상이다.
- <29> 바람직하게는, 상기 Gm 회로들 중의 단지 하나는 일시에 액티브(active)로 전환된다.
- <30> 바람직하게는, 상기 GM 회로는 상기 제1 PMOS 및 상기 제1 NMOS를 비활성화시킴(deactivating)에 의해 오프(off)로 전환된다.
- <31> 본 발명의 일 양상에 따라, 무선 주파수(RF) 필터는,
- <32> 제1 노드에 결합되는 입력 포트 및 제2 노드에 결합되는 출력 포트를 갖는 제1 트랜스컨덕턴스(Gm) 회로;
- <33> 상기 제1 Gm 회로에 병렬로 결합되는 제2 Gm 회로;
- <34> 상기 제2 노드에 결합되는 출력 포트와 제3 노드에 결합되는 입력 포트를 갖는 제3 Gm 회로;
- <35> 상기 제3 Gm 회로에 병렬로 결합되는 제4 Gm 회로;
- <36> 상기 제3 노드에 결합되는 출력 포트와 상기 제2 노드에 결합되는 입력 포트를 갖는 제5 Gm 회로; 및
- <37> 상기 제5 Gm 회로에 병렬로 결합되는 제6 Gm 회로를 포함하되,
- <38> 상기 RF 필터들의 주파수 특성은 상기 Gm 회로들 중의 임의의 회로 또는 모두를 선택적으로 전환함에 의해 조정할 수 있다.
- <39> 바람직하게는, 상기 제1 Gm 회로는 상기 제2 Gm 회로의 Gm 값보다 더 작은 Gm 값을 갖고, 상기 제3 Gm 회로는 상기 제4 Gm 회로의 Gm 값보다 더 작은 Gm 값을 가지며, 상기 제5 Gm 회로는 상기 제6 Gm 회로의 Gm 값보다 더 작은 Gm 값을 갖는다.
- <40> 바람직하게는, 상기 제2 Gm 값은 상기 제1 Gm 값보다 9 배 이상이다.
- <41> 바람직하게는, 상기 제1, 제3, 및 제5 Gm 회로들은 온(on)으로 전환되고, 상기 제2, 제4, 및 제6 Gm 회로들은 오프(off)로 전환된다.
- <42> 바람직하게는, 상기 Gm 회로들의 각각은 통신 표준에 따라 상기 RF 필터가 중간 주파수(intermediate frequency)를 출력할 수 있게 함으로써 액티브(active) 또는 인액티브(inactive)로 선택적으로 전환된다.
- <43> 바람직하게는, 상기 통신 표준은 모바일 통신용 글로벌 시스템(Global System for Mobile communication;GSM) 표준이다.
- <44> 바람직하게는 상기 통신 표준은 광대역 코드 분할 다중 액세스(Wideband Code Division Multiple Access;W-CDMA)이다.
- <45> 바람직하게는, 상기 Gm 모듈의 각각은,
- <46> 제1 및 제2 포지티브 채널 금속 산화막 반도체(Positive channel Metal Oxide Semiconductor;PMOS)들을 포함하고, 상기 제1 PMOS의 드레인은 상기 제2 PMOS의 소스에 결합되며;
- <47> 제1 및 제2 네거티브 채널 금속 산화막 반도체(Negative channel Metal Oxide Semiconductor;NMOS)들을 포함하고, 상기 제1 NMOS의 드레인은 상기 제2 NMOS의 소스에 결합되고, 상기 제2 NMOS의 드레인은 상기 제2 PMOS의 드레인에 결합된다.
- <48> 바람직하게는, 각 Gm 회로는 상기 제1 PMOS 및 상기 제1 NMOS를 비활성화시킴(deactivating)에 의해 오프(off)로 전환된다.

- <49> 본 발명의 일 양상에 따라, 무선 주파수(RF) 필터는,
- <50> 제1 노드에 결합되는 입력 포트 및 제2 노드에 결합되는 출력 포트를 갖는 제1 조정가능한 트랜스컨덕턴스(Gm) 모듈;
- <51> 상기 제2 노드에 결합되는 출력 포트 및 제3 노드에 결합되는 입력 포트를 갖는 제2 조정가능한 Gm 모듈;
- <52> 상기 제3 노드에 결합되는 출력 포트 및 상기 제2 노드에 결합되는 입력 포트를 갖는 제3 조정가능한 Gm 모듈을 포함하되,
- <53> 상기 RF 필터는 상기 조정가능한 Gm 모듈들 중의 하나의 Gm 값을 조정함에 의해 제1 또는 제2 통신 표준에 따라 중간 주파수를 출력한다.
- <54> 바람직하게는, 상기 Gm 모듈의 각각은 병렬로 결합된 제1 및 제2 Gm 회로들더 포함하되,
- <55> 상기 Gm 회로의 각각은,
- <56> 제1 및 제2 포지티브 채널 금속 산화막 반도체(PMOS)들을 포함하고, 상기 제1 PMOS의 드레인은 상기 제2 PMOS의 소스에 결합되며,
- <57> 제1 및 제2 네거티브 채널 금속 산화막 반도체(NMOS)들을 포함하고, 상기 제1 NMOS의 드레인은 상기 제2 NMOS의 소스에 결합되고, 상기 제2 NMOS의 드레인은 상기 제1 PMOS의 드레인에 결합된다.
- <58> 본 명세서는 본 발명의 특징들을 포함하는 하나 또는 그 이상의 실시예들(embodiments)을 개시한다. 설명되는 실시예(들), 그리고 명세서에서 "하나의 실시예(one embodiment)", "일 실시예(an embodiment)", "모범 실시예(an example embodiment)" 에서의 참조들은, 설명되는 실시예(들)는 특별한 특징(feature), 구조(structure), 또는 특성(characteristic)을 포함할 수 있지만, 모든 실시예는 상기 특별한 특징, 구조, 또는 특성을 필수적으로 포함하지 않을 수 있다는 것을 나타낸다. 더욱이, 그러한 문구들(phrases)은 똑같은 실시예를 필수적으로 참조하고 있지는 않다. 나아가, 특별한 특징, 구조, 또는 특성이 실시예와 관련하여 설명될 때, 뚜렷하게 설명되든지 그렇지 않든지 간에 다른 실시예들과 관련하여 그러한 특징, 구조, 또는 특성을 초래한다는 것은 당해 기술 분야에서 숙련된 자의 지식 내에 있다는 것은 이해된다. 본 발명의 일 실시예가 이제 설명된다. 특정 방법들 및 구성들(configurations)이 논해질 때, 이는 단지 설명 목적들을 위한 것임을 이해하여야 할 것이다. 당해 기술 분야에서 숙련된 자는 다른 구성들 및 과정들이 본 발명의 사상 및 범위를 벗어남이 없이 사용될 수 있다는 것을 알 것이다.
- <59> 도 3은 본 발명의 일 실시예에 따른 무선 수신기(300)를 나타낸다. 상기 무선 수신기(300)는 안테나(305), 저잡음 증폭기(Low Noise Amplifier;LNA)(310), 믹서들(315 및 320), 국부 발진기(local oscillator, 325), 필터 스테이지들(340 및 345), 증폭기들(350 및 355), 및 한 쌍의 아날로그-디지털 변환기들(Analog to Digital Converters;ADC)(360 및 365)를 포함한다.
- <60> 안테나(305)에 의해 수신되는 RF 신호들은 저잡음 증폭기(310)로 전송된다. 수신되는 RF 신호들은 단일 종단(single-ended) RF 신호들이다. 사용되는 통신 표준에 의존하여, 수신된 RF 신호들은 전형적으로 800MHz에서 2.1GHz 로 범위가 정해진다. 예를 들면, GSM 네트워크는 800MHz 또는 1.9GHz에서 구현될 수 있다. W-CDMA는 전형적으로 2.1GHz에서 구현될 수 있다.
- <61> 수신기(300)에서, 저잡음 증폭기(310)는 RF 신호들을 증폭하고 저 잡음 증폭을 제공한다. 증폭된 신호들은 그때 믹서들(315 및 320)에 의해 각각 동위상(in-phase(I)) 신호 부분과 직교 위상(quadrature(Q)) 신호 부분으로 변환된다. 믹서들(315 및 320)은 또한 상기 I 및 Q 신호들 각각을 저 주파수 신호로 하향 변환(down convert)한다. 양 믹서들(315 및 320)은 실질적으로 같은 방식으로 동작하므로, 단지 믹서(315)의 동작이 설명될 것이다. 믹서(315)는 상기 I 신호(또는 Q)를 전압 제어 발진기(Voltage Control Oscillator;VCO)(325)에 의해 생성된 국부 신호(local signal, 327)와 믹스한다. 신호(327)의 주파수는 일반적으로 상기 수신된 RF 신호의 캐리어(carrier) 신호의 주파수에 부합하도록 선택된다. 이와 같은 방식으로, 상기 입력 I 신호(또는 Q 신호)는 믹서(315)에 의해 중간 주파수 신호로 하향 변환된다. GSM 또는 EDGE 시스템에서는, 상기 IF 신호는 200KHz의 중심 주파수와 200KHz의 주파수 대역폭을 갖는다. W-CDMA 시스템에서는, 상기 IF 신호는 1MHz의 중심 주파수와 1.8MHz의 주파수 대역폭을 갖는다.
- <62> 비록 필수적으로 요구되지는 않지만, 상기 IF 신호는 IF 증폭기(미도시)에 의해 증폭될 수 있다. 증폭 후에, 상기 IF 신호는 필터 스테이지(340)를 통하여 급전(feed)된다. 필터 스테이지(340)는 몇 단의 필터들과 가변 이득

증폭기들(variable gain amplifiers)을 포함한다. 필터 스테이지(340)는 DC 오프셋(offset) 리젝션(rejection), 신호 증폭, 및 대역통과 필터레이션(bandpass filtration)을 또한 수행한다. 이러한 방식으로, 상기 IF 신호는 적절한 이득 및 주파수 대역폭을 얻기 위해 진행될 수 있다. 예를 들면, 필터 스테이지(340)는 버터워스(Butterworth) 필터들의 다중 스테이지들을 포함한다. 다르게는, 필터 스테이지(340)는 체비셰프(Chebyshev) 또는 베셀(Bessel) 필터들의 다중 스테이지들을 포함한다. 버터워스, 체비셰프 또는 베셀 필터들의 조합이 또한 사용될 수 있다. 필터 스테이지(345)는 필터 스테이지(340)와 같은 방식으로 구현된다.

<63> 도 3에서 보여지는 바와 같이, 필터 스테이지(340 및 345)의 출력은 나아가 증폭기(350 및 355)를 사용하여 더 증폭될 수 있다. 이 증폭 스테이지는 선택가능하고 일반적으로 애플리케이션에 의존한다. 상기 마지막 증폭 스테이지 후에, 상기 증폭된 신호는 아날로그 디지털 변환기(ADC, 360, 365)로 입력된다.

<64> 통상적으로, 수신기(300)는 도 4에 보여지는 것과 같은 종래의 트랜스컨덕터 커패시터(transconductor capacitor)(GmC) 대역통과(BP) 필터(400)를 사용하여 구현된다. 필터(400)는 이하에서 더 논해질 것이다. 일 실시예에서, 수신기(300)는 도 5에서 보여지는 것과 같은 재구성가능한(reconfigurable) GmC 대역통과 필터(500)를 사용하여 구현된다. GmC 대역통과 필터(500)는 이하에서 더 논해질 것이다.

<65> 도 4에서 보여지는 바와 같이, GmC 대역통과 필터(400)는 세 개의 Gm 스테이지들(410, 420, 및 430), 제1 저항(440), 제1 커패시터(450), 제2 저항(460), 및 제2 커패시터(470)를 포함한다. 저항(440) 및 커패시터(450)는 일반적으로 필터(400)의 대역폭 주파수를 결정하는 제1 저항-커패시터 쌍을 제공한다. 저항(460) 및 커패시터(470)는 필터(400)의 중심 주파수를 결정하는 제2 저항-커패시터 쌍을 제공한다. 예를 들면, 필터(400)의 대역폭을 조정하기 위해서, 저항(440)-커패시터(450) 쌍의 RC 상수는 조정될 수 있다. 중심 주파수를 조정하기 위해서, 저항(460)-커패시터(470) 쌍의 RC 상수가 조정될 수 있다. 나아가, Gm 스테이지(410)는 주로 필터(400) 전체의 신호 이득을 제어하기 위해 사용된다. Gm 스테이지들(420 및 430)은 주로 필터(400)의 전체의 주파수 응답을 제어하기 위해 사용된다.

<66> 도 5에서 보여지는 바와 같이, 재구성가능한 GmC 대역통과 필터(500)는 세 개의 프로그램가능한 Gm 스테이지들(510, 520, 및 530), 제1 저항(540), 제1 커패시터(550), 제2 저항(560), 및 제2 커패시터(570)를 포함한다. 일 실시예에서, 커패시터들(550 및 570)은 조정가능한 커패시터들이다. 이들 조정가능한 커패시터들은 코너들(corners) 및 변화들(variations)을 처리하는 시스템을 위하여 보상하도록 동작한다. 조정가능한 커패시터들은 당해 기술 분야에서 잘 알려져 있다. 나아가, 저항들(540 및 560)은 또한 조정가능할 수 있고 이하에서 더 논의될 도 7에서 보여지는 바와 같이 변할 수 있는 Gm 스테이지로써 구현될 수 있다.

<67> 일 실시예에서, Gm 스테이지들(510, 520, 및 530)은 시스템의 전체적인 Gm을 증가시키기 위해서 프로그램가능하거나 재구성가능하다. 이러한 방식으로, 상기 필터의 주파수 응답이 조정될 수 있다. 설명된 바와 같이, 필터의 주파수 응답은 필터의 시상수(time constant), RC 값을 변화시킴에 의해 영향받을 수 있다. RC, Gm 및 주파수간의 일반적인 관계는,

<68>
$$frequency \propto 1/RC = Gm/C$$

<69> 이다.

<70> 그리하여, 필터의 주파수 응답에 영향을 미치기 위해, 상기 회로의 커패시턴스 또는 Gm 값을 조정할 수 있다. 필터(500)는 그의 Gm이 필터(500)의 주파수 응답이 극적으로(dramatically) 변경될 정도로 조정될 수 있기 때문에 다중-표준 필터(multi-standard filter)이다. 다시, GSM 시스템의 IF 중심 주파수는 대략 200KHz이고 W-CDMA 시스템에 있어서는 대략 1000KHz이다. 필터(500)는 Gm 스테이지들(510, 520, 및 530)의 Gm 값을 증가시키거나 감소시킴에 의한 환경에서 동작할 수 있다. W-CDMA 애플리케이션용으로는, Gm 스테이지들(510, 520, 및 530)의 Gm 값은 상기 Gm 값이 GSM 애플리케이션용에서 구성되는 것에 비해 증가되어야만 한다.

<71> 상기 Gm 모듈들 또는 스테이지들 각각은 병렬로 연결된 두 개의 Gm 회로들을 포함한다. Gm 스테이지(510)는 Gm 회로들(512 및 514)을 포함한다. Gm 스테이지(520)는 Gm 회로들(522 및 524)을 포함한다. Gm 스테이지(530)는 Gm 회로들(532 및 534)을 포함한다. 상기 Gm 회로들(514, 524, 및 534)은 각각의 병렬 Gm 스테이지보다 더 큰 Gm 값을 갖는다. 일 실시예에서, 회로(514)의 Gm 값은 회로(512)의 Gm 값보다 10배 더 크다. 유사하게, 회로들(524 및 534)의 Gm 값은 회로들(522 및 532)의 Gm 값보다 각각 10배 더 크다. 비록 회로들(514, 524 및 534)의 Gm 값 각각은 각각의 병렬 회로의 Gm 값보다 10배 더 크고, 15배, 20배 등과 같은 다른 배수들이 또한 사용될 수 있다.

<72> GSM 모드에서, GSM 동작을 위해 필요한 이득 및 IF 특성들을 제공하기 위해서 Gm 회로들(512, 522 및 532)은 인에이블(enable)되고 Gm 회로들(514, 524, 및 534)은 디스에이블(disable)된다. 이러한 방식으로, 병렬 회로 쌍(예를 들면, Gm 스테이지 510 또는 520)의 Gm 회로 중의 단지 하나가 어떤 시간에 인에이블된다. W-CDMA 모드에서, W-CDMA 동작을 위해 필요한 이득 및 IF 특성들을 제공하기 위해 Gm 회로들(512, 522, 및 532)은 디스에이블되고 Gm 회로들(514, 524, 534)은 인에이블된다. 이러한 방식으로, 필터(500)는 더 큰 전체적인 Gm을 보이고 W-CDMA에서 요구되는 것과 같은 (GSM에 비교될 때) 더 큰 IF 주파수를 양산한다. 다르게는, 병렬 회로 쌍의 양 회로들은 동시에 인에이블될 수 있다. 그러나, 상기 회로 쌍의 Gm 비(ratio)는 상기 병렬 Gm 회로 쌍이 바람직한 Gm 값을 양산할 정도로 조정되어야만 할 것이다. 예를 들면, Gm 스테이지(510)는 양 Gm 회로들(512 및 514)이 GSM 모드에서 인에이블되고, 상기 Gm 회로들(512 및 514) 중의 하나가 W-CDMA 모드에서 디스에이블되도록 구성될 수 있다.

<73> Gm 회로들의 Gm은 여러가지 방법으로 제어될 수 있다. 그 방법들 중의 하나는 트랜지스터의 채널 폭(width)과 길이(length) 비를 조정하는 것이다. 트랜지스터에 있어서, Gm, 채널 길이(Length), 및 폭(Width) 간의 관계는,

$$G_m \propto \left(\frac{Width}{Length} \right)$$

<74> 이다. 필터(500)에서, Gm 회로들(512 및 514)의 표면적은 일반적으로 동일하다. 주요한 차이는 각 회로들에서의 트랜지스터들의 W/L 비에 있다. 예를 들면, 회로(512)에서의 W/L 비는 $2\mu/6.3\mu \approx 0.317$ 일 수 있다. 회로(514)에서의 W/L 비는 반대로, $6.3\mu/2\mu \approx 3.150$ 이다.

<76> 도 6a는 Gm 셀(cell)(600)을 나타내고, 그것은 하나의 Gm 스테이지들(510, 520, 및 530)의 Gm 회로를 구현하는 데 사용될 수 있는 하나의 모범 실시예(example embodiment)이다. Gm 셀(600)은 두 개의 포지티브 채널 금속 산화막 반도체(Positive channel Metal Oxide Semiconductor; PMOS)들(610 및 620) 및 두 개의 네거티브 채널 금속 산화막 반도체(Negative channel Metal Oxide Semiconductor; NMOS)들(630 및 640)을 포함한다. PMOS(620) 및 NMOS(630)의 게이트들은 전압 입력에 결합된다. PMOS(620) 및 NMOS(630)의 드레인들은 함께 결합되고 I_{out}이 얻어지는 출력 노드를 포함한다. PMOS(610)의 소스는 전압 제어기(voltage controller)에 결합된다. PMOS(610)의 드레인은 PMOS(620)의 소스에 결합된다. NMOS(640)의 소스는 접지에 결합되고 드레인은 NMOS(630)의 소스에 결합된다. PMOS(610) 및 NMOS(640)의 게이트들은 함께 이득 제어기(gain controller)에 결합된다. 나아가 인버터는 PMOS(610)의 게이트에 결합된다.

<77> 도 6b는 Gm 스테이지(510)의 모범 구현(example implementation)을 나타낸다. 도시된 바와 같이, Gm 스테이지(510)는 병렬로 연결된 Gm 회로들(512 및 514)을 포함한다. 회로들(512 및 514)의 입력 노드들은 일반적으로 입력 소스(미도시)에 결합된다. 유사하게, 회로들(512 및 514)의 출력 노드들은 일반적으로 출력 노드에 결합된다. 트랜지스터들(605A-B, 615A-B, 625A-B, 및 635A-B)은 Gm 셀(600)의 트랜지스터들(610, 620, 630, 및 640)과 유사하다. 바람직한 실시예에 있어서, GSM 모드에서, 더 작은 Gm 값을 갖는 셀은 인에이블되고 더 큰 Gm 값을 갖는 셀은 디스에이블된다. W-CDMA 모드에서, 더 큰 Gm 값을 갖는 셀은 인에이블되고 더 작은 Gm 값을 갖는 셀은 디스에이블된다. 셀(600)을 디스에이블하기 위해 PMOS(610) 및 NMOS(640)은 둘다 디스에이블된다. 이러한 방식으로, 물리적인 연결(physical connection)이 유지되지만, 셀의 Gm 기여(contribution)는 제거된다. 상기한 바와 같이, Gm 스테이지(510)는 양 셀들이 GSM 모드용으로 인에이블되고 셀 중의 단지 하나가 W-CDMA 모드용으로 인에이블되도록 구성될 수 있거나 또는 반대일 수 있다. 그러한 구성은 당해 기술 분야에서의 숙련된 자에 의해 쉽게 수행될 수 있다.

<78> 도 7은 Gm 스테이지(700)를 나타내고, 그 스테이지는 조정가능한 저항들(540 및 560)을 구현하는 데 사용될 수 있는 하나의 모범 실시예이다. Gm 스테이지(700)는 총 저항(R)이 이하와 같은 정도로 보여지도록 배열된 네 개의 Gm 셀들을 포함한다.

$$R = \frac{2}{V * G_{m1} - G_{m1}}$$

<80> Gm 스테이지(700)가 저항(540)으로 구현되고 있을 때, Gm에서의 변화는 GmC 필터(500)의 대역폭에 영향을 미친다. Gm 스테이지(700)이 저항(560)으로 구현되고 있을 때, Gm에서의 변화는 GmC 필터(500)의 중심 주파수에 영

향을 미친다. 그와 같이, Gm 스테이지(700)는 원하는 대역폭 및 중심 주파수를 얻기 위해 조절될 수 있다. Gm은 도 6a 및 도 6b에 도시된 것과 똑같은 방식으로 조절될 수 있다.

<81> 도 8은 GmC 필터(500)에 대한 주파수(Hz) 대 이득(dB)을 나타낸다. 보여지는 바와 같이, W-CDMA 모드의 주파수 대역폭은 GSM 모드의 대역폭의 대략 10배이다.

<82> 본 발명의 다양한 실시예들이 상기되었지만, 그들은 한정이나 예로 제공되기 위한 것으로 이해되어야 할 것이다. 본 발명의 사상 및 범위를 벗어남이 없이 형태 및 세부에 있어서 다양한 변경들이 만들어질 수 있음은 관련 기술 분야에서의 숙련된 자들에게 분명할 것이다. 그리하여, 본 발명의 폭(width) 및 범위는 상기된 모범적인 실시예들(exemplary embodiments)의 어떤 것에 의해 한정되어져서는 아니되고, 단지 다음의 청구항들 및 그들의 균등범위들 내에서 정해져야 한다.

발명의 효과

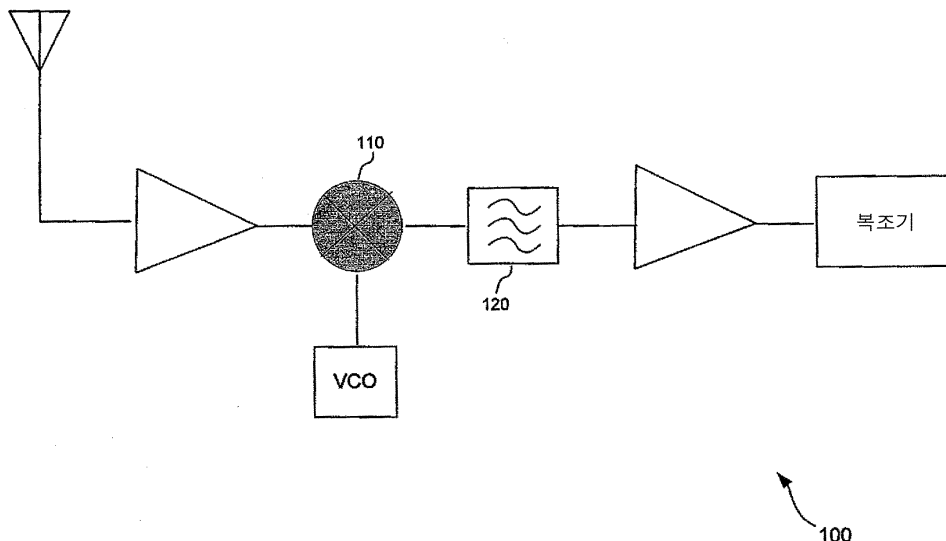
<83> 본 발명은 재구성가능한 주파수 필터를 제공함으로써 종래의 문제점을 개선하며, 특히 종래의 수신기 시스템들에 있어서 각 통신 표준에 대해 특정 필터들의 세트가 설계되고 제조되어야 하는 문제점을 개선하여, 다양한 통신 표준들에 걸쳐 구현되는 필터 스테이지를 제공하는 효과를 갖는다.

도면의 간단한 설명

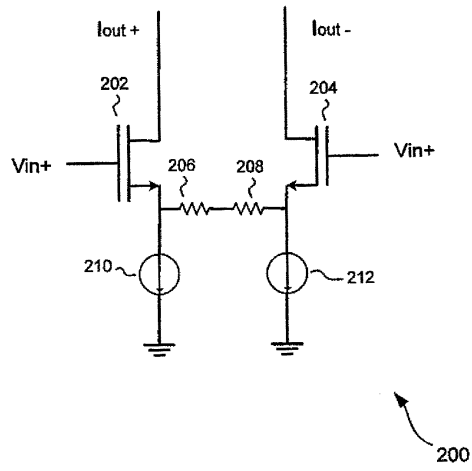
- <1> 도 1은 종래의 수신기를 보인 블록 회로 다이어그램.
- <2> 도 2는 종래의 트랜스컨덕터를 보인 회로 다이어그램.
- <3> 도 3은 본 발명의 일 실시예에 따른 송수신기(transceiver)를 보인 블록 회로 다이어그램.
- <4> 도 4는 Gm-C 대역통과 필터를 보인 회로 다이어그램.
- <5> 도 5는 본 발명의 일 실시예에 따른 Gm-C 대역통과 필터를 보인 회로 다이어그램.
- <6> 도 6a는 도 5의 회로에서 구현된 전환가능한 Gm 셀(cell)을 보인 회로 다이어그램.
- <7> 도 6b는 도 5의 회로에서 구현된 두 개의 병렬 Gm 셀(cells)을 보인 회로 다이어그램.
- <8> 도 7은 조정가능한 저항 Gm 스테이지(stage)를 보인 회로 다이어그램.
- <9> 도 8은 다양한 동작 모드들 하에서 도 5의 필터들에 대한 이득(gain, dB) 대 주파수(frequency, Hz)를 보인 차트.

도면

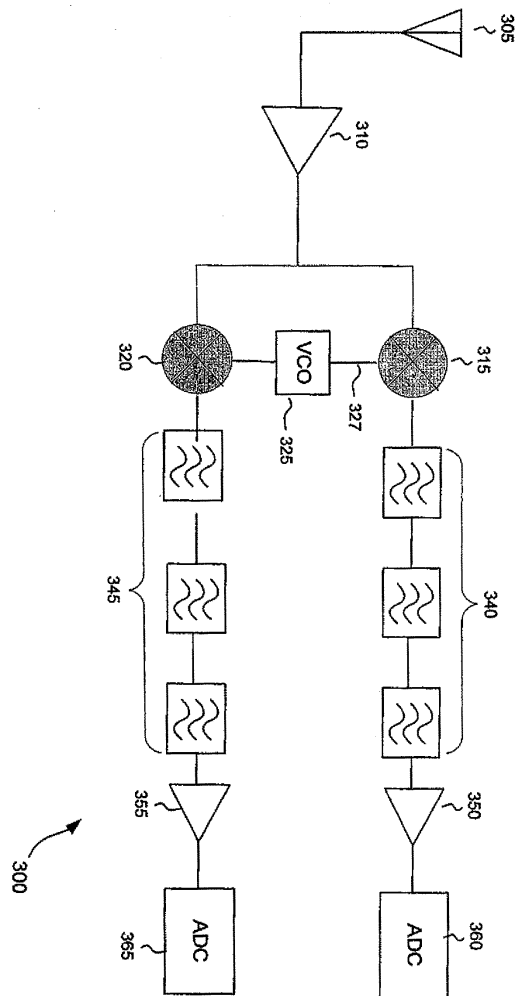
도면1



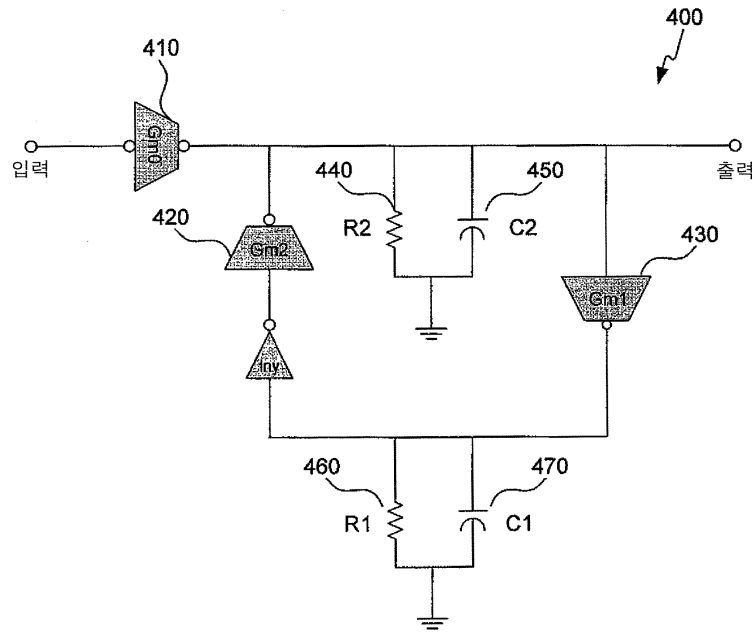
도면2



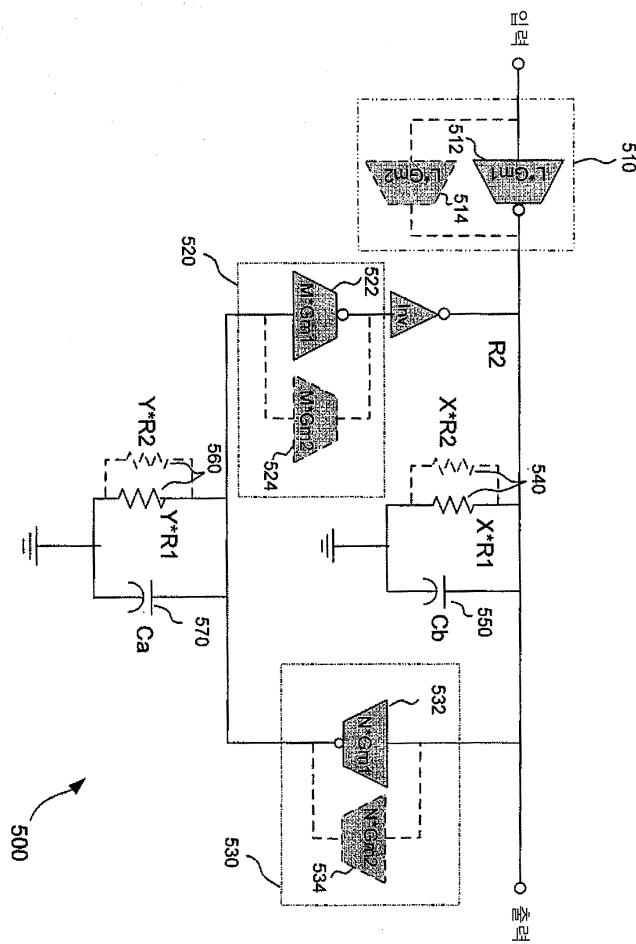
도면3



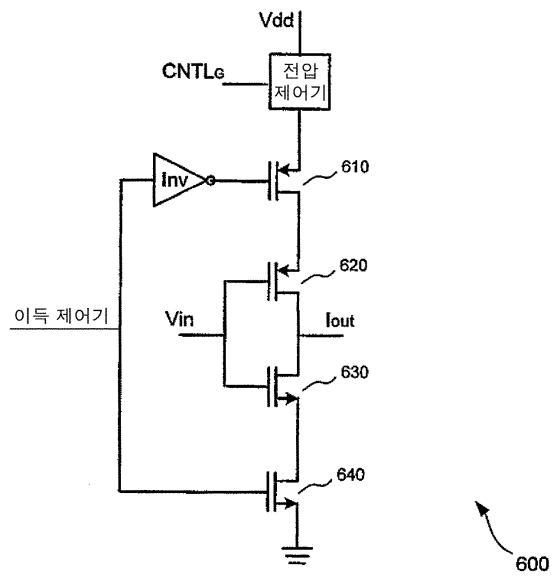
도면4



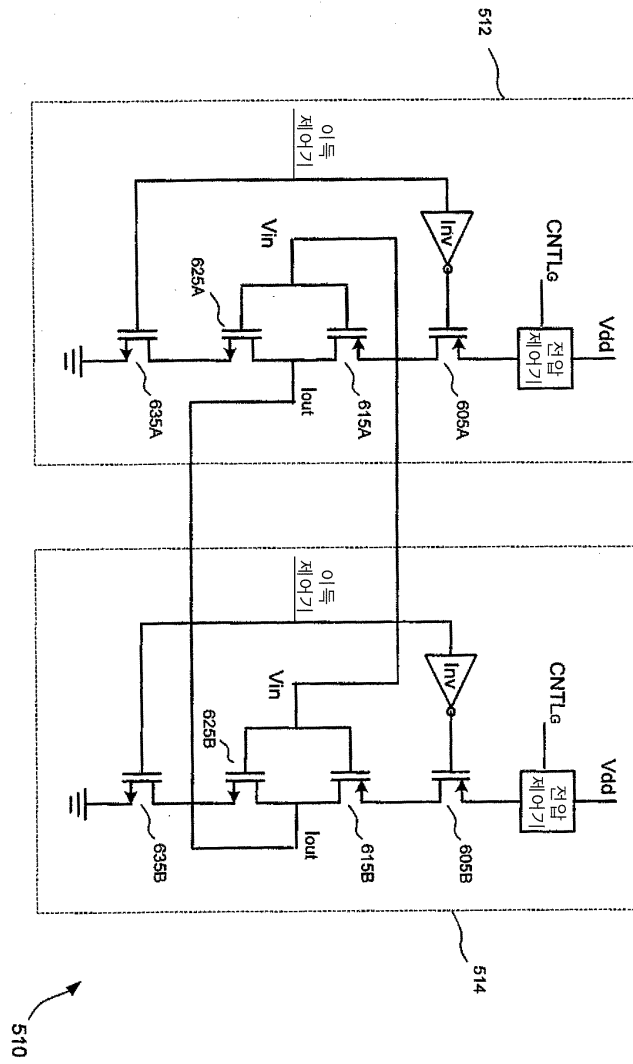
도면5



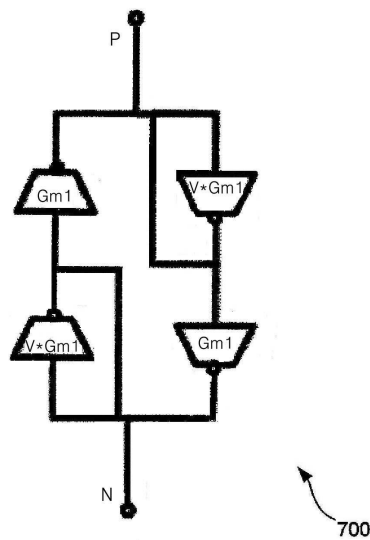
도면6a



도면6b



도면7



도면8

