



RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 一种GOA驱动电路(30)及显示面板(100, 100'), GOA驱动电路(30)包含多个级联的GOA驱动单元(20, 20')。本级的GOA驱动单元(20, 20')包括: 上拉模块(21)、上拉控制模块(22)、以及选择模块(25)。上拉模块(21)包括第一晶体管(T11), 其源极连接至选择模块(25), 其栅极通过第一节点(Q)连接至上拉控制模块(22), 其漏极输出本级扫描信号(Gn)。选择模块(25)用以接收第一控制信号(EN1)与第二控制信号(EN2)以控制时钟信号(CK)是否输入至第一晶体管(T11)的源极。

GOA驱动电路及显示面板

技术领域

[0001] 本申请涉及显示技术领域，尤其涉及一种GOA驱动电路及显示面板。

背景技术

[0002] GOA（阵列基板行驱动）技术利用现有液晶显示器阵列的薄膜晶体管制程将栅极行扫描驱动电路制作在阵列基板上，实现对栅极线逐行扫描的驱动方式。

[0003] 现有技术中的GOA电路只能全屏幕显示，因此即使在待机状态下只需要显示部分区域或是显示低分辨率的图像时，仍需全屏幕显示，使得功耗较大。另外，在通过倍频分时技术显示左右眼影像以实现3D显示效果时，现有技术中的GOA电路的全屏幕显示只能在同一位置显示左眼图像及右眼图像，人脑在合成左右眼图像时容易出现头晕呕吐等不适感。

发明概述

技术问题

[0004] 申请提出一种GOA驱动电路及显示面板，可选择性输出扫描信号，达到部份显示画面的功能，以降低功耗。同时也可以应用在3D显示，在显示左右图像时，使左眼图像及右眼图像的像素位置不同以帮助人脑的左右眼图像合成，改善3D显示效果。

问题的解决方案

技术解决方案

[0005] 本申请实施例提供一种GOA驱动电路，包括：

[0006] 多个级联的GOA驱动单元，其中，本级的GOA驱动单元包括：上拉模块、上拉控制模块、下拉模块、下拉维持模块以及选择模块；

[0007] 其中，所述上拉模块包括：

[0008] 第一晶体管，其源极连接至所述选择模块，其栅极通过第一节点连接至所述上拉控制模块，其漏极输出本级扫描信号；以及

[0009] 第十一晶体管，其源极接入时钟信号，其栅极连接所述第一节点，其漏极用以

向下一级GOA驱动单元输出本级起始信号；

[0010] 所述上拉控制模块用以接收上一级GOA驱动单元的起始讯号并通过第一节点控制所述第一晶体管与第十一晶体管的启闭；

[0011] 所述选择模块用以接收第一控制信号与第二控制信号以控制所述时钟信号是否输入至所述第一晶体管的所述源极。

[0012] 本发明实施例所述GOA驱动电路中，其中所述上拉控制模块包括起始晶体管，其源极与栅极接入所述上一级GOA驱动单元的所述起始信号，其漏极连接至第一节点。

[0013] 本发明实施例所述GOA驱动电路中，其中所述选择模块包括第一控制晶体管以及第二控制晶体管，所述第一控制晶体管的源极接入所述时钟信号，所述第一控制晶体管的栅极接入所述第一控制信号，所述第一控制晶体管的漏极连接所述第二控制晶体管的源极，所述第二控制晶体管的栅极接入所述第二控制信号，所述第二控制晶体管的漏极连接至参考低电平，所述第一晶体管通过所述第一控制晶体管接入所述时钟信号，所述第一晶体管通过所述第二控制晶体管连接至所述参考低电平。

[0014] 本发明实施例所述GOA驱动电路中，其中所述第二控制信号的相位与所述第一控制信号的相位完全相反。

[0015] 本发明实施例所述GOA驱动电路中，其中所述下拉模块包括：

[0016] 第二晶体管，其源极连接所述第一晶体管的漏极，其栅极接入下一级GOA驱动单元的起始信号，其漏极连接第二低电平；以及

[0017] 第十二晶体管，其源极连接所述第一节点，其栅极连接所述下一级GOA驱动单元的所述起始信号，其漏极连接第一低电平。

[0018] 本发明实施例所述GOA驱动电路中，其中所述下拉维持模块包括：

[0019] 第三晶体管，其源极连接所述第一节点，其栅极连接第二节点，其漏极连接所述第一低电平；

[0020] 第四晶体管，其源极接入所述本级扫描信号，其栅极连接所述第二节点，其漏极连接第二低电平；

[0021] 第五晶体管，其源极接入所述本级起始信号，其栅极连接所述第二节点，其漏

极连接第一低电平；

[0022] 第六晶体管，其源极与栅极接入第一开关信号；

[0023] 第七晶体管，其源极连接所述第六晶体管的漏极，其栅极连接所述第一节点，其漏极连接所述第一低电平；

[0024] 第八晶体管，其源极接入所述第一开关信号，其栅极连接所述第六晶体管的漏极；以及

[0025] 第九晶体管，其源极连接所述第八晶体管的漏极，其栅极连接所述第一节点，其漏极连接所述第一低电平。

[0026] 本发明实施例所述GOA驱动电路中，其中所述下拉维持模块还包括：

[0027] 第十三晶体管，其源极接入所述扫描信号，其栅极连接第三节点，其漏极连接所述第二低电平；

[0028] 第十四晶体管，其源极连接所述第一节点，其栅极连接所述第三节点，其漏极连接所述第一低电平；

[0029] 第十五晶体管，其源极接入所述本级起始信号，其栅极连接所述第三节点，其漏极连接所述第一低电平；

[0030] 第十六晶体管，其源极与栅极接入第二开关信号；

[0031] 第十七晶体管，其源极连接所述第十六晶体管的漏极，其栅极连接第一节点，其漏极连接所述第一低电平；

[0032] 第十八晶体管，其源极接入所述第二开关信号，其栅极连接所述第十六晶体管的漏极；以及

[0033] 第十九晶体管，其源极连接所述第十八晶体管的漏极，其栅极连接第一节点，其漏极连接所述第一低电平。

[0034] 本申请尚提供一种显示面板，其特征在于，包括GOA驱动电路、阵列基板及选择电路，其中，所述GOA驱动电路，包括多个级联的GOA驱动单元，其中，本级的GOA驱动单元包括：上拉模块、上拉控制模块、下拉模块、下拉维持模块以及选择模块；

[0035] 其中，所述上拉模块包括：

[0036] 第一晶体管，其源极连接至所述选择模块，其栅极通过第一节点连接至所述上

拉控制模块，其漏极输出本级扫描信号；以及

- [0037] 第十一晶体管，其源极接入时钟信号，其栅极连接所述第一节点，其漏极用以向下一级GOA驱动单元输出本级起始信号；
- [0038] 所述上拉控制模块用以接收上一级GOA驱动单元的起始讯号并通过第一节点控制所述第一晶体管与第十一晶体管的启闭；
- [0039] 所述选择模块用以接收第一控制信号与第二控制信号以控制所述时钟信号是否输入至所述第一晶体管的所述源极；
- [0040] 所述选择电路包含第一致能线与第二致能线，所述第一致能线用以提供一部分所述GOA驱动单元所述第一控制信号，所述第二致能线用以提供另一部分所述GOA驱动单元所述第一控制信号。
- [0041] 本发明实施例所述显示面板中，其中每一所述GOA驱动单元包括反向器，用以反转所述第一控制信号以产生对应的所述第二控制信号。
- [0042] 本发明实施例所述显示面板中，其中单数级的所述GOA驱动单元连接至所述第一致能线，偶数级的所述GOA驱动单元连接至所述第二致能线。
- [0043] 本发明实施例所述显示面板中，其中所述上拉控制模块包括起始晶体管，其源极与栅极接入所述上一级GOA驱动单元的所述起始信号，其漏极连接至第一节点。
- [0044] 本发明实施例所述显示面板中，其中所述选择模块包括第一控制晶体管以及第二控制晶体管，所述第一控制晶体管的源极接入所述时钟信号，所述第一控制晶体管的栅极接入所述第一控制信号，所述第一控制晶体管的漏极连接所述第二控制晶体管的源极，所述第二控制晶体管的栅极接入所述第二控制信号，所述第二控制晶体管的漏极连接至参考低电平，所述第一晶体管通过所述第一控制晶体管接入所述时钟信号，所述第一晶体管通过所述第二控制晶体管连接至所述参考低电平。
- [0045] 本发明实施例所述显示面板中，其中所述第二控制信号的相位与所述第一控制信号的相位完全相反。
- [0046] 本发明实施例所述显示面板中，其中所述下拉模块包括：
- [0047] 第二晶体管，其源极连接所述第一晶体管的漏极，其栅极接入下一级GOA驱动

单元的起始信号，其漏极连接第二低电平；以及

[0048] 第十二晶体管，其源极连接所述第一节点，其栅极连接所述下一级GOA驱动单元的所述起始信号，其漏极连接第一低电平。

[0049] 本发明实施例所述显示面板中，其中所述下拉维持模块包括：

[0050] 第三晶体管，其源极连接所述第一节点，其栅极连接第二节点，其漏极连接所述第一低电平；

[0051] 第四晶体管，其源极接入所述本级扫描信号，其栅极连接所述第二节点，其漏极连接第二低电平；

[0052] 第五晶体管，其源极接入所述本级起始信号，其栅极连接所述第二节点，其漏极连接第一低电平；

[0053] 第六晶体管，其源极与栅极接入第一开关信号；

[0054] 第七晶体管，其源极连接所述第六晶体管的漏极，其栅极连接所述第一节点，其漏极连接所述第一低电平；

[0055] 第八晶体管，其源极接入所述第一开关信号，其栅极连接所述第六晶体管的漏极；以及

[0056] 第九晶体管，其源极连接所述第八晶体管的漏极，其栅极连接所述第一节点，其漏极连接所述第一低电平。

[0057] 本发明实施例所述显示面板中，其中所述下拉维持模块还包括：

[0058] 第十三晶体管，其源极接入所述扫描信号，其栅极连接第三节点，其漏极连接所述第二低电平；

[0059] 第十四晶体管，其源极连接所述第一节点，其栅极连接所述第三节点，其漏极连接所述第一低电平；

[0060] 第十五晶体管，其源极接入所述本级起始信号，其栅极连接所述第三节点，其漏极连接所述第一低电平；

[0061] 第十六晶体管，其源极与栅极接入第二开关信号；

[0062] 第十七晶体管，其源极连接所述第十六晶体管的漏极，其栅极连接第一节点，其漏极连接所述第一低电平；

[0063] 第十八晶体管，其源极接入所述第二开关信号，其栅极连接所述第十六晶体管

的漏极；以及

[0064] 第十九晶体管，其源极连接所述第十八晶体管的漏极，其栅极连接第一节点，其漏极连接所述第一低电平。

[0065] 本申请尚提供一种显示面板，其特征在于，包括GOA驱动电路、阵列基板及选择电路，其中，所述GOA驱动电路，包括多个级联的GOA驱动单元，其中，本级的GOA驱动单元包括：上拉模块、上拉控制模块、下拉模块、下拉维持模块以及选择模块；

[0066] 其中，所述上拉模块包括：

[0067] 第一晶体管，其源极连接至所述选择模块，其栅极通过第一节点连接至所述上拉控制模块，其漏极输出本级扫描信号；以及

[0068] 第十一晶体管，其源极接入时钟信号，其栅极连接所述第一节点，其漏极用以向下一级GOA驱动单元输出本级起始信号；

[0069] 所述上拉控制模块包括起始晶体管，其源极与栅极接入所述上一级GOA驱动单元的所述起始信号，其漏极连接至第一节点；

[0070] 所述上拉控制模块用以接收上一级GOA驱动单元的起始讯号并通过第一节点控制所述第一晶体管与第十一晶体管的启闭；

[0071] 所述选择模块用以接收第一控制信号与第二控制信号以控制所述时钟信号是否输入至所述第一晶体管的所述源极；

[0072] 所述选择电路包含第一致能线与第二致能线，其中，所述第一致能线用以提供一部分所述GOA驱动单元所述第一控制信号；

[0073] 所述第二致能线用以提供另一部分所述GOA驱动单元所述第一控制信号。

[0074] 本发明实施例所述显示面板中，其中，所述选择模块包括第一控制晶体管以及第二控制晶体管，所述第一控制晶体管的源极接入所述时钟信号，所述第一控制晶体管的栅极接入所述第一控制信号，所述第一控制晶体管的漏极连接所述第二控制晶体管的源极，所述第二控制晶体管的栅极接入所述第二控制信号，所述第二控制晶体管的漏极连接至参考低电平，所述第一晶体管通过所述第一控制晶体管接入所述时钟信号，所述第一晶体管通过所述第二控制晶体管连接至所述参考低电平。

发明的有益效果

有益效果

[0075] 本申请的有益效果为：本申请实施例的GOA驱动电路及显示面板提供所述选择模块，可以选择性输出扫描信号Gn，不会影响GOA驱动单元的级传功能，即可通过第一控制信号以及第二控制信号的电平高低来控制扫描信号Gn的输出。

对附图的简要说明

附图说明

[0076] 下面结合附图，通过对本申请的具体实施方式详细描述，将使本申请的技术方案及其它有益效果清楚呈现。

[0077] 图1为本申请实施例提供的GOA驱动电路示意图；

[0078] 图2为本申请实施例提供的显示面板示意图；

[0079] 图3为本申请另一实施例提供的显示面板示意图；

[0080] 图4为本申请实施例的GOA驱动电路提供低电位扫描信号时的信号时序图；

[0081] 图5为本申请实施例的GOA驱动电路提供高电位扫描信号时的信号时序图。

发明实施例

本发明的实施方式

[0082] 这里所公开的具体结构和功能细节仅仅是代表性的，并且是用于描述本申请的示例性实施例的目的。但是本申请可以通过许多替换形式来具体实现，并且不应当被解释成仅仅受限于这里所阐述的实施例。

[0083] 在本申请的描述中，需要理解的是，术语“中心”、“横向”、“上”、“下”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本申请和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本申请的限制。此外，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个该特征。在本申请的描述中，除

非另有说明，“多个”的含义是两个或两个以上。另外，术语“包括”及其任何变形，意图在于覆盖不排他的包含。

[0084] 在本申请的描述中，需要说明的是，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”应做广义理解，例如，可以是支撑连接，也可以是可拆卸连接，或一体地连接；可以是机械连接，也可以是电连接；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本申请中的具体含义。

[0085] 这里所使用的术语仅仅是为了描述具体实施例而不意图限制示例性实施例。除非上下文明确地另有所指，否则这里所使用的单数形式“一个”、“一项”还意图包括复数。还应当理解的是，这里所使用的术语“包括”和/或“包含”规定所陈述的特征、整数、步骤、操作、单元和/或组件的存在，而不排除存在或添加一个或更多其他特征、整数、步骤、操作、单元、组件和/或其组合。

[0086] 下面结合附图和实施例对本申请作进一步说明。

[0087] 具体的，请参阅图1至图2，本申请实施例提供一种GOA驱动电路。GOA驱动电路包含多个级联的GOA驱动单元20、20'，其中，本级的GOA驱动单元20、20'包括：上拉模块21、上拉控制模块22、下拉模块23、下拉维持模块24以及选择模块25。所述上拉模块21包括：第一晶体管T11以及第十一晶体管T12，第一晶体管T11的源极连接至所述选择模块25，其栅极通过第一节点Q连接至所述上拉控制模块22，其漏极输出本级扫描信号Gn。第十一晶体管的源极接入时钟信号CK，其栅极连接所述第一节点Q，其漏极用以向下一级GOA驱动单元输出本级起始信号STn。所述上拉控制模块22用以接收上一级GOA驱动单元的起始讯号STn-1并通过第一节点Q控制所述第一晶体管T11与第十一晶体管T12的启闭。所述选择模块25用以接收第一控制信号EN1与第二控制信号EN2以控制所述时钟信号CK是否输入至所述第一晶体管T11的所述源极。

[0088] 所述上拉控制模块22包括起始晶体管T1，其源极与栅极接入所述上一级GOA驱动单元的所述起始信号STn-1，其漏极连接至第一节点Q。所述选择模块25包括第一控制晶体管T2以及第二控制晶体管T3，所述第一控制晶体管T2的源极接入所述时钟信号CK，所述第一控制晶体管T2的栅极接入所述第一控制信号EN1，所

述第一控制晶体管T2的漏极连接所述第二控制晶体管T3的源极，所述第二控制晶体管T3的栅极接入所述第二控制信号EN2，所述第二控制晶体管T3的漏极连接至参考低电平VGL，所述第一晶体管T11通过所述第一控制晶体管T2接入所述时钟信号CK，所述第一晶体管T1通过所述第二控制晶体管T3连接至所述参考低电平VGL。

[0089] 参照图4、图5，所述第二控制信号EN2的相位与所述第一控制信号EN1的相位完全相反。

[0090] 参照图1、图2，所述下拉模块23包括：第二晶体管T21以及第十二晶体管T22。第二晶体管T21的源极连接所述第一晶体管T11的漏极，其栅极接入下一级GOA驱动单元的起始信号ST_{n+1}，其漏极连接第二低电平VSS2。第十二晶体管T22，其源极连接所述第一节点Q，其栅极连接所述下一级GOA驱动单元的所述起始信号ST_{n+1}，其漏极连接第一低电平VSS1。

[0091] 所述下拉维持模块24包括：第三晶体管T31、第四晶体管T41、第五晶体管T51、第六晶体管T61、第七晶体管T71、第八晶体管T81、以及第九晶体管T91。第三晶体管T31、第四晶体管T41以及第五晶体管T51的栅极均连接至第二节点P，第三晶体管T31的源极连接至第一节点Q，其漏极连接至第一低电平VSS1，第四晶体管T41的源极接入本级扫描信号G_n，第四晶体管T41的漏极连接至第二低电平VSS2，第五晶体管T51的源极接入本级起始信号ST_n，第五晶体管T51的漏极连接至第一低电平VSS1。

[0092] 第六晶体管T61的栅极与源极相连并接入第一开关信号LC1，第七晶体管T71的栅极连接至第一节点Q，第七晶体管T71的源极连接至第六晶体管T61的漏极，第七晶体管T71的漏极连接至第一低电平VSS1，第八晶体管T81的栅极连接至第六晶体管T61的漏极，即第八晶体管T81的栅极与第七晶体管T71的源极相连，第八晶体管T81的源极连接至第六晶体管T61的栅极，即第八晶体管T81的源极接入第一开关信号LC1，第八晶体管T81的漏极连接至第二节点P，第九晶体管T91的源极连接至第二节点P，即第九晶体管T91的源极与第八晶体管T81的漏极相连，第九晶体管T91的栅极连接至第一节点Q，第九晶体管T91的漏极连接至第一低电平VSS1。

- [0093] 本级的GOA驱动单元还可包括重置模块26，重置模块26包含第十晶体管T10，第十晶体管T10的源极与起始晶体管T1的漏极相连，第十晶体管T10的栅极接入重置信号reset，第十晶体管T10的漏极连接至第一低电平VSS1。重置模块26用以接收重置信号reset将第一节点Q的电位拉至低电位以重置本级的GOA驱动单元。
- [0094] 所述下拉维持模块24还包含第十三晶体管T32、第十四晶体管T42、第十五晶体管T52、第十六晶体管T62、第十七晶体管T72、第十八晶体管T82以及第十九晶体管T92。第十三晶体管T32、第十四晶体管T42以及第十五晶体管T52的栅极均连接至第三节点K，第十三晶体管T32的源极接入本级扫描信号Gn，第十三晶体管T32的漏极连接至第二低电平VSS2，第十四晶体管T42的源极连接至第一节点Q，第十四晶体管T42的漏极连接至第一低电平VSS1，第十五晶体管T52的源极接入本级起始信号STn，第十五晶体管T52的漏极连接至第一低电平VSS1。
- [0095] 第十六晶体管T62的栅极与源极相连并接入第二开关信号LC2，第十七晶体管T72的栅极连接至第一节点Q，第十七晶体管T72的源极连接至第十六晶体管T62的漏极，第十七晶体管T72的漏极连接至第一低电平VSS1，第十八晶体管T82的栅极连接至第十六晶体管T62的漏极，即第十八晶体管T82的栅极与第十七晶体管T72的源极相连，第十八晶体管T82的源极连接至第十六晶体管T62的栅极，即第十八晶体管T82的源极接入第二开关信号LC2，第十八晶体管T82的漏极连接至第三节点K，第十九晶体管T92的源极连接至第三节点K，即第十九晶体管T92的源极与第十八晶体管T82的漏极相连，第十九晶体管T92的栅极连接至第一节点Q，第十九晶体管T92的漏极连接至第一低电平VSS1。
- [0096] 请一并参考图4及图5，本级的GOA驱动单元在上一级GOA驱动单元的起始信号ST_{n-1}为高电平、时钟信号CK为低电平时，上拉控制模块22的起始晶体管T1导通，第一节点Q上拉为第一高电平将上拉模块21的第一晶体管T11与第十一晶体管T12导通，但是因为时钟信号CK为低电平，所以此时本级的扫描信号Gn及本级起始信号STn仍为低电平。另外，下拉维持模块24此时结束下拉维持的工作，其第七晶体管T71、第九晶体管T91、第十七晶体管T72及第十九晶体管T92因为Q点的高电位而导通，拉下第二节点P及第三节点K的电位至低电平使得第三晶体管T31、第四晶体管T41、第五晶体管T51、第十三晶体管T32、第十四晶体管T42及第十

五晶体管T52不导通，以免后续第三晶体管T31、第四晶体管T41、第五晶体管T51、第十三晶体管T32、第十四晶体管T42及第十五晶体管T52将第一节点Q、本级扫描信号Gn及本级起始信号STn的电位拉低。

[0097] 参照图5，在下一个时脉中，上一级的起始信号STn-1为低电平、时钟信号CK为高电平，上拉控制模块22的起始晶体管T1关闭，第一节点Q处于浮动(floating)状态，自举电容C由于时钟信号CK由低电平转为高电平而产生耦合(coupling)效应，使得第一节点Q的电位自举至第二高电平，第一晶体管T11与第十一晶体管T12完全导通，本级扫描信号Gn及本级起始信号STn输出高电平。

[0098] 接着在下一时脉中，上一级的起始信号STn-1仍然为低电平，时钟信号CK转为低电平，下一级GOA驱动单元的起始信号STn+1转为高电平，下拉模块23中的第二晶体管T21与第十二晶体管T22因而导通使得本级扫描信号Gn、第一节点Q均被下拉至低电平，由于第一节点Q被下拉至低电平，因此下拉维持模块24中的第七晶体管T71、第九晶体管T91、第十七晶体管T72及第十九晶体管T92不导通，即第二节点P与第三节点K不再被拉至低电平，以便下一时脉的下拉维持模块24的启动。

[0099] 接着在下一时脉中，第一开关信号LC1或第二开关信号LC2为高电平。其中，第一开关信号LC1与第二开关信号LC2的相位相反，使得下拉维持模块24的右半边电路与左半边电路可以交替的工作，即当第一开关信号LC1为高电平时，第二开关信号LC2为低电平，下拉维持模块24右半边的第六晶体管T61及第八晶体管T81导通使得第二节点P上拉为高电平，因此第三晶体管T31、第四晶体管T41及第五晶体管T51导通，以分别维持第一节点Q、本级扫描信号Gn及本级起始信号STn的电平持续拉低，即下拉维持模块24的右半边电路运作以维持本级信号的低电位。同理，当第二开关信号LC2为高电平时，第一开关信号LC1为低电平，下拉维持模块24左半边的第十六晶体管T62及第十八晶体管T82导通使得第三节点K上拉为高电平，因此第十三晶体管T32、第十四晶体管T42及第十五晶体管T52导通，以分别维持第一节点Q、本级扫描信号Gn及本级起始信号STn的电平持续拉低。第一开关信号LC1与第二开关信号LC2的相位相反，使得下拉维持模块24的右半边电路的晶体管与左半边电路的晶体管可以交替的工作，以避免晶体管因长期

偏压而造成晶体管阈值电压漂移。

[0100] 参照图1、图4及图5，本申请尚有第一控制信号EN1及第二控制信号EN2分别控制第一控制晶体管T2的栅极及第二控制晶体管T3的栅极。当本级扫描信号Gn需输出高电位的扫描信号时，第一控制信号EN1为高电平，第二控制信号EN2为低电平使得时钟信号CK能通过第一晶体管T11而使本级扫描信号Gn输出高电平，如图5所示。当本级扫描信号Gn需输出低电位的扫描信号时，第一控制信号EN1为低电平，第二控制信号EN2为高电平使得时钟信号CK一律被拉低而使第一晶体管T11输出低电平的本级扫描信号Gn，如图4所示。

[0101] 参照图2，本发明尚提供一种显示面板100，其特征在于，包括任一上述的GOA驱动电路、阵列基板10及选择电路40，其中，所述选择电路40包含第一致能线EN-R与第二致能线EN-L，所述第一致能线EN-R用以提供一部分所述GOA驱动单元20所述第一控制信号EN1，所述第二致能线EN-L用以提供另一部分所述GOA驱动单元20' 所述第一控制信号EN1。

[0102] 具体的，所述GOA驱动电路设置于所述阵列基板10上。所述显示面板100还包括多个源极驱动电路30、多条栅极线GL与多条资料线DL设置于所述阵列基板10上。每条栅极线GL与数据线DL交会处设有画素电路（图未绘示），所述GOA驱动单元20、20' 与栅极线GL一一对应，用以提供扫描信号。

[0103] 具体的，所述选择电路40透过第一致能线EN-R与第二致能线EN-L控制显示面板100右半边显示而左半边不显示，或是左半边显示而右半边不显示。显示面板100可适用于某些种类的3D立体显示，使得左眼影像与右眼影像可以分别显示。

[0104] 具体的，参照图1与图2，所述GOA驱动单元20、20' 的级传功能是透过起始信号，即上一级起始信号ST_{n-1}、本级起始信号ST_n、下一级起始信号ST_{n+1}等传递，因此，即使选择电路40控制某些GOA驱动单元20、20' 的扫描信号下拉至低电平，也不影响GOA驱动单元20、20' 的级传功能。

[0105] 于本发明的一实施例中，每一所述GOA驱动单元20、20' 包括反向器50，用以反转所述第一控制信号EN1以产生对应的所述第二控制信号EN2。

[0106] 参照图3，于本发明的一实施例中，显示面板100' 的单数级的所述GOA驱动单元20连接至所述第一致能线EN-R，偶数级的所述GOA驱动单元20' 连接至所述第

二致能线EN-L。具体的，所述选择电路40透过第一致能线EN-R与第二致能线EN-L控制显示面板100'单数级的所述GOA驱动单元20显示而偶数级的所述GOA驱动单元20'不显示，或是偶数级的所述GOA驱动单元20'显示而单数级的所述GOA驱动单元20不显示。显示面板100'可适用于某些具有棱镜板的3D立体显示，使得左眼影像与右眼影像可以分别显示。显示面板100'还可适用于某些需要节能的使用情境，使得显示面板100'仅有一半的画素进行显示以节省电能。

[0107] 以上仅为选择电路40与GOA驱动单元20、20'的几种配置方式，本发明不限于此，还可依实际需求进行选择电路40与GOA驱动单元20、20'的配置，例如依序每两个GOA驱动单元为一组进行交互启动与关闭，或是每三个GOA驱动单元为一组等。

[0108] 本申请实施例的GOA驱动电路及显示面板提供所述选择模块，可以选择性输出扫描信号，不会影响GOA驱动单元的级传功能，即可通过第一控制信号以及第二控制信号的电平高低来控制扫描信号的输出。

[0109] 在上述实施例中，对各个实施例的描述都各有侧重，某个实施例中未详述的部分，可以参见其他实施例的相关描述。

[0110] 以上对本申请实施例所提供的一种电子装置进行了详细介绍，本文中应用了具体个例对本申请的原理及实施方式进行了阐述，以上实施例的说明只是用于帮助理解本申请的技术方案及其核心思想；本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本申请各实施例的技术方案的范围。

权利要求书

- [权利要求 1] 一种GOA驱动电路，包括：
- 多个级联的GOA驱动单元，其中，本级的GOA驱动单元包括：上拉模块、上拉控制模块、下拉模块、下拉维持模块以及选择模块；
- 其中，所述上拉模块包括：
- 第一晶体管，其源极连接至所述选择模块，其栅极通过第一节点连接至所述上拉控制模块，其漏极输出本级扫描信号；以及
- 第十一晶体管，其源极接入时钟信号，其栅极连接所述第一节点，其漏极用以向下一级GOA驱动单元输出本级起始信号；
- 所述上拉控制模块用以接收上一级GOA驱动单元的起始讯号并通过第一节点控制所述第一晶体管与第十一晶体管的启闭；
- 所述选择模块用以接收第一控制信号与第二控制信号以控制所述时钟信号是否输入至所述第一晶体管的所述源极。
- [权利要求 2] 如权利要求1所述的GOA驱动电路，其中，所述上拉控制模块包括起始晶体管，其源极与栅极接入所述上一级GOA驱动单元的所述起始信号，其漏极连接至第一节点。
- [权利要求 3] 如权利要求2所述的GOA驱动电路，其中，所述选择模块包括第一控制晶体管以及第二控制晶体管，所述第一控制晶体管的源极接入所述时钟信号，所述第一控制晶体管的栅极接入所述第一控制信号，所述第一控制晶体管的漏极连接所述第二控制晶体管的源极，所述第二控制晶体管的栅极接入所述第二控制信号，所述第二控制晶体管的漏极连接至参考低电平，所述第一晶体管通过所述第一控制晶体管接入所述时钟信号，所述第一晶体管通过所述第二控制晶体管连接至所述参考低电平。
- [权利要求 4] 如权利要求3所述的GOA驱动电路，其中，所述第二控制信号的相位与所述第一控制信号的相位完全相反。
- [权利要求 5] 如权利要求3所述的GOA驱动电路，其中，所述下拉模块包括：
- 第二晶体管，其源极连接所述第一晶体管的漏极，其栅极接入下一级

GOA驱动单元的起始信号，其漏极连接第二低电平；以及
第十二晶体管，其源极连接所述第一节点，其栅极连接所述下一级GOA驱动单元的所述起始信号，其漏极连接第一低电平。

[权利要求 6] 如权利要求3所述的GOA驱动电路，其中，所述下拉维持模块包括：
第三晶体管，其栅极连接第二节点，其源极连接所述第一节点，其漏极连接第一低电平；
第四晶体管，其源极接入所述本级扫描信号，其栅极连接所述第二节点，其漏极连接第二低电平；
第五晶体管，其源极接入所述本级起始信号，其栅极连接所述第二节点，其漏极连接第一低电平；
第六晶体管，其源极与栅极接入第一开关信号；
第七晶体管，其源极连接所述第六晶体管的漏极，其栅极连接所述第一节点，其漏极连接所述第一低电平；
第八晶体管，其源极接入所述第一开关信号，其栅极连接所述第六晶体管的漏极；以及
第九晶体管，其源极连接所述第八晶体管的漏极，其栅极连接所述第一节点，其漏极连接所述第一低电平。

[权利要求 7] 如权利要求6所述的GOA驱动电路，其中，所述下拉维持模块包括：
第十三晶体管，源极接入所述本级扫描信号，其栅极连接第三节点，其漏极连接所述第二低电平；
第十四晶体管，其源极连接所述第一节点，其栅极连接所述第三节点，其漏极连接所述第一低电平；
第十五晶体管，其源极接入所述本级起始信号，其栅极连接所述第三节点，其漏极连接所述第一低电平；
第十六晶体管，其源极与栅极接入第二开关信号；
第十七晶体管，其源极连接所述第十六晶体管的漏极，其栅极连接所述第一节点，其漏极连接所述第一低电平；
第十八晶体管，其源极接入所述第二开关信号，其栅极连接所述第十

六晶体管的漏极；以及

第十九晶体管，其源极连接所述第十八晶体管的漏极，其栅极连接第一节点，其漏极连接所述第一低电平。

[权利要求 8]

一种显示面板，包括GOA驱动电路、阵列基板及选择电路，其中，所述GOA驱动电路，包括多个级联的GOA驱动单元，其中，本级的GOA驱动单元包括：上拉模块、上拉控制模块、下拉模块、下拉维持模块以及选择模块；

其中，所述上拉模块包括：

第一晶体管，其源极连接至所述选择模块，其栅极通过第一节点连接至所述上拉控制模块，其漏极输出本级扫描信号；以及

第十一晶体管，其源极接入时钟信号，其栅极连接所述第一节点，其漏极用以向下一级GOA驱动单元输出本级起始信号；

所述上拉控制模块用以接收上一级GOA驱动单元的起始讯号并通过第一节点控制所述第一晶体管与第十一晶体管的启闭；

所述选择模块用以接收第一控制信号与第二控制信号以控制所述时钟信号是否输入至所述第一晶体管的所述源极；

所述选择电路包含第一致能线与第二致能线，其中，所述第一致能线用以提供一部分所述GOA驱动单元所述第一控制信号；

所述第二致能线用以提供另一部分所述GOA驱动单元所述第一控制信号。

[权利要求 9]

如权利要求8所述的显示面板，其中，每一所述GOA驱动单元包括反向器，用以反转所述第一控制信号以产生对应的所述第二控制信号。

[权利要求 10]

如权利要求8所述的显示面板，其中，单数级的所述GOA驱动单元连接至所述第一致能线，偶数级的所述GOA驱动单元连接至所述第二致能线。

[权利要求 11]

如权利要求10所述的显示面板，其中，所述上拉控制模块包括起始晶体管，其源极与栅极接入所述上一级GOA驱动单元的所述起始信号，其漏极连接至第一节点。

- [权利要求 12] 如权利要求11所述的显示面板，其中，所述选择模块包括第一控制晶体管以及第二控制晶体管，所述第一控制晶体管的源极接入所述时钟信号，所述第一控制晶体管的栅极接入所述第一控制信号，所述第一控制晶体管的漏极连接所述第二控制晶体管的源极，所述第二控制晶体管的栅极接入所述第二控制信号，所述第二控制晶体管的漏极连接至参考低电平，所述第一晶体管通过所述第一控制晶体管接入所述时钟信号，所述第一晶体管通过所述第二控制晶体管连接至所述参考低电平。
- [权利要求 13] 如权利要求12所述的显示面板，其中，所述第二控制信号的相位与所述第一控制信号的相位完全相反。
- [权利要求 14] 如权利要求12所述的显示面板，其中，所述下拉模块包括：
第二晶体管，其源极连接所述第一晶体管的漏极，其栅极接入下一级GOA驱动单元的起始信号，其漏极连接第二低电平；以及
第十二晶体管，其源极连接所述第一节点，其栅极连接所述下一级GOA驱动单元的所述起始信号，其漏极连接第一低电平。
- [权利要求 15] 如权利要求12所述的显示面板，其中，所述下拉维持模块包括：
第三晶体管，其栅极连接第二节点，其源极连接所述第一节点，其漏极连接第一低电平；
第四晶体管，其源极接入所述本级扫描信号，其栅极连接所述第二节点，其漏极连接第二低电平；
第五晶体管，其源极接入所述本级起始信号，其栅极连接所述第二节点，其漏极连接第一低电平；
第六晶体管，其源极与栅极接入第一开关信号；
第七晶体管，其源极连接所述第六晶体管的漏极，其栅极连接所述第一节点，其漏极连接所述第一低电平；
第八晶体管，其源极接入所述第一开关信号，其栅极连接所述第六晶体管的漏极；以及
第九晶体管，其源极连接所述第八晶体管的漏极，其栅极连接所述第

一节点，其漏极连接所述第一低电平。

[权利要求 16]

如权利要求15所述的显示面板，其中，所述下拉维持模块包括：

第十三晶体管，源极接入所述本级扫描信号，其栅极连接第三节点，其漏极连接所述第二低电平；

第十四晶体管，其源极连接所述第一节点，其栅极连接所述第三节点，其漏极连接所述第一低电平；

第十五晶体管，其源极接入所述本级起始信号，其栅极连接所述第三节点，其漏极连接所述第一低电平；

第十六晶体管，其源极与栅极接入第二开关信号；

第十七晶体管，其源极连接所述第十六晶体管的漏极，其栅极连接第一节点，其漏极连接所述第一低电平；

第十八晶体管，其源极接入所述第二开关信号，其栅极连接所述第十六晶体管的漏极；以及

第十九晶体管，其源极连接所述第十八晶体管的漏极，其栅极连接第一节点，其漏极连接所述第一低电平。

[权利要求 17]

一种显示面板，包括GOA驱动电路、阵列基板及选择电路，其中，所述GOA驱动电路，包括多个级联的GOA驱动单元，其中，本级的GOA驱动单元包括：上拉模块、上拉控制模块、下拉模块、下拉维持模块以及选择模块；

其中，所述上拉模块包括：

第一晶体管，其源极连接至所述选择模块，其栅极通过第一节点连接至所述上拉控制模块，其漏极输出本级扫描信号；以及

第十一晶体管，其源极接入时钟信号，其栅极连接所述第一节点，其漏极用以向下一级GOA驱动单元输出本级起始信号；

所述上拉控制模块包括起始晶体管，其源极与栅极接入所述上一级GOA驱动单元的所述起始信号，其漏极连接至第一节点；

所述上拉控制模块用以接收上一级GOA驱动单元的起始讯号并通过第一节点控制所述第一晶体管与第十一晶体管的启闭；

所述选择模块用以接收第一控制信号与第二控制信号以控制所述时钟信号是否输入至所述第一晶体管的所述源极；

所述选择电路包含第一致能线与第二致能线，其中，所述第一致能线用以提供一部分所述GOA驱动单元所述第一控制信号；

所述第二致能线用以提供另一部分所述GOA驱动单元所述第一控制信号。

[权利要求 18] 如权利要求17所述的显示面板，其中，所述选择模块包括第一控制晶体管以及第二控制晶体管，所述第一控制晶体管的源极接入所述时钟信号，所述第一控制晶体管的栅极接入所述第一控制信号，所述第一控制晶体管的漏极连接所述第二控制晶体管的源极，所述第二控制晶体管的栅极接入所述第二控制信号，所述第二控制晶体管的漏极连接至参考低电平，所述第一晶体管通过所述第一控制晶体管接入所述时钟信号，所述第一晶体管通过所述第二控制晶体管连接至所述参考低电平。

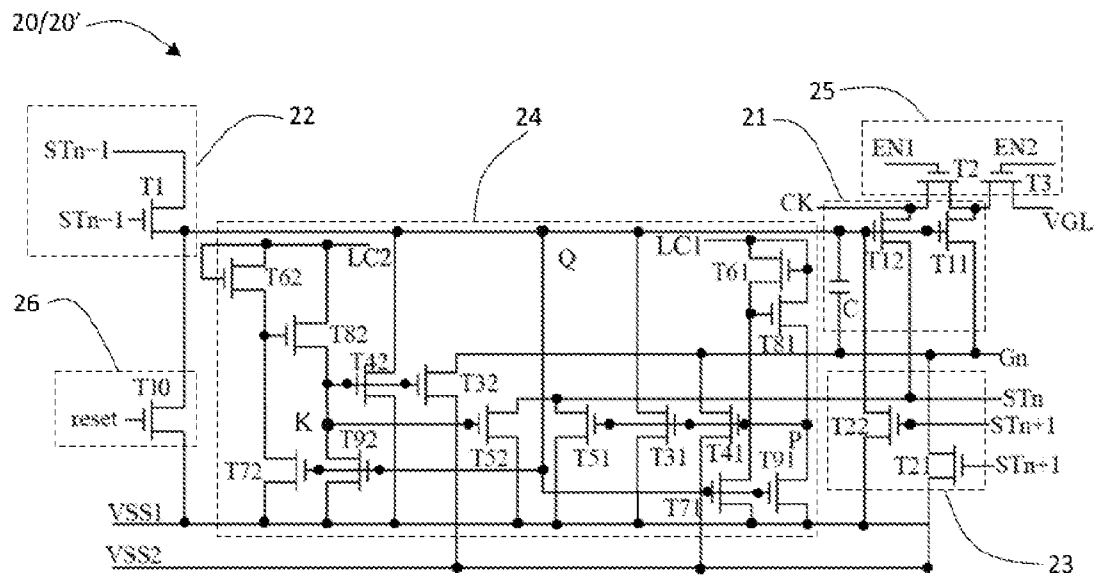


图 1

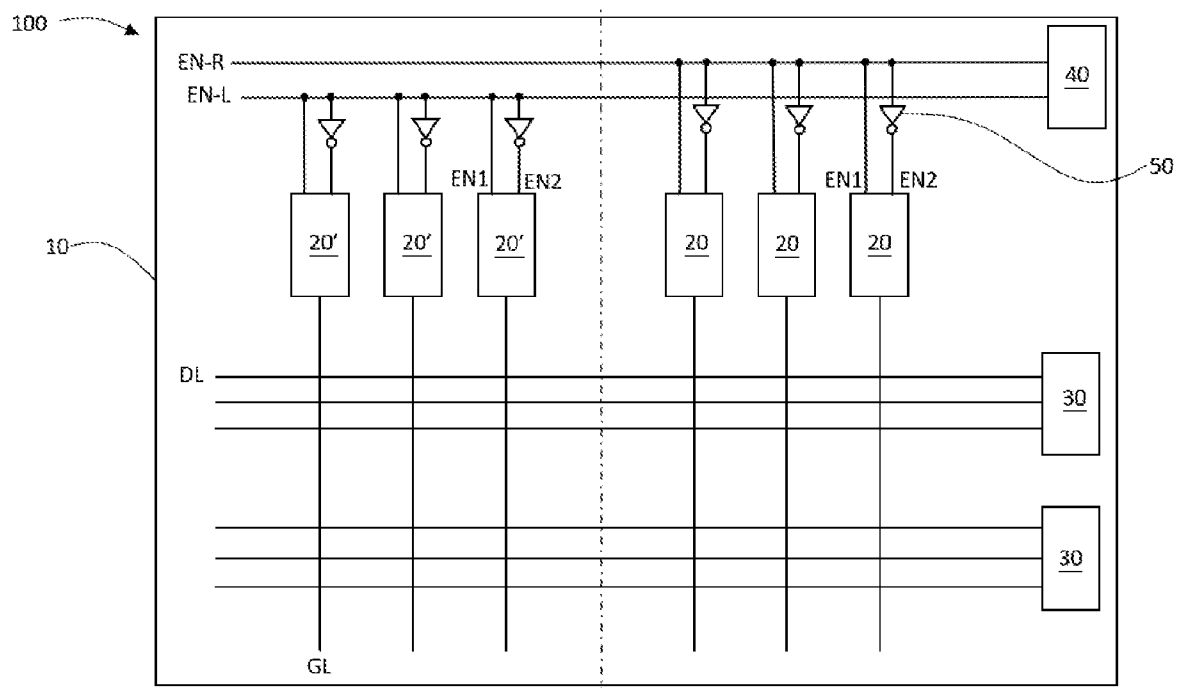


图 2

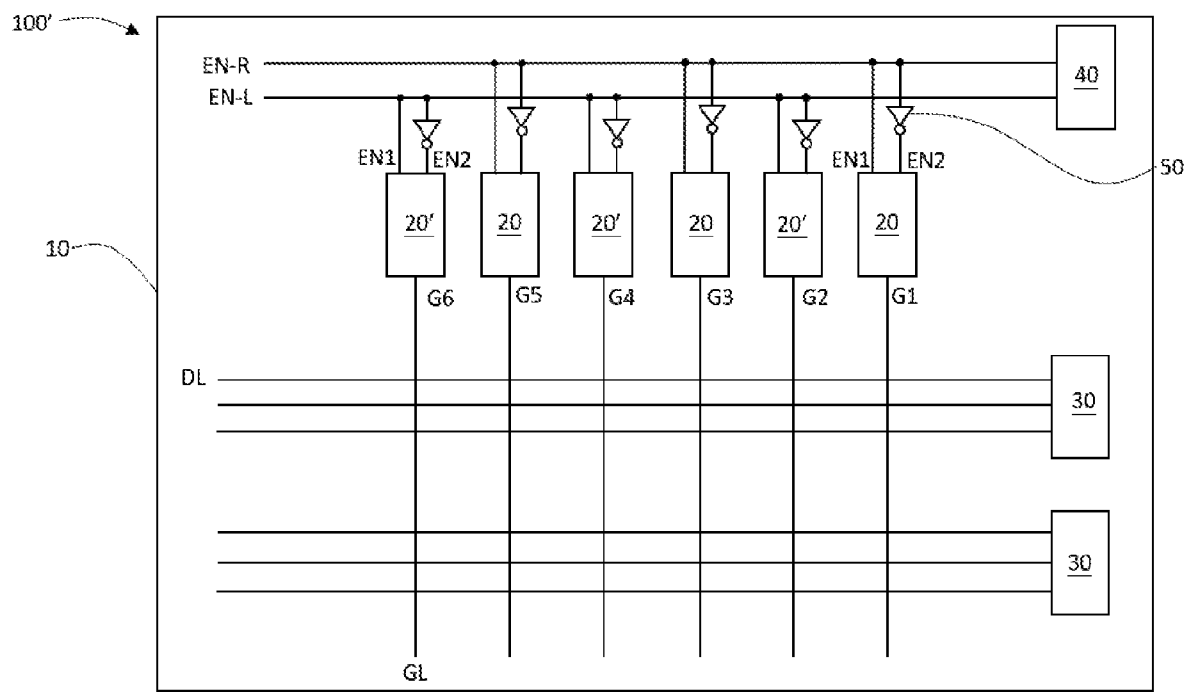


图 3

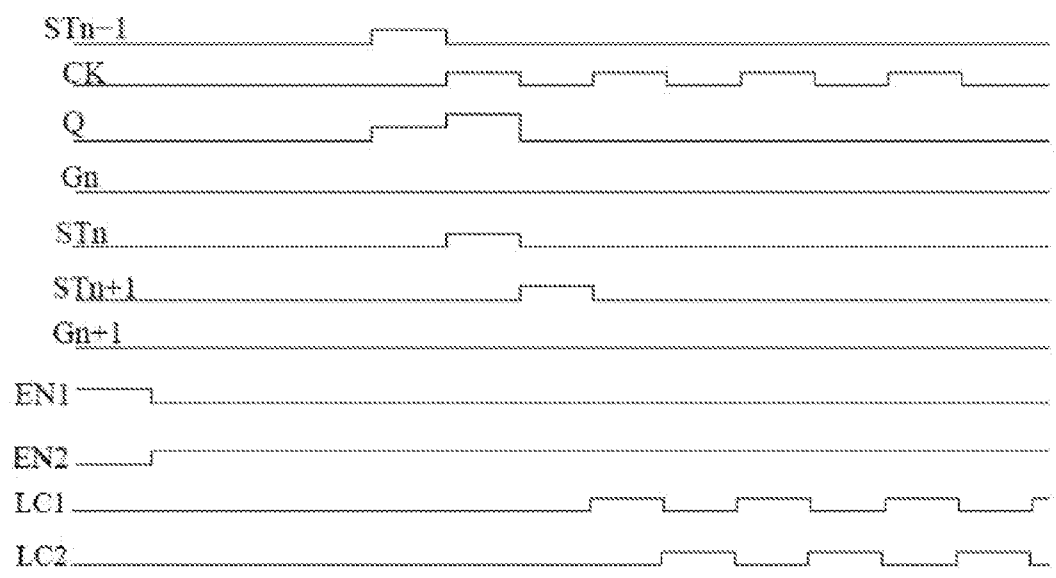


图 4

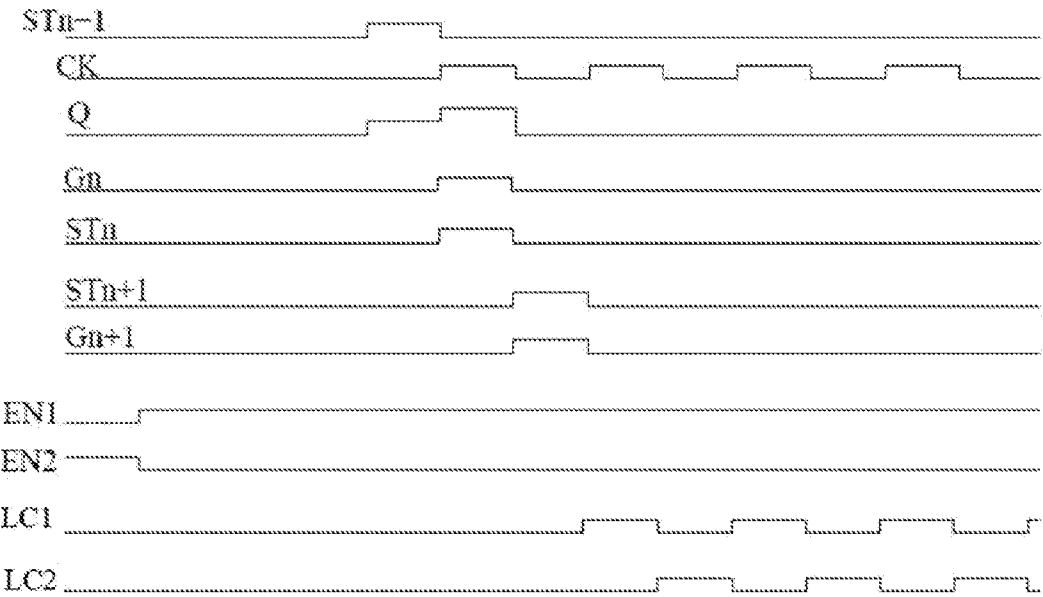


图 5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/122024

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 华星光电, 李艳, 局部, 部分, 区域, 显示, 扫描, 选择, 级传, 下传, 起始, 信号, gate, grid, scan +, driv+, part+, alternat+, display+, ST??, CR???, stage, transm+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 111312190 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 19 June 2020 (2020-06-19) description, paragraphs [0048]-[0101], and figures 1-6	1-18
Y	CN 106104665 A (LG DISPLAY CO., LTD.) 09 November 2016 (2016-11-09) description, paragraphs [0065]-[0073], and figures 6-7	1-18
A	CN 107564477 A (LG DISPLAY CO., LTD.) 09 January 2018 (2018-01-09) entire document	1-18
A	CN 106683631 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 17 May 2017 (2017-05-17) entire document	1-18
A	CN 106875911 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 20 June 2017 (2017-06-20) entire document	1-18
A	CN 108231029 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 29 June 2018 (2018-06-29) entire document	1-18



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

18 May 2021

Date of mailing of the international search report

26 May 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/122024

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2013301793 A1 (MITSUBISHI ELECTRIC CORPORATION) 14 November 2013 (2013-11-14) entire document	1-18

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/122024

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	111312190	A	19 June 2020	None			
CN	106104665	A	09 November 2016	WO	2015137709	A1	17 September 2015
				CN	106104665	B	05 February 2019
				EP	3118844	A1	18 January 2017
				KR	20150106370	A	21 September 2015
				US	9997112	B2	12 June 2018
				US	2017025068	A1	26 January 2017
CN	107564477	A	09 January 2018	CN	107564477	B	27 November 2020
				US	2018005601	A1	04 January 2018
				US	10916218	B2	09 February 2021
				KR	20180003402	A	09 January 2018
CN	106683631	A	17 May 2017	KR	20190093668	A	09 August 2019
				US	2018190231	A1	05 July 2018
				CN	106683631	B	22 June 2018
				WO	2018120303	A1	05 July 2018
				EP	3564943	A1	06 November 2019
				JP	2020500333	A	09 January 2020
				US	10109251	B2	23 October 2018
CN	106875911	A	20 June 2017	US	2019066617	A1	28 February 2019
				US	10872578	B2	22 December 2020
				CN	106875911	B	16 April 2019
				WO	2018188285	A1	18 October 2018
CN	108231029	A	29 June 2018	None			
US	2013301793	A1	14 November 2013	JP	5436324	B2	05 March 2014
				US	8379790	B2	19 February 2013
				US	2011274236	A1	10 November 2011
				JP	2011238312	A	24 November 2011
				US	8615066	B2	24 December 2013
				US	8913709	B2	16 December 2014
				US	2014079174	A1	20 March 2014
				US	2013108006	A1	02 May 2013
				US	8571170	B2	29 October 2013

国际检索报告

国际申请号

PCT/CN2020/122024

A. 主题的分类 G09G 3/36 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																							
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNPAT, CNKI, WPI, EPDOC: 华星光电, 李艳, 局部, 部分, 区域, 显示, 扫描, 选择, 级传, 下传, 起始, 信号, gate, grid, scan+, driv+, part+, alternat+, display+, ST??, CR???, stage, transm+																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>CN 111312190 A (深圳市华星光电半导体显示技术有限公司) 2020年 6月 19日 (2020 - 06 - 19) 说明书第[0048]-[0101]段、附图1-6</td> <td>1-18</td> </tr> <tr> <td>Y</td> <td>CN 106104665 A (乐金显示有限公司) 2016年 11月 9日 (2016 - 11 - 09) 说明书第[0065]-[0073]段、附图6-7</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>CN 107564477 A (乐金显示有限公司) 2018年 1月 9日 (2018 - 01 - 09) 全文</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>CN 106683631 A (深圳市华星光电技术有限公司) 2017年 5月 17日 (2017 - 05 - 17) 全文</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>CN 106875911 A (京东方科技集团股份有限公司 等) 2017年 6月 20日 (2017 - 06 - 20) 全文</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>CN 108231029 A (京东方科技集团股份有限公司 等) 2018年 6月 29日 (2018 - 06 - 29) 全文</td> <td>1-18</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	Y	CN 111312190 A (深圳市华星光电半导体显示技术有限公司) 2020年 6月 19日 (2020 - 06 - 19) 说明书第[0048]-[0101]段、附图1-6	1-18	Y	CN 106104665 A (乐金显示有限公司) 2016年 11月 9日 (2016 - 11 - 09) 说明书第[0065]-[0073]段、附图6-7	1-18	A	CN 107564477 A (乐金显示有限公司) 2018年 1月 9日 (2018 - 01 - 09) 全文	1-18	A	CN 106683631 A (深圳市华星光电技术有限公司) 2017年 5月 17日 (2017 - 05 - 17) 全文	1-18	A	CN 106875911 A (京东方科技集团股份有限公司 等) 2017年 6月 20日 (2017 - 06 - 20) 全文	1-18	A	CN 108231029 A (京东方科技集团股份有限公司 等) 2018年 6月 29日 (2018 - 06 - 29) 全文	1-18
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
Y	CN 111312190 A (深圳市华星光电半导体显示技术有限公司) 2020年 6月 19日 (2020 - 06 - 19) 说明书第[0048]-[0101]段、附图1-6	1-18																					
Y	CN 106104665 A (乐金显示有限公司) 2016年 11月 9日 (2016 - 11 - 09) 说明书第[0065]-[0073]段、附图6-7	1-18																					
A	CN 107564477 A (乐金显示有限公司) 2018年 1月 9日 (2018 - 01 - 09) 全文	1-18																					
A	CN 106683631 A (深圳市华星光电技术有限公司) 2017年 5月 17日 (2017 - 05 - 17) 全文	1-18																					
A	CN 106875911 A (京东方科技集团股份有限公司 等) 2017年 6月 20日 (2017 - 06 - 20) 全文	1-18																					
A	CN 108231029 A (京东方科技集团股份有限公司 等) 2018年 6月 29日 (2018 - 06 - 29) 全文	1-18																					
☒ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																						
国际检索实际完成的日期 2021年 5月 18日		国际检索报告邮寄日期 2021年 5月 26日																					
ISA/CN的名称和邮寄地址 中国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 彭海良 电话号码 86-(10)-53962513																					

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	US 2013301793 A1 (MITSUBISHI ELECTRIC CORPORATION) 2013年 11月 14日 (2013 - 11 - 14) 全文	1-18

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/122024

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	111312190	A	2020年 6月 19日	无			
CN	106104665	A	2016年 11月 9日	WO	2015137709	A1	2015年 9月 17日
				CN	106104665	B	2019年 2月 5日
				EP	3118844	A1	2017年 1月 18日
				KR	20150106370	A	2015年 9月 21日
				US	9997112	B2	2018年 6月 12日
				US	2017025068	A1	2017年 1月 26日
CN	107564477	A	2018年 1月 9日	CN	107564477	B	2020年 11月 27日
				US	2018005601	A1	2018年 1月 4日
				US	10916218	B2	2021年 2月 9日
				KR	20180003402	A	2018年 1月 9日
CN	106683631	A	2017年 5月 17日	KR	20190093668	A	2019年 8月 9日
				US	2018190231	A1	2018年 7月 5日
				CN	106683631	B	2018年 6月 22日
				WO	2018120303	A1	2018年 7月 5日
				EP	3564943	A1	2019年 11月 6日
				JP	2020500333	A	2020年 1月 9日
				US	10109251	B2	2018年 10月 23日
CN	106875911	A	2017年 6月 20日	US	2019066617	A1	2019年 2月 28日
				US	10872578	B2	2020年 12月 22日
				CN	106875911	B	2019年 4月 16日
				WO	2018188285	A1	2018年 10月 18日
CN	108231029	A	2018年 6月 29日	无			
US	2013301793	A1	2013年 11月 14日	JP	5436324	B2	2014年 3月 5日
				US	8379790	B2	2013年 2月 19日
				US	2011274236	A1	2011年 11月 10日
				JP	2011238312	A	2011年 11月 24日
				US	8615066	B2	2013年 12月 24日
				US	8913709	B2	2014年 12月 16日
				US	2014079174	A1	2014年 3月 20日
				US	2013108006	A1	2013年 5月 2日
				US	8571170	B2	2013年 10月 29日