

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6161189号
(P6161189)

(45) 発行日 平成29年7月12日(2017.7.12)

(24) 登録日 平成29年6月23日(2017.6.23)

(51) Int.Cl. F I
G06F 3/041 (2006.01) G O 6 F 3/041 4 7 0
G06F 3/044 (2006.01) G O 6 F 3/041 4 9 5
 G O 6 F 3/044 1 2 0

請求項の数 6 (全 15 頁)

(21) 出願番号	特願2013-29916 (P2013-29916)	(73) 特許権者	000010098
(22) 出願日	平成25年2月19日(2013.2.19)		アルプス電気株式会社
(65) 公開番号	特開2014-160316 (P2014-160316A)		東京都大田区雪谷大塚町1番7号
(43) 公開日	平成26年9月4日(2014.9.4)	(72) 発明者	福山 照康
審査請求日	平成27年11月9日(2015.11.9)		東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内
		(72) 発明者	土井 優
			東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内
		審査官	酒井 優一

最終頁に続く

(54) 【発明の名称】 静電容量式入力装置

(57) 【特許請求の範囲】

【請求項1】

基板と、
 前記基板の一方の面に敷設された電極パターンと、
 前記基板の他方の面に敷設されたグランドパターンと、を備えた静電容量式入力装置であって、

前記グランドパターンは、第1材料からなる第1グランドパターンと、前記第1材料より導電率の高い第2材料からなる第2グランドパターンと、を有し、

前記第1グランドパターンが、前記電極パターンに平面視で重なる領域に亘って形成され

10

るとともに、
 前記第2グランドパターンが、前記第1グランドパターンに接触した状態で、前記電極パターンに平面視で重なる領域を囲むように形成され、

前記一方の面には、前記第2グランドパターンに平面視で重なる領域にガードリングパターンが形成され、

前記ガードリングパターンは、前記基板の前記一方の面から前記他方の面に貫通するスルーホールを介して前記第2グランドパターンに接続されていることを特徴とする静電容量式入力装置。

【請求項2】

前記基板の他方の面には、前記第1グランドパターンの少なくとも一部に積層された絶

20

縁層と、前記絶縁層の他方の側に敷設され前記電極パターンに電氣的に接続された配線パターンと、を有し、

前記配線パターンは、前記第2グラウンドパターンを形成するための前記第2材料によって一括形成されていることを特徴とする請求項1に記載の静電容量式入力装置。

【請求項3】

前記第1材料は、カーボンを含む導電材料であることを特徴とする請求項1または請求項2に記載の静電容量式入力装置。

【請求項4】

前記第2材料は、銀を含む導電材料であることを特徴とする請求項1乃至請求項3のいずれかに記載の静電容量式入力装置。

10

【請求項5】

前記第1グラウンドパターンが印刷によって形成されていることを特徴とする請求項1乃至請求項4のいずれかに記載の静電容量式入力装置。

【請求項6】

前記第2グラウンドパターンが印刷によって形成されていることを特徴とする請求項1乃至請求項5のいずれかに記載の静電容量式入力装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、静電容量式入力装置に関し、特に、静電容量の変化によって指等の接近位置を検出する静電容量式入力装置に関する。

20

【背景技術】

【0002】

静電容量式入力装置は、センサ部の静電容量を検出して入力装置とするものである。静電容量式入力装置は、例えば、基板に駆動電極と検出電極とが形成されたセンサ部と、駆動電極に駆動信号を印加する駆動回路と検出電極からの検出信号を処理する検出回路とを含む回路部とを有する。これにより、駆動電極と検出電極との間の静電容量の変化によって、例えば、指等の接近を検出することができる。また、駆動電極と検出電極とを複数位置に配置すれば、指等の接近位置を検出することができる。

【0003】

30

静電容量式入力装置は、他の電子機器から発生するノイズや帯電した指が接触することによる静電気に対する耐性が要求される。ノイズ防止および静電気対策のため、静電容量式入力装置においては、駆動電極と検出電極との電極パターン以外に、グラウンドパターンを設けるのが一般的である。また、駆動電極と検出電極との電極パターンが形成された基板の下側（例えば基板の裏面側）に電極パターンと平面視で重なる領域に亘ってグラウンドパターンを設けることによって、検出信号に混入するノイズが減少して、検出信号が安定することが知られている。

【0004】

静電容量式入力装置の基板には、可撓性を有するフィルム基材を用いることができる。基板がフィルム基材の場合は、グラウンドパターンを印刷により設けることが一般的に行なわれている。導電性を有する粉体（例えば、金属粉）をペースト状の樹脂材料に混合した導電インクを印刷して加熱硬化させた導電材料によって、グラウンドパターンを形成することにより、比較的簡略な工程で製造できる。

40

【0005】

静電容量式入力装置において、電極パターンを印刷によって形成し、電極パターン用の導電インク（銀インク）に比べて導電率の低い銀インクをグラウンドパターンに印刷したものが、特許文献1に開示されている。

【0006】

図8は、特許文献1に開示された静電容量式入力装置100の平面図である。図9は、従来の静電容量式入力装置の部分拡大縦断面図であり、図9(a)は図8のA-A線で切

50

断した縦断面図の一部を拡大した部分拡大縦断面図であり、図9(b)は図8のB-B線で切断した縦断面図の一部を拡大した部分拡大縦断面図である。図8及び図9に示すように、可撓性のフィルム基材110の表側102はセンサ部120を構成し、フィルム基材110の表面110aに、直接に又は絶縁層を介して、複数のY駆動電極111と複数の検出電極112とが形成されている。またY駆動電極111と検出電極112の表面にセンサ側絶縁層114が設けられ、X駆動電極113はセンサ側絶縁層114上に形成されている。

【0007】

フィルム基材110の裏側103は回路部を構成し、フィルム基材110の裏面110bには、導電性材料で形成されたグランド層(シールド層)117が形成されている。グランド層117は、操作面のほぼ全域を裏側から覆うように形成されている。図9に示すように、グランド層117の裏面は回路側絶縁層118で覆われている。この回路側絶縁層118の裏面に、回路配線層が形成されている。

10

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特開2012-190218号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

しかしながら、グランドパターンは電極敷設領域と同面積以上の広い領域に必要であるので、銀インクの代わりに、低コストの材料を用いることが好ましい。一方、低コストの材料は導電率が低いために、導電率の低い材料を用いたグランドパターンの抵抗値が高くなってしまふ。このため、グランドパターンの抵抗値にバラツキがあると抵抗値の変動幅が大きく、静電容量式入力装置の検出感度がばらついてしまふ、という問題があった。そのため、導電率の低い低コスト材料を用いることができなかった。

20

【0010】

本発明は、上述した課題を解決するもので、グランドパターンの材料として導電率の低い材料を用いても感度のバラツキを抑えることができる静電容量式センサを提供することを目的とする。

30

【課題を解決するための手段】

【0011】

本発明の静電容量式入力装置は、基板と、前記基板の一方の面に敷設された電極パターンと、前記基板の他方の面に敷設されたグランドパターンと、を備えた静電容量式入力装置であって、前記グランドパターンは、第1材料からなる第1グランドパターンと、前記第1材料より導電率の高い第2材料からなる第2グランドパターンと、を有し、前記第1グランドパターンが、前記電極パターンに平面視で重なる領域に亘って形成されるとともに、前記第2グランドパターンが、前記第1グランドパターンに接触した状態で、前記電極パターンに平面視で重なる領域を囲むように形成され、前記一方の面には、前記第2グランドパターンに平面視で重なる領域にガードリングパターンが形成され、前記ガードリングパターンは、前記基板の前記一方の面から前記他方の面に貫通するスルーホールを介して前記第2グランドパターンに接続されていることを特徴とする。

40

【0012】

この構成によれば、基板の他方の面に敷設されたグランドパターンは、第1グランドパターンが基板の一方の面に敷設された電極パターンに平面視で重なる領域に亘って形成され、第2グランドパターンが電極パターンに平面視で重なる領域を囲む枠状に形成される。これにより、操作面の反対側から電極パターンへ外乱が伝播しないようにされている。そして、基板の一方の面には、第2グランドパターンに平面視で重なる領域にガードリングパターンが形成され、第2グランドパターンに接続されている。これによって、操作面

50

側の外乱ノイズや静電気による帯電が抑制される。そして、第2グラウンドパターンが第1グラウンドパターンに接触しているため、第2グラウンドパターンによって、グラウンドパターンの抵抗値を低くすることができる。こうすれば、第1材料には、導電率の低い材料を用いることができる。このため、第1材料には導電率の低い材料を用いても、グラウンドパターンの抵抗値を低くすることができるので、感度のバラツキを抑えることができる。さらに、導電率の高い第2材料が高コストであっても、棒状の第2グラウンドパターンを形成するための使用量は少ないので、グラウンドパターン全体のコストは少なくてすむ。

【0013】

また本発明の静電容量式入力装置において、前記基板の他方の面には、前記第1グラウンドパターンの少なくとも一部に積層された絶縁層と、前記絶縁層の他方の側に敷設され前記電極パターンに電氣的に接続された配線パターンと、を有し、前記配線パターンは、前記第2グラウンドパターンを形成するための前記第2材料によって一括形成されていることを特徴とする。

10

【0014】

この構成によれば、第2材料によって形成される配線パターンと第2グラウンドパターンとを同一工程にすることができる。こうすれば、配線パターンと第2グラウンドパターンとを別々に形成する場合に比べて、工程が削減できる。

【0015】

本発明の静電容量式入力装置において、前記第1材料は、カーボンを含む導電材料であることを特徴とする。

20

【0016】

この構成によれば、第1材料は、カーボンを含む導電材料なので、低コストである。このため、第1グラウンドパターンの面積が大きくても、グラウンドパターンのコストは少なくてすむ。

【0017】

本発明の静電容量式入力装置において、前記第2材料は、銀を含む導電材料であることを特徴とする。

【0018】

この構成によれば、第2材料は、銀を含む導電材料なので、導電率が高い。これにより、棒状の第2グラウンドパターンを細く形成しても、グラウンドパターンの抵抗値を低くすることができる。

30

【0019】

本発明の静電容量式入力装置において、前記第1グラウンドパターンが印刷によって形成されていることを特徴とする。

【0020】

この構成によれば、第1材料からなる第1グラウンドパターンは、導電インク材料を印刷して硬化させて形成されたものであるため、蒸着等の方法に比べて、低コストである。また、蒸着等の方法に比べて、製造が容易である。

【0021】

本発明の静電容量式入力装置において、前記第2グラウンドパターンが印刷によって形成されていることを特徴とする。

40

【0022】

この構成によれば、第2材料からなる第2グラウンドパターンは、導電インク材料を印刷して硬化させて形成されたものであるため、蒸着等の成膜やフォトリソグラフィを用いたパターン形成の方法に比べて、製造が容易である。また、蒸着等の方法に比べて、材料の使用効率を向上できるので、より低コスト化が可能である。

【発明の効果】

【0023】

本発明によれば、第2グラウンドパターンが電極パターンに平面視で重なる領域を囲む棒

50

状に形成されるので、第1グラウンドパターンの抵抗値が高くても、第2グラウンドパターンによって、グラウンドパターンの抵抗値を低くすることができる。こうすれば、第1材料には、導電率の低い材料を用いることができる。このため、第1材料には導電率の低い材料を用いても、グラウンドパターンの抵抗値を低くすることができるので、感度のバラツキを抑えることができる。したがって、グラウンドパターンの材料として導電率の低い材料を用いても感度のバラツキを抑えることができる静電容量式入力装置を提供することができる。

【図面の簡単な説明】

【0024】

【図1】本発明の実施形態の静電容量式入力装置を示す模式図であり、(a)は平面図であり、(b)は底面図であり、(c)は右側面図である。

10

【図2】図1(a)のII-II線で切断した模式断面図の一部を拡大した部分拡大断面図である。

【図3】図1(a)のIII-III線で切断した模式断面図の一部を拡大した部分拡大断面図である。

【図4】グラウンドパターンを形成する前の基板を説明する模式底面図である。

【図5】第1グラウンドパターンを説明する模式底面図である。

【図6】第2グラウンドパターン及び配線パターンを説明する模式図である。

【図7】第2グラウンドパターンを説明する模式図である。

【図8】従来の静電容量式入力装置の平面図である。

20

【図9】従来の静電容量式入力装置の部分拡大縦断面図であり、(a)は図8のA-A線で切断した縦断面図の一部を拡大した部分拡大縦断面図であり、(b)は図8のB-B線で切断した縦断面図の一部を拡大した部分拡大縦断面図である。

【発明を実施するための形態】

【0025】

[第1実施形態]

以下に、本発明の実施形態における静電容量式入力装置1について、添付図面を参照して説明する。なお、説明が分かりやすいように、図面は寸法を適宜変更している。

【0026】

図1は、本発明の実施形態の静電容量式入力装置1を示す模式図であり、図1(a)は平面図であり、図1(b)は底面図であり、図1(c)は右側面図である。図2は、図1(a)のII-II線で切断した模式断面図である。図3は、図1(a)のIII-III線で切断した模式断面図である。

30

【0027】

図1乃至図3に示すように、本実施形態の静電容量式入力装置1は、基板10と、操作面である基板10の一方の面に敷設された電極パターン2と、基板10の他方の面に敷設されたグラウンドパターン3と、回路部7と、を備えている。

【0028】

基板10は、例えば厚さが0.2mm程度の可撓性のフィルム基材である。基板10の材質は、例えばPET(ポリエチレンテレフタレート)である。なお、基板10には、スルーホール15、16、17が形成されている。

40

【0029】

図1(a)に示すように、基板10の一方の面に敷設された電極パターン2は、複数の第1電極21と複数の第2電極22とからなる。電極パターン2が配置された範囲を電極パターン領域2Aとする。

【0030】

複数の第1電極21はX1-X2方向に間隔を空けて隣り合い、それぞれY1-Y2方向に延在している。また、複数の第2電極22はY1-Y2方向に間隔を空けて隣り合い、それぞれX1-X2方向に延在している。図2に示すように、複数の第1電極21は層間絶縁層25及び第2電極22の下に配置され、第2電極22はスルーホール16の位置

50

でスルーホール充填材 6 6 に接触している。第 1 電極 2 1 は、図 3 に示すように、スルーホール 1 5 の位置でスルーホール充填材 6 5 に接触している。第 1 電極 2 1 は、第 2 電極 2 2 との交点の位置で層間絶縁層 2 5 及び第 2 電極 2 2 の下を交差し、層間絶縁層 2 5 及び第 2 電極 2 2 に覆われていない位置では図 1 (a) に示すように略菱形形状に露出している。第 2 電極 2 2 は、第 1 電極 2 1 との交点では幅狭に形成され、第 1 電極 2 1 が露出していない位置では Y 1 - Y 2 方向に幅広の略菱形形状に形成されている。

【 0 0 3 1 】

図 1 (b) に示すように、基板 1 0 の他方の面には、グランドパターン 3 と、回路部 7 と、が形成されている。なお、図 2 及び図 3 に示すように、基板 1 0 の他方の面には絶縁層 4 及び保護層 8 も積層されているが、図 1 (b) では、グランドパターン 3 を分かりやすくするために絶縁層 4 及び保護層 8 を省略している。

10

【 0 0 3 2 】

グランドパターン 3 は、第 1 材料 6 1 からなる第 1 グランドパターン 3 1 と第 2 材料 6 2 からなる第 2 グランドパターン 3 2 とを有している。そして、第 1 グランドパターン 3 1 が基板 1 0 の他方の面の全面に亘って形成されるとともに、第 2 グランドパターン 3 2 が第 1 グランドパターン 3 1 に接触した状態で電極パターン 2 に平面視で重なる領域 2 B を囲む枠状に形成されている。なお、スルーホール 1 5、1 6、1 7 の位置には、第 1 グランドパターン 3 1 及び絶縁層 4 に開口が設けられている。図 1 (b) では、グランドパターン 3 を分かりやすく示すために、第 1 グランドパターン 3 1、第 2 グランドパターン 3 2 にハッチングをつけている。

20

【 0 0 3 3 】

第 1 材料 6 1 は、例えば、カーボンを含む導電材料である。第 2 材料 6 2 は、例えば、銀を含む導電材料である。

【 0 0 3 4 】

回路部 7 は、IC パッケージ 7 2 とコネクタ 7 3 とが実装された回路基板 7 1 で構成されている。回路部 7 は、配線パターン 6 と、基板 1 0 のスルーホール 1 5、1 6 に形成されたスルーホール充填材 6 5、6 6 と、を介して、複数の第 1 電極 2 1 及び複数の第 2 電極 2 2 に電気的に接続されている。IC パッケージ 7 2 には、駆動回路や検出回路が設けられていて、複数の第 1 電極 2 1 及び複数の第 2 電極 2 2 を駆動電極及び検出電極とする電気信号を処理することができる。コネクタ 7 3 は、図示しない外部配線が接続され、駆動回路や検出回路に電源を供給するとともに、出力信号を出力するための端子である。なお、図 1 (b) では、分かりやすくするために、配線パターン 6 にもハッチングをつけている。

30

【 0 0 3 5 】

静電容量式入力装置 1 は、複数の第 1 電極 2 1 及び複数の第 2 電極 2 2 の間の静電容量の変化によって、指等の接近を検出する装置である。操作面である電極パターン領域 2 A の X 1 - X 2 方向に複数設けられた第 1 電極 2 1 と、Y 1 - Y 2 方向に複数設けられた第 2 電極 2 2 と、が配置されているので、例えば、以下のようにして、操作面における指等の平面位置を検出することができる。

【 0 0 3 6 】

IC パッケージ 7 2 に設けられた駆動回路によって、パルス状の電圧が一定の時間間隔で複数の第 1 電極 2 1 に、例えば、X 1 側から順番に印加される。

40

【 0 0 3 7 】

第 1 電極 2 1 を X 1 側から順に X 1、X 2、・・・、X m とすると、駆動電極としてパルス状の電圧が X 1 に印加されたときに、X 2 を検出電極とすれば、X 2 に瞬間的な電流が流れる。この電流は X 1 と X 2 との間に形成されている静電容量の大きさに依存するので、指等が接近している場合には、X 1 と X 2 との間に形成されている静電容量の大きさが変化するため、電流量が変化する。一方、次の時間には、駆動電極としてパルス状の電圧が X 2 に印加され、X 3 を検出電極として、電流量が検出される。このようにして、X m を検出電極とする順番まで、順に X 2 方向に走査される。X 1、X 2、・・・、X m を

50

検出電極とする電流量において、指等の接近位置における検出電極の電流量が異なるため、指等が近接したX座標を推定できる。また、第1電極21のうちの駆動電極にパルス状の電圧が印加されたときに、異なる位置の他の2本の第1電極21を検出電極として、それぞれの電流量を同時に検出するようにすれば、X座標に対する検出分解能を向上させることができ、より正確にX座標を推定できる。

【0038】

同様にして、第2電極22に対して、Y1側から順番に同様の走査をおこなうことができる。ICパッケージ72に設けられた駆動回路によって、パルス状の電圧が一定の時間間隔で複数の第2電極22に、例えば、Y1側から順番に印加されて、 Y_1 、 Y_2 、 \dots 、 Y_n の各検出電極の電流量から、指等が接近したY座標を推定できる。

10

【0039】

X方向の走査と、Y方向の走査と、を順番に行うことによって、指等が接近したX座標とY座標とが推定される。このような電氣的な走査は短時間のうちに一通り終了し、繰り返し行わせることができるので、指等が操作面をなぞっているときの移動操作についても推定することが可能である。

【0040】

なお、静電容量式入力装置1における静電容量の検出方法は、上記の例に限定されず、例えば、第1電極21を駆動電極とし、すべての第2電極22を検出電極としてY1-Y2方向の各電流量を検出する等、他の方式であってもよい。

【0041】

このように、静電容量式入力装置1は、操作面である基板10の一方の面に敷設された電極パターン2（複数の第1電極21及び複数の第2電極22）の静電容量を検出するようにしている。このとき、指等の対象物以外からの外乱を抑制するために、電極パターン2の周囲にグランドパターン3が敷設される。

20

【0042】

本実施形態においては、グランドパターン3が基板10の他方の面に敷設され、操作面の反対側から電極パターン2へ外乱が伝播しないようにされている。また、帯電した人体等からの静電気によって、静電容量の検出が不安定にならないように、グランドパターン3は接地されている。そのため、本実施形態のグランドパターン3は、第1材料61からなる第1グランドパターン31が電極パターン2に平面視で重なる領域2Bに亘って形成され、操作面の反対側からの外乱が伝播しないようにされる。さらに、第1材料61より導電率の高い第2材料62からなる第2グランドパターン32が、第1グランドパターン31に接触した状態で電極パターン2に平面視で重なる領域2Bを囲む枠状に形成され、グランドパターン3の接地抵抗を小さくしている。

30

【0043】

なお、図1～図3に示すように、操作面である基板10の一方の面には、第2グランドパターン32に平面視で重なる領域にガードリングパターン26が形成されている。このガードリングパターン26は、スルーホール17を介して第2グランドパターン32に接続されることによって接地されている。ガードリングパターン26によって、操作面側の外乱ノイズや静電気による帯電が抑制される。

40

【0044】

本実施形態の静電容量式入力装置1において、第1電極21、第2電極22、第1グランドパターン31、第2グランドパターン32、配線パターン6、及びスルーホール充填材65、66は、それぞれ印刷によって形成されている。図4～図7を参照して、印刷形成における第1グランドパターン31及び第2グランドパターン32について説明する。

【0045】

図4は、グランドパターン3を形成する前の基板10を説明する模式底面図である。図5は、第1グランドパターン31を説明する模式底面図である。図6は、第2グランドパターン32及び配線パターン6を説明する模式図である。図7は、第2グランドパターン32を説明する模式図である。

50

【0046】

基板10には、図4に示すように、スルーホール15、16、17があらかじめ形成されている。そして、このスルーホール15、16を穴埋めするようにスルーホール充填材65、66が印刷される(図2及び図3参照)。続いて、図4に示されない基板10の一方の面において、第1電極21の印刷が行われる。第1電極21の印刷と第2電極22の印刷との間には層間絶縁層25が形成され、図2に示すように、第1電極21と第2電極22との交点が短絡しないように絶縁されている。続いて、第2電極22の印刷が行われる。なお、第1電極21は、Y1-Y2方向に延在する配線部と、図1(a)に示す略菱形形状の複数の電極部と、で2層構造に構成してもよい。例えば、線幅が細い配線部を形成した後、図1(a)に示す略菱形形状の電極層を積層することが可能である。また、この電極層は、第2電極22の印刷時に形成してもよい。また、第2電極22も同様の配線部と電極部との2層構造にして、第1電極21及び第2電極22のそれぞれにおいて、略菱形形状の電極層を積層することも可能である。図4には、図1(a)に示す第1電極21及び第2電極22が形成された電極パターン2に平面視で重なる領域2Bを示している。

10

【0047】

次に、基板10の他方の面に、第1グランドパターン31の印刷が行われる。この印刷により、第1材料61からなる第1グランドパターン31が図5に示すように形成される。このとき、第1グランドパターン31には、基板10のスルーホール15、16、17の位置に合わせて開口部31aが形成されている。

20

【0048】

続いて、図6に示すように、配線パターン6との絶縁を行うために絶縁層4が、電極パターン2に平面視で重なる領域2Bに形成される。なお、絶縁層4にも、基板10のスルーホール15、16の位置に合わせて開口部4aが形成されている。続いて、第2グランドパターン32と配線パターン6とが、印刷によって一括形成される。この印刷により、第2材料62からなる第2グランドパターン32及び配線パターン6が形成される。

【0049】

このとき、第2グランドパターン32は、図6に示すように、絶縁層4を囲む枠状に印刷される。これにより、第2グランドパターン32が図5に示す第1グランドパターン31に接触した状態となるとともに、図7に示すように、電極パターン2に平面視で重なる領域2Bを囲む枠状に形成される。一方、図6に示す配線パターン6は、絶縁層4を介して、第1グランドパターン31とは接触しない。配線パターン6は、絶縁層4の他方の側に敷設され、且つ、開口部4a及び開口部31aの位置では基板10及びスルーホール充填材65、66に接して電極パターン2と電氣的に接続される。なお、第2グランドパターン32は、回路部7と接続されるグランド配線32aを有している。また、第2グランドパターン32には、静電容量式入力装置1を搭載する電子機器の接地端子等に接続可能なパッド部32bが形成されている(図7)。パッド部32bを介して電子機器の接地端子とグランドパターン32とが同電位(接地電位)に保たれ、外乱ノイズや静電気による帯電を、より確実に抑制することができる。なお、本実施形態では第2グランドパターン32は切れ目のない連続した枠状に形成されたが、一部に切れ目があってもよい。

30

40

【0050】

続いて、配線パターン6に沿って、回路部7を接続する実装ランド部(図示しない)を除き、配線パターン6を覆う保護層8が形成される。この実装ランド部には、ICパッケージ72とコネクタ73とが実装された回路基板71が搭載され、回路基板71に設けられている接続部と接続される。

【0051】

層間絶縁層25、絶縁層4、及び保護層8には、密着性と絶縁性に優れたレジスト材料を用いることが好適である。これらには、同じレジスト材料で使用してもよい。また、密着性に優れたレジスト材料と、絶縁性に優れたレジスト材料と、を積層して、それぞれ2層以上の構成としてもよい。それぞれ、1層の厚さは数 μm ~数十 μm 程度であり、例え

50

ば層間絶縁層 2 5 として、3 層のレジスト材料を積層し、5 0 μm 程度の厚さにすることができる。

【 0 0 5 2 】

第 1 電極 2 1、第 2 電極 2 2、第 1 グランドパターン 3 1、第 2 グランドパターン 3 2、配線パターン 6、の厚さは、例えば、数 μm ~ 数十 μm 程度である。配線パターン 6 の線幅は、例えば、0 . 1 mm 程度である。

【 0 0 5 3 】

本実施形態では、第 1 材料 6 1 からなる第 1 グランドパターン 3 1 は、カーボンペーストを導電インク材料として印刷することで形成される。カーボンペーストは、比較的安価な導電材料であり、大面積に塗布する場合に好適である。また、劣化が少なく、長期信頼性に優れている。カーボンペーストは、カーボンブラック、カーボンファイバー、カーボンナノチューブなどの微小なカーボンフィラーが溶融状態のバインダー樹脂内に混入されている。カーボンフィラーは、導電性、印刷性などの必要に応じて単独、または 2 種類以上混合し、粒径の異なるものを併せて用いることができる。導電インク材料としてカーボンペーストを電極の形状に応じてスクリーン印刷し、乾燥硬化させまたは加熱硬化させる。

10

【 0 0 5 4 】

第 1 材料 6 1 からなる第 1 グランドパターン 3 1 は、導電インク材料を印刷して硬化させ形成されたものである。蒸着等の方法に比べて、低コストである。また、蒸着等の方法に比べて、製造が容易である。第 1 材料 6 1 の厚さが 1 0 μm 程度のとき、1 k 程度の抵抗値が得られる。

20

【 0 0 5 5 】

本実施形態では、第 1 電極 2 1、第 2 電極 2 2、第 2 グランドパターン 3 2、及び配線パターン 6 は、銀を含む第 2 材料 6 2 で形成されている。第 2 材料 6 2 は、導電インク材料として、溶融状態のバインダー樹脂に粉状の銀フィラーが含まれた銀ペーストを使用し、スクリーン印刷で電極層のパターンを形成し、乾燥硬化させまたは加熱硬化させる。銀ペーストは比較的高価な導電材料であるが、導電率が高く、且つ長期信頼性に優れている。第 2 材料 6 2 の厚さが 1 0 μm 程度のとき、0 . 1 程度の抵抗値が得られる。また、スルーホール充填材 6 5、6 6 にも、同様の導電材料が用いられる。

【 0 0 5 6 】

30

第 2 材料 6 2 からなる第 2 グランドパターン 3 2 は、導電インク材料を印刷して硬化させて形成されたものである。蒸着等の成膜やフォトリソグラフィを用いたパターン形成の方法に比べて、製造が容易である。また、蒸着等の方法に比べて、材料の使用効率を向上できるので、より低コスト化が可能である。

【 0 0 5 7 】

第 1 電極 2 1 及び第 2 電極 2 2 は、線幅は細いが低抵抗の配線材料と、所定の面積に形成される積層材料と、を組み合わせ形成したものであってもよい。例えば、線幅は細いが低抵抗の配線材料には、配線パターン 6 と同じ銀ペーストを導電インク材料として用いることができる。所定の面積に形成される積層材料には、第 1 グランドパターン 3 1 と同じカーボンペーストを導電インク材料として用いることができる。

40

【 0 0 5 8 】

以下、本実施形態としたことによる効果について説明する。

【 0 0 5 9 】

本実施形態の静電容量式入力装置 1 において、基板の他方の面に敷設されたグランドパターン 3 は、第 1 グランドパターン 3 1 が基板の一方の面に敷設された電極パターン 2 に平面視で重なる領域 2 B に亘って形成され、第 2 グランドパターン 3 2 が電極パターン 2 に平面視で重なる領域 2 B を囲む枠状に形成される。そして、第 2 グランドパターン 3 2 が第 1 グランドパターン 3 1 に接触しているので、第 2 グランドパターン 3 2 によって、グランドパターン 3 の抵抗値を低くすることができる。こうすれば、第 1 材料 6 1 には、導電率の低い材料を用いることができる。このため、第 1 材料 6 1 には導電率の低い材料

50

を用いても、グランドパターン3の抵抗値を低くすることができるので、感度のバラツキを抑えることができる。さらに、導電率の高い第2材料62が高コストであっても、棒状の第2グランドパターン32を形成するための使用量は少ないので、グランドパターン3全体のコストは少なくすむ。

【0060】

本実施形態の静電容量式入力装置1において、第2材料62によって形成される配線パターン6と第2グランドパターン32とを同一工程にすることができる。こうすれば、配線パターン6と第2グランドパターン32とを別々に形成する場合に比べて、工程が削減できる。

【0061】

本実施形態の静電容量式入力装置1において、第1材料61は、カーボンを含む導電材料なので、低コストである。このため、第1グランドパターン31の面積が大きくても、グランドパターン3のコストは少なくすむ。

【0062】

本実施形態の静電容量式入力装置1において、第2材料62は、銀を含む導電材料なので、導電率が高い。これにより、棒状の第2グランドパターン32を細く形成しても、グランドパターン3の抵抗値を低くすることができる。例えば、第2グランドパターン32を配線パターン6と同じ導電率が高い材料にすれば、第2グランドパターン32の線幅を細くできるとともに、配線パターン6と第2グランドパターン32とを一括形成することができる。

【0063】

本実施形態の静電容量式入力装置1において、第1材料61からなる第1グランドパターン31は、導電インク材料を印刷して硬化させて形成されたものであるため、蒸着等の方法に比べて、低コストである。また、蒸着等の方法に比べて、製造が容易である。

【0064】

本実施形態の静電容量式入力装置1において、第2材料62からなる第2グランドパターン32は、導電インク材料を印刷して硬化させて形成されたものであるため、蒸着等の成膜やフォトリソグラフィを用いたパターン形成の方法に比べて、製造が容易である。また、蒸着等の方法に比べて、材料の使用効率を向上できるので、より低コスト化が可能である。

【0065】

以上のように、本発明の実施形態の静電容量式入力装置1を具体的に説明したが、本発明は上記の実施形態に限定されるものではなく、要旨を逸脱しない範囲で種々変更して実施することが可能である。例えば次のように変形して実施することができ、これらの実施形態も本発明の技術的範囲に属する。

【0066】

(1) 本実施形態において、第1グランドパターン31は基板10の他方の面の全面に形成されているが、第2グランドパターン32と重なる位置からさらに外側に広がっていても構わない。第2グランドパターン32は電極パターン2に平面視で重なる領域2Bより外周側であれば、離れた位置であってもよい。なお、第2材料62の使用量をできるだけ減らすためには、電極パターン2に平面視で重なる領域2Bに近い位置であることが好ましい。

【0067】

(2) 本実施形態において、第2グランドパターン32を形成する第2材料62は、第1材料61より導電率が高く、配線パターン6に使用する導電材料よりも導電率が低い材料であってもよい。配線パターン6と一括形成することはできないが、グランドパターン3としての必要な導電率であれば、配線パターン6に使用する導電材料よりも導電率が低くても構わない。

【0068】

(3) 本実施形態において、操作面を平面として図示しているが、曲面を有する操作面

10

20

30

40

50

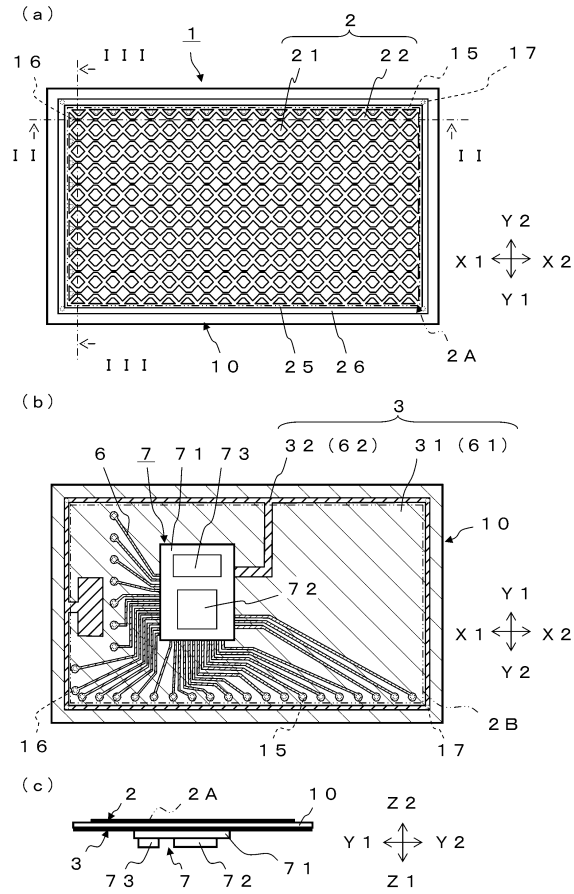
であってもよい。

【符号の説明】

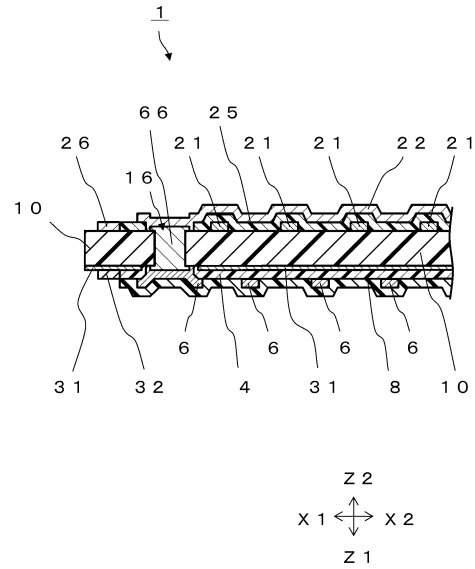
【0069】

1	静電容量式入力装置	
2	電極パターン	
3	グランドパターン	
4	絶縁層	
4 a	開口部	
6	配線パターン	
7	回路部	10
8	保護層	
10	基板	
15、16、17	スルーホール	
21	第1電極	
22	第2電極	
25	層間絶縁層	
26	ガードリングパターン	
31	第1グランドパターン	
31 a	開口部	
32	第2グランドパターン	20
32 a	グランド配線	
32 b	パッド部	
61	第1材料	
62	第2材料	
65、66	スルーホール充填材	
71	回路基板	
72	ICパッケージ	
73	コネクタ	

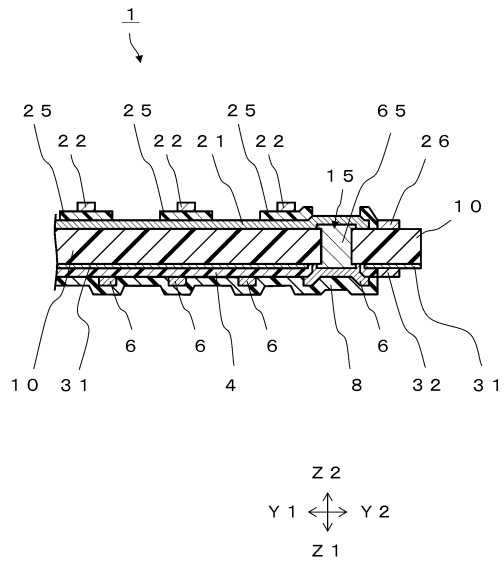
【図 1】



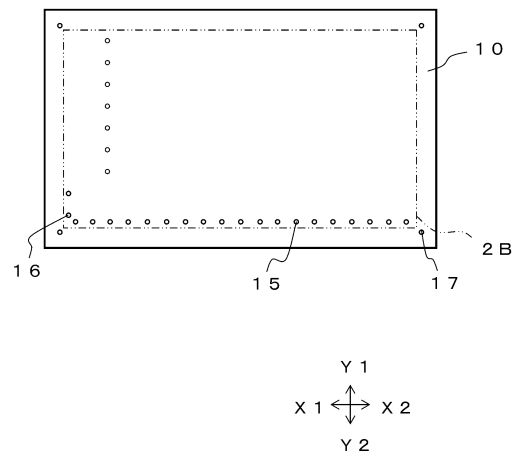
【図 2】



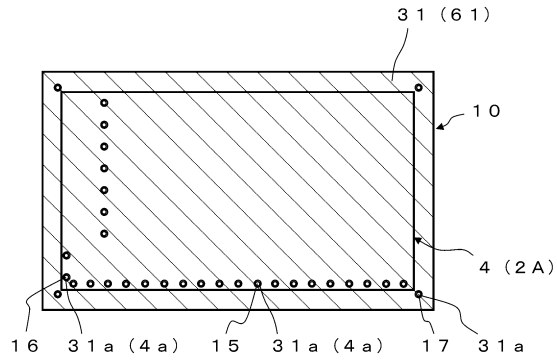
【図 3】



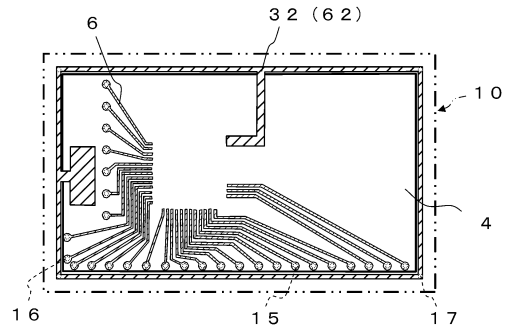
【図 4】



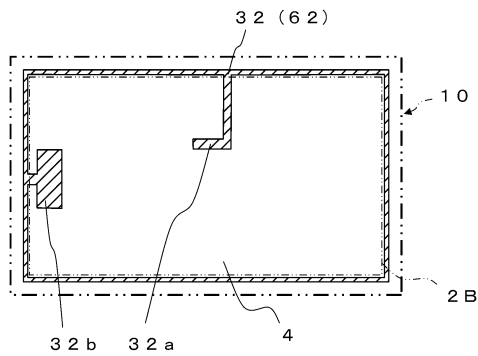
【図5】



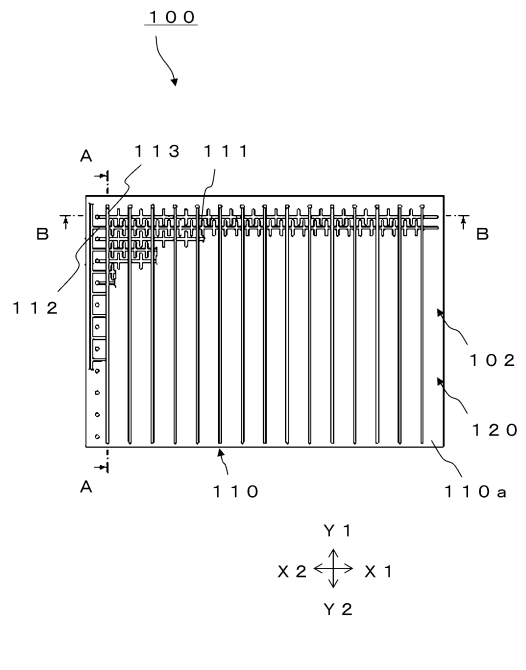
【図6】



【図7】

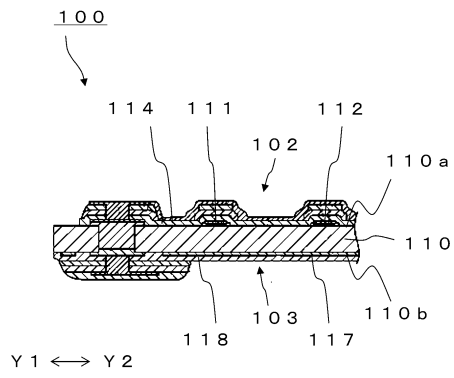


【図8】

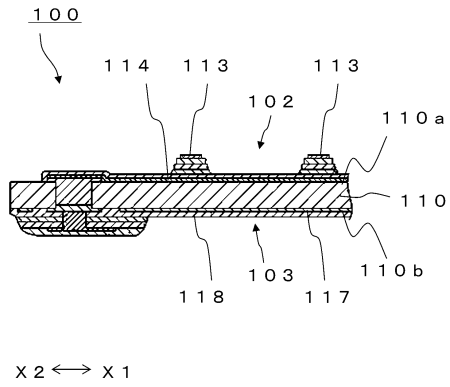


【 9 】

(a)



(b)



フロントページの続き

- (56)参考文献 米国特許出願公開第2012/0044662(US,A1)
特開2010-218535(JP,A)
特開2011-048805(JP,A)
特開平10-003349(JP,A)
米国特許出願公開第2011/0248938(US,A1)
特開2010-219425(JP,A)
特開2010-212523(JP,A)
特開平10-325967(JP,A)
特開2011-232641(JP,A)
米国特許出願公開第2012/0326992(US,A1)
特開2009-086184(JP,A)
特開2000-181612(JP,A)

(58)調査した分野(Int.Cl., DB名)

G06F 3/041
G06F 3/044