



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I705149 B

(45)公告日：中華民國 109 (2020) 年 09 月 21 日

(21)申請案號：105118860

(22)申請日：中華民國 105 (2016) 年 06 月 16 日

(51)Int. Cl. : C23C14/22 (2006.01)

C23C14/06 (2006.01)

C23C14/58 (2006.01)

C23C28/00 (2006.01)

H01L27/02 (2006.01)

(30)優先權：2015/06/19 美國

14/745,367

(71)申請人：美商應用材料股份有限公司 (美國) APPLIED MATERIALS, INC. (US)

美國

(72)發明人：于敏銳 YU, MINRUI (CN)；馬 楷 MA, KAI (US)；鄺 湯姆士 KWON, THOMAS (US)；辛格 卡沙爾 K SINGH, KAUSHAL K. (US)；平 爾萱 PING, ER-XUAN (US)

(74)代理人：李世章；彭國洋

(56)參考文獻：

TW I343630

審查人員：李嘉修

申請專利範圍項數：18 項 圖式數：5 共 28 頁

(54)名稱

多層金屬介電膜之物理氣相沉積及退火處理

(57)摘要

本發明提供形成於基板上之薄膜疊層結構與在基板上形成薄膜疊層結構的方法。在一具體例中，在基板上形成薄膜疊層結構的方法包括：於形成在基板上之氧化物層上沉積第一黏合層及在第一黏合層上沉積金屬層，其中第一黏合層和金屬層形成應力中和結構。

The present disclosure provides a film stack structure formed on a substrate and methods for forming the film stack structure on the substrate. In one embodiment, the method for forming a film stack structure on a substrate includes depositing a first adhesion layer on an oxide layer formed on the substrate and depositing a metal layer on the first adhesion layer, wherein the first adhesion layer and the metal layer form a stress neutral structure.

指定代表圖：

符號簡單說明：

100 . . . 方法

102 . . . 方塊

104 . . . 方塊

106 . . . 方塊

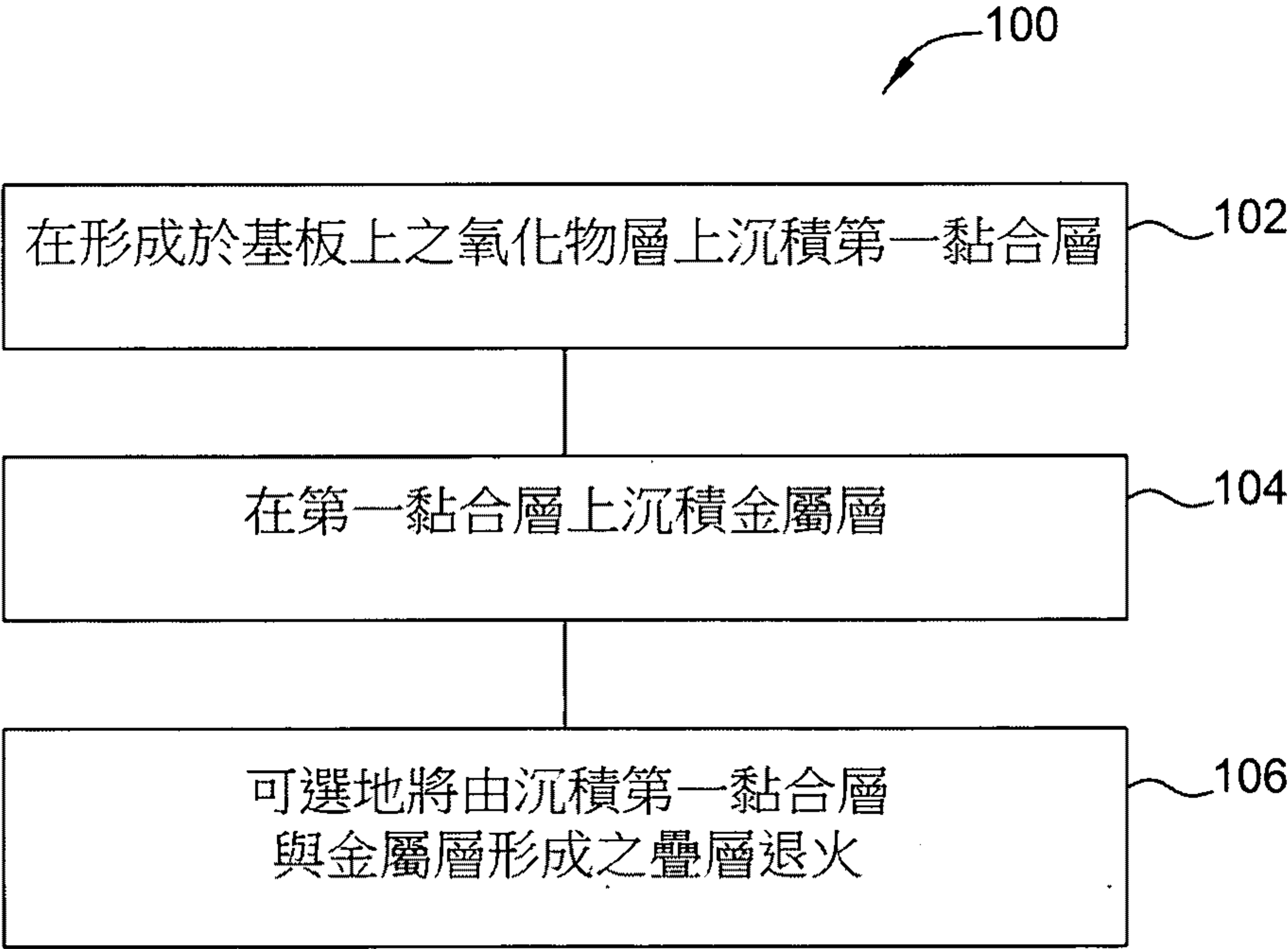


圖1



I705149

【發明摘要】**【中文發明名稱】** 多層金屬介電膜之物理氣相沉積及退火處理**【英文發明名稱】** PVD DEPOSITION AND ANNEAL OF MULTI-LAYER
METAL-DIELECTRIC FILM**【中文】**

本發明提供形成於基板上之薄膜疊層結構與在基板上形成薄膜疊層結構的方法。在一具體例中，在基板上形成薄膜疊層結構的方法包括：於形成在基板上之氧化物層上沉積第一黏合層及在第一黏合層上沉積金屬層，其中第一黏合層和金屬層形成應力中和結構。

【英文】

The present disclosure provides a film stack structure formed on a substrate and methods for forming the film stack structure on the substrate. In one embodiment, the method for forming a film stack structure on a substrate includes depositing a first adhesion layer on an oxide layer formed on the substrate and depositing a metal layer on the first adhesion layer, wherein the first adhesion layer and the metal layer form a stress neutral structure.

【指定代表圖】 第（ 1 ）圖。**【代表圖之符號簡單說明】**

1 0 0 方法

1 0 2 方塊

1 0 4 方塊

1 0 6 方塊

【特徵化學式】

無

【發明說明書】

【中文發明名稱】多層金屬介電膜之物理氣相沉積及退火處理

【英文發明名稱】PVD DEPOSITION AND ANNEAL OF MULTI-LAYER METAL-DIELECTRIC FILM

【技術領域】

【0001】本發明的具體例大體上係關於在介電質上沉積薄金屬膜以形成金屬-介電質之多重結構的方法，且更具體為關於形成薄膜疊層的方法，其中薄膜疊層包括薄金屬膜。

【先前技術】

【0002】半導體元件之次世代超大型積體電路(VLSI)與極大型積體電路(ULSI)的關鍵技術挑戰的其中之一為可靠地生產次半微米與更小的特徵。然而，隨著電路技術之界限的推進，VLSI與ULSI技術的尺寸縮小在處理能力上有著額外的要求。對於VLSI與ULSI的成功及持續努力以增加單獨基板與晶圓之電路密度與品質，在基板上闡極結構之可靠形成是重要的。

【0003】隨著次世代元件之電路密度增加，像是通孔、溝槽、接點、閘極結構與其他特徵之互連的寬度，及這些特徵間之介電質材料，減少至45nm與32nm尺寸，但是，介電質層的厚度實質地保持不變，因而增加這些特徵的深寬比。為了能製造次世代元件與結構，常使用半導體晶片的三維(3D)堆疊以改善電晶體的效能。藉由排列電晶體為三維而非傳統的二維，多個電晶

體在積體電路(IC)中彼此可以非常接近。半導體晶片的三維(3D)堆疊降低線長且維持低線路延遲。在製造半導體晶片的三維(3D)堆疊中，常使用台階狀結構以容許多個互連結構配置於其上，形成垂直電晶體元件的高密度。

【0004】 因此，需要用以形成互連之改良方法以持續減少製造成本、記憶單元尺寸、及積體電路的功耗。

【發明內容】

【0005】 在一具體例中，於此說明用以在基板上形成薄膜疊層的方法。此方法包括沉積第一黏合層於形成在基板上的氧化物層之上，及沉積金屬層於第一黏合層之上，其中第一黏合層和金屬層形成應力中和結構。

【0006】 在另一具體例中，於此說明形成在基板上之薄膜疊層結構。此薄膜疊層結構包括第一黏合層與金屬層。第一黏合層沉積於形成在基板上的氧化物層之上。金屬層沉積於黏合層之上。第一黏合層和金屬層形成應力中和結構。

【0007】 在一具體例中，於此說明用以在基板上形成薄膜疊層的方法。此方法包括沉積第一黏合層於形成在基板上的氧化物層之上，沉積金屬層於第一黏合層之上，及沉積第二黏合層於金屬層之上，其中第一黏合層、金屬層與第二黏合層形成應力中和結構。

【圖式簡單說明】

【0008】 簡短總結於上之本發明更具體的說明可參考具體例，部分之具體例繪製於隨附圖式，因而上述所提

到本發明的特徵可被詳盡地理解。然而應注意到，隨附圖式僅繪示本發明之典型具體例，且因而不被當作限制本發明範疇，因為本發明可允許其他相同有效具體例。

【0009】 圖1描繪根據一具體例之在基板上形成薄膜疊層的方法。

【0010】 圖2A-2D繪示圖1之方法的間隔地形成在基板上之薄膜疊層。

【0011】 圖3描繪根據一具體例之在基板上形成薄膜疊層的方法。

【0012】 圖4A-4E繪示圖3之方法的間隔地形成在基板上之薄膜疊層。

【0013】 圖5繪示根據一具體例之用於在基板上形成薄膜疊層的處理系統。

【0014】 為了易於理解，在圖式中共通的相同元件儘可能地使用相同的參考符號。意欲使一具體例之元件與特徵可有利地結合到另一個具體例，而不需要進一步說明。

【0015】 然而應注意到，隨附圖式僅繪示本發明之範例具體例，且因而不被當作限制本發明範疇，因為本發明可允許其他相同有效具體例。

【實施方式】

【0016】 在此揭露於基板上形成薄膜疊層的方法。此方法包括於形成在基板上之氧化物層上沉積第一黏合

層，與在第一黏合層上沉積金屬層，其中第一黏合層和金屬層形成應力中和結構。

【0017】圖1繪示於基板上形成薄膜疊層之方法100的一具體例。圖2A-2D繪示圖1的方法中在不同階段的基板之橫截面視圖。圖2A描繪具有形成在基板200上之氧化物層202的基板200。氧化物層202藉由電漿輔助化學氣相沉積(PECVD)或物理氣相沉積(PVD)可沉積在基板上。例如，氧化物層可由TEOS所製成。氧化物層202具有厚度205。在一具體例中，氧化物層202之厚度205可不大於250 Å。

【0018】方法100開始於方塊102，如圖2B所示，在氧化物層202上沉積第一黏合層204。可使用物理氣相沉積或其他合適處理沉積第一黏合層204。第一黏合層204可為氮化物膜。例如，第一黏合層204可為氮化鈦(TiN)或氮化鎢(WN)。

【0019】在方塊104，如圖2C所示，金屬層206沉積在第一黏合層204的表面上。可使用PVD處理或其他合適處理沉積金屬層206。金屬層206可例如為鎢(W)。在一具體例中，金屬層206具有小於15 Ω/□之片電阻。

【0020】第一黏合層204和金屬層206形成應力中和結構。例如，在一具體例中，第一黏合層204展出壓應力，代表力向下方基板推擠，而金屬層206展出張應力，代表力在下方基板上拉扯。在另一具體例中，第一黏合層204展出張應力，而金屬層206展出壓應力。

【0021】第一黏合層204和金屬層206可具有不超過200 Å之總厚度208。例如，在一具體例中，WN與W之雙層可沉積在氧化物層202上，使WN層具有40 Å之厚度，而W層具有160 Å之厚度。

【0022】金屬層206、第一黏合層204與氧化物層202可集體地被當作氧化物-金屬(OM)結構209。如圖2D所示，形成各OM結構209，使各OM結構209之完成基板彎曲是小於1 μm。此小於1 μm之基板彎曲是由於第一黏合層204與金屬層206所形成之應力中和結構。當第一黏合層204之力向基板200推擠時，金屬層206之力在基板200上拉扯。藉由調整第一黏合層204之厚度與金屬層206之厚度，力可接近於抵消，造成小於1 μm之基板彎曲。

【0023】在方塊106，薄膜疊層可選擇性地移送至退火腔室以進行退火處理。將薄膜疊層退火可進一步降低基板之彎曲與金屬層206之電阻。例如，在一具體例中，薄膜疊層可於500°C退火2小時。在另一具體例中，薄膜疊層可在較高的溫度以較短的時間退火。

【0024】圖3繪示用於在基板上形成薄膜疊層之方法300的一具體例。圖4A-4E繪示圖3之方法300的在不同階段基板橫截面視圖。圖4A描繪具有形成在基板400上之氧化物層402的基板400。氧化物層402可藉由PECVD處理沉積在基板上。例如，氧化物層可為TEOS

層。氧化物層402具有厚度405。在一具體例中，氧化物層402之厚度405可不大於250 Å。

【0025】方法300開始於方塊302，如圖4B所示，在氧化物層402上沉積第一黏合層404。可使用PVD或其他合適處理沉積第一黏合層404。第一黏合層404可為氮化物膜。例如，第一黏合層404可為TiN或WN。

【0026】在方塊304，如圖4C所示，金屬層406沉積在第一黏合層404的表面上。可使用PVD處理或其他合適處理沉積金屬層406。金屬層406可例如為W。在一具體例中，金屬層406具有小於15 Ω/□之片電阻。

【0027】在方塊306，如圖4D所示，第二黏合層410沉積在金屬層406上。可使用PVD或其他合適處理沉積第二黏合層410。第二黏合層410可為氮化物膜。例如，第二黏合層410可為TiN或WN。在一具體例中，第二黏合層410可以和第一黏合層404是相同的。例如，第一黏合層404與第二黏合層410為WN。在另一具體例中，第一黏合層404與第二黏合層410可以是不同材料。

【0028】第一黏合層404、金屬層406與第二黏合層410形成應力中和結構。例如，在一具體例中，第一黏合層404與第二黏合層410可展出壓應力，而金屬層406展出張應力。在另一具體例中，第一黏合層404與第二黏合層410可展出張應力，而金屬層406展出壓應力。例如，第一黏合層404與第二黏合層410可為TiN，

其展出壓應力，代表力在下方基板上推擠。金屬層406可為W，其展出張應力，代表力向下方基板拉扯。

【0029】第一黏合層404、金屬層406與第二黏合層410可具有不超過200 Å之總厚度408。例如，在一具體例中，TiN/W/TiN之三層可沉積在氧化物層402上，使TiN層各具有30 Å之厚度，而W層具有140 Å之厚度。

【0030】第一黏合層404、金屬層406、第二黏合層410與氧化物層402可集體地被當作氧化物-金屬(OM)結構409。如圖4E所示，形成各OM結構409，使各OM結構409之完成基板彎曲是小於1 μm。此小於1 μm之基板彎曲是由於第一黏合層404、金屬層406與第二黏合層410所形成之應力中和結構。當第一黏合層404之力在基板400上拉扯時，金屬層406之力在基板400上推擠，且第二黏合層410之力在基板400上拉扯。藉由調整第一黏合層404之厚度、金屬層406之厚度與第二黏合層410之厚度，力可抵消，造成每個OM結構409小於1 μm之基板彎曲。

【0031】在方塊308，薄膜疊層可選擇性地移送至退火腔室以進行退火處理。將薄膜疊層退火可進一步降低基板之彎曲與金屬層406之片電阻。例如，在一具體例中，薄膜疊層可於500°C退火2小時。在另一具體例中，薄膜疊層可在較高的溫度以較短的時間退火。

【0032】圖5繪示多腔室處理系統500。處理系統500可包括負載鎖定腔室502、504、機械手506、移送腔

室 508、處理腔室 510、512、514、516、518、528 與控制器 520。負載鎖定腔室 502、504 允許基板(未示出)移送進出處理系統 500。負載鎖定腔室 502、504 可泵回導入處理系統 500 之基板以維持真空密封。機械手 506 可在負載鎖定腔室 502、504 與處理腔室 510、512、514、516、518、528 之間移送基板。機械手 506 也可在負載鎖定腔室 502、504 與移送腔室 508 之間移送基板。

【0033】 各處理腔室 510、512、514、516、518 與 528 可被裝備以進行若干基板操作，像是原子層沉積 (ALD)、化學氣相沉積 (CVD)、PVD、蝕刻、預清洗、除氣、加熱、定位、或其他基板處理。此外，各處理腔室 510、512、514、516、518 與 528 可被裝備以沉積氧化物層、第一黏合層、金屬層或第二黏合層。

【0034】 控制器 520 可被配置以操作處理系統 500 之所有樣態，像是圖 1 及圖 3 所揭示的方法。例如，控制器 520 可被配置以控制在基板上形成金屬互連之方法。控制器 520 包括可與記憶體 524 和大量儲存裝置操作之程式化中央處理單元 (CPU) 522、輸入控制單元與顯示單元(未示出)，像是電源、時鐘、快取、輸入/輸出 (I/O) 電路與襯墊，耦接至處理系統之各種組件以促使控制基板處理。控制器 520 也包括透過在處理系統 500 內之感測器監測基板處理之硬體，包括監測前驅物、處理氣體與淨化氣體流之感測器。量測像是基板溫度、腔室氛圍

壓力、與類似之系統參數的其他感測器也可提供資訊給控制器 520。

【0035】為了促使上述處理系統 500 之控制，CPU 522 可為可使用在工業裝配中任何形式之通用電腦處理器之一種，像是可程式化邏輯控制器 (PLC)，用以控制各種腔室與次處理器。記憶體 524 耦接至 CPU 522，且記憶體 524 為非暫態與可為一或多種速效性記憶體，像是隨機存取記憶體 (RAM)、唯讀記憶體 (ROM)、軟式磁碟機、硬碟、或任何其他形式的數位儲存，本地或遠端的。支持電路 526 耦接至 CPU 522 用以以常規方式支持處理器。帶電物種產生、加熱、與其他處理大體上儲存在記憶體 524，一般為軟體常式。此軟體常式也可藉由第二 CPU (未示出) 被儲存與 / 或執行，此第二 CPU 定位於被 CPU 522 所控制的硬體之遠端。

【0036】記憶體 524 為含有指令之電腦可讀取儲存媒體之形式，此指令被 CPU 522 執行時，促使處理系統 500 之操作。記憶體 524 內之指令為程式產品的形式，像是實行本發明方法之程式。程式碼可遵從各種不同程式語言的任何一種。在一例子中，本發明可以如儲存於用以與電腦系統使用之電腦可讀取儲存媒體上之程式產品來實行。程式產品之程式定義具體例 (包括本文所述之方法) 之功能。例示性電腦可讀取儲存媒體包括 (但不限於)：(i) 非可寫式儲存媒體 (例如，電腦內之唯讀記憶體裝置，像是可被 CD-ROM 驅動機讀取的 CD-ROM 碟

片、快閃記憶體、ROM晶片、或任何形式之固態非揮發性半導體記憶體)，其中資訊可永久儲存；與(ii)可寫式儲存媒體(例如，磁碟片驅動機內之軟式磁碟機或硬碟驅動機或任何形式之固態隨機存取半導體記憶體)，其中可變動資訊被儲存。當執行電腦可讀取指令以實行本文所述方法之功能時，此電腦可讀取儲存媒體為本發明之具體例。

實施例 1

【0037】 接下來的實施例可使用圖5所示之處理腔室來實行。基板被移送至第一處理腔室以沉積氧化物層。第一處理腔室是被配置以在基板上沉積TEOS之PECVD腔室。TEOS層具有 $250\text{ \AA}$ 之厚度。TEOS層透過PECVD處理被沉積。沉積的TEOS具有 $250\text{ \AA}$ 之厚度。

【0038】 機械手將具有TEOS層沉積於其上之基板移送至第二處理腔室，以沉積第一黏合層。第二處理腔室是被配置以在TEOS層上沉積WN層之PVD腔室。WN層具有 $40\text{ \AA}$ 之厚度。WN可以 $5.0\text{ \AA/s}$ 的速率被沉積。WN層展出壓應力。

【0039】 機械手將具有第一黏合層沉積於其上之基板移送至第三處理腔室，以沉積金屬層。第三處理腔室是被配置以在WN黏合層上沉積W層之CVD腔室。W層具有 $160\text{ \AA}$ 之厚度。W層展出張應力。W可以 $17.6\text{ \AA/s}$ 的

速率被沉積。TEOS層、WN層與W層被集體地當作OM結構。

【0040】機械手在處理腔室中移送基板，直至所欲數量的OM結構沉積在基板上。例如，120個OM結構可被沉積在基板上。由於由WN層和W層所形成的應力中和結構，各OM結構具有小於 $1\mu\text{m}$ 之基板彎曲。因此，120個OM結構之總基板彎曲是小於 $120\mu\text{m}$ 。

【0041】在120個OM結構之薄膜疊層沉積在基板上之後，基板可被移送出處理系統而進入退火腔室。將形成在基板上之薄膜疊層退火降低了基板彎曲，也進一步降低金屬層之片電阻。薄膜疊層在 500°C 退火2小時。

實施例2

【0042】接下來的實施例可使用圖5所示之處理腔室來實行。基板被移送至第一處理腔室以沉積氧化物層。第一處理腔室是被配置以在基板上沉積TEOS之PECVD腔室。TEOS層具有 $250\text{\AA}$ 之厚度。TEOS層透過PECVD處理被沉積。沉積的TEOS具有 $250\text{\AA}$ 之厚度。

【0043】機械手將具有TEOS層沉積於其上之基板移送至第二處理腔室，以沉積第一黏合層。第二處理腔室是被配置以在TEOS層上沉積TiN層之低功率射頻PVD(LPRFPVD)腔室。TiN層具有 $60\text{\AA}$ 之厚度。TiN可以 $0.5\text{\AA}/\text{s}$ 的速率被沉積。TiN層展出壓應力。

【0044】機械手將具有第一黏合層沉積於其上之基板移送至第三處理腔室，以沉積金屬層。第三處理腔室是被配置以在TiN黏合層上沉積W層之PVD腔室。W層具有 $140\text{ \AA}$ 之厚度。W可以 $17.6\text{ \AA/s}$ 的速率被沉積。W層展出張應力。

【0045】TEOS層、TiN層與W層被集體地當作OM結構。機械手在處理腔室中移送基板，直至所欲數量的OM結構沉積在基板上。例如，120個OM結構可被沉積在基板上。由於由TiN層和W層所形成的應力中和結構，各OM結構具有小於 $1\text{ }\mu\text{m}$ 之基板彎曲。因此，120個OM結構之總基板彎曲是小於 $120\text{ }\mu\text{m}$ 。

實施例3

【0046】接下來的實施例可使用圖5所示之處理腔室來實行。基板被移送至第一處理腔室以沉積氧化物層。第一處理腔室是被配置以在基板上沉積TEOS之PECVD腔室。TEOS層具有 $250\text{ \AA}$ 之厚度。TEOS層透過PECVD處理被沉積。沉積的TEOS具有 $250\text{ \AA}$ 之厚度。

【0047】機械手將具有TEOS層沉積於其上之基板移送至第二處理腔室，以沉積第一黏合層。第二處理腔室是被配置以在TEOS層上沉積WN層之PVD腔室。WN層具有 $30\text{ \AA}$ 之厚度。WN可以 $5.0\text{ \AA/s}$ 的速率被沉積。第一WN層展出壓應力。

【0048】機械手將具有第一黏合層沉積於其上之基板移送至第三處理腔室，以沉積金屬層。第三處理腔室是被配置以在WN黏合層上沉積W層之CVD腔室。W層具有 $140\text{ \AA}$ 之厚度。W可以 $17.6\text{ \AA/s}$ 的速率被沉積。W層展出張應力。

【0049】機械手將具有金屬層沉積於其上之基板移送至第四處理腔室，以沉積第二黏合層。第四處理腔室是被配置以在金屬W層上沉積WN之第二層之PVD腔室。WN層具有 $30\text{ \AA}$ 之厚度。WN可以 $5.0\text{ \AA/s}$ 的速率被沉積。第二WN層展出壓應力。

【0050】TEOS層、第一WN層、W層與第二WN層被集體地當作OM結構。機械手在處理腔室中移送基板，直至所欲數量的OM結構沉積在基板上。例如，120個OM結構可被沉積在基板上。由於由第一WN層、W層與第二WN層所形成的應力中和結構，各OM結構具有小於 $1\text{ }\mu\text{m}$ 之基板彎曲。因此，120個OM結構之總基板彎曲是小於 $120\text{ }\mu\text{m}$ 。

【0051】在120個OM結構之薄膜疊層沉積在基板上之後，基板可被移送出處理系統而進入退火腔室。薄膜疊層在 500°C 退火2小時。

【0052】雖然前述是直接關於本發明之具體例，但在不悖離本發明之基本範疇的情況下，可構想出本發明之其他與進一步之具體例，且本發明之範疇是由隨附的申請專利範圍來決定。

【符號說明】

【 0 0 5 3 】

- 1 0 0 方 法
- 1 0 2 方 塊
- 1 0 4 方 塊
- 1 0 6 方 塊
- 2 0 0 基 板
- 2 0 2 氧 化 物 層
- 2 0 4 第 一 黏 合 層
- 2 0 5 厚 度
- 2 0 6 金 屬 層
- 2 0 8 總 厚 度
- 2 0 9 O M 結 構
- 3 0 0 方 法
- 3 0 2 方 塊
- 3 0 4 方 塊
- 3 0 6 方 塊
- 3 0 8 方 塊
- 4 0 0 基 板
- 4 0 2 氧 化 物 層
- 4 0 4 第 一 黏 合 層
- 4 0 5 厚 度
- 4 0 6 金 屬 層
- 4 0 8 總 厚 度

- 4 0 9 O M 結 構
- 4 1 0 第 二 黏 合 層
- 5 0 0 多 腔 室 處 理 系 統
- 5 0 2 負 載 鎖 定 腔 室
- 5 0 4 負 載 鎖 定 腔 室
- 5 0 6 機 械 手
- 5 0 8 移 送 腔 室
- 5 1 0 處 理 腔 室
- 5 1 2 處 理 腔 室
- 5 1 4 處 理 腔 室
- 5 1 6 處 理 腔 室
- 5 1 8 處 理 腔 室
- 5 2 0 控 制 器
- 5 2 2 中 央 處 理 單 元
- 5 2 4 記 憶 體
- 5 2 6 支 持 電 路
- 5 2 8 處 理 腔 室

【生物材料寄存】

【 0 0 5 4 】 國內寄存資訊 (請依寄存機構、日期、號碼順序註記)

無

【 0 0 5 5 】 國外寄存資訊 (請依寄存國家、機構、日期、號碼順序註記)

無

【序列表】(請換頁單獨記載)

無

【發明申請專利範圍】

【第1項】 一種在一基板上形成一薄膜疊層之方法，包括：

沉積一層或更多層的第一黏合層於形成在該基板上之一氧化物層上；

沉積一金屬層於該一層或更多層的第一黏合層上，其中該一層或更多層的第一黏合層與該金屬層形成一應力中和結構；以及

沉積一第二黏合層於該金屬層上。

【第2項】 一種在一基板上形成一薄膜疊層之方法，包括：

沉積一層或更多層的第一黏合層於形成在該基板上之一氧化物層上；

沉積一金屬層於該一層或更多層的第一黏合層上；以及

沉積一第二黏合層於該金屬層上，其中該一層或更多層的第一黏合層、該金屬層與該第二黏合層形成一應力中和結構。

【第3項】 如請求項2所述之方法，進一步包括：

反覆沉積一 OM 結構，直到該薄膜疊層含有至少 50 層，其中該氧化物層、該第一黏合層、該金屬層與該第二黏合層集體地被當作該 OM 結構。

【第4項】 如請求項3所述之方法，其中各黏合層具有小於40 Å之一厚度。

【第5項】 一種在一基板上形成一薄膜疊層之方法，包括：

沉積一層或更多層的第一黏合層於形成在該基板上之一氧化物層上；

沉積一金屬層於該一層或更多層的第一黏合層上，其中該一層或更多層的第一黏合層與該金屬層形成一應力中和結構；以及

將形成在該基板上之一薄膜疊層退火。

【第6項】 如請求項5所述之方法，進一步包括：

反覆沉積一OM結構，直到該薄膜疊層含有至少50層，其中該氧化物層、該第一黏合層與該金屬層集體地被當作該OM結構。

【第7項】 一種形成在一基板上之薄膜疊層結構，包括：

一層或更多層的第一黏合層，該一層或更多層的第一黏合層沉積於形成在該基板上之一氧化物層上；

一金屬層，該金屬層沉積於該一層或更多層的第一黏合層上，其中該第一黏合層與該金屬層形成一應力中和結構；以及

一第二黏合層，該第二黏合層沉積於該金屬層上。

【第8項】 一種形成在一基板上之薄膜疊層結構，包括：

一層或更多層的第一黏合層，該一層或更多層的第一黏合層沉積於形成在該基板上之一氧化物層上；

一金屬層，該金屬層沉積於該一層或更多層的第一黏合層上；以及

一第二黏合層，該第二黏合層沉積於該金屬層上，其中該一層或更多層的第一黏合層、該金屬層與該第二黏合層形成該應力中和結構。

【第9項】 如請求項7所述之薄膜疊層結構，進一步包括：

在該金屬層上的額外OM結構，其中該氧化物層、該一層或更多層的第一黏合層、該金屬層與該第二黏合層集體地被當作該OM結構，及其中該薄膜疊層含有至少50層。

【第10項】 一種形成在一基板上之薄膜疊層結構，包括：

一層或更多層的第一黏合層，該一層或更多層的第一黏合層沉積於形成在該基板上之一氧化物層上；

一金屬層，該金屬層沉積於該一層或更多層的第

一黏合層上，其中該第一黏合層與該金屬層形成一應力中和結構；以及其中該一層或更多層的第一黏合層的每一層具有小於 $40 \text{ \AA}$ 之一厚度。

【第11項】 一種形成在一基板上之薄膜疊層結構，包括：

一層或更多層的第一黏合層，該一層或更多層的第一黏合層沉積於形成在該基板上之一氧化物層上；

一金屬層，該金屬層沉積於該一層或更多層的第一黏合層上，其中該第一黏合層與該金屬層形成一應力中和結構；以及其中該一層或更多層的第一黏合層的至少一層為 WN 。

【第12項】 如請求項7所述之薄膜疊層結構，其中該金屬層為 W 。

【第13項】 如請求項7所述之薄膜疊層結構，其中該一層或更多層的第一黏合層的至少一層為 TiN 。

【第14項】 一種在一基板上形成一薄膜疊層之方法，包括：

沉積一第一黏合層於形成在該基板上之一氧化物層上；及

沉積一金屬層於該第一黏合層上；以及

沉積一第二黏合層於該金屬層上，其中該第一黏合

層、該金屬層與該第二黏合層形成一應力中和結構。

【第15項】 如請求項14所述之方法，進一步包括：

將形成在該基板上之一薄膜疊層退火。

【第16項】 如請求項14所述之方法，進一步包括：

反覆沉積一 OM 結構，直到該薄膜疊層含有至少 50 層，其中該氧化物層、該第一黏合層、該金屬層、與該第二黏合層集體地被當作該 OM 結構。

【第17項】 如請求項16所述之方法，其中各黏合層具有小於 40 Å 之一厚度。

【第18項】 如請求項14所述之方法，其中該第一黏合層與該第二黏合層是相同的。

【發明圖式】

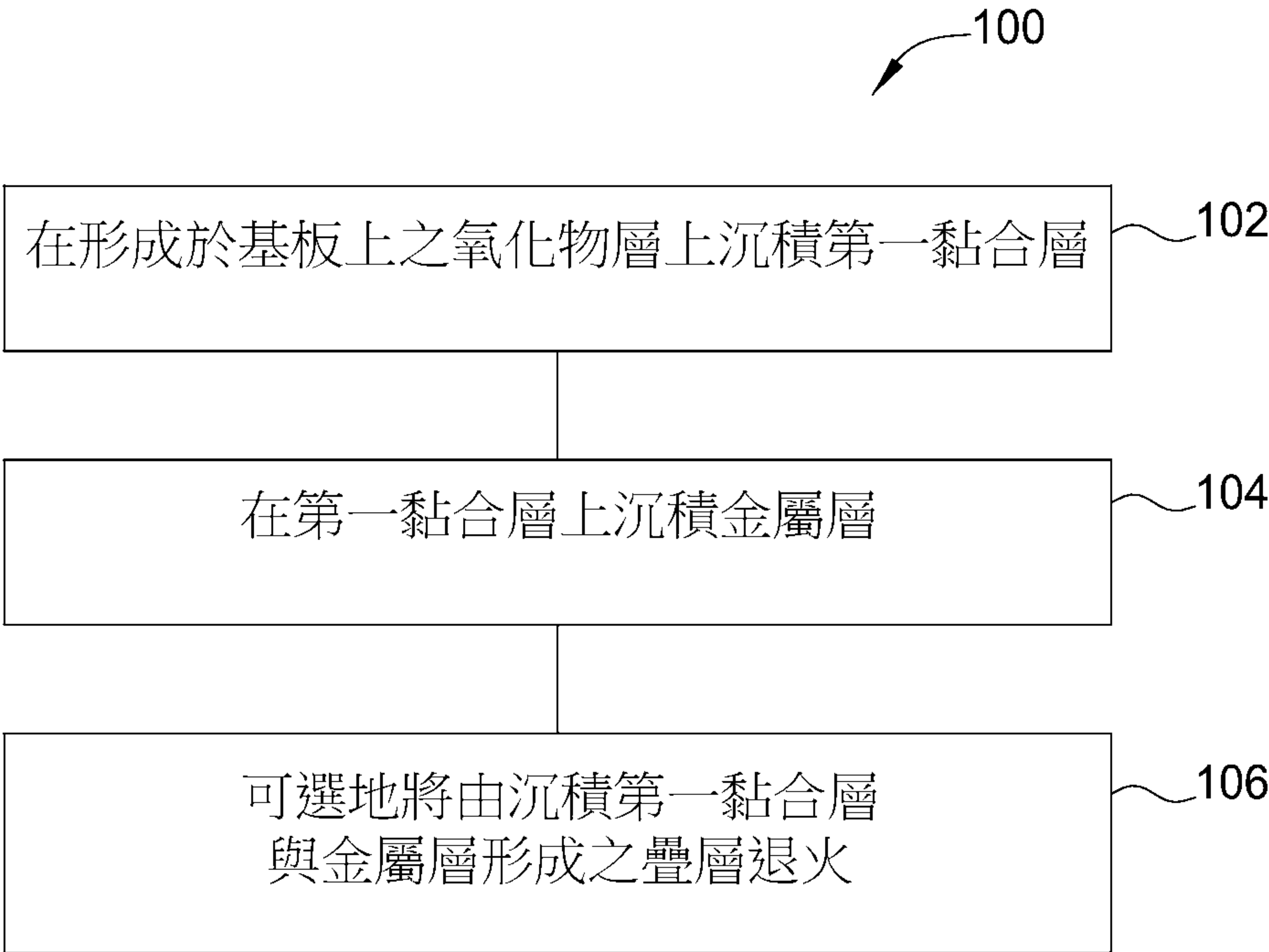


圖1

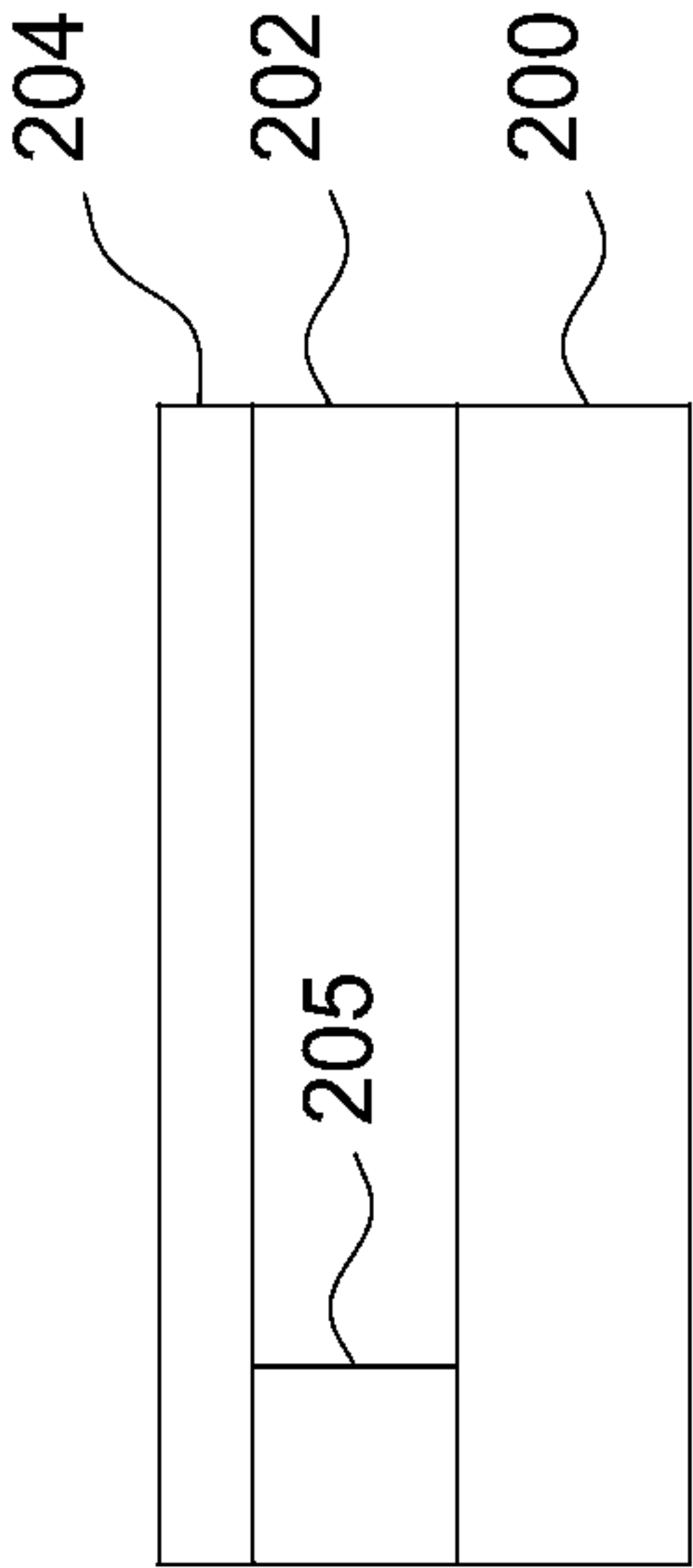


圖2B

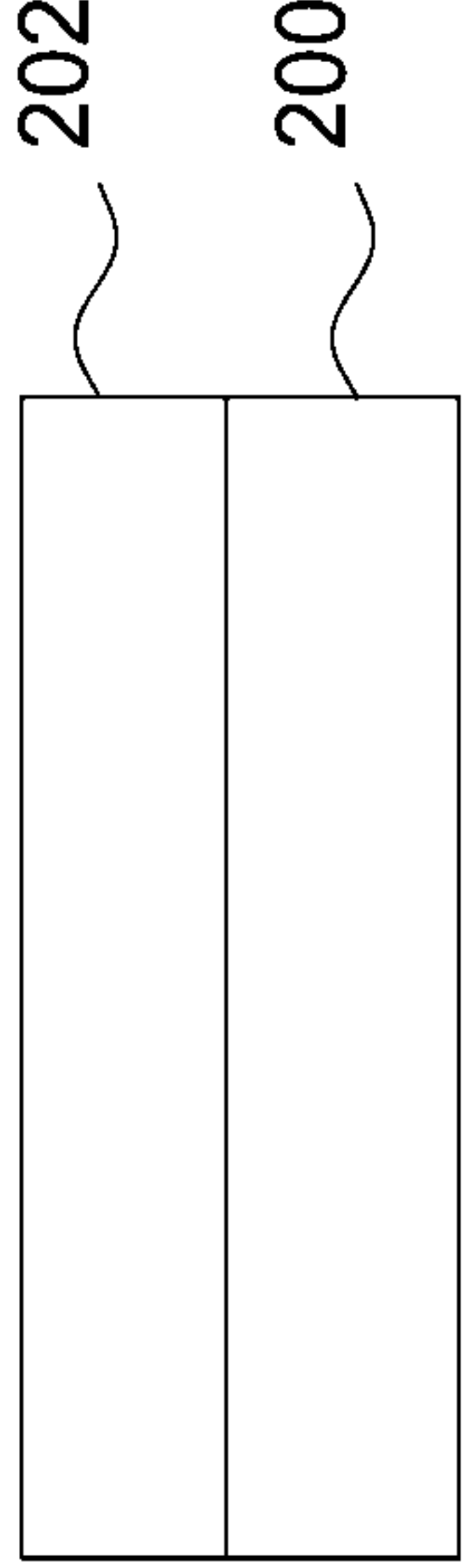


圖2A

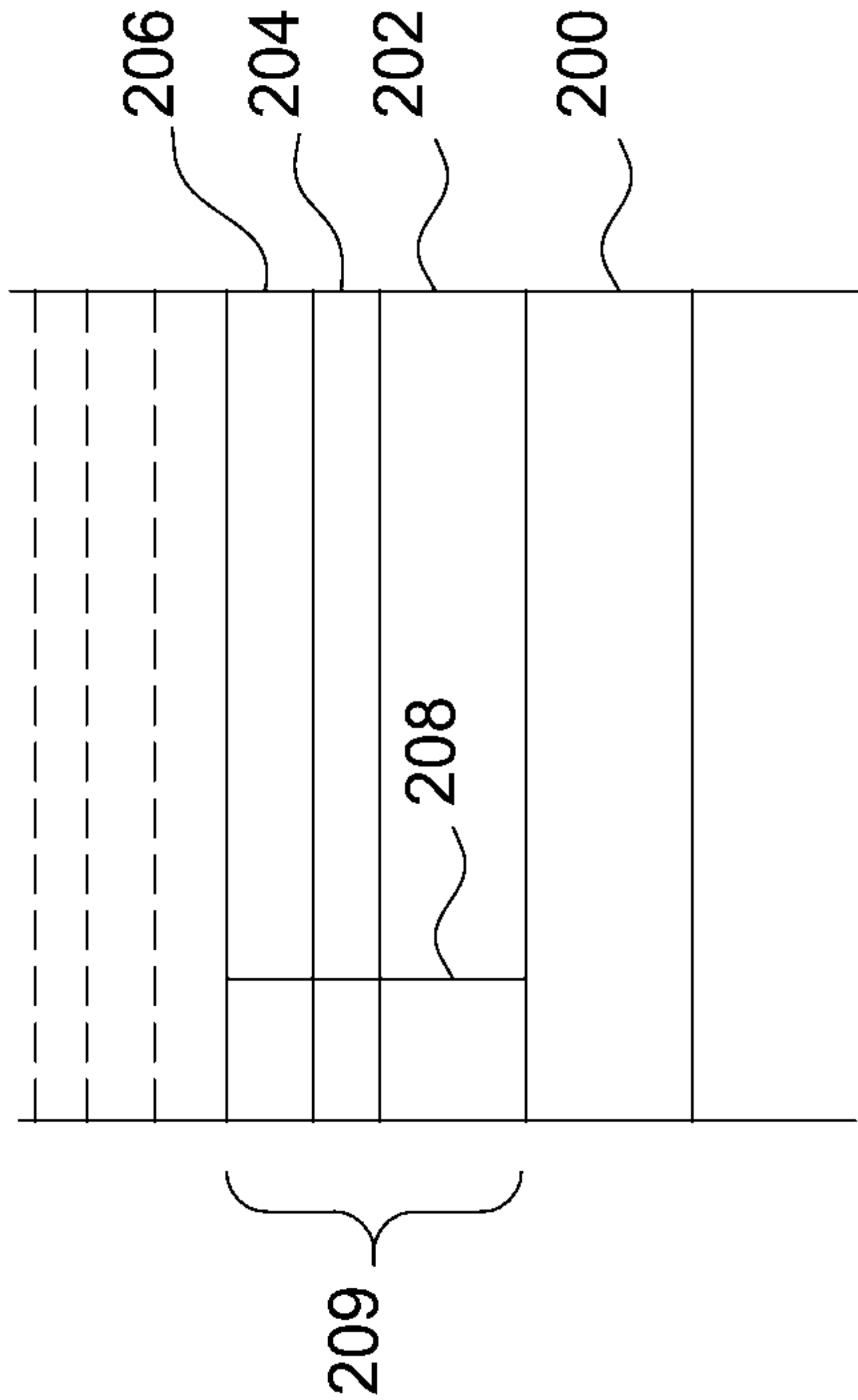


圖2C

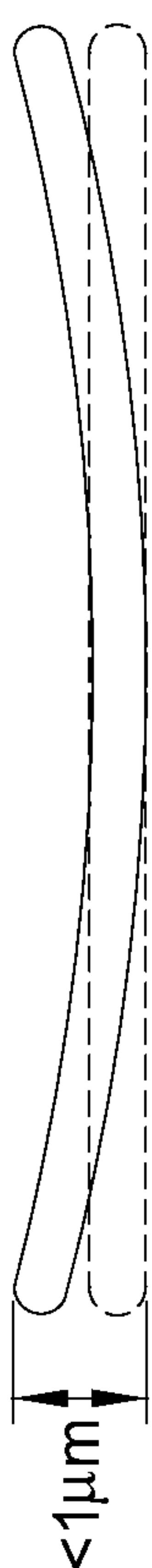


圖2D

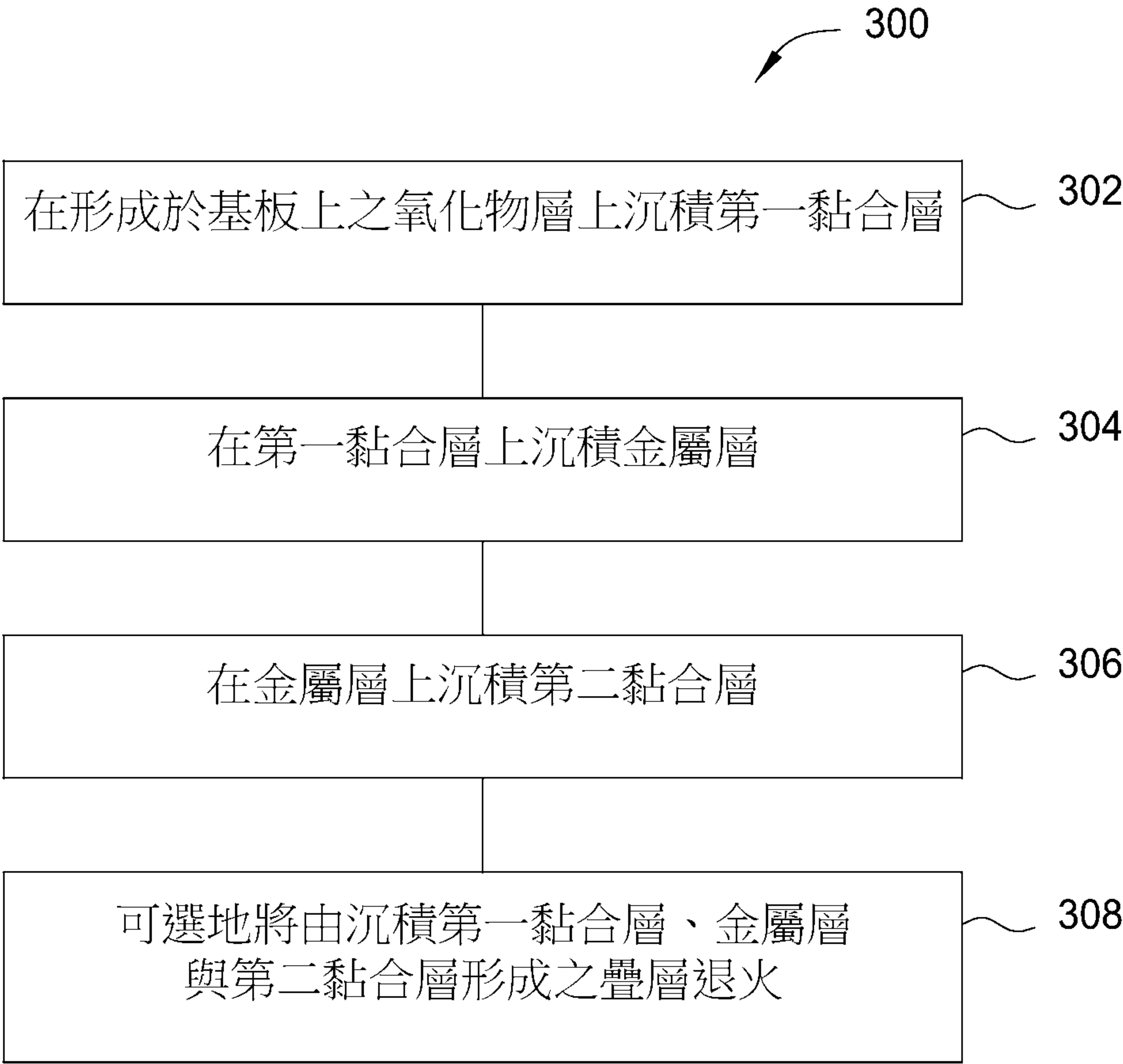


圖3

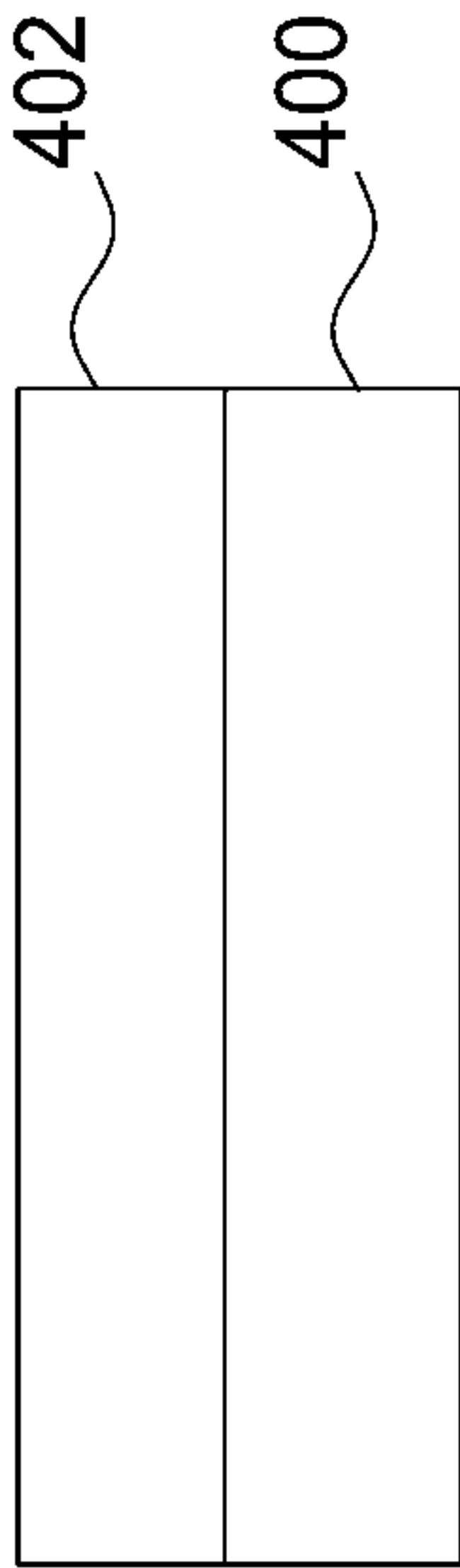


圖4A

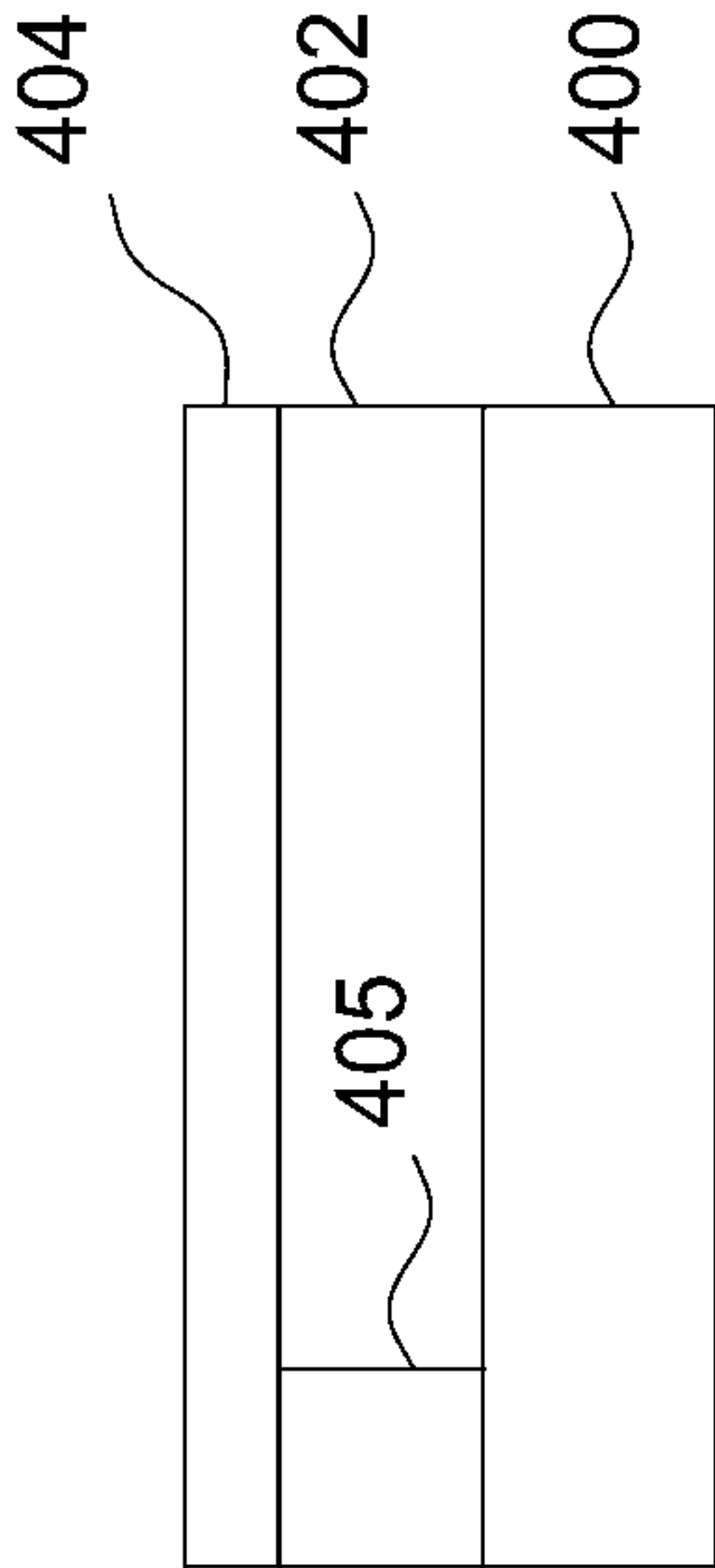


圖4B

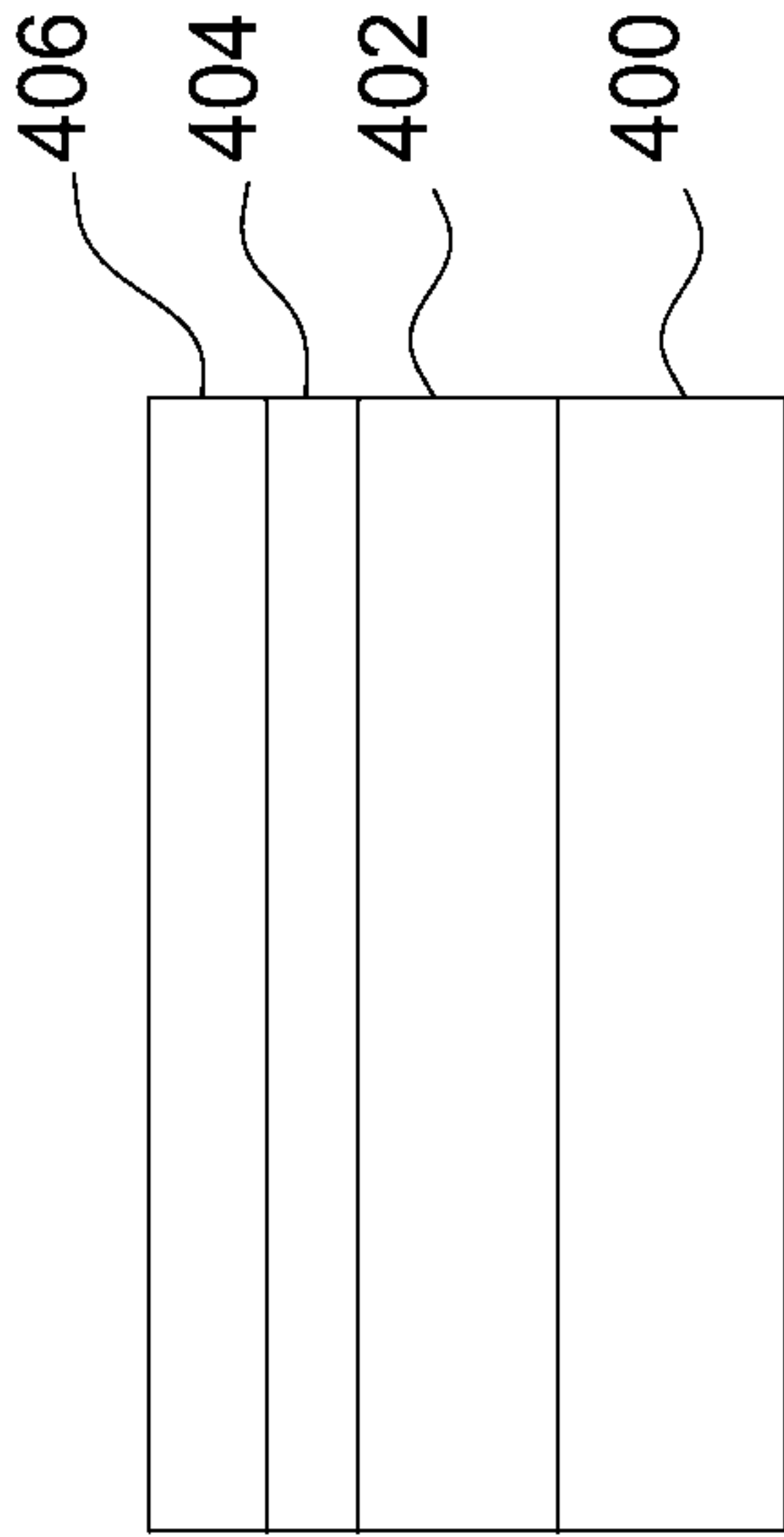


圖4C

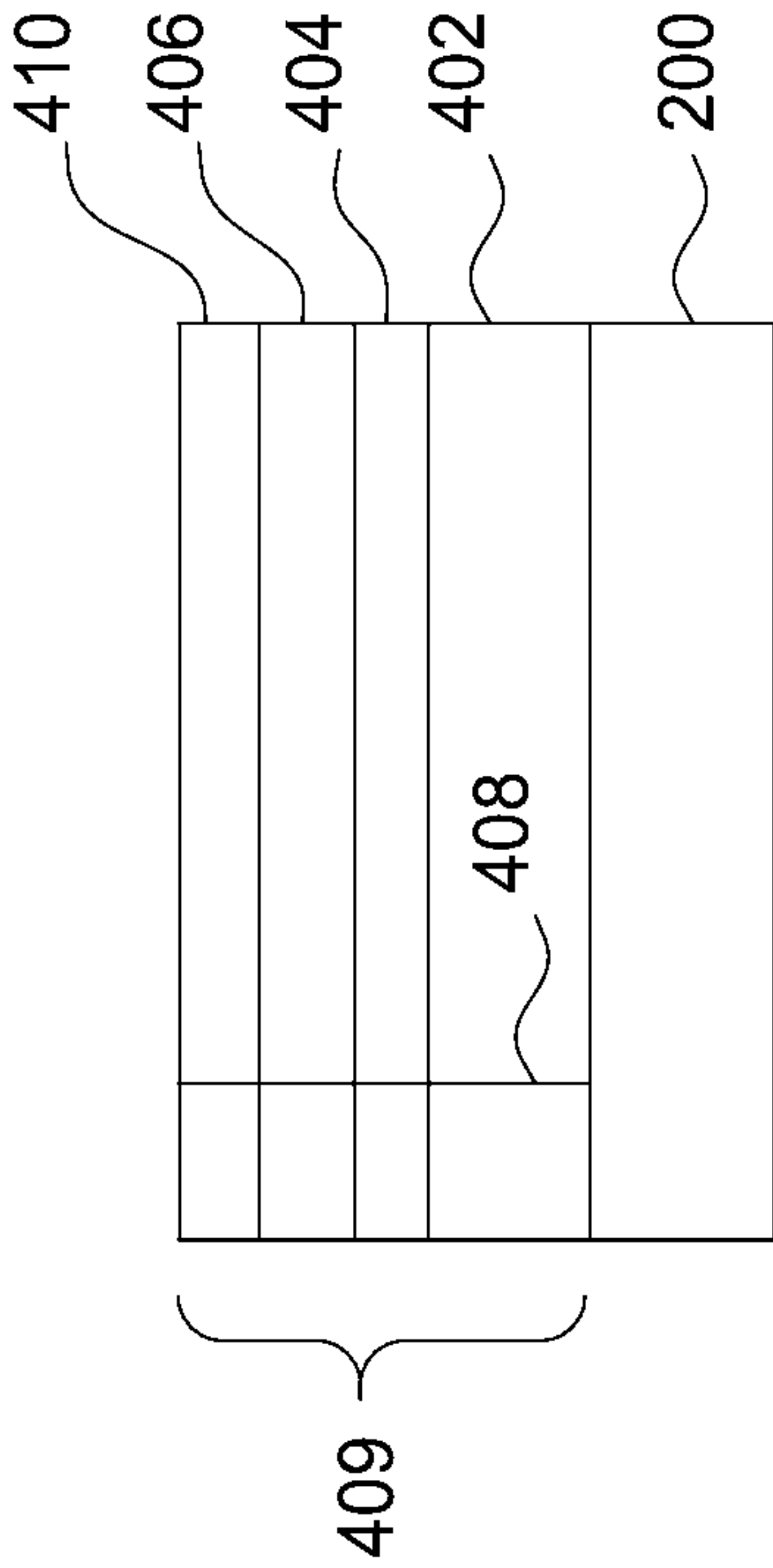


圖4D



圖4E

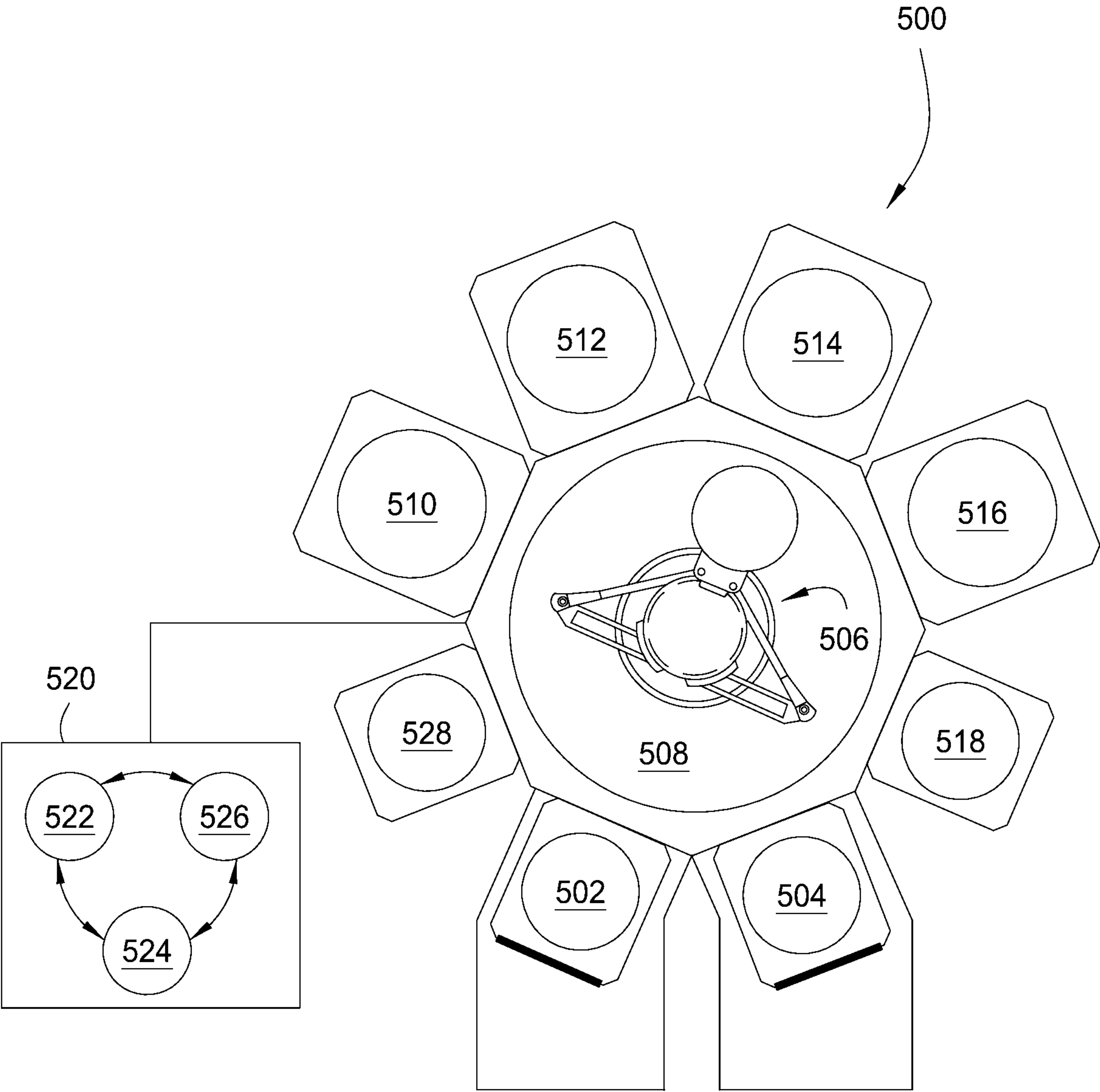


圖5