

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/20 (2006.01)

G09G 5/10 (2006.01)



[12] 发明专利说明书

专利号 ZL 200410097908.5

[45] 授权公告日 2009 年 9 月 23 日

[11] 授权公告号 CN 100543809C

[22] 申请日 2004.12.6

[21] 申请号 200410097908.5

[30] 优先权

[32] 2003.12.4 [33] JP [31] 2003-405804

[73] 专利权人 恩益禧电子股份有限公司

地址 日本神奈川

[72] 发明人 桥本义春

[56] 参考文献

JP8129362A 1996.5.21

JP2002229520A 2002.8.16

JP2002215108A 2002.7.31

JP11327518A 1999.11.26

审查员 郑鸣捷

[74] 专利代理机构 中原信达知识产权代理有限公司

代理人 穆德骏 关兆辉

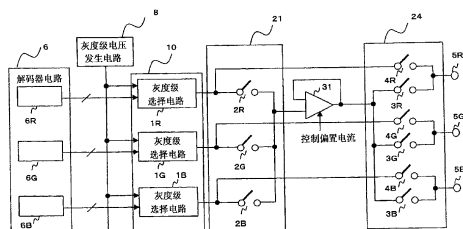
权利要求书 3 页 说明书 21 页 附图 19 页

[54] 发明名称

显示装置、其驱动电路及其驱动方法

[57] 摘要

本发明可减少驱动显示装置的数据电极的数据电极驱动电路的电路面积，且获得高画质的显示效果。与 N 个 (N 为自然数) 数据电极相对应，具有 N 个根据图像信号从多个灰度级电压中选择一个灰度级电压的灰度级选择电路，并具有一个对由灰度级选择电路选择的灰度级电压进行阻抗变换而驱动数据电极的电压跟随器电路。把一个水平期间分割为至少 $(N+1)$ 个期间，在第 K ($K=1 \sim N$) 期间，仅把第 K 灰度级选择电路的输出输入到放大电路，由放大电路驱动第 K 数据电极，在第 K 以外的至少一部分的期间，由第 K 灰度级选择电路驱动第 K 数据电极。



1. 一种显示装置的驱动电路，在以规定的间隔设置的多个扫描电极和以规定的间隔设置的多个数据电极的各交点配置有像素电路，其特征在于，

与 N 个所述数据电极相对应，具有 N 个根据图像信号从多个灰度级电压中选择一个灰度级电压的灰度级选择电路，

还具有：一个放大电路，对由所述灰度级选择电路选择的灰度级电压进行阻抗变换，驱动所述数据电极；和切换控制电路，把一个水平期间分割为至少 $N+1$ 个期间，在第 K 期间，仅把第 K 灰度级选择电路的输出输入到所述放大电路，根据所述放大电路的输出驱动所述第 K 数据电极，在第 K 以外的至少一部分的期间，根据所述第 K 灰度级选择电路的输出驱动第 K 数据电极，

在此， N 为 2 以上的自然数， $k=1\sim N$ ，

所述切换控制电路，包括：

第一开关组，具有 N 个与 $K=1\sim N$ 相对应的、一端连接于所述第 K 灰度级选择电路的输出而另一端连接于所述放大电路的输入的开关；

第二开关组，具有 N 个与 $K=1\sim N$ 相对应的、一端连接于所述第 K 数据电极而另一端连接于所述放大电路的输出的开关；和

第三开关组，具有 N 个与 $K=1\sim N$ 相对应的、一端连接于所述第 K 灰度级选择电路而另一端连接于所述第 K 数据电极的开关，

在所述第 K 期间，接通所述第一及第二开关组的第 K 个开关而断开第 K 个以外的开关，并且断开所述第三开关组的第 K 个开关，在所述第 K 以外的至少一部分的期间，断开所述第一及第二开关组的第 K 个开关，并且接通所述第三开关组的第 K 个开关。

2. 根据权利要求 1 所述的显示装置的驱动电路，其中，

包括第四开关组，具有 N 个与 $K=1\sim N$ 相对应的、一端连接于所述第 K 数据电极而另一端彼此互相连接的开关，

仅在一个水平期间的规定的期间，把所述第四开关组所具有的开

关全部接通，使所述数据电极全部短路。

3. 根据权利要求1所述的显示装置的驱动电路，其中，

包括：发生预定电压的短路电压发生电路；和第四开关组，具有N个与 $K=1\sim N$ 相对应的、一端连接于所述第K数据电极而另一端彼此连接于所述短路电压发生电路的输出，

仅在一个水平期间的规定的期间，把所述第四开关组所具有的开关全部接通，对所述数据电极施加所述预定的电压。

4. 根据权利要求1所述的显示装置的驱动电路，其中，

包括第五开关组，在所述灰度级选择电路和所述第一开关组及所述第三开关组之间，根据极性信号，转换所述灰度级选择电路的输出，
把根据所述极性信号转换对应于所述转换的图像信号的转换装置设置于比所述灰度级选择电路靠前的所述图像信号的供给端。

5. 根据权利要求1所述的显示装置的驱动电路，其中，

包括第五开关组，在所述数据电极和所述第二开关组及所述第三开关组之间，根据极性信号，转换所述数据电极的输入，

把根据所述极性信号转换对应于所述转换的图像信号的转换装置，设置于比所述灰度级选择电路靠前的所述图像信号的供给端。

6. 根据权利要求5所述的显示装置的驱动电路，其中，

在仅在一个水平期间内保持图像信号的数据锁存器电路的输入侧或输出侧设有所述转换装置。

7. 根据权利要求5所述的显示装置的驱动电路，其中，

把所述转换装置，与输入一个水平期间的起始信号而生成图像信号的采样信号的移位寄存器电路的输出进行连接，通过转换所述采样信号而转换所述图像信号。

-
8. 根据权利要求 5 所述的显示装置的驱动电路，其中，
在数据缓冲器电路的输出侧设有所述转换装置，其中该数据缓冲器电路仅在时钟信号的周期的期间内保持图像信号，驱动供给所述图像信号的配线。
9. 根据权利要求 1 所述的显示装置的驱动电路，其中，
所述放大电路为电压跟随器电路。
10. 根据权利要求 9 所述的显示装置的驱动电路，其中，
所述电压跟随器电路在驱动所述数据电极的期间内至少供给偏置电流。
11. 一种显示装置，具有权利要求 1~10 中的任一项所述的驱动电路。

显示装置、其驱动电路及其驱动方法

技术领域

本发明涉及显示装置、显示装置的驱动电路及显示装置的驱动方法，特别涉及具有配置为矩阵状的像素电路的显示装置中的数据电极的驱动电路及驱动方法。

背景技术

对移动电话等便携式电子设备的显示装置，要求低耗电、高像质。因此，显示装置的驱动电路优选为耗电低且电路规模小的构成。

在专利文献 1 中示出了以低耗电驱动移动电话等便携式电子设备的显示装置的电路。

在图 16 中示出现有的数字 6 位（64 灰度级）数据电极驱动电路的框图，在图 17 中示出驱动部的主要部分的详细电路图。

在图 16 中，驱动电路包括：数据缓冲器电路 136，把与时钟信号 CLK 同步而串行输入的图像信号（D00~Dxx）保持规定的期间，驱动数据总线；双向移位寄存器电路 132，输入水平起始信号 STH，生成与时钟信号同步的采样信号；数据寄存器电路 134，根据移位寄存器电路 132 输出的采样信号，展开并保持串行输入的数字图像信号；数据锁存器电路 170，根据锁存信号 STB，对应地保持数字图像信号；解码器电路 160，解码图像信号；灰度级电压发生电路 180，生成与液晶的灰度特性相对应而预先设定的 64 值的灰度级电压；灰度级选择电路 110，根据图像信号，从 64 值的灰度级电压中选择 1 值；电压跟随器电路 120，输入由灰度级选择电路 110 选择的电压，高速驱动数据电极；切换电路 140，在电压跟随器电路 120 和数据电极 150 之

间、以及灰度级选择电路 110 和数据电极 150 之间切换；控制电路 138，控制切换电路 140 等。

在图 16 中，数据寄存器电路 134、数据锁存器电路 170、解码器电路 160、灰度级选择电路 110、电压跟随器电路 120 及切换电路 140，与数据电极 150 的数量相对应地具有各个电路。例如，图 17 详细表示了数据电极 150 为 3 个时的驱动部的主要部分。在图 17 中，与电极 151、152、153 相对应，分别具有解码器电路 16R、16G、16B；灰度级选择电路 11R、11G、11B；电压跟随器电路 121、122、123。此外，具有把灰度级选择电路 11R、11G、11B 的各自的输出连接于电极 151、152、153 的开关 141、142、143；把分别输入灰度级选择电路 11R、11G、11B 的电压跟随器电路 121、122、123 的各自的输出连接于电极 151、152、153 的开关 131、132、133。开关 141、142、143、131、132、133 相当于切换电路 140。

灰度级选择电路 11R、11G、11B，分别由如图 19 所示的 64 个模拟开关 SW0~SW63（使用 Pch 晶体管和 Nch 晶体管的转换开关等）构成，对各自的开关的输入施加 V0~V63 的灰度级电压，根据图像信号，从 V0~V63 的 64 值的电压中选择 1 值，输出给电压跟随器电路 120 及切换电路 140。

在图 20（a）中表示图像信号为 2 位（D2、D1）时的解码器电路 160 及灰度级选择电路 110 的各个电路的例子。在解码器电路 160 中使用 NAND 电路或反相电路。其中，为了简略图示，表示为图像信号为 2 位、在灰度级选择电路 110 中省略 Pch 晶体管而使用 Nch 晶体管时的例子。在图 20（b）中表示根据图 20（a）的 2 位（D2、D1）的逻辑选择并输出 V0~V3 的哪个灰度级电压。

此外，如图 21 所示，由增强型和耗尽型的两种晶体管构成灰度级选择电路 110，还可以使其具有解码器功能。此时，不需要解码器

电路 160。若为图 20 的构成，则开关的输出阻抗变低。若为图 21 的构成，则存在由于多个晶体管串联连接从而输出阻抗变高的缺点，但由于不需要解码器电路，从而具有可以减少元件面积的优点。

在图 16 中，灰度级电压发生电路 180，串联连接多个电阻，根据极性信号 POL，发生正极和负极的各自 64 值的灰度级电压。

此外，与数据锁存器电路 170 之前的电路（数据寄存器电路 134 等）的电源电压相比，灰度级选择电路 110 及电压跟随器电路 120 等驱动系统的电源电压更高，因此把电平转换器电路（未图示）插入到数据锁存器电路 170 的输入端或输出端。

作为电压跟随器电路 120 的特性，要求具有高驱动能力，宽动态范围。因此，差动输入级由 Rail-to-rail（轨至轨）型、输出级由推挽型的放大器构成的情况较多。

接下来，利用图 18 的时序图，对切换电路 140（开关 141、142、143、131、132、133）的操作进行说明。

首先，使锁存信号 STB 输入为“H”，则由数据寄存器电路 134 保持的图像信号被一起传送至数据锁存器电路 170 并保持，由灰度级选择电路 110 根据图像信号从 64 灰度级中选择 1 值。此时，切换电路 140 断开，不会与电极 150 有任何连接。

接下来，使锁存信号 STB 为“L”，由控制电路 138 对切换电路 140 进行切换（接通开关 131、132、133），由电压跟随器电路 120（121、122、123）高速驱动各数据电极 150（151、152、153）。然后，对切换电路 140 进行切换（断开开关 131、132、133，接通开关 141、142、143），以由灰度级选择电路 110 选择的电压直接驱动数据电极 150（151、152、153），扫描电极的驱动结束时，断开切换电路 140（断

开开关 141、142、143)。在灰度级选择电路 110 驱动的期间,遮断电压跟随器电路 120 (121、122、123) 的偏置电流,使电压跟随器电路 120 (121、122、123) 处于非激活状态,从而可以减低电能损消。AP 信号为控制电压跟随器电路的恒流源的信号,且为控制图 17 的偏置电流值的信号。

另一方面,在专利文献 2 中示出了由一个灰度级电压选择电路驱动多个数据电极的例子。

此外,在专利文献 3 中,公开了点反转驱动的装置,由分时开关驱动 3 的 n 次幂个电极,同时分时反转输出信号的极性。

专利文献 1: 特开 2002-215108 号公报 (图 13)

专利文献 2: 特开平 8-129362 号公报 (图 2)

专利文献 3: 特开平 11-327518 号公报 (图 1、图 5)

在数据电极驱动电路中一般采用电压跟随器电路。用于电压跟随器电路的 Rail-to-rail 型的放大器,由 Pch 和 Nch 的晶体管构成两个差动输入级,此外,输入级由推挽型构成,且由于电路复杂而电路元件数量多。此外,若不向内部的恒流源提供 $10\mu\text{A}$ 的电流就会振荡,因此需要采取设置相位补偿电容等措施,而因相位补偿电容的电路面积变大,故电压跟随器电路的电路规模变大。

另一方面,分时驱动数据电极时,在数据电极会产生高阻抗的期间,因此若在数据电极存在微少的漏电现象,则电压就会变动,产生显示不均的现象。

因此,期望有一种技术能分时使用电压跟随器电路而减小实效的电路规模,同时确保减少显示不均现象的产生,但实现该功能的技术迄今还未公开。

发明内容

本发明的目的是降低占据数据电极驱动电路的大半的放大器的电路面积，且获得高画质的显示效果。

为达成上述目的，本发明的显示装置的驱动电路，根据第一观点，适用于在以规定的间隔设置的多个扫描电极和以规定的间隔设置的多个数据电极的各交点配置有像素电路的显示装置。驱动电路，与 N 个（ N 为自然数）数据电极相对应，具有 N 个根据图像信号而从多个灰度级电压中选择一个灰度级电压的灰度级选择电路。此外，具有放大电路，对由灰度级选择电路选择的灰度级电压进行阻抗变换，驱动数据电极。进而，具有切换控制电路，把一个水平期间分割为至少 $(N+1)$ 个期间，在第 K （ $K=1\sim N$ ）期间，仅把第 K 灰度级选择电路的输出输入至放大电路，根据放大电路的输出驱动第 K 数据电极，在第 K 以外的至少一部分的期间，根据第 K 灰度级选择电路的输出驱动第 K 数据电极。

切换控制电路，可包括：第一开关组，具有 N 个与 $K=1\sim N$ 相对应、一端连接于第 K （ $K=1\sim N$ ）灰度级选择电路的输出而另一端连接于放大电路的输入的开关；第二开关组，具有 N 个与 $K=1\sim N$ 相对应、一端连接于第 K （ $K=1\sim N$ ）数据电极而另一端连接于放大电路的输出的开关；和第三开关组，具有 N 个与 $K=1\sim N$ 相对应、一端连接于第 K 灰度级选择电路而另一端连接于第 K 数据电极的开关，并且使之进行如下操作：在第 K 期间，接通第一及第二开关组的第 K 个开关而断开第 K 以外的开关，同时断开第三开关组的第 K 个开关，在第 K 以外的至少一部分的期间，断开第一及第二开关组的第 K 个开关，同时接通第三开关组的第 K 个开关。

此外，可包括第四开关组，具有 N 个与 $K=1\sim N$ 相对应、一端连接于第 K （ $K=1\sim N$ ）数据电极而另一端彼此互相连接的开关，并且

还可仅在一个水平期间的规定的期间把第四开关组所含的开关全部接通，使数据电极全部短路。

进而，可包括：发生规定电压的短路电压发生电路；和第四开关组，具有 N 个与 $K=1\sim N$ 相对应、一端连接于第 K ($K=1\sim N$) 数据电极而另一端彼此连接于短路电压发生电路的输出的开关，并且还可仅在一个水平期间的规定的期间把第四开关组所含的开关全部接通，对数据电极施以规定的电压。

还可包括第五开关组，根据极性信号，在灰度级选择电路和第一开关组及第三开关组之间，转换灰度级选择电路的输出，还可把根据极性信号转换对应于转换的图像信号的转换设备设置于比灰度级选择电路靠前的图像信号的供给端。

此外，还可包括第五开关组，根据极性信号，在数据电极和第二开关组及第三开关组之间，切换数据电极的输入，并且还可把根据极性信号转换对应于转换的图像信号的转换装置设置于比灰度级选择电路靠前的图像信号的供给端。

进而，还可把转换装置设置在仅在一个水平期间内保持图像信号的数据锁存器电路的输入端或输出端。

此外，可把转换装置，与输入一个水平期间的起始信号而生成图像信号的采样信号的移位寄存器电路的输出端连接，通过转换采样信号而转换图像信号。

进而，可在数据缓冲器电路的输出端设置转换装置，其中该数据缓冲器电路仅在时钟信号的周期的期间内保持图像信号，驱动供给图像信号的配线。

放大电路也可为电压跟随器电路。

此外，电压跟随器电路也可在驱动数据电极的期间内至少供给偏置电流。

此外，本发明的显示装置的驱动方法，根据第2关点，适用于在以规定的间隔设置的多个扫描电极和以规定的间隔设置的多个数据电极的各交点配置像素电路的显示装置。与 N 个（ N 为自然数）数据电极相对应，具有 N 个根据图像信号从多个灰度级电压中选择一个灰度级电压的灰度级选择电路。此外，具有放大电路，对由灰度级选择电路选择的灰度级电压进行阻抗变换，驱动数据电极。并且，驱动方法如下：把一个水平期间分割为至少 $(N+1)$ 个期间，在第 K （ $K=1\sim N$ ）期间，仅把第 K 灰度级选择电路的输出输入到放大电路，根据放大电路的输出驱动第 K 数据电极，在第 K 以外的至少一部分的期间，根据第 K 灰度级选择电路驱动第 K 数据电极。

第一期间至第 N 期间的各期间也可以相同。

此外，也可使第一期间至第 N 期间的各期间中至少一个期间和其他期间不同。

进而，第 $(N+1)$ 期间比第一期间至第 N 期间的各期间长。

此外，也可使某一帧的数据电极的驱动顺序与前一帧的数据电极的驱动顺序不同。

在本发明中，由一个电压跟随器电路分时驱动多个数据电极，以电压跟随器电路达到期望的电压后，由灰度级选择电路驱动数据电极，因此可以使数据电极的电压值的偏差保证为极小的程度。进而，可以矫正由电压跟随器电路的偏移电压引起的偏差。因此，可以减少

数据电极驱动电路的电路面积，同时可以消除显示不均等现象，从而获得高画质的显示效果。

附图说明

图 1 为本发明的实施方式的显示装置的驱动电路的框图。

图 2 为本发明的实施方式的显示装置的驱动电路的操作时序图。

图 3 为本发明的第 1 实施例的数据电极驱动电路的框图。

图 4 为本发明的第 1 实施例的数据电极驱动电路的主要部分的电路图。

图 5 为本发明的第 1 实施例的驱动电路的主要部分的操作时序图。

图 6 为本发明的第 1 实施例的驱动电路的主要部分的另一操作时序图。

图 7 为表示本发明的第 1 实施例的驱动电路的主要部分的又一操作时序图。

图 8 为本发明的第 2 实施例的数据驱动电路的主要部分的电路图。

图 9 为本发明的第 3 实施例的数据驱动电路的主要部分的电路图。

图 10 为说明本发明的第 4 实施例的点反转驱动的原理的图。

图 11 为本发明的第 4 实施例的数据电极驱动电路的主要部分的电路图。

图 12 为表示本发明的第 4 实施例的数据转换的一例的电路图。

图 13 为表示本发明的第 4 实施例的数据转换的另一例的电路图。

图 14 为表示本发明的第 4 实施例的输出级的开关的构成例的电路图。

图 15 为本发明的第 4 实施例的数据电极驱动电路的主要部分的另一电路图。

图 16 为现有的数据电极驱动电路的框图。

图 17 为现有的驱动部的主要部分的详细电路图。

图 18 为现有的驱动部的主要部分的时序图。

图 19 为现有的灰度级选择电路的构成例。

图 20 为现有的解码器电路及灰度级选择电路的构成例。

图 21 为现有的另一解码器电路及灰度级选择电路的构成例。

具体实施方式

接下来,参照附图对本发明的实施方式进行说明。图 1 为本发明的实施方式的显示装置的驱动电路的框图。在图 1 中,该显示装置的驱动电路,在以规定的间隔设置的多个扫描电极和以规定的间隔设置的多个数据电极 51、52、……、5N 的各交点配置有像素电路,相对于 N 个(N 为自然数)的数据电极 51、52、……、5N,具有根据图像信号从多个灰度级电压中选择一个灰度级电压的灰度级选择电路 11、12、……、1N。此外,具有放大电路 30,对由灰度级选择电路 11、12、……、1N 选择的灰度级电压进行阻抗变换,分别驱动数据电极 51、52、……、5N。

进而,具有切换控制电路 20,把一个水平期间分割为至少(N+1)个期间,在第 K(K=1~N)期间,仅把第 K 灰度级选择电路 1K 的输出输入至放大电路 30,由放大电路 30 驱动第 K 数据电极 5K,在第 K 以外的至少一部分的期间,由第 K 灰度级选择电路 1K 驱动第 K 数据电极 5K。

切换控制电路 20,包括:第一开关组 21,具有 N 个与 K=1~N 相对应的、一端连接于第 K(K=1~N)灰度级选择电路 1K 的输出而另一端连接于放大电路 30 的输入的开关;第二开关组 22,具有 N 个与 K=1~N 相对应的、一端连接于第 K(K=1~N)数据电极 5K 而另一端连接于放大电路 30 的输出的开关;和第三开关组 23,具有 N 个与 K=1~N 相对应的、一端连接于第 K 灰度级选择电路 1K 而另一端连接于第 K 数据电极 5K 的开关。

接下来,对如图1的构成的驱动电路的操作时序图进行说明。图2为本发明的实施方式的显示装置的驱动电路的操作时序图。在图2中,把一个水平期间分割为至少 $(N+1)$ 个期间,在第 K 期间,接通第一开关组21及第二开关组22的第 K 个开关(SW1、SW2)而断开第 K 个以外的开关,并且断开第三开关组23的第 K 个开关(SW3)。在第 K 以外的至少一部分的期间,断开第一开关组21及第二开关组22的第 K 个开关(SW1、SW2),并且接通第三开关组23的第 K 个开关(SW3)。

如上说明,本发明的实施方式的显示装置的驱动电路中,第 K 数据电极5K在第 K 期间由放大电路30驱动,在第 K 以外的至少一部分的期间由灰度级选择电路1K直接驱动。因此,在第1~第 N 期间,放大电路30分时连接 N 个灰度级选择电路和 N 个数据电极,所以放大电路30的个数与数据电极的个数之比为 $1/N$,可以减少驱动电路的电路面积。此外,在数据电极不由放大电路30驱动的区间,在一部分区间内数据电极5K由灰度级选择电路1K直接驱动。因此,可以极度的缩短由放大电路30驱动后的数据电极5K为高阻抗的期间,可以极度的减小数据电极5K的电压值的偏差。此外,可以矫正由放大电路30引起的偏移电压的发生。其结果,可以减少显示不均等现象,从而可获得高像质的显示效果。

(实施例1)

参照附图对本发明的第1实施例进行详细说明。图3为本发明的第1实施例的数据电极驱动电路的框图。数据电极驱动电路,包括:数据缓冲器电路36,把与时钟信号CLK同步而串行输入的图像信号(D00~Dxx)仅保持规定的期间,驱动数据总线;双向移位寄存器电路32,输入水平起始信号STH,生成采样信号;数据寄存器电路34,展开并保持根据采样信号串行输入的数字图像信号;数据锁存器电路7,根据锁存信号STB,相应地保持数字图像信号;解码器电路6,解码图像信号;灰度级电压发生电路8,生成与液晶的灰度特性相对应

而预先设定的例如正负各 64 值的灰度级电压；灰度级选择电路 10，根据图像信号，从正负各 64 值的灰度级电压中选择 1 值；电压跟随器电路 31，输入由灰度级选择电路 10 选择的电压，高速驱动数据电极；切换电路 26，在灰度级选择电路 10 和电压跟随器电路 31 之间；切换电路 27，切换电压跟随器电路 31 和灰度级选择电路 10 的输出，与数据电极 5 连接；和控制电路 38，控制切换电路 26、切换电路 27 及数据锁存器电路 7 等。

灰度级选择电路 10 由如图 19 所述的 64 个开关（使用 Pch 晶体管和 Nch 晶体管的转换开关等）构成，对各自的开关的输入端施加 V0~V63 的灰度级电压，根据图像信号，从 V0~V63 的 64 值的电压中选择 1 值。此外，也可以使用图 20 和图 21 所述的灰度级选择电路。分时驱动时，灰度级选择电路的输出阻抗越低越好，因此优选使用图 20 所述的灰度级选择电路。

灰度级电压发生电路 8，串联连接多个电阻，发生从各连接电极预先根据灰度特性设定的正极、或正极及负极的各 64 值的灰度级电压，并向灰度选择电路 10 供给。

控制电路 38 根据分频的时钟信号 CLK 等控制切换电路 26、27 等各种电路的时序。

此外，与比数据锁存器电路 7 靠前的电路（数据寄存器电路 34、移位寄存器电路 32 等）的电源电压相比，灰度级选择电路 10 及电压跟随器电路 31 等驱动系统的电源电压更高，因此也可以把电平转换器电路（未图示）插入到数据锁存器电路 7 的输入端或输出端。

接下来对数据电极驱动电路的主要部分进行说明。图 4 为本发明的第 1 实施例的数据电极驱动电路的主要部分的电路图。在图 4 中，表示数据电极为 3 个（5R、5G、5B）的情况，与之相对，分别对应

地具有解码器电路 6R、6G、6B；灰度级选择电路 1R、1G、1B；开关 2R、2G、2B；开关 3R、3G、3B；及开关 4R、4G、4B。因此，仅对数据电极 5R 进行说明。另外，在主要部分的电路中还包括灰度级电压发生电路 8 以及可以遮断偏置电流使其为非激活状态的电压跟随器电路 31。

解码器电路 6R 的输出被输入至灰度级选择电路 1R。灰度级选择电路 1R，从灰度级电压发生电路 8 输出的灰度级电压中，根据解码器电路 6R 的输出选择规定的值，输出至开关 2R 及开关 4R 的一端。开关 2R 的另一端，与开关 2G 的另一端及开关 2B 的另一端连接，并输入至电压跟随器电路 31。电压跟随器电路 31 的输出，与开关 3R 的一端、开关 3G 的一端及开关 3B 的一端连接。开关 4R 的另一端及开关 3R 的另一端与数据电极 5R 连接。

接下来，参照图 5 对图 4 的电路的操作时序图进行说明。图 5 为本发明的第 1 实施例的驱动电路的主要部分的操作时序图。在图 5 中，把一个水平期间分为至少 4 个以上的驱动期间。

首先，使锁存信号 STB 输入为“H”，则由数据寄存器电路 34 保持的图像信号被一起传送至数据锁存器电路 7 并保持，由灰度级选择电路 10（1R、1G、1B）根据图像信号从规定数量的灰度级中选择 1 值。此外，此时，开关 2R、2G、2B、3R、3G、3B、4R、4G、4B 断开。

第一驱动期间，由电压跟随器电路 31 驱动数据电极 5R。由控制电路 38 依次接通开关 2R、开关 3R，由电压跟随器电路 31 高速驱动数据电极 5R。然后，依次断开开关 3R、开关 2R，接通开关 4R，则由灰度级选择电路 1R 选择的电压被直接施加到数据电极 5R。电压跟随器电路 31 和灰度级选择电路 1R 的输出的电压差，约在 $\pm 10\text{mV}$ 以内，为大致相同的值，因此与驱动相比，更接近保持电压的操作。

第二驱动期间，由电压跟随器电路 31 驱动数据电极 5G。依次接通开关 2G、开关 3G，由电压跟随器电路 31 高速驱动数据电极 5G。然后，依次断开开关 3G、开关 2G，接通开关 4G，则由灰度级选择电路 1G 选择的电压被直接施加到数据电极 5G。

第三驱动期间，由电压跟随器电路 31 驱动数据电极 5B。依次接通开关 2B、开关 3B，由电压跟随器电路 31 高速驱动数据电极 5B。然后，依次断开开关 3B、开关 2B，接通开关 4B，则由灰度级选择电路 1B 选择的电压被直接施加到数据电极 5B。

接通开关 4R、4G、4B 的时序，除了如图 5 所示的时序以外，也可以在如图 6 所示的电压跟随器电路 31 的驱动结束之后一起接通。

若由电压跟随器电路 31 对各数据电极的驱动结束，则电压跟随器电路 31 可以直接为激活状态，但优选为，遮断电压跟随器电路 31 的偏置电流，使电压跟随器电路 31 处于非激活状态，以减低电能损耗。另外，AP 信号为控制电压跟随器电路 31 的偏置电流值的信号。

此外，电压跟随器电路 31 的效用为一个放大器，但一般来说放大器由于制造等的偏差而具有偏移电压（输入电压和输出电压的差），其值约为 $\pm 10\text{mV}$ 。通过由灰度级选择电路 1R、1G、1B 直接驱动，可以矫正电压跟随器电路 31 的偏移电压。

在图 4 中，由一个电压跟随器电路 31 驱动 3 个数据电极，但也可以驱动 4 个以上的数据电极。接下来，验算由电压跟随器电路 31 写入几次的例子。

作为参数，由电压跟随器电路 31 驱动一个数据电极所必需的时间为 $5\mu\text{sec}$ ，电压跟随器电路 31 的偏移电压为 $\pm 10\text{mV}$ ，数据电极的

寄生电容为 30pF，灰度级选择电路 1R (1G、1B) 及开关 4R (4G、4B) 的输出阻抗为 500K Ω 。此外，在液晶显示中可由人眼识别到的电压差约为 $\pm 5\text{mV}$ 。

由灰度级选择电路 1R (1G、1B) 驱动时的时间常数 τ 为： $\tau = RC = 500\text{ K}\Omega \times 30\text{pF} = 15\text{ }\mu\text{sec}$ 。电压跟随器电路 31 的电压误差为 $\pm 10\text{mV}$ ，矫正到不能由人眼识别到的电压差 $\pm 5\text{mV}$ ，只需要约 50% 的电压矫正。50% 相当于约 0.69τ ，只需要 $15\text{ }\mu\text{sec} \times 0.69 = \text{约 } 10.4\text{ }\mu\text{sec}$ 的驱动时间就可以。

在画面为 QVGA (140 像素 $\times$ RGB $\times$ 320 像素) 的情况下，帧频率为 60Hz 时，1 水平期间约为 $50\text{ }\mu\text{sec}$ 左右，因此可以驱动 $(50 - 10.4)\text{ }\mu\text{sec} / 5\text{ }\mu\text{sec} = 7.92$ 次。

实际上，电路构成上优选 RGB 的 3 色单位各自驱动，因此优选 RGB 各驱动 2 次共计 6 次。

当 6 次驱动时，若使数据电极分别为 R1、G1、B1、R2、G2、B2，则驱动各数据电极的顺序，在第 J 帧按 R1-G1-B1-R2-G2-B2 的顺序驱动，在第 J+1 帧按 B2-G2-R2-B1-G1-R1 的顺序驱动，通过改变驱动的顺序，均化驱动时间，可以进一步减少色偏而获得良好的画质。另外，该顺序例如也可以是随机的。

一般来说，使第一驱动期间到第六驱动期间的各驱动期间相同。但是，不必拘泥于此。例如也可以设定为第一至第五期间的各驱动期间 $=3\text{ }\mu\text{sec}$ ，第六驱动期间 $=5\text{ }\mu\text{sec}$ 等。此外，也可以全部改变第一至第六的各驱动期间，使第一驱动期间 $=2.5\text{ }\mu\text{sec}$ ，第二驱动期间 $=3\text{ }\mu\text{sec}$ ，第三驱动期间 $=3.5\text{ }\mu\text{sec}$ ，第四驱动期间 $=4\text{ }\mu\text{sec}$ ，第五驱动期间 $=4.5\text{ }\mu\text{sec}$ ，第六驱动期间 $=5\text{ }\mu\text{sec}$ 。只要如此可以确保由灰度级选择电路充分进行矫正的时间，就也可以缩短初始的驱动期间。

其状态如图 7 所示。开关 2R、3R 的接通时间 τ 与图 5 相比要短。由此，产生显示于电极 5R 的上升沿不充分的波形。但是，只要开关 4R 的接通时间 T 满足需要，就可以达到目标电压。例如，使一个水平期间为 $50\ \mu\text{sec}$ 。由 6 次驱动，第一驱动期间的驱动时间为 $2.5\ \mu\text{sec}$ ，对目标电压写入数十 mV 时，只要剩余有 $47.5\ \mu\text{sec}$ 的时间，仍可以通过由灰度级选择电路驱动而充分的矫正剩余的数十 mV 的电压。

接下来，对于通过在与锁存信号 STB 为“H”的期间接近的期间缩短电极的驱动时间，来增加一个水平期间中的驱动次数的方法进行说明。与之前的说明相同，使一个水平期间设为 $50\ \mu\text{sec}$ 。在之前的例子（第一至第五驱动期间分别为 2.5 、 3 、 3.5 、 4 、 $4.5\ \mu\text{sec}$ ）中，在第六驱动期间（ $5\ \mu\text{sec}$ ）的驱动开始之前已经过 $17.5\ \mu\text{sec}$ 的时间，因此第六驱动的剩余的时间为 $32.5\ \mu\text{sec}$ 。因此，最后的驱动期间的写入延长由电压跟随器电路的驱动时间而使由电压跟随器电路达到接近于目标电压，以便即使与初始的驱动时间相比，剩余时间为较短的时间，也可以由灰度级选择电路充分地进行数十 mV 的矫正。

进而，使电压跟随器电路的驱动时间一律为 $5\ \mu\text{sec}$ ，则 6 次驱动总计需要 $30\ \mu\text{sec}$ 的时间。若为之前的例子所述的时间分配，则 6 次驱动为 $22.5\ \mu\text{sec}$ ，因此若有 $7.5\ \mu\text{sec}$ ，可以增加初始的 3 次的驱动期间（ $2.5 \times 3\ \mu\text{sec}$ ），也可以写入 9 次（各驱动期间分别为 2.5 、 2.5 、 2.5 、 2.5 、 3 、 3.5 、 4 、 4.5 、 $5\ \mu\text{sec}$ ，总计 $30\ \mu\text{sec}$ ）。由此，进一步增加了共用一个电压跟随器电路的电路，从而可以进一步缩小电路规模。

如上所述，由一个电压跟随器电路以分时驱动多个数据电极，然后由切换电路 26、27 通过灰度级选择电路 10 把对应于图像信号的电压直接施加至数据电极。通过本发明可以把以往设置于每个数据电极的电压跟随器电路的个数，减少至 $1/N$ （N 为 2 以上的自然数），可以缩小电路规模。

此外，在数据电极的分时驱动中，若在数据电极存在微少的漏泄，则由于数据电极为高阻抗（Hi-z）从而电荷逃逸而电压从期望值发生变动，由此产生显示不均。但是，在本发明中，由于在由电压跟随器电路驱动后直接由灰度级选择电路 10 驱动，因此可以极度降低显示不均的发生。进而，由于矫正了电压跟随器电路的偏移电压的偏差，从而可以进一步获得良好的显示效果。

（实施例 2）

参照图 8 对第 2 实施例进行说明。图 8 为本发明的第 2 实施例的数据电极驱动电路的主要部分的电路图。与图 4 相同的标号表示相同物或相当物，省略说明。

图 8 与图 4 的不同点如下：附加开关 7R、7G、7B 及配线 70，对各数据电极 5R、5G、5B 分别连接开关 7R、7G、7B 的一端，另一端与配线 70 连接，可以使各数据电极 5R、5G、5B 短路而初始化。

接下来对操作进行说明。在图 5 的时序图中锁存信号 STB 为“H”期间，切换电路 21 及切换电路 24 为断开状态。在此期间一起接通开关 7R、7G、7B，则可使各数据电极 5R、5G、5B 的电压均化。

根据该初始化操作，驱动电压范围为 0~5V，例如均化的电压为 2V，则接着驱动时的电压差为 2~3 V 以下，可以降低驱动电流而减低电能损消。

（实施例 3）

在实施例 2 中，在锁存信号 STB 为“H”期间仅只使各数据电极 5R、5G、5B 短路而初始化。但是，也可以对各数据电极 5R、5G、5B 施以驱动电压的高位电压和低位电压间的任意的电压。图 9 为本发明的第 3 实施例的数据电极驱动电路的主要部分的电路图。在图 9 中和

图 8 相同的标号，表示相同物和相当物，省略说明。

图 9 与图 8 的不同之处为把配线 70 与短路电压发生电路 71 的输出端连接。在锁存信号 STB 为“H”期间使各数据电极 5R、5G、5B 短路，施以短路电压发生电路 71 的输出电压而初始化。特别是使该输出电压为高位电压和低位电压的 1/2 的电压，可以最大限地提高减少电能损消效果。

（实施例 4）

使用图 10～图 15 对第 4 实施例进行说明。图 10 为说明本发明的第 4 实施例的点反转驱动的原理的图。驱动液晶时优选的是，交流驱动以使液晶不劣化。一般来说，反转每个水平线的像素的极性的线反转驱动、以及由邻接的像素彼此反转极性的点反转驱动等是公知的。在第 4 实施例中对点反转驱动时的驱动电路及驱动方法进行说明。

把以液晶的共同电极的电压为基准的正端的电压简称为“正极端的电压”，把以液晶的共同电极的电压为基准的负端的电压简称为“负极端的电压”。

在第 4 实施例中，如图 10 所示，根据正极端的电压“+”和负极端的电压“-”交互的驱动邻接的数据电极。因此，在点反转中邻接的数据电极的极性不同（例如 R1 和 G1，G1 和 B1），因而同时输出正极及负极各 64 灰度级，所以需要 128 灰度级的灰度级电压。

图 11 为本发明的第 4 实施例的数据电极驱动电路的主要部分的电路图。在图 11 中说明了和实施例 1 的图 4 在构成上的主要不同点。灰度级电压发生电路 8A 发生正极端的灰度级电压信号 8P 和负极端的灰度级电压信号 8N。在解码器电路 6A 中，含有正极端用的解码器电路 6RP、6GP、6BP 和负极端用的解码器电路 6RN、6GN、6BN。在灰度级选择电路 10A，含有选择正极端的灰度级电压信号 8P 的灰度

级选择电路 1RP、1GP、1BP 和选择负极端的灰度级电压信号 8N 的灰度级选择电路 1RN、1GN、1BN。此外，具有输出正极端电压的电压跟随器电路 31P 和输出负极端电压的电压跟随器电路 31N。进而，在开关组 25 含有根据极性信号 POL 操作的六个开关 25A 及六个开关 25B。此外，和实施例 2 中说明的相同，具有使各数据电极之间短路的开关 7RP、7GP、7BP、7RN、7GN、7BN，各开关的一端与配线 70 连接。

接下来对操作进行说明。首先，极性信号 POL 为“H”时，如图 10 所示，驱动使之为 R1(+)、G1(-)、B1(+)、R2(-)、G2(+)、B2(-) 时，在锁存信号 STB 为“H”的期间，断开开关 2RP、2GP、2BP、2RN、2GN、2BN、3RP、3GP、3BP、3RN、3GN、3BN、4RP、4GP、4BP、4RN、4GN、4BN，接通开关 7RP、7GP、7BP、7RN、7GN、7BN，使各数据电极 5RP、5GP、5BP、5RN、5GN、5BN 初始化。

然后，把锁存信号 STB 切换为“L”，则断开开关 7RP、7GP、7BP、7RN、7GN、7BN，接通六个开关 25A，断开六个开关 25B（图 11 所示的开关状态）。然后，和实施例 1 相同，切换开关组 21A 和开关组 24A 的各开关，根据电压跟随器电路 31P、31N 及灰度级选择电路 1RP、1GP、1BP、1RN、1GN、1BN，分时驱动各数据电极 5RP、5GP、5BP、5RN、5GN、5BN。

接下来，在极性信号 POL 为“L”时，为驱动使之为 R1(-)、G1(+)、B1(-)、R2(+)、G2(-)、B2(+)，在锁存信号 STB 为“H”的期间，断开开关 2RP、2GP、2BP、2RN、2GN、2BN、3RP、3GP、3BP、3RN、3GN、3BN、4RP、4GP、4BP、4RN、4GN、4BN，接通开关 7RP、7GP、7BP、7RN、7GN、7BN，使各数据电极 5RP、5GP、5BP、5RN、5GN、5BN 初始化。

然后，把锁存信号 STB 切换为“L”，则断开开关 7RP、7GP、7BP、

7RN、7GN、7BN，接通六个开关 25B，断开六个开关 25A。然后，和实施例 1 相同，切换开关组 21A 和开关组 24A 的各开关，根据电压跟随器电路 31P、31N 及灰度级选择电路 1RP、1GP、1BP、1RN、1GN、1BN，分时驱动各数据电极 5RP、5GP、5BP、5RN、5GN、5BN。

如此，电极 5RP 和电极 5RN 彼此之间、电极 5GP 和电极 5GN 彼此之间以及电极 5BP 和电极 5BN 彼此之间，通过同时以互不相同的极性驱动，由此通过最低限度的抑制在液晶共同电极的电荷的移动而可获得高画质的显示效果。

然而，为了由正极及负极的专用的驱动电路驱动数据电极，必须进行图像信号的转换。图 12 为表示本发明的第 4 实施例的数据转换的一例的电路图。图 12 中，在数据锁存器电路 7 的输出端设有由极性信号 POL 切换的开关 SW1P、SW1N，从而转换从数据锁存器电路 7 输出的图像信号，并输入至解码器电路 6。

此外，图 13 为表示本发明的第 4 实施例的数据转换的另一例的电路图。图 13 中，在驱动数据总线的数据缓冲器电路部 36 的输出端设有由极性信号 POL 切换的开关 SW1P、SW1N，转换从数据缓冲器电路部 36 输出的图像信号，并输入至数据寄存器电路 34。但是，此时，需要偶数条数据总线。作为其他的转换方法，还有转换采样信号 SPn、SPn+1 的方法。图 3 中把数据锁存器电路 7 置换为移位寄存器电路，也可以由开关转换采样信号。也可以在传送数据的 CPU 侧等处进行图像数据的转换。

若数据电极由不同的电压跟随器电路驱动，则由于正极及负极的电压跟随器电路的偏移电压一般不同而影响偏移电压的差，但由于通过灰度级选择电路 10A 直接驱动数据电极，因而可以矫正偏移电压。

另外，图 11 中，串联连接了开关组 24A 及开关组 25 中的两个开

关，但也可以使之成为一个。图 14 为表示本发明的第 4 实施例的输出级的开关的构成例的电路图。图 14 中，仅去除数据电极为 5RP 的部分而进行表示。其他的电极也同样构成。

正极端驱动时，接通开关 25D，由电压跟随器电路 31P 驱动数据电极 5RP，经过规定的时间后断开开关 25D，接通开关 25C，直接由灰度级选择电路 1RP 驱动数据电极 5RP。

负极端驱动时，接通开关 25F，由电压跟随器电路 31N 驱动数据电极 5RP，经过规定的时间后断开开关 25F，接通开关 25E，直接由灰度级选择电路 1RN 驱动数据电极 5RP。

如上通过使电压跟随器电路后的开关为 1 级，可以减低输出阻抗，使驱动时间提前。

另外，在图 11 的构成中，灰度级选择电路 1RP、1GP、1BP 为正极端的电压，因而可以把使用了 Pch 晶体管的模拟开关用于开关 2RP、2GP、2BP、3RP、3GP、3BP、4RP、4GP、4BP。此外，灰度级选择电路 1RN、1GN、1BN 为负极端的电压，因而可以把使用了 Nch 晶体管的模拟开关用于开关 2RN、2GN、2BN、3RN、3GN、3BN、4RN、4GN、4BN。通过这样的构成，与使用 Pch 晶体管和 Nch 晶体管二者的转接开关相比，可以缩小电路规模。

此外，同样的也可以把使用了 Pch 晶体管的模拟开关用于开关组 25 中与开关 3RP、3GP、3BP 连接的开关，把使用了 Nch 晶体管的模拟开关用于与开关 3RN、3GN、3BN 连接的开关。

进而，通过使电压跟随器电路的差动级不为轨至轨型，而使电压跟随器电路 31P 为 Nch 晶体管的差动输入，使电压跟随器电路 31N 为 Pch 晶体管的差动输入，可以缩小电路规模。

图 11 中, 根据极性信号 POL 切换的开关组 25 被设置于数据电极和开关组 24A 之间。作为其他的构成, 也可以如图 15 所示, 把根据极性信号 POL 切换的开关组 25 设置于灰度级选择电路 10A 和开关组 21A 之间。

在以上所述的实施例中, 图像信号并不限于数字的 6 位 (64 灰度级), 也可以为 5 位以下和 7 位以上。此外, 图像信号的数据总线数, 可以为 RGB 的 3 组或 6 组等 $3m$ 组 (m 为自然数), 也可以为 3 线串行输入等。进而, R 电极、G 电极、B 电极等以显示装置的电压驱动的数据电极为例进行了说明, 但也可以为其他电路 (例如, 有机 EL 显示的驱动中发生电流的电路等) 的输入电极。

此外, 也可以把帧存储器或电源电路等设置于数据电极驱动电路。在内置帧存储器的情况下, 由于来自 CPU 的图像信号与驱动系统的时钟信号不同步, 因而具有振荡电路, 生成时钟信号。此外, 灰度级电压发生电路的输入电源 ($V_{x0} \sim V_{xn}$), 可以由低位电源和高位电源在内部生成符合灰度特性的灰度级电压。

这些电路可以在半导体集成电路上进行制造, 也可以在玻璃印制基板上制造一部分或全部的电路, 从而可以适用于显示装置。

可以提供小型化、省电的高像质的显示装置。

图1

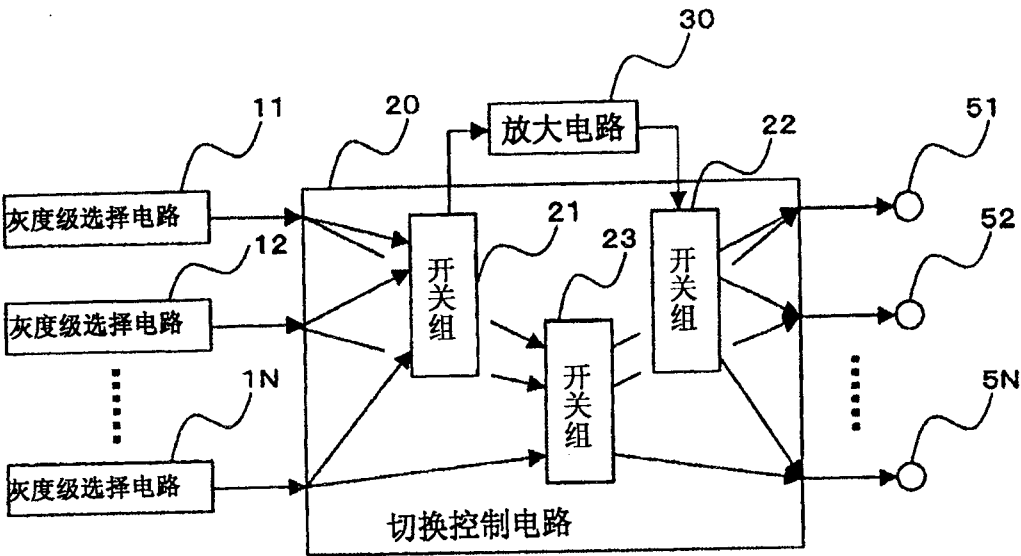


图2

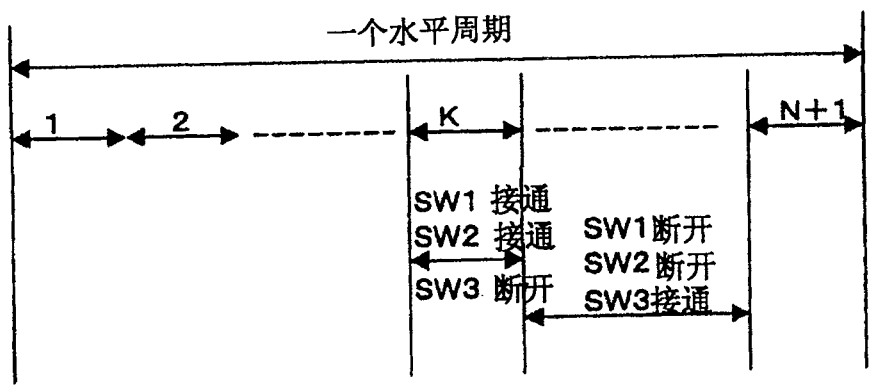


图3

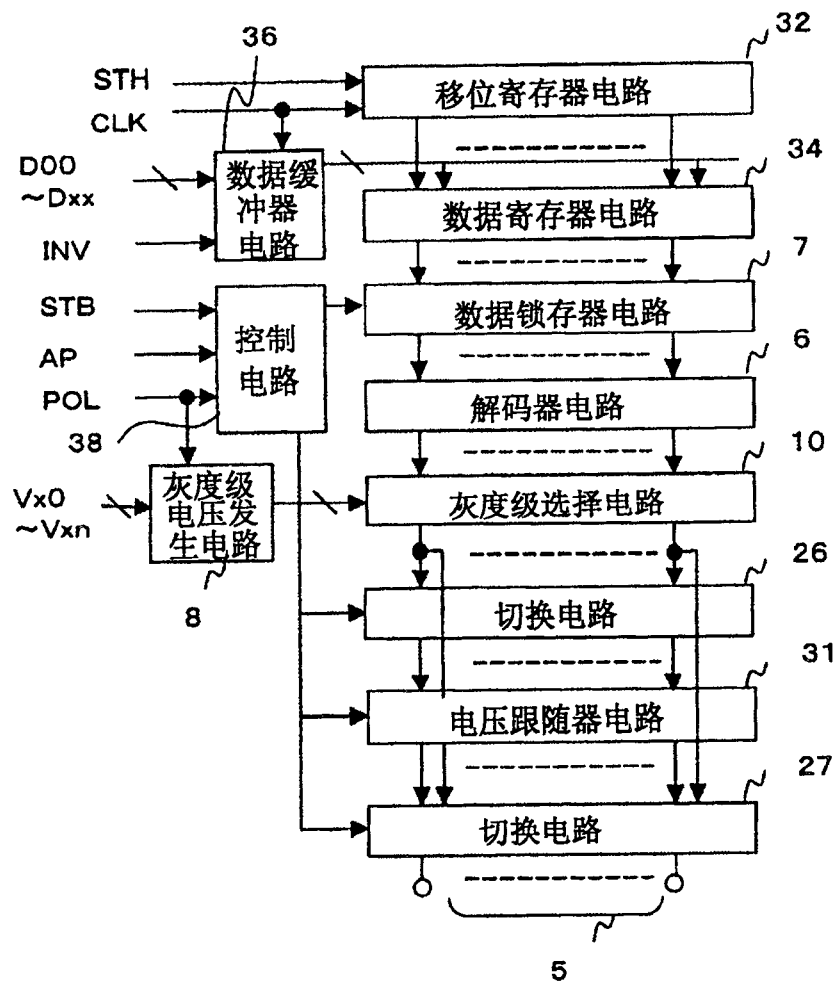


图4

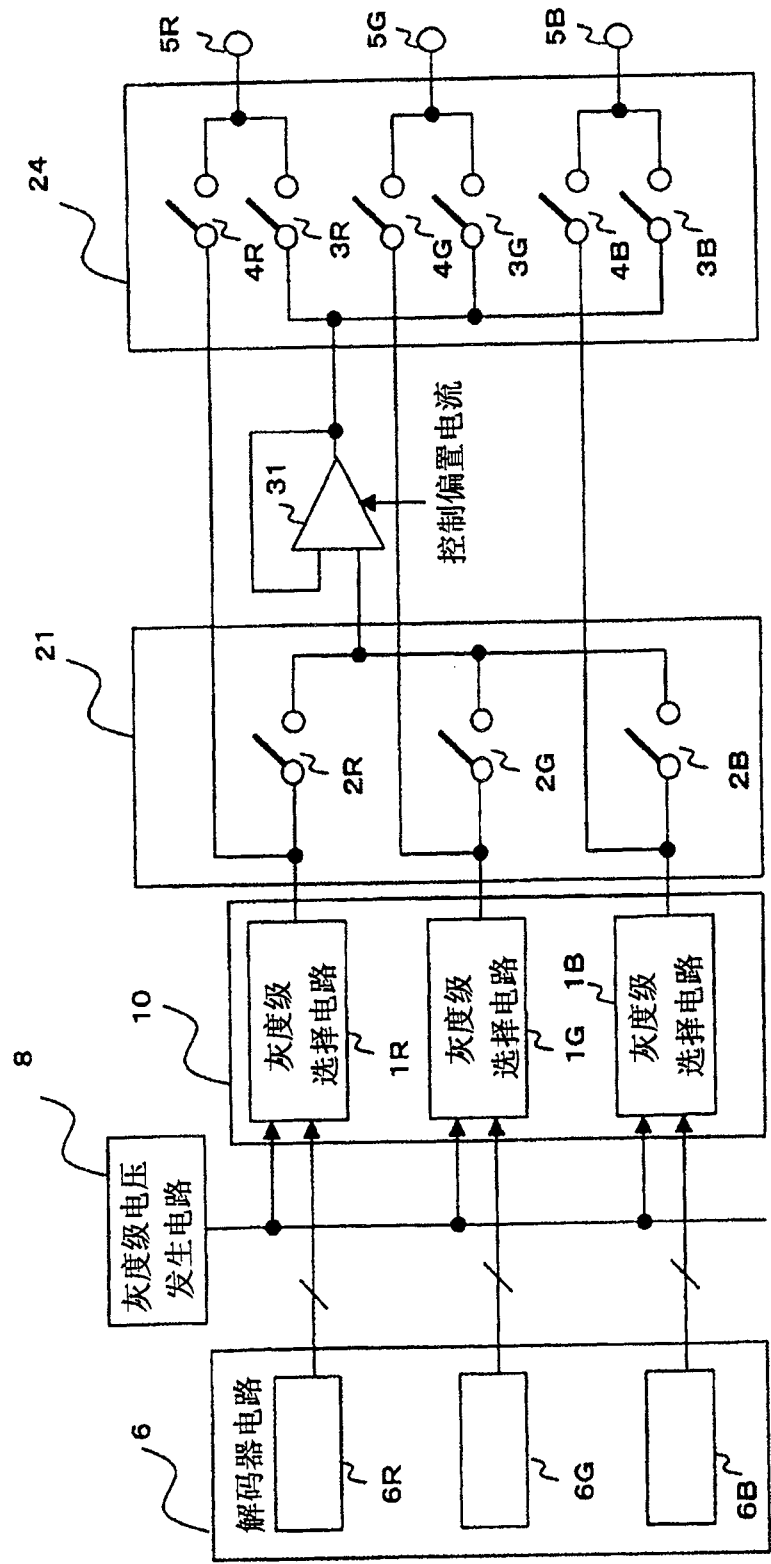


图5

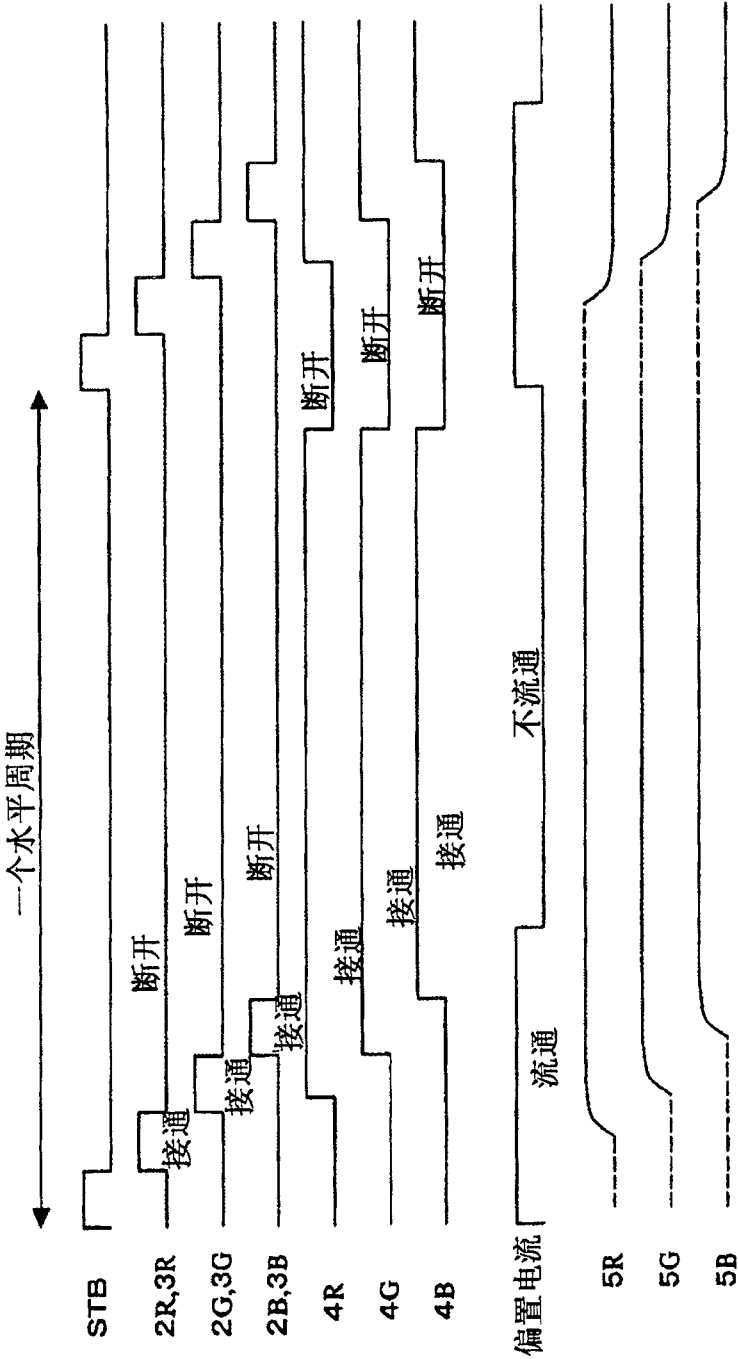


图6

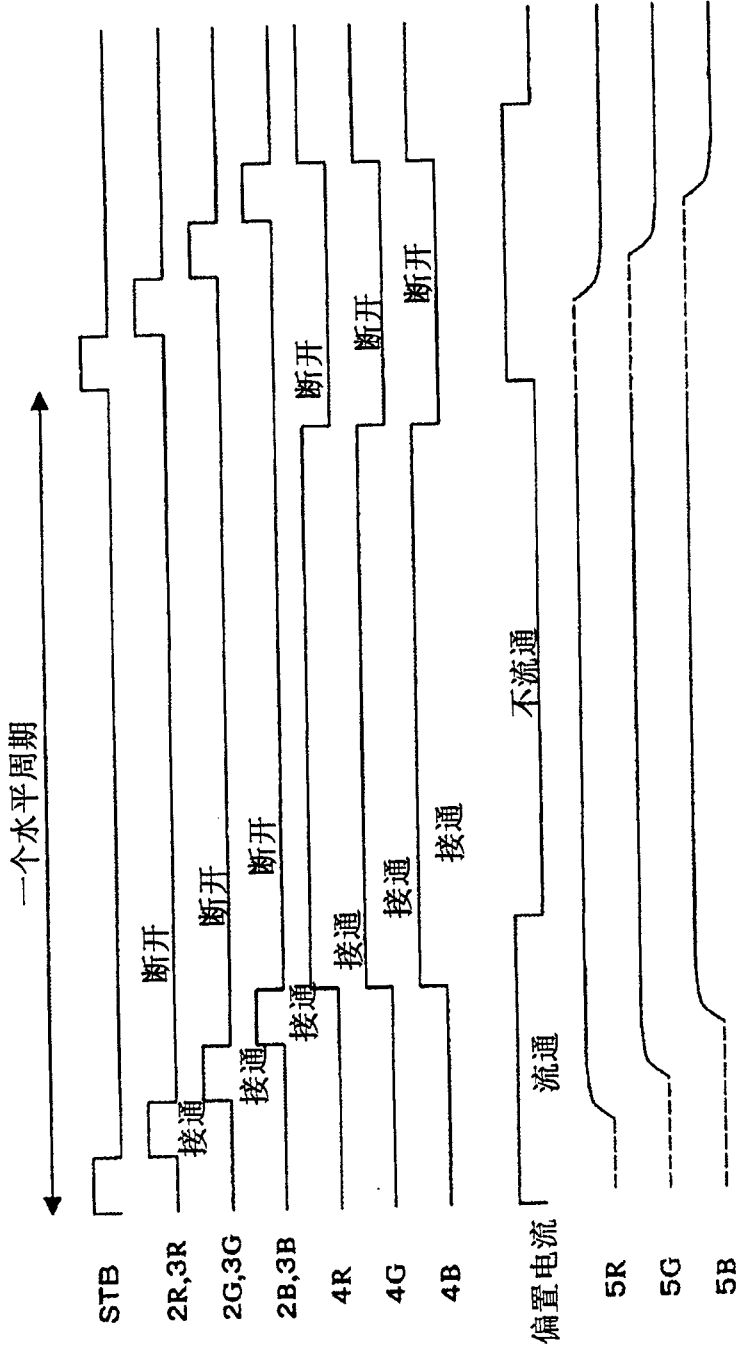


图7

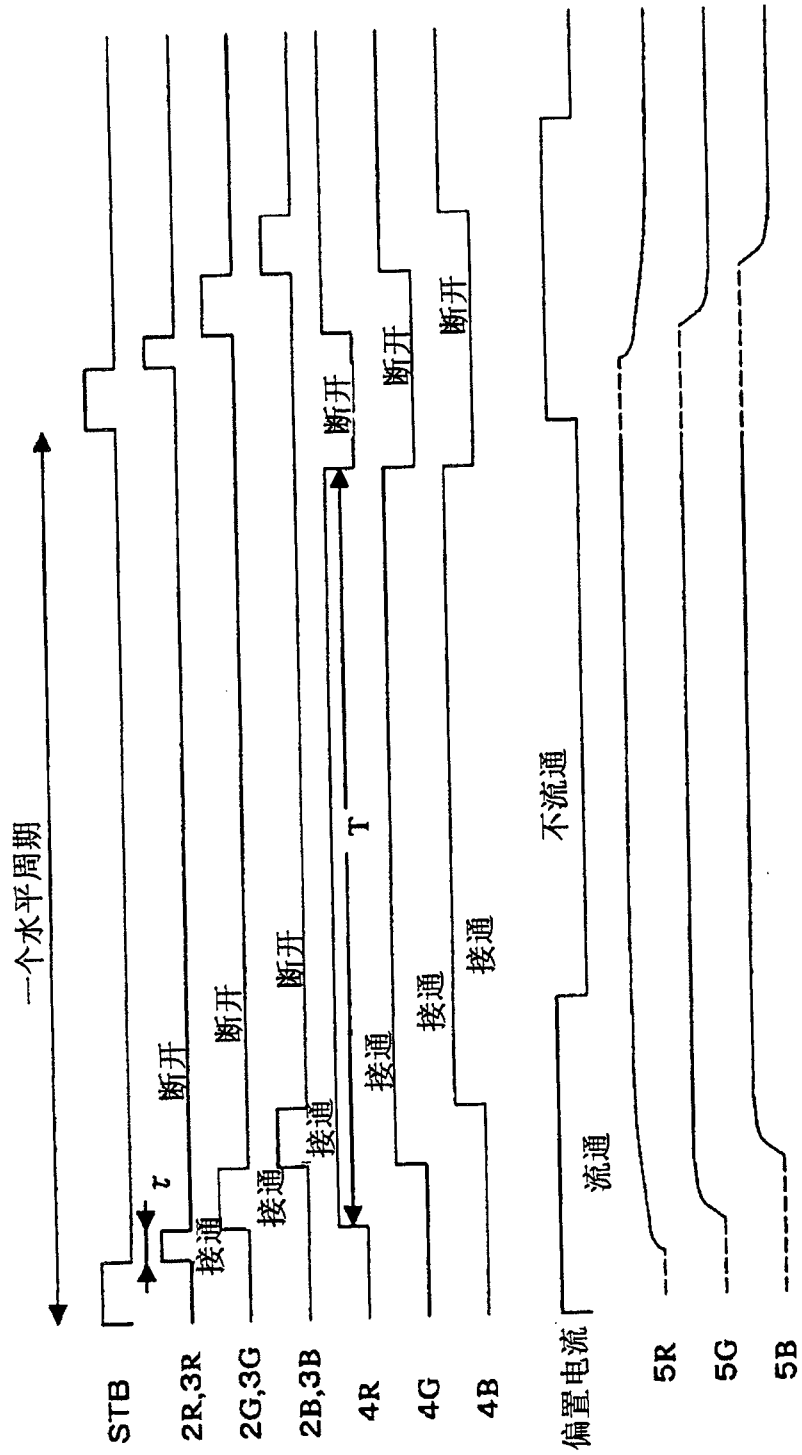
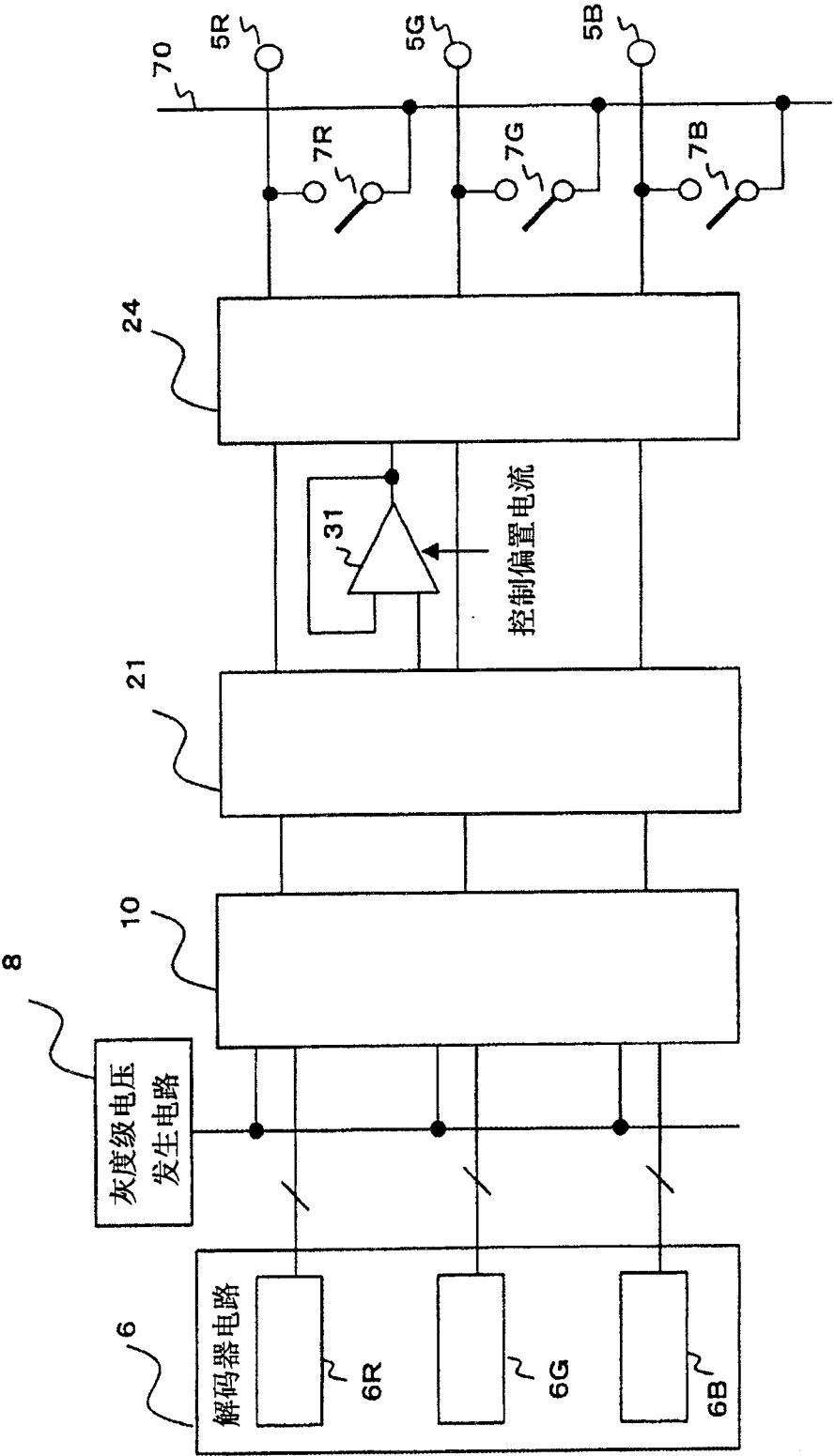


图8



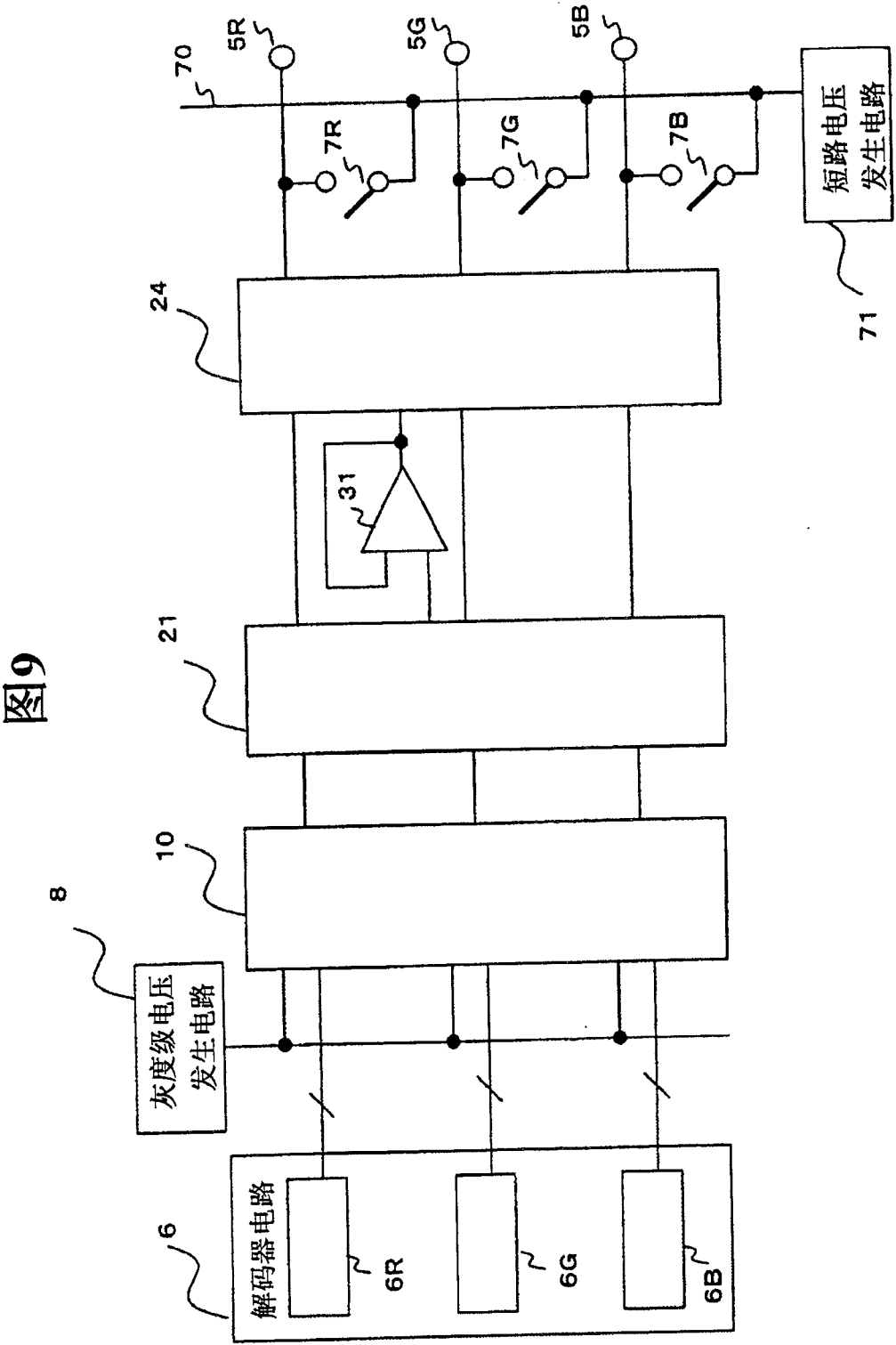


图10

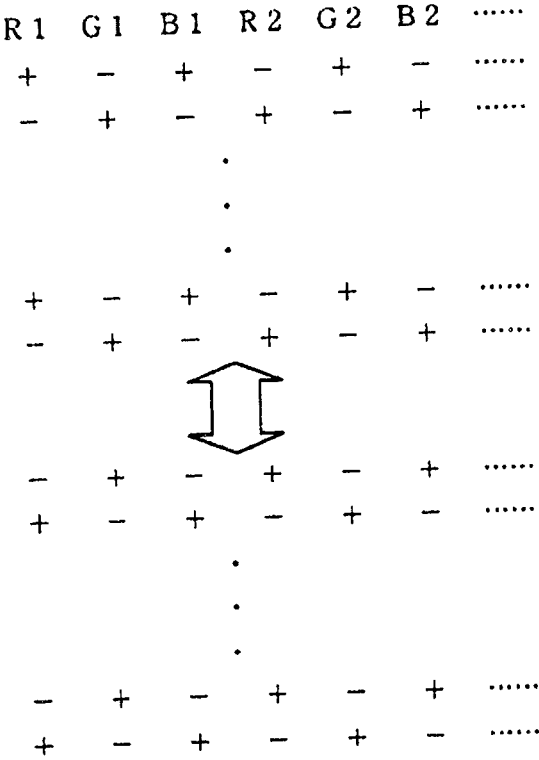


图11

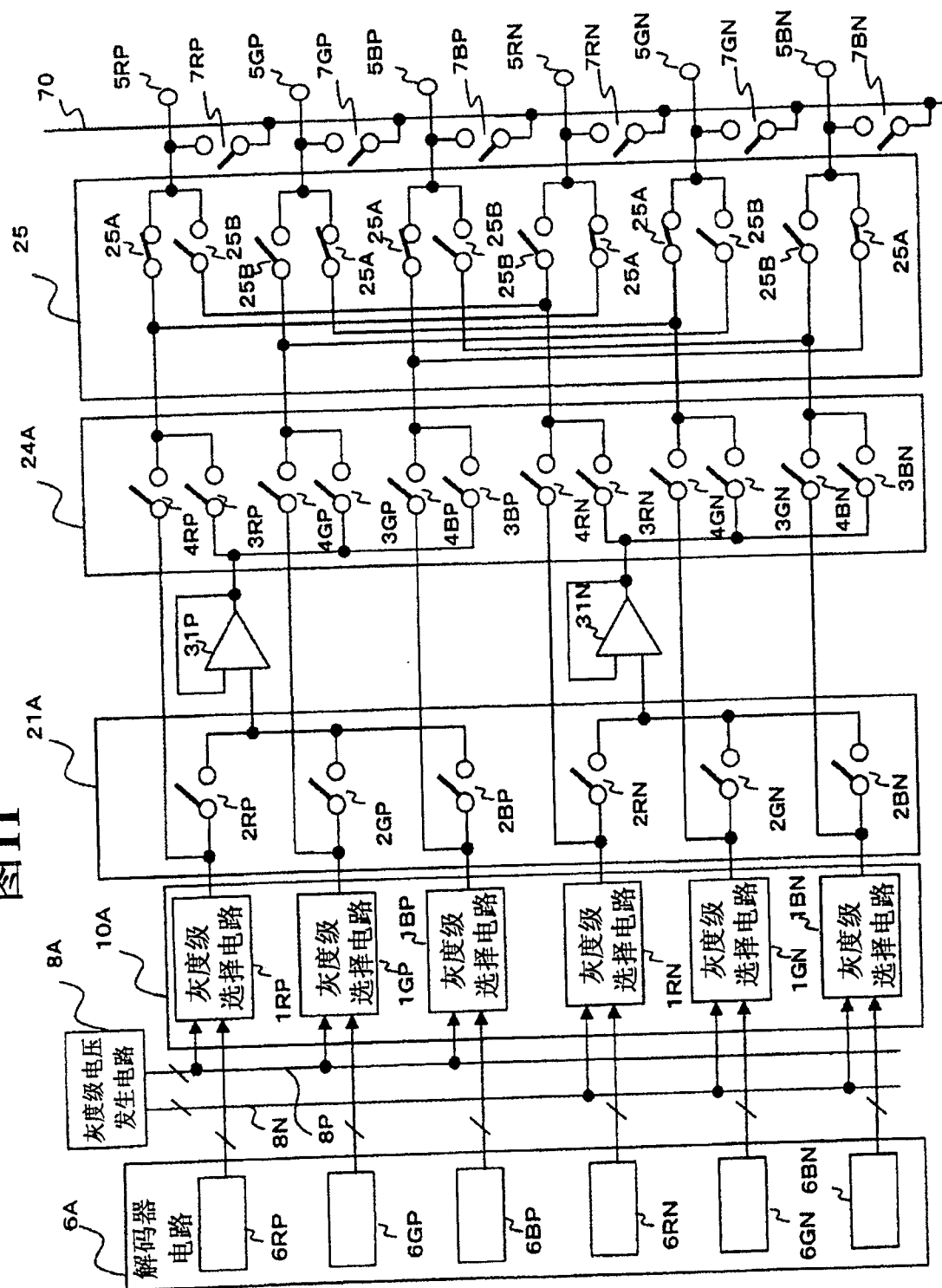


图12

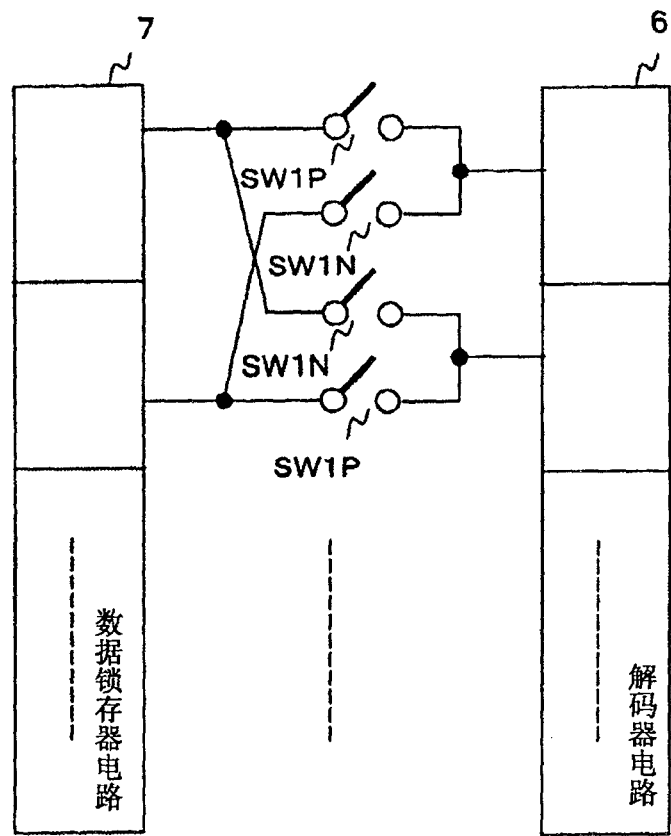


图13

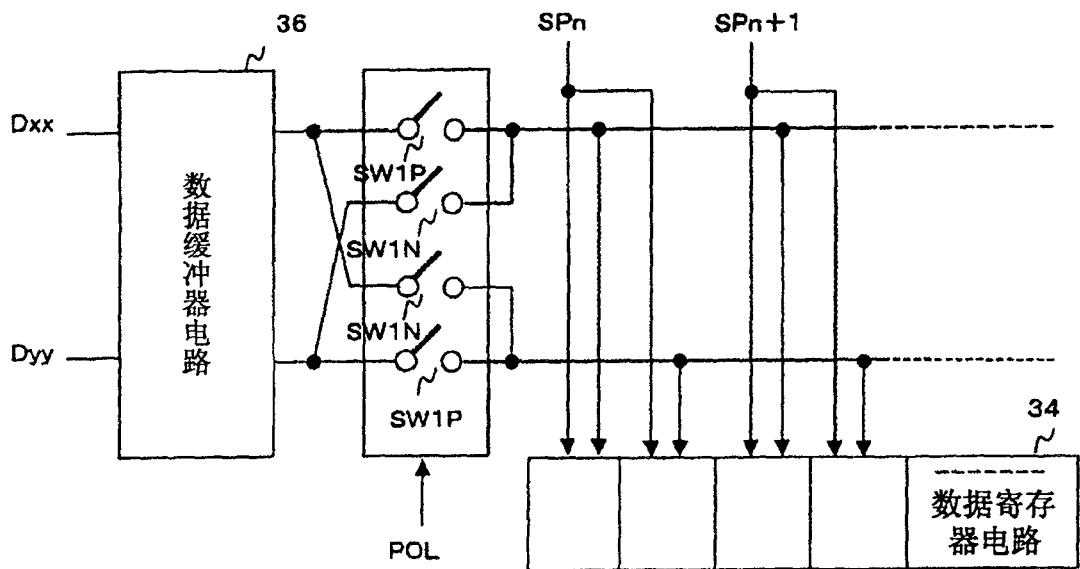


图14

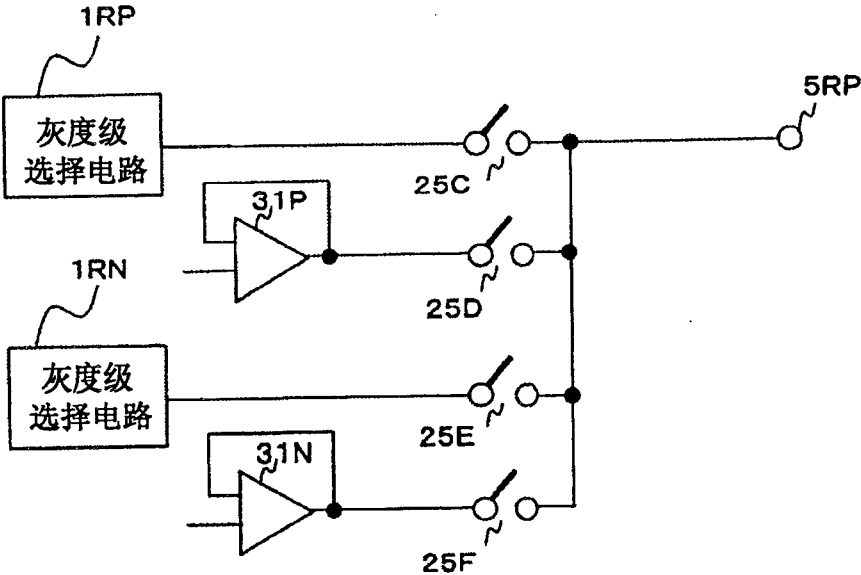


图15

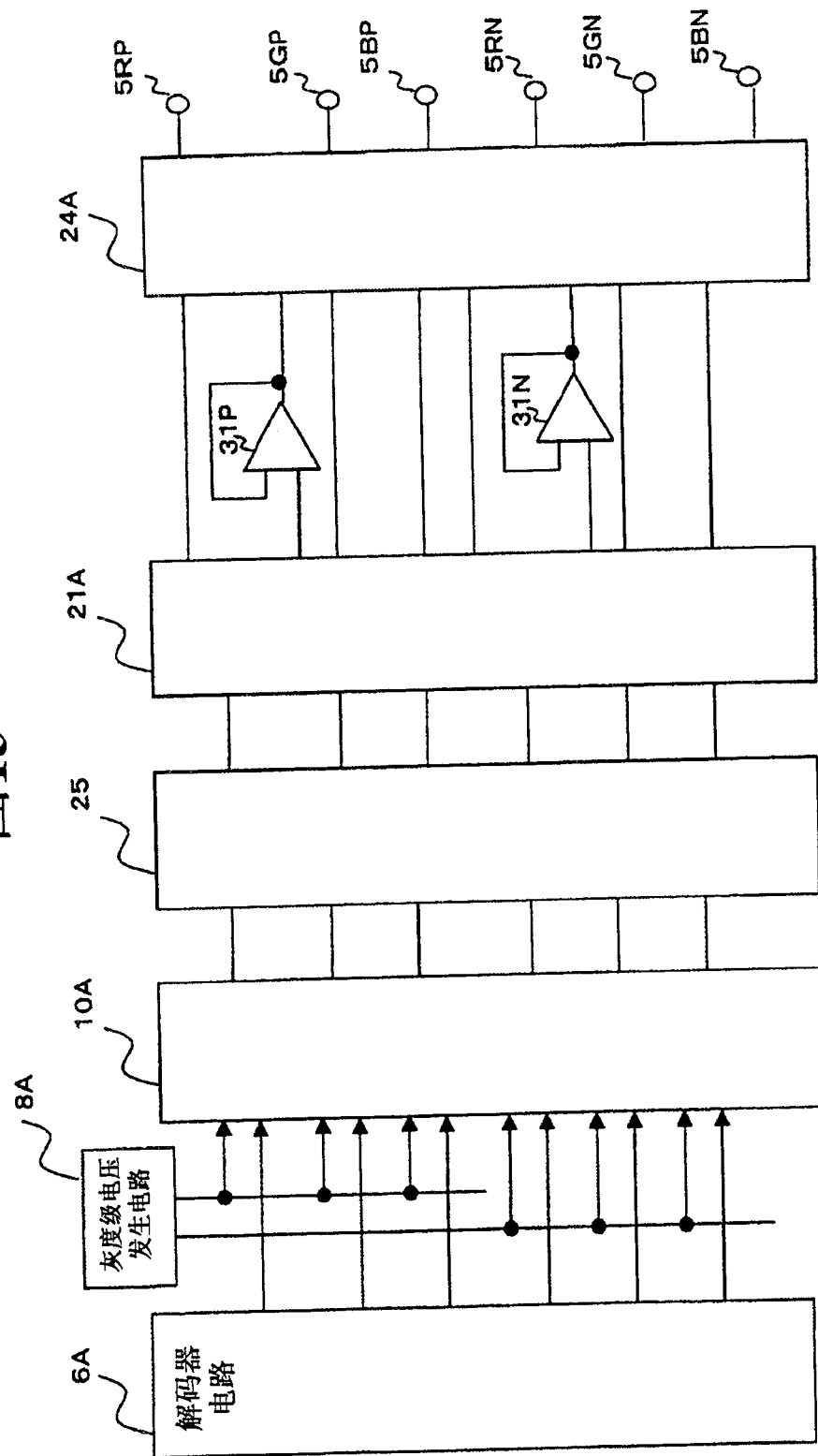
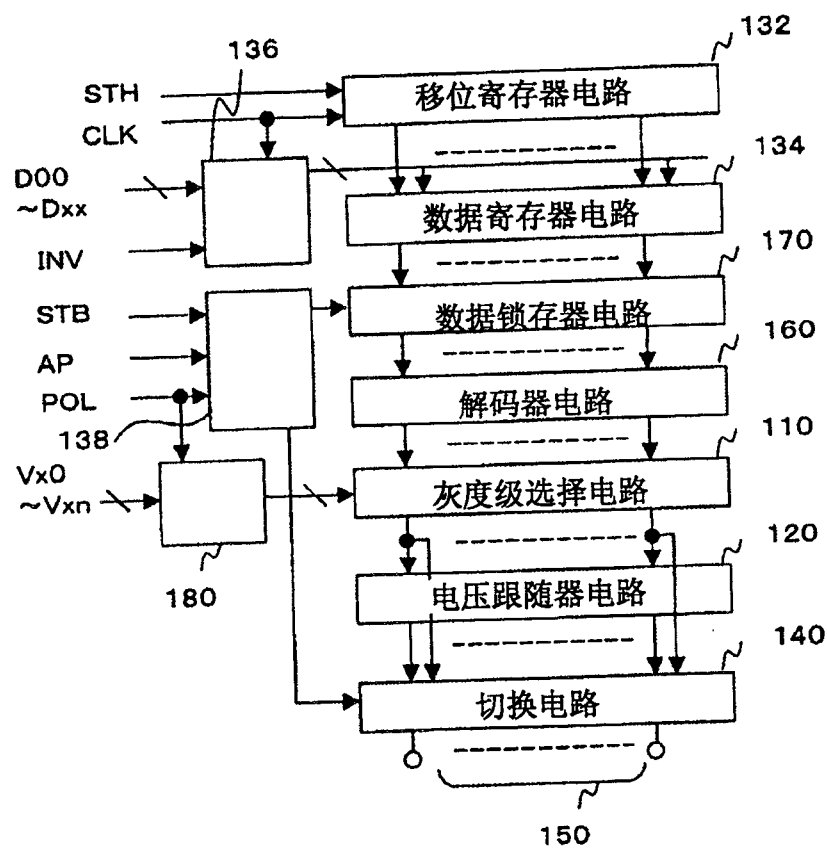


图16



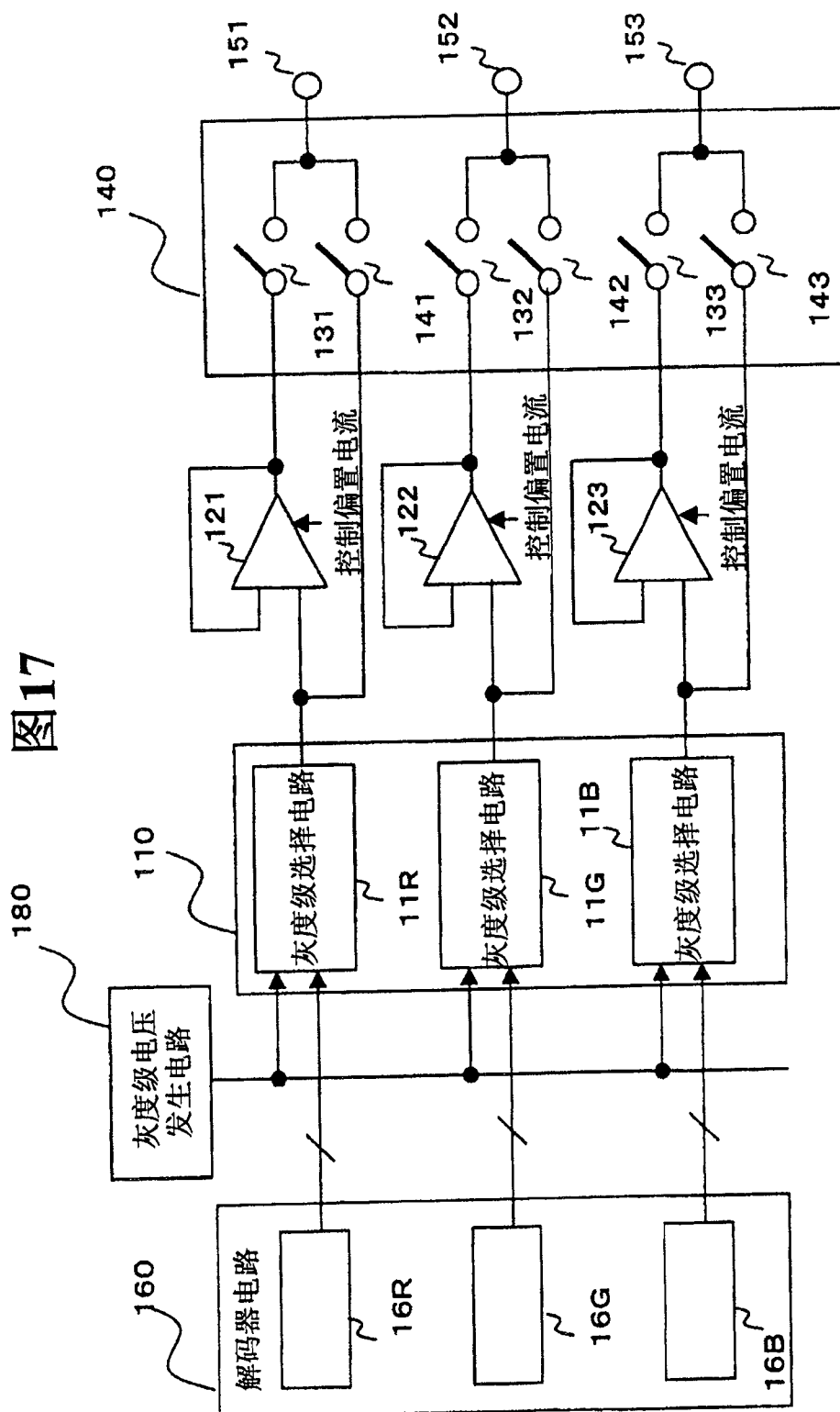


图18

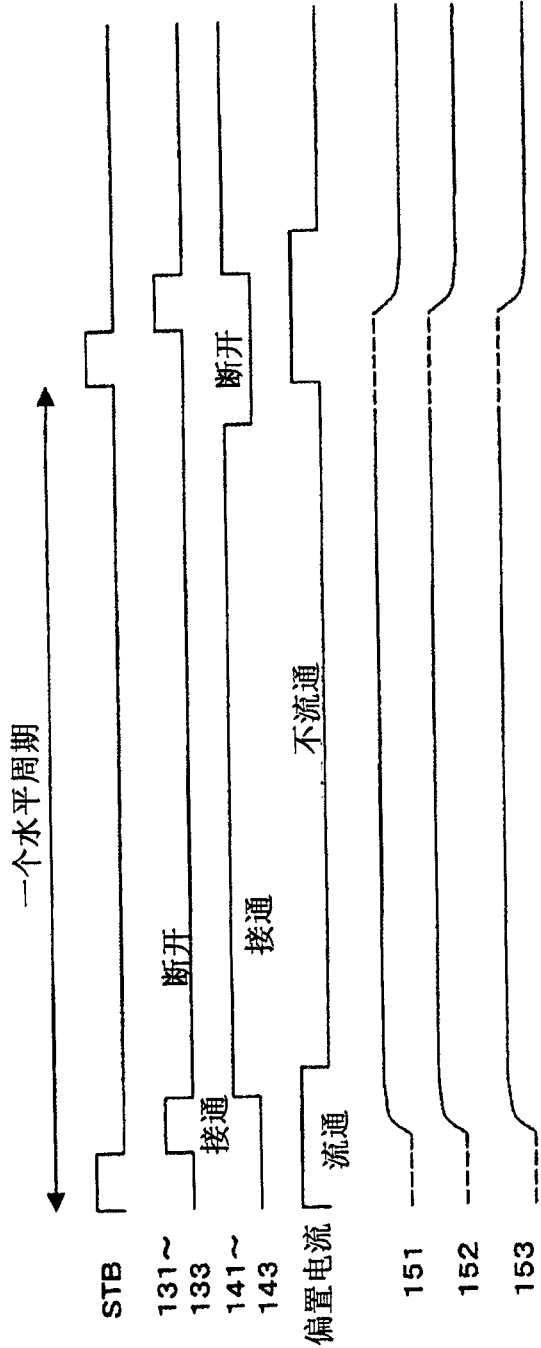


图19

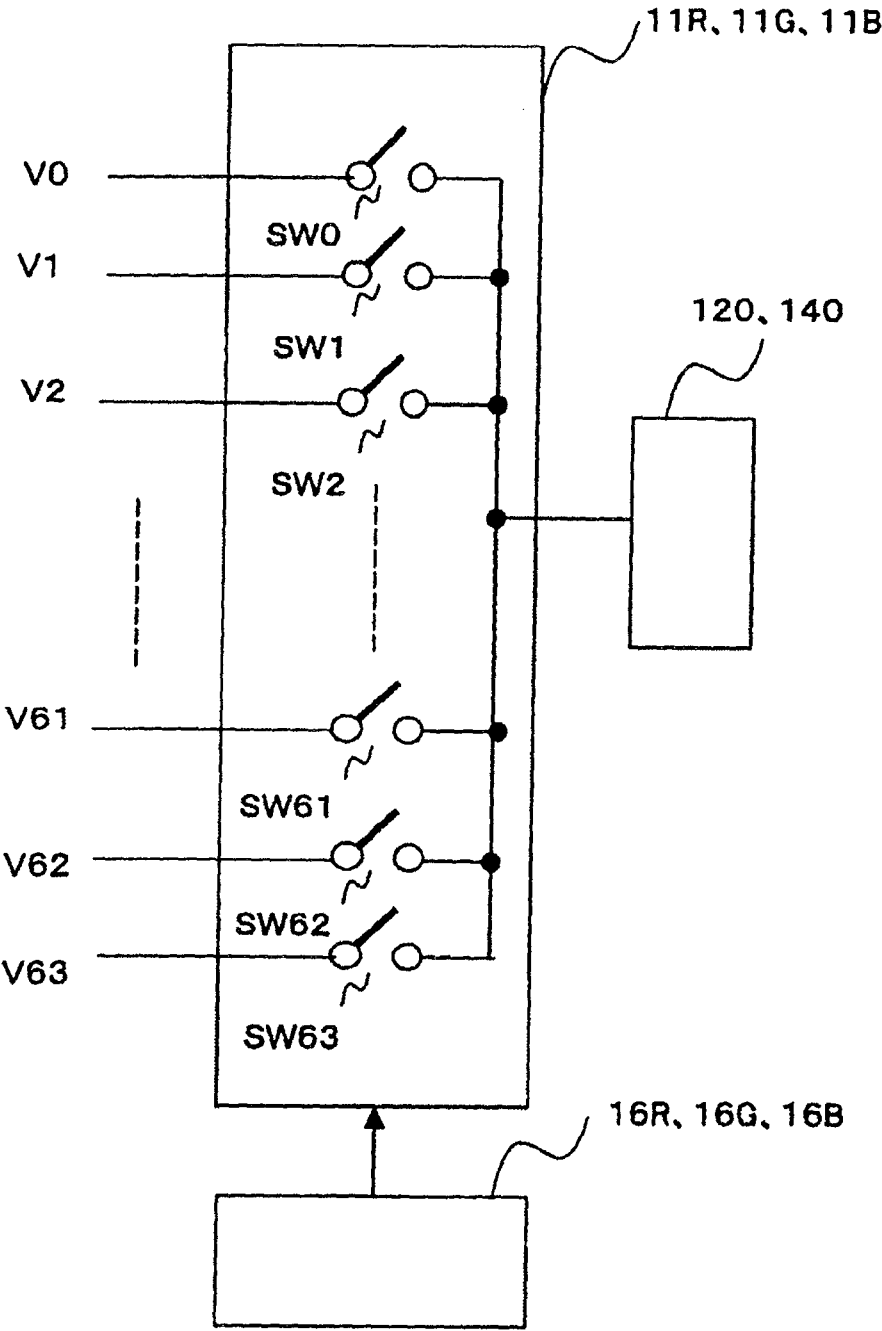
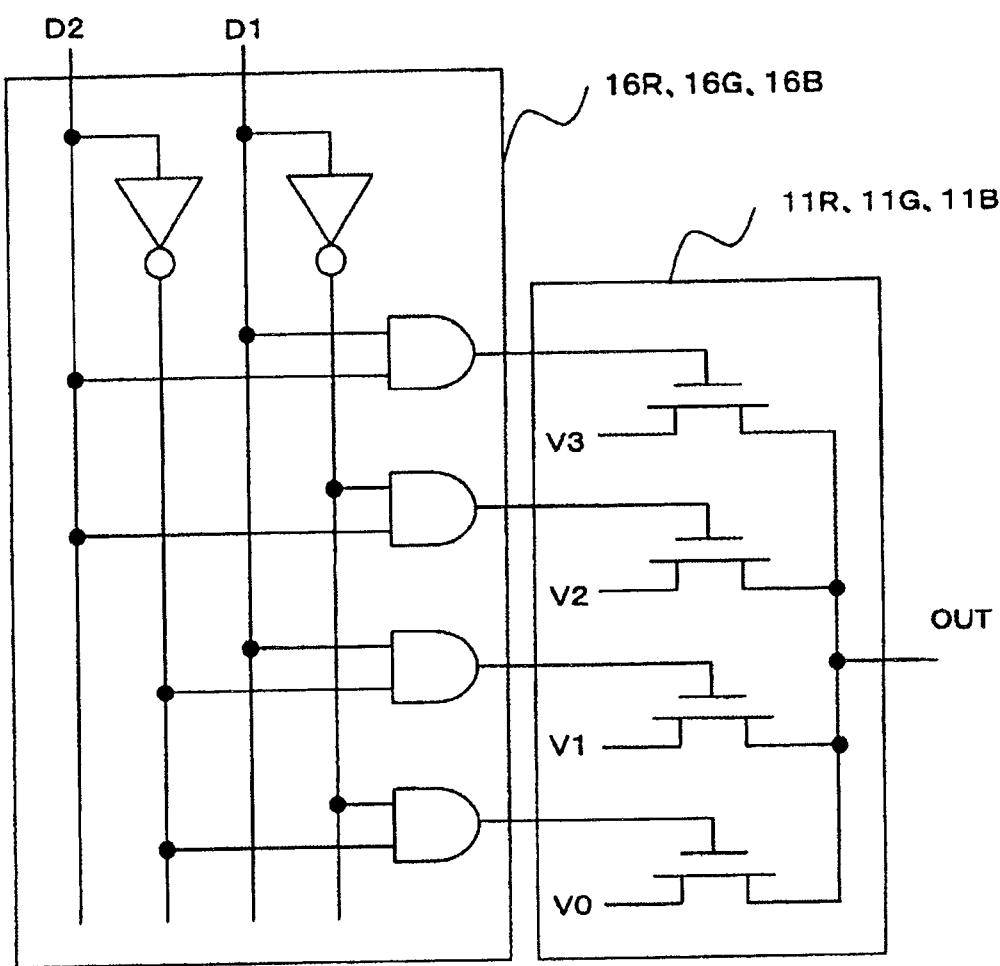


图20



(a)

D2	D1	OUT
L	L	V0
L	H	V1
H	L	V2
H	H	V3

(b)

图21

