(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2025년05월15일
(11) 등록번호 10-2794269
(24) 등록일자 2025년04월07일

(51) 국제특허분류(Int. Cl.)
*H10H 20/831* (2025.01) *H01L 21/66* (2006.01)
*H10H 20/813* (2025.01) *H10H 20/857* (2025.01)
(52) CPC특허분류
*H10H 20/831* (2025.01)
*H01L 22/24* (2013.01)
(21) 출원번호 10-2021-7011687
(22) 출원일자(국제) 2019년11월12일
심사청구일자 2022년11월02일
(85) 번역문제출일자 2021년04월20일
(65) 공개번호 10-2021-0076013
(43) 공개일자 2021년06월23일
(86) 국제출원번호 PCT/KR2019/015342
(87) 국제공개번호 WO 2020/101323
국제공개일자 2020년05월22일
(30) 우선권주장
62/760,381 2018년11월13일 미국(US)
16/676,711 2019년11월07일 미국(US)
(56) 선행기술조사문헌
JP2005072323 A
US20060027820 A1
US20090278142 A1*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
**서울바이오시스 주식회사**
경기도 안산시 단원구 산단로163번길 65-16, 1블럭 36호 (원시동)
(72) 발명자
**이정훈**
경기도 안산시 단원구 산단로163번길 65-16
(74) 대리인
**특허법인에이아이피**

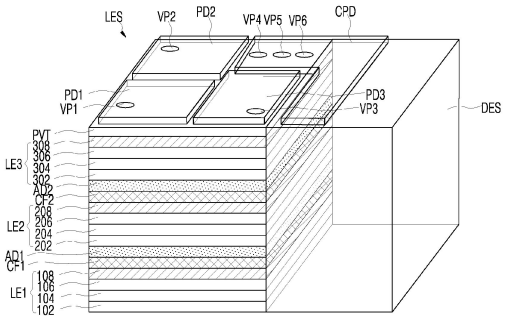
전체 청구항 수 : 총 19 항 심사관 : 배성주

(54) 발명의 명칭 **발광 소자**

## (57) 요 약

발광 소자를 제공한다. 발광 소자는, 복수의 발광부들을 포함하는 발광 구조물, 발광 구조물의 외측에 배치되는 절연 구조물, 및 발광 구조물의 일 면 상에서 발광부들과 전기적으로 연결되는 패드들을 포함하되, 패드들 중 적어도 하나는 절연 구조물의 일 면으로 연장되며, 절연 구조물의 일 면은 발광 구조물의 일 면과 동일 평면이다.

## 대 표 도



(52) CPC특허분류
*H10H 20/813* (2025.01)
*H10H 20/857* (2025.01)

# 명 세 서

## 청구범위

### 청구항 1

복수의 발광부들을 포함하는 발광 구조물;

상기 발광 구조물의 외측에 배치되는 절연 구조물; 및

상기 발광 구조물의 일 면 상에서 상기 발광부들과 전기적으로 연결되는 패드들을 포함하되,

상기 발광 구조물은,

제1-1형 반도체층, 제1 활성층, 및 제1-2형 반도체층을 포함하는 제1 발광부;

상기 제1 발광부 상에 배치되며, 제2-1형 반도체층, 제2 활성층, 및 제2-2형 반도체층을 포함하는 제2 발광부; 및

상기 제2 발광부 상에 배치되며, 제3-1형 반도체층, 제3 활성층, 및 제3-2형 반도체층을 포함하는 제3 발광부를 포함하고,

상기 패드들 각각의 외측벽은 상기 발광 구조물  및 상기 절연 구조물 영역 내에 배치되며,

상기 패드들 중 적어도 하나는 상기 발광 구조물에서 상기 절연 구조물 영역으로 연장된 발광 소자.

### 청구항 2

제1항에 있어서,

상기 절연 구조물로 연장하는 적어도 하나의 패드를 제외한 나머지 패드의 외측벽은 상기 발광 구조물의 제1-1형 반도체층 영역 내에 배치되는 발광 소자.

### 청구항 3

제1항에 있어서,

상기 절연 구조물 영역으로 연장하는 적어도 하나의 패드는,

상기 발광 구조물의 일 면에 배치되며 제1 폭을 갖는 제1 부분; 및

상기 제1 부분으로부터 상기 절연 구조물 영역으로 연장하며 상기 제1 폭보다 큰 제2 폭을 갖는 제2 부분을 포함하는 발광 소자.

### 청구항 4

제3항에 있어서,

상기 절연 구조물 영역으로 연장하는 적어도 하나의 패드를 제외한 패드는, 상기 제1 폭보다 큰 제3 폭을 갖는 발광 소자.

### 청구항 5

제1항에 있어서,

상기 절연 구조물 영역으로 연장하는 적어도 하나의 패드는,

상기 발광 구조물의 일 면에 배치되며 제1 면적을 갖는 제1 부분; 및

상기 제1 부분으로부터 상기 절연 구조물 영역으로 연장하며 상기 제1 면적보다 큰 제2 면적을 갖는 제2 부분을 포함하는 발광 소자.

### 청구항 6

제1항에 있어서,

상기 절연 구조물 영역으로 연장하는 적어도 하나의 패드는,

상기 발광 구조물의 일 면의 적어도 일부를 덮으며, 제1 폭을 갖는 제1 부분; 및

상기 제1 부분으로부터 상기 절연 구조물 영역으로 연장하며 상기 제1 폭과 동일한 제2 폭을 갖는 제2 부분을 포함하는 발광 소자.

**청구항 7**

제1항에 있어서,

상기 패드들은 서로 수평으로 이격되는 발광 소자.

**청구항 8**

제1항에 있어서,

상기 절연 구조물 영역으로 연장하는 일 패드는 다른 패드들 중 적어도 하나와 중첩되며,

상기 일 패드는, 상기 일 패드와 중첩되는 적어도 하나의 패드와 패시베이션막에 의해 절연되는 발광 소자.

**청구항 9**

제1항에 있어서,

상기 패드들 각각은 동일한 크기를 갖는 발광 소자.

**청구항 10**

제1항에 있어서,

상기 발광 구조물은 복수 개이고,

상기 절연 구조물은 상기 발광 구조물들 사이를 채우며,

상기 절연 구조물 영역으로 연장하는 패드는 이웃하는 발광 구조물의 발광부 중 적어도 하나와 전기적으로 연결되는 발광 소자.

**청구항 11**

제1항에 있어서,

상기 패드들 상에 배치되어, 상기 패드들을 실장 기판에 전기적으로 접착하는 도전부들 더 포함하되,

상기 도전부들 중 적어도 하나와 상기 절연 구조물의 일 면 사이에 상기 적어도 하나의 패드가 배치되는 발광 소자.

**청구항 12**

삭제

**청구항 13**

제1항에 있어서,

상기 패드는,

상기 제1-2형 반도체층과 제1 관통 패턴을 통해 전기적으로 연결되는 제1 패드;

상기 제2-2형 반도체층과 제2 관통 패턴을 통해 전기적으로 연결되는 제2 패드;

상기 제3-2형 반도체층과 제3 관통 패턴을 통해 전기적으로 연결되는 제3 패드; 및

상기 제1-1형 반도체층과 제4 관통 패턴을 통해, 상기 제2-1형 반도체층과 제5 관통 패턴을 통해, 상기 제3-1형

반도체층과 제6 관통 패턴을 통해 전기적으로 연결되는 공통 패드를 포함하는 발광 소자.

**청구항 14**

제13항에 있어서,

상기 공통 패드는,

상기 제4 내지 제6 관통 패턴들과 접하며 제1 폭을 갖는 제1 부분; 및

상기 제1 부분으로부터 상기 절연 구조물 영역으로 연장되며 제1 폭보다 큰 제2 폭을 갖는 제2 부분을 포함하는 발광 소자.

**청구항 15**

제14항에 있어서,

상기 제1 내지 제3 패드들 각각은 상기 제1 폭보다 큰 제3 폭을 갖는 발광 소자.

**청구항 16**

제13항에 있어서,

상기 공통 패드는,

상기 발광 구조물의 일 면의 적어도 일부를 덮으며 제1 폭을 갖는 제1 부분; 및

상기 제1 부분으로부터 상기 절연 구조물 영역으로 연장하고, 상기 제1 폭과 동일한 제2 폭을 갖는 제2 부분을 포함하는 발광 소자.

**청구항 17**

제16항에 있어서,

상기 공통 패드는, 상기 발광 구조물의 일 면 전체를 덮으며, 상기 제1 내지 제3 관통 패턴들 각각을 노출시키는 홀들을 포함하고,

상기 제1 내지 제3 관통 패턴들 각각은 상기 홀들을 통해 상기 제1 내지 제3 패드들 각각과 전기적으로 연결되는 발광 소자.

**청구항 18**

제17항에 있어서,

상기 공통 패드와 상기 제1 내지 제3 패드들 사이를 절연하는 패시베이션막을 더 포함하는 발광 소자.

**청구항 19**

제13항에 있어서,

상기 발광 구조물은 복수 개이며,

상기 절연 구조물은 상기 발광 구조물들 사이를 채우며,

상기 공통 패드는 이웃하는 발광 구조물의 공통 패드와 합쳐져 일체형인 발광 소자.

**청구항 20**

제19항에 있어서,

상기 이웃하는 발광 구조물들 각각은 제1-1형 반도체층이 합쳐져 일체형인 발광 소자.

## *발명의 설명*

### *기 술 분 야*

[0001] 본 발명은 발광 소자에 관한 것으로, 보다 상세하게는 복수의 발광부들을 포함하는 발광 소자에 관한 것이다.

## 배 경 기 술

[0002] 발광 다이오드는 무기 광원으로서, 디스플레이 장치, 차량용 램프, 일반 조명과 같은 여러 분야에 다양하게 이용되고 있다. 발광 다이오드는 수명이 길고, 소비 전력이 낮으며, 응답속도가 빠른 장점이 있어 기존 광원을 빠르게 대체하고 있다.

[0003] 특히, 디스플레이 장치는 일반적으로 청색, 녹색 및 적색의 혼합색을 이용하여 다양한 색상을 구현한다. 디스플레이 장치의 각 픽셀은 청색, 녹색 및 적색의 서브 픽셀을 구비하며, 이들 서브 픽셀들의 색상을 통해 특정 픽셀의 색상이 정해지고, 이들 픽셀들의 조합에 의해 이미지가 구현된다.

[0004] 발광 다이오드는 디스플레이 장치에서 백라이트 광원으로 주로 사용되어 왔다. 그러나 최근 발광 다이오드를 이용하여 직접 이미지를 구현하는 차세대 디스플레이로서 마이크로 LED(micro LED)가 개발되고 있다.

## 발명의 내용

### 해결하려는 과제

[0005] 본원 발명이 해결하고자 하는 과제는 마이크로 단위의 발광 소자를 실장 기판에 보다 전기적으로 안정하게 실장할 수 있는 발광 소자를 제공하는데 있다.

[0006] 본 발명이 해결하고자 하는 과제는 이상에서 언급한 과제에 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

### 과제의 해결 수단

[0007] 해결하고자 하는 일 과제를 달성하기 위하여 본 발명의 실시예들에 따른 발광 소자는, 복수의 발광부들을 포함하는 발광 구조물, 상기 발광 구조물의 외측에 배치되는 절연 구조물, 및 상기 발광 구조물의 일 면 상에서 상기 발광부들과 전기적으로 연결되는 패드들을 포함하되, 상기 패드들 각각의 외측벽은 상기 발광 구조물의 외측벽 및 상기 절연 구조물의 외측벽의 내측에 배치되며, 상기 패드들 중 적어도 하나는 상기 절연 구조물의 일 면으로 연장되며, 상기 절연 구조물의 일 면은 상기 발광 구조물의 일 면과 동일 평면이다.

[0008] 실시예들에 따르면, 상기 절연 구조물로 연장하는 적어도 하나의 패드를 제외한 나머지 패드는 상기 발광 구조물 내에 배치될 수 있다.

[0009] 실시예들에 따르면, 상기 절연 구조물로 연장하는 적어도 하나의 패드는, 상기 발광 구조물의 일 면에 배치되며 제1 폭을 갖는 제1 부분 및 상기 제1 부분으로부터 상기 절연 구조물의 일 면으로 연장하며 상기 제1 폭보다 큰 제2 폭을 갖는 제2 부분을 포함할 수 있다.

[0010] 실시예들에 따르면, 상기 절연 구조물로 연장하는 적어도 하나의 패드를 제외한 패드는, 상기 제1 폭보다 큰 제3 폭을 가질 수 있다.

[0011] 실시예들에 따르면, 상기 절연 구조물로 연장하는 적어도 하나의 패드는, 상기 발광 구조물의 일 면에 배치되며 제1 면적을 갖는 제1 부분 및 상기 제1 부분으로부터 상기 절연 구조물의 일 면으로 연장하며 상기 제1 면적보다 큰 제2 면적을 갖는 제2 부분을 포함할 수 있다.

[0012] 실시예들에 따르면, 상기 절연 구조물로 연장하는 적어도 하나의 패드는, 상기 발광 구조물의 일 면의 적어도 일부를 덮으며, 제1 폭을 갖는 제1 부분 및 상기 제1 부분으로부터 상기 절연 구조물의 일 면으로 연장하며 상기 제1 폭과 동일한 제2 폭을 갖는 제2 부분을 포함할 수 있다.

[0013] 실시예들에 따르면, 상기 패드들은 서로 수평으로 이격될 수 있다.

[0014] 실시예들에 따르면, 상기 절연 구조물 일 면으로 연장하는 일 패드는 상기 다른 패드들 중 적어도 하나와 중첩되며, 상기 일 패드는, 상기 일 패드와 중첩되는 적어도 하나의 패드와 패시베이션막에 의해 절연될 수 있다.

[0015] 실시예들에 따르면, 상기 패드들 각각은 동일한 크기를 가질 수 있다.

[0016] 실시예들에 따르면, 상기 발광 구조물은 복수 개이고, 상기 절연 구조물은 상기 발광 구조물들 사이를 채우며, 상기 절연 구조물의 일 면으로 연장하는 패드는 이웃하는 발광 구조물의 발광부 중 적어도 하나와 전기적으로

연결될 수 있다.

[0017] 실시예들에 따르면, 상기 발광 소자는, 상기 패드들 상에 배치되어, 상기 패드들을 실장 기판에 전기적으로 접착하는 도전부들 더 포함하되, 상기 도전부들 중 적어도 하나와 상기 절연 구조물의 일 면 사이에 상기 적어도 하나의 패드가 배치될 수 있다.

[0018] 실시예들에 따르면, 상기 발광 구조물은, 제1-1형 반도체층, 제1 활성층, 및 제1-2형 반도체층을 포함하는 제1 발광부, 상기 제1 발광부 상에 배치되며, 제2-1형 반도체층, 제2 활성층, 및 제2-2형 반도체층을 포함하는 제2 발광부, 및 상기 제2 발광부 상에 배치되며, 제3-1형 반도체층, 제3 활성층, 및 제3-2형 반도체층을 포함하는 제3 발광부를 포함할 수 있다.

[0019] 실시예들에 따르면, 상기 패드는, 상기 제1-2형 반도체층과 제1 관통 패턴을 통해 전기적으로 연결되는 제1 패드, 상기 제2-2형 반도체층과 제2 관통 패턴을 통해 전기적으로 연결되는 제2 패드, 상기 제3-2형 반도체층과 제3 관통 패턴을 통해 전기적으로 연결되는 제3 패드, 및 상기 제1-1형 반도체층과 제4 관통 패턴을 통해, 상기 제2-1형 반도체층과 제5 관통 패턴을 통해, 상기 제3-1형 반도체층과 제6 관통 패턴을 통해 전기적으로 연결되는 공통 패드를 포함할 수 있다.

[0020] 실시예들에 따르면, 상기 공통 패드는, 상기 제4 내지 제6 관통 패턴들과 접하며 제1 폭을 갖는 제1 부분 및 상기 제1 부분으로부터 상기 절연 구조물의 일 면으로 연장되며 제1 폭보다 큰 제2 폭을 갖는 제2 부분을 포함할 수 있다.

[0021] 실시예들에 따르면, 상기 제1 내지제3 패드들 각각은 상기 제1 폭보다 큰 제3 폭을 가질 수 있다.

[0022] 실시예들에 따르면, 상기 공통 패드는, 상기 발광 구조물의 일 면의 적어도 일부를 덮으며 제1 폭을 갖는 제1 부분 및 상기 제1 부분으로부터 상기 절연 구조물의 일 면으로 연장하고, 상기 제1 폭과 동일한 제2 폭을 갖는 제2 부분을 포함할 수 있다.

[0023] 실시예들에 따르면, 상기 공통 패드는, 상기 발광 구조물의 일 면 전체를 덮으며, 상기 제1 내지 제3 관통 패턴들 각각을 노출시키는 홀들을 포함하고, 상기 제1 내지 제3 관통 패턴들 각각은 상기 홀들을 통해 상기 제1 내지 제3 패드들 각각과 전기적으로 연결될 수 있다.

[0024] 실시예들에 따르면, 상기 발광 소자는, 상기 공통 패드와 상기 제1 내지 제3 패드들 사이를 절연하는 패시베이션막을 더 포함할 수 있다.

[0025] 실시예들에 따르면, 상기 발광 구조물은 복수 개이며, 상기 절연 구조물은 상기 발광 구조물들 사이를 채우며, 상기 공통 패드는 이웃하는 발광 구조물의 공통 패드와 합쳐져 일체형일 수 있다.

[0026] 실시예들에 따르면, 상기 이웃하는 발광 구조물들 각각은 제1-1형 반도체층이 합쳐져 일체형일 수 있다.

[0027] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

## *발명의 효과*

[0028] 본 발명의 실시예들에 따른 발광 소자에 따르면, 복수의 패드들을 포함하는 발광 구조물에서, 패드들 중 적어도 하나가 절연 구조물로 확장되고, 나머지 패드가 발광 구조물 내에서 확대된 크기를 가지고 서로 이격 배치되어, 발광 소자가 마이크로 단위로 작아지더라도 패드들의 면적을 확보할 수 있다.

## *도면의 간단한 설명*

[0029] 도 1a은 본 발명의 일 실시예에 따른 발광 소자를 설명하기 위한 사시도이다.

도 1b는 도 1a의 발광 소자의 평면도이다.

도 1c는 도 1b의 발광 소자를 A-A'으로 절단한 단면도이다.

도 1d는 도 1b의 발광 소자의 변형예를 설명하기 위한 단면도이다.

도 2a 및 도 3a는 본 발명의 다른 실시예에 따른 발광 소자를 설명하기 위한 사시도들이다.

도 2b 및 도 3b는 도 2a 및 도 3a의 발광 소자의 평면도들이다.

도 4a 및 도 4b는 도 2b 및 도 3b의 발광 소자의 변형예를 설명하는 평면도들이다.

도 5a, 도 5b, 도 6a, 및 도 6b는 본 발명의 실시예들에 따른 발광 소자의 패드들의 배치를 설명하기 위한 평면도들이다.

도 7a은 본 발명의 또 다른 실시예에 따른 발광 소자를 설명하기 위한 사시도이다.

도 7b는 도 7a의 발광 소자의 평면도이다.

도 7c는 도 7b의 발광 소자를 A-A'으로 절단한 단면도이다.

도 7d는 도 7b의 발광 소자의 변형예를 설명하기 위한 평면도이다.

도 8a는 본 발명의 또 다른 실시예에 따른 발광 소자를 설명하기 위한 사시도이다.

도 8b는 도 8a의 발광 소자의 평면도이다.

도 9a는 본 발명의 또 다른 실시예에 따른 발광 소자를 설명하기 위한 사시도이다.

도 9b는 도 9a의 발광 소자의 변형혜를 설명하기 위한 평면도이다.

도 9c는 도 9b의 발광 소자의 변형예를 설명하기 위한 평면도이다.

도 10a, 도 11a, 도 12a, 도 13a, 도 14a는 본 발명의 일 실시예에 따른 발광 소자의 제조 방법을 설명하기 위한 평면도들이다.

도 10b, 도 11b, 도 12b, 도 13b, 도 14b는 도 10a, 도 11a, 도 12a, 도 13a, 도 14a의 발광 소자를 A-A'으로 절단한 단면도들이다.

도 15는 도 14b의 발광 소자를 실장 기판 상에 실장하는 도면이다.

## *발명을 실시하기 위한 구체적인 내용*

[0030] **발명의 실시를 위한 최선의 형태**

[0031] 본 발명의 구성 및 효과를 충분히 이해하기 위하여, 첨부한 도면을 참조하여 본 발명의 바람직한 실시 예들을 설명한다. 그러나 본 발명은, 이하에서 개시되는 실시예들에 한정되는 것이 아니라, 여러 가지 형태로 구현될 수 있고 다양한 변경을 가할 수 있다.

[0032] 또한, 본 발명의 실시예들에서 사용되는 용어들은 다르게 정의되지 않는 한, 해당 기술 분야에서 통상의 지식을 가진 자에게 통상적으로 알려진 의미로 해석될 수 있다.

[0033] 이하, 도면들을 참조하여 본 발명의 실시예들에 따른 발광 소자에 대하여 상세하게 설명한다.

[0034] 도 1a은 본 발명의 일 실시예에 따른 발광 소자를 설명하기 위한 사시도이고, 도 1b는 도 1a의 발광 소자의 평면도이고, 도 1c는 도 1b의 발광 소자를 A-A'으로 절단한 단면도이다. 도 1d는 도 1b의 발광 소자의 변형예를 설명하기 위한 단면도이다. 도 2a 및 도 3a는 본 발명의 다른 실시예에 따른 발광 소자를 설명하기 위한 사시도들이고, 도 2b 및 도 3b는 도 2a 및 도 3a의 발광 소자의 평면도들이다.

[0035] 도 1a, 도 1b, 도 1c, 도 1d, 도 2a, 도 2b, 도 3a, 및 도 3b를 참조하면, 발광 소자는 복수의 발광부들을 포함하는 발광 구조물(LES) 및 발광 구조물(LES)의 외측에 배치되는 절연 구조물(DES)을 포함할 수 있다.

[0036] 발광 구조물(LES)은 수직 적층된 제1 발광부(LE1), 제2 발광부(LE2), 제3 발광부(LE3)를 포함할 수 있다.

[0037] 일 실시예에 따르면, 제2 발광부(LE2)를 마주하는 제1 발광부(LE1)의 일 면에 대향하는 타 면이 광 추출면일 수 있다. 이 경우, 제1 발광부(LE1)에서 발광되는 광의 파장이 가장 짧고, 제2 발광부(LE2)에서 발광되는 광의 파장이 제1 발광부(LE1)에서 발광되는 광의 파장보다 길고 제3 발광부(LE3)에서 발광되는 광의 파장보다 짧으며, 제3 발광부(LE3)에서 발광되는 광의 파장이 가장 길 수 있다. 예컨대, 제1 발광부(LE1)는 청색광을 발광시키며, 제2 발광부(LE2)는 녹색광을 발광시키며, 제3 발광부(LE3)는 적색광을 발광시킬 수 있다. 그러나 본 개시가 이에 한정되는 것은 아니며, 제1 발광부(LE1)는 녹색광을 발광시키며, 제2 발광부(LE2)는 청색광을 발광시킬 수 있다.

[0038] 제1 발광부(LE1)는 제1 n형 반도체층(102), 제1 활성층(104), 제1 p형 반도체층(106), 및 제1 오믹층(108)을 포함하고, 제2 발광부(LE2)는 제2 n형 반도체층(202), 제2 활성층(204), 제2 p형 반도체층(206), 및 제2 오믹층(208)을 포함하며, 제3 발광부(LE3)는 제3 n형 반도체층(302), 제3 활성층(304), 제3 p형 반도체층(306), 및

제3 오믹층(308)을 포함할 수 있다.

[0039] 제1 n형 반도체층(102), 제2 n형 반도체층(202), 및 제3 n형 반도체층(302) 각각은 Si이 도핑된 질화갈륨계 반도체층일 수 있다. 제1 p형 반도체층(106), 제2 p형 반도체층(206), 및 제3 p형 반도체층(306) 각각은 Mg가 도핑된 질화갈륨계 반도체층일 수 있다. 제1 활성층(104), 제2 활성층(204), 및 제3 활성층(304) 각각은 다중양자우물구조(Multi Quantum Well: MQW)을 포함할 수 있고, 원하는 피크 파장의 광을 방출하도록 그 조성비가 결정될 수 있다. 제1 오믹층(108), 제2 오믹층(208), 및 제3 오믹층(308) 각각은 ZnO(Zinc Oxide), ITO(Indium Tin Oxide), ZITO(Zinc-doped Indium Tin Oxide), ZIO(Zinc Indium Oxide), GIO(Gallium Indium Oxide), ZTO(Zinc Tin Oxide), FTO(Fluorine-doped Tin Oxide), GZO(Gallium-doped Zinc Oxide), AZO(Aluminum-doped Zinc Oxide) 등과 같은 투명 산화물층(Transparent Conductive Oxide: TCO)이 사용될 수 있다.

[0040] 제1 발광부(LE1)는 제2 발광부(LE2)와 이격되어 배치될 수 있다. 일 예로, 제1 발광부(LE1)의 제1 오믹층(108)과 제2 발광부(LE2)의 제2 n형 반도체층(202)이 마주할 수 있다. 다른 예로, 제1 발광부(LE1)의 제1 오믹층(108)과 제2 발광부(LE2)의 제2 오믹층(208)이 마주할 수 있다.

[0041] 제2 발광부(LE2)는 제3 발광부(LE3)와 이격되어 배치될 수 있다. 일 예로, 제2 발광부(LE2)의 제2 오믹층(208)이 제3 발광부(LE3)의 제3 오믹층(308)과 마주할 수 있다. 다른 예로, 제2 발광부(LE2)의 제2 오믹층(208)이 제3 발광부(LE3)의 제3 n형 반도체층(302)과 마주할 수 있다.

[0042] 발광 소자는, 서로 이격된 제1 발광부(LE1) 및 제2 발광부(LE2) 사이에서 제1 발광부(LE1) 및 제2 발광부(LE2) 사이를 접착시키는 제1 접착부(AD1) 및 서로 이격된 제2 발광부(LE2) 및 제3 발광부(LE3) 사이에서 제2 발광부(LE2) 및 제3 발광부(LE3) 사이를 접착시키는 제2 접착부(AD2)를 더 포함할 수 있다. 제1 접착부(AD1) 및 제2 접착부(AD2) 각각은 가시광을 투과시키며 절연성을 갖는 물질을 포함할 수 있다. 제1 접착부(AD1) 및 제2 접착부(AD2) 각각은 폴리머(polymer), 레지스트(resist) 또는 폴리이미드(polyimide) 등을 포함할 수 있다. 보다 구체적으로는 Epoxy, PAE(poly arylene ether) 계열인 Flare™, MSSQ(methylsilsesquioxane), PMMA(polymethylmethacrylate), PDMS(polydimethylsiloxane), fluoropolymer, polyimide, PEEK(polyethereherketone), ATSP(Aromatic Thermosetting Polyester), PVDC(Polyvinylidene chloride), LCP(liquid-crystal polymer), SOG(Spin-On-Glass), BCB(BenzoCycloButadiene), HSQ(Hydrogen SilsesQuioxanes), 또는 SU-8 포토레지스트(photoresist) 및 왁스(wax) 등으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다.

[0043] 실시예로 발광 소자는, 제1 발광부(LE1) 및 제2 발광부(LE2) 사이에 배치되는 제1 컬러 필터(CF1) 및 제2 발광부(LE2) 및 제3 발광부(LE3) 사이에 배치되는 제2 컬러 필터(CF2)를 더 포함할 수 있다. 제1 컬러 필터(CF1)는 제1 발광부(LE1)의 제1 오믹층(108) 또는 제2 발광부(LE2)의 제2 n형 반도체층(202) 상에 배치될 수 있다. 제2 컬러 필터(CF2)는 제2 발광부(LE2)의 제2 오믹층(208) 또는 제3 발광부(LE3)의 제3 n형 반도체층(302) 상에 배치될 수 있다. 제1 컬러 필터(CF1)는 제1 발광부(LE1)로부터 발생된 광이 제2 발광부(LE2) 및 제3 발광부(LE3) 각각으로 영향을 미치지 않도록 제1 발광부(LE1)로부터 발생된 광은 반사시키고, 제2 발광부(LE2) 및 제3 발광부(LE3) 각각으로부터 발생된 광은 통과시킬 수 있다. 제2 컬러 필터(CF2)는 제1 발광부(LE1) 및 제2 발광부(LE2) 각각으로부터 발생된 광이 제3 발광부(LE3)로 영향을 미치지 않도록 제1 발광부(LE1) 및 제2 발광부(LE2)로부터 발생된 광은 반사시키고, 제3 발광부(LE3)로부터 발생된 광은 통과시킬 수 있다. 제1 컬러 필터(CF1) 및 제2 컬러 필터(CF2) 각각은 TiO2 및 SiO2가 교번 적층된 구조를 갖는 분산 드래그 반사경(Distributed Bragg Reflector, DBR)을 포함할 수 있다. 제1 컬러 필터(CF1)는 제2 컬러 필터(CF2)와 TiO2 및 SiO2가 교번된 횟수 및 두께가 상이할 수 있다. 일 실시예에 따르면, 선택적으로 제1 컬러 필터(CF1) 및 제2 컬러 필터(CF2)는 생략될 수 있다.

[0044] 발광 구조물(LES)은, 제3 발광부(LE3), 제2 접착부(AD2), 제2 컬러 필터(CF2), 제2 발광부(LE2), 제1 접착부(AD1), 및 제1 컬러 필터(CF1)를 관통하여 제1 오믹층(108)과 전기적으로 연결되는 제1 관통 패턴(VP1)과, 제3 발광부(LE3), 제2 접착부(AD2), 및 제2 컬러 필터(CF2)를 관통하여 제2 오믹층(208)과 전기적으로 연결되는 제2 관통 패턴(VP2)과, 제3 오믹층(308)과 전기적으로 연결되는 제3 관통 패턴(VP3)을 더 포함할 수 있다. 제3 관통 패턴(VP3)은 생략될 수 있다.

[0045] 또한, 발광 구조물(LES)은, 제3 발광부(LE3), 제2 접착부(AD2), 제2 컬러 필터(CF2), 제2 발광부(LE2), 제1 접착부(AD1), 제1 컬러 필터(CF1), 제1 오믹층(108), 제1 p형 반도체층(106), 및 제1 활성층(104)을 관통하여 제1 n형 반도체층(102)과 전기적으로 연결되는 제4 관통 패턴(VP4)과, 제3 발광부(LE3), 및 제2 접착부(AD2), 제2 컬러 필터(CF2), 제2 오믹층(208), 제2 p형 반도체층(206), 및 제2 활성층(204)을 관통하여 제2 n형 반도체층

(202)과 전기적으로 연결되는 제5 관통 패턴(VP5)과, 제3 오믹층(308), 제3 p형 반도체층(306), 및 제3 활성층(304)을 관통하여 제3 n형 반도체층(302)과 전기적으로 연결되는 제6 관통 패턴(VP6)을 더 포함할 수 있다. 발광 구조물(LES)은, 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 제3 관통 패턴(VP3), 제4 관통 패턴(VP4), 제5 관통 패턴(VP5) 및 제6 관통 패턴(VP6)을 각각 감싸며, 제3 발광부(LE3)의 상부면으로 연장하는 패시베이션막(PVT)을 더 포함할 수 있다. 패시베이션막(PVT)은 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 제3 관통 패턴(VP3), 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6) 각각의 상부면을 노출시킬 수 있다.

[0046] 일 실시예에 따르면, 패시베이션막(PVT)은 절연 구조물(DES)과 일 에천트(etchant)에 대하여 식각 선택비를 갖는 물질을 포함할 수 있다. 예컨대, 패시베이션막(PVT)은 SiNx, TiNx, TiOx, TaOx, ZrOx, HfOx, AlxOy 및 SiOx으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다.

[0047] 한편, 도 1d에 도시된 다른 실시예에 따르면, 발광 구조물(LES)에서, 제4 관통 패턴(VP4)은 제1 접착부(AD1), 제1 컬러 필터(CF1), 제1 오믹층(108), 제1 p형 반도체층(106), 및 제1 활성층(104)을 관통하여, 제1 n형 반도체층(102)과 제2 n형 반도체층(202)을 전기적으로 연결할 수 있다. 제5 관통 패턴(VP5)은 제2 접착부(AD2), 제2 컬러 필터(CF2), 제2 오믹층(208), 제2 p형 반도체층(206), 및 제2 활성층(204)을 관통하여, 제2 n형 반도체층(202)과 제3 n형 반도체층(302)을 전기적으로 연결할 수 있다. 제6 관통 패턴(VP6)은 제3 오믹층(308), 제3 p형 반도체층(306), 및 제3 활성층(304)을 관통하여, 제3 n형 반도체층(302)과 공통 패드(CPD)를 전기적으로 연결할 수 있다. 이하에서는, 도 1c에 도시된 발광 소자를 예시적으로 설명하나, 본 발명이 이로 한정하는 것은 아니다.

[0048] 발광 구조물(LES)은, 패시베이션막(PVT) 상에서 서로 이격되어 배치되는 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD)를 더 포함할 수 있다. 제1 패드(PD1)는 제1 관통 패턴(VP1)과 전기적으로 연결되어, 제1 오믹층(108)과 전기적으로 연결될 수 있다. 제2 패드(PD2)는 제2 관통 패턴(VP2)과 전기적으로 연결되어, 제2 오믹층(208)과 전기적으로 연결될 수 있다. 제3 패드(PD3)는 제3 관통 패턴(VP3)과 전기적으로 접착되어, 제3 오믹층(308)과 전기적으로 연결될 수 있다. 공통 패드(CPD)는 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)과 전기적으로 공통으로 접착되어, 제1 n형 반도체층(102), 제2 n형 반도체층(202), 및 제3 n형 반도체층(302)과 공통으로 전기적으로 연결될 수 있다.

[0049] 일반적으로, 발광 구조물(LES)의 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 각각은 패시베이션막(PVT)의 면적을 4등분 나누어 서로 이격되어 배치된다. 그러나, 발광 소자의 크기가 마이크로 단위로 감소됨에 따라 발광 구조물(LES)의 상부면 즉, 패시베이션막(PVT)의 상부면 면적이 줄고, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 각각의 면적도 감소한다. 그래서, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 각각의 전기 저항이 증가할 수 있다. 또한, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD)을 실장 기판에 실장하는데 있어서, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 각각의 면적 확보가 안돼 실장 기판 상 패드들과 안정적으로 전기적 접착되기 어려울 수 있다.

[0050] 이를 극복하기 위하여, 본 발명의 실시예들에 따르면, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 중 적어도 하나가 발광 구조물(LES)의 상부면으로부터 절연 구조물(DES)로 연장하는 구조를 가질 수 있다. 적어도 하나의 패드가 발광 구조물(LES)의 상부면과 접촉하는 면적을 최소화하고, 절연 구조물(DES) 상부면에서 확장된 구조를 가져, 적어도 하나의 패드는 절연 구조물(DES) 상에서 충분한 면적을 확보할 수 있다. 또한, 나머지 패드는 한정된 발광 구조물(LES)의 상부면에 배치됨으로써, 기존 보다 넓은 면적을 확보할 수 있다.

[0051] 절연 구조물(DES)은 발광 구조물(LES)의 일 면과 동일 평면의 상부면을 가질 수 있다. 일 예로, 절연 구조물(DES)의 상부면은 발광 구조물(LES)의 상부면과 동일 평면일 수 있다. 도시되지 않았으나, 발광 구조물(LES)은 패시베이션막(PVT) 상에 다양한 구조의 추가 패턴들이 더 배치될 수 있으며, 이 경우, 발광 구조물(LES)의 상부면은 추가된 패턴들의 상부면일 수 있다.

[0052] 절연 구조물(DES)은 SiNx, TiNx, TiOx, TaOx, ZrOx, HfOx, AlxOy 및 SiOx으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다. 또는 절연 구조물(DES)은 EMC(Epoxy Molding Compound), 포토레지스트(photoresist), 에폭시(epoxy), PDMS(polydimethylsiloxane), 실리콘(silicone), SOG(Spin-On-Glass), BCB(BenzoCycloButadiene), HSQ(Hydrogen SilsesQuioxanes), SU-8 포토레지스트(photoresist), PAE(poly arylene ether) 계열인 Flare™, MSSQ(methylsilsesquioxane), PMMA(polymethylmethacrylate), fluoropolymer, polyimide, PEEK(polyethereherketone), ATSP(Aromatic Thermosetting Polyester), PVDC(Polyvinylidene chloride), LCP(liquid-crystal polymer), 왁스(wax) 및 블랙매트릭스(black matrix) 등으로 이루어진 군으로

부터 선택된 적어도 하나를 포함할 수 있다.

[0053] 전술한 바와 같이, 절연 구조물(DES)은 패시베이션막(PVT)과 일 에천트에 대하여 식각 선택비를 갖는 물질을 가질 수 있다.

[0054] 이하에서, 절연 구조물(DES)의 상부면으로 연장하는 적어도 하나의 패드가 공통 패드(CPD)인 것으로 예시적으로 설명하기로 한다.

[0055] 공통 패드(CPD)는 발광 구조물(LES)의 상부면에서 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)과 전기적으로 연결되는 제1 부분(PT1)과, 제1 부분(PT1)으로부터 절연 구조물(DES)의 상부면으로 연장하는 제2 부분(PT2)을 포함할 수 있다. 공통 패드(CPD)의 제1 부분(PT1)은 제1 면적을 가지며, 공통 패드(CPD)의 제2 부분(PT2)은 제1 면적보다 큰 제2 면적을 가질 수 있다. 일 예로, 제1 부분(PT1)은 제1 폭(W1)을 가지고, 제2 부분(PT2)은 제1 폭(W1)보다 큰 제2 폭(W2)을 가질 수 있다. 이때, 폭 방향이 제1 방향(DR1)이고, 제1 방향(DR1)에 수직인 방향을 제2 방향(DR2)으로 한다.

[0056] 일 실시예에 따르면, 제1 면적은 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)와 전기적으로 연결되는 최소한의 면적일 수 있다. 제2 면적은 절연 구조물(DES)의 크기 및 이웃하는 발광 구조물(LES) 사이의 관계를 기반으로 최대한의 면적일 수 있다. 이렇게 공통 패드(CPD)는 절연 구조물(DES) 상에서 전기적으로 안정적인 충분한 면적을 확보할 수 있다.

[0057] 공통 패드(CPD)가 최소한의 제1 면적으로 발광 구조물(LES)의 상부면에 배치되고, 공통 패드(CPD)의 제1 부분(PT1)을 제외한 나머지 발광 구조물(LES)의 상부면을 제1 패드(PD1), 제2 패드(PD2) 및 제3 패드(PD3)가 분할하여 차지할 수 있다. 일 예로, 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각은 제1 면적보다 큰 면적을 가질 수 있다. 예컨대, 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각은 제1 폭(W1)보다 큰 폭을 가질 수 있다.

[0058] 일 실시예에 따르면, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 각각의 외측벽은 발광 구조물(LES)의 외측벽 및 절연 구조물(DES)의 외측벽 내측에 배치될 수 있다. 일 예로, 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각은 발광 구조물(LES)의 내부에 배치될 수 있다. 또한, 공통 패드(CPD)의 제1 부분(PT1)은 발광 구조물(LES) 내부에 배치되고, 공통 패드(CPD)의 제2 부분(PT2)은 절연 구조물(DES) 내부에 배치될 수 있다.

[0059] 도 1a 및 도 1b에 도시된 바와 같이, 공통 패드(CPD)는 평면적 관점에서, '역L'자 형상을 가질 수 있다. 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각은 사각형 구조를 가질 수 있다.

[0060] 본 실시예에서는 절연 구조물(DES)의 상부면으로 연장하는 적어도 하나의 패드를 공통 패드(CPD)로 예시적으로 설명하였으나, 본 발명에서 절연 구조물(DES)의 상부면으로 연장하는 적어도 하나의 패드를 공통 패드(CPD)로 한정하지 않는다.

[0061] 일 실시예에 따르면, 도 1c에 도시된 바와 같이, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 상에 각각 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4)를 각각 배치할 수 있다. 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4) 각각은 In, Sn, Ni, Cu과 같은 금속을 포함하는 솔더 볼(solder ball)일 수 있다. 도전부의 형태는 이에 한정되지 않으며, 제1 내지 3 패드(PD1, PD2, PD3) 및 공통 패드(CPD) 상에 In, Sn, Ni, Cu과 같은 금속을 포함하는 박막층을 추가로 형성할 수 있다. 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4) 중 적어도 하나는 절연 구조물(DES) 상에 배치될 수 있다. 일 예로, 제4 도전부(CP4)가 절연 구조물(DES) 상부에 배치될 수 있다. 또한, 제4 도전부(CP4)의 일부는 발광 구조물(LES) 상부로 연장될 수도 있다.

[0062] 도 1c에 도시된 바와 같이 일 예로, 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4) 각각은 곡면인 상부면을 가질 수 있다. 다른 예로, 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4) 각각은 상부가 평평할 수 있다. 또한, 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4) 각각은 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 각각의 상부면이 아니라, 실장 기판의 패드들에 배치될 수도 있다.

[0063] 이하의 실시예들에서는 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4)를 생략하고 설명하나, 본 발명에서는 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4)를 추가하는 실시예들도 포함한다.

[0064] 도 2a, 도 2b, 도 3a 및 도 3b를 참조하면, 발광 소자는 복수의 발광 구조물(LES)들을 포함할 수 있다. 복수의 발광 구조물(LES)들 사이를 절연 구조물(DES)로 채워 발광 구조물(LES)들 사이를 전기적으로 분리(isolation)할 수 있다. 설명의 용이함을 위하여, 발광 구조물(LES)들은 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)을 포함할 수 있다. 제1 발광 구조물(LES1)의 제1 공통 패드(CPD) 및 제2 발광 구조물(LES2)의 제2 공통 패드(CPD) 각각은 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 사이에 배치된 절연 구조물(DES)의 상부면으로 연장할 수 있다.

[0065] 도 2a 및 2b에 도시된 일 예로, 제1 공통 패드(CPD) 및 제2 공통 패드(CPD) 각각은 서로 이격되어 배치될 수 있다. 도 3a 및 도 3b에 도시된 다른 예로, 제1 공통 패드(CPD) 및 제2 공통 패드(CPD)는 서로 합쳐져 일체형일 수 있다.

[0066] 도 2a 및 도 2b에 도시된 일 실시예에 따르면, 제1 공통 패드(CPD)는 제2 방향(DR2)으로 연장하며 절연 구조물(DES)의 제1 변과 나란한 변을 장변으로 하며, 제2 공통 패드(CPD)는 절연 구조물(DES)의 제1 변에 대향하는 제2 변에 나란한 변을 장변으로 한다. 예를 들면, 평면적 관점에서 제1 공통 패드(CPD)는 '역L'자 구조를 가지며, 제2 공통 패드(CPD)는 'L'자 구조를 가질 수 있다. 도 2b를 참조하면, 제2 발광 구조물(LES2)은 제1 발광 구조물(LES1)을 시계 방향으로 180도 회전시킨 구조를 가질 수 있다.

[0067] 도 3a 및 도 3b를 참조하면, 제1 공통 패드(CPD) 및 제2 공통 패드(CPD)는 서로 합쳐져 일체형일 수 있다. 일체형의 공통 패드(CPD)는 제1 발광 구조물(LES1)로 연장하는 제1 부분(PT1)과, 제2 발광 구조물(LES2)로 연장하는 제2 부분(PT2)과, 제1 부분(PT1) 및 제2 부분(PT2) 사이를 연결하며 절연 구조물(DES) 상에 배치되는 제3 부분(PT3)을 포함할 수 있다. 제1 부분(PT1) 및 제2 부분(PT2)은 동일한 제1 면적을 가지며, 제3 부분(PT3)은 제1 면적보다 큰 제2 면적을 가질 수 있다.

[0068] **발명의 실시를 위한 형태**

[0069] 도 4a 및 도 4b는 도 2b 및 도 3b의 발광 소자의 변형예를 설명하는 평면도들이다.

[0070] 도 4a에 따른 다른 실시예에 따르면, 제1 공통 패드(CPD)는 절연 구조물(DES) 의 제1 변과 나란한 변을 장변으로 하며, 제2 공통 패드(CPD)도 절연 구조물(DES) 의 제1 변과 나란한 변을 장변으로 한다. 예를 들면, 평면적 관점에서, 제1 공통 패드(CPD)는 '역L'자 구조를 가질 수 있다. 도 4a에 도시된 바와 같이, 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은 절연 구조물(DES)의 중심을 제1 방향(DR1)으로 가로지르는 가상의 수직선(VL)에 대하여 거울상 구조를 가질 수 있다.

[0071] 도 4b에서는 전술한 바와 같이, 제1 공통 패드(CPD) 및 제2 공통 패드(CPD)는 서로 합쳐져 일체형일 수 있다.

[0072] 이하, 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)들 각각의 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD)의 배치 관계를 다양한 실시예들을 통해 설명하기로 한다.

[0073] 도 5a, 도 5b, 도 6a, 및 도 6b는 본 발명의 실시예들에 따른 발광 소자의 패드들의 배치를 설명하기 위한 평면도들이다.

[0074] 도 5a 및 도 6a를 참조하면, 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각의 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD)의 크기는 동일할 수 있다.

[0075] 도 5a 도시된 일 예로, 절연 구조물(DES)은 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 사이에 배치될 수 있다. 제1 발광 구조물(LES1)에서, 제1 패드(PD1) 및 제2 패드(PD2)는 제1 발광 구조물(LES1)의 상부면 내에 배치되고, 제3 패드(PD3) 및 공통 패드(CPD)는 제1 발광 구조물(LES1)의 상부면으로부터 절연 구조물(DES)의 상부면으로 연장되는 구조를 가질 수 있다. 제2 발광 구조물(LES2)에서, 제1 패드(PD1) 및 제2 패드(PD2)는 제2 발광 구조물(LES2)의 상부면 내에 배치되고, 제3 패드(PD3) 및 공통 패드(CPD)는 제2 발광 구조물(LES2)의 상부면으로부터 절연 구조물(DES)의 상부면으로 연장되는 구조를 가질 수 있다. 절연 구조물(DES)의 중심을 제1 방향(DR1)으로 가로지르는 가상의 수직선(VL)에 대하여, 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)은 거울상 구조를 가질 수 있다.

[0076] 평면적 관점에서, 제1 발광 구조물(LES1)에서, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD)가 제2 방향(DR2)으로 쉬프트되어(shifted) 이동한 것으로, 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 제3 관통 패턴(VP3), 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)의 위치가 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 각각의 배치에 따라 변경될 수 있다. 일 예로, 제3 관통 패턴(VP3)은 절연 구조물(DES)에 인접한 제1 발광 구조물(LES1)의 가장자리에 배치되고, 제4 관통 패턴(VP4), 제5

관통 패턴(VP5), 및 제6 관통 패턴(VP6) 각각도 절연 구조물(DES)에 인접한 제1 발광 구조물(LES1)의 가장자리에 배치될 수 있다. 제2 발광 구조물(LES2)의 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 제3 관통 패턴(VP3), 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)의 위치도 제1 발광 구조물(LES1)의 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 제3 관통 패턴(VP3), 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)의 위치와 동일하여 상세한 설명을 생략하기로 한다.

[0077] 도 5b는 도 5a의 변형예로서, 발광 소자는 제1 발광 구조물(LES1)의 공통 패드(CPD)와 제2 발광 구조물(LES2)의 공통 패드(CPD)가 합쳐져 일체형 구조를 가질 수 있다.

[0078] 도 6a에 도시된 다른 예로, 절연 구조물(DES)은 제1 발광 구조물(LES1)의 일 측에 배치되는 제1 절연 구조물(DES1), 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 사이에 배치되는제3 절연 구조물(DES3), 및 제2 발광 구조물(LES2)의 일 측에 배치되는제2 절연 구조물(DES2)을 포함할 수 있다. 제1 발광 구조물(LES1)에서, 제1 패드(PD1) 및 제2 패드(PD2)는 제1 발광 구조물(LES1)의 상부면으로부터 제1 절연 구조물(DES1) 의 상부면으로 연장되는 구조를 가질 수 있다. 제3 패드(PD3) 및 공통 패드(CPD)는 제1 발광 구조물(LES1)의 상부면으로부터제3 절연 구조물(DES3)의 상부면으로 연장되는 구조를 가질 수 있다. 제2 발광 구조물(LES2)에서, 제1 패드(PD1) 및 제2 패드(PD2)는 제2 발광 구조물(LES2)의 상부면으로부터 제2 절연 구조물(DES2) 의 상부면으로 연장되는 구조를 가질 수 있다. 제3 패드(PD3) 및 공통 패드(CPD)는 제2 발광 구조물(LES2)의 상부면으로부터 제3 절연 구조물(DES3) 의 상부면으로 연장되는 구조를 가질 수 있다. 제3 절연 구조물(DES3) 의 중심을 제1 방향(DR1)으로 가로지르는 가상의 수직선(VL)에 대하여, 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)은 거울상 구조를 가질 수 있다.

[0079] 평면적 관점에서, 도 6a의 제1 발광 구조물(LES1)에서 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 각각의 일부가 제1 발광 구조물(LES1)의 상부면을 4등분하여 차지하기 때문에, 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 제3 관통 패턴(VP3), 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)의 위치가 도 5a의 제1 발광 구조물(LES1)에서 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 제3 관통 패턴(VP3), 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)의 위치보다 자유도를 가질 수 있다. 제2 발광 구조물(LES2)의 1 관통 패턴(VP1), 제2 관통 패턴(VP2), 제3 관통 패턴(VP3), 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)의 위치도 제1 발광 구조물(LES1)의 1 관통 패턴, 제2 관통 패턴(VP2), 제3 관통 패턴(VP3), 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)의 위치와 동일하여 상세한 설명을 생략하기로 한다.

[0080] 도 6b는 도 6a의 변형예로서, 발광 소자는 제1 발광 구조물(LES1)의 공통 패드(CPD)와 제2 발광 구조물(LES2)의 공통 패드(CPD)가 합쳐져 일체형 구조를 가질 수 있다.

[0081] 도 7a은 본 발명의 또 다른 실시예에 따른 발광 소자를 설명하기 위한 사시도이고, 도 7b는 도 7a의 발광 소자의 평면도이고, 도 7c는 도 7b의 발광 소자를 A-A'으로 절단한 단면도이다. 도 7d는 발광 소자의 변형예를 설명하기 위한 평면도이다.

[0082] 도 7a, 도 7b, 도 7c, 및 도 7d를 참조하면, 발광 소자는, 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3)를 포함하는 복수의 발광 구조물(LES)들과, 발광 구조물(LES)들 사이에 배치되는 절연 구조물(DES)을 포함할 수 있다. 발광 구조물(LES)들은 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)을 포함할 수 있다.

[0083] 제1 발광부(LE1)는 제1 n형 반도체층(102), 제1 활성층(104), 제1 p형 반도체층(106), 및 제1 오믹층(108)을 포함하고, 제2 발광부(LE2)는 제2 n형 반도체층(202), 제2 활성층(204), 제2 p형 반도체층(206), 및 제2 오믹층(208)을 포함하며, 제3 발광부(LE3)는 제3 n형 반도체층(302), 제3 활성층(304), 제3 p형 반도체층(306), 및 제3 오믹층(308)을 포함할 수 있다.

[0084] 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은 제1 발광부(LE1) 및 제2 발광부(LE2) 사이에 배치되는 제1 컬러 필터(CF1), 제1 접착부(AD1)와, 제2 발광부(LE2) 및 제3 발광부(LE3) 사이에 배치되는 제2 접착부(AD2) 및 제2 컬러 필터(CF2)를 더 포함할 수 있다.

[0085] 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은 제3 발광부(LE3) 상에 배치되는 제1 패시베이션막(PVT1)을 더 포함할 수 있다. 제1 패시베이션막(PVT1)은 SiNx, TiNx, TiOx, TaOx, ZrOx, HfOx, AlxOy 및 SiOx으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다. 일 실시예에 따르면, 제1 패시베이션막(PVT1)의 상부면은 절연 구조물(DES)의 상부면과 동일 평면일 수 있다. 한편, 제1 패시베이션막(PVT1) 및 절연 구조물(DES)은 일체형일 수 있다.

[0086] 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은, 제1 패시베이션막(PVT1), 제3 발광부(LE3), 제2 접착부(AD2), 제2 컬러 필터(CF2), 제2 발광부(LE2), 제1 접착부(AD1), 및 제1 컬러 필터(CF1)를 관통하여 제1 오믹층(108)과 전기적으로 연결되는 제1 관통 패턴(VP1)과, 제1 패시베이션막(PVT1), 제3 발광부(LE3), 제2 접착부(AD2), 및 제2 컬러 필터(CF2)를 관통하여 제2 오믹층(208)과 전기적으로 연결되는 제2 관통 패턴(VP2)과, 제1 패시베이션막(PVT1)을 관통하여 제3 오믹층(308)과 전기적으로 연결되는 제3 관통 패턴(VP3)을 더 포함할 수 있다.

[0087] 또한, 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES) 각각은, 제1 패시베이션막(PVT1), 제3 발광부(LE3), 제2 접착부(AD2), 제2 컬러 필터(CF2), 제2 발광부(LE2), 제1 접착부(AD1), 제1 컬러 필터(CF1), 제1 오믹층(108), 제1 p형 반도체층(106), 및 제1 활성층(104)을 관통하여 제1 n형 반도체층(102)과 전기적으로 연결되는 제4 관통 패턴(VP4)과, 제1 패시베이션막(PVT1), 제3 발광부(LE3), 제2 접착부(AD2), 제2 컬러 필터(CF2), 제2 오믹층(208), 제2 p형 반도체층(206), 및 제2 활성층(204)을 관통하여 제2 n형 반도체층(202)과 전기적으로 연결되는 제5 관통 패턴(VP5)과, 제1 패시베이션막(PVT1), 제3 오믹층(308), 제3 p형 반도체층(306), 및 제3 활성층(304)을 관통하여 제3 n형 반도체층(302)과 전기적으로 연결되는 제6 관통 패턴(VP6)을 더 포함할 수 있다.

[0088] 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은, 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)과 공통으로 전기적으로 연결되며, 제1 패시베이션막(PVT1)을 덮고 절연 구조물(DES) 상부면으로 연장하는 공통 패드(CPD)를 더 포함할 수 있다. 일 실시예에 따르면, 제1 발광 구조물(LES1)의 공통 패드(CPD)는 제1 패시베이션막(PVT1) 상에 배치되는 제1 부분(PT1)과, 제1 부분(PT1)으로부터 절연 구조물(DES)의 상부면으로 연장하는 제2 부분(PT2)을 포함할 수 있다. 공통 패드(CPD)의 제1 부분(PT1)은 제1 패시베이션막(PVT1)을 부분적으로 덮거나, 전체적으로 덮을 수 있다. 일 예로, 공통 패드(CPD)의 제1 부분(PT1)은 제1 폭(W1)을 가지며, 제2 부분(PT2)은 제1 폭(W1)과 동일한 제2 폭(W2)을 가질 수 있다. 제2 발광 구조물(LES2)의 공통 패드(CPD)는 제1 발광 구조물(LES1)의 공통 패드(CPD)와 동일한 구조를 갖기 때문에 상세한 설명을 생략하기로 한다.

[0089] 일 실시예에 따르면, 공통 패드(CPD)는 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 및 제3 관통 패턴(VP3) 각각을 노출시키는 홀들을 포함할 수 있다. 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은, 공통 패드(CPD) 상에 배치되는 제2 패시베이션막(PVT2)을 더 포함할 수 있다. 제2 패시베이션막(PVT2)은 SiNx, TiNx, TiOx, TaOx, ZrOx, HfOx, AlxOy 및 SiOx으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다. 제2 패시베이션막(PVT2)은 홀들의 측면을 채우고 홀들 저면의 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 및 제3 관통 패턴(VP3)을 각각 노출시킬 수 있다. 일 실시예에 따르면, 제2 패시베이션막(PVT2)은 공통 패드(CPD) 상에서, 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 및 제3 관통 패턴(VP3) 각각의 외측벽을 감싸도록 연장될 수 있다.

[0090] 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은, 제2 패시베이션막(PVT2)가 형성된 공통 패드(CPD)의 홀을 채우며 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각과 전기적으로 연결되는 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3)를 더 포함할 수 있다.

[0091] 따라서, 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각은 제2 패시베이션막(PVT2)에 의해 공통 패드(CPD)와 전기적으로 절연되고, 물리적으로 상이한 레벨에 위치할 수 있다. 또한, 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각은, 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6) 각각과 제1 패시베이션막(PVT1) 및 제2 패시베이션막(PVT2)에 의해 전기적으로 절연되고 물리적으로 상이한 레벨에 위치할 수 있다. 따라서, 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6) 각각의 배치는 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6) 사이만 이격된다면 자유롭게 배치될 수 있다. 본 발명에서 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6) 각각의 위치를 도 7a, 7b, 및 도 7c에 도시된 것으로 한정하지 않는다.

[0092] 일 실시예에 따르면, 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 및 제3 관통 패턴(VP3)은 제2 패시베이션막(PVT2)의 중심을 가로지르는 가상의 대각선 위에 배치될 수 있다. 그러나 본 발명에서, 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 및 제3 관통 패턴(VP3) 각각이 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)과 중첩되지 않도록 배치 할 수 있다. 따라서, 본 발명에서 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 및 제3 관통 패턴(VP3) 각각의 배치를 이로 한정하는 것은 아니다.

[0093] 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은, 제2 패시베이션막(PVT2)에서 제2 패시베이션막(PVT2)의 면적을 3등분하여 서로 이격되어 배치되는 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3)를 더 포함할

수 있다. 일 실시예에 따르면, 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각은 제1 방향(DR1) 또는 제2 방향(DR2)으로 연장하는 직사각형 구조를 가질 수 있다.

[0094] 전술한 바와 같이, 공통 패드(CPD)를 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각과 상이한 레벨에서 배치하고 절연 구조물(DES) 상부면으로 연장시키는 구조를 가짐으로써, 공통 패드(CPD)는 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)과 전기적으로 연결되며 절연 구조물(DES) 상부면으로 연장되어 실장 기판의 패드와 접촉할 수 있는 충분한 면적을 확보할 수 있다. 더불어, 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각은 제2 패시베이션막(PVT2) 내에서, 기존 4등분 나누는 것을 3등분으로 나누어 서로 이격되어 배치됨으로써 기존보다 넓은 면적을 확보할 수 있다.

[0095] 도 7c를 참조하면, 도 7a 및 도 7b에서 설명된 발광 소자를 실장기판(MSUB) 상에 실장한 발광 모듈을 도시한다.

[0096] 발광 모듈은 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 상에서, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD)과 각각 전기적으로 연결되는 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4)를 더 포함할 수 있다. 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4) 각각은 In, Sn, Ni, Cu과 같은 금속을 포함하는 솔더 볼(solder ball)일 수 있다. 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4) 중 적어도 하나는 절연 구조물(DES) 상에 배치될 수 있다. 일 예로, 제4 도전부(CP4)가 절연 구조물(DES) 상부에 배치될 수 있다. 또한, 제4 도전부(CP4)의 일부는 발광 구조물(LES) 상부로 연장될 수도 있다.

[0097] 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4)는 회로기판과 같은 실장기판(MSUB)의 패드들(SPD)과 전기적으로 연결될 수 있다.

[0098] 도 7d은 도 7b의 변형예로서, 발광 소자는 제1 발광 구조물(LES1)의 공통 패드(CPD)와 제2 발광 구조물(LES2)의 공통 패드(CPD)가 합쳐져 일체형 구조를 가질 수 있다.

[0099] 도 8a는 본 발명의 또 다른 실시예에 따른 발광 소자를 설명하기 위한 사시도이고, 도 8b는 도 8a의 발광 소자의 평면도이다.

[0100] 도 8a 및 도 8b를 참조하면, 발광 소자는, 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3)를 포함하는 복수의 발광 구조물(LES)들과, 발광 구조물(LES)들 사이에 배치되는 절연 구조물(DES)을 포함할 수 있다. 발광 구조물(LES)들은 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)을 포함할 수 있다.

[0101] 제1 발광 구조물(LES1)에서, 제1 발광부(LE1)는 제1 n형 반도체층(102), 제1 활성층(104), 제1 p형 반도체층(106), 및 제1 오믹층(108)을 포함하고, 제2 발광부(LE2)는 제2 오믹층(208), 제2 p형 반도체층(206), 제2 활성층(204), 및 제2 n형 반도체층(202)을 포함하고, 제3 발광부(LE3)는 제3 오믹층(308), 제3 p형 반도체층(306), 제3 활성층(304), 및 제3 n형 반도체층(302)을 포함할 수 있다. 제1 발광 구조물(LES1)은제3 오믹층(308) 상에 배치되는 패시베이션막(PVT)을 더 포함할 수 있다.

[0102] 제2 발광 구조물(LES2)에서, 제1 발광부(LE1)는 제1 n형 반도체층(102), 제1 활성층(104), 제1 p형 반도체층(106), 및 제1 오믹층(108)을 포함하고, 제2 발광부(LE2)는 제2 오믹층(208), 제2 p형 반도체층(206), 제2 활성층(204), 및 제2 n형 반도체층(202)을 포함하고, 제3 발광부(LE3)는 제3 오믹층(308), 제3 p형 반도체층(306), 제3 활성층(304), 및 제3 n형 반도체층(302)을 포함할 수 있다. 제1 발광 구조물(LES1)은 제3 오믹층(308) 상에 배치되는 패시베이션막(PVT)을 더 포함할 수 있다.

[0103] 본 실시예에 따르면, 제1 발광 구조물(LES1)의 제1 n형 반도체층(102)과 제2 발광 구조물(LES2)의 제1 n형 반도체층(102)은 서로 연결되어 일체형일 수 있다. 이하, 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)의 연결된 제1 n형 반도체층(102)을 공통 제1 n형 반도체층(102)이라 한다.

[0104] 일 실시예에 따르면, 절연 구조물(DES)은 공통 제1 n형 반도체층(102) 상에서 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 사이를 절연할 수 있다. 한편, 절연 구조물(DES)의 상부면은 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각의 상부면과 동일 평면일 수 있다. 일 예로, 패시베이션막(PVT)의 상부면은 절연 구조물(DES)의 상부면과 동일 평면일 수 있다. 한편, 패시베이션막(PVT) 및 절연 구조물(DES)은 일체형일 수 있다.

[0105] 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은 제1 발광부(LE1) 및 제2 발광부(LE2) 사이에 배치되는 제1 컬러 필터(CF1), 제1 접착부(AD1)와, 제2 발광부(LE2) 및 제3 발광부(LE3) 사이에 배치되는 제2 접착부(AD2) 및 제2 컬러 필터(CF2)를 더 포함할 수 있다.

[0106] 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은 제3 발광부(LE3) 상에 배치되는 패시베이션막(PVT)을 더 포함할 수 있다. 패시베이션막(PVT)은 SiNx, TiNx, TiOx, TaOx, ZrOx, HfOx, AlxOy 및 SiOx으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다. 일 실시예에 따르면, 패시베이션막(PVT)의 상부면은 절연 구조물(DES)의 상부면과 동일 평면일 수 있다. 한편, 패시베이션막(PVT) 및 절연 구조물(DES)은 일체형일 수 있다.

[0107] 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은, 패시베이션막(PVT), 제3 발광부(LE3), 제2 접착부(AD2), 제2 컬러 필터(CF2), 제2 발광부(LE2), 제1 접착부(AD1), 및 제1 컬러 필터(CF1)를 관통하여 제1 오믹층(108)과 전기적으로 연결되는 제1 관통 패턴(VP1)과, 패시베이션막(PVT), 제3 발광부(LE3), 제2 접착부(AD2), 및 제2 컬러 필터(CF2)를 관통하여 제2 오믹층(208)과 전기적으로 연결되는 제2 관통 패턴(VP2)과, 패시베이션막(PVT)를 관통하고 제3 오믹층(308)과 전기적으로 연결되는 제3 관통 패턴(VP3)을 더 포함할 수 있다. 제3 관통 패턴(VP3)은 생략될 수 있다. 또한, 패시베이션막(PVT), 제3 발광부(LE3), 제2 접착부(AD2), 제2 컬러 필터(CF2), 제2 오믹층(208), 제2 p형 반도체층(206), 및 제2 활성층(204)을 관통하여 제2 n형 반도체층(202)과 전기적으로 연결되는 제5 관통 패턴(VP5)과, 제3 오믹층(308), 제3 p형 반도체층(306), 및 제3 활성층(304)을 관통하여 제3 n형 반도체층(302)과 전기적으로 연결되는 제6 관통 패턴(VP6)을 더 포함할 수 있다.

[0108] 일 실시예에 따르면, 발광 소자는, 절연 구조물(DES)을 관통하며 공통 제1 n형 반도체층(102)과 전기적으로 연결되는 공통 관통 패턴(CVP)을 더 포함할 수 있다.

[0109] 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은, 패시베이션막(PVT) 상부면 내에 배치되는 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3)와, 패시베이션막(PVT)으로부터 절연 구조물(DES) 상부면으로 연장하는 공통 패드(CPD)를 더 포함할 수 있다. 일 실시예에 따르면, 제1 발광 구조물(LES1)의 공통 패드(CPD)는 제2 발광 구조물(LES2)의 공통 패드(CPD)와 합쳐져 일체형일 수 있다. 다른 실시예에 따르면, 제1 발광 구조물(LES1)의 공통 패드(CPD)는 제2 발광 구조물(LES2)의 공통 패드(CPD) 각각은 서로 이격되어 배치될 수 있다.

[0110] 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각에서, 제1 패드(PD1)는 제1 관통 패턴(VP1)과 전기적으로 접촉하고, 제2 패드(PD2)는 제2 관통 패턴(VP2)과 전기적으로 접촉하고, 제3 패드(PD3)는 제3 관통 패턴(VP3)과 전기적으로 접촉할 수 있다.

[0111] 일 실시예에 따르면, 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)에서 공통 패드(CPD)는, 제1 발광 구조물(LES1)의 제5 관통 패턴(VP5) 및 제6 관통 패턴(VP6)을 공통으로 전기적으로 접촉하는 제1 부분(PT1)과, 제2 발광 구조물(LES2)의 제5 관통 패턴(VP5) 및 제6 관통 패턴(VP6)을 공통으로 전기적으로 접촉하는 제2 부분(PT2)과, 제1 부분(PT1) 및 제2 부분(PT2)을 연결하며 공통 관통 패턴(CVP)과 전기적으로 접촉하는 제3 부분(PT3)을 포함할 수 있다. 제1 부분(PT1) 및 제2 부분(PT2)은 동일한 면적을 가질 수 있다. 제3 부분(PT3)은 제1 부분(PT1) 및 제2 부분(PT2)보다 큰 면적을 가질 수 있다. 일 예로, 제1 부분(PT1) 및 제2 부분(PT2) 각각은 제1 폭(W1)을 가지며, 제3 부분(PT3)은 제1 폭(W1)보다 큰 제2 폭(W2)을 가질 수 있다.

[0112] 일 실시예에 따르면, 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)에서 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3) 각각은, 공통 패드(CPD)의 제1 부분(PT1) 및 제2 부분(PT2)의 면적보다 큰 면적을 가질 수 있다. 예컨대, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3) 각각은 제1 폭(W1)보다 큰 폭을 가질 수 있다. 일 예로, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3) 각각은 상이한 면적을 가질 수 있다. 다른 예로, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3) 각각은 동일한 면적으로 가질 수 있다.

[0113] 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)에서, 공통 패드(CPD)의 제1 부분(PT1)은 제5 관통 패턴(VP5) 및 제6 관통 패턴(VP6)과 접촉하기 때문에 기존의 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6) 세 개와 접촉할 때의 면적보다 작을 수 있다. 마찬가지로, 공통 패드(CPD)의 제3 부분(PT3)의 면적도 감소할 수 있다. 그리고, 공통 관통 패턴(CVP)과 전기적으로 연결되는 공통 패드(CPD)의 제3 부분(PT3)이 절연 구조물(DES)의 상부면을 덮어 충분한 면적을 확보할 수 있다.

[0114] 이처럼, 공통 패드(CPD)의 제1 부분(PT1) 및 제2 부분(PT2)의 면적이 감소됨으로써, 제1 발광 구조물(LES1)의 상부면 및 제2 발광 구조물(LES2)의 상부면 각각의 잔여 면적이 증가할 수 있다. 즉, 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3)가 넓어진 면적을 3등분하여 배치됨으로써, 제1 패드(PD1), 제1 패드(PD1), 및 제3 패드(PD3)의 면적이 증가할 수 있다.

[0115] 도 9a는 본 발명의 또 다른 실시예에 따른 발광 소자를 설명하기 위한 사시도이고, 도 9b는 도 9a의 변형예에 따른 발광 소자의 평면도이다. 도 9a의 단면은 도 1c의 단면도를 참조한다.

[0116] 도 9a 및 도 9b를 참조하면, 발광 소자는, 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3)를 포함하는 복수의 발광 구조물(LES)들과, 발광 구조물(LES)들 사이에 배치되는 절연 구조물(DES)을 포함할 수 있다. 발광 구조물(LES)들은 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)을 포함할 수 있다.

[0117] 제1 발광 구조물(LES1)에서, 제1 발광부(LE1)는 제1 n형 반도체층(102), 제1 활성층(104), 제1 p형 반도체층(106), 및 제1 오믹층(108)을 포함하고, 제2 발광부(LE2)는 제2 오믹층(208), 제2 p형 반도체층(206), 제2 활성층(204), 및 제2 n형 반도체층(202)을 포함하고, 제3 발광부(LE3)는 제3 오믹층(308), 제3 p형 반도체층(306), 제3 활성층(304), 및 제3 n형 반도체층(302)을 포함할 수 있다. 제1 발광 구조물(LES1)은제3 오믹층(308) 상에 배치되는 패시베이션막(PVT)을 더 포함할 수 있다.

[0118] 제2 발광 구조물(LES2)에서, 제1 발광부(LE1)는 제1 n형 반도체층(102), 제1 활성층(104), 제1 p형 반도체층(106), 및 제1 오믹층(108)을 포함하고, 제2 발광부(LE2)는 제2 오믹층(208), 제2 p형 반도체층(206), 제2 활성층(204), 및 제2 n형 반도체층(202)을 포함하고, 제3 발광부(LE3)는 제3 오믹층(308), 제3 p형 반도체층(306), 제3 활성층(304), 및 제3 n형 반도체층(302)을 포함할 수 있다. 제1 발광 구조물(LES1)은제3 오믹층(308)상에 배치되는 패시베이션막(PVT)을 더 포함할 수 있다.

[0119] 본 실시예에 따르면, 제1 발광 구조물(LES1)의 제1 n형 반도체층(102)과 제2 발광 구조물(LES2)의 제1 n형 반도체층(102)은 서로 연결되어 일체형일 수 있다. 이하, 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)의 연결된 제1 n형 반도체층(102)을 공통 제1 n형 반도체층(102)이라 한다.

[0120] 일 실시예에 따르면, 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)에서, 제3 발광부(LE3), 제2 접착부(AD2), 제2 컬러 필터(CF2), 제2 오믹층(208), 제2 p형 반도체층(206), 및 제2 활성층(204)을 부분적으로 식각하여, 제2 n형 반도체층(202)을 노출시키고, 제3 오믹층(308), 제3 p형 반도체층(306), 및 제3 활성층(304)을 부분적으로 식각하여, 제3 n형 반도체층(302)을 노출시키는 메사 구조를 가질 수 있다. 일 예로, 제1 활성층(104), 제1 p형 반도체층(106), 제1 오믹층(108), 제1 컬러 필터(CF1), 제1 접착부(AD1), 및 제2 n형 반도체층(202) 각각은 제1 폭(W1)을 가질 수 있다. 제2 활성층(204), 제2 p형 반도체층(206), 제2 오믹층(208), 제2 컬러 필터(CF2), 제2 접착부(AD2), 및 제3 n형 반도체층(302) 각각은 제1 폭(W1)보다 작은 제2 폭(W2)을 가질 수 있다. 제3 활성층(304), 제3 p형 반도체층(306), 제3 오믹층(308) 각각은 제2 폭(W2)보다 작은 제3 폭(W3)을 가질 수 있다.

[0121] 일 실시예에 따르면, 패시베이션막(PVT)은 제3 발광부(LE3)에서 제2 발광부(LE2) 및 제1 발광부(LE1)의 측면을 덮는 구조를 가질 수 수 있다. 또한, 패시베이션막(PVT)은 제2 n형 반도체층(202)을 노출시키는 제1 홀 및 제3 n형 반도체층(302)을 노출시키는 제2 홀을 가질 수 있다.

[0122] 일 실시예에 따르면, 절연 구조물(DES)은 공통 제1 n형 반도체층(102) 상에서 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 사이를 절연할 수 있다. 한편, 절연 구조물(DES)의 상부면은 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각의 상부면과 동일 평면일 수 있다. 일 예로, 패시베이션막(PVT)의 상부면은 절연 구조물(DES)의 상부면과 동일 평면일 수 있다.

[0123] 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은, 패시베이션막(PVT) 상에서 제1 홀 및 제2 홀을 채우며 공통 제1 n형 반도체층(102)과 전기적으로 연결되는 연결 패턴(ET)을 더 포함할 수 있다. 연결 패턴(ET)은 제3 발광부(LE3), 제2 발광부(LE2), 및 제1 발광부(LE1) 각각의 측면 상에 배치된 패시베이션막(PVT)의 일부를 덮으며 공통 제1 n형 반도체층(102)으로 연장되는 구조를 가질 수 있다. 연결 패턴(ET)에 의해 제1 n형 반도체층(102), 제2 n형 반도체층(202), 및 제3 n형 반도체층(302)은 전기적으로 연결될 수 있다. 또한 연결 패턴(ET)는 반사성 금속을 포함할 수 있으며, 발광구조물들의 측면으로 나오는 빛을 반사 시켜줄수 있다.

[0124] 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은 제1 발광부(LE1) 및 제2 발광부(LE2) 사이에 배치되는 제1 컬러 필터(CF1), 제1 접착부(AD1)와, 제2 발광부(LE2) 및 제3 발광부(LE3) 사이에 배치되는 제2 접착부(AD2) 및 제2 컬러 필터(CF2)를 더 포함할 수 있다.

[0125] 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은, 패시베이션막(PVT), 제3 발광부(LE3), 제2 접착부(AD2), 제2 컬러 필터(CF2), 제2 발광부(LE2), 제1 접착부(AD1), 및 제1 컬러 필터(CF1)를 관통하여 제1 오믹층(108)과 전기적으로 연결되는 제1 관통 패턴(VP1)과, 패시베이션막(PVT), 제3 발광부(LE3), 제2 접착부(AD2), 및 제2 컬러 필터(CF2)를 관통하여 제2 오믹층(208)과 전기적으로 연결되는 제2 관통 패턴(VP2)과, 패시베이션막(PVT)를 관통하여 제3 오믹층(308)과 전기적으로 연결되는 제3 관통 패턴(VP3)을 더 포함할 수 있다. 제3 관통 패턴(VP3)은 생략될 수 있다.

[0126] 또한, 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각은, 패시베이션막(PVT) 상부면 상에 배치되는 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3)를 더 포함할 수 있다. 제1 패드(PD1)는 제1 관통 패턴(VP1)과 전기적으로 접촉하며, 제2 패드(PD2)는 제2 관통 패턴(VP2)과 전기적으로 접촉하고, 제3 패드(PD3)는 제3 관통 패턴(VP3)과 전기적으로 접촉할 수 있다.

[0127] 발광 소자는, 절연 구조물(DES)을 관통하며 공통 제1 n형 반도체층(102)과 전기적으로 연결되는 공통 관통 패턴(CVP)을 더 포함할 수 있다. 공통 관통 패턴(CVP)은 공통 제1 n형 반도체층(102)과 전기적으로 연결됨으로써, 공통 제1 n형 반도체층(102)과 전기적으로 연결되는 연결 패턴(ET)을 통해 제2 n형 반도체층(202) 및 제3 n형 반도체층(302)과 전기적으로 연결될 수 있다.

[0128] 또한, 발광 소자는, 절연 구조물(DES) 상에 배치되며 공통 관통 패턴(CVP)과 전기적으로 접촉하는 공통 패드(CPD)를 더 포함할 수 있다.

[0129] 일 실시예에 따르면, 공통 패드(CPD)가 절연 구조물(DES) 상에 배치됨으로써, 제1 발광 구조물(LES1)의 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각이 제1 발광 구조물(LES1) 상부면에서 3등분하여 배치될 수 있다. 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3)의 배치 구조에 따라 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 및 제3 관통 패턴(VP3) 각각의 배치가 변경될 수 있다. 일 예로, 제1 관통 패턴(VP1) 및 제3 관통 패턴(VP3)은 발광 소자의 일 변에 인접하게 배치되고, 제2 관통 패턴(VP2)은 발광 소자의 일 변에 대향하는 타 변에 인접하게 배치될 수 있다. 그러나, 본 발명이 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 및 제3 관통 패턴(VP3)의 배치를 이로 한정하지 않는다. 제2 발광 구조물(LES2)의 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 및 제3 관통 패턴(VP3) 각각은 제1 발광 구조물(LES1)의 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 및 제3 관통 패턴(VP3)과 동일하여 그 상세한 설명을 생략하기로 한다.

[0130] 이와 같이, 공통 패드(CPD)가 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)과 중첩되지 않고, 절연 구조물(DES) 상에 배치됨으로써, 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2) 각각의 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3)가 증가된 면적을 가질 수 있다.

[0131] 도 9c는 도 9b의 변형예로서, 4개의 발광 구조물(LES)들을 예시적으로 설명하기로 한다.

[0132] 도 9c에서, 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각의 면적을 증가시켜, 발광 소자가 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3)를 절연 구조물(DES) 상부면으로 쉬프트된 배치를 가질 수 있다. 이 경우, 제1 패드(PD1)가 제1 관통 패턴(VP1)과, 제2 패드(PD2)가 제2 관통 패턴(VP2)과, 제3 패드(PD3)가 제3 관통 패턴(VP3)과 각각 전기적으로 접촉된다면, 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각의 크기 및 배치는 자유로울 수 있다.

[0133] 또한, 공통 패드(CPD)는 4개의 발광 구조물(LES)들 각각의 제1 n형 반도체층(102), 제2 n형 반도체층(202), 제3 n형 반도체층(302)을 공통으로 전기적으로 연결할 수 있다.

[0134] 상술한 실시예들은 2개의 발광 구조물(LES)들을 포함하는 것으로 기술하였으나, 도 9c에 도시된 발광 소자와 같이 4개의 발광 구조물(LES)들로 확장할 수 있다.

[0135] 이하, 본 발명의 실시예들에 따른 발광 소자의 제조 방법을 설명하기로 한다. 본 실시예에서는 도 1a 내지 1c에 도시된 발광 소자를 제조하는 방법을 설명하기로 한다.

[0136] 도 10a, 도 11a, 도 12a, 도 13a, 도 14a는 본 발명의 일 실시예에 따른 발광 소자의 제조 방법을 설명하기 위한 평면도들고, 도 10b, 도11b, 도12b, 도13b, 도 14b는 도 10a, 도 11a, 도 12a, 도 13a, 도 14a의 발광 소자를 A-A'으로 절단한 단면도들이다. 도 15는 도 14b의 발광 소자를 실장 기판 상에 실장하는 도면이다.

[0137] 도 10a 및 도 10b를 참조하면, 제1 기판(100) 상에 제1 n형 반도체층(102), 제1 활성층(104), 제1 p형 반도체층(106)을 MOCVD(Metal-Organic Chemical Vapor Deposition), MBE(Molecular Beam Epitaxy), HVPE(Hydride Vapor Phase Epitaxy), MOC(Metal-Organic Chloride) 등의 성장법을 이용하여 순차적으로 형성하고, 제1 p형 반도체층(106) 상에 제1 오믹층(108)을 화학적 기상 증착(Chemical Vapor Deposition: CVD) 공정, 물리적 기상 증착(Physical Vapour Deposition: PVD) 공정 등을 통해 형성하여, 제1 발광부(LE1)를 형성할 수 있다.

[0138] 제1 발광부(LE1) 상에 제1 컬러 필터(CF1) 및 제1 접착부(AD1)를 형성할 수 있다. 선택적으로 제1 컬러 필터(CF1)는 생략될 수 있다.

[0139] 제2 기판(도시되지 않음) 상에 제2 n형 반도체층(202), 제2 활성층(204), 제2 p형 반도체층(206)을 MOCVD, MBE, HVPE, MOC 등의 성장법을 이용하여 순차적으로 형성하고, 제2 p형 반도체층(206) 상에 제2 오믹층(208)을 CVD, PVD 공정 등을 통해 형성하여, 제2 발광부(LE2)를 형성할 수 있다.

[0140] 제2 기판을 뒤집어 제1 지지기판 상에 제2 발광부(LE2)를 제1 지지기판 상에 임시로 부착할 수 있다. 이때, 제1 지지기판 상에 제2 오믹층(208)이 접할 수 있다. 제2 기판은 LLO(Laser Lift-Off) 공정 또는 CLO(Chemical Lift-Off)공정을 통해 제거될 수 있다. 이어서, 제1 지지기판을 뒤집어 제1 발광부(LE1) 상에 형성된 제1 접착부(AD1) 상에 제2 발광부(LE2)를 적층시킬 수 있다. 제1 접착부(AD1)와 제2 n형 반도체층(202)이 접착될 수 있다.

[0141] 한편, 제1 지지기판에 제2 발광부(LE2)를 임시로 부착하는 공정을 생략하면, 제2 발광부(LE2)를 바로 제1 접착부(AD1) 상에 부착하여, 제1 접착부(AD1) 상에 제2 오믹층(208)이 접착될 수 있다.

[0142] 제2 발광부(LE2) 상에 제2 컬러 필터(CF2) 및 제2 접착부(AD2)를 형성할 수 있다. 선택적으로 제2 컬러 필터(CF2)는 생략될 수 있다.

[0143] 제3 기판 상에 제3 n형 반도체층(302), 제3 활성층(304), 제3 p형 반도체층(306)을 MOCVD, MBE, HVPE, MOC 등의 성장법을 이용하여 순차적으로 형성하고, 제3 p형 반도체층(306) 상에 제3 오믹층(308)을 CVD , PVD 공정 등을 통해 형성하여, 제3 발광부(LE3)를 형성할 수 있다.

[0144] 제3 기판을 뒤집어 제2 지지기판 상에 제3 발광부(LE3)를 제2 지지기판 상에 임시로 부착할 수 있다. 이때, 제2 지지기판 상에 제3 오믹층(308)이 접할 수 있다. 제3 기판은 LLO 공정 또는 CLO 공정을 통해 제거될 수 있다. 이어서, 제2 지지기판은 뒤집어 제2 발광부(LE2) 상에 형성된 제2 접착부(AD2) 상에 제3 발광부(LE3)를 적층시킬 수 있다. 제2 접착부(AD2)와 제3 n형 반도체층(302)이 접착될 수 있다.

[0145] 한편, 제2 지지기판에 제3 발광부(LE3)를 임시로 부착하는 공정을 생략하면, 제3 발광부(LE3)를 바로 제2 접착부(AD2) 상에 부착하여, 제2 접착부(AD2) 상에 제3 오믹층(308)이 접착될 수 있다.

[0146] 도 11a 및 도 11b을 참조하면, 제1 발광부(LE1), 제1 컬러 필터(CF1), 제1 접착부(AD1), 제2 발광부(LE2), 제2 컬러 필터(CF2), 제2 접착부(AD2), 및 제3 발광부(LE3)를 식각하여 제1 비아홀(H1), 제2 비아홀(H2), 제3 비아홀(H3), 제4 비아홀(H4), 제5 비아홀(H5), 및 제6 비아홀(H6)을 각각 형성할 수 있다.

[0147] 제1 비아홀(H1)은 제1 오믹층(108)을 노출시키며, 제2 비아홀(H2)은 제2 오믹층(208)을 노출시키고, 제3 비아홀(H3)은 제3 오믹층(308)을 노출시킬 수 있다. 제4 비아홀(H4)은 제1 n형 반도체층(102)을 노출시키고, 제5 비아홀(H5)은 제2 n형 반도체층(202)을 노출시키며, 제6 비아홀(H6)은 제3 n형 반도체층(302)을 노출시킬 수 있다.

[0148] 일 실시예에 따르면, 제1 비아홀(H1), 제2 비아홀(H2), 제3 비아홀(H3), 제4 비아홀(H4), 제5 비아홀(H5), 및 제6 비아홀(H6)을 형성하는 동안, 수직 적층된 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3)는 소자 분리되어 복수의 발광 구조물(LES)들을 형성할 수 있다.

[0149] 도 12a 및 도 12b를 참조하면, 제1 비아홀(H1), 제2 비아홀(H2), 제3 비아홀(H3), 제4 비아홀(H4), 제5 비아홀(H5), 및 제6 비아홀(H6)이 형성된 발광 구조물(LES)들 각각의 제3 오믹층(308) 상에, 제1 비아홀(H1), 제2 비아홀(H2), 제3 비아홀(H3), 제4 비아홀(H4), 제5 비아홀(H5), 및 제6 비아홀(H6)을 매립하지 않도록 패시베이션막(PVT)을 연속적으로 형성할 수 있다. 이어서, 제1 비아홀(H1), 제2 비아홀(H2), 제3 비아홀(H3), 제4 비아홀(H4), 제5 비아홀(H5), 및 제6 비아홀(H6) 각각의 저면에 형성된 패시베이션막(PVT)을 선택적으로 제거할 수 있다. 따라서, 패시베이션막(PVT)은 제3 오믹층(308) 상부 및 제1 비아홀(H1), 제2 비아홀(H2), 제3 비아홀(H3), 제4 비아홀(H4), 제5 비아홀(H5), 및 제6 비아홀(H6) 각각의 측벽에 잔류할 수 있다.

[0150] 패시베이션막(PVT)이 형성된 제1 비아홀(H1), 제2 비아홀(H2), 제3 비아홀(H3), 제4 비아홀(H4), 제5 비아홀(H5), 및 제6 비아홀(H6) 각각을 채우는 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 제3 관통 패턴(VP3), 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)을 형성할 수 있다.

[0151] 도 13a 및 도 13b를 참조하면,복수의 발광 구조물(LES)들 사이를 채우는 절연 구조물(DES)을 형성할 수 있다. 일 예로, 발광 구조물(LES)들 사이 및 상부를 덮는 절연 구조물(DES)을 형성한 후, 패시베이션막(PVT)이 노출되도록 절연 구조물(DES)의 상부면을 연마할 수 있다.

[0152] 절연 구조물(DES)은 패시베이션막(PVT)과 일 에천트(etchant)에 대하여 식각 선택비를 갖는 물질을 가질 수 있다. 즉, 절연 구조물(DES)이 식각되는 동안 패시베이션막(PVT)은 거의 식각되지 않을 수 있다.

[0153] 도 14a 및 도 14b를 참조하면, 제1 관통 패턴(VP1)과 전기적으로 연결되는 제1 패드(PD1)와, 제2 관통 패턴(VP2)과 전기적으로 연결되는 제2 패드(PD2)와, 제3 관통 패턴(VP3)과 전기적으로 연결되는 제3 패드(PD3)와, 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)과 공통으로 전기적으로 연결되는 공통 패드(CPD)를 형성할 수 있다.

[0154] 일 실시예에 따르면, 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 제3 관통 패턴(VP3), 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)과, 패시베이션막(PVT) 상에, 마스크 패턴을 형성할 수 있다. 마스크 패턴은 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 및 제3 관통 패턴(VP3)을 각각 노출시키는 제1 홀, 제2 홀, 및 제3 홀과, 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)을 함께 노출시키는 제4 홀을 포함할 수 있다. 마스크 패턴 상에 제1 홀, 제2 홀, 제3 홀, 및 제4 홀을 채우는 패드막을 형성할 수 있다. 마스크 패턴이 노출되도록 패드막 상부를 식각하여, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD)를 형성할 수 있다. 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD)를 형성한 후, 마스크 패턴을 제거할 수 있다.

[0155] 발광 소자의 크기가 수십 um까지 감소하여, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 사이의 이격 거리가 협소해지고 있다. 패드막을 형성한 후, 마스크 패턴을 형성하여 식각하면 패드막 식각 잔여물, 예컨대 금속 파티클이 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 사이로 들어가, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 사이가 단락(short)될 수 있다.

[0156] 일 실시예에 따르면, 마스크 패턴을 형성한 후, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 각각을 형성하고, 마스크 패턴을 제거함으로써, 금속 파티클과 같은 식각 잔여물에 의한 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 사이 단락을 방지할 수 있다.

[0157] 본 실시예예 따르면, 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각은 발광 구조물(LES) 내부에 배치되어, 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각의 외측벽은 발광 구조물(LES)의 외측벽의 내측으로 배치될 수 있다. 공통 패드(CPD)의 제1 부분(PT1)은 발광 구조물(LES)의 내부에 위치하고, 제2 부분(PT2)은 절연 구조물(DES)의 내부에 위치하여, 공통 패드(CPD)의 외측벽은 발광 구조물(LES)의 외측벽 및 절연 구조물(DES)의 외측벽의 내측으로 배치될 수 있다.

[0158] 한편, 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 각각은 다양한 실시예들에 따라 다양한 구조를 가질 수 있다. 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD)의 구조에 따라 제1 관통 패턴(VP1), 제2 관통 패턴(VP2), 제3 관통 패턴(VP3), 제4 관통 패턴(VP4), 제5 관통 패턴(VP5), 및 제6 관통 패턴(VP6)의 구조가 변경될 수 있다.

[0159] 도 15를 참조하면, 복수의 패드들(MPD1, MPD2, MPD3, MPD4)이 형성된 실장 기판(MSUB) 상에 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)을 포함하는 발광 소자를 실장할 수 있다.

[0160] 일 예로, 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4) 각각은 도 1c에 도시된 바와 같이 발광 소자의 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD) 각각 상에 형성될 수 있다. 다른 예로, 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4) 각각은 실장 기판(MSUB)의 제1 패드(MPD1), 제2 패드(MPD2), 제3 패드(MPD3), 및 제4 패드(MPD4) 각각 상에 형성될 수 있다. 또 다른 예로, 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4) 각각은 발광 소자의 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD)와, 실장 기판(MSUB)의 제1 패드(MPD1), 제2 패드(MPD2), 제3 패드(MPD3), 및 제4 패드(MPD4) 각각 상부에 형성될 수 있다.

[0161] 제1 기판(100)을 뒤집어 실장 기판(MSUB)의 제1 패드(MPD1), 제2 패드(MPD2), 제3 패드(MPD3), 및 제4 패드(MPD4)에 발광 소자의 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 및 공통 패드(CPD)를 마주보도록 배치할 수 있다.

[0162] 이어서, 제1 도전부(CP1), 제2 도전부(CP2), 제3 도전부(CP3), 및 제4 도전부(CP4)를 열처리하여, 실장 기판 상에 제1 발광 구조물(LES1) 및 제2 발광 구조물(LES2)을 실장할 수 있다.

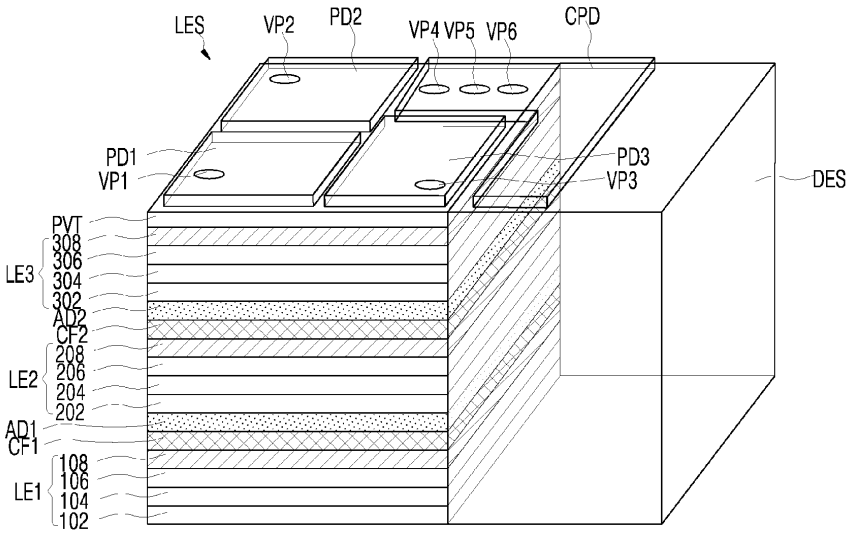
[0163] 일 실시예에 따르면, 제1 기판(100)을 제거할 수도 있다.

[0164] 이상, 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예에는 모든 면에서 예시적인 것이며 한정

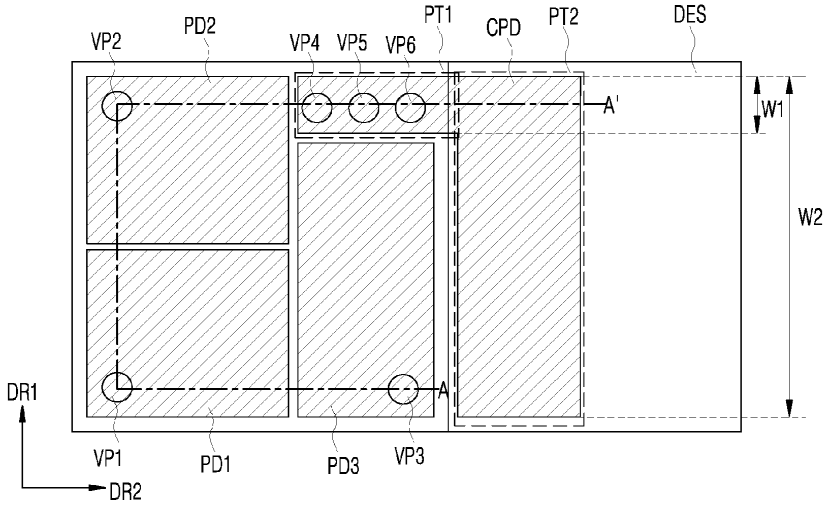
적이 아닌 것으로 이해해야만 한다.

## 도면

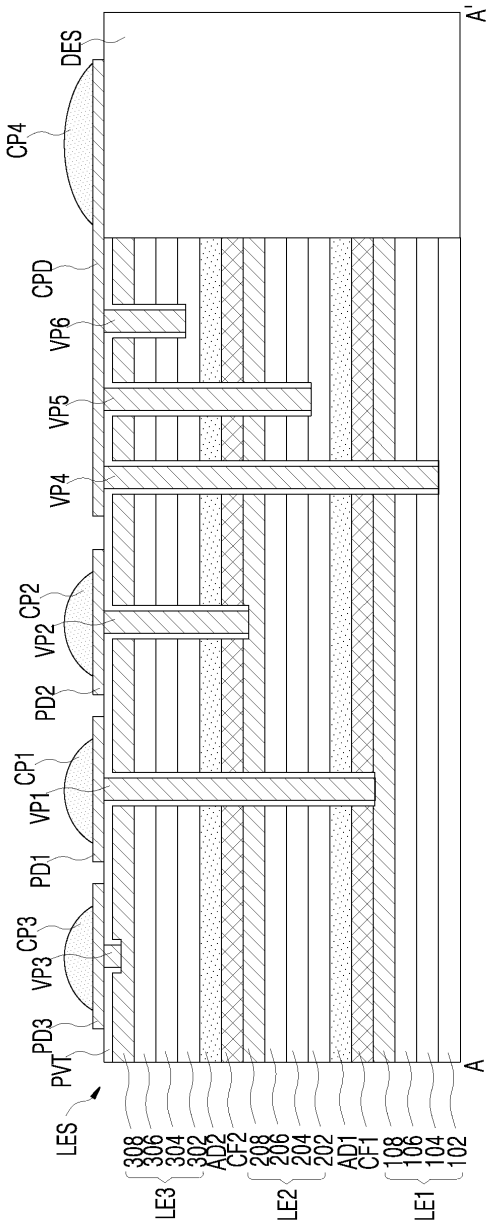
### 도면1a



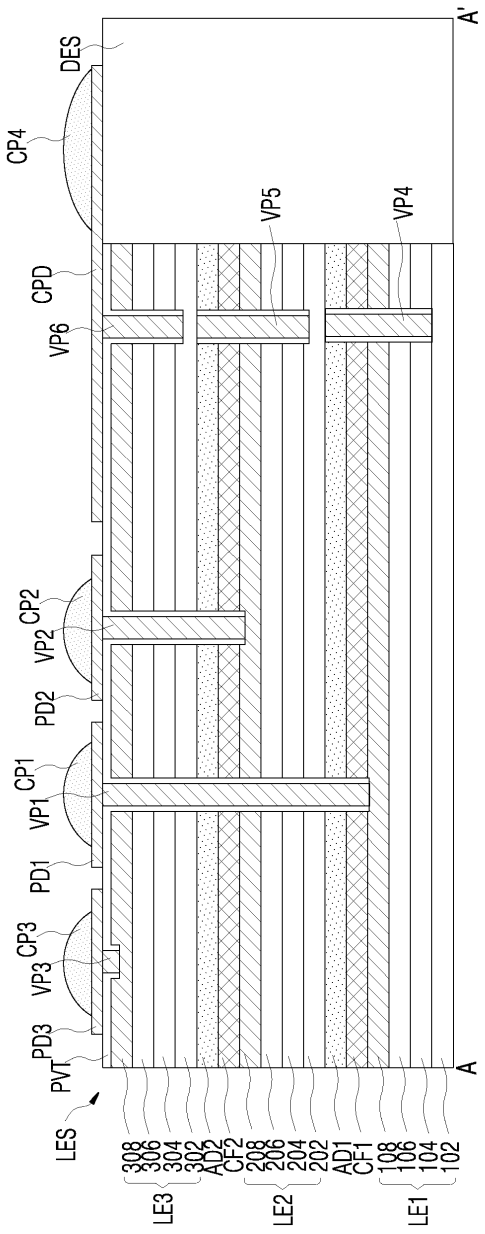

### 도면1b



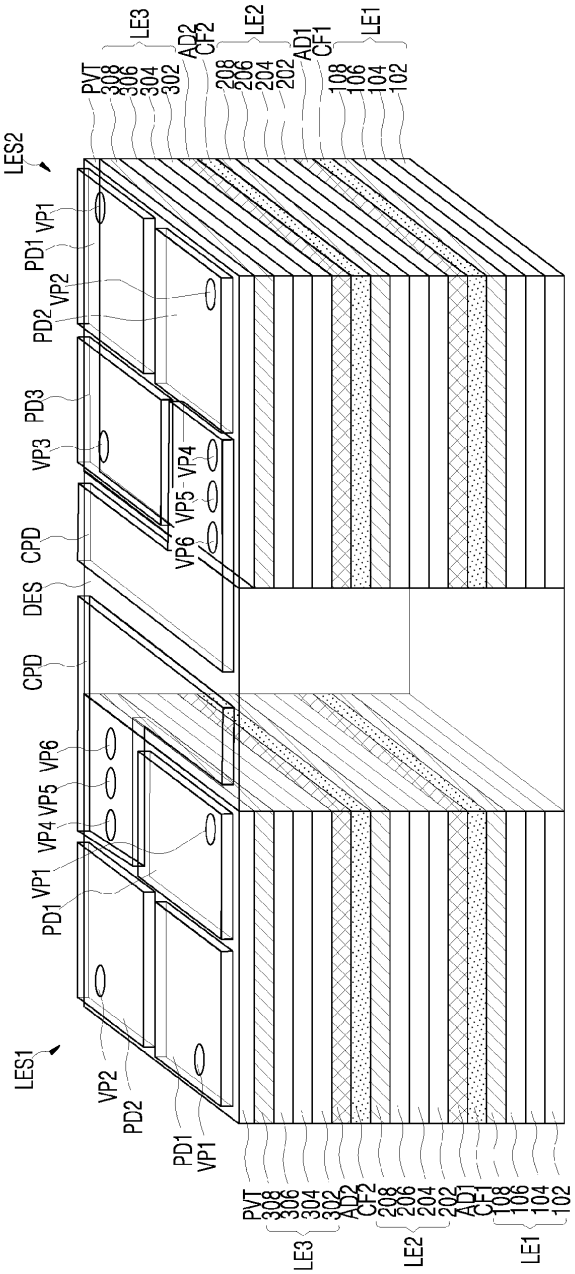
도면1c


A'
DES
CP4
CPD
VP6
VP5
VP4
CP2
VP2
PD2
CP1
VP1
PD1
CP3
VP3
PD3
PVT
LES
A
308
306
304
302
AD2
CF2
208
206
204
202
AD1
CF1
108
106
104
102
LE3
LE2
LE1

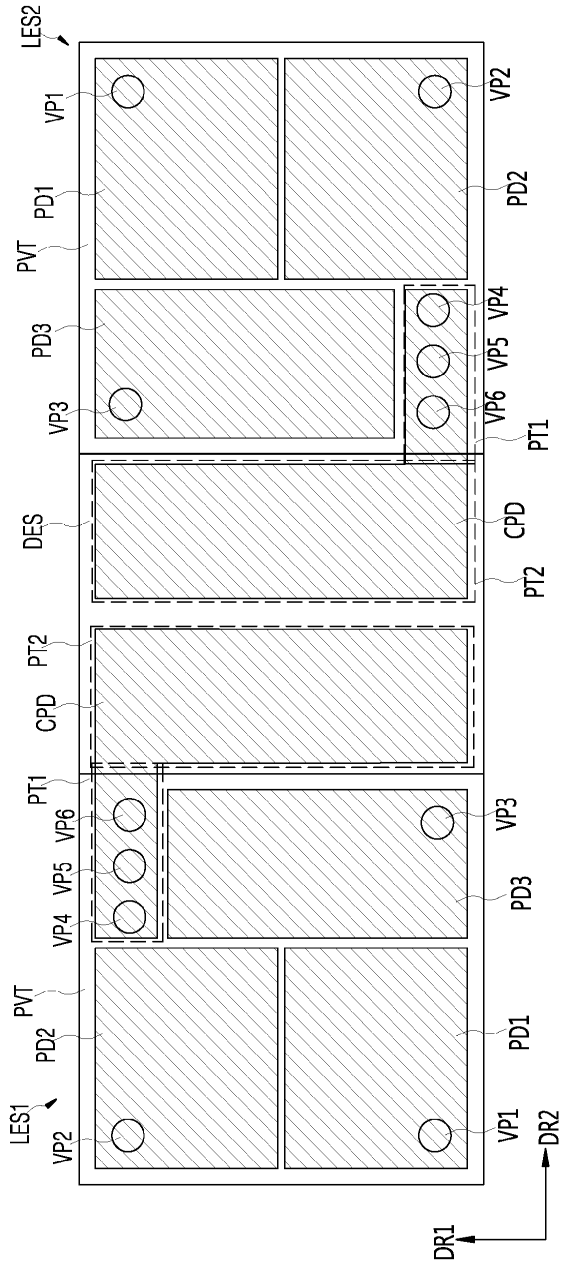
도면1d


A'
DES
CP4
VP5
VP4
CPD
VP6
CP2
VP2
PD2
CP1
VP1
PD1
CP3
VP3
PD3
PVT
A
LES
308
306
304
302
AD2
CF2
208
206
204
202
AD1
CF1
108
106
104
102
LE3
LE2
LE1

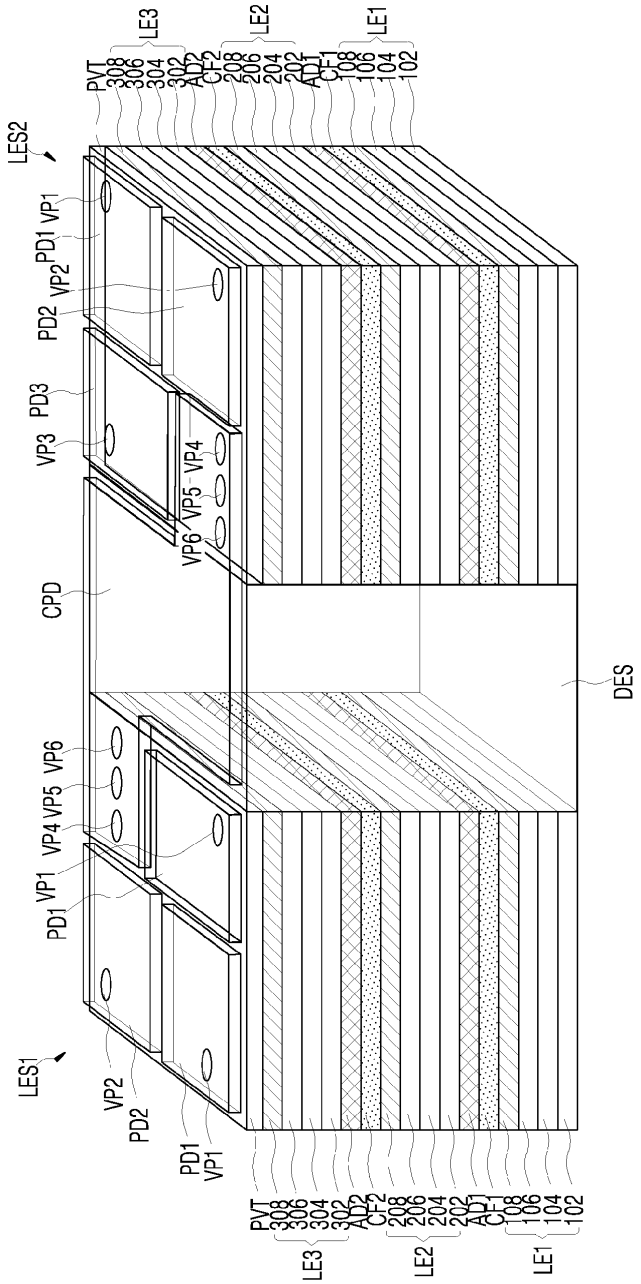
도면2a


LES2
LES1
PVT
308
306
304
302
AD2
CF2
208
206
204
202
AD1
CF1
108
106
104
102
LE3
LE2
LE1
VP1
VP2
PD1
PD2
PD3
VP3
VP4
VP5
VP6
CPD
DES

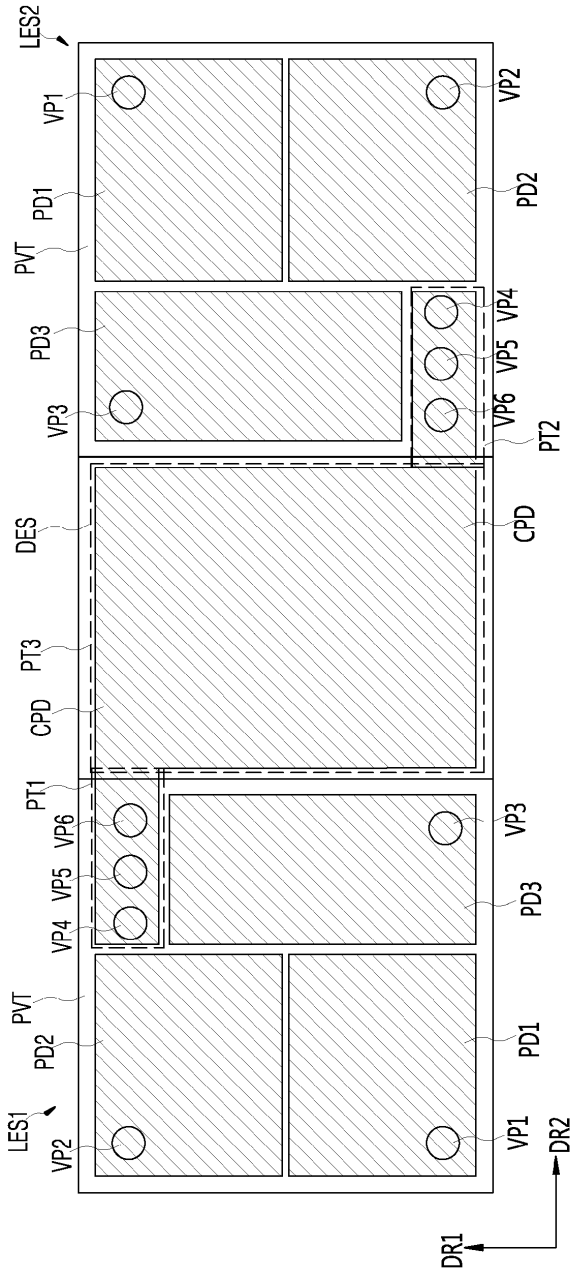
도면2b


LES2
VP1
PD1
PVT
PD3
VP3
DES
PT2
CPD
PT1
VP6
VP5
VP4
PVT
PD2
LES1
VP2
VP2
PD2
VP4
VP5
VP6
PT1
CPD
PT2
VP3
PD3
PD1
VP1
DR2
DR1

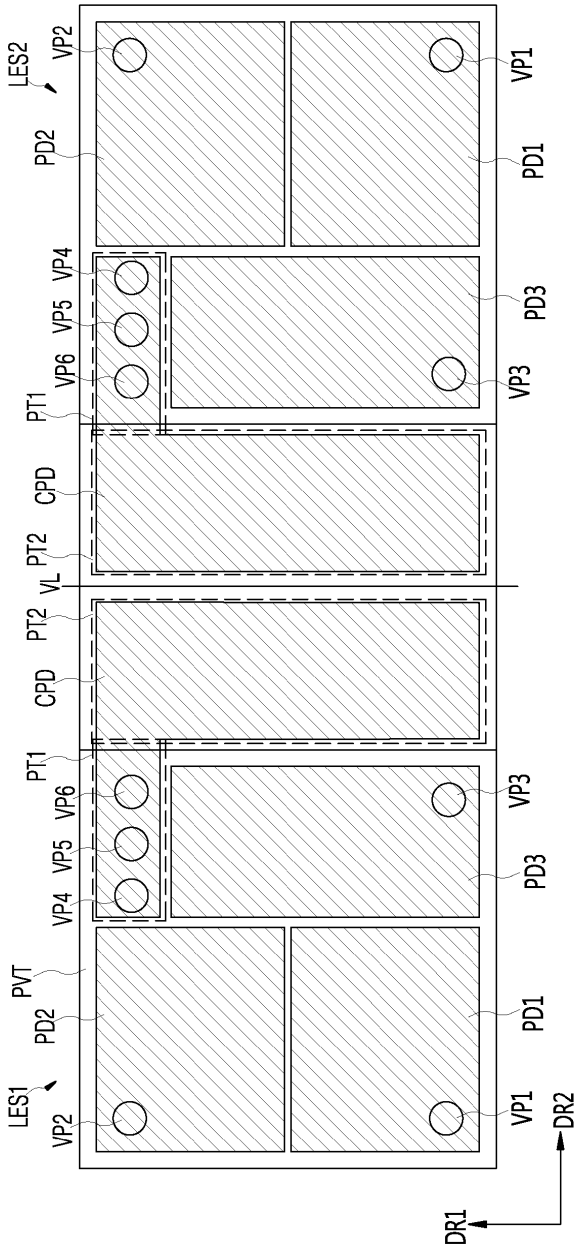
도면3a


LE3
LE2
LE1
PVT
308
306
304
302
AD2
CF2
208
206
204
202
AD1
CF1
108
106
104
102
LES2
VP1
PD1
VP2
PD2
PD3
VP3
VP4
VP5
VP6
CPD
DES
LES1

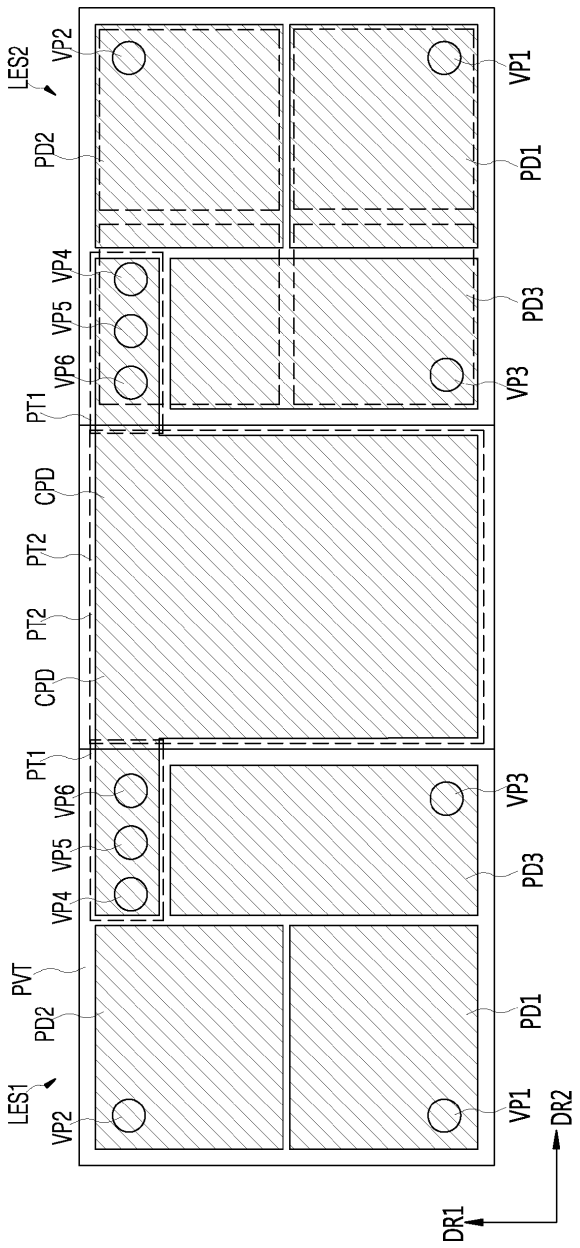
도면3b


LES2
VP1
PD1
PVT
PD3
VP3
DES
PT3
CPD
PT1
VP6
VP5
VP4
PVT
PD2
LES1
VP2
VP2
PD2
VP4
VP5
VP6
PT2
CPD
VP3
PD3
PD1
VP1
DR2
DR1

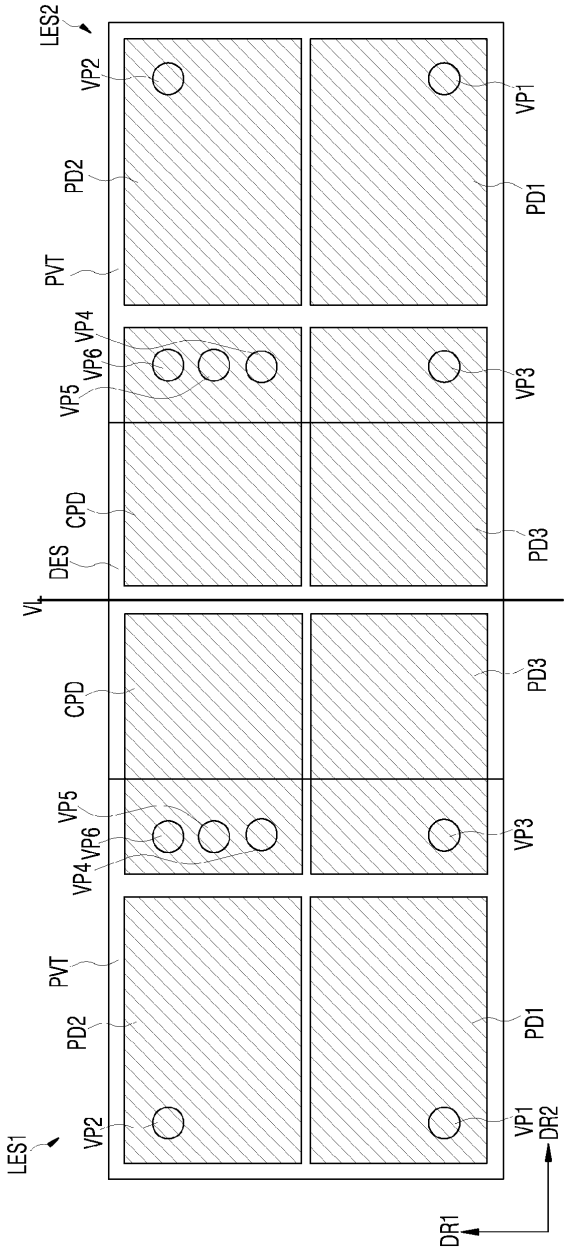
도면4a


LES2
VP2
PD2
VP4
VP5
VP6
PT1
CPD
PT2
VL
PT2
CPD
PT1
VP6
VP5
VP4
PVT
PD2
LES1
VP2
VP1
PD1
PD3
VP3
VP3
PD3
VP1
PD1
DR2
DR1

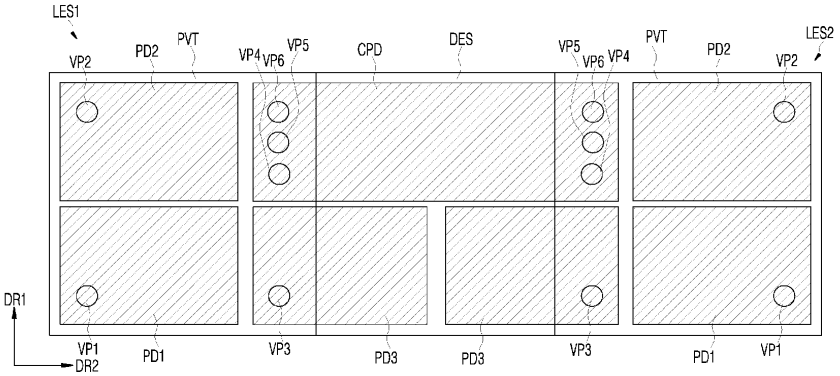
도면4b


LES2
VP2
VP1
PD2
PD1
VP4
VP5
VP6
PD3
VP3
PT1
CPD
PT2
PT2
CPD
PT1
VP6
VP5
VP4
VP3
PD3
PVT
PD2
PD1
LES1
VP2
VP1
DR2
DR1

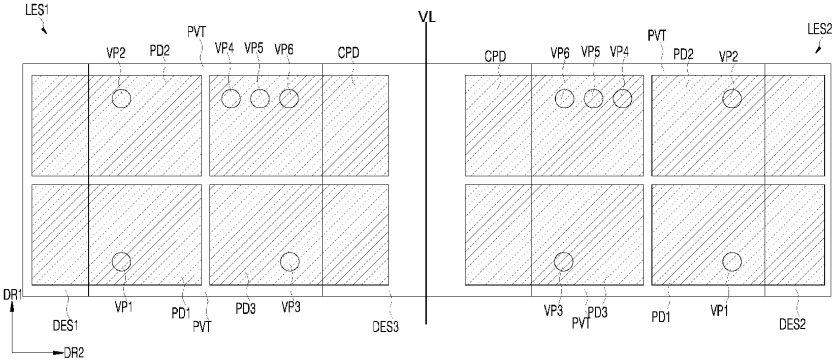
도면5a


LES2
VP2
VP1
PD2
PD1
PVT
VP4
VP6
VP5
VP3
CPD
PD3
DES
VL
CPD
PD3
VP5
VP6
VP4
VP3
PVT
PD2
PD1
LES1
VP2
VP1
DR2
DR1

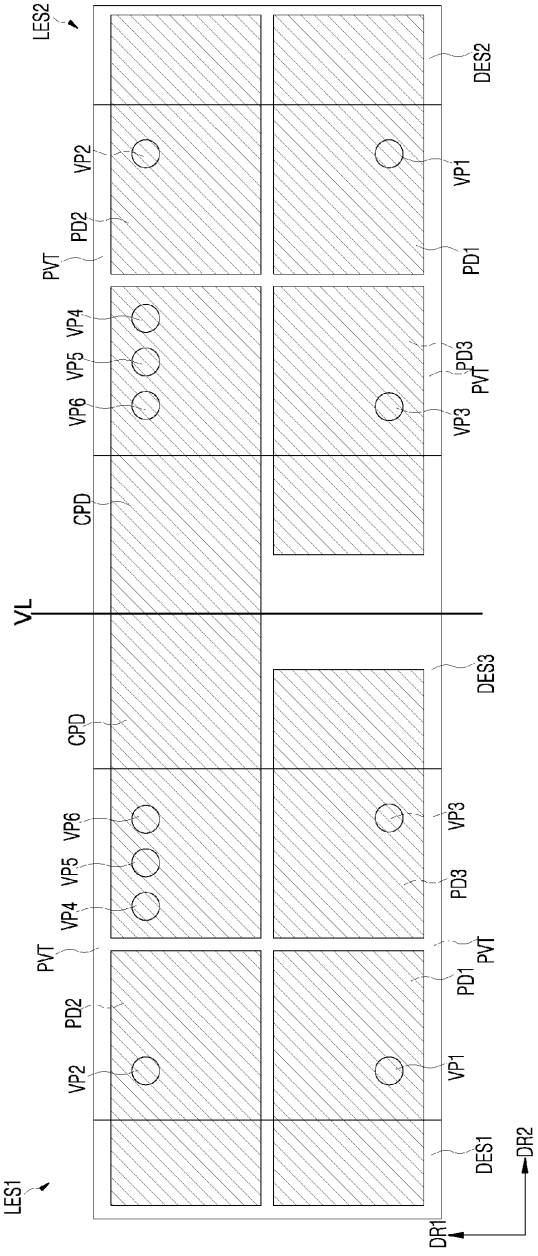
도면5b


LES1
VP2
PD2
PVT
VP4
VP6
VP5
CPD
DES
VP5
VP6
VP4
PVT
PD2
VP2
LES2
DR1
VP1
DR2
PD1
VP3
PD3
PD3
VP3
PD1
VP1

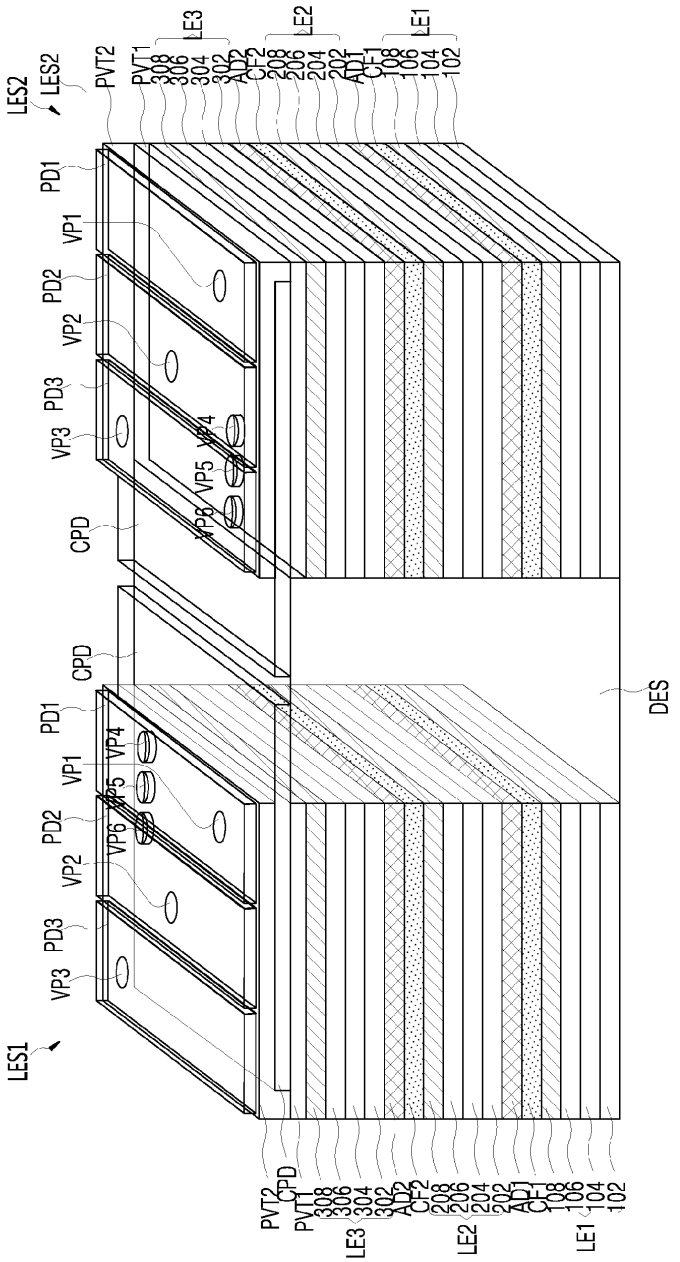
도면6a


LES1
VP2
PD2
PVT
VP4
VP5
VP6
CPD
VL
CPD
VP6
VP5
VP4
PVT
PD2
VP2
LES2
DR1
DES1
VP1
PD1
PVT
PD3
VP3
DES3
VP3
PVT
PD3
PD1
VP1
DES2
DR2

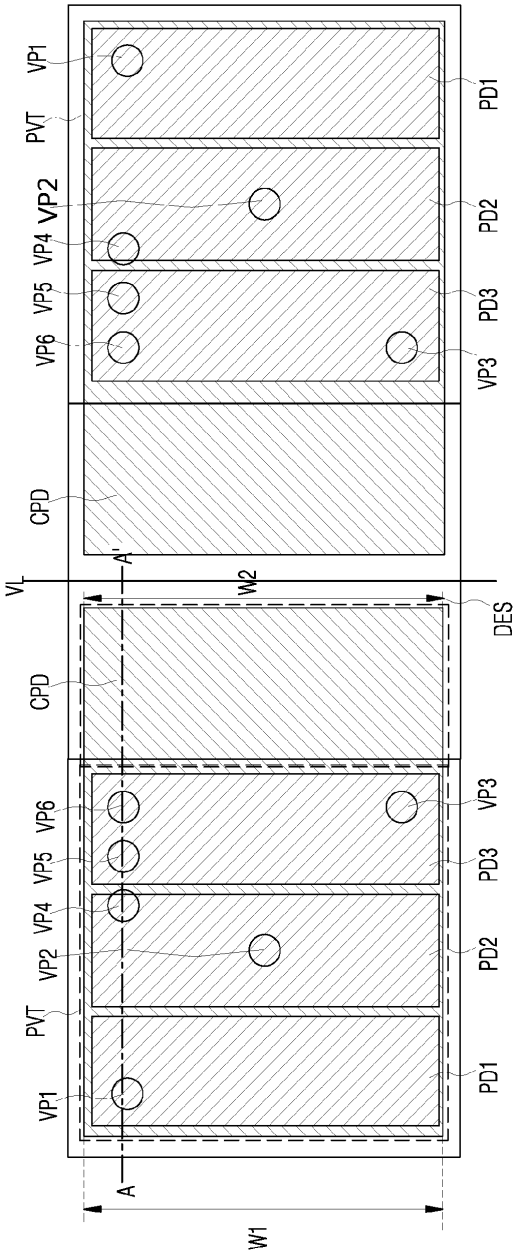
도면6b


LES2
DES2
VP2
VP1
PD2
PD1
PVT
VP4
VP5
VP6
PD3
PVT
VP3
CPD
VL
DES3
CPD
VP6
VP5
VP4
VP3
PD3
PVT
PD1
PVT
PD2
VP2
VP1
DES1
DR2
LES1
DR1

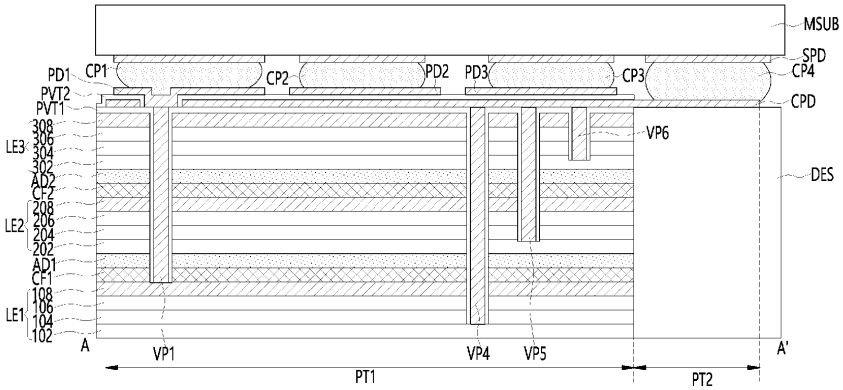
도면7a


LES2
LES1
PVT2
PVT1
LE3
LE2
LE1
PD1
PD2
PD3
VP1
VP2
VP3
VP4
VP5
VP6
CPD
DES
308
306
304
302
AD2
CF2
208
206
204
202
AD1
CF1
108
106
104
102

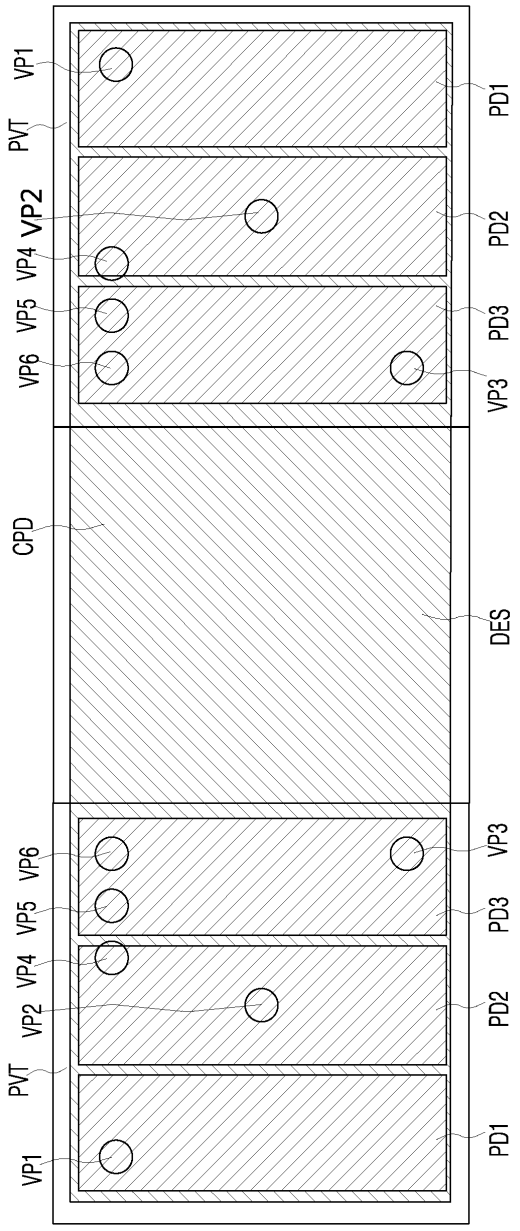
도면7b


VP1
PVT
VP2
VP4
VP5
VP6
CPD
VL
A'
W2
DES
PD1
PD2
PD3
VP3
A
W1

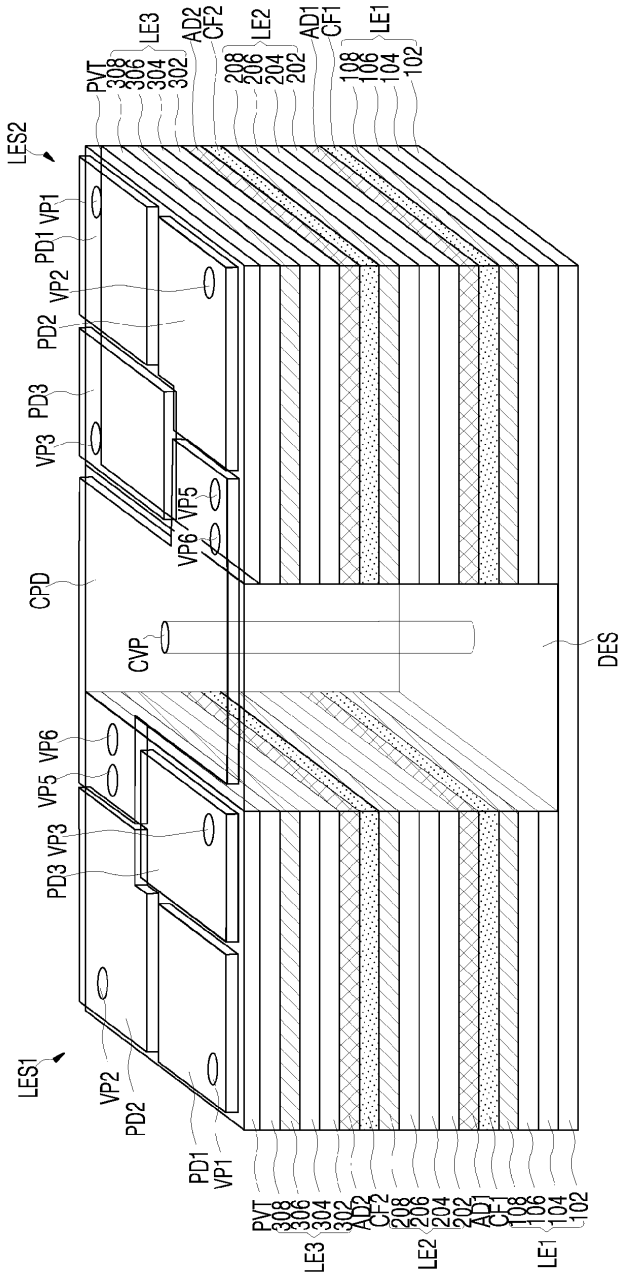
도면7c


MSUB
SPD
PD1
CP1
CP2
PD2
PD3
CP3
CP4
PVT2
PVT1
CPD
VP6
DES
LE3
308
306
304
302
AD2
CF2
LE2
208
206
204
202
AD1
CF1
LE1
108
106
104
102
A
A'
VP1
VP4
VP5
PT1
PT2

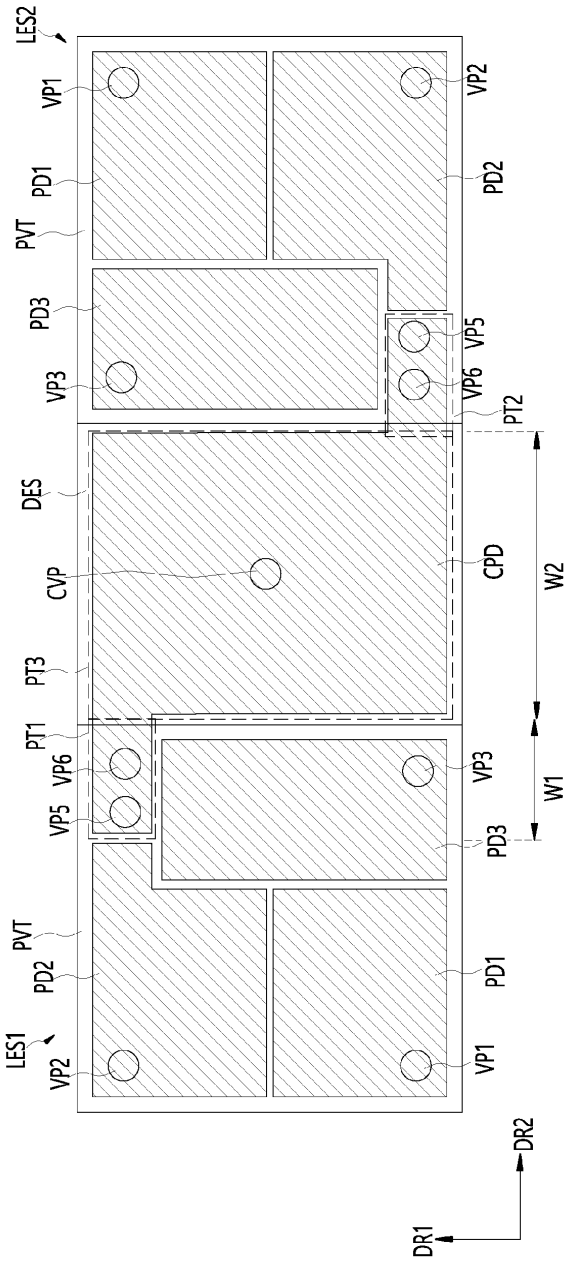
도면7d


VP1
PVT
VP2
VP4
VP5
VP6
CPD
PD1
PD2
PD3
VP3
DES
VP6
VP5
VP4
VP2
PVT
VP1
VP3
PD3
PD2
PD1

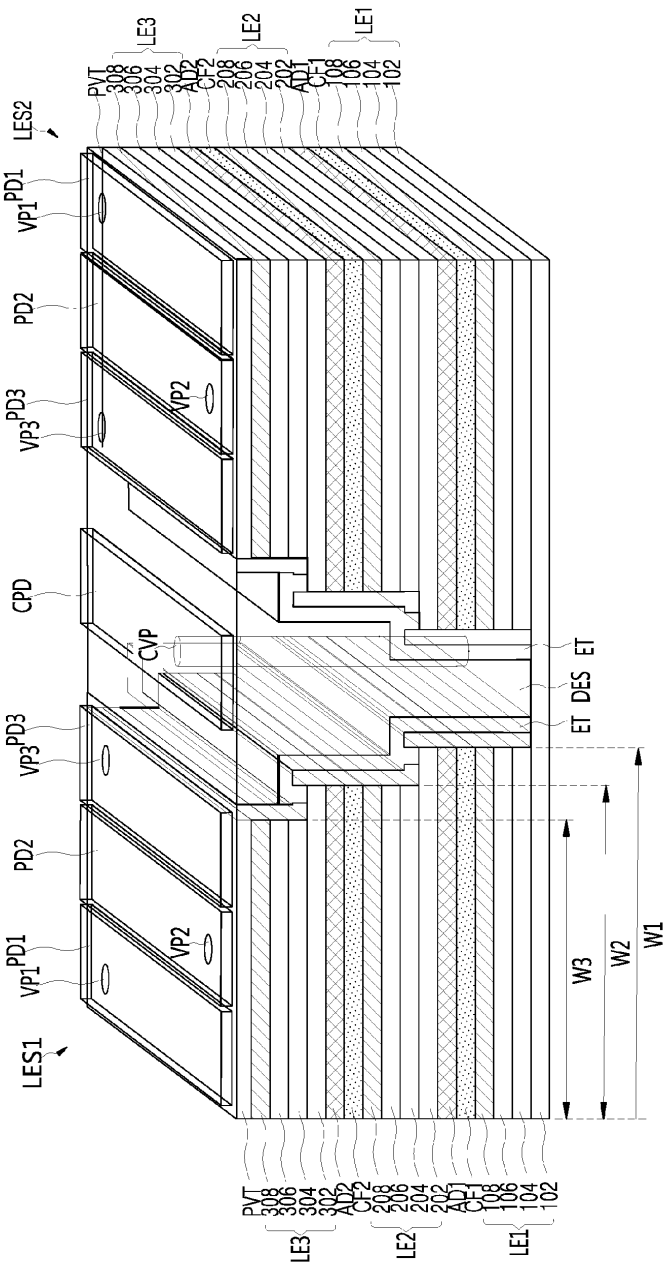
도면8a


LES2
LES1
VP1
PD1
VP2
PD2
PD3
VP3
VP5
VP6
CPD
CVP
DES
PVT
308
306
304
302
LE3
AD2
CF2
208
206
204
202
LE2
AD1
CF1
108
106
104
102
LE1

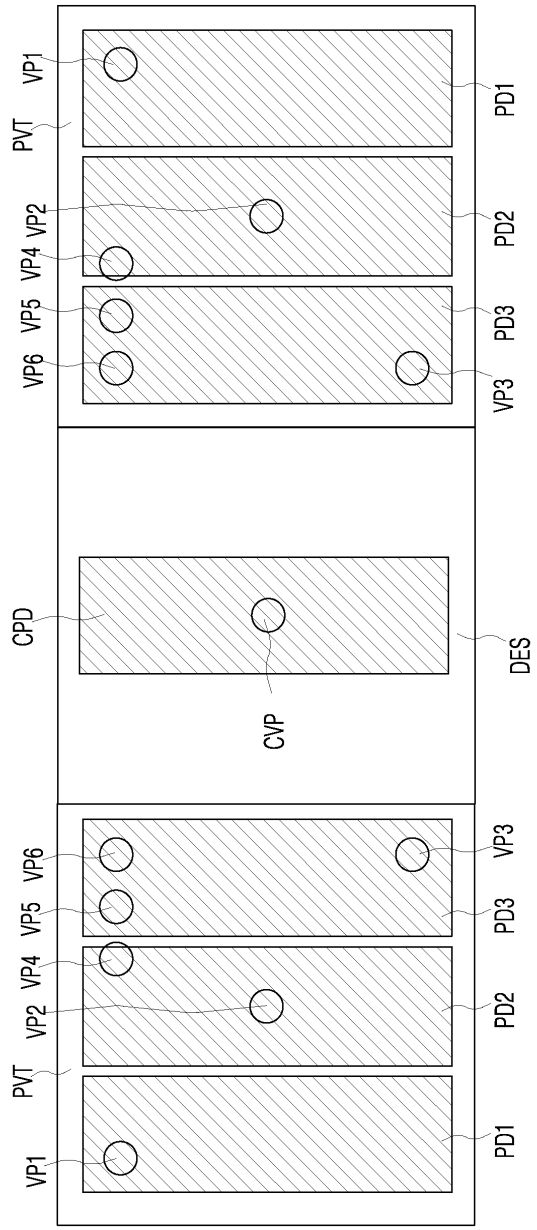
도면8b


LES2
VP1
VP2
PD1
PD2
PVT
PD3
VP5
VP3
VP6
PT2
DES
CVP
CPD
W2
PT3
PT1
VP6
VP3
VP5
W1
PD3
PVT
PD2
PD1
LES1
VP2
VP1
DR2
DR1

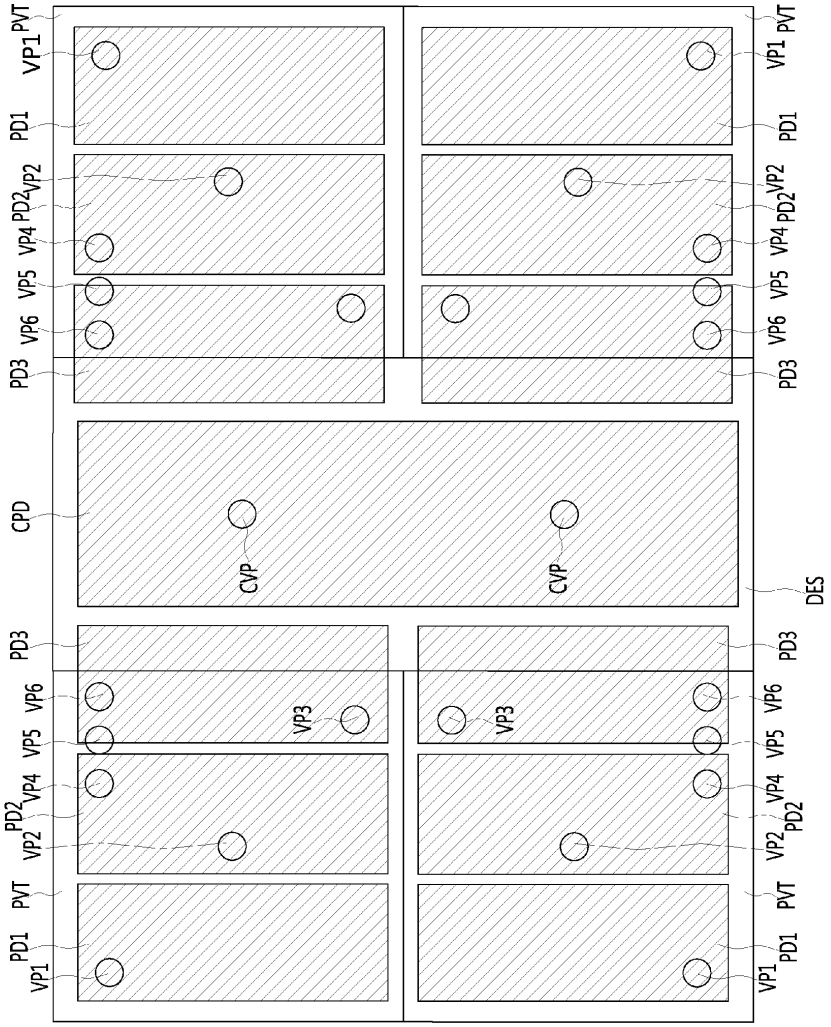
도면9a


LE3
LE2
LE1
PVT
308
306
304
302
AD2
CF2
208
206
204
202
AD1
CF1
108
106
104
102
LES2
PD1
VP1
PD2
PD3
VP3
VP2
CPD
CVP
ET
DES
ET
W3
W2
W1
LES1

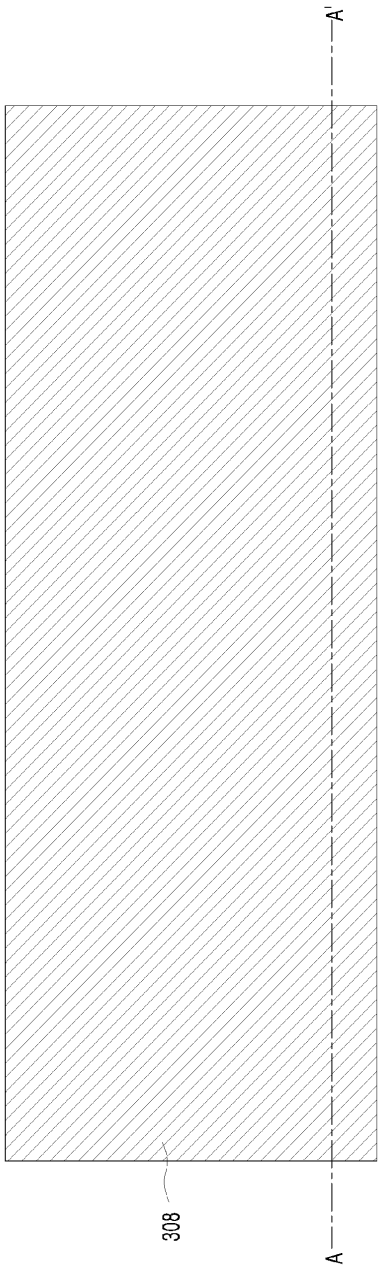
도면9b



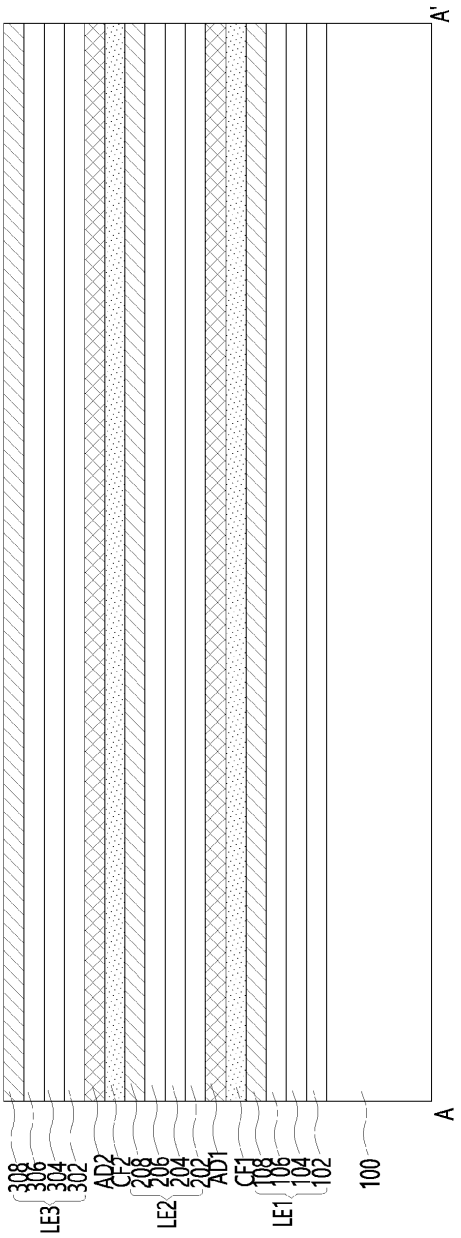
도면9c


PVT
VP1
PD1
VP2
PD2
VP4
VP5
VP6
PD3
CPD
CVP
CVP
DES
PD3
VP6
VP5
VP4
PD2
VP2
PVT
PD1
VP1
VP3
VP3

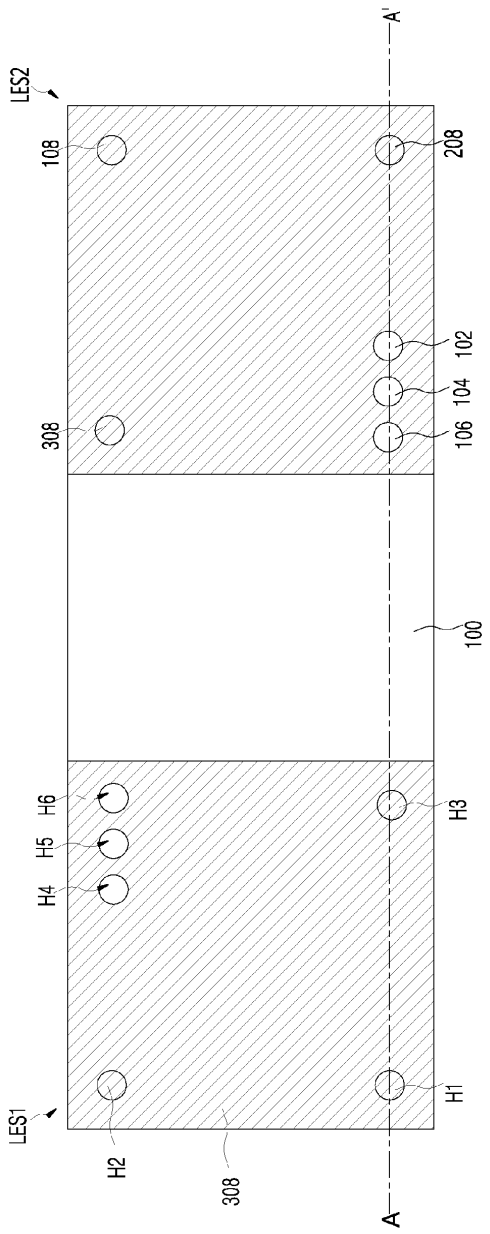
도면10a



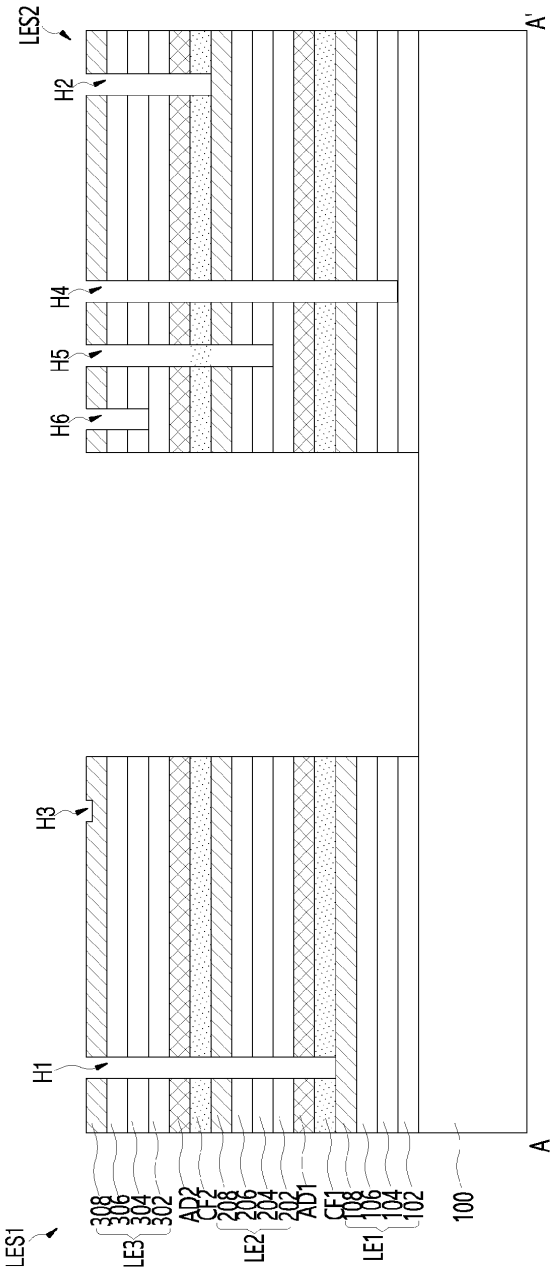
도면10b


A'
A
308
306
304
302
AD2
CF2
208
206
204
202
AD1
CF1
108
106
104
102
100
LE3
LE2
LE1

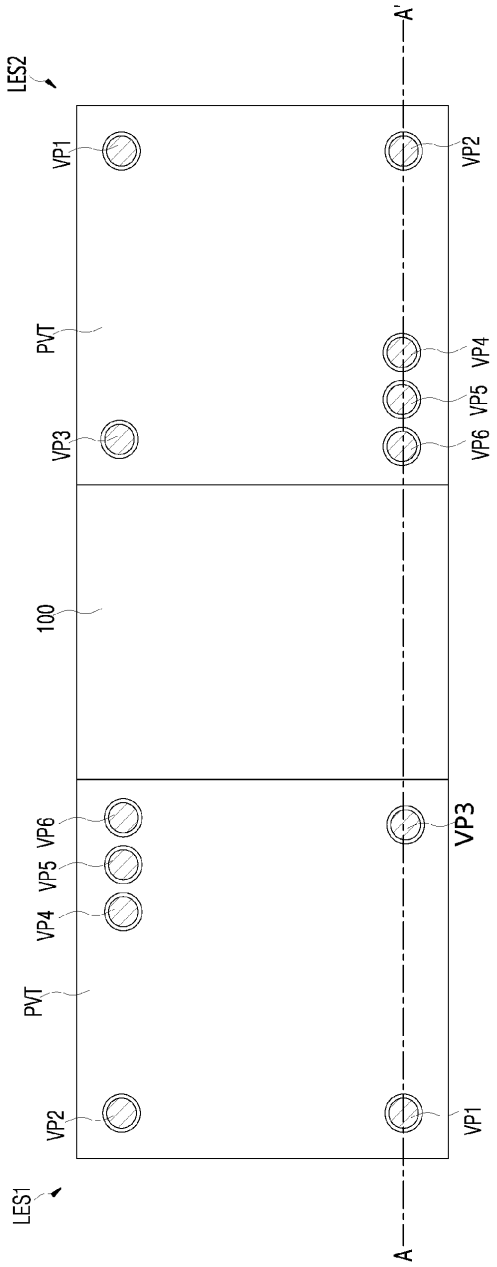
도면11a



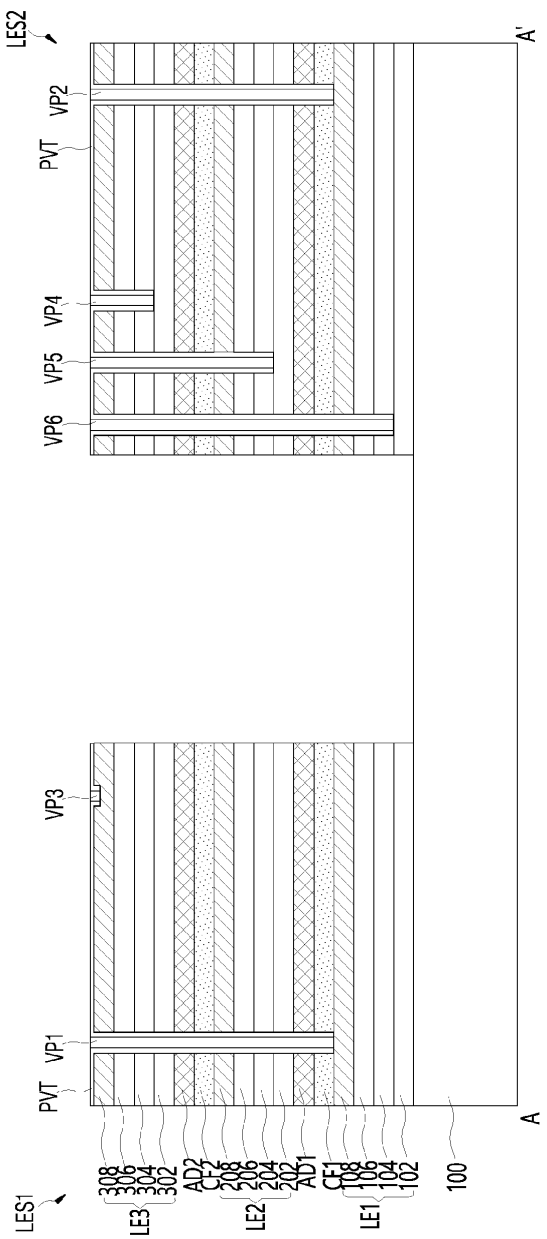
도면11b


LES2
H2
H4
H5
H6
H3
H1
A'
A
LES1
LE3
LE2
LE1
308
306
304
302
AD2
CF2
208
206
204
202
AD1
CF1
108
106
104
102
100

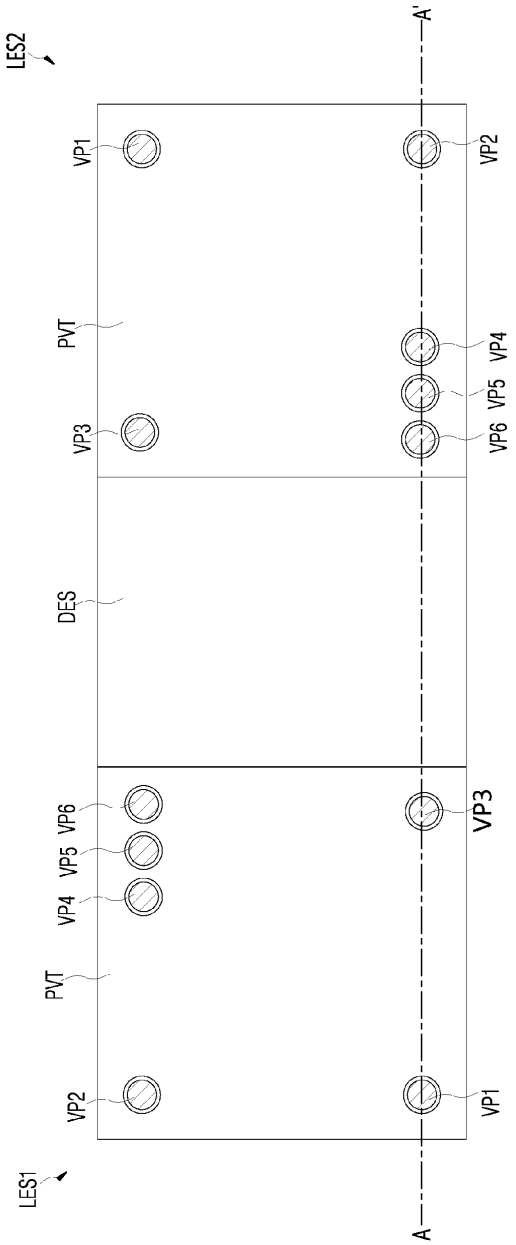
도면12a


A'
LES2
VP1
VP2
PVT
VP4
VP5
VP3
VP6
100
VP6
VP5
VP4
VP3
PVT
VP2
VP1
LES1
A

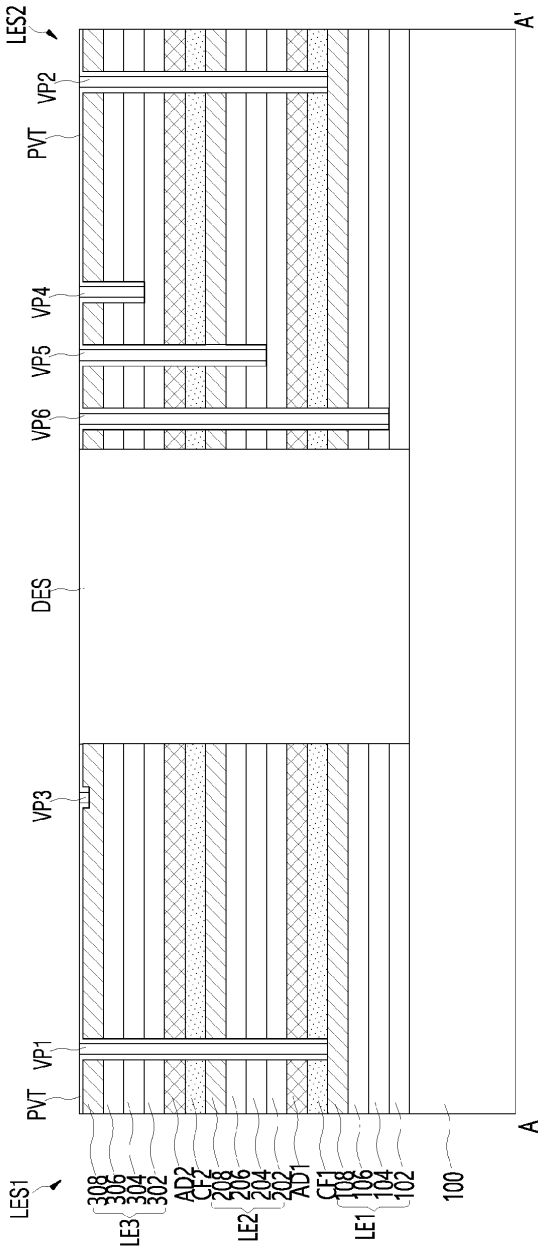
도면12b


LES2
A'
VP2
PVT
VP4
VP5
VP6
VP3
VP1
PVT
A
LES1
308
306
304
302
AD2
CF2
208
206
204
202
AD1
CF1
108
106
104
102
100
LE3
LE2
LE1

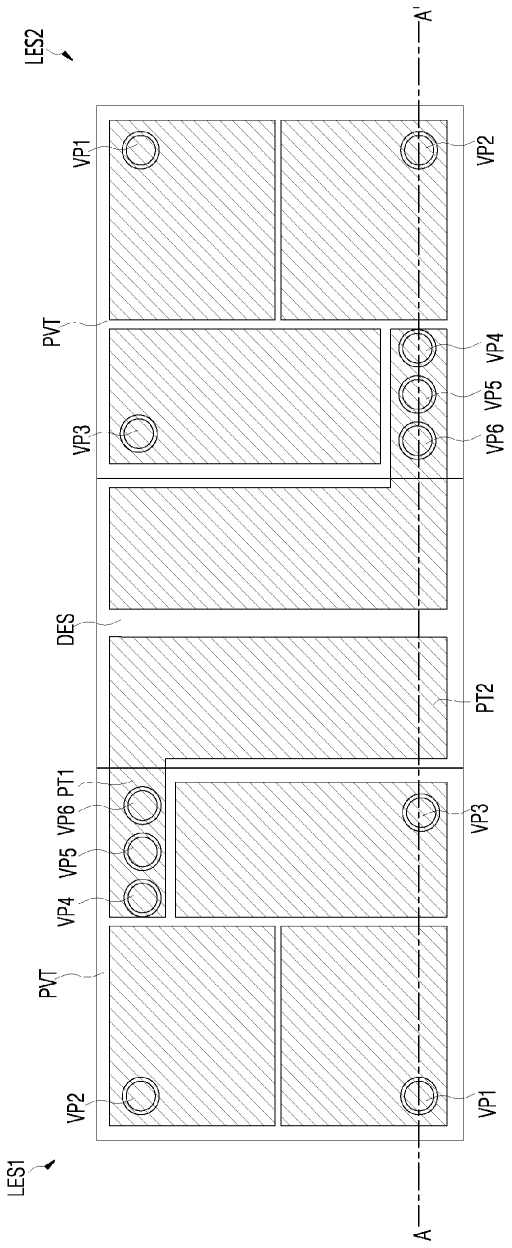
도면13a


LES2
A'
VP1
VP2
PVT
VP4
VP5
VP3
VP6
DES
VP6
VP5
VP4
VP3
PVT
VP2
VP1
LES1
A

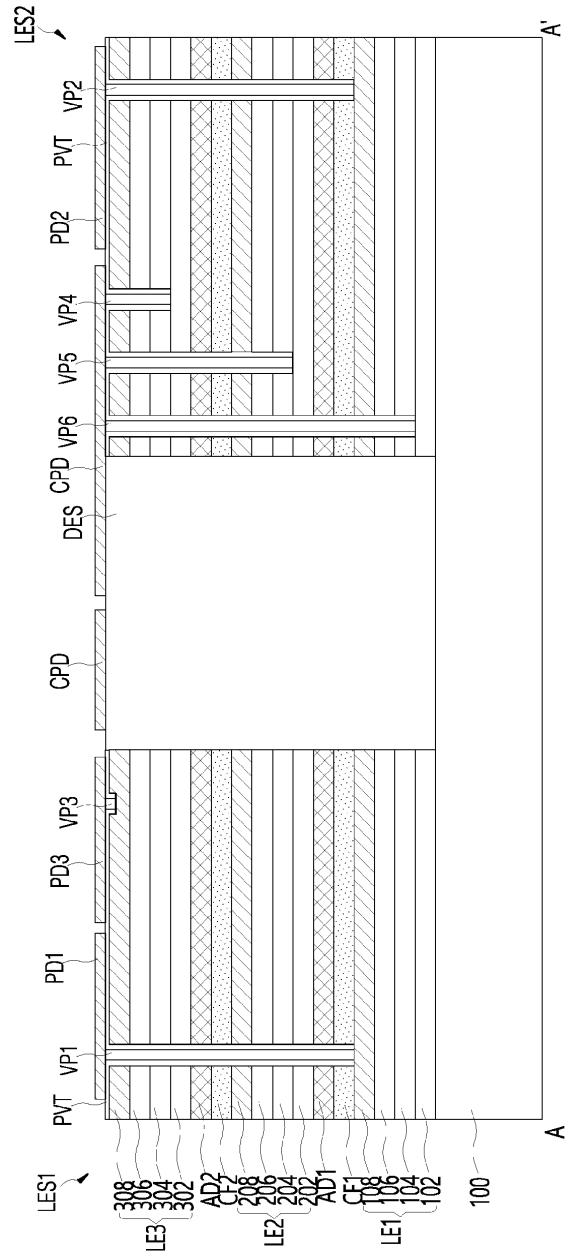
도면13b


LES2
VP2
PVT
VP4
VP5
VP6
DES
VP3
VP1
PVT
LES1
A'
A
308
306
304
302
AD2
CF2
208
206
204
202
AD1
CF1
108
106
104
102
100
LE3
LE2
LE1

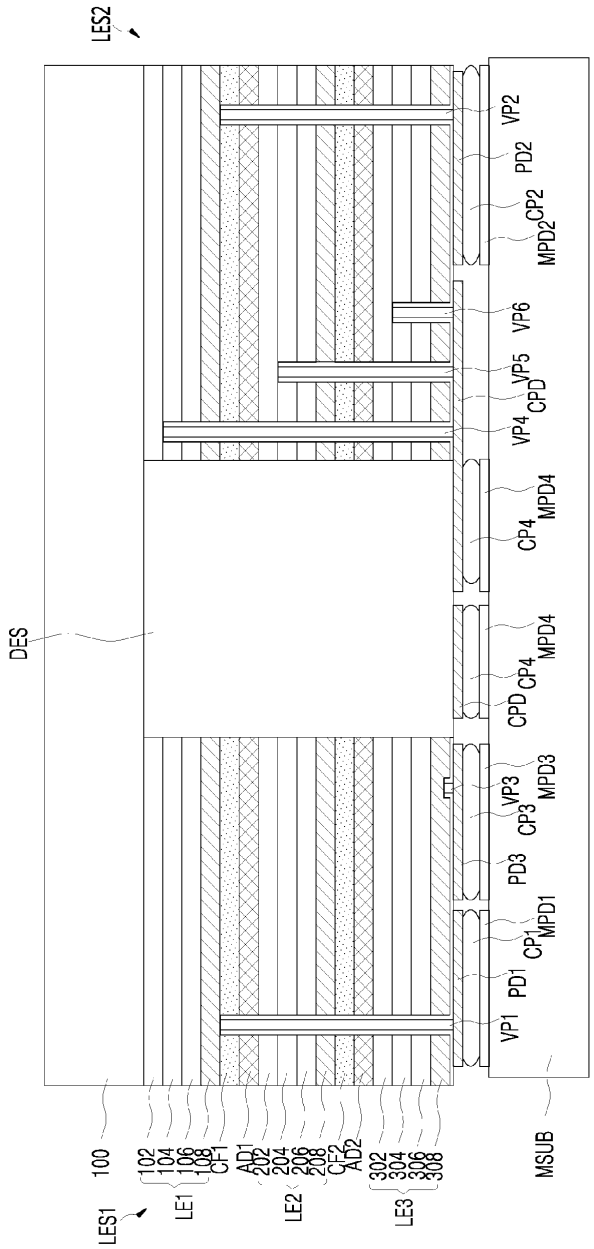
도면14a


LES2
A'
VP1
VP2
PVT
VP4
VP5
VP6
VP3
DES
PT2
PT1
VP6
VP5
VP4
VP3
PVT
VP2
VP1
LES1
A

도면14b


LES2
A'
VP2
PVT
PD2
VP4
VP5
VP6
CPD
DES
CPD
VP3
PD3
PD1
VP1
PVT
A
LES1
308
306
304
302
AD2
CF2
208
206
204
202
AD1
CF1
108
106
104
102
100
LE3
LE2
LE1

도면15


LES2
VP2
PD2
CP2
MPD2
VP6
VP5
CPD
VP4
MPD4
CP4
DES
MPD4
CP4
CPD
VP3
MPD3
CP3
PD3
MPD1
CP1
PD1
VP1
MSUB
100
102
104
106
108
CF1
AD1
202
204
206
208
CF2
AD2
302
304
306
308
LES1
LE1
LE2
LE3