

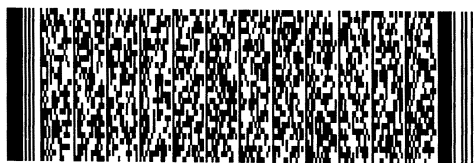
公告本

申請日期: 90.2.9	案號: 90103197
類別: H04S1/60, H03M7/60, G10L19/60	
(以上各欄由本局填註)	

發明專利說明書

501376

一、 發明名稱	中文	數位音訊之解碼裝置與方法
	英文	
二、 發明人	姓名 (中文)	1. 陳重光
	姓名 (英文)	1. Chung-Kuang Chen
	國籍	1. 中華民國
	住、居所	1. 新竹市光復路一段354巷16弄22號2樓
三、 申請人	姓名 (名稱) (中文)	1. 義隆電子股份有限公司
	姓名 (名稱) (英文)	1.
	國籍	1. 中華民國
	住、居所 (事務所)	1. 新竹科學工業園區展業一路9號7F-1
	代表人 姓名 (中文)	1. 葉儀皓
	代表人 姓名 (英文)	1.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

五、發明說明 (1)

【發明領域】

本發明係關於一種數位音訊之處理，特別是關於MP3(MPEG Audio Layer 3)之解碼裝置及方法。

【發明背景】

隨著數位音樂的風行，使得數位壓縮技術也隨之蓬勃發展。其中，數位音訊由於具有高壓縮及高音質之特性，而廣受歡迎，亦使得許多相關之解壓縮軟硬體紛紛出籠。第一圖為習知MP3解壓縮之方塊圖，在步驟S10中，數位音訊位元流(MP3 Bit Stream)經過同步與錯誤檢查(Synchronizing & Error checking)解出MP3之相關資料，如霍夫曼解碼(Huffman Decoding)和比例資訊(Scalefactor Information)，並檢查資料是否無誤，依據霍夫曼表格(Huffman Table)進行霍夫曼解碼，以解出相對應的數值，即步驟S12，接著進行步驟S14，即反量化(De-quantization)，其係依據比例資訊將其接收之資料加以處理，得到介於-1及+1之間的小數；然後再將資料重新排列(Reorder)，即步驟S16。

在步驟S20中，利用聯合立體聲解碼器(Joint Stereo Decoding)將信號轉成立體聲信號，分成左聲道和右聲道；二路徑分別經過抗失真(Anti-Aliasing)處理，即步驟S22；然後再進行步驟S24，即修正式反餘弦轉換(Inverse Modified Discrete Cosine Transfer)與重疊(Overlap)；最後利用合成多相濾波集合(Synthesis



五、發明說明 (2)

Polyphase Filterbank) 將頻域(frequency domain)信號還原成時域(time domain)信號，並且加以合成濾波而得到原來的脈碼調變(Pulse Coded Modulation ; PCM)信號。

在第一圖所示之解碼過程中，需要大量的暫存器及運算處理之時間，主要是由進行聯合立體聲解碼S20需暫存二個聲道之資料並加以處理，以及抗失真處理S22亦需暫存二個相鄰副頻帶(subband)之資料並加以處理。

在信號處理的過程中，立體聲之解碼公式如下：

$$MS[L][Sb][SS] = (XY[L][Sb][SS] + XY[R][Sb][SS]) / \sqrt{2} \quad (1)$$

$$MS[R][Sb][SS] = (XY[L][Sb][SS] - XY[R][Sb][SS]) / \sqrt{2} \quad (2)$$

其中，MS為立體聲之解碼的輸出；L為左聲道；R為右聲道；Sb為副頻帶索引(Subband index)；SS為比例頻帶索引(Scalefactor band index)；Xr為輸入信號。

而抗失真之公式如下：

$$An[L/R][Sb][17-SS] = MS[L/R][Sb][17-SS] \times Cs[SS] - MS[L/R][Sb+1][SS] \times Ca[SS] \quad (3)$$

$$An[L/R][Sb+1][SS] = MS[L/R][Sb+1][SS] \times Cs[SS] + MS[L/R][Sb][17-SS] \times Ca[SS] \quad (4)$$

其中，An為抗失真處理步驟S22之輸出；L/R表示左聲道或右聲道；SS為0~7之整數；Cs及Ca為介於(-1, +1)之間的常數。



五、發明說明 (3)

對應前述之公式，一般立體聲解碼器之裝置如第二圖中所示。其中包括左聲道暫存器B1、右聲道暫存器B2、緩衝級暫存器B3等三個暫存器，在每一個暫存器的容量為576字元(word)。左聲道暫存器B1及右聲道暫存器B2分別提供左聲道與右聲道運算時所需之記憶體，緩衝級暫存器B3則用來接收下一聲道的輸入信號。而此架構運算時需一組加法器10、一組減法器12、二組乘法器14與15及立體聲解碼參數，例如 $1/\sqrt{2}$ 。

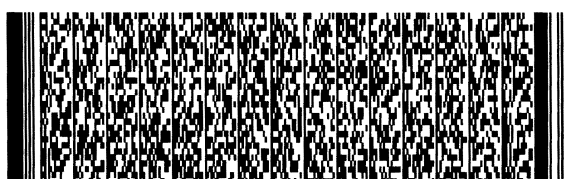
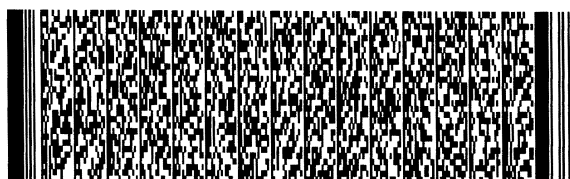
第三圖顯示第一圖中進行抗失真處理S22之硬體方塊，包括第一副頻帶暫存器B4、第二副頻帶暫存器B5以及第三副頻帶暫存器B6等三個記憶體，其可儲存 3×18 個字元，其中兩個暫存器為兩個副頻帶運算時所需之記憶體，另一個暫存器則用來接收下一個副頻帶的輸入信號。而在其運算過程中，共需二組乘法器20與22、一組加法器24、一組減法器及抗失真參數，例如 $Ca[SS]$ 與 $Cs[SS]$ 。

由上述可知，立體聲解碼和抗失真處理所需之暫存記憶體共 $3 \times 576 + 3 \times 18 = 1782$ 字元，其運算時需要二組加法器、二組減法器及四組乘法器，這佔整個解碼系統相當大之晶片面積。

因此，有鑑於上述習知技藝之缺失，一種優於習知技藝數位音訊的解碼裝置與方法乃為所冀。

【發明目的與概述】

本發明的主要目的係在於提出一種將數位音訊解碼器



五、發明說明 (4)

之聯合立體聲解碼及抗失真之運算整合之裝置及方法，以減少所佔整個系統的晶片面積，並提升信號處理的速度及效率。

根據本發明，一種數位音訊之解碼裝置與方法，係將立體聲解碼參數及抗失真參數先行合併，再將立體聲解碼與抗失真解碼之處理順序調換，使得每一聯合立體聲解碼之輸出可減少一個乘法運算，對於整體資料運算處理之速度可提昇近一倍左右，且其所需暫存記憶體之容量可以減少一半以上。

【詳細說明】

由於立體聲解碼與抗失真處理之處理先後順序並不會影響數位音訊解壓縮之輸出結果，因此，將上述所提到之立體聲解碼及抗失真處理的運算公式之立體聲解碼參數及抗失真參數先行合併處理，即得到新的兩組參數，

$$nC_s[SS] = 1/\sqrt{2} \times Cs[SS] \quad (5)$$

$$nC_a[SS] = 1/\sqrt{2} \times Ca[SS] \quad (6)$$

將立體聲解碼及抗失真處理的順序調換，調換後得到抗失真的公式如下：

$$An[L/S][Sb][SS] = Xr[L/S][Sb][17-SS] \times nC_s[SS] - Xr[L/S][Sb+1][SS] \times nC_a[SS] \quad (7)$$

$$An[L/S][Sb+1][SS] = Xr[L/S][Sb+1][SS] \times nC_s[SS] + Xr[L/S][Sb][17-SS] \times nC_a[SS] \quad (8)$$



五、發明說明 (5)

$Sb=0 \sim 31$, $SS=0 \sim 7$

經整理後得到之運算式為：

$$An[L/S][Sb][others]=Xr[L/S][Sb][others]/\sqrt{2}$$

(9)

其中，當 Sb 為0時， $others$ 為 $SS=0 \sim 7$

當 Sb 為1~30， $others$ 為 $SS=8, 9$ 。

當 $Sb=31$ ， $others$ 為 $SS=8 \sim 17$ 。

而聯合立體聲之運算公式則轉換成：

$$MS[L][Sb][SS]=An[L][Sb][SS]+An[R][Sb][SS]$$

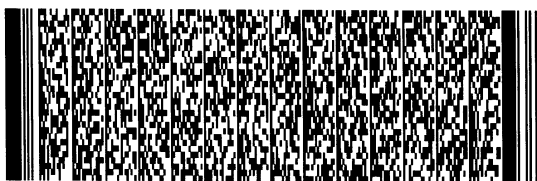
(10)

$$MS[R][Sb][SS]=An[L][Sb][SS]-An[R][Sb][SS]$$

(11)

與背景所述之第(1)式及第(2)式比較，每一MS立體聲解碼之輸出可減少一個乘法運算，而一個聲道有 32×18 個輸出。換言之，本發明所提出的方法在處理一個聲道的資料過程可較過去省去576個乘法運算，而提昇整體之運算處理速度。

第四圖顯示本發明之一實施例，說明上述運算方法之硬體方塊。首先，輸入信號 Xr ，經過乘法器30與參數提供者34提供之參數，例如 $1/\sqrt{2}$ 、 $nCa[SS]$ 或 $nCs[SS]$ ，此參數係由一組計數器32所選擇，若輸入信號 Xr 所乘之參數為 $1/\sqrt{2}$ ，則所得之結果直接儲存至暫存器35；否則每一個 Xr 則乘以與其對應的 $nCa[SS]$ 及 $nCs[SS]$ ，所得到之結果分別儲存至暫存器36及37，直到一組副頻帶之資料處理完



五、發明說明 (6)

成。此時，將暫存器36及37之資料讀出，與下一組副頻帶之輸入信號完成乘法運算後之結果，經過加/減法器38進行相加或相減。在此過程中，同一時間只完成一個動作。

重複以上動作直到暫存器35填滿，即一個聲道的資料 32×18 字元。當一個声道之資料處理完成，若下一個聲道的資料完成處理後，即可與暫存器35所對應的資料讀出，並同時經過加法器40及減法器42進行加法或減法運算。如此，即可同時得到左、右兩声道之資料輸出。

由第四圖中所示，所使用之運算單元包括一組乘法器30、一組加減法共用之加/減法器38、一組加法器40及一組減法器42。相較於第二圖所示之習知技藝中聯合立體聲與抗失真處理，本發明在硬體上節省了三組乘法器。在暫存器方面，第四圖中所示之電路所需之記憶體包括暫存器36(8字元)、暫存器37(8字元)、暫存器35(32×18)加上暫存器39(8字元)，總共需600字元之記憶體，相較於第三圖所示之習知技藝所需1782字元，明顯大幅度地減少。

因此，本發明將立體聲解碼參數及抗失真參數先行合併處理，再將立體聲解碼與抗失真解碼之處理順序調換，使得每一聯合立體聲解碼之輸出可減少一個乘法運算，進而提昇整體之運算速度。除此之外，利用本發明所提出之裝置及方法，更使得所需之記憶體減少，進而節省硬體的空間並且降低成本。再者，若將第四圖中所示之架構搭配管線式(pipeline)的處理方法，如第五圖中所示，在每一個周期中，各運算單元及暫存器持續的對輸入進來之數位



五、發明說明 (7)

音訊資料進行運算處理，則數位音訊解壓縮之速度將可以再提昇。

以上對於本發明之較佳實施例所作的敘述係為闡明之目的，而無意限定本發明精確地為所揭露的形式，基於以上的教導或從本發明的實施例學習而作修改或變化是可能的，實施例係為解說本發明的原理以及讓熟習該項技術者以各種實施例利用本發明在實際應用上而選擇及敘述，本發明的技術思想企圖由以下的申請專利範圍及其均等來決定。



圖式簡單說明

對於熟習本技藝之人士而言，從以下所作的詳細敘述配合伴隨的圖式，本發明將能夠更清楚地被瞭解，其上述及其他目的及優點將會變得更明顯，其中：

第一圖係習知之MP3解壓縮之方塊圖；

第二圖係第一圖中聯合立體聲解碼器之方塊圖；

第三圖係第一圖中抗失真處理之方塊圖；

第四圖係本發明之一實施例；及

第五圖係第四圖中之配合管線式信號處理的示意圖。

圖號說明：

10, 24, 40, 42 加法器

12, 26 減法器

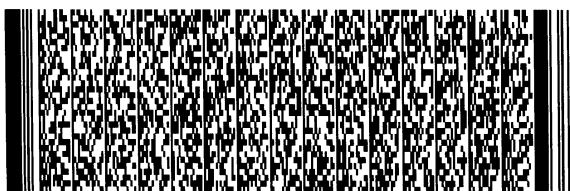
14, 15, 20, 22, 30 乘法器

32 計數器

34 參數提供者

35, 36, 37, 39 暫存器

38 加/減法器



四、中文發明摘要 (發明之名稱：數位音訊之解碼裝置與方法)

本發明揭露一種數位音訊之解碼裝置與方法，其係藉由整合數位音訊解碼過程中之聯合立體聲解碼及抗失真處理中的運算，使得硬體之需求減少，進而縮小整體電路的面積，同時，可使資料之運算處理的速度提昇。

英文發明摘要 (發明之名稱：)



六、申請專利範圍

【申請專利範圍】

1. 一種數位音訊的解碼裝置，包括：

第一、第二、第三及第四暫存器；

乘法器，其輸出耦接該第一、第二及第三暫存器，供該第一、第二及第三暫存器所接收之資料分別乘以相對應之抗失真參數或立體聲解碼參數，並將相乘結果儲存至該第一、第二及第三暫存器中；

加/減法器，接收該第一及第二暫存器之輸出，並將二者之資料相加或相減，運算後之結果輸出至該第四暫存器；以及

一加法器及減法器，接收該第三及第四暫存器之輸出，各自將該第三及第四暫存器之輸出予以相加及相減，並將各自之運算結果輸出。

2. 如申請專利範圍第1項所述之裝置，更包括一計數器，用以選擇該抗失真參數或立體聲解碼參數與該乘法器所接收之信號進行乘法運算。

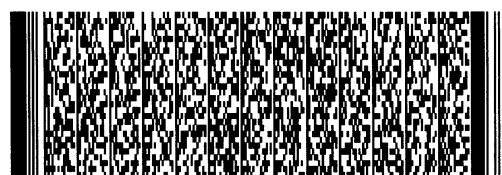
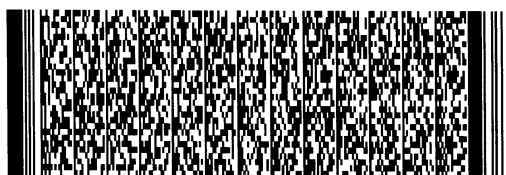
3. 一種數位音訊解碼方法，包括：

預先合併處理聯合立體聲解碼與抗失真處理之運算過程所需之抗失真參數與立體聲解碼參數；

利用前述之參數進行抗失真處理；以及

根據前一步驟進行聯合立體聲解碼，將其分成複數個聲道資料輸出。

4. 如申請專利範圍第3項所述之方法，其中該抗失真處理包括利用乘法器將數位音訊資料與其對應之抗失真參



六、申請專利範圍

數或立體聲解碼參數進行相乘，與該抗失真參數相乘之結果再進行相加或相減；而立體聲解碼則係將該數位音訊資料與該立體聲解碼參數相乘結果，與該抗失真處理步驟的結果進行相加或相減。

5. 如申請專利範圍第3項所述之方法，其中係利用一計數器決定取出該抗失真參數或立體聲解碼參數與該數位音訊資料進行乘法運算。

6. 一種數位音訊解碼方法，包括：
預先合併處理聯合立體聲解碼與抗失真處理之運算過程中所需之參數；以及
根據前一步驟獲得的參數，將聯合立體聲解碼與抗失真處理所需之運算予以合併。

7. 如申請專利範圍第6項所述之方法，其中將該聯合立體聲解碼與抗失真處理之運算予以合併，係使二者相同的運算於相同的運算單元進行。

8. 如申請專利範圍第7項所述之方法，其中該合併之步驟更包括整合聯合立體聲解碼與抗失真所需之暫存器。

9. 一種數位音訊解碼方法，包括：
預先合併處理聯合立體聲解碼與抗失真處理之運算過程所需之抗失真參數與立體聲解碼參數；
將數位音訊資料與其對應之抗失真參數或立體聲解碼參數相乘，並將結果分別儲存至第一、第二或第三暫存器；
取出第一或第二暫存器之資料進行相加或相減，並將結果



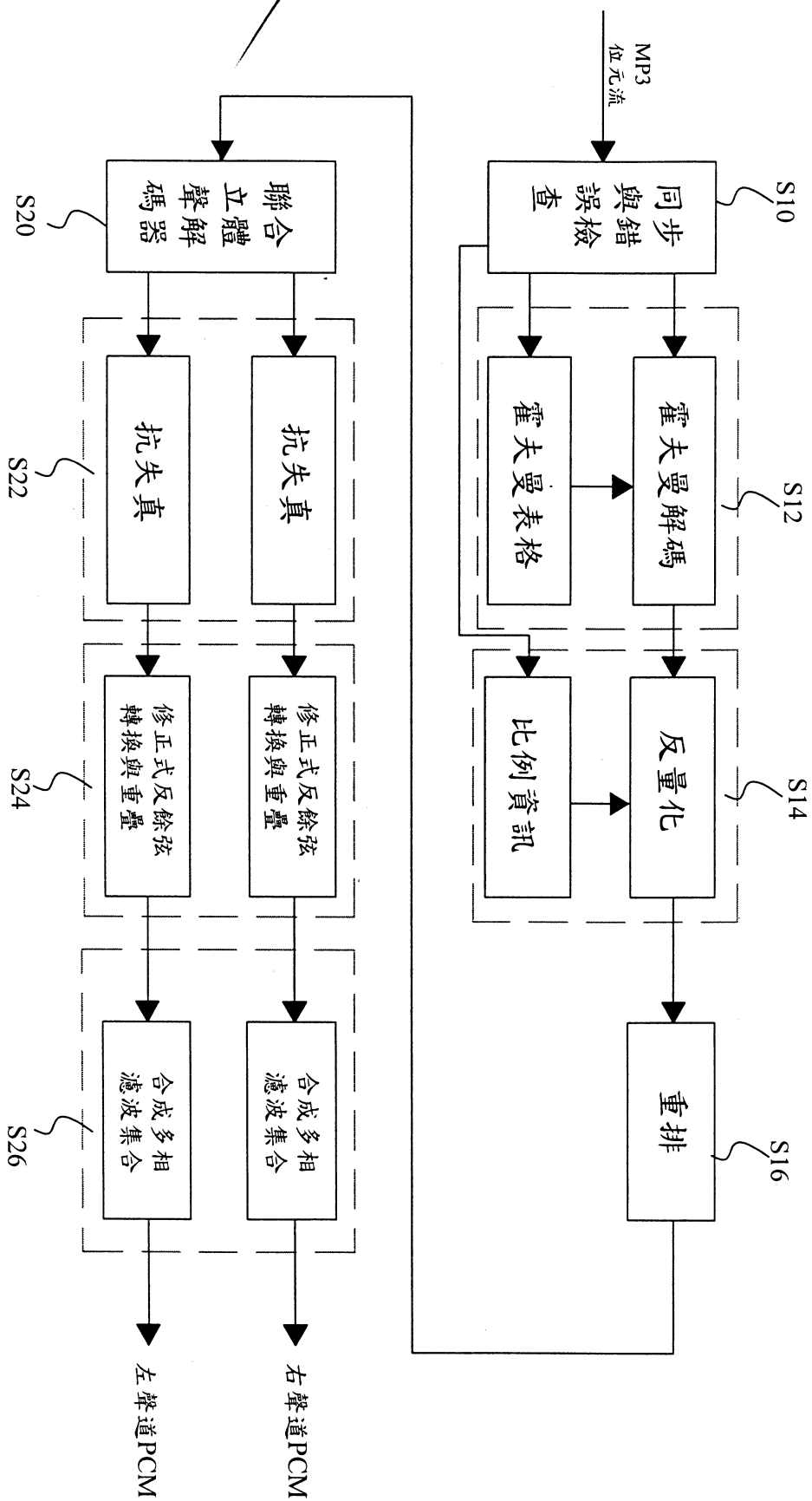
六、申請專利範圍

儲存至第四暫存器；以及
取出第三與第四暫存器之資料進行相加或相減，產生二聲道之資料輸出。

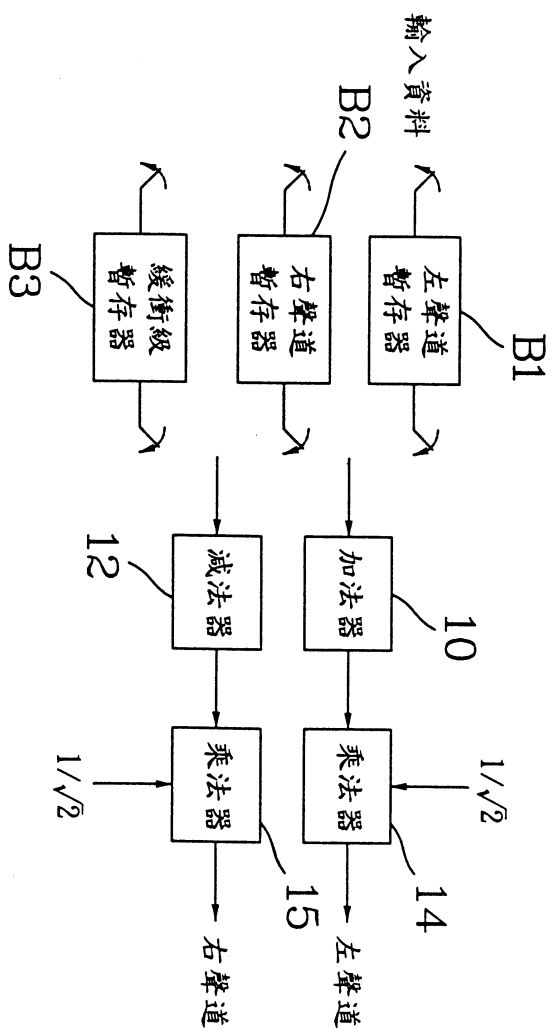
10. 如申請專利範圍第9項所述之方法，其中係利用一計數器決定取出抗失真參數或立體聲解碼參數與該數位音訊資料進行乘法運算。



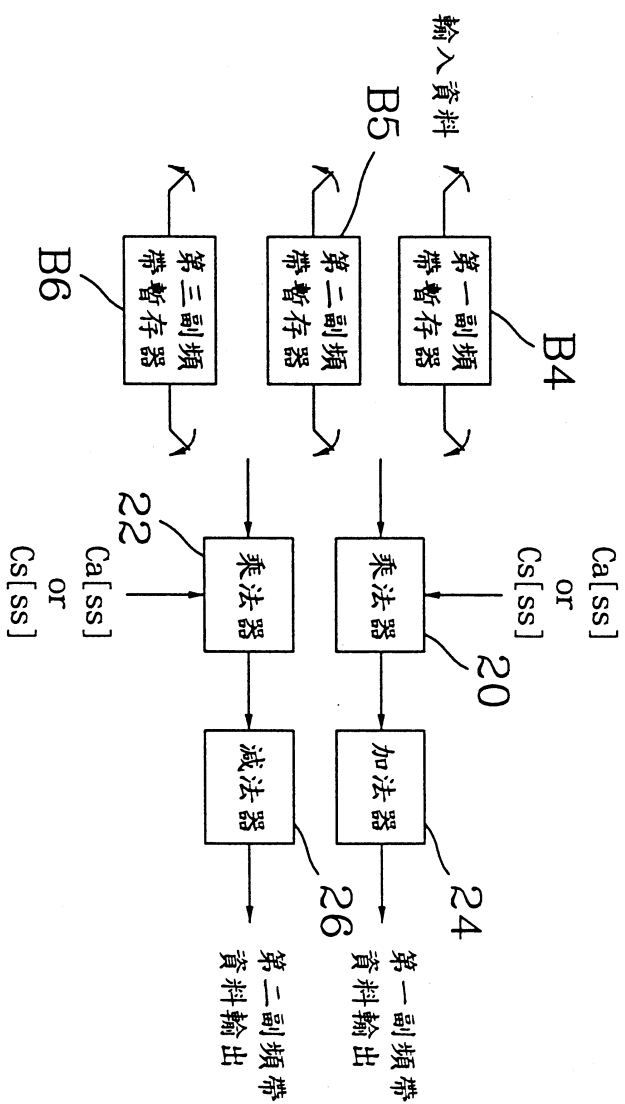
9010319



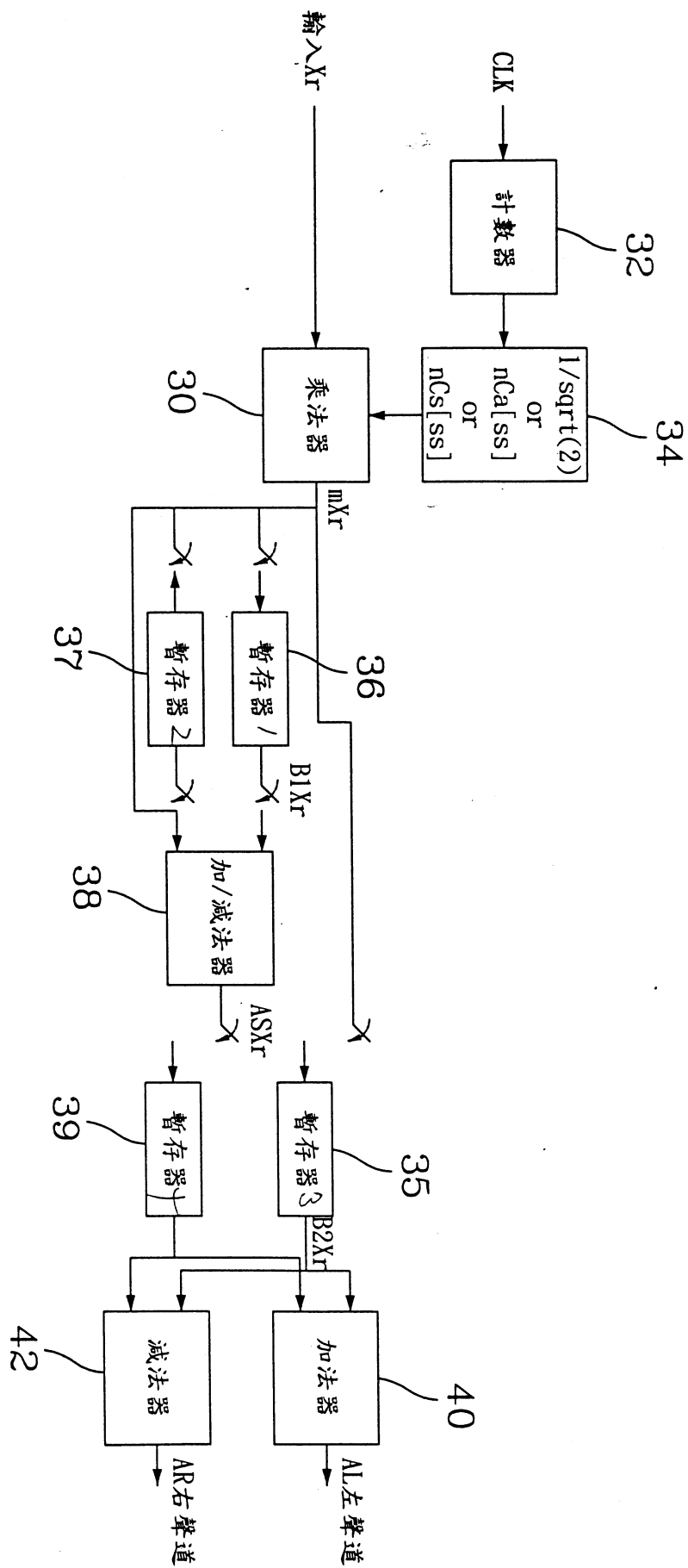
第一圖



第二圖



第三圖



周期	clk4	clk3	clk2	clk1	clk0
乘法器	mXr4	mXr3	mXr2	mXr1	mXr0
暂存器36/37	B1Xr3	B1Xr2	B1Xr1	B1Xr0	
加/减法器	ASXr2	ASXr1	ASXr0		
暂存器35/39	B2Xr1	B2Xr0			
加法器	AL0				
减法器	AR0				

第五圖