[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
G09G 5/00

[12] 发明专利说明书

[21] ZL 专利号 96114546.3

[45] 授权公告日 2003 年 7 月 2 日

[11] 授权公告号 CN 1113328C

[22] 申请日 1996.11.6 [21] 申请号 96114546.3

[30] 优先权

[32] 1995.11.6 [33] JP [31] 287548/1995

[71] 专利权人 索尼公司

地址 日本东京都

[72] 发明人 成井良久 大内山干 八木容子

审查员 宋 瑞

[74] 专利代理机构 中国专利代理(香港)有限公司

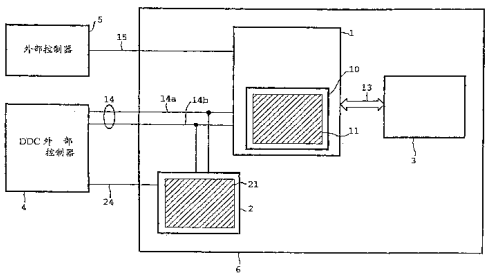
代理人 董江雄 傅 康

权利要求书 2 页 说明书 8 页 附图 7 页

[54] 发明名称 视频显示设备

[57] 摘要

一种能够与外部控制器通信的视频显示设备包括从外部控制器接收命令的微控制器；用于存储与视频显示设备有关的数据的第一非易失性存储器；用于将外部控制器与微控制器和第一非易失性存储器相连的第一总线；用于存储与第一非易失性存储器中存储的数据相同的数据的第二非易失性存储器；以及用于将第二非易失性存储器与微控制器相连的第二总线。



ISSN1008-4274

1. 一种与第一和第二外部控制器通信的视频显示设备，其中在视频显示设备与第一和第二外部控制器之间存在至少两个通信模式，所述视频显示设备包括：

用于从所述第一和第二外部控制器接收命令的微控制器装置；

第一非易失性存储器装置，用于存储与所述视频显示设备有关的数据；

第一总线装置，用于将所述第一外部控制器与所述微控制器和所述第一非易失性存储器装置相连；

第二非易失性存储器装置，用于存储和所述视频显示设备有关的与所述第一非易失性存储器装置中存储的数据相同的数据；以及

第二总线装置，用于将所述第二非易失性存储器装置与所述微控制器装置相连，从而存储在所述第二非易失性存储器装置中的所述数据可以由所述第一外部控制器在所述至少两个通信模式的第一模式下通过所述微控制器读出，并且存储在所述第一非易失性存储器装置中的所述数据可以由所述第一外部控制器在所述至少两个通信模式的第二模式下直接读出。

2. 根据权利要求 1 的视频显示设备，其中所述微控制器装置包括一个随机存取存储器，其中写入存储在所述第一和第二非易失性存储器装置中的所述数据。

3. 根据权利要求 1 的视频显示设备，其中所述微控制器装置读出存储在所述第一非易失性存储器装置中的所述数据，并将所述数据写入所述第二非易失性存储器装置中。

4. 根据权利要求 1 的视频显示设备，其中所述微控制器装置读出存储在所述第二非易失性存储器装置中的所述数据，并将所述数据写入所述第一非易失性存储器装置中。

5. 根据权利要求 1 的视频显示设备，其中存储在第一非易失性存储器装置中的所述数据是显示数据通道（DDC 数据）数据。

6. 根据权利要求 5 的视频显示设备，其中所述视频显示设备是一台监视器。

7. 根据权利要求 6 的视频显示设备，其中所述数据表示所述监视

器的功能。

8. 根据权利要求 6 的视频显示设备，其中所述数据是所述监视器的调整数据。

视频显示设备

本发明涉及视频显示设备，具体地说涉及利用显示数据通道（DDC）系统将设备的特定信息传递到外部控制器的视频显示设备。

美国视频电子标准化协会（VESA）提出了DDC标准。按照DDC标准，具有与诸如监视器、键盘、鼠标等外设相连的计算机的计算机系统可以根据预定的协议，通过总线在计算机和外设之间交换设备特定的数据。

DDC系统定义几个等级。DDC1模式允许单向通信。DDC2模式允许双向通信。DDC2模式进一步分成两个等级。DDC2B模式仅允许通过计算机从外设读DDC数据。DDC2AB模式允许在计算机和外设之间读和写DDC数据。DDC2AB系统也称为ACCESS总线。

设备的特定信息，如设备模式或序号，以及操作信息，如垂直和水平屏幕尺寸的设定，都作为DDC数据存储。DDC数据一般存储在显示设备的非易失性存储器的一个区域中。DDC数据可以由外部控制器存取。

图1表示利用DDC系统的视频显示设备的一种可能的结构。DDC数据21存储在非易失性存储器2中。微计算机1通过DDC总线14a和14b可存取DDC数据21。外部控制器5通过通信总线15从微计算机1存取DDC信息。第二DDC外部控制器4可以通过DDC总线14a、14b访问DDC数据非易失性存储器2。

在DDC数据21仅存在于DDC非易失性存储器内的系统中，可能遇到一些困难，这妨碍了外部控制器4快速存取DDC数据21。例如，由于DDC总线不仅与视频显示设备6和外部控制器4相连，而且还可以与鼠标等相连，所以当鼠标和外部控制器4之间的通信占用DDC总线时，计算机1不能再次访问总线14。因此，在微计算机1和DDC非易失性存储器2之间不能进行通信。

此外，如果微计算机1从外部控制器4接收到一个命令，请求微计算机1发送DDC数据之后，微计算机1从非易失性存储器2读出

DDC 数据 21，这将在微计算机 1 可以向外部控制器 4 传输 DDC 数据之前存在延时。如果这一延时超过 DDC2AB 模式中允许的延时，则将出现错误。

此外，如果保持 DDC 数据的 DDC 非易失性存储器 2 被损坏，那么 DDC 数据必须重新写入 DDC 非易失性存储器 2'的一个新的部分。该数据必须通过 DDC 总线 14a、14b 从 DDC 外部控制器 4 写入非易失性存储器 2'。如果 DDC 数据包括视频显示设备特定的数据，例如其序号，那么在 DDC 外部控制器 4 能够将 DDC 数据重新写入未损坏的 DDC 非易失性存储器 2'之前，必须给该控制器 4 这一信息。

由于 DDC 非易失性存储器 2 与可以从视频显示设备 6 的外部访问的总线相连，所以存储在非易失性存储器 2 中的 DDC 数据可能是不可靠的。

鉴于这些问题，本发明的一个目的是提供一种视频显示设备，它能够根据其计算机不能与其 DDC 非易失性存储器通信时接收的 DDC2AB 命令，向外设传输正确的 DDC 数据，以及当 DDC 非易失性存储器被损坏时，允许视频显示设备特定的 DDC 数据被写入非易失性存储器的一个新的部分。

根据本发明的一个方面，一种能够与外部控制器通信的视频显示设备包括从外部控制器接收命令的微控制器；用于存储与视频显示设备有关的数据的第一非易失性存储器；用于将外部控制器与微控制器和第一非易失性存储器相连的第一总线；用于存储与第一非易失性存储器中存储的数据相同的数据的第二非易失性存储器；以及用于将第二非易失性存储器与微控制器相连的第二总线。

图 1 表示现有技术的视频显示设备和外部控制器的结构；

图 2 表示根据本发明的第一实施例的视频显示设备的结构；

图 3 表示根据本发明的第二实施例的视频显示设备的结构；

图 4 是用来说明图 3 所示的视频显示设备的操作的流程图；

图 5 是用来说明图 3 所示的视频显示设备的操作的流程图；

图 6 是用来说明图 3 所示的视频显示设备的操作的流程图；以及

图 7 是用来说明图 3 所示的视频显示设备的操作的流程图。

根据本发明，视频显示设备利用显示数据通道（DDC）系统，

其中 DDC 非易失性存储器在 DDC1 和 DDC2B 模式下不通过 CPU 与外设通信，以及在 DDC2AB 模式下通过 CPU 与外设通信。视频显示设备具有 DDC 非易失性存储器和通过内部总线与 CPU 相连的第二非易失性存储器。这两个非易失性存储器都用于存储 DDC 数据。

图 2 表示本发明的第一实施例。如图 2 所示，视频显示设备 6 包括单片微计算机 1，表明 DDC 系统的非易失性存储器 2（DDC 非易失性存储器 2），以及能够通过内部总线 13 与微计算机 1 通信的第二非易失性存储器 3。

微计算机 1、DDC 非易失性存储器 2 和 DDC 外部控制器 4 通过 I IC 总线 14a、14b 相互连接。视频显示设备 6 本身外部的这一总线部分称为 DDC 总线 14。DDC 非易失性存储器 2 和 DDC 外部控制器 4 也通过用于 DDC1 模式的时钟线 24 相互连接。

在该实施例中，非易失性存储器 2 和微计算机 1 中的 RAM 10 存储图 2 中阴影部分表示的 DDC 数据 11 和 21。DDC 数据可以包括扩展的显示识别（EDID）数据，该数据由表示设备特定信息的 128 字节的数据段组成。如果该装置例如是一台监视器，那么在 EDID 中可以包括如产品 ID 号、显示功率管理系统（DPMS）、色彩表等信息。DDC 数据还可以包括视频显示设备 6 的调整值，如图象的对比度、亮度、垂直和水平尺寸（V.尺寸和 H.尺寸）等。DDC 数据通常存储在 DDC 非易失性存储器 2 中。

在 DDC1 和 DDC2B 模式下，仅从外设读出数据，DDC 数据 21 可以直接从 DDC 非易失性存储器 2 传输到外部控制器 4 中，这就是说，不经过微计算机 1。在 DDC2AB 模式下，微计算机 1 必须作为传输 DDC 数据的媒介。

在 DDC2AB 模式下，每当对微计算机 1 加电时，微计算机 1 就从 DDC 非易失性存储器 2 中读出 DDC 数据 21，并将它作为 DDC 数据 11 存储在 RAM 10 中。当从外部控制器 4 接收到一个 DDC2AB 命令时，微计算机 1 从 RAM 10 中读出 DDC 数据 11，并将它传输给外部控制器 4。此外，在 DDC2AB 模式下，利用外部控制器 5 也可以将非易失性存储器 2 中存储的数据重新写回到非易失性存储器 2 中。存储在 RAM 10 中的 DDC 数据可以由外部控制器 5 进行存取，而不

管 DDC 总线 14a、14b 是否被其它装置例如鼠标占用。

下面将参照附图描述根据本发明的第二实施例的视频显示设备。图 3 是表示利用本发明的 DDC 系统的视频显示设备的结构的框图。与图 2 相类似的部分用相同的参考号表示。这些部分在上面已经描述过了，因此不需要再作详细说明。

如图 3 所示，相同的 DDC 数据（图 3 中阴影部分）既存储在 DDC 非易失性存储器 2 中，又存储在通过内部总线 13 与微计算机 1 相连的非易失性存储器 3 中。因此，在上述 DDC1 和 DDC2B 的模式下，能够以与图 2 所示结构类似的方式，将 DDC 数据 21 直接从 DDC 非易失性存储器 2 传输到外设中。

然而在 DDC2AB 模式下，根据从外部控制器 4 来的命令，微计算机 1 将从通过内部总线 13 与之相连的非易失性存储器 3 中读出 DDC 数据 31，并将 DDC 数据 31 输出至外部控制器 4。

如果在制造时存储在 DDC 非易失性存储器 2 中的 DDC 数据 21 作为 DDC 数据 31 也存储在通过内部总线 13 与微计算机 1 相连的非易失性存储器 3 中，那么在不需要在微计算机 1 和 DDC 非易失性存储器 2 之间进行通信的情况下，在 DDC2AB 模式下微计算机 1 可以传输正确的 DDC 数据 31。

根据 RS232C 协议，通过从外部控制器 5 传输一条命令，也可以将 DDC 数据写入通过内部总线 13 与微计算机 1 相连的非易失性存储器 3，或从中读出 DDC 数据。

因此，可以指示视频显示设备 6 将相同的 DDC 数据既存储在 DDC 非易失性存储器 2 中，又存储在非易失性存储器 3 中。然后，微计算机 1 可以通过内部总线 13 存取 DDC 数据。根据本发明，即使当微计算机 1 和 DDC 非易失性存储器 2 之间不能相互通信时，或当 DDC 总线 14 被占用时，微计算机 1 仍可在 DDC2AB 的模式下传输正确的 DDC 数据 31。

图 4 是通过内部总线 13 由微计算机 1 将存储在 DDC 非易失性存储器 2 中的 DDC 数据 21 复制到非易失性存储器 3 中的方法的流程图。图 5 是通过内部总线 13 由微计算机 1 将存储在非易失性存储器 3 中的 DDC 数据 31 复制到 DDC 非易失性存储器 2 中的方法的流程图。

如图 4 的流程图所示，在步骤 21，微计算机 1 从 DDC 非易失性存储器 2 读出 DDC 数据 21 的 n 个字节，并将这一数据写入其 RAM 10。然后过程进入步骤 22，判断是否出现通信错误。如果在步骤 22 判断出现通信错误（用“是”表示），那么过程结束。

如果在步骤 22 判断未出现通信错误（用“否”表示），那么过程进入步骤 23，通过内部总线 13 由微计算机 1 从 RAM 10 中读出 DDC 数据的 n 个字节，并将这些字节作为 DDC 数据 31 存储在非易失性存储器 3 中。然后过程进入步骤 24，判断是否出现通信错误。如果在步骤 24 判断出现通信错误（用“是”表示），那么过程结束。

如果在步骤 24 判断未出现通信错误（用“否”表示），那么过程进入步骤 25，判断是否所有的 DDC 数据 21 都已经被复制。如果在步骤 25 判断所有的 DDC 数据 21 并未被复制（用“否”表示），那么过程返回到步骤 21。如果在步骤 25 判断所有的 DDC 数据 21 已经被复制（用“是”表示），那么过程结束。

总之，在图 4 所示的过程中，微计算机 1 从 DDC 非易失性存储器 2 中读出 n 字节长的数据段的 DDC 数据 21，并经 RAM 10 将 n 字节长的数据段写入通过内部总线 13 相连的非易失性存储器 3 中。重复这一过程，直到所有的 DDC 数据 21 都被复制。于是，通过内部总线 13，微计算机 1 将存储在 DDC 非易失性存储器 2 中的 DDC 数据 21 作为 DDC 数据 31 复制到非易失性存储器 3 中。

图 5 是复制存储在非易失性存储器 3 中的 DDC 数据 31 并将它存储在 DDC 非易失性存储器 2 中的方法的流程图。如图 5 所示，在步骤 31，微计算机 1 读出存储在非易失性存储器 3 中的 DDC 数据 31 的 n 个字节，并将该 n 字节数据段写入 RAM 10。然后过程进入步骤 32，判断是否出现通信错误。如果在步骤 32 判断出现通信错误（用“是”表示），那么过程结束。

如果在步骤 32 判断未出现通信错误（用“否”表示），那么过程进入步骤 33，从 RAM 10 中读出 DDC 数据的 n 个字节，并将这些字节写入 DDC 非易失性存储器 2 中。然后过程进入步骤 34，判断是否出现通信错误。如果在步骤 34 判断出现通信错误（用“是”表示），那么过程结束。

如果在步骤34判断未出现通信错误（用“否”表示），那么过程进入步骤35，微计算机1从DDC非易失性存储器2中读出DDC数据31的n个字节。然后过程进入步骤36，判断是否出现通信错误。如果在步骤36判断出现通信错误（用“是”表示），那么过程结束。

另一方面，如果在步骤36判断未出现通信错误（用“否”表示），那么过程进入步骤37，判断在步骤35读出的n字节数据是否与在步骤33写入的数据相同。如果在步骤37判断两个数据不相同（用“否”表示），那么过程结束。

如果在步骤37判断两个数据相同（用“是”表示），那么过程进入步骤38，判断是否所有的DDC数据31都已经被复制。如果在步骤38判断所有的DDC数据31并未被复制（用“否”表示），那么过程返回到步骤31。如果在步骤38判断所有的DDC数据31已经被复制（用“是”表示），那么过程结束。

总之，在图5所示的过程中，微计算机1通过内部总线13读出存储在非易失性存储器3中的n字节长的数据段的DDC数据31，并经RAM 10将n字节长的数据段写入DDC非易失性存储器2中。写之后，微计算机1将写入DDC非易失性存储器2中的数据与从中读出的数据进行比较。如果数据相同，那么微计算机1判断数据成功地写入DDC非易失性存储器2。重复这一过程，直到所有的DDC数据31都被复制。于是，通过内部总线13，微计算机1将存储在非易失性存储器3中的DDC数据31作为DDC数据21复制到DDC非易失性存储器2中。

图6是用来说明根据来自外部控制器5的将DDC数据31传输到外部控制器5的命令，从非易失性存储器3中读出DDC数据31的方法的流程图。图7是用来说明将外部控制器5提供的DDC数据写入非易失性存储器3的方法的流程图。

在这些流程图中，假定DDC数据被分成块，并且根据来自外部控制器5的命令，读和写第m个块。具体地说，从通过内部总线13与微计算机1相连的非易失性存储器3中的指定地址读出DDC数据，和将该DDC数据写入非易失性存储器3中的指定地址。然后，微计算机1将对应于成功地传输了第m个数据块的一个值传给外部控制器

5，或者如果没有成功地传输数据，则将一个错误信息送至外部控制器 5。

在图 6 的流程图中，在步骤 41，通过内部总线 13，微计算机 1 从非易失性存储器 3 中读出 DDC 数据 31 的第 m 个块。然后过程进入步骤 42，判断是否出现通信错误。如果在步骤 42 判断未出现通信错误（用“否”表示），那么过程进入步骤 43，微计算机 1 将 DDC 数据的第 m 个块传给外部控制器 5。然后过程结束。

如果在步骤 42 判断出现通信错误（用“是”表示），那么过程进入步骤 44，微计算机 1 将表示出现通信错误的信息传给外部控制器 5。然后过程结束。于是，根据来自外部控制器 5 的一个命令，微计算机 1 从非易失性存储器 3 中读出 DDC 数据 31，并将它传给外部控制器 5。

在图 7 的流程图中，在步骤 51，微计算机 1 将外部控制器 5 提供的 DDC 数据的第 m 个块重新写入非易失性存储器 3 中。然后过程进入步骤 52，判断是否出现通信错误。如果在步骤 52 判断未出现通信错误（用“否”表示），那么过程进入步骤 53，微计算机 1 将表示写完成的信息传给外部控制器 5。然后过程结束。

另一方面，如果在步骤 52 判断出现通信错误（用“是”表示），那么过程进入步骤 54，微计算机 1 将表示出现通信错误的信息传给外部控制器 5。然后过程结束。于是，通过内部总线 13，微计算机 1 将外部控制器 5 提供的 DDC 数据作为 DDC 数据 31 写入非易失性存储器 3。

本发明不限于上述实施例。不通过与外部控制器 5 通信，而通过与 DDC 外部控制器 4 通信，也可以实现 DDC 数据的复制。

如上所述，根据本发明，由于与 DDC 非易失性存储器 2 中存储的数据相同的 DDC 数据被存储在通过视频显示设备中的内部总线 13 与微计算机 1 相连的非易失性存储器 3 中，所以可以获得以下优点。

即使当微计算机 1 不能与 DDC 非易失性存储器 2 进行通信时，微计算机 1 也能根据 DDC2AB 命令，将可靠的 DDC 数据传给外设。

如果非易失性存储器 2、3 都变得不工作，那么存储在其它起作用的非易失性存储器中的 DDC 数据可以被代用。因此，在非易失性存

储器 2、3 中的一个变得不起作用的情况下，只要另外的非易失性存储器是可操作的，那么外部控制器 5 就可以直接从视频显示设备拷贝 DDC 数据。在外部控制器 5 已经存取 DDC 数据之前，DDC 外部控制器 4 不必恢复 DDC 数据。

虽然上面参照附图描述了本发明的最佳实施例，但是应理解，本发明不限于上述实施例，对本领域的一般技术人员来说，在不脱离所附权利要求书限定的本发明的精神和范围的前提下，可作出各种修改和改进。

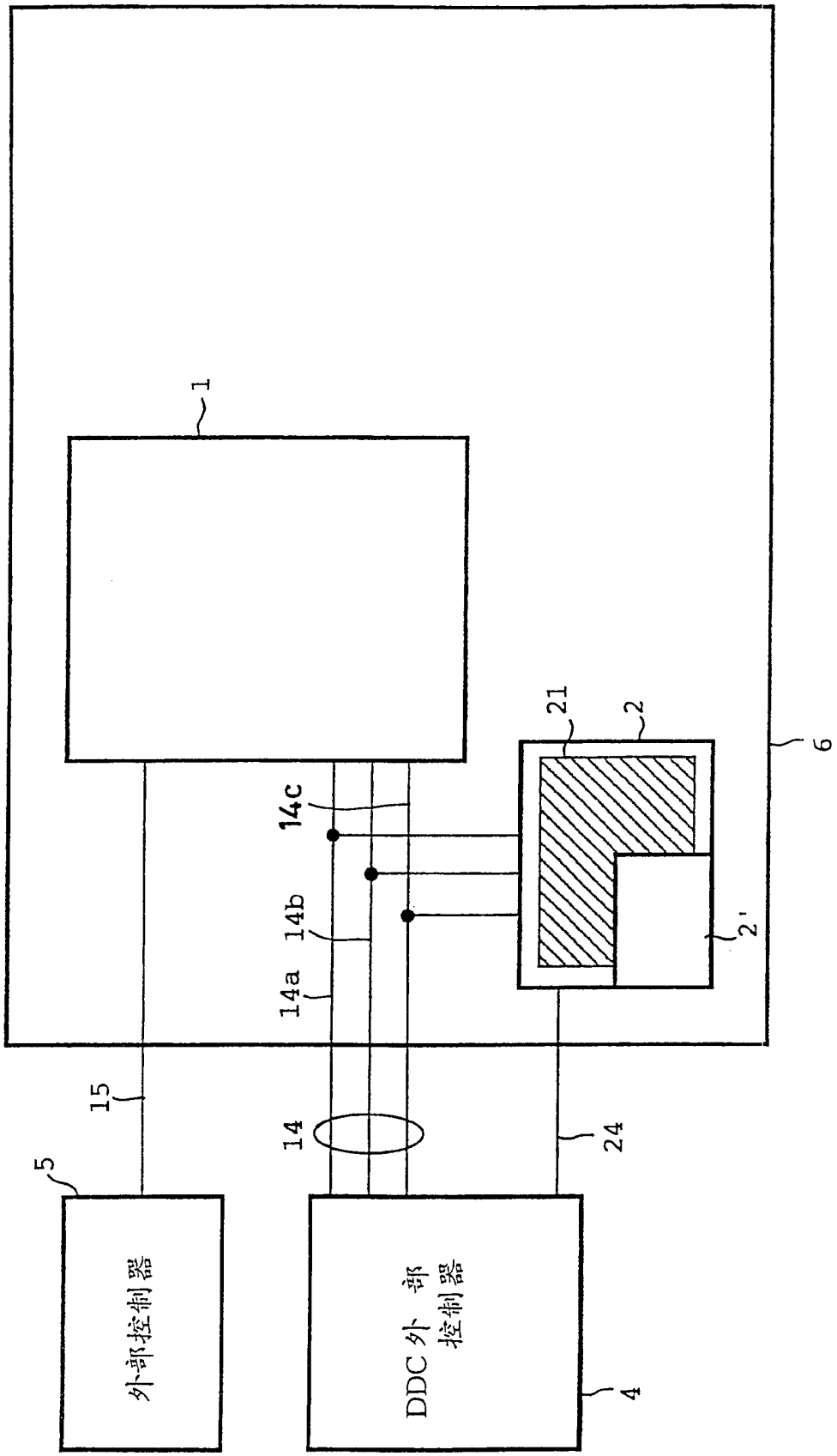


图 1

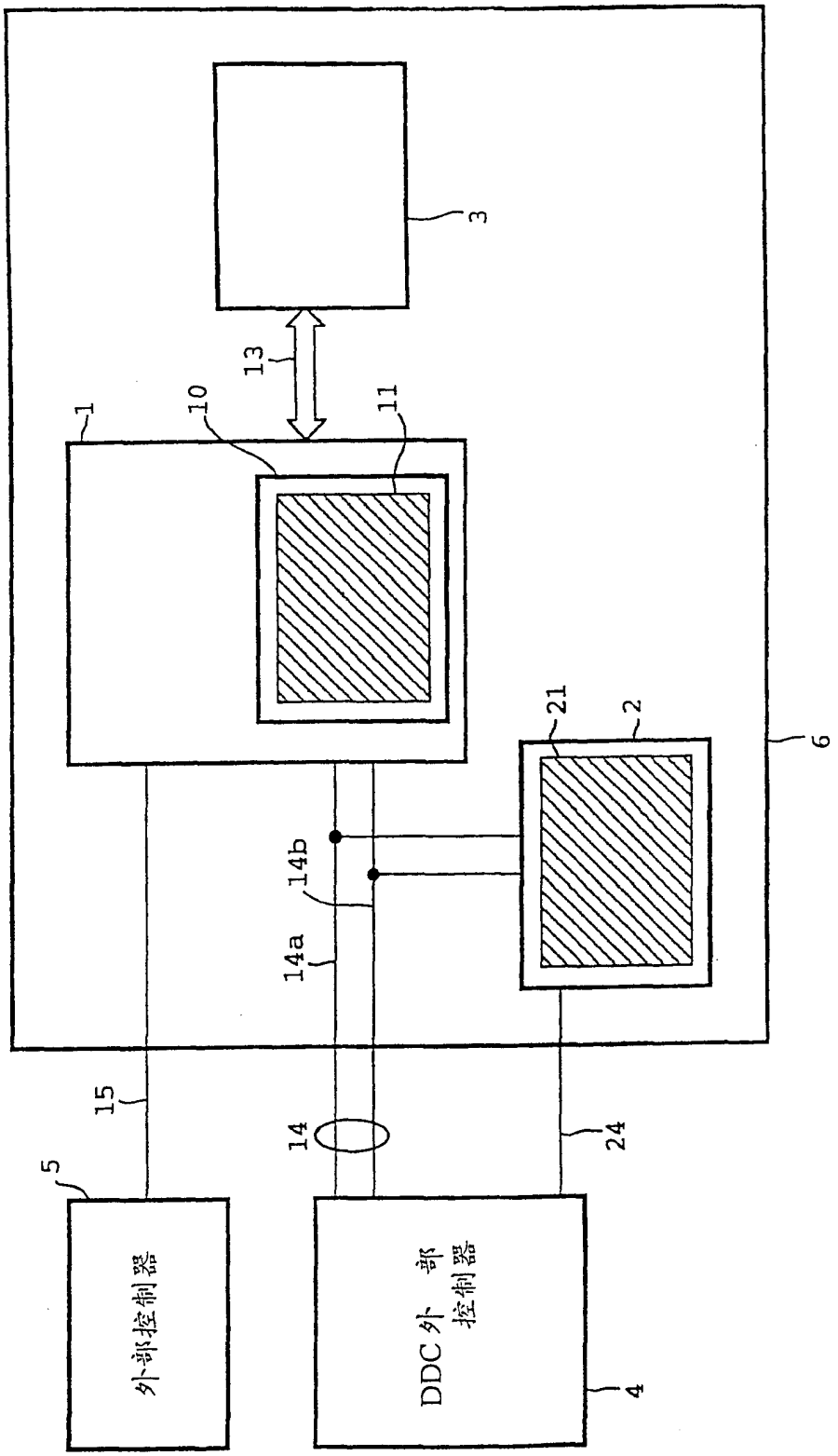


图 2

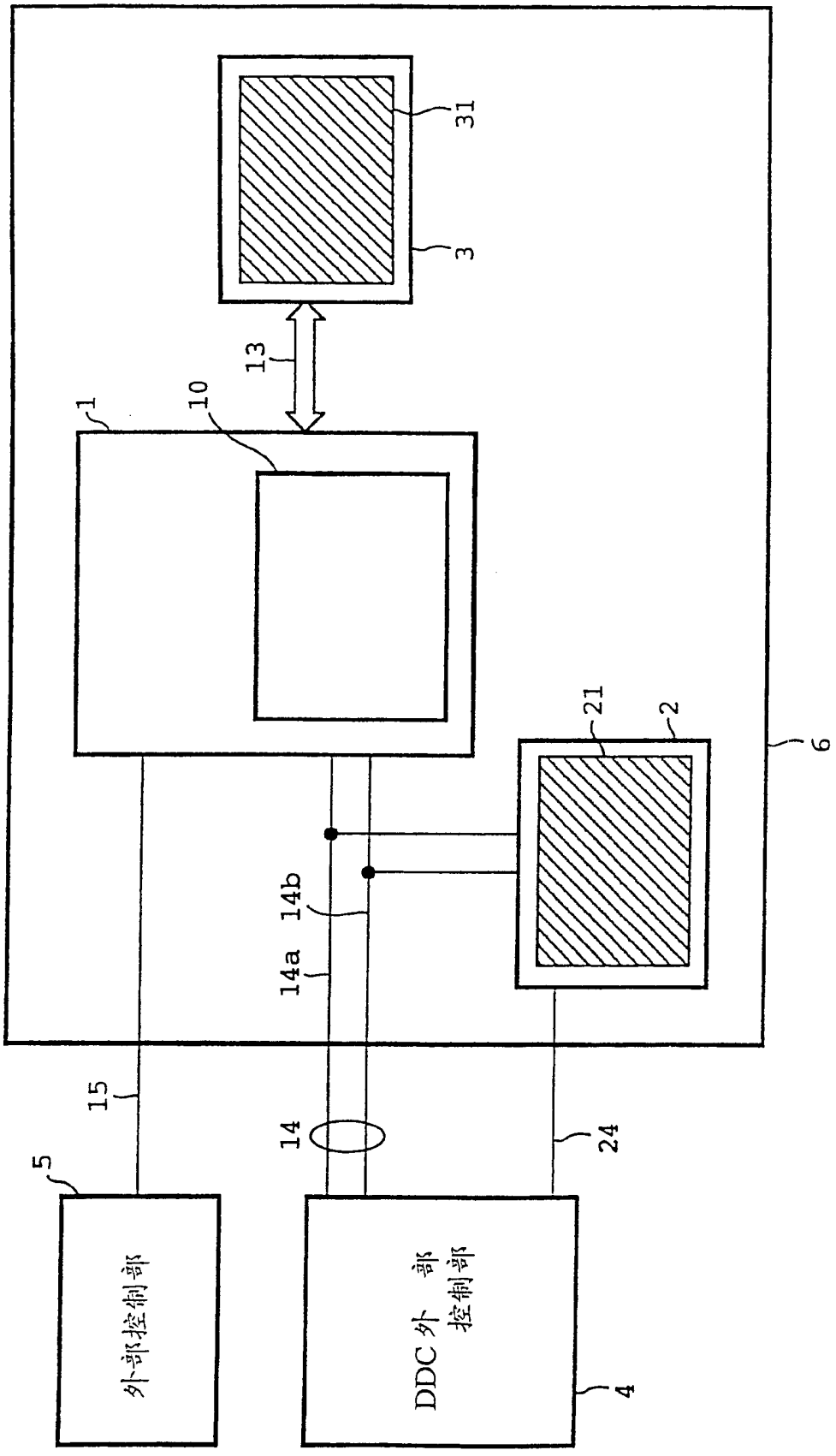


图 3

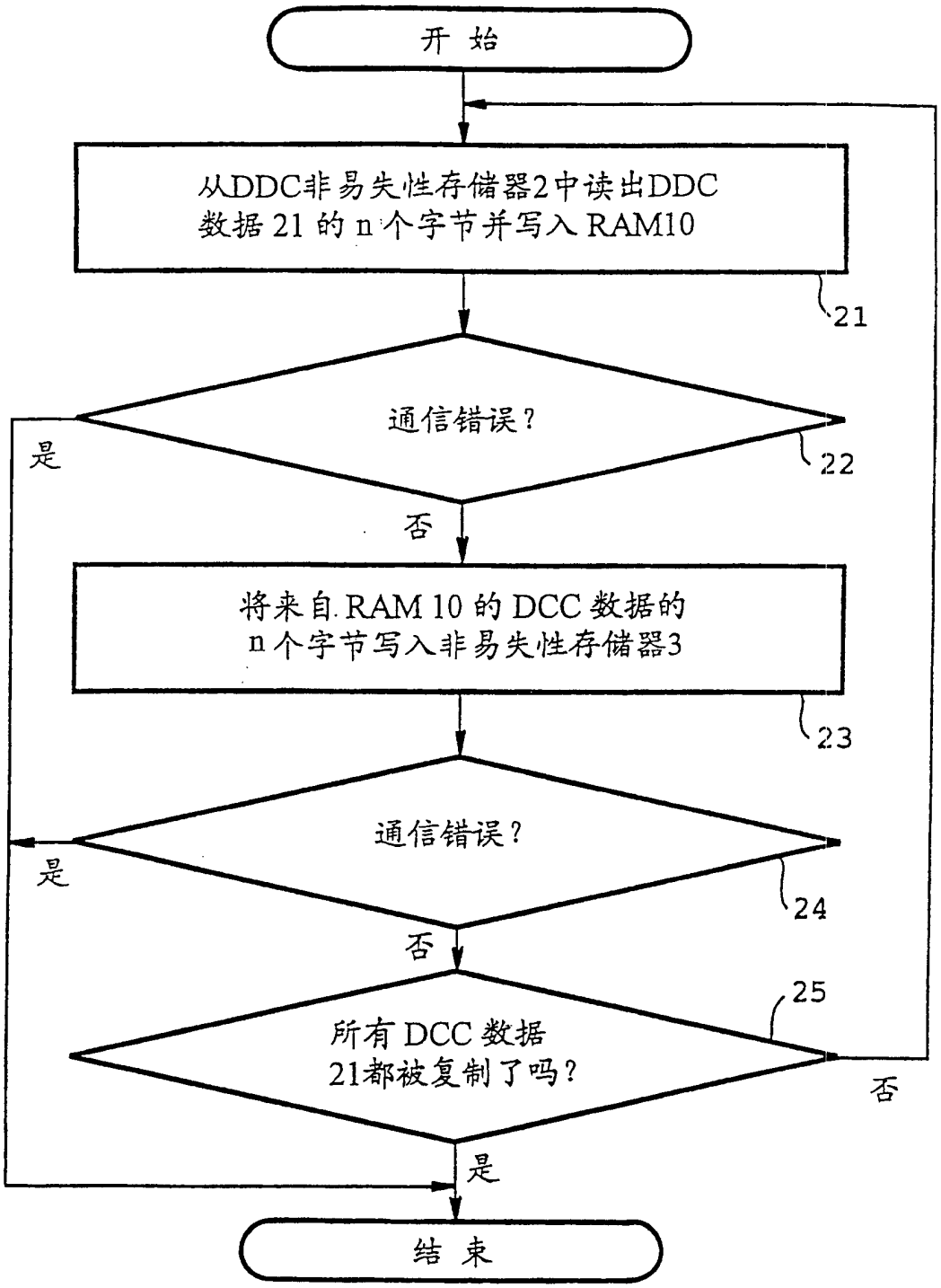

开 始
从DDC非易失性存储器2中读出DDC
数据 21 的 n 个字节并写入 RAM10
21
通信错误？
是
22
否
将来自 RAM 10 的 DCC 数据的
n 个字节写入非易失性存储器3
23
通信错误？
是
24
否
25
所有 DCC 数据
21都被复制了吗？
否
是
结 束

图 4

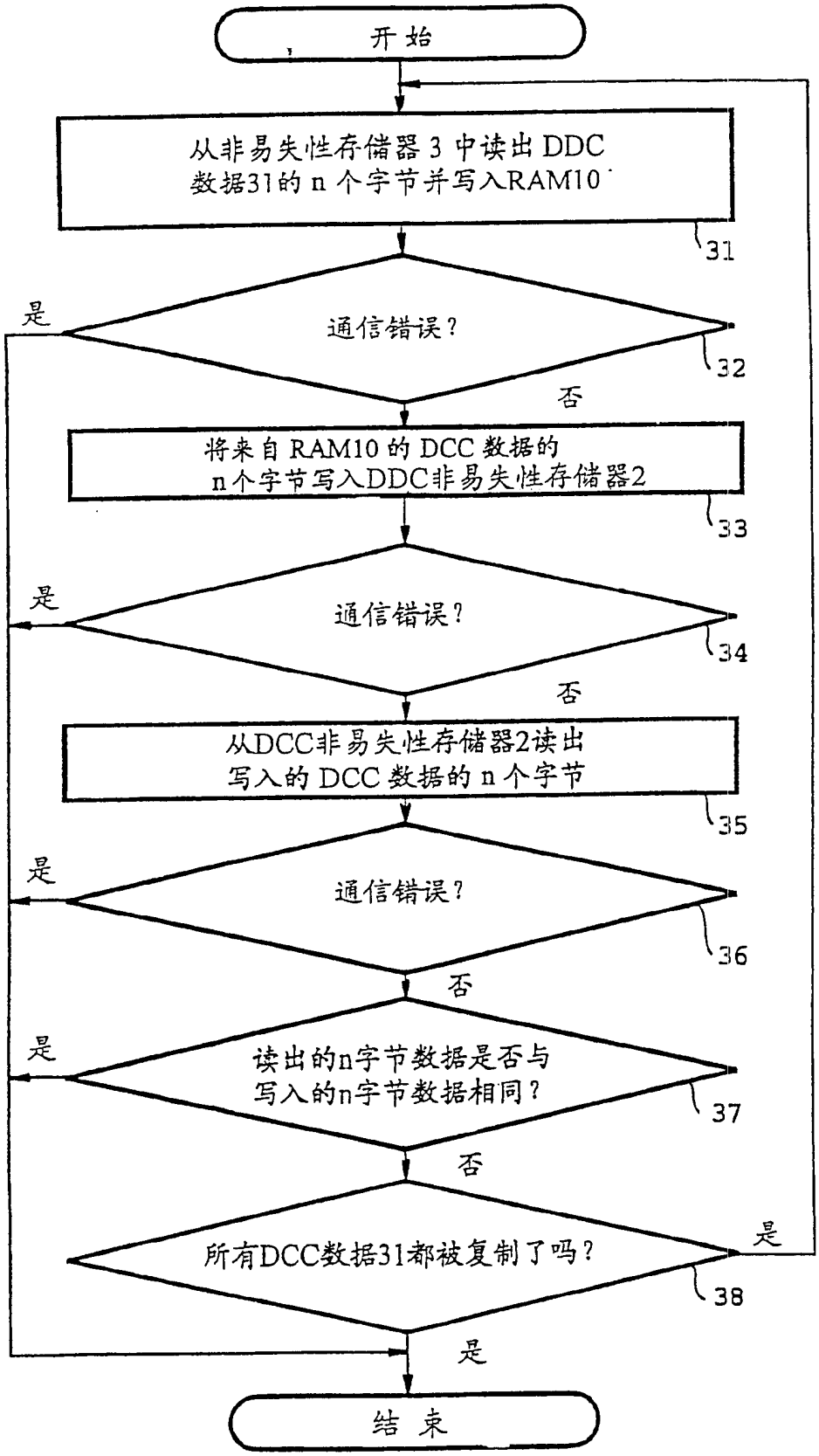

开始
从非易失性存储器3中读出DDC数据31的n个字节并写入RAM10
31
通信错误？
32
是
否
将来自RAM10的DCC数据的n个字节写入DDC非易失性存储器2
33
通信错误？
34
是
否
从DCC非易失性存储器2读出写入的DCC数据的n个字节
35
通信错误？
36
是
否
读出的n字节数据是否与写入的n字节数据相同？
37
是
否
所有DCC数据31都被复制了吗？
38
是
是
结束

图 5

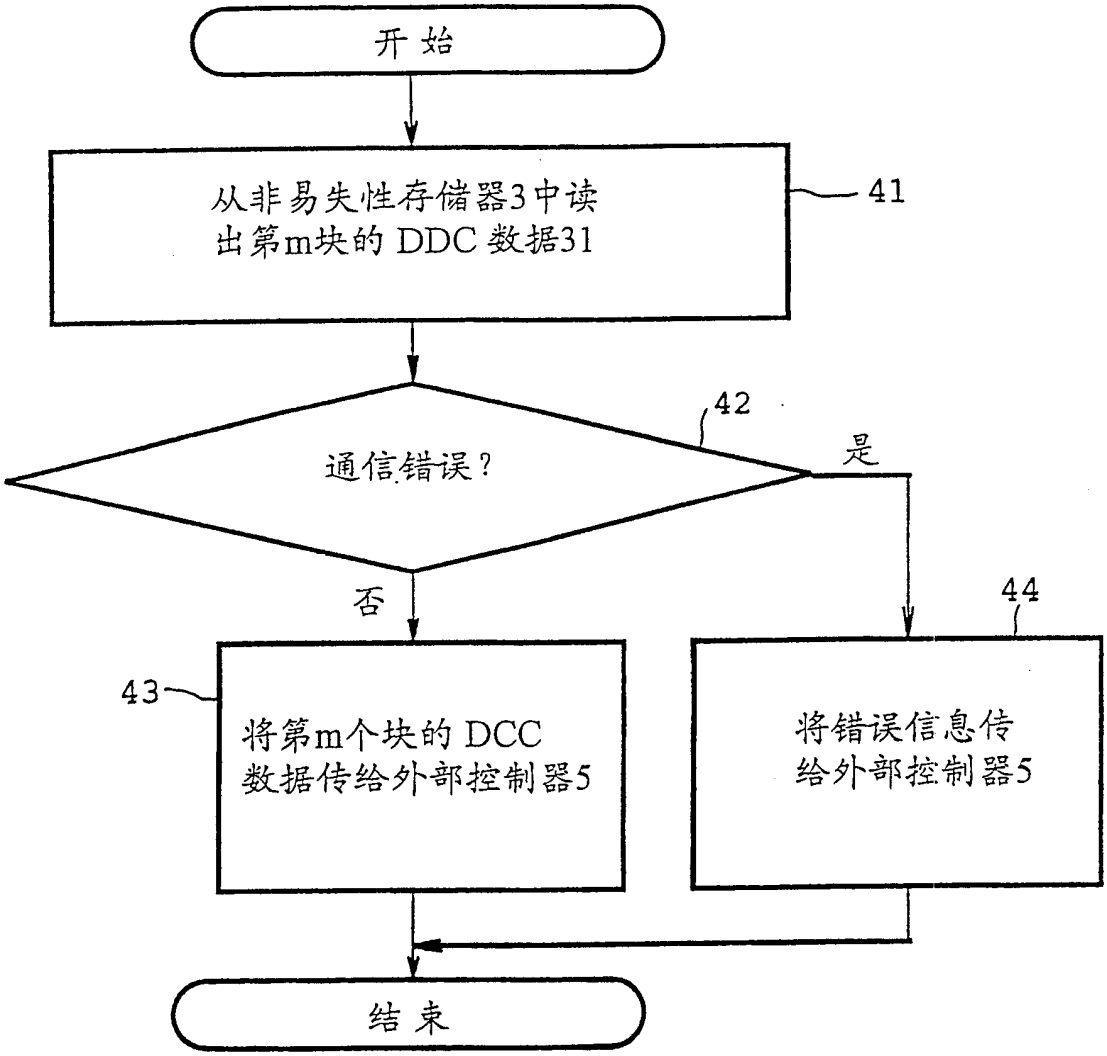

开始
从非易失性存储器3中读出第m块的DDC数据31
41
通信错误？
42
是
否
44
43
将第m个块的DCC数据传给外部控制器5
将错误信息传给外部控制器5
结束

图 6

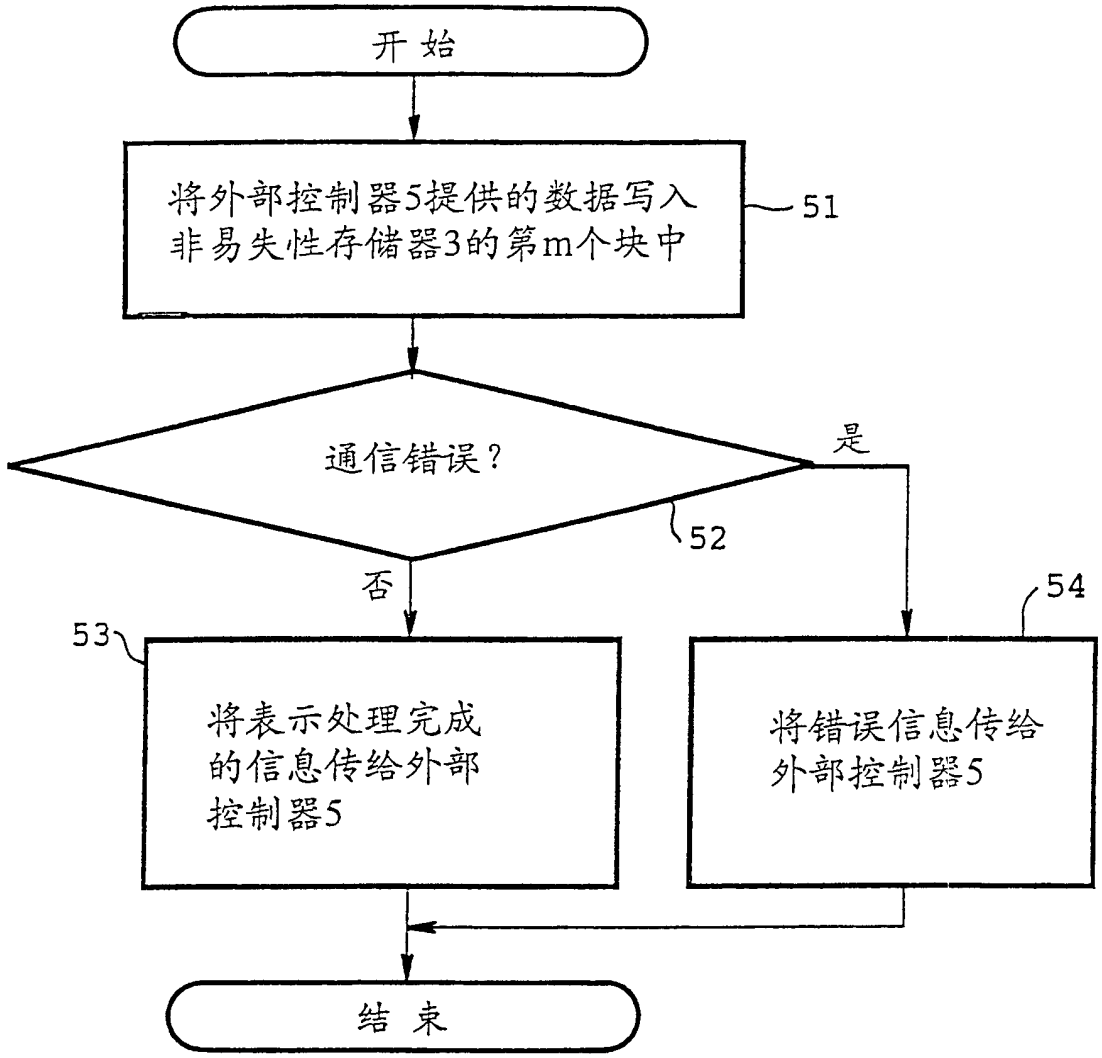

开始
将外部控制器5提供的数据写入非易失性存储器3的第m个块中
51
通信错误？
是
52
否
53
54
将表示处理完成的信息传给外部控制器5
将错误信息传给外部控制器5
结束

图 7