

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年7月23日(23.07.2020)



(10) 国際公開番号

WO 2020/149095 A1

(51) 国際特許分類:

H03M 1/10 (2006.01) H03M 1/74 (2006.01)
H03M 1/56 (2006.01) H04N 5/378 (2011.01)

(21) 国際出願番号: PCT/JP2019/049818

(22) 国際出願日: 2019年12月19日(19.12.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2019-004168 2019年1月15日(15.01.2019) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(72) 発明者: 渡邊 智希 (WATANABE, Tomoki); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 竹中 恭一 (TAKENAKA, Kyoichi); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 特許業務法人つばさ国際特許事務所 (TSUBASA PATENT PROFESSIONAL CORPORATION); 〒1600022 東京都新宿区新宿1丁目15番9号 さわだビル3階 Tokyo (JP).

(54) Title: IMAGE CAPTURE DEVICE AND IMAGE CAPTURE SYSTEM

(54) 発明の名称: 撮像装置および撮像システム

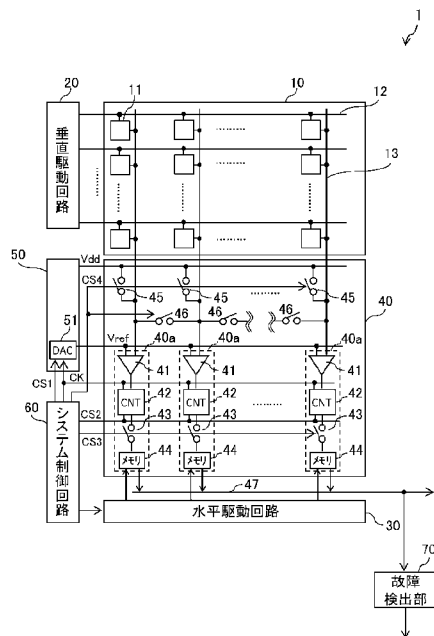


FIG. 1:

- 20 Vertical drive circuit
- 30 Horizontal drive circuit
- 44 Memory
- 60 System control circuit
- 70 Failure detection unit

(57) Abstract: An image capture device according to an embodiment of the present disclosure is provided with: a plurality of current sources including a first group of current sources and a second group of current sources; and a control unit that controls the driving of the first group of current sources in order to generate a ramp voltage having a first phase and that controls the driving of the first group of current sources and the driving of at least one of the second group of current sources in order to generate a ramp voltage having a second phase.

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

(57) 要約: 本開示の一実施の形態に係る撮像装置は、第1群の電流源および第2群の電流源を含む複数の電流源と、第1相のランプ電圧を生成するために、第1群の電流源の駆動を制御するとともに、第2相のランプ電圧を生成するために、第1群の電流源と、第2群の電流源のうちの少なくとも1つの電流源との駆動を制御する制御部とを備えている。

明 細 書

発明の名称：撮像装置および撮像システム

技術分野

[0001] 本開示は、撮像装置および撮像システムに関する。

背景技術

[0002] イメージセンサに搭載されるADC (Analog Digital Converter)として、シングルスロープ型ADCがある。このシングルスロープ型ADCでは、ランプ電圧発生器として、DAC (Digital Analog Converter)が用いられることが多い。DACアーキテクチャの一例として、数百の電流源を有する電流セグメント型のDACがある。電流セグメント型のDACでは、数百の電流源を選択的にオンオフ制御することにより生成した電流を抵抗に流すことにより、ランプ電圧が得られる（特許文献1参照）。

先行技術文献

特許文献

[0003] 特許文献1：特開2012-39299号公報

発明の概要

[0004] DACの故障が許容されない用途では、数百の電流源に故障がないかテストすることが必要となる。このテストは、一般的には、イメージセンサの出荷時に行われる。従来では、このテストは、個々の電流源から得られた電圧を外部の検査装置に入力することにより行われていた。しかし、個々の電流源から得られた電圧を外部の検査装置に入力するようにした場合には、寄生RCの影響や、測定精度を高めるための処理などにより、テスト時間が長時間化する傾向にある。従って、テスト時間を短縮することの可能な撮像装置および撮像システムを提供することが望ましい。

[0005] 本開示の一実施の形態に係る撮像装置は、第1群の電流源および第2群の電流源を含む複数の電流源と、第1相のランプ電圧を生成するために、第1群の電流源の駆動を制御するとともに、第2相のランプ電圧を生成するため

に、第1群の電流源と、第2群の電流源のうちの少なくとも1つの電流源との駆動を制御する制御部とを備えている。

[0006] 本開示の一実施の形態に係る撮像装置では、第1相のランプ電圧を生成するために第1群の電流源の駆動が制御され、第2相のランプ電圧を生成するために第1群の電流源と、第2群の電流源のうちの少なくとも1つの電流源との駆動が制御される。これにより、例えば、第1相のランプ電圧と第2相のランプ電圧とに基づいて、第2群の電流源のうちの少なくとも1つの電流源の故障を検出することが可能となる。その結果、外部の検査装置を用いなくても、撮像装置の故障を検出することが可能となる。また、外部の検査装置を用いる必要がないことから、寄生RCの影響や、測定精度を高めるための処理などを省略することも可能となる。

[0007] 本開示の一実施の形態に係る撮像システムは、第1群の電流源および第2群の電流源を含む複数の電流源と、第1相のランプ電圧を生成するために、第1群の電流源の駆動を制御するとともに、第2相のランプ電圧を生成するために、第1群の電流源と、第2群の電流源のうちの少なくとも1つの電流源との駆動を制御する制御部とを備えている。撮像システムは、さらに、第1相のランプ電圧と第2相のランプ電圧とに基づいて、第2群の電流源のうちの少なくとも1つの電流源の故障を検出する故障検出部を備えている。

[0008] 本開示の一実施の形態に係る撮像システムでは、第1相のランプ電圧と第2相のランプ電圧とに基づいて、第2群の電流源のうちの少なくとも1つの電流源の故障を検出する故障検出部が設けられている。これにより、外部の検査装置を用いなくても、撮像装置の故障を検出することが可能となる。また、外部の検査装置を用いる必要がないことから、寄生RCの影響や、測定精度を高めるための処理などを省略することも可能となる。

図面の簡単な説明

[0009] [図1]本開示の一実施形態に係る撮像装置の回路構成例を表す図である。

[図2]図1の撮像装置を3つの基板を積層して構成した例を表す図である。

[図3]図2のセンサ画素の回路構成例を表す図である。

[図4]図1のDACの回路構成例を表す図である。

[図5]図4のDACの出力波形例を表す図である。

[図6]図4の第1シフトレジスタの回路構成例を表す図である。

[図7]図6の第1シフトレジスタを備えたDACの出力波形例を表す図である。

[図8]図4の第1シフトレジスタの回路構成例を表す図である。

[図9]図8の第1シフトレジスタを備えたDACの出力波形例を表す図である。

[図10]図4のDACにおける故障判定の手順の一例を表す図である。

[図11]図1の撮像装置の回路構成の一変形例を表す図である。

[図12]上記実施の形態およびその変形例に係る撮像装置を備えた撮像システムの概略構成の一例を表す図である。

[図13]上記実施の形態およびその変形例に係る撮像装置を備えた撮像システムの概略構成の一例を表す図である。

[図14]図12、図13の撮像システムにおける撮像手順の一例を表す図である。

[図15]車両制御システムの概略的な構成の一例を示すブロック図である。

[図16]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0010] 以下、本開示を実施するための形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

1. 実施の形態（撮像装置）…図1～図10
2. 変形例（撮像装置）…図11
3. 適用例（撮像システム）…図12～図14
4. 応用例（移動体）…図15、図16

[0011] <1. 実施の形態>

[構成]

本開示の一実施形態に係る撮像装置1について説明する。図1は、撮像装

置 1 の回路構成例を表したものである。図 2 は、撮像装置 1 を 3 つの基板を積層して構成した例を表したものである。撮像装置 1 は、列並列 A D C 搭載の C M O S イメージセンサである。撮像装置 1 は、光電変換素子を含む複数のセンサ画素 1 1 が行列状（マトリックス状）に 2 次元配置されてなる画素アレイ部 1 0 を備えている。センサ画素 1 1 は、例えば、図 2、図 3 に示したように、画素回路 1 1 2 および読み出し回路 1 2 2 によって構成されている。

[0012] 画素回路 1 1 2 は、例えば、フォトダイオード P D と、フォトダイオード P D と電氣的に接続された転送トランジスタ T R と、転送トランジスタ T R を介してフォトダイオード P D から出力された電荷を一時的に保持するフローティングディフュージョン F D とを有している。フォトダイオード P D は、光電変換を行って受光量に応じた電荷を発生する。フォトダイオード P D のカソードが転送トランジスタ T R のソースに接続されており、フォトダイオード P D のアノードが基準電位線（例えばグラウンド）に接続されている。転送トランジスタ T R のドレインがフローティングディフュージョン F D に接続され、転送トランジスタ T R のゲートは画素駆動線 1 2 に接続されている。

[0013] 各画素回路 1 1 2 において、フローティングディフュージョン F D は、対応する読み出し回路 1 2 2 の入力端に接続されている。読み出し回路 1 2 2 は、例えば、リセットトランジスタ R S T と、選択トランジスタ S E L と、増幅トランジスタ A M P とを有している。リセットトランジスタ R S T のソース（読み出し回路 1 2 2 の入力端）がフローティングディフュージョン F D に接続されており、リセットトランジスタ R S T のドレインが電源線 V D D および増幅トランジスタ A M P のドレインに接続されている。リセットトランジスタ R S T のゲートは画素駆動線 1 2 に接続されている。増幅トランジスタ A M P のソースが選択トランジスタ S E L のドレインに接続されており、増幅トランジスタ A M P のゲートがリセットトランジスタ R S T のソースに接続されている。選択トランジスタ S E L のソース（読み出し回路 2 2

の出力端)が垂直信号線13に接続されており、選択トランジスタSELのゲートが画素駆動線12に接続されている。

[0014] 転送トランジスタTRは、転送トランジスタTRがオン状態となると、フォトダイオードPDの電荷をフローティングディフュージョンFDに転送する。リセットトランジスタRSTは、フローティングディフュージョンFDの電位を所定の電位にリセットする。リセットトランジスタRSTがオン状態となると、フローティングディフュージョンFDの電位を電源線VDDの電位にリセットする。選択トランジスタSELは、読み出し回路122からの画素信号の出力タイミングを制御する。増幅トランジスタAMPは、画素信号として、フローティングディフュージョンFDに保持された電荷のレベルに応じた電圧の信号を生成する。つまり、増幅トランジスタAMPは、画素信号として、センサ画素11における受光量の応じた電圧の信号を生成する。増幅トランジスタAMPは、ソースフォロア型のアンプを構成しており、フォトダイオードPDで発生した電荷のレベルに応じた電圧の画素信号を出力する。増幅トランジスタAMPは、選択トランジスタSELがオン状態となると、フローティングディフュージョンFDの電位を増幅して、その電位に応じた電圧を、垂直信号線13を介してカラム信号処理回路40に出力する。

[0015] なお、選択トランジスタSELが、電源線VDDと増幅トランジスタAMPとの間に設けられていてもよい。この場合、リセットトランジスタRSTのドレインが電源線VDDおよび選択トランジスタSELのドレインに接続されている。選択トランジスタSELのソースが増幅トランジスタAMPのドレインに接続されており、選択トランジスタSELのゲートが画素駆動線12に接続されている。増幅トランジスタAMPのソース(読み出し回路22の出力端)が垂直信号線13に接続されており、増幅トランジスタAMPのゲートがリセットトランジスタRSTのソースに接続されている。

[0016] 撮像装置1は、3つの基板(第1基板110、第2基板120、第3基板130)を備えている。撮像装置1は、3つの基板(第1基板110、第2

基板 1 2 0、第 3 基板 1 3 0) を貼り合わせて構成された 3 次元構造の撮像装置である。第 1 基板 1 1 0、第 2 基板 1 2 0、第 3 基板 1 3 0 は、この順に積層されている。

[0017] 第 1 基板 1 1 0 は、半導体基板 1 1 1 上に、光電変換を行う複数の画素回路 1 1 2 を有する基板である。複数の画素回路 1 1 2 は、第 1 基板 1 1 0 上に行列状に設けられている。第 2 基板 1 2 0 は、半導体基板 1 2 1 上に、画素回路 1 1 2 から出力された電荷に基づく画素信号を出力する読み出し回路 1 2 2 を画素回路 1 1 2 ごとに 1 つずつ有する基板である。第 2 基板 1 2 0 は、行方向に延在する複数の画素駆動線 1 2 と、列方向に延在する複数の垂直信号線 1 3 とを有している。第 3 基板 1 3 0 は、半導体基板 1 3 1 上に、画素信号を処理するロジック回路を有する基板である。ロジック回路は、例えば、垂直駆動回路 2 0、水平駆動回路 3 0、カラム信号処理回路 4 0、電圧供給部 5 0、水平出力線 4 7、システム制御回路 6 0 および故障検出部 7 0 を有している。つまり、撮像装置 1 は、垂直駆動回路 2 0、水平駆動回路 3 0、カラム信号処理回路 4 0、電圧供給部 5 0、水平出力線 4 7、システム制御回路 6 0 および故障検出部 7 0 を備えている。ロジック回路は、画素回路 1 1 2 ごとのデジタル値を外部に出力する。

[0018] システム制御回路 6 0 は、マスタークロックに基づいて、垂直駆動回路 2 0、水平駆動回路 3 0、カラム信号処理回路 4 0 および電圧供給部 5 0 などの動作の基準となるクロック信号や制御信号などを生成し、垂直駆動回路 2 0、水平駆動回路 3 0、カラム信号処理回路 4 0 および電圧供給部 5 0 などに対して与える。

[0019] 垂直駆動回路 2 0 は、例えば、シフトレジスタなどによって構成され、複数の画素駆動線 1 2 を介して、複数のセンサ画素 1 1 の行走査の制御を行う。

[0020] カラム信号処理回路 4 0 は、例えば、垂直駆動回路 2 0 によって選択された行の各センサ画素 1 1 から出力される画素信号に対して、相関二重サンプリング (Correlated Double Sampling : C D S) 処理を施す。カラム信号処

理回路40は、例えば、撮像モードにおいて、CDS処理を施すことにより、画素信号の信号レベルを抽出し、各センサ画素11の受光量に応じた画素データを保持する。カラム信号処理回路40は、例えば、故障検出モードにおいて、CDS処理を施すことにより、ランプ電圧の信号レベルを抽出し、ランプ電圧の信号レベルに応じた画素データを保持する。カラム信号処理回路40は、例えば、垂直信号線13毎に1つずつ設けられた複数のADC（アナログーデジタル変換回路）40aを有している。カラム信号処理回路40は、例えば、撮像モードにおいては、各センサ画素11から列毎に出力されるアナログの画素信号をデジタル信号に変換して出力する。カラム信号処理回路40は、例えば、故障検出モードにおいては、DAC51から出力されるアナログのランプ信号をデジタル信号に変換して出力する。

[0021] ADC40aは、ランプ波形の電圧（ランプ電圧 V_{ref} ）とカウンタ値が一対一の対応を取りながら変化することで垂直信号線13の電位（アナログ信号）をデジタル信号に変換する。ADC40aは、ランプ電圧 V_{ref} の電圧の変化を時間の変化に変換するものであり、その時間のある周期（クロック）で数えることでデジタル値に変換する。

[0022] ADC40aは、例えば、比較器41、カウンタ（図中、CNTと記している）42、転送スイッチ43およびメモリ44を有している。比較器41は、本開示の「出力部」の一具体例に相当する。

[0023] 比較器41は、撮像モードにおいて、画素アレイ部10のn列目の各センサ画素11から出力される画素信号に応じた垂直信号線13の信号電圧 V_{sig} と、電圧供給部50から供給されるランプ波形の電圧（ランプ電圧 V_{ref} ）とを比較する。比較器41は、例えば、ランプ電圧 V_{ref} が信号電圧 V_{sig} よりも大なるときに”H”レベルを出力し、ランプ電圧 V_{ref} が信号電圧 V_{sig} 以下のときに”L”レベルを出力する。撮像モードにおいては、垂直信号線13の電圧 V_{sig} は、センサ画素11における受光量に応じた値となっている。

[0024] また、比較器41は、故障検出モードにおいて、垂直信号線13の信号電圧 V_{sig} と、電圧供給部50から供給されるランプ波形の電圧（ランプ電圧 V_{ref}

）との比較を行い、その比較の結果を出力する。比較器 41 は、例えば、ランプ電圧 V_{ref} が信号電圧 V_{sig} よりも大になるときに”H”レベルを出力し、ランプ電圧 V_{ref} が信号電圧 V_{sig} 以下のときに”L”レベルを出力する。故障検出モードにおいては、垂直信号線 13 の電圧 V_{sig} は、一定の電圧に固定される。なお、電圧 V_{sig} が、電源線 VDD の電圧（電源電圧 V_{dd} ）であってもよい。

[0025] カウンタ 42 は、システム制御回路 60 から与えられる制御信号 CS2 による制御の下に、システム制御回路 60 からクロック CK が DAC51 と同時に与えられ、当該クロック CK に同期してカウントを行う。カウンタ 42 は、例えば、比較器 41 での比較動作の開始から、比較器 41 の出力が反転するまでの期間の間、クロック CK のカウントを行う。

[0026] 転送スイッチ 43 は、システム制御回路 60 から与えられる制御信号 CS3 による制御の下に、カウンタ 42 のカウント動作が完了した時点でオン（閉）状態となって当該カウンタ 42 のカウント結果をメモリ 44 に転送する。このようにして、各センサ画素 11 から垂直信号線 13 を経由して列毎に供給されるアナログ信号が、ADC40a における比較器 41 およびカウンタ 42 の各動作により、Nビットのデジタル信号に変換されてメモリ 44 に格納される。

[0027] カラム信号処理回路 40 は、さらに、例えば、垂直信号線 13 ごとに 1 つずつ割り当てられた複数のスイッチ 45 を有している。各スイッチ 45 は、本開示の「切り換え部」の一具体例に相当する。各スイッチ 45 は、システム制御回路 60 から与えられる制御信号 CS4 に基づいて、固定電圧（例えば電源電圧 V_{dd} ）が印加される配線と各垂直信号線 13 とを継断する。各スイッチ 45 は、例えば、撮像モードにおいて、各スイッチ 45 をオフすることにより、各垂直信号線 13 の画素信号をセンサ画素 11 における受光量に応じた値にする。各スイッチ 45 は、例えば、故障検出モードにおいて、各スイッチ 45 をオンすることにより、各垂直信号線 13 の画素信号を固定値（例えば電源電圧 V_{dd} ）にする。カラム信号処理回路 40 は、さらに、

例えば、複数のスイッチ46を有している。各スイッチ46は、システム制御回路60から与えられる制御信号CS4に基づいて、互いに隣接する2つの垂直信号線13同士を継断する。各スイッチ46は、例えば、撮像モードにおいて、各スイッチ45をオフすることにより、各垂直信号線13の画素信号を互いに分離する。各スイッチ46は、例えば、故障検出モードにおいて、各スイッチ45をオンすることにより、各垂直信号線13の画素信号を互いに等しくする。

[0028] 水平駆動回路30は、シフトレジスタなどによって構成され、カラム信号処理回路40におけるADC40aの列アドレスや列走査の制御を行う。この水平駆動回路30による制御の下に、ADC40aの各々でAD変換されたNビットのデジタル信号は順に水平出力線47に読み出され、当該水平出力線47を経由して撮像データとして出力される。

[0029] 電圧供給部50は、時間が経過するにつれてレベルが傾斜状に変化する、いわゆるランプ(RAMP)波形の電圧(ランプ電圧 V_{ref})を生成する手段として、例えばDAC(デジタル・アナログ変換回路)51を有している。DAC51は、システム制御回路60から与えられる制御信号CS1による制御の下に、当該システム制御回路60から与えられるクロックCKに基づいてランプ電圧 V_{ref} を生成してカラム信号処理回路40のADC40aに対して供給する。

[0030] 図4は、DAC51の回路構成例を表したものである。図5は、DAC51の出力波形例を表したものである。DAC51は、第1電流源51a、第2電流源51b、第1シフトレジスタ51c、第2シフトレジスタ51dおよび抵抗51eを有している。抵抗51eは、配線51fに直列に接続されている。第1シフトレジスタ51cは、本開示の「制御部」の一具体例に相当する。

[0031] 第1電流源51aは、第1シフトレジスタ51cによる制御に基づいて、階段状のランプ波形の電圧を生成する。第1電流源51aは、複数の電流源Aを含んで構成されたNビットの電流源DACである。複数の電流源Aは、

スイッチを介して配線 5 1 f に並列に接続されている。図 4 には、複数の電流源 A として、電流源 $A_0, A_1, A_2, \dots, A_i, \dots, A_{2m-3}, A_{2m-2}, A_{2m-1}$ が例示されている。図 4 中の各電流源 $A_0, A_1, A_2, \dots, A_i, \dots, A_{2m-3}, A_{2m-2}, A_{2m-1}$ の傍らには、各電流源 $A_0, A_1, A_2, \dots, A_i, \dots, A_{2m-3}, A_{2m-2}, A_{2m-1}$ の電流値が示されている。

[0032] 第 2 電流源 5 1 b は、第 2 シフトレジスタ 5 1 d による制御に基づいて、第 1 電流源 5 1 a によって生成された階段状のランプ波形の電圧を、段差の小さなランプ波形の電圧に補正する。第 2 電流源 5 1 b は、電流源 A と比べて電流値の小さな複数の電流源 B を含んで構成された M ビットの電流源 DAC である。複数の電流源 B は、スイッチを介して配線 5 1 g に並列に接続されている。配線 5 1 g は、配線 5 1 f に接続されている。図 4 には、複数の電流源 B として、電流源 $B_1, B_2, \dots, B_n$ が例示されている。図 4 中の各電流源 $B_1, B_2, \dots, B_n$ の傍らには、各電流源 $B_1, B_2, \dots, B_n$ の電流値が示されている。

[0033] 配線 5 1 g において、配線 5 1 g と配線 5 1 f との接続箇所と、抵抗 5 1 e との間に、DAC 5 1 の出力端子 5 1 h が接続されている。これにより、抵抗 5 1 e は、第 1 電流源 5 1 a および第 2 電流源 5 1 b から供給された電流（ランプ電流）を電圧（ランプ電圧）に変換する I-V 変換器として機能する。

[0034] 第 1 電流源 5 1 a および第 2 電流源 5 1 b は、撮像モードにおいて、第 1 シフトレジスタ 5 1 c および第 2 シフトレジスタ 5 1 d による制御によって、第 1 相波形の電圧と、第 2 相波形の電圧とを生成する。第 1 相波形の電圧は、例えば、n 列目の各センサ画素 1 1 のフローティングディフュージョン FD が所定の電位にリセットされたときのフローティングディフュージョン FD の電位を各垂直信号線 1 3 から読み出す際に生成される。第 2 相波形の電圧は、例えば、n 列目の各センサ画素 1 1 のフローティングディフュージョン FD が所定の電位にリセットされた後、フォトダイオード PD からフローティングディフュージョン FD に転送されることにより、フローティング

ディフュージョンFDに蓄積された電荷のレベルに応じた電圧を各垂直信号線13から読み出す際に生成される。撮像モードにおいて、第1相波形の電圧は、第1電流源51aを構成する複数の電流源Aと、第2電流源51bを構成する複数の電流源Bとによって生成される。

[0035] 第1電流源51aおよび第2電流源51bは、故障検出モードにおいて、第1シフトレジスタ51cおよび第2シフトレジスタ51dによる制御によって、例えば、図5に示したような、第1相波形の電圧と、第2相波形の電圧とを生成する。このように、本実施の形態では、第1電流源51aおよび第2電流源51bは、故障検出モードにおいても、撮像モードと同様に、第1相波形の電圧と、第2相波形の電圧とを生成する。ただし、第1相波形の電圧および第2相波形の電圧の用途は、撮像モードと故障検出モードとにおいて互いに異なっている。従って、故障検出モードにおける第1相波形および第2相波形と、撮像モードにおける第1相波形および第2相波形とは互いに異なっている。

[0036] 故障検出モードにおいて、第1相波形の電圧は、第1電流源51aを構成する複数の電流源Aを2つのグループ（第1グループ、第2グループ）に分けたときの一方のグループ（第1グループ）に属する複数の電流源Aと、第2電流源51bに属する複数の電流源Bとによって生成される。第1グループに属する複数の電流源Aが、本開示の「第1群の電流源」の一具体例に相当する。第2グループに属する複数の電流源Aが、本開示の「第2群の電流源」の一具体例に相当する。

[0037] 第2相波形の電圧は、第1電流源51aを構成する複数の電流源Aを2つのグループ（第1グループ、第2グループ）に分けたときの一方のグループ（第1グループ）に属する複数の電流源Aと、第2グループに属する1つの電流源A（図中のテスト対象電流源 A_{test} ）と、第2電流源51bに属する複数の電流源Bとによって生成される。従って、故障検出モードにおいて、第2相波形の電圧の波高値は、第1相波形の電圧の波高値と比べて、テスト対象電流源 A_{test} によって生成された電圧分（ ΔV_{ref} ）だけ高くなっている。

[0038] ここで、比較器 4 1 に第 1 相波形の電圧が入力されたときの比較器 4 1 の出力と、第 2 相波形の電圧が入力されたときの比較器 4 1 の出力とを対比する。図 5 に示したように、第 1 相波形において比較器 4 1 での比較動作の開始から、比較器 4 1 の出力が反転するまでの期間を T_1 とし、第 2 相波形において比較器 4 1 での比較動作の開始から、比較器 4 1 の出力が反転するまでの期間を T_2 とする。このとき、期間 T_2 は、テスト対象電流源 A_{test} によって生成された電圧分 (ΔV_{ref}) に対応する期間 ΔT だけ長くなっている。期間 ΔT は、カウンタ 4 2 で、デジタル値 D_{test} に変換される。

[0039] 図 6 は、第 1 シフトレジスタ 5 1 c の回路構成例を表したものである。図 6 には、上述の第 1 グループに属する各電流源 A の故障を検出するモード（以下、「第 1 故障検出モード」と称する。）のときの状態が例示されている。第 1 シフトレジスタ 5 1 c は、第 1 相のランプ電圧を生成するために、上述の第 1 グループに属する各電流源 A の駆動を制御するとともに、第 2 相のランプ電圧を生成するために、上述の第 1 グループに属する各電流源 A と、上述の第 2 グループに属する複数の電流源 A のうちの少なくとも 1 つの電流源 A との駆動を制御する。第 1 シフトレジスタ 5 1 c は、例えば、上述の第 1 グループに属する各電流源 A の駆動を制御する複数のシフトレジスタ SR と、上述の第 2 グループに属する各電流源 A の駆動を制御する複数のシフトレジスタ SR とを有している。

[0040] 図 6 には、上述の第 1 グループを制御する複数のシフトレジスタ SR として、シフトレジスタ $SR_0, SR_1, \dots, SR_{m-1}$ が例示されており、上述の第 2 グループを制御する複数のシフトレジスタ SR として、シフトレジスタ $SR_m, SR_{m+1}, \dots, SR_{2m-1}$ が例示されている。シフトレジスタ $SR_0, SR_1, \dots, SR_{m-1}$ では、上述の第 1 グループに接続された各スイッチのオンオフを制御する各 Q 端子の出力 $Q_0, Q_1, \dots, Q_{m-1}$ が制御信号 $S_0, S_1, \dots, S_{m-1}$ および制御信号 IN_2 によって制御される。3 2 個のシフトレジスタ $SR_m, SR_{m+1}, \dots, SR_{2m-1}$ では、上述の第 2 グループに接続された各スイッチのオンオフを制御する各 Q 端子の出力 $Q_m, Q_{m+1}, \dots, Q_{2m-1}$ が制御信号 $S_m, S_{m+1}, \dots, S_{2m-1}$ お

よびロジック回路L_oの出力によって制御される。上述の第1グループに属する各電流源Aの駆動を制御する複数のシフトレジスタSRの最前段（例えばSR₀）には、制御信号IN₂が入力される配線が接続されている。

[0041] 第1シフトレジスタ51cは、さらに、上述の第1グループを制御する複数のシフトレジスタSRにおける最後段（例えばSR_{m-1}）と、上述の第2グループを制御する複数のシフトレジスタSRにおける最前段（例えばSR_m）との間に、ロジック回路L_oを有している。ロジック回路L_oは、例えば、マルチプレクサ回路である。マルチプレクサ回路の一方の入力端子が上述の第1グループを制御する複数のシフトレジスタSRにおける最後段（例えばSR_{m-1}）のQ端子に接続されており、マルチプレクサ回路の他方の入力端子が、制御信号IN₁が入力される配線に接続されている。マルチプレクサ回路の出力端子が、上述の第2グループを制御する複数のシフトレジスタSRにおける最前段（例えばSR_m）に接続されている。

[0042] Q端子の出力が0（“L”レベル）の場合、第1電流源51aのスイッチはオンし、Q端子の出力が1（“H”レベル）の場合、第1電流源51aのスイッチはオフする。XS端子に1（“H”レベル）が入力されると、Q端子の出力が1（“H”レベル）となる。XS端子に0（“L”レベル）が入力されると、Q端子の出力が0（“L”レベル）となる。

[0043] システム制御回路60は、第1故障検出モードのときであって、かつ、第1相波形生成モードのときには、上述の第1グループを制御する複数のシフトレジスタSR（例えばSR₀～SR_{m-1}）の各々のQ端子から、1（“H”レベル）が出力されるように、上述の第1グループを制御する複数のシフトレジスタSR（例えばSR₀～SR_{m-1}）を制御する。これにより、上述の第1グループからの電圧出力がオフする。

[0044] システム制御回路60は、第1故障検出モードのときであって、かつ、第1相波形生成モードのときには、上述の第2グループを制御する複数のシフトレジスタSR（例えばSR_m～SR_{2m-1}）の各々に対してクロックCKを入力するごとに、Q端子からの出力が0（“L”レベル）から1（“H”レベル

）に順次切り替わるように、上述の第2グループを制御する複数のシフトレジスタSR（例えば $SR_m \sim SR_{2m-1}$ ）を制御する。これにより、上述の第2グループから、ランプ電圧（図7の第1相波形の電圧）が出力される。

[0045] システム制御回路60は、第1故障検出モードのときであって、かつ、第2相波形生成モードのときには、上述の第1グループを制御する複数のシフトレジスタSR（例えば $SR_0 \sim SR_{m-1}$ ）からシフトレジスタ SR_{test} を選択し、シフトレジスタ SR_{test} のQ端子から0（“L”レベル）が出力されるようにシフトレジスタ SR_{test} を制御する。システム制御回路60は、さらに、シフトレジスタ SR_{test} を除く第1グループを制御する複数のシフトレジスタSRのQ端子から1（“H”レベル）が出力されるように、第1グループを制御する複数のシフトレジスタSRを制御する。これにより、第2相波形には、シフトレジスタ SR_{test} に対応する電流源（テスト対象電流源 A_{test} ）からの電圧出力（図7の第2相波形の底の部分）が含まれ得る。

[0046] システム制御回路60は、第1故障検出モードのときであって、かつ、第2相波形生成モードのときには、上述の第2グループを制御する複数のシフトレジスタSR（例えば $SR_m \sim SR_{2m-1}$ ）の各々に対してクロックCKを入力するごとに、Q端子からの出力が0（“L”レベル）から1（“H”レベル）に順次切り替わるように、上述の第1グループを制御する複数のシフトレジスタSR（例えば $SR_m \sim SR_{2m-1}$ ）を制御する。これにより、上述の第2グループから、ランプ電圧（図7の第2相波形の底以外の部分）が出力される。

[0047] 図8は、第1シフトレジスタ51cの回路構成例を表したものである。図8には、上述の第2グループに属する各電流源Aの故障を検出するモード（以下、「第2故障検出モード」と称する。）のときの状態が例示されている。

[0048] システム制御回路60は、第2故障検出モードのときであって、かつ、第1相波形生成モードのときには、上述の第2グループを制御する複数のシフトレジスタSR（例えば $SR_m \sim SR_{2m-1}$ ）の各々のQ端子から、1（“H”レ

ベル) が出力されるように、上述の第2グループを制御する複数のシフトレジスタSR (例えば $SR_m \sim SR_{2m-1}$) を制御する。これにより、上述の第2グループからの電圧出力がオフする。

[0049] システム制御回路60は、第2故障検出モードのときであって、かつ、第1相波形生成モードのときには、上述の第1グループを制御する複数のシフトレジスタSR (例えば $SR_0 \sim SR_{m-1}$) の各々に対してクロックCKを入力するごとに、Q端子からの出力が0 (“L” レベル) から1 (“H” レベル) に順次切り替わるように、上述の第1グループを制御する複数のシフトレジスタSR (例えば $SR_0 \sim SR_{m-1}$) を制御する。これにより、上述の第1グループから、ランプ電圧 (図9の第1相波形の電圧) が出力される。

[0050] システム制御回路60は、第2故障検出モードのときであって、かつ、第2相波形生成モードのときには、上述の第2グループを制御する複数のシフトレジスタSR (例えば $SR_m \sim SR_{2m-1}$) からシフトレジスタ SR_{test} を選択し、シフトレジスタ SR_{test} のQ端子から0 (“L” レベル) が出力されるようにシフトレジスタ SR_{test} を制御する。システム制御回路60は、さらに、シフトレジスタ SR_{test} を除く第2グループを制御する複数のシフトレジスタSRのQ端子から1 (“H” レベル) が出力されるように、第2グループを制御する複数のシフトレジスタSRを制御する。これにより、第2相波形には、シフトレジスタ SR_{test} に対応する電流源 (テスト対象電流源 A_{test}) からの電圧出力 (図9の第2相波形の底の部分) が含まれ得る。

[0051] システム制御回路60は、第2故障検出モードのときであって、かつ、第2相波形生成モードのときには、上述の第1グループを制御する複数のシフトレジスタSR (例えば $SR_0 \sim SR_{m-1}$) の各々に対してクロックCKを入力するごとに、Q端子からの出力が0 (“L” レベル) から1 (“H” レベル) に順次切り替わるように、上述の第1グループを制御する複数のシフトレジスタSR (例えば $SR_0 \sim SR_{m-1}$) を制御する。これにより、上述の第1グループから、ランプ電圧 (図9の第2相波形の底以外の部分) が出力される。

- [0052] 比較器41は、第1故障検出モードのときであって、かつ第1相波形生成モードのときには、固定値の信号電圧 V_{sig} と、上述の第2グループに属する各電流源A（例えば $A_m \sim A_{2m-1}$ ）によって生成されたランプ波形の電圧（ランプ電圧 V_{ref} ）との比較を行い、その比較の結果を出力する。比較器41は、第1故障検出モードのときであって、かつ第2相波形生成モードのときには、固定値の信号電圧 V_{sig} と、上述の第2グループに属する各電流源A（例えば $A_m \sim A_{2m-1}$ ）、および上述の第1グループに属する複数の電流源Aのうちの少なくとも1つの電流源A（テスト対象電流源 A_{test} ）によって生成されたランプ波形の電圧（ランプ電圧 V_{ref} ）との比較を行い、その比較の結果を出力する。
- [0053] 比較器41は、第2故障検出モードのときであって、かつ第1相波形生成モードのときには、固定値の信号電圧 V_{sig} と、上述の第1グループに属する各電流源A（例えば $SR_0 \sim SR_{m-1}$ ）によって生成されたランプ波形の電圧（ランプ電圧 V_{ref} ）との比較を行い、その比較の結果を出力する。比較器41は、第2故障検出モードのときであって、かつ第2相波形生成モードのときには、固定値の信号電圧 V_{sig} と、上述の第1グループに属する各電流源A、および上述の第2グループに属する複数の電流源Aのうちの少なくとも1つの電流源A（テスト対象電流源 A_{test} ）によって生成されたランプ波形の電圧（ランプ電圧 V_{ref} ）との比較を行い、その比較の結果を出力する。
- [0054] 故障検出部70は、故障検出モードにおいて、DAC51の故障の有無を判定する。故障検出部70は、ロジック回路の出力（デジタル値 D_{test} ）が上限値 D_1 と下限値 D_2 の範囲内にあるか否かを判定する。その結果、デジタル値 D_{test} が上限値 D_1 と下限値 D_2 の範囲内にある場合には、故障検出部70は、テスト対象電流源 A_{test} は故障していないと判定する（Pass判定）。デジタル値 D_{test} が上限値 D_1 と下限値 D_2 の範囲外にある場合には、故障検出部70は、テスト対象電流源 A_{test} は故障していると判定する（Fail判定）。故障検出部70は、判定結果を外部に出力する。
- [0055] 故障検出部70は、第1故障検出モードにおいて、比較器41による比較結果（デジタル値 D_{test} ）に基づいて、上述の第1グループに属する複数の電

流源 A のうちの少なくとも 1 つの電流源 A の故障を検出する。故障検出部 70 は、第 2 故障検出モードにおいて、比較器 41 による比較結果（デジタル値 D_{test} ）に基づいて、上述の第 2 グループに属する複数の電流源 A のうちの少なくとも 1 つの電流源 A の故障を検出する。

[0056] [動作]

次に、図 10 を参照して、本実施形態に係る撮像装置 1 における故障検出動作について説明する。まず、撮像装置 1 は、第 1 故障検出モードに設定する。続いて、撮像装置 1 は、テスト対象電流源 A_{test} を電流源 A_0 に設定して、第 1 相のランプ波形の電圧と、第 2 相のランプ波形の電圧とを形成する（ステップ S101）。このとき、撮像装置 1 は、ロジック回路の出力（デジタル値 D_{test} ）が上限値 D_1 と下限値 D_2 の範囲内にあるか否かを判定する（ステップ S102）。その結果、デジタル値 D_{test} が上限値 D_1 と下限値 D_2 の範囲内にある場合には、撮像装置 1 は、テスト対象電流源 A_{test} は故障していないと判定する（Pass 判定）（ステップ S103）。デジタル値 D_{test} が上限値 D_1 と下限値 D_2 の範囲外にある場合には、故障検出部 70 は、テスト対象電流源 A_{test} は故障していると判定する（Fail 判定）（ステップ S104）。

[0057] 次に、撮像装置 1 は、電流源 A_{m-1} のテストが終わっているか否かを判定する（ステップ S105）。電流源 A_{m-1} のテストが終わっていない場合には、撮像装置 1 は、テスト対象電流源 A_{test} を切り替える（ステップ S106）。その後、撮像装置 1 は、ステップ S102 を実行する。撮像装置 1 は、テスト対象電流源 A_{test} を電流源 $A_1, A_2, \dots$ と、順次切り替えてテストしていく。電流源 A_{m-1} のテストが終わっている場合には、撮像装置 1 は、テスト対象電流源 A_{test} を電流源 A_m に設定して、第 1 相のランプ波形と、第 2 相のランプ波形とを形成する（ステップ S107）。

[0058] このとき、撮像装置 1 は、ロジック回路の出力（デジタル値 D_{test} ）が上限値 D_1 と下限値 D_2 の範囲内にあるか否かを判定する（ステップ S108）。その結果、デジタル値 D_{test} が上限値 D_1 と下限値 D_2 の範囲

内にある場合には、撮像装置 1 は、テスト対象電流源 A_{test} は故障していないと判定する（P a s s 判定）（ステップ S 1 0 9）。デジタル値 D_{test} が上限値 D_1 と下限値 D_2 の範囲外にある場合には、故障検出部 7 0 は、テスト対象電流源 A_{test} は故障していると判定する（F a i l 判定）（ステップ S 1 1 0）。

[0059] 次に、撮像装置 1 は、電流源 A_{2m-1} のテストが終わっているか否かを判定する（ステップ S 1 1 1）。電流源 A_{2m-1} のテストが終わっていない場合には、撮像装置 1 は、テスト対象電流源 A_{test} を切り替える（ステップ S 1 1 2）。その後、撮像装置 1 は、ステップ S 1 0 2 を実行する。撮像装置 1 は、テスト対象電流源 A_{test} を電流源 A_{m+1} , A_{m+2} , ... と、順次切り替えてテストしていく。電流源 A_{2m-1} のテストが終わっている場合には、撮像装置 1 は、判定結果を出力する（ステップ S 1 1 3）。

[0060] [効果]

次に、本実施形態に係る撮像装置 1 の効果について説明する。

[0061] イメージセンサに搭載される A D C として、シングルスロープ型 A D C がある。このシングルスロープ型 A D C では、ランプ電圧発生器として、D A C が用いられることが多い。D A C アーキテクチャの一例として、数百の電流源を有する電流セグメント型の D A C がある。電流セグメント型の D A C では、数百の電流源を選択的にオンオフ制御することにより生成した電流を抵抗に流すことにより、ランプ電圧が得られる。

[0062] D A C の故障が許容されない用途では、数百の電流源に故障がないかテストすることが必要となる。このテストは、一般的には、イメージセンサの出荷時に行われる。従来では、このテストは、個々の電流源から得られた電圧を外部の検査装置に入力することによりに行われていた。しかし、個々の電流源から得られた電圧を外部の検査装置に入力するようにした場合には、寄生 R C の影響や、測定精度を高めるための処理などにより、テスト時間が長時間化する傾向にある。

[0063] 一方、本実施の形態では、第 1 相のランプ電圧と第 2 相のランプ電圧との

比較結果に基づいて、一方のグループの電流源 A のうちの少なくとも 1 つの電流源 A の故障が検出される。これにより、外部の検査装置を用いなくても、撮像装置の故障を検出することが可能となる。また、外部の検査装置を用いる必要がないことから、寄生 R C の影響や、測定精度を高めるための処理などを省略することも可能となる。その結果、テスト時間を短縮することができる。

[0064] < 2. 変形例 >

上記実施の形態では、故障検出部 70 が撮像装置 1 に内蔵されていたが、例えば、図 11 に示したように、故障検出部 70 と同様の機能を有する故障検出部 2 が撮像装置 1 とは別個に設けられていてもよい。

[0065] 上記実施の形態およびその変形例では、第 1 電流源 51a を構成する複数の電流源 A が 2 つのグループに分けられたが、3 つ以上のグループに分けられてもよい。また、上記実施の形態およびその変形例では、テスト対象電流源 A_{test} の出力が第 2 相波形に含まれていたが、第 1 相波形に含まれていてもよい。

[0066] < 3. 適用例 >

図 12 は、上記実施の形態に係る撮像装置 1 を備えた撮像システム 3 の概略構成の一例を表したものである。

[0067] 撮像システム 3 は、例えば、デジタルスチルカメラやビデオカメラ等の撮像装置や、スマートフォンやタブレット型端末等の携帯端末装置などの電子機器である。撮像システム 3 は、例えば、上記実施の形態に係る撮像装置 1、DSP 回路 141、フレームメモリ 142、表示部 143、記憶部 144、操作部 145 および電源部 146 を備えている。撮像システム 3 において、上記実施の形態に係る撮像装置 1、DSP 回路 141、フレームメモリ 142、表示部 143、記憶部 144、操作部 145 および電源部 146 は、バスライン 147 を介して相互に接続されている。

[0068] 上記実施の形態に係る撮像装置 1 は、入射光に応じた画像データ（出力信号 V_{out} ）を出力する。上記実施の形態に係る撮像装置 1 は、さらに、D

A C 5 1 の故障判定を行い、その判定結果を出力する。D S P 回路 1 4 1 は、上記実施の形態に係る撮像装置 1 から出力される出力信号 V o u t を処理する信号処理回路である。フレームメモリ 1 4 2 は、D S P 回路 1 4 1 により処理された画像データを、フレーム単位で一時的に保持する。表示部 1 4 3 は、例えば、液晶パネルや有機 E L (Electro Luminescence) パネル等のパ

ネル型表示装置からなり、上記実施の形態に係る撮像装置 1 で撮像された動画又は静止画を表示する。記憶部 1 4 4 は、上記実施の形態に係る撮像装置 1 で撮像された動画又は静止画の画像データを、半導体メモリやハードディスク等の記録媒体に記録する。操作部 1 4 5 は、ユーザによる操作に従い、撮像システム 3 が有する各種の機能についての操作指令を発する。電源部 1 4 6 は、上記実施の形態に係る撮像装置 1、D S P 回路 1 4 1、フレームメモリ 1 4 2、表示部 1 4 3、記憶部 1 4 4 および操作部 1 4 5 の動作電源となる各種の電源を、これら供給対象に対して適宜供給する。

[0069] 図 1 3 は、上記変形例に係る撮像装置 1 および故障検出部 2 を備えた撮像システム 4 の概略構成の一例を表したものである。

[0070] 撮像システム 4 は、例えば、デジタルスチルカメラやビデオカメラ等の撮像装置や、スマートフォンやタブレット型端末等の携帯端末装置などの電子機器である。撮像システム 4 は、例えば、上記変形例に係る撮像装置 1、D S P 回路 1 4 1、フレームメモリ 1 4 2、表示部 1 4 3、記憶部 1 4 4、操作部 1 4 5、電源部 1 4 6 および上記変形例に係る故障検出部 2 を備えている。撮像システム 3 において、上記変形例に係る撮像装置 1、D S P 回路 1 4 1、フレームメモリ 1 4 2、表示部 1 4 3、記憶部 1 4 4、操作部 1 4 5、電源部 1 4 6 および故障検出部 2 は、バスライン 1 4 7 を介して相互に接続されている。

[0071] 上記変形例に係る撮像装置 1 は、入射光に応じた画像データ（出力信号 V o u t）を出力する。上記変形例に係る故障検出部 2 は、さらに、D A C 5 1 の故障判定を行い、その判定結果を出力する。D S P 回路 1 4 1 は、上記

変形例に係る撮像装置 1 から出力される出力信号 $Vout$ を処理する信号処理回路である。フレームメモリ 142 は、DSP 回路 141 により処理された画像データを、フレーム単位で一時的に保持する。表示部 143 は、例えば、液晶パネルや有機 EL パネル等のパネル型表示装置からなり、上記変形例に係る撮像装置 1 で撮像された動画又は静止画を表示する。記憶部 144 は、上記実施の形態に係る撮像装置 1 で撮像された動画又は静止画の画像データを、半導体メモリやハードディスク等の記録媒体に記録する。操作部 145 は、ユーザによる操作に従い、撮像システム 3 が有する各種の機能についての操作指令を発する。電源部 146 は、上記実施の形態に係る撮像装置 1、DSP 回路 141、フレームメモリ 142、表示部 143、記憶部 144 および操作部 145 の動作電源となる各種の電源を、これら供給対象に対して適宜供給する。

[0072] 次に、撮像システム 3、4 における撮像手順の一例について説明する。

[0073] 図 14 は、撮像システム 3、4 における撮像動作のフローチャートの一例を表す。ユーザは、操作部 145 を操作することにより撮像開始を指示する（ステップ S201）。すると、操作部 145 は、撮像指令を撮像装置 1 に送信する（ステップ S202）。撮像システム 3 において、撮像装置 1 は、撮像指令を受けると、DAC 51 の故障判定を行う（ステップ S203）。撮像システム 4 においては、故障検出部 2 が、DAC 51 の故障判定を行う（ステップ S203）。DAC 51 に故障がない場合には、撮像装置 1 は、所定の撮像方式での撮像を実行する（ステップ S204）。

[0074] 撮像装置 1 は、撮像により得られた画像データを DSP 回路 141 に出力する。ここで、画像データとは、フローティングディフュージョン FD に一時的に保持された電荷に基づいて生成された画素信号の全画素分のデータである。DSP 回路 141 は、撮像装置 1 から入力された画像データに基づいて所定の信号処理（例えばノイズ低減処理など）を行う（ステップ S205）。DSP 回路 141 は、所定の信号処理がなされた画像データをフレームメモリ 142 に保持させ、フレームメモリ 142 は、画像データを記憶部 1

4 4 に記憶させる（ステップ S 2 0 6）。このようにして、撮像システム 3, 4 における撮像が行われる。

[0075] 本適用例では、上記各実施の形態およびその変形例に係る撮像装置 1 が撮像システム 3, 4 に適用される。これにより、撮像装置 1 が故障したことをユーザが知らない状態で撮像装置 1 が使用され続けることがなくなるので、撮像装置 1 の故障が許容されない用途においても、撮像装置 1 を用いることができる。

[0076] 本適用例では、撮像前に D A C 5 1 の故障判定が行われていたが、撮像装置 1 の出荷時に D A C 5 1 の故障判定が行われてもよい。

[0077] < 4. 応用例 >

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0078] 図 1 5 は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0079] 車両制御システム 1 2 0 0 0 は、通信ネットワーク 1 2 0 0 1 を介して接続された複数の電子制御ユニットを備える。図 1 5 に示した例では、車両制御システム 1 2 0 0 0 は、駆動系制御ユニット 1 2 0 1 0、ボディ系制御ユニット 1 2 0 2 0、車外情報検出ユニット 1 2 0 3 0、車内情報検出ユニット 1 2 0 4 0、及び統合制御ユニット 1 2 0 5 0 を備える。また、統合制御ユニット 1 2 0 5 0 の機能構成として、マイクロコンピュータ 1 2 0 5 1、音声画像出力部 1 2 0 5 2、及び車載ネットワーク I / F (i n t e r f a c e) 1 2 0 5 3 が図示されている。

[0080] 駆動系制御ユニット 1 2 0 1 0 は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット 1 2 0 1 0 は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆

動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0081] ボディ系制御ユニット１２０２０は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット１２０２０は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0082] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0083] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0084] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状

態検出部 12041 から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0085] マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット 12010 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含む ADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0086] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0087] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で取得される車外の情報に基づいて、ボディ系制御ユニット 12020 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で検出した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0088] 音声画像出力部 12052 は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図 15 の例では、出力装置として、オーディオスピーカ 12061、表示部 12062 及びインストルメントパネル 12063 が例示されている。表示部 12062 は、例えば、オンボード

ディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0089] 図16は、撮像部12031の設置位置の例を示す図である。

[0090] 図16では、車両12100は、撮像部12031として、撮像部12101, 12102, 12103, 12104, 12105を有する。

[0091] 撮像部12101, 12102, 12103, 12104, 12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102, 12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。撮像部12101及び12105で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0092] なお、図16には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112, 12113は、それぞれサイドミラーに設けられた撮像部12102, 12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

[0093] 撮像部12101ないし12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0094] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を基に、撮像範囲12111ないし12114内における各立体物までの距離と、この距離の時間的变化（車両12100に対する相対速度）を求めることにより、特に車両12100の進行路上にある最も近い立体物で、車両12100と略同じ方向に所定の速度（例えば、0km/h以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ12051は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0095] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0096] 撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパ

ターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

[0097] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部12031、撮像部12101ないし12104に適用され得る。撮像部12031、撮像部12101ないし12104に本開示に係る技術を適用することにより、撮像部12031、撮像部12101ないし12104に対する故障の心配の少ない車両制御システムを低コストで実現することができる。

[0098] 以上、実施の形態およびその変形例、適用例および応用例を挙げて本開示を説明したが、本開示は実施の形態等に限定されるものではなく、種々変形が可能である。なお、本明細書中に記載された効果は、あくまで例示である。本開示の効果は、本明細書中に記載された効果に限定されるものではない。本開示が、本明細書中に記載された効果以外の効果を持ってもよい。

[0099] また、例えば、本開示は以下のような構成を取ることができる。

(1)

第1群の電流源および第2群の電流源を含む複数の電流源と、

第1相のランプ電圧を生成するために、前記第1群の電流源の駆動を制御するとともに、第2相のランプ電圧を生成するために、前記第1群の電流源と、前記第2群の電流源のうちの少なくとも1つの電流源との駆動を制御する制御部と

を備えた

撮像装置。

(2)

撮像モードにおいて画素信号をセンサ画素における受光量に応じた値に切り替え、故障検出モードにおいて画素信号を固定値に切り替える切り換え部と、

前記故障検出モードにおいて、前記画素信号と、前記第 1 群の電流源によって生成されたランプ電圧との比較を行うとともに、前記画素信号と、前記第 2 群の電流源によって生成されたランプ電圧との比較を行い、これらの比較の結果を出力する出力部と

を更に備えた

(1) に記載の撮像装置。

(3)

前記故障検出モードにおいて、前記比較結果に基づいて、前記第 2 群の電流源のうちの少なくとも 1 つの電流源の故障を検出する故障検出部を更に備えた

(2) に記載の撮像装置。

(4)

前記制御部は、

前記第 1 群の電流源の駆動を制御する第 1 群のシフトレジスタと、

前記第 2 群の電流源の駆動を制御する第 2 群のシフトレジスタと、

前記第 1 群のシフトレジスタの最後段の Q 端子と、制御信号が入力される配線とに接続された入力端子と、前記第 2 群のシフトレジスタの最前段が接続された出力端子とを有するロジック回路と

を含んで構成されている

(1) ないし (3) のいずれか 1 つに記載の撮像装置。

(5)

第 1 群の電流源および第 2 群の電流源を含む複数の電流源と、

第 1 相のランプ電圧を生成するために、前記第 1 群の電流源の駆動を制御するとともに、第 2 相のランプ電圧を生成するために、前記第 1 群の電流源と、前記第 2 群の電流源のうちの少なくとも 1 つの電流源との駆動を制御す

る制御部と、

前記第1相のランプ電圧と前記第2相のランプ電圧とに基づいて、前記第2群の電流源のうちの少なくとも1つの電流源の故障を検出する故障検出部と

を備えた

撮像システム。

[0100] 本開示の一実施の形態に係る撮像装置および撮像システムによれば、外部の検査装置を用いずに撮像装置の故障を検出することができ、それに伴い、寄生RCの影響や、測定精度を高めるための処理などを省略することができるようにしたので、テスト時間を短縮することができる。なお、本開示の効果は、ここに記載された効果に必ずしも限定されず、本明細書中に記載されたいずれの効果であってもよい。

[0101] 本出願は、日本国特許庁において2019年1月15日に出願された日本特許出願番号第2019-004168号を基礎として優先権を主張するものであり、この出願のすべての内容を参照によって本出願に援用する。

[0102] 当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

請求の範囲

- [請求項1] 第1群の電流源および第2群の電流源を含む複数の電流源と、
 第1相のランプ電圧を生成するために、前記第1群の電流源の駆動を制御するとともに、第2相のランプ電圧を生成するために、前記第1群の電流源と、前記第2群の電流源のうちの少なくとも1つの電流源との駆動を制御する制御部と
 を備えた
 撮像装置。
- [請求項2] 撮像モードにおいて画素信号をセンサ画素における受光量に応じた値に切り替え、故障検出モードにおいて画素信号を固定値に切り替える切り換え部と、
 前記故障検出モードにおいて、前記画素信号と、前記第1群の電流源によって生成されたランプ電圧との比較を行うとともに、前記画素信号と、前記第2群の電流源によって生成されたランプ電圧との比較を行い、これらの比較の結果を出力する出力部と
 を更に備えた
 請求項1に記載の撮像装置。
- [請求項3] 前記故障検出モードにおいて、前記比較結果に基づいて、前記第2群の電流源のうちの少なくとも1つの電流源の故障を検出する故障検出部を更に備えた
 請求項2に記載の撮像装置。
- [請求項4] 前記制御部は、
 前記第1群の電流源の駆動を制御する第1群のシフトレジスタと、
 前記第2群の電流源の駆動を制御する第2群のシフトレジスタと、
 前記第1群のシフトレジスタの最後段のQ端子と、制御信号が入力される配線とに接続された入力端子と、前記第2群のシフトレジスタの最前段が接続された出力端子とを有するロジック回路と
 を含んで構成されている

請求項 1 に記載の撮像装置。

[請求項5]

第 1 群の電流源および第 2 群の電流源を含む複数の電流源と、

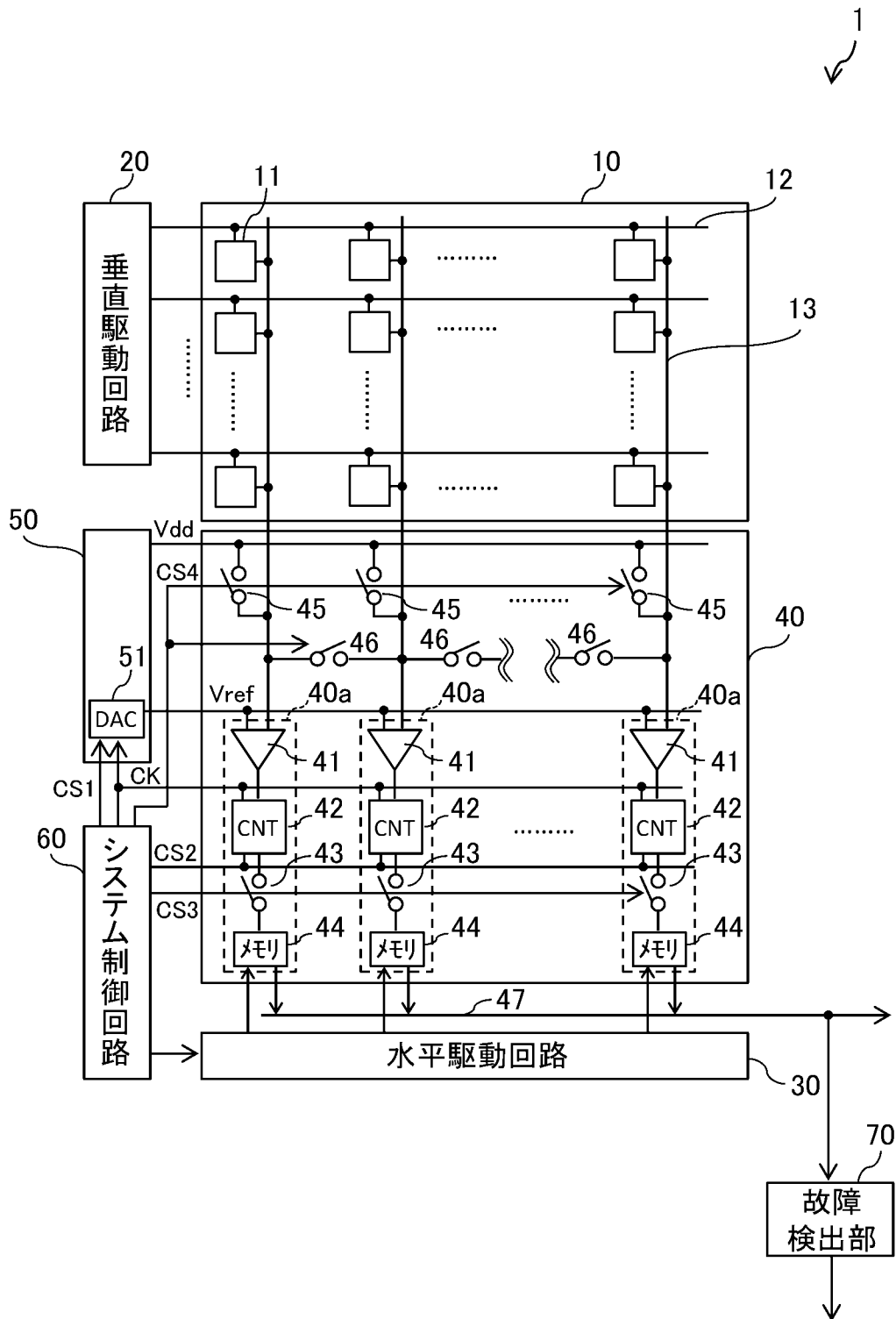
第 1 相のランプ電圧を生成するために、前記第 1 群の電流源の駆動を制御するとともに、第 2 相のランプ電圧を生成するために、前記第 1 群の電流源と、前記第 2 群の電流源のうちの少なくとも 1 つの電流源との駆動を制御する制御部と、

前記第 1 相のランプ電圧と前記第 2 相のランプ電圧とに基づいて、前記第 2 群の電流源のうちの少なくとも 1 つの電流源の故障を検出する故障検出部と

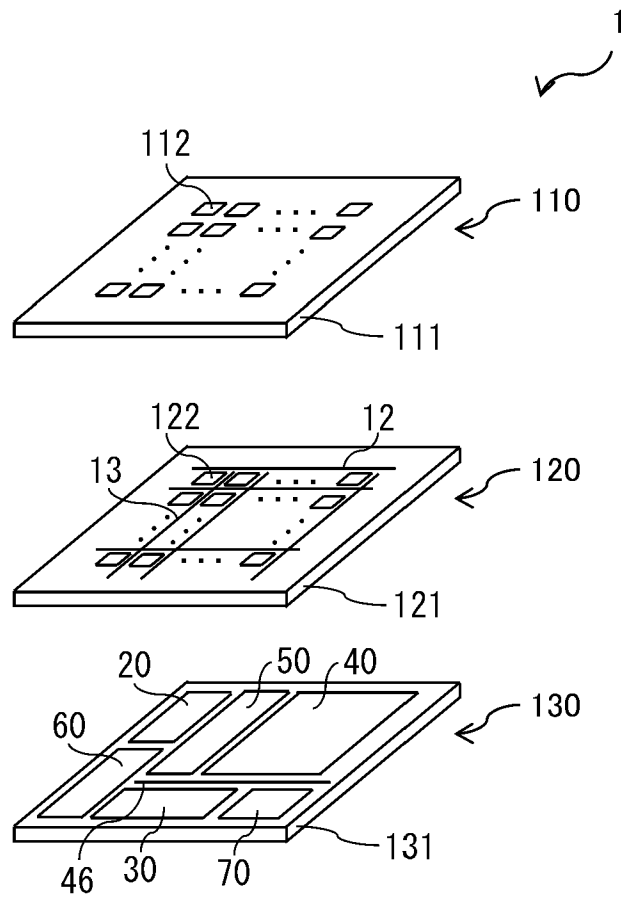
を備えた

撮像システム。

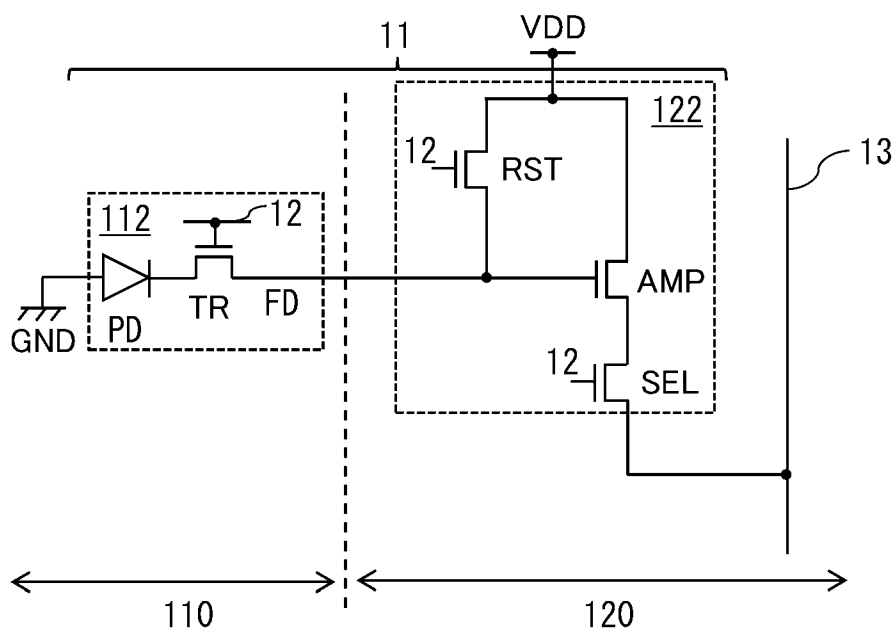
[図1]



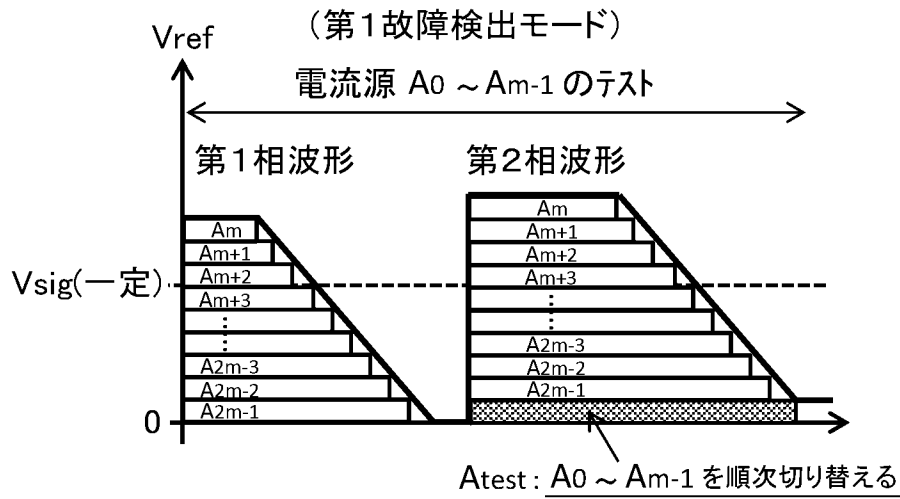
[図2]



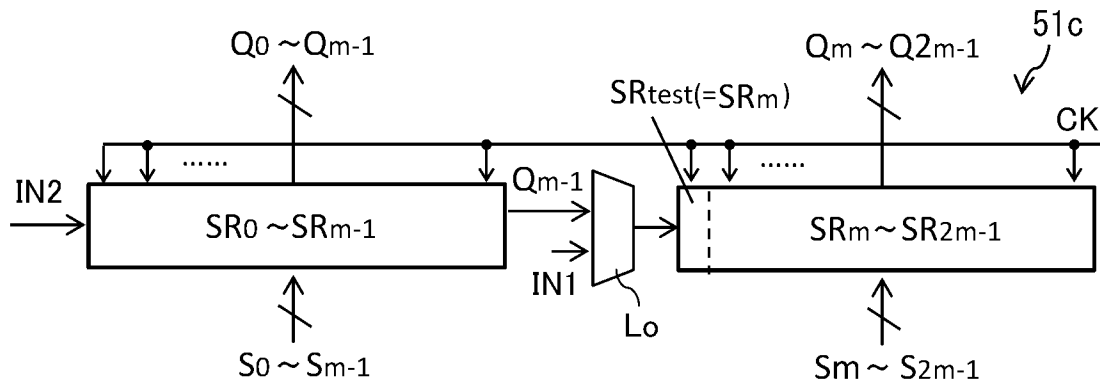
[図3]



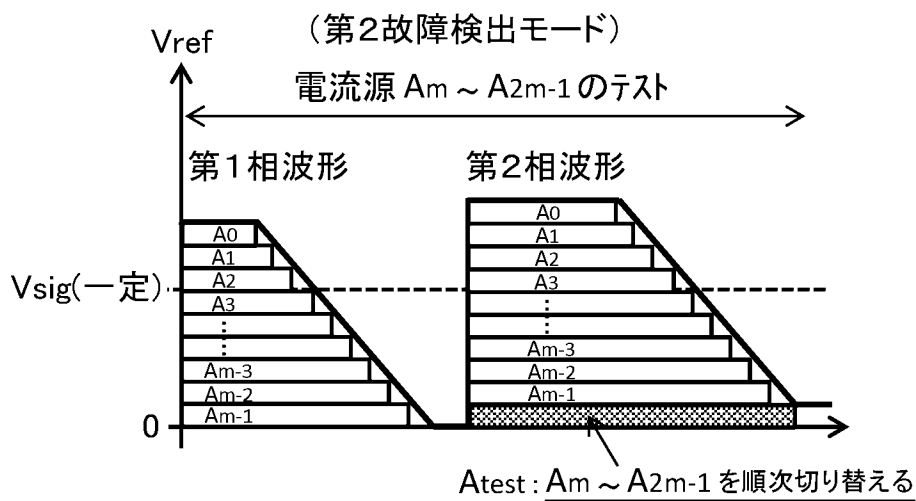
[図7]



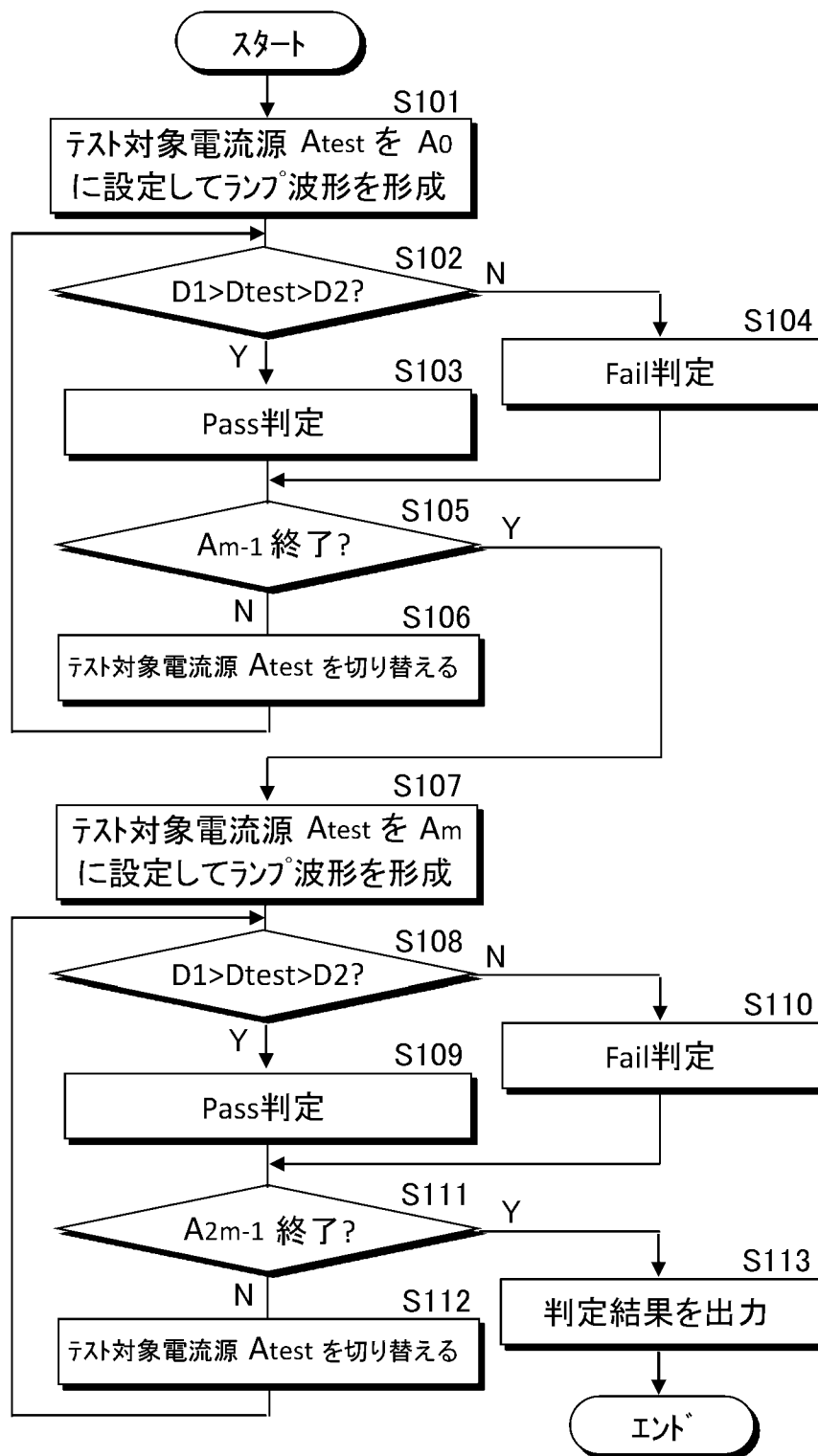
[図8]



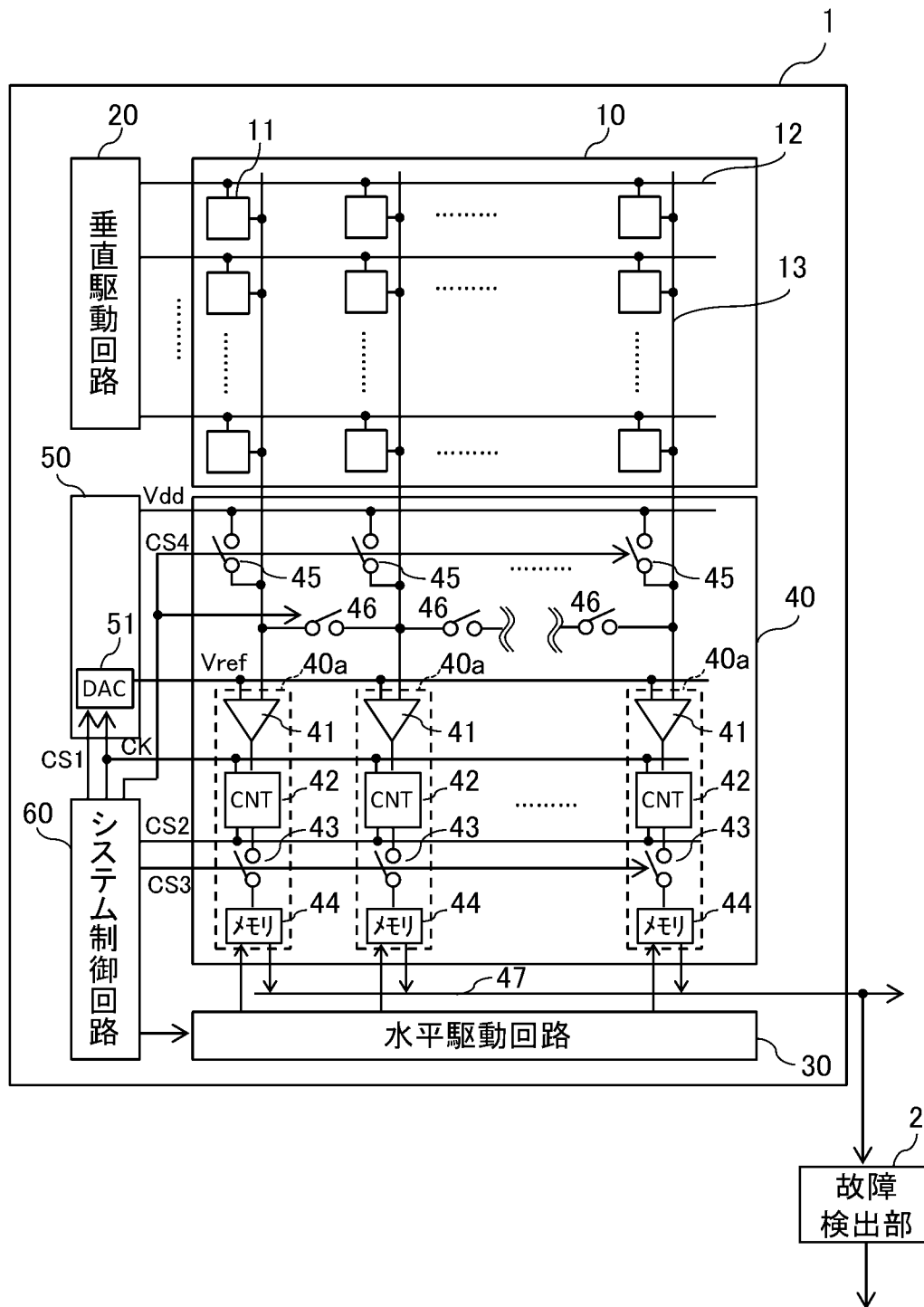
[図9]



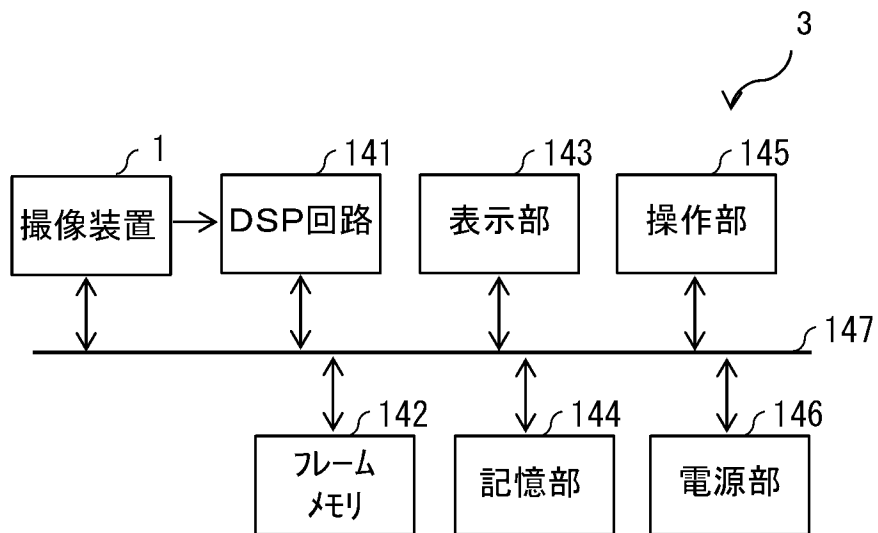
[図10]



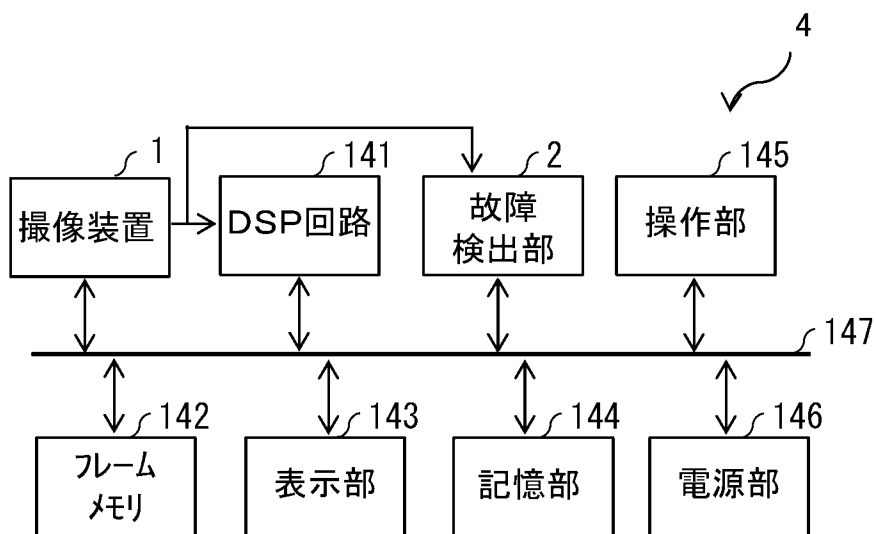
[図11]



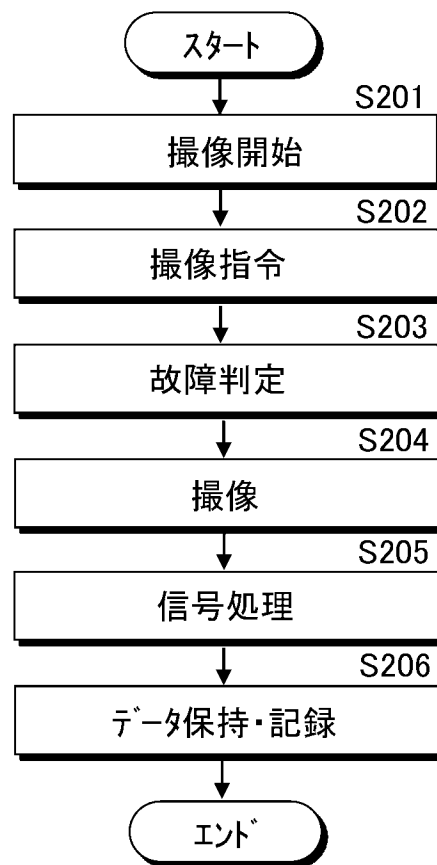
[図12]



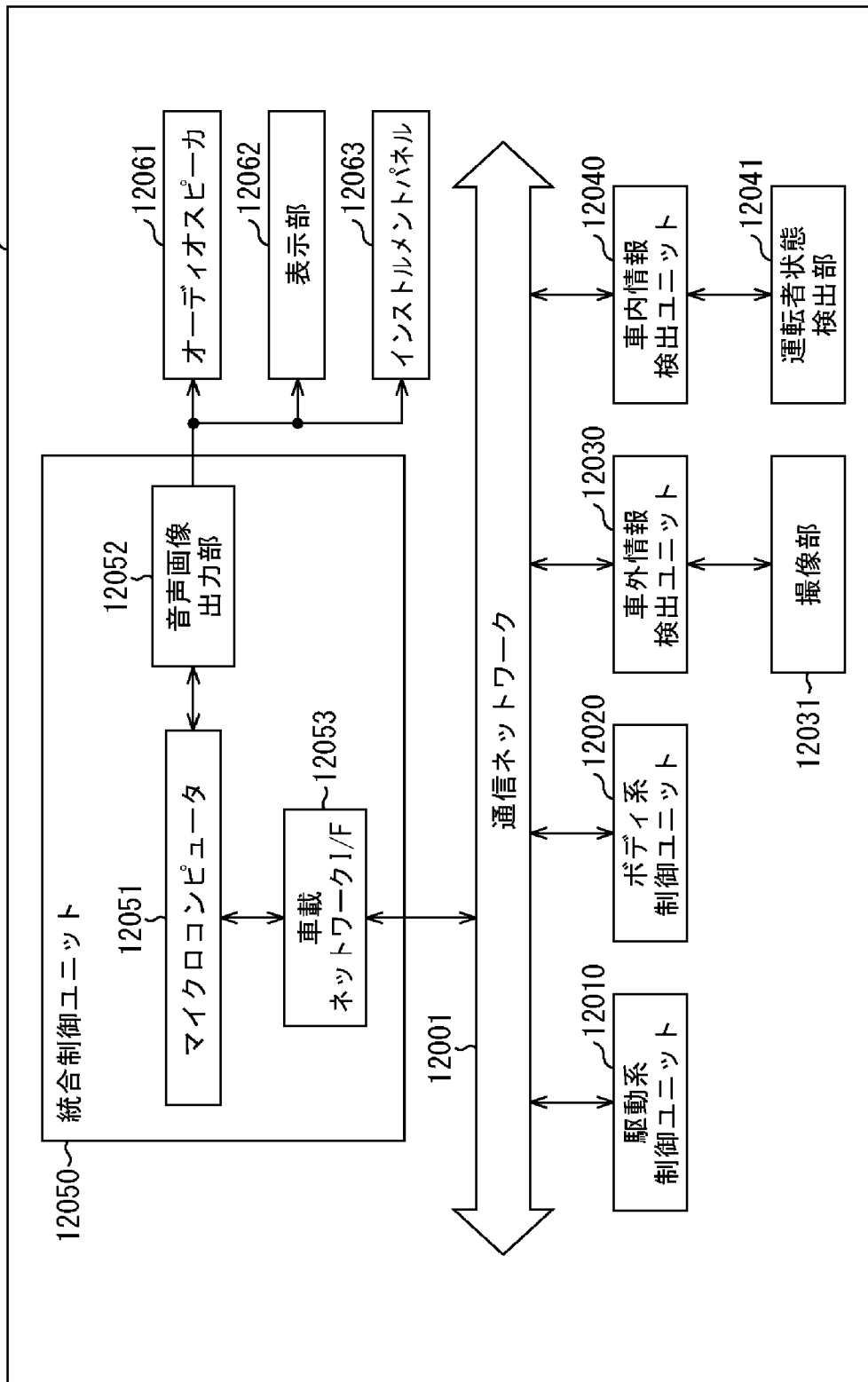
[図13]



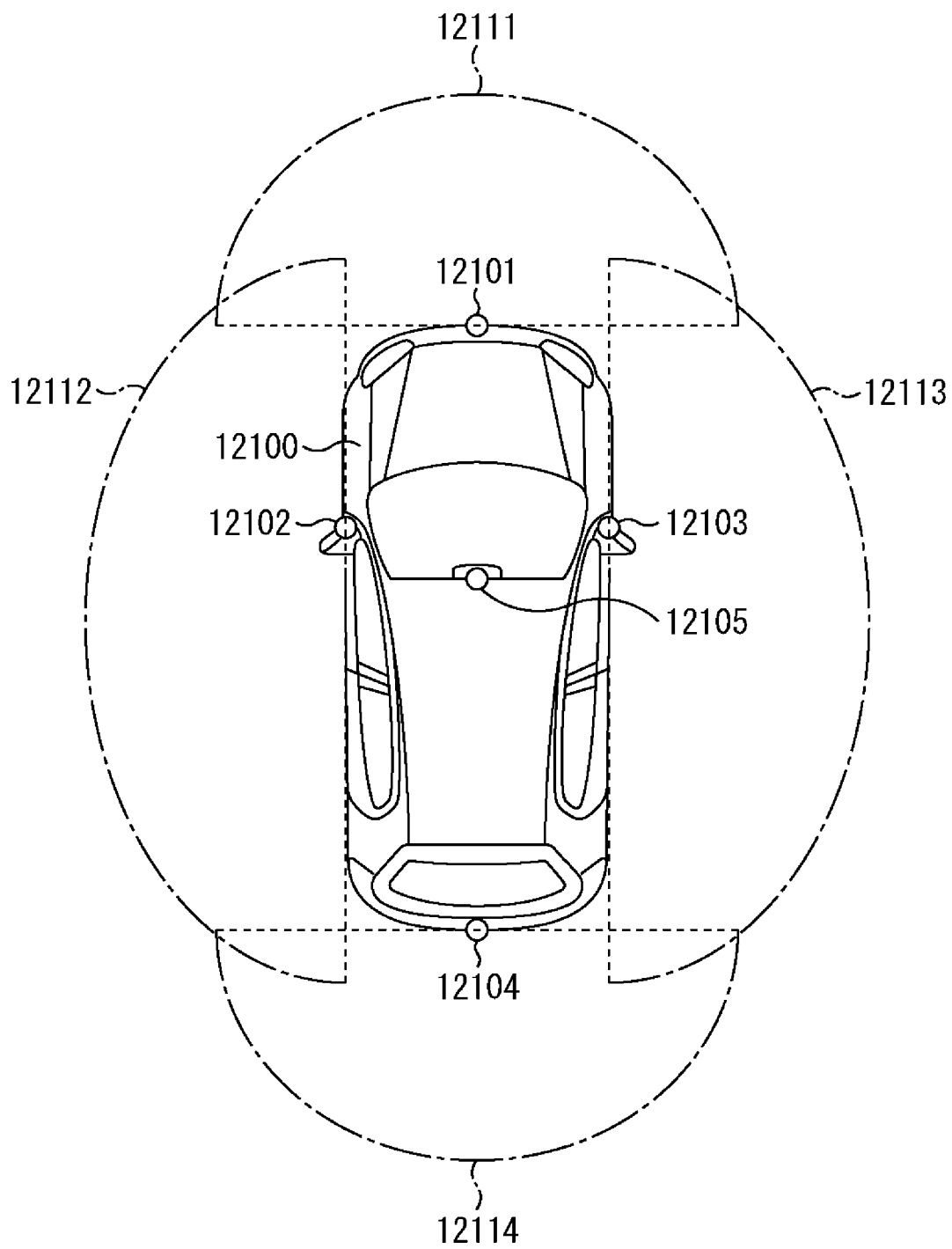
[図14]



[図15]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/049818

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H03M1/10(2006.01) i, H03M1/56(2006.01) i, H03M1/74(2006.01) i,
H04N5/378(2011.01) i

FI: H04N5/378, H03M1/56, H03M1/74, H03M1/10D

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H03M1/10, H03M1/56, H03M1/74, H04N5/378

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-259407 A (SONY CORPORATION) 22.12.2011 (2011-12-22), paragraphs [0033], [0059], [0061], [0074], fig. 6, 7, 10, 16	1-5
A	JP 7-46129 A (MITSUBISHI ELECTRIC CORPORATION) 14.02.1995 (1995-02-14), paragraphs [0020]-[0026], fig. 1, 2, 4, 5	1-5
A	JP 2006-121615 A (SONY CORPORATION) 11.05.2006 (2006-05-11), paragraphs [0042]-[0051], fig. 1-4	1-5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
30.01.2020

Date of mailing of the international search report
10.02.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2019/049818

JP 2011-259407 A 22.12.2011 US 2011/0279723 A1
paragraphs [0110], [0191], [0198],
[0234], fig. 6, 7, 10, 16
CN 102244742 A

JP 7-46129 A 14.02.1995 (Family: none)

JP 2006-121615 A 11.05.2006 (Family: none)

A. 発明の属する分野の分類（国際特許分類（IPC）） H03M 1/10(2006.01)i; H03M 1/56(2006.01)i; H03M 1/74(2006.01)i; H04N 5/378(2011.01)i FI: H04N5/378; H03M1/56; H03M1/74; H03M1/10 D										
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H03M1/10; H03M1/56; H03M1/74; H04N5/378 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2020年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2020年	日本国実用新案登録公報	1996 - 2020年	日本国登録実用新案公報	1994 - 2020年
日本国実用新案公報	1922 - 1996年									
日本国公開実用新案公報	1971 - 2020年									
日本国実用新案登録公報	1996 - 2020年									
日本国登録実用新案公報	1994 - 2020年									
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
A	JP 2011-259407 A（ソニー株式会社）22.12.2011（2011 - 12 - 22） 段落[0033], [0059], [0061], [0074], 図6-7, 10, 16	1-5								
A	JP 7-46129 A（三菱電機株式会社）14.02.1995（1995 - 02 - 14） 段落[0020]-[0026], 図1-2, 4-5	1-5								
A	JP 2006-121615 A（ソニー株式会社）11.05.2006（2006 - 05 - 11） 段落[0042]-[0051], 図1-4	1-5								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
<table border="0"> <tr> <td> * 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 </td> <td> “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献 </td> </tr> </table>			* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献						
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献									
国際調査を完了した日 30.01.2020		国際調査報告の発送日 10.02.2020								
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 花田 尚樹 5V 5889 電話番号 03-3581-1101 内線 3571								

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2019/049818

引用文献			公表日	パテントファミリー文献	公表日
JP	2011-259407	A	22.12.2011	US 2011/0279723 A1 段落[0110], [0191], [0198], [0234], 図6-7, 10, 16 CN 102244742 A	
JP	7-46129	A	14.02.1995	(ファミリーなし)	
JP	2006-121615	A	11.05.2006	(ファミリーなし)	