

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7547855号
(P7547855)

(45)発行日 令和6年9月10日(2024.9.10)

(24)登録日 令和6年9月2日(2024.9.2)

| | | | | | |
|------------|----------------|---------|-------|--|---|
| (51)国際特許分類 | | F I | | | |
| H 0 2 M | 3/28 (2006.01) | H 0 2 M | 3/28 | | B |
| H 0 2 M | 3/335(2006.01) | H 0 2 M | 3/335 | | E |
| | | H 0 2 M | 3/28 | | C |

請求項の数 4 (全14頁)

| | | | |
|----------|-----------------------------|----------|--|
| (21)出願番号 | 特願2020-139812(P2020-139812) | (73)特許権者 | 000003218 株式会社豊田自動織機 愛知県刈谷市豊田町2丁目1番地 |
| (22)出願日 | 令和2年8月21日(2020.8.21) | (74)代理人 | 100105957 弁理士 恩田 誠 |
| (65)公開番号 | 特開2022-35467(P2022-35467A) | (74)代理人 | 100068755 弁理士 恩田 博宣 |
| (43)公開日 | 令和4年3月4日(2022.3.4) | (72)発明者 | 吉田 恒平 愛知県刈谷市豊田町2丁目1番地 株式 会社豊田自動織機内 |
| 審査請求日 | 令和4年11月17日(2022.11.17) | (72)発明者 | 為永 陽樹 愛知県刈谷市豊田町2丁目1番地 株式 会社豊田自動織機内 |
| | | (72)発明者 | 杉本 拓也 愛知県刈谷市南桜町1丁目7番地1ア 最終頁に続く |

(54)【発明の名称】 DC / DCコンバータ、及びDC / DCコンバータの制御方法

(57)【特許請求の範囲】

【請求項1】

一次側、及び二次側の2つの巻線を有するトランスと、
直列に接続された複数のスイッチング素子を有した第1レグと、直列に接続された複数のスイッチング素子を有した第2レグとが互いに並列接続されたブリッジ回路であって、前記第1レグの上アームと、前記第1レグの下アームとの接続点は、第1リアクトルを介して前記一次側の巻線の一端に接続されつつ、前記第2レグの上アームと、前記第2レグの下アームとの接続点は、前記一次側の巻線の他端に接続される一次側のブリッジ回路と、直列に接続された複数のスイッチング素子を有した第3レグと、直列に接続された複数のスイッチング素子を有した第4レグとが互いに並列接続されたブリッジ回路であって、前記第3レグの上アームと、前記第3レグの下アームとの接続点は、第2リアクトルを介して前記二次側の巻線の一端に接続されつつ、前記第4レグの上アームと、前記第4レグの下アームとの接続点は、前記二次側の巻線の他端に接続される二次側のブリッジ回路と、前記一次側のブリッジ回路に接続された一次側の平滑コンデンサと、前記二次側のブリッジ回路に接続された二次側の平滑コンデンサと、前記一次側のブリッジ回路の各スイッチング素子、及び前記二次側のブリッジ回路の各スイッチング素子のスイッチングパターンを、第1のスイッチングパターンと、前記第1のスイッチングパターンとは前記各スイッチング素子のオン/オフ状態が逆である第2のスイッチングパターンとの順で交互に切り替えるスイッチングを行う駆動回路と、を備えるD A B方式のDC / DCコンバータであって、

前記駆動回路は、当該DC/DCコンバータの起動から既定時間の経過後は、既定の定常スイッチング周波数で前記スイッチングを行い、前記既定時間の経過前は、前記定常スイッチング周波数よりも高い周波数である起動時スイッチング周波数で前記スイッチングを行い、

前記DC/DCコンバータの起動から前記既定時間が経過する直前の前記各スイッチング素子のスイッチングパターンが前記第1のスイッチングパターンである場合、前記既定時間の経過後は、前記第2のスイッチングパターンに切り替えた後、前記第2のスイッチングパターン、前記第1のスイッチングパターンの順でスイッチングパターンを交互に切替え、

前記DC/DCコンバータの起動直後のスイッチングパターンを前記第1のスイッチングパターンとする、

ことを特徴とするDC/DCコンバータ。

【請求項2】

一次側、及び二次側の2つの巻線を有するトランスと、

直列に接続された複数のスイッチング素子を有した第1レグと、直列に接続された複数のスイッチング素子を有した第2レグとが互いに並列接続されたブリッジ回路であって、前記第1レグの上アームと、前記第1レグの下アームとの接続点は、第1リアクトルを介して前記一次側の巻線の一端に接続されつつ、前記第2レグの上アームと、前記第2レグの下アームとの接続点は、前記一次側の巻線の他端に接続される一次側のブリッジ回路と、

直列に接続された複数のスイッチング素子を有した第3レグと、直列に接続された複数のスイッチング素子を有した第4レグとが互いに並列接続されたブリッジ回路であって、前記第3レグの上アームと、前記第3レグの下アームとの接続点は、第2リアクトルを介して前記二次側の巻線の一端に接続されつつ、前記第4レグの上アームと、前記第4レグの下アームとの接続点は、前記二次側の巻線の他端に接続される二次側のブリッジ回路と、

前記一次側のブリッジ回路に接続された一次側の平滑コンデンサと、

前記二次側のブリッジ回路に接続された二次側の平滑コンデンサと、

前記一次側のブリッジ回路の各スイッチング素子、及び前記二次側のブリッジ回路の各スイッチング素子のスイッチングパターンを、第1のスイッチングパターンと、前記第1のスイッチングパターンとは前記各スイッチング素子のオン/オフ状態が逆である第2のスイッチングパターンとの順で交互に切り替えるスイッチングを行う駆動回路と、

を備えるDAB方式のDC/DCコンバータであって、

前記駆動回路は、当該DC/DCコンバータの起動から既定時間の経過後は、既定の定常スイッチング周波数で前記スイッチングを行い、前記既定時間の経過前は、前記定常スイッチング周波数よりも高い周波数である起動時スイッチング周波数で、半周期、又は一以上の周期と半周期だけ前記スイッチングを行い、

前記DC/DCコンバータの起動から前記既定時間が経過する直前の前記各スイッチング素子のスイッチングパターンが前記第1のスイッチングパターンである場合、前記既定時間の経過後は、前記第2のスイッチングパターンに切り替えた後、前記第2のスイッチングパターン、前記第1のスイッチングパターンの順でスイッチングパターンを交互に切替え、

前記DC/DCコンバータの起動直後のスイッチングパターンを前記第1のスイッチングパターンとする、

ことを特徴とするDC/DCコンバータ。

【請求項3】

一次側、及び二次側の2つの巻線を有するトランスと、直列に接続された複数のスイッチング素子を有した第1レグと、直列に接続された複数のスイッチング素子を有した第2レグとが互いに並列接続されたブリッジ回路であって、前記第1レグの上アームと、前記第1レグの下アームとの接続点は、第1リアクトルを介して前記一次側の巻線の一端に接続されつつ、前記第2レグの上アームと、前記第2レグの下アームとの接続点は、前記一次側の巻線の他端に接続される一次側のブリッジ回路と、直列に接続された複数のスイッ

10

20

30

40

50

チング素子を有した第3レグと、直列に接続された複数のスイッチング素子を有した第4レグとが互いに並列接続されたブリッジ回路であって、前記第3レグの上アームと、前記第3レグの下アームとの接続点は、第2リアクトルを介して前記二次側の巻線の一端に接続されつつ、前記第4レグの上アームと、前記第4レグの下アームとの接続点は、前記二次側の巻線の他端に接続される二次側のブリッジ回路と、前記一次側のブリッジ回路に接続された一次側の平滑コンデンサと、前記二次側のブリッジ回路に接続された二次側の平滑コンデンサと、を備え、前記一次側のブリッジ回路の各スイッチング素子、及び前記二次側のブリッジ回路の各スイッチング素子のスイッチングパターンを、第1のスイッチングパターンと、前記第1のスイッチングパターンとは前記各スイッチング素子のオン/オフ状態が逆である第2のスイッチングパターンとの順で交互に切り替えるスイッチングを行うDAB方式のDC/DCコンバータの制御方法であって、

10

前記DC/DCコンバータの起動から既定時間の経過後は、既定の定常スイッチング周波数で前記スイッチングを行い、前記既定時間の経過前は、前記定常スイッチング周波数よりも高い周波数である起動時スイッチング周波数で前記スイッチングを行い、

前記DC/DCコンバータの起動から前記既定時間が経過する直前の前記各スイッチング素子のスイッチングパターンが前記第1のスイッチングパターンである場合、前記既定時間の経過後は、前記第2のスイッチングパターンに切り替えた後、前記第2のスイッチングパターン、前記第1のスイッチングパターンの順でスイッチングパターンを交互に切替え、

前記DC/DCコンバータの起動直後のスイッチングパターンを前記第1のスイッチングパターンとする、

20

ことを特徴とするDC/DCコンバータの制御方法。

【請求項4】

一次側、及び二次側の2つの巻線を有するトランスと、直列に接続された複数のスイッチング素子を有した第1レグと、直列に接続された複数のスイッチング素子を有した第2レグとが互いに並列接続されたブリッジ回路であって、前記第1レグの上アームと、前記第1レグの下アームとの接続点は、第1リアクトルを介して前記一次側の巻線の一端に接続されつつ、前記第2レグの上アームと、前記第2レグの下アームとの接続点は、前記一次側の巻線の他端に接続される一次側のブリッジ回路と、直列に接続された複数のスイッチング素子を有した第3レグと、直列に接続された複数のスイッチング素子を有した第4レグとが互いに並列接続されたブリッジ回路であって、前記第3レグの上アームと、前記第3レグの下アームとの接続点は、第2リアクトルを介して前記二次側の巻線の一端に接続されつつ、前記第4レグの上アームと、前記第4レグの下アームとの接続点は、前記二次側の巻線の他端に接続される二次側のブリッジ回路と、前記一次側のブリッジ回路に接続された一次側の平滑コンデンサと、前記二次側のブリッジ回路に接続された二次側の平滑コンデンサと、を備え、前記一次側のブリッジ回路の各スイッチング素子、及び前記二次側のブリッジ回路の各スイッチング素子のスイッチングパターンを、第1のスイッチングパターンと、前記第1のスイッチングパターンとは前記各スイッチング素子のオン/オフ状態が逆である第2のスイッチングパターンとの順で交互に切り替えるスイッチングを行うDAB方式のDC/DCコンバータの制御方法であって、

30

40

前記DC/DCコンバータの起動から既定時間の経過後は、既定の定常スイッチング周波数で前記スイッチングを行い、前記既定時間の経過前は、前記定常スイッチング周波数よりも高い周波数である起動時スイッチング周波数で、半周期、又は一以上の周期と半周期だけ前記スイッチングを行い、

前記DC/DCコンバータの起動から前記既定時間が経過する直前の前記各スイッチング素子のスイッチングパターンが前記第1のスイッチングパターンである場合、前記既定時間の経過後は、前記第2のスイッチングパターンに切り替えた後、前記第2のスイッチングパターン、前記第1のスイッチングパターンの順でスイッチングパターンを交互に切替え、

前記DC/DCコンバータの起動直後のスイッチングパターンを前記第1のスイッチン

50

グパターンとする、

ことを特徴とするDC/DCコンバータの制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、DC/DCコンバータ、及びDC/DCコンバータの制御方法に関する。

【背景技術】

【0002】

DC/DCコンバータとして、特許文献1に見られるようなDAB(Dual Active Bridge)方式のDC/DCコンバータが知られている。DAB方式のDC/DCコンバータは、トランスの一次側、及び二次側の巻線にリアクトルを介してそれぞれ接続された2つのブリッジ回路と、それらのブリッジ回路にそれぞれ接続された一次側、及び二次側の平滑コンデンサと、を備えている。DAB方式のDC/DCコンバータでは、トランス、ブリッジ回路間に設置されるリアクトルにはあまり大きいインダクタンスは必要とされないため、トランスの漏れインダクタンスがリアクトルとして用いられることもある。

10

【先行技術文献】

【特許文献】

【0003】

【文献】特開2014-87134号公報

【発明の概要】

20

【発明が解決しようとする課題】

【0004】

上記のようなDAB方式のDC/DCコンバータでは、リアクトルのインダクタンスが小さい分、他の方式のDC/DCコンバータよりも、起動直後の電流の立ち上がりが高く、起動直後の回路に大電流が流れることがある。そのため、DC/DCコンバータの構成部品として、起動直後の大電流に耐えられるだけの高い電流耐性を有した高価な部品を採用する必要があり、製造コストの増大を招いている。

【0005】

本発明は、こうした実情に鑑みてなされたものであって、その解決しようとする課題は、起動直後のDC/DCコンバータに過大な電流が流れ難くすることにある。

30

【課題を解決するための手段】

【0006】

上記課題を解決するDC/DCコンバータは、一次側、及び二次側の2つの巻線を有するトランスと、リアクトルを介して前記一次側の巻線に接続されるブリッジ回路であって、複数のスイッチング素子を有した一次側のブリッジ回路と、リアクトルを介して前記二次側の巻線に接続されるブリッジ回路であって、複数のスイッチング素子を有した二次側のブリッジ回路と、リアクトルを介さずに前記一次側のブリッジ回路に接続された一次側の平滑コンデンサと、リアクトルを介さずに前記二次側のブリッジ回路に接続された二次側の平滑コンデンサと、前記一次側のブリッジ回路の各スイッチング素子、及び前記二次側のブリッジ回路の各スイッチング素子をスイッチングする駆動回路と、を備える。さらに上記DC/DCコンバータにおける前記駆動回路は、当該DC/DCコンバータの起動から既定時間の経過後は既定の定常スイッチング周波数で前記スイッチングを行い、前記既定時間の経過前は前記定常スイッチング周波数よりも高い周波数である起動時スイッチング周波数で前記スイッチングを行う。

40

【0007】

また、上記課題を解決するDC/DCコンバータの制御方法は、一次側、及び二次側の2つの巻線を有するトランスと、インダクタを介して前記一次側の巻線に接続されるブリッジ回路であって、複数のスイッチング素子を有した一次側のブリッジ回路と、インダクタを介して前記二次側の巻線に接続されるブリッジ回路であって、複数のスイッチング素子を有した二次側のブリッジ回路と、リアクトルを介さずに前記一次側のブリッジ回路に

50

接続された一次側の平滑コンデンサと、リアクトルを介さずに前記二次側のブリッジ回路に接続された二次側の平滑コンデンサと、を備えるDC/DCコンバータを制御する方法であって、前記DC/DCコンバータの起動から所定時間の経過後は、既定の定常スイッチング周波数で前記各スイッチング素子のスイッチングを行い、かつ前記所定時間の経過前は、前記定常スイッチング周波数よりも高い周波数である起動時スイッチング周波数で前記スイッチングを行うものである。

【0008】

上記DC/DCコンバータ、及びDC/DCコンバータの制御方法では、DC/DCコンバータの起動から既定時間が経過するまでの期間は、各スイッチング素子のスイッチングが定常スイッチング周波数よりも高い起動時スイッチング周波数で行われるため、起動直後のトランス等に流れる電流が抑えられる。したがって、DC/DCコンバータの起動直後に過大な電流が流れ難くなる。

10

【0009】

ここで、前記DC/DCコンバータの起動から前記既定時間が経過する直前の前記各スイッチング素子のスイッチングパターンを第1のスイッチングパターンとする。このとき、上記DC/DCコンバータにおける駆動回路は、前記既定時間の経過後、第2のスイッチングパターン、前記第1のスイッチングパターンの順でスイッチングパターンを交互に切替えるものであるとよい。さらに、同駆動回路は、前記DC/DCコンバータの起動直後のスイッチングパターンを前記第1のスイッチングパターンとするものであるとよい。また、上記DC/DCコンバータの制御方法においては、前記既定時間の経過後は、第2のスイッチングパターン、前記第1のスイッチングパターンの順でスイッチングパターンを交互に切替えるとよい。さらに、同制御方法において、前記DC/DCコンバータの起動直後のスイッチングパターンを前記第1のスイッチングパターンとするるとよい。

20

【発明の効果】

【0010】

本発明によれば、DC/DCコンバータの起動直後に過大な電流が流れ難くなる。

【図面の簡単な説明】

【0011】

【図1】DC/DCコンバータの一実施形態の電気回路図。

【図2】同DC/DCコンバータの動作中の、(a)～(d)は各スイッチング素子の駆動信号の推移を、(e)、(f)は各ブリッジ回路の接続点間電圧の推移を、それぞれ示すタイムチャート。

30

【図3】位相差を 0° として同DC/DCコンバータを定常動作させているときの、(a)～(d)は各スイッチング素子の駆動信号の推移を、(e)はトランス電流の推移を、それぞれ示すタイムチャート。

【図4】上記実施形態と電気回路構成が同じDC/DCコンバータの比較例において起動直後に定常動作を開始した場合の起動前後の期間における、(a)～(d)は各スイッチング素子の駆動信号の推移を、(e)はトランス電流の推移を、それぞれ示すタイムチャート。

【図5】上記実施形態のDC/DCコンバータの起動前後の期間における、(a)～(d)は各スイッチング素子の駆動信号の推移を、(e)はトランス電流の推移を、それぞれ示すタイムチャート。

40

【図6】上記実施形態のDC/DCコンバータの変形例の起動前後の期間における、(a)～(d)は各スイッチング素子の駆動信号の推移を、(e)はトランス電流の推移を、それぞれ示すタイムチャート。

【図7】上記実施形態のDC/DCコンバータの別の変形例の起動前後の期間における、(a)～(d)は各スイッチング素子の駆動信号の推移を、(e)はトランス電流の推移を、それぞれ示すタイムチャート。

【発明を実施するための形態】

【0012】

50

以下、DC/DCコンバータ、及びその制御方法の一実施形態を、図1～図7を参照して詳細に説明する。本実施形態のDC/DCコンバータは、DAB方式の双方向DC/DCコンバータとして構成されている。

【0013】

図1に示すように、本実施形態のDC/DCコンバータ10は、2つの直流電源E1、E2の間で双方向の電力変換を行うものとして構成されている。DC/DCコンバータ10は、一次側の巻線N1と二次側の巻線N2とを有したトランスTRと、一次側、及び二次側のブリッジ回路B1、B2と、一次側及び二次側の平滑コンデンサC1、C2と、を有している。

【0014】

一次側のブリッジ回路B1は、並列接続された第1レグ11と第2レグ12とを有する。第1レグ11は、直列に接続された第1及び第2のスイッチング素子Q1、Q2を有する。第1のスイッチング素子Q1と第2のスイッチング素子Q2との接続点P1は、インダクタL1を介してトランスTRの一次側の巻線N1の一端に接続されている。第2レグ12は、直列に接続された第3及び第4のスイッチング素子Q3、Q4を有する。第3のスイッチング素子Q3と第4のスイッチング素子Q4との接続点P2は、トランスTRの一次側の巻線N1の他端に接続されている。また、一次側の平滑コンデンサC1は、一次側のブリッジ回路B1における第1レグ11及び第2レグ12と並列に接続されている。

【0015】

二次側のブリッジ回路B2は、並列接続された第3レグ21と第4レグ22とを有する。第3レグ21は、直列接続された第5及び第6のスイッチング素子Q5、Q6を有する。第5のスイッチング素子Q5と第6のスイッチング素子Q6との接続点P3は、インダクタL2を介してトランスTRの二次側の巻線N2の一端に接続されている。第4レグ22は、直列接続された第7及び第8のスイッチング素子Q7、Q8を有する。第7のスイッチング素子Q7と第8のスイッチング素子Q8との接続点P4は、トランスTRの二次側の巻線N2の他端に接続されている。また、二次側の平滑コンデンサC2は、二次側のブリッジ回路B2における第3レグ21及び第4レグ22と並列に接続されている。

【0016】

第1及び第2のブリッジ回路B1、B2における各スイッチング素子Q1～Q8はそれぞれ、ダイオードが逆並列接続されたIGBTやMOSFET等からなっている。なお、こうしたDAB方式のDC/DCコンバータ10では、一次側、二次側の平滑コンデンサC1、C2がそれぞれ、リアクトルを介さずに一次側、二次側のブリッジ回路B1、B2に接続されている。また、こうしたDAB方式のDC/DCコンバータ10では、巻線N1、N2とブリッジ回路B1、B2との間に介設されるインダクタL1、L2にあまり大きいインダクタンスを持たせる必要はない。そのため、トランスTRの漏れインダクタンスをインダクタL1、L2として用いることも可能である。

【0017】

さらにDC/DCコンバータ10は、一次側及び二次側のブリッジ回路B1、B2の各スイッチング素子Q1～Q8を駆動する駆動回路30を備えている。駆動回路30は、各スイッチング素子Q1～Q8のそれぞれにパルス状の駆動信号を出力することで、各スイッチング素子Q1～Q8を駆動している。

【0018】

次に、図2を参照して、本実施形態のDC/DCコンバータ10の電力変換動作を説明する。図2(a)～(d)は、直流電源E1から直流電源E2へと電力を流す場合の各スイッチング素子Q1～Q8の駆動信号の推移を示している。また、図2(e)は、上記場合における、一次側のブリッジ回路B1の接続点P1、P2間の電圧である一次側の交流電圧VAの推移を、図2(f)は、二次側のブリッジ回路B2の接続点P3、P4間の電圧である二次側の交流電圧VBの推移を、それぞれ示している。なお、図2、及び後述の図3～図7におけるスイッチング素子の駆動信号の波形は、各ブリッジ回路B1、B2におけるスイッチング素子のオン、オフ切替え時に設定されるデッドタイムを省略したかた

10

20

30

40

50

ちで示されている。

【 0 0 1 9 】

このときの駆動回路 3 0 は、図 2 (a) ~ (d) に示す態様で一次側、及び二次側のブリッジ回路 B 1 , B 2 の各スイッチング素子 Q 1 ~ Q 8 を駆動する。すなわち、駆動回路 3 0 は、一次側のブリッジ回路 B 1 の各スイッチング素子 Q 1 ~ Q 4 のスイッチングを、同周期、かつ同位相で行う。

【 0 0 2 0 】

また、駆動回路 3 0 は、二次側のブリッジ回路 B 2 の各スイッチング素子 Q 5 ~ Q 8 のスイッチングを、一次側のブリッジ回路 B 1 の各スイッチング素子 Q 1 ~ Q 4 と同じ周期で行う。ただし、スイッチング素子 Q 6 , Q 7 は、スイッチング素子 Q 5 , Q 8 がオンの

10

【 0 0 2 1 】

さらに、駆動回路 3 0 は、一次側のブリッジ回路 B 1 の各スイッチング素子 Q 1 ~ Q 4 に対して、位相差 θ の遅れをもって二次側のブリッジ回路 B 2 の各スイッチング素子 Q 5 ~ Q 8 を駆動する。その結果、二次側の交流電圧 V_B には、一次側の交流電圧 V_A に対して位相差 θ の遅れが生じて、直流電源 E 1 から直流電源 E 2 へと電力が流れる。直流電源 E 1 から直流電源 E 2 に流れる電力は、位相差 θ が 0° のときには 0 となり、位相差 θ が 90° のときには最大となる。なお、図 2 の場合とは逆に、一次側のブリッジ回路 B 1 の各スイッチング素子 Q 1 ~ Q 4 のスイッチング周期の位相を二次側のブリッジ回路 B 2 の各スイッチング素子 Q 5 ~ Q 8 のスイッチング周期の位相よりも遅らせれば、直流電源 E 2 から直流電源 E 1 に向けて電力が流れる。このように DC / DC コンバータ 1 0 では、一次側、二次側のブリッジ回路 B 1 , B 2 間のスイッチング周期の位相差 θ により、直流電源 E 1 , E 2 間を流れる電力の大きさ、及び電力の方向が変化する。こうした DC / DC コンバータ 1 0 において駆動回路 3 0 は、外部からの指令に応じて位相差 θ を変化させることで、直流電源 E 1 , E 2 間を流れる電力の大きさ、及び電力の方向を制御している。

20

【 0 0 2 2 】

駆動回路 3 0 は、DC / DC コンバータ 1 0 の起動から既定時間の経過後は、上記のような各スイッチング素子 Q 1 ~ Q 8 のスイッチングを一定の周波数で行っている。以下の説明では、このときのスイッチング素子 Q 1 ~ Q 8 のスイッチングの周波数を定常スイッチング周波数 F_a と記載する。また、以下の説明では、こうした定常スイッチング周波数 F_a での各スイッチング素子 Q 1 ~ Q 8 のスイッチングを、定常駆動と記載する。

30

【 0 0 2 3 】

図 3 (a) ~ (d) は、位相差 θ を 0° とした DC / DC コンバータ 1 0 の定常駆動を継続しているときの各スイッチング素子 Q 1 ~ Q 8 の駆動信号の推移を、図 3 (e) はトランス電流 i_T の推移を、それぞれ示している。以下の説明では、スイッチング素子 Q 1 , Q 4 , Q 5 , Q 8 をオンとする一方でスイッチング素子 Q 2 , Q 3 , Q 6 , Q 7 をオフとするスイッチングのパターンを第 1 のスイッチングパターン A と記載する。また、スイッチング素子 Q 1 , Q 4 , Q 5 , Q 8 をオフとする一方でスイッチング素子 Q 2 , Q 3 , Q 6 , Q 7 をオンとするスイッチングパターンを第 2 のスイッチングパターン B と記載する。位相差 θ を 0° とした DC / DC コンバータ 1 0 の定常駆動中には、第 1 のスイッチングパターン A と第 2 のスイッチングパターン B とが交互に切替えられる。

40

【 0 0 2 4 】

図 3 (e) に示すように、トランス電流 i_T は、第 1 のスイッチングパターン A での駆動期間には時間の経過とともにプラス方向に変化していき、第 2 のスイッチングパターン B での駆動期間には時間の経過とともにマイナス方向に次第に変化していく。その結果、位相差 θ を 0° とした定常駆動中のトランス電流 i_T は、0 [A] を中心とした一定の振幅 I_a での増減を繰り返す。すなわち、このときのトランス電流 i_T は、下限を「 $- I_a / 2$ 」とし、上限を「 $I_a / 2$ 」とした範囲において増減を繰り返す。よって、このとき

50

のトランス電流 i_T の絶対値の最大値は「 $I_a / 2$ 」となる。

【0025】

DC/DCコンバータ10の起動時に駆動回路30は、位相差 θ を 0° として一次側、二次側の回路間に流れる電力を0とした状態で各スイッチング素子 $Q_1 \sim Q_8$ の駆動を開始する。しかしながら、下記のように、起動直後から定常駆動を開始すると、トランスTR等に過大な電流が流れる虞がある。

【0026】

図4(a)～(d)は、DC/DCコンバータ10の起動直後から位相差 θ を 0° とした定常駆動を開始した場合の各スイッチング素子 $Q_1 \sim Q_8$ の駆動信号の推移を、(e)はそのときのトランス電流 i_T の推移を、それぞれ示している。図4に示すように、この場合には、DC/DCコンバータ10を起動した時刻 t_0 から、スイッチング周波数を定常スイッチング周波数 F_a とした状態で各スイッチング素子 $Q_1 \sim Q_8$ のスイッチングが開始される。このときにも、トランス電流 i_T は、各スイッチング素子 $Q_1 \sim Q_8$ のスイッチングの開始後、一定の振幅 I_a での増減を繰り返す。

10

【0027】

ただし、DC/DCコンバータ10が停止している時刻 t_0 以前のトランス電流 i_T は $0 [A]$ となっている。よって、図4(e)に示すように、起動後の最初の第1のスイッチングパターンAでの各スイッチング素子 $Q_1 \sim Q_8$ の駆動期間には、トランス電流 i_T のプラス方向への変化が $0 A$ から開始される。そのため、DC/DCコンバータ10の起動直後のトランス電流 i_T は、下限を 0 、上限を I_a とした範囲で増減を繰り返す。ちなみに、上記態様での各スイッチング素子 $Q_1 \sim Q_8$ の駆動を継続すれば、トランス電流 i_T の振幅中心が次第に $0 [A]$ に近づいていき、やがては図3(e)に示す状態に移行する。しかしながら、DC/DCコンバータ10の起動直後には、トランス電流 i_T の絶対値の最大値が「 I_a 」となり、図3の場合の2倍となる。

20

【0028】

これに対して、本実施形態のDC/DCコンバータ10では、起動時のスイッチング素子 $Q_1 \sim Q_8$ の駆動を下記の態様で行うことで、起動直後の回路に過大な電流が流れる状況になり難くしている。

【0029】

図5に、本実施形態のDC/DCコンバータ10における起動前後の駆動態様を示す。なお、図5(a)～(d)は、起動前後の各スイッチング素子 $Q_1 \sim Q_8$ の駆動信号の推移を、図5(e)は起動前後のトランス電流 i_T の推移を、それぞれ示している。本実施形態の場合にも、時刻 t_0 におけるDC/DCコンバータ10の起動直後には、第1のスイッチングパターンAで各スイッチング素子 $Q_1 \sim Q_8$ が駆動される。ただし、駆動回路30は、時刻 t_0 からの最初の第1のスイッチングパターンAでの各スイッチング素子 $Q_1 \sim Q_8$ の駆動を、定常スイッチング周波数 F_a よりも高い周波数である起動時スイッチング周波数 F_b で行っている。以下の説明では、DC/DCコンバータ10の起動直後における、定常スイッチング周波数 F_a よりも高い周波数での各スイッチング素子 $Q_1 \sim Q_8$ の駆動を起動時駆動と記載する。本実施形態では、起動時駆動において、第1のスイッチングパターンAでの各スイッチング素子 $Q_1 \sim Q_8$ のスイッチングを1回だけ行っている。すなわち、本実施形態では、各スイッチング素子 $Q_1 \sim Q_8$ のスイッチング周期の半周期分の期間、起動時駆動を行っている。

30

40

【0030】

時刻 t_1 に起動時駆動を終了すると、駆動回路30は、スイッチング周波数を定常スイッチング周波数 F_a に変更した上で、第2のスイッチングパターンB、第1のスイッチングパターンAの順でスイッチングパターンを交互に切替える。すなわち、時刻 t_1 から定常駆動を開始している。

【0031】

なお、本実施形態では、時刻 t_0 からの第1のスイッチングパターンAによるスイッチング素子 $Q_1 \sim Q_8$ のスイッチング後、トランス電流 i_T が「 $I_a / 2$ 」に達した時点で

50

定常駆動を開始するように、起動時スイッチング周波数 F_b を設定している。このように設定された起動時スイッチング周波数 F_b の値は、定常スイッチング周波数 F_a の 2 倍よりも若干大きい値となる。

【 0 0 3 2 】

こうした本実施形態では、DC / DC コンバータ 10 の起動直後の各スイッチング素子 Q 1 ~ Q 8 のスイッチングが、定常スイッチング周波数 F_a よりも高い起動時スイッチング周波数 F_b で行われる。そのため、DC / DC コンバータ 10 の起動直後の、第 1 のスイッチングパターン A での各スイッチング素子 Q 1 ~ Q 8 のスイッチングが行われている期間のトランス電流 i_T のプラス方向への変化量が「 I_a 」よりも小さくなる。さらに、本実施形態では、上記期間におけるトランス電流 i_T のプラス方向への変化量が「 $I_a / 2$ 」となるように起動時スイッチング周波数 F_b を設定している。そのため、DC / DC コンバータ 10 の起動直後からトランス電流 i_T が、下限を「 $- I_a / 2$ 」とし、上限を「 $I_a / 2$ 」とした範囲内で増減を繰り返すようになる。

10

【 0 0 3 3 】

以上説明した本実施形態の DC / DC コンバータ 10、及びその制御方法によれば、以下の効果を奏することができる。

(1) DC / DC コンバータ 10 の起動から既定時間の経過後は定常スイッチング周波数 F_a で各スイッチング素子 Q 1 ~ Q 8 のスイッチングを行い、既定時間の経過前は定常スイッチング周波数 F_a よりも高い周波数である起動時スイッチング周波数 F_b で各スイッチング素子 Q 1 ~ Q 8 のスイッチングを行っている。そのため、DC / DC コンバータ 10 の起動直後のトランス電流 i_T の増大が抑えられて、DC / DC コンバータ 10 の起動直後に過大な電流が流れ難くなる。

20

【 0 0 3 4 】

(2) 起動直後の回路に流れる電流が抑えられる分、電流耐性が高くて高価な部品を DC / DC コンバータ 10 の構成部品として採用する必要がなくなる。そのため、DC / DC コンバータ 10 の製造コストが抑えられる。

【 0 0 3 5 】

(3) 起動時スイッチング周波数 F_b で各スイッチング素子 Q 1 ~ Q 8 のスイッチングを行ったときのトランス電流 i_T の振幅が、定常スイッチング周波数 F_a で各スイッチング素子 Q 1 ~ Q 8 のスイッチングを行ったときのトランス電流 i_T の振幅の半分となるように、起動時スイッチング周波数 F_b の値を設定している。そのため、定常駆動の開始直後より、トランス電流 i_T が 0 [A] を中心として増減を繰り返すようになる。したがって、定常駆動開始後のトランス電流 i_T の変化範囲が想定範囲を逸脱し難くなる。

30

【 0 0 3 6 】

本実施形態は、以下のように変更して実施することができる。本実施形態及び以下の変更例は、技術的に矛盾しない範囲で互いに組み合わせて実施することができる。

○第 1 のスイッチングパターン A、及び第 2 のスイッチングパターン B における各スイッチング素子 Q 1 ~ Q 8 の状態が、上記実施形態の場合とは逆の状態となるようにしてもよい。すなわち、スイッチング素子 Q 1, Q 4, Q 5, Q 8 をオフとする一方でスイッチング素子 Q 2, Q 3, Q 6, Q 7 をオンとするスイッチングパターンを第 1 のスイッチングパターンとする。そして、スイッチング素子 Q 1, Q 4, Q 5, Q 8 をオンとする一方でスイッチング素子 Q 2, Q 3, Q 6, Q 7 をオフとするスイッチングパターンを第 2 のスイッチングパターン B とする。

40

【 0 0 3 7 】

○上記実施形態では、起動時スイッチング周波数 F_b で各スイッチング素子 Q 1 ~ Q 8 のスイッチングを行ったときのトランス電流 i_T の振幅が、定常スイッチング周波数 F_a で各スイッチング素子 Q 1 ~ Q 8 のスイッチングを行ったときのトランス電流 i_T の振幅の半分となるように起動時スイッチング周波数 F_b を設定している。これに限らず、定常スイッチング周波数 F_a よりも高い周波数に起動時スイッチング周波数 F_b が設定されていれば、DC / DC コンバータ 10 の起動直後のトランス電流 i_T の増加を抑えられる。

50

【 0 0 3 8 】

○上記実施形態では、DC/DCコンバータ10の起動直後の起動時スイッチング周波数 F_b での各スイッチング素子 $Q_1 \sim Q_8$ のスイッチングを半周期分行っていた。例えば図6に示すように、DC/DCコンバータ10の起動直後の起動時スイッチング周波数 F_b での各スイッチング素子 $Q_1 \sim Q_8$ のスイッチングをより長い期間行うようにしてもよい。図6(a)～(d)には、こうした場合の各スイッチング素子 $Q_1 \sim Q_8$ の駆動信号の推移が、図6(e)には、こうした場合トランス電流 i_T の推移が、それぞれ示されている。図6の例では、DC/DCコンバータ10の起動直後に、起動時スイッチング周波数 F_b での各スイッチング素子 $Q_1 \sim Q_8$ のスイッチングを1周期半分行った後、定常スイッチング周波数 F_a での各スイッチング素子 $Q_1 \sim Q_8$ のスイッチングを開始している。この場合、DC/DCコンバータ10が起動した時刻 t_0 から起動時スイッチング周波数 F_b での各スイッチング素子 $Q_1 \sim Q_8$ のスイッチングが1周期半分行われた時刻 t_2 までの期間が、起動時駆動が行われる期間となる。図6(e)に示すように、こうした場合にも起動直後のトランス電流 i_T の増加が抑えられる。

10

【 0 0 3 9 】

○例えば図7に示すように、起動時駆動において、スイッチング周波数を段階的に変化させるようにしてもよい。図7(a)～(d)には、こうした場合の起動前後の各スイッチング素子 $Q_1 \sim Q_8$ の駆動信号の推移が、図7(e)には、こうした場合の起動前後のトランス電流 i_T の推移が、それぞれ示されている。図7の例では、DC/DCコンバータ10が起動した時刻 t_0 からその後に2周期半分のスイッチングが終了した時刻 t_3 までの期間に、各スイッチング素子 $Q_1 \sim Q_8$ のスイッチング周波数を、定常スイッチング周波数 F_a よりも高い周波数となる範囲内で段階的に低くしている。

20

【 0 0 4 0 】

○起動時駆動を行う期間は適宜変更してもよい。なお、起動直後のDC/DCコンバータ10に過大な電流が流れ難くするには、起動時駆動から定常駆動への移行直後のトランス電流 i_T の振幅中心が0[A]に近い値となるように起動時駆動を行う期間を設定することが望ましい。そして、そのためには、起動時駆動において各スイッチング素子 $Q_1 \sim Q_8$ のスイッチングが N 周期半分行われるように起動時駆動を行う期間を設定することが望ましい。なお、ここでの「 N 」は任意の自然数を示している。ここで、DC/DCコンバータ10における各スイッチング素子 $Q_1 \sim Q_8$ のスイッチングが、第1のスイッチングパターンAと第2のスイッチングパターンBとの2つのパターンを交互に切替えることで行われる場合を考える。起動時駆動において N 周期半分のスイッチングを行い、かつ起動時駆動から定常駆動に移行する直前のスイッチングパターンが第1のスイッチングパターンAであるとする。そうした場合、DC/DCコンバータ10の起動直後のスイッチングパターンが第1のスイッチングパターンAであれば、起動時駆動において N 周期半分のスイッチングが行われることになる。

30

【 0 0 4 1 】

○DC/DCコンバータ10は、第1のスイッチングパターンA、及び第2のスイッチングパターンBの2つのスイッチングパターンを交互に切替えるように各スイッチング素子 $Q_1 \sim Q_8$ のスイッチングを行うことで動作するように構成されていた。3つ以上のスイッチングパターンを周期的に切替えて動作するように構成されたDC/DCコンバータでも、その起動から既定時間が経過するまでの期間に、同既定時間の経過後よりも高い周波数でスイッチングを行うようにすれば、過大な電流が起動直後に流れ難くなる。

40

【 0 0 4 2 】

上記実施形態及びその変形例から把握される技術的思想、及びその作用効果を以下に記載する。

(イ)前記駆動回路は、前記一次側のブリッジ回路の各スイッチング素子のスイッチング周期に対する前記二次側のブリッジ回路の各スイッチング素子のスイッチング周期の位相差を0とした状態で前記起動時駆動を行い、かつ前記位相差を0とした状態で前記定常駆動を開始する請求項1又は請求項2に記載のDC/DCコンバータ。

50

【 0 0 4 3 】

(ロ) 前記起動時駆動は、前記一次側のブリッジ回路の各スイッチング素子のスイッチング周期に対する前記二次側のブリッジ回路の各スイッチング素子のスイッチング周期の位相差を 0 とした状態で行われ、かつ前記定常駆動は、前記位相差を 0 とした状態で開始される請求項 3 又は請求項 4 に記載の DC / DC コンバータの制御方法。

【 0 0 4 4 】

上記(イ)の DC / DC コンバータ、及び上記(ロ)の DC / DC コンバータの制御方法によれば、DC / DC コンバータの起動から定常駆動の開始までの期間には、一次側、二次側のブリッジ回路間に流れる電力が 0 となる。そのため、起動直後の動作が不安定な期間に DC / DC コンバータを通じて意図しない電力の流通が生じ難くなる。

10

【 符号の説明 】

【 0 0 4 5 】

1 0 ... DC / DC コンバータ、 3 0 ... 駆動回路、 B 1 ... 一次側のブリッジ回路、 B 2 ... 二次側のブリッジ回路、 C 1 ... 一次側の平滑コンデンサ、 C 2 ... 二次側の平滑コンデンサ、 L 1 , L 2 ... インダクタ、 N 1 ... 一次側の巻線、 N 2 ... 二次側の巻線、 Q 1 ~ Q 8 ... スイッチング素子、 T R ... トランス。

20

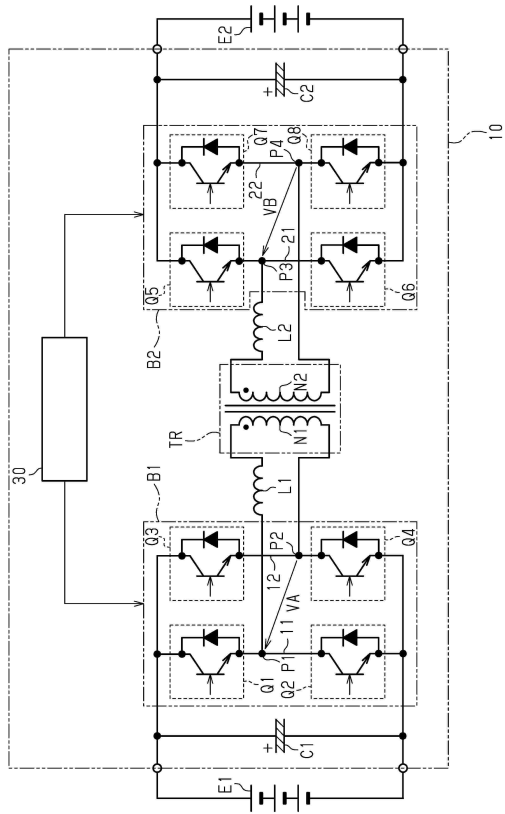
30

40

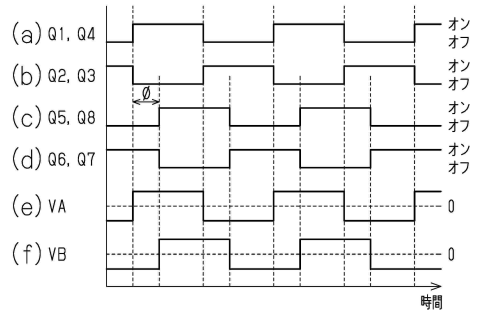
50

【図面】

【図 1】



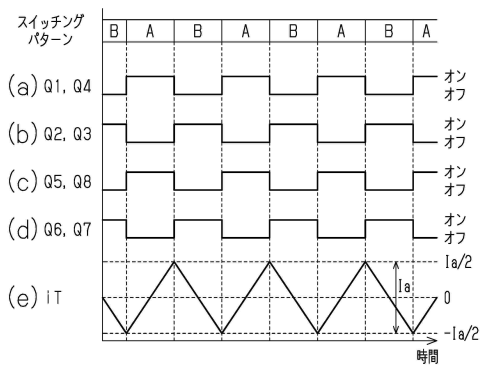
【図 2】



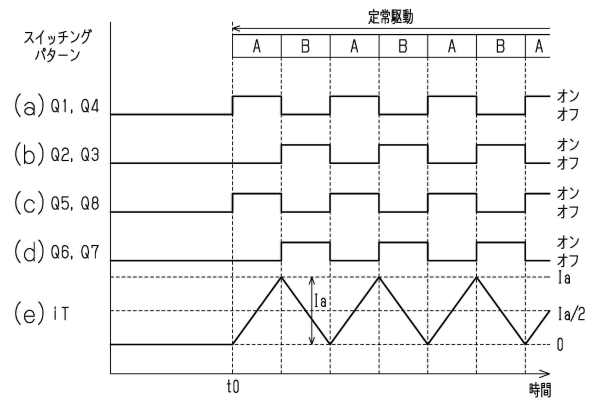
10

20

【図 3】



【図 4】

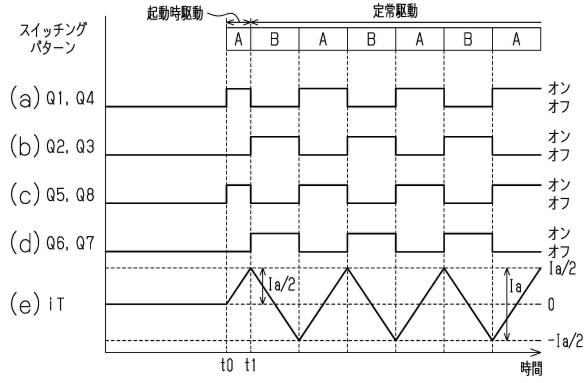


30

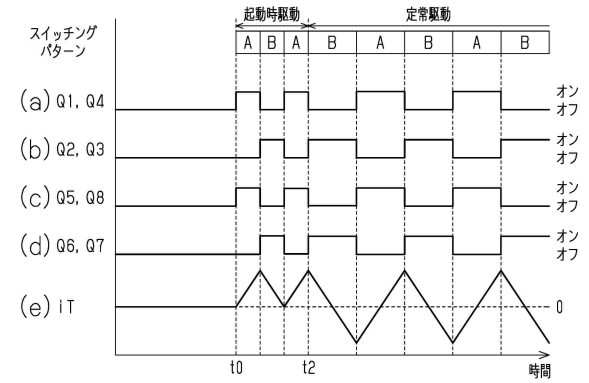
40

50

【 図 5 】

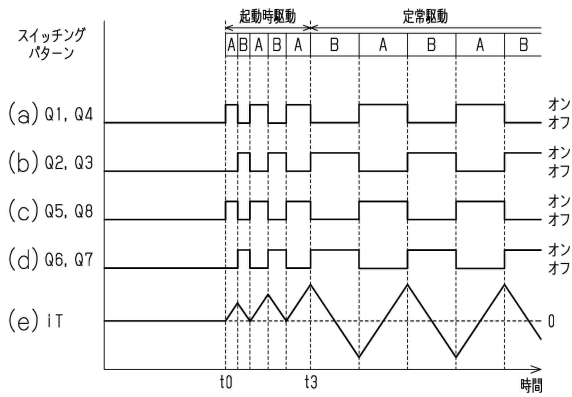


【 図 6 】



10

【 図 7 】



20

30

40

50

フロントページの続き

ルバックスタワー刈谷駅前アカリヤ 株式会社豊田自動織機ITソリューションズ内

審査官 白井 孝治

(56)参考文献 特開2018-026961(JP,A)

特表2008-543271(JP,A)

(58)調査した分野 (Int.Cl., DB名)

H02M 3/00 ~ 3/44