(19) OFICINA ESPAÑOLA DE PATENTES Y MARCAS

ESPAÑA

(11) Número de publicación: **2 829 414**

(51) Int. CI.:

H03M 13/29 (2006.01)
H04L 1/00 (2006.01)

(12) TRADUCCIÓN DE PATENTE EUROPEA T3

(96) Fecha de presentación y número de la solicitud europea: **01.02.2011 E 11000798 (6)**

(97) Fecha y número de publicación de la concesión europea: **07.10.2020 EP 2398150**

(54) Título: **Procedimiento y dispositivo para la transmisión de un flujo de datos de bloques con un número de símbolos diferente cada uno de ellos**

(30) Prioridad:

16.06.2010 DE 102010024043
02.08.2010 DE 102010033067

(45) Fecha de publicación y mención en BOPI de la traducción de la patente:
31.05.2021

(73) Titular/es:

ROHDE & SCHWARZ GMBH & CO. KG (100.0%)
Mühldorfstrasse 15
81671 München, DE

(72) Inventor/es:

SCHÄFER, ANDREW;
VOLYANSKIY, MIKHAIL y
DETERT, THORBEN

(74) Agente/Representante:

VALLEJO LÓPEZ, Juan Pedro

DESCRIPCIÓN

Procedimiento y dispositivo para la transmisión de un flujo de datos de bloques con un número de símbolos diferente cada uno de ellos

La invención se refiere a un procedimiento y un dispositivo para la transmisión de un flujo de datos de bloques con un número de símbolos diferente en cada caso.

En los canales de transmisión de frecuencia variable, los datos que han de transmitir por parte de uno o más usuarios del canal de transmisión se asignan alternativamente a varios bloques de en cada caso un número constante de símbolos de datos que se transmiten en cada caso en una frecuencia diferente (el llamado procedimiento de salto de frecuencia). En promedio, de esta manera se eleva la seguridad contra fallos (diversidad) de la capacidad de transmisión asociada en cada caso a uno o más usuarios. De esta manera, también se puede optimizar la relación señal-ruido de una transmisión en un canal de transmisión de frecuencia variable.

El cambio entre las frecuencias individuales en el procedimiento de salto de frecuencia se efectúa según una determinada regularidad estocástica que es conocida tanto por el emisor como por el receptor del sistema de transmisión, mientras que no es accesible a un tercero.

Las condiciones técnicas de un canal de fallo de bloque de este tipo se pueden extraer del artículo especializado de A. Guillen I Fabregas: "Coded Modulation in the Block-Fading Channel: Coding Theorems and Code Construction" en IEEE Transactions on Information Theory, Vol. 52, núm. 1, Enero 2006, páginas 91-144.

En la figura 1 se muestra un diagrama de bloques simplificado de una etapa transmisora para la transmisión en un canal de fallo de bloque:
Una fuente de información 1 genera una secuencia no codificada U de bits de datos para ser transmitida. Un codificador exterior 2, normalmente un codificador de bloque, genera, a partir de palabras de datos sucesivas no codificadas con respectivos bits de datos K de la secuencia no codificada U de bits de datos que se han de transmitir, correspondientes palabras de datos codificadas con respectivos bits de datos B para una secuencia codificada V de bits de datos. En un demultiplexor 4 y un intercalador (*interleaver*) 5, los bits de datos totales B de cada palabra de datos codificada de la secuencia codificada V de bits de datos, tras una intercalación de los bits de datos individuales, se distribuyen en un total de N bloques con en cada caso d bits de datos. Los en total d bits de datos de un bloque en un flujo de datos W_i se codifican en una unidad funcional 6_i perteneciente al respectivo bloque i que se compone en cada caso de un codificador interno 7_i y un modulador 8_i en al menos una palabra clave interna asociada -generalmente una palabra clave interna- de un flujo de datos Q_i con en cada caso m bits de datos y se empaquetan en un total de L símbolos de datos en cada caso y se modulan en una señal portadora P_i en una frecuencia portadora perteneciente al respectivo bloque. En un subsiguiente multiplexor 9, toda la señal de transmisión se compone de las en total N señales portadoras $P_1,P_2,..,P_i,..,P_N$ pertenecientes en cada caso a un bloque más los L símbolos de datos modulados en cada caso en cada señal portadora y una antena 10 para la transmisión.

La codificación externa garantiza que, si un bloque falla durante la transmisión debido, por ejemplo, a un desvanecimiento (*fading*) en el rango de frecuencias de la frecuencia portadora perteneciente al bloque fallido, los bits de datos útiles del bloque fallido pueden reconstruirse tras la desintercalación (*deinterleaving*) y la descodificación externa.

Entretanto es posible detectar por medio de terceros las frecuencias individuales utilizadas en el procedimiento de salto de frecuencia, así como las longitudes de bloque utilizadas en las frecuencias individuales. Además, entretanto es realista la interferencia selectiva por parte de terceros en los datos transmitidos en una ventana de tiempo que se encuentra al final de cada longitud de bloque. Para aumentar la seguridad contra interferencias de un canal de fallo de bloque, las longitudes de los bloques transmitidos en cada caso en cada frecuencia se modifican adicionalmente según una determinada regularidad estocástica.

A este respecto, en caso de variación de la longitud de bloque del respectivo bloque, se asigna un número de bits de datos correspondiente a la longitud de bloque. En el caso de que se asocie a los bloques individuales un número de bits de datos variable, si un bloque falla durante la transmisión, el decodificador externo ya no puede reconstruir exactamente los bits de datos útiles pertenecientes al bloque fallido a partir de la palabra clave recibida que contiene los datos de todos los bloques.

Khaled A.S. *et al* describe en "Analysis of Coding Schemes for Modulation and Error Control", IEEE Transactions of Information Theory, Vol. 41, núm. 6, Nov. 1995, un primer codificador en el lado del transmisor y un codificador Reed-Solomon que genera símbolos de datos codificados con en cada caso m bits de datos. En un subsiguiente intercalador, los símbolos de datos codificados se intercalan y, de esta manera, se genera una secuencia de símbolos de datos codificados en cada caso. En un subsiguiente segundo codificador, un codificador interno, se genera un marco de datos. En el lado del receptor, la secuencia recibida de símbolos de datos codificados se divide en cada caso en secuencias individuales con en cada caso un símbolo de datos codificado. Tras una descodificación y una desintercalación, las palabras de datos vuelven a estar disponibles con sus símbolos de datos.

El documento EP 2 136 523 A2 muestra un dispositivo para enviar un flujo de datos en una señal de transmisión multiportadora. El flujo de datos que se ha de transmitir se alimenta a un codificador de canal externo. Los datos codificados se distribuyen mediante un subsiguiente intercalador de tal modo que se obtiene la mejor distribución posible del contenido de información redundante. Un multiplexor inverso divide los bits de datos codificados e intercalados que se han de transmitir en flujos de datos individuales. Los flujos de datos individuales se transforman en cada caso por medio de codificadores internos individuales y en cada caso por medio de moduladores individuales en señales subportadoras que se corresponden con los bloques con un determinado número de símbolos de datos. Un sumador agrega las señales subportadoras y las reenvía a un canal de transmisión.

Es objetivo de la invención crear un procedimiento y un dispositivo para la transmisión de datos en bloques de diferente longitud de bloque en un canal de fallo de bloque con una seguridad contra fallos optimizada.

El objetivo de la invención se consigue mediante el procedimiento de acuerdo con la invención para generar un flujo de datos a partir de bloques con las características de la primera reivindicación independiente, y mediante el dispositivo de acuerdo con la invención para generar un flujo de datos a partir de bloques con las características de la tercera reivindicación independiente
mediante el procedimiento de acuerdo con la invención para la reconstrucción de un flujo de datos de bits de datos de bloques recibidos consecutivamente de símbolos de datos con las características de la segunda reivindicación independiente y mediante el dispositivo de acuerdo con la invención para la reconstrucción de un flujo de datos de bits de datos de bloques recibidos consecutivamente de símbolos de datos con las características de la cuarta reivindicación independiente. Perfeccionamientos técnicos ventajosos se reivindican en las respectivas reivindicaciones dependientes.

De acuerdo con la invención, a cada bloque se alimenta en cada caso un mismo número de bits de datos, correspondiéndose los bits de datos alimentados a todos los bloques con la suma de bits de datos de una palabra clave generada por el codificador externo. En caso de fallo de un bloque durante la transmisión, los bits de datos faltantes del bloque fallido, tras la desintercalación (*deinterleaving*), se distribuyen uniformemente sobre la palabra clave que debe ser descodificada por el descodificador externo y pueden ser reconstruidos sin problema por el descodificador externo si la tasa de código es suficiente.

Para generar un bloque con un número variable en el tiempo de símbolos de datos a partir de un número constante de bits de datos, que se alimentan a cada bloque en cada caso, que se corresponde con la longitud de bloque variable en el tiempo del respectivo bloque, se emplea para cada bloque individual en cada caso una modulación codificada, variable en el tiempo.

La modulación codificada, variable en el tiempo, en cada bloque realiza en este sentido en el respectivo bloque una tasa de información variable en el tiempo que se corresponde con la relación de los bits de datos asignados al respectivo bloque y el número, variable en el tiempo, de símbolos de datos modulados y codificados en un portador generado en el respectivo bloque.

Una modulación codificada es realizada por una forma de codificación utilizada en la codificación interna y/o una forma de modulación utilizada en la modulación. De ello se desprenden las siguientes formas de realización para la utilización combinada de una forma de codificación y una forma de modulación en una modulación codificada con respecto a la realización de un determinado número de símbolos de datos modulados en un portador del respectivo bloque con un número de bits de datos predefinido:
En una primera forma de realización de una modulación codificada, en cada ciclo individual de la asignación de bits de datos a un bloque, en cada bloque se realiza en cada caso una codificación idéntica que genera en cada bloque un número idéntico de bits codificados. Para la modulación, se utilizan diferentes formas de modulación entre los bloques individuales. Dentro de los bloques individuales, pueden considerarse formas de modulación idénticas o diferentes.

En una primera variante de la primera forma de realización, se genera en un codificador interno una única palabra clave en cada bloque individual y, para generar símbolos de datos modulados, codificados, en un portador, de un bloque, se utiliza en cada caso un determinado número de bits codificados de la única palabra clave.

En una segunda variante de la primera forma de realización, se generan en un codificador interno varias palabras clave en cada bloque individual y, para generar símbolos de datos modulados, codificados, en un portador, de un bloque, se utilizan en cada caso una palabra clave o varias palabras clave del codificador interno.

En esta primera forma de realización, se puede generar, con un número constante de bits de datos asignados a un bloque, prácticamente cualquier posible número de símbolos de datos modulados y codificados en un portador del bloque.

En una segunda forma de realización de una modulación codificada, en cada ciclo individual de la asignación de bits de datos a un bloque, entre cada bloque se realiza en cada caso una codificación diferente que genera en cada bloque

en cada caso un número diferente de bits codificados.

En una primera variante de la segunda forma de realización, en cada bloque se generan varias palabras clave en un correspondiente codificador interno. Cada palabra clave individual se utiliza para formar un único símbolo de datos que se modula en un portador perteneciente al bloque.

En una segunda variante de la segunda forma de realización, se genera en un codificador interno una única palabra clave en cada bloque individual. En cada bloque, se divide la respectiva palabra clave en bits codificados individuales para modular a partir de ellos un símbolo de datos o varios símbolos de datos en un portador perteneciente en cada caso a un bloque.

En una tercera variante de la segunda forma de realización, dentro de cada bloque individual se generan en un correspondiente codificador interno en cada caso varias palabras clave con una forma de codificación idéntica en cada caso y, para generar símbolos de datos, modulados, codificados en un portador, de un bloque, en cada caso se utilizan varias palabras clave del codificador interno necesarias para la respectiva forma de modulación.

En una tercera forma de realización de una modulación codificada, se realizan, en cada ciclo individual de la asignación de bits de datos a un bloque, varias codificaciones diferentes en cada caso dentro de cada bloque que genera en cada bloque en cada caso un número diferente de bits codificados.

En una primera variante de la tercera forma de realización, dentro de cada bloque individual, en un correspondiente codificador interno, se generan varias palabras clave con en cada caso diferentes formas de codificación y, para generar símbolos de datos, modulados, codificados, en un portador, de un bloque en cada caso se utilizan varias palabras clave completas y codificadas de diferente manera del codificador interno.

En una segunda variante de la tercera forma de realización, se generan, dentro de cada bloque individual en un correspondiente codificador interno, varias palabras clave con en cada caso diferentes formas de codificación y, para generar símbolos de datos, modulados, codificados, en un portador, de un bloque de varias palabras clave, codificadas diferentemente, del codificador interno, se utiliza en cada caso una cantidad de bits de datos codificados reducida con respecto al número total de los bits codificados.

En la segunda y la tercera formas de realización, se puede generar, con un número constante de bits de datos asignados a un bloque, cualquier número discrecional de símbolos de datos modulados y codificados en un portador del bloque.

El procedimiento de acuerdo con la invención y el dispositivo de acuerdo con la invención para generar un flujo de datos a partir de bloques con un número en cada caso diferente de símbolos y el procedimiento de acuerdo con la invención y el dispositivo de acuerdo con la invención para la reconstrucción de un flujo de datos de bits de datos a partir de bloques recibidos consecutivamente de símbolos de datos, se explican a continuación con formas de realización y variantes con ayuda del dibujo. Las figuras del dibujo muestran:

la Figura 1 un diagrama de bloques de una etapa de envío para un canal de fallo de bloque,

la Figura 2 una representación de un procedimiento de intercalación de bloque,

la Figura 3 un diagrama de bloques de una primera forma de realización de una etapa de envío de acuerdo con la invención para un canal de fallo de bloque,

la Figura 4 un diagrama de bloques de una segunda forma de realización de una etapa de envío de acuerdo con la invención para un canal de fallo de bloque,

la Figura 5 una representación esquemática a modo de ejemplo de la distribución de los bits de datos que se han de transmitir en bloques individuales,

la Figura 6 una tabla a modo de ejemplo con una distribución a modo de ejemplo de los bits de datos que se han de transmitir en bloques individuales,

la Figura 7A una estructura de datos a modo de ejemplo de un bloque en el caso de una primera variante de una primera forma de realización para una modulación codificada,

la Figura 7B una estructura de datos a modo de ejemplo de un bloque en el caso de una segunda variante de la primera forma de realización para una modulación codificada,

la Figura 7C una estructura de datos a modo de ejemplo de un bloque en el caso de una primera variante de la segunda forma de realización para una modulación codificada,

la Figura 7D una estructura de datos a modo de ejemplo de un bloque en el caso de una segunda variante de una segunda forma de realización para una modulación codificada,

la Figura 7E una estructura de datos a modo de ejemplo de un bloque en el caso de una tercera variante de una segunda forma de realización para una modulación codificada,

la Figura 7F una estructura de datos a modo de ejemplo de un bloque en el caso de una primera variante de una tercera forma de realización para una modulación codificada,

la Figura 7G una estructura de datos a modo de ejemplo de un bloque en el caso de una segunda variante de una tercera forma de realización para una modulación codificada,

la Figura 8 un diagrama de bloques a modo de ejemplo de una etapa de recepción de acuerdo con la invención para un canal de fallo de bloque,

la Figura 9 un diagrama de flujo de un ejemplo de realización del procedimiento de acuerdo con la invención para generar un flujo de datos a partir de bloques de símbolos de datos que se deben transmitir en cada caso consecutivamente y

la Figura 10 un diagrama de flujo de un ejemplo de realización del procedimiento de acuerdo con la invención para la reconstrucción de un flujo de datos de bits de datos a partir de bloques de símbolos de datos recibidos consecutivamente.

A continuación, se explica un ejemplo de realización del procedimiento de acuerdo con la invención para generar un flujo de datos a partir de bloques de símbolos de datos que se deben transmitir en cada caso consecutivamente con ayuda del diagrama de flujo de la figura 9, así como un ejemplo de realización del correspondiente dispositivo para generar un flujo de datos a partir de bloques de símbolos de datos que se deben transmitir en cada caso consecutivamente con ayuda de los diagramas de bloques de las figuras 3 o 4.

En la primera etapa de procedimiento S10, se genera en una fuente de información 1 a partir de informaciones que deben transmitirse un flujo de datos de bits de datos. En este sentido, puede tratarse de información de uno o varios usuarios. Los campos de aplicación en los que se genera la información que se va a intercambiar pueden referirse al intercambio de voz, vídeo, audio y/o datos.

En la siguiente etapa de procedimiento S20, se efectúa una codificación del flujo de datos en un codificador externo 2. Para ello, se completan en cada caso palabras de datos consistentes en cada caso en *K* Bits del flujo de datos *U* no codificado con palabras clave compuestas en cada caso de *B* Bits de un flujo de datos *V* codificado. Para una codificación externa, son apropiados códigos de bloque habituales como, por ejemplo, códigos Reed-Solomon. Debe seleccionarse un valor adecuado para la tasa de codificación de la codificación externa que, por un lado, no se dimensione demasiado reducido para garantizar, en el marco de la descodificación, una reconstrucción segura de los bits de datos de uno o varios bloques en caso de un fallo de uno o varios bloques durante la transmisión, y, por otro lado, no se seleccione demasiado elevado para obtener una tasa de información lo más elevada posible en la transmisión. El codificador externo 2 constituye con los codificadores internos 7_1, 7_2,..., 7_i, .., 7_n, que se describirán más adelante, en cada caso un turbo codificador.

En la subsiguiente etapa de procedimiento S30, en un demultiplexor 4, se efectúa una distribución del flujo de datos codificado *V* entre los en total *d* bloques con en cada caso *N* bits de datos codificados. Los *d* bloques con en cada caso *N* bits de datos codificados también se alimentan en la etapa de procedimiento S30 a un intercalador (*interleaver*) 5. El intercalador 5 es un intercalador de bloques, en el que, de acuerdo con la figura 2, se escriben los *N* bits de datos codificados de cada uno de los *d* bloques en *N* elementos de almacenamiento en cada caso de en cada caso una de las filas de una memoria interna, dispuesta con forma de matriz y, a continuación, los bits de datos de los *d* elementos de almacenamiento de cada una de los *N* columnas de la memoria interna se leen secuencialmente y se conducen en cada caso como flujo de datos $W_1,W_2,..,W_i,..,W_N$ de bloques con en cada caso *d* bits de datos a en cada caso una de las *N* salidas del intercalador 5. De acuerdo con la figura 2, la operación de intercalación puede incluir opcionalmente también un intercambio de los contenidos guardados de elementos de almacenamiento en columnas y/o en filas de la memoria interna dispuesta con forma de matriz.

Mediante la intercalación de los bits de datos individuales de los bloques individuales se garantiza que, en caso de fallo de un bloque en el trayecto de transmisión, los bits de datos individuales de un bloque original alimentado al intercalador 5 estén distribuidos uniformemente entre todos los *N* bloques generados por el intercalador 5, solo se vean afectados en la medida del factor $\frac{1}{N}$ por el fallo y, por tanto, se puedan reconstruir en el marco de la descodificación de manera relativamente segura en el descodificador externo, que se explicará más adelante.

En la siguiente etapa de procedimiento S40, para cada uno de los en total *N* flujos de datos $W_1,W_2,..,W_i,..,W_N$ de bloques de bits de datos codificados en cada caso una conexión en serie $6_1,6_2,..,6_i,..,6_N$ de en cada caso un codificador

interno $7_1,7_2,..,7_i,..,7_N$ y en cada caso un modulador 8_1, $8_2,..,8_i,..,8_N$, se efectúa una modulación codificada para en cada caso una señal portadora $P_1,P_2,..,P_i..,P_N$ con en cada caso un número $l_1,L_2,..,L_i,..,L_N$ de símbolos de datos modulados en el portador. La señal portadora presenta a este respecto una frecuencia portadora específica de bloque.

El número $L_1,L_2,..,L_i,..,L_N$ de símbolos de datos en cada uno de los en total N bloques individuales es en cada caso variable en el tiempo y también puede ser diferente entre los bloques individuales. Dado que el número d de bits de datos que se alimenta a cada bloque individual del flujos de datos $W_1,W_2,..,W_i,..,W_N$ es el mismo, mientras que el número $L_1,L_2,..,L_i,..,L_N$ de símbolos de datos S en cada bloque individual de los en total N flujos de datos $W_1,W_2,..,W_i,..,W_N$ es en cada caso variable en el tiempo, se requiere una modulación codificada variable en el tiempo que se puede realizar mediante una modificación de la forma de codificación y/o mediante una modificación de la forma de modulación a lo largo del tiempo. Posibles formas de realización y variantes en las que se combina en cada caso una forma de codificación con una forma de modulación para realizar un determinado número $L_1,L_2,..,L_i,..,L_N$ de símbolos de datos S en cada bloque individual de los en total N flujos de datos $W_1,W_2,..,W_i,..,W_N$ se explican a continuación con ayuda de las figuras 7A, 7B, 7C, 7D, 7E, 7F y 7G:
En una primera forma de realización de una modulación codificada, para la que se cumple el diagrama de bloques de la etapa de emisión de la figura 3, se aplica en el respectivo codificador interno $7_1,7_2,..,7_i,..,7_N$ dentro de un bloque de en total d bits de datos en cada caso un número idéntico de bits de datos para formar una palabra clave o varias palabras clave con un número m de bits codificados en el respectivo flujo de datos $Q_1,Q_2,..,Q_i,..,Q_N$ de palabras clave.

A continuación, en el modulador 8_1, $8_2,..,8_i,..,8_N$ perteneciente al respectivo bloque, se transfiere en cada caso una palabra clave o varias palabras clave a en cada caso un símbolo de datos S y se modula en un portador. Las formas de modulación utilizadas son diferentes en cada caso entre los bloques individuales y, dentro de un bloque, pueden ser idénticas o diferentes.

En una primera variante de una primera forma de realización de una modulación codificada, cuya estructura de datos se muestra en la figura 7A, en cada bloque se genera en cada caso una única palabra clave con un número m de bits codificados y se utilizan los bits codificados individuales de esta única palabra clave para formar en cada caso un símbolo de datos S, dependiendo el número de los bits codificados de la forma de modulación utilizada en la modulación de cada símbolo de datos S. En la figura 1A, las formas de modulación utilizadas entre los bloques individuales son, a modo de ejemplo, en cada caso diferentes, mientras que dentro de los bloques individuales son en cada caso idénticas. Alternativamente, las formas de modulación utilizadas dentro de los bloques individuales también pueden ser diferentes mediante la utilización de un modulador de variación de tiempo.

En una segunda variante de una primera forma de realización de una modulación codificada, cuya estructura de datos se muestra en la figura 7B, se generan en cada bloque en cada caso varias palabras clave codificadas con un correspondiente número $m_{1j},m_{2j},...,m_{ij},..,m_{Nj}$ de bits codificados (el índice j se refiere a este respecto a la correspondiente palabra clave dentro de un bloque). La codificación es idéntica tanto dentro de los bloques individuales como entre los bloques individuales. Con respecto a la modulación, se utilizan diferentes formas de modulación entre los bloques individuales y, dentro de los bloques individuales, formas de modulación idénticas o diferentes, en este sentido, se puede agrupar una palabra clave o se pueden agrupar varias palabras clave en un símbolo de datos S. También una cantidad parcial de bits codificados de una palabra clave o varias palabras clave pueden utilizarse en cada caso para formar un símbolo de datos. En el primer bloque de la estructura de datos representada en la figura 7B, se transfiere, por ejemplo, cada palabra clave en cada caso a un correspondiente símbolo de datos S, mientras en que en el segundo bloque se agrupan en cada caso dos palabras clave en un símbolo de datos S y, en el bloque N, en cada caso tres palabras clave en un símbolo de datos S.

En una segunda forma de realización de una modulación codificada, en el respectivo codificador interno $7_1,7_2,..,7_i,..,7_N$ dentro de un bloque de en total d bits de datos en cada caso, de acuerdo con la figura 4, se aplica un diferente número $m_1,m_2,...,m_i,..,m_N$ de bits codificados para formar una palabra clave o varias palabras clave en el respectivo flujo de datos $Q_1,Q_2,..,Q_i,..,Q_N$ de palabras clave. Las palabras clave individuales dentro de un bloque presentan en cada caso un número $m_{1j},m_{2j},...,m_{ij},..,m_{Nj}$ de bits codificados.

A continuación, en el modulador 8_1, $8_2,..,8_i,..,8_N$ perteneciente al respectivo bloque, se transfiere en cada caso una palabra clave o varias palabras clave a en cada caso un símbolo de datos S y se modula en un portador, siendo la forma de modulación utilizada dentro de los bloques individuales idéntica o diferente y siendo diferente la forma de modulación utilizada entre los bloques individuales.

En una primera variante de una segunda forma de realización de una modulación codificada, cuya estructura de datos se muestra en la figura 7C, se generan en cada bloque en cada caso varias palabras clave codificadas. La codificación es idéntica dentro de los bloques individuales, mientras que es diferente entre los bloques individuales. Así, se obtiene un número $m_1,m_2,...,m_i,..,m_N$ diferente de bits codificados entre los bloques individuales, mientras que las palabras clave individuales dentro de los bloques individuales presentan en cada caso un número $m_{1j},m_{2j},...,m_{ij},..,m_{Nj}$ de bits codificados. Dado que cada palabra clave individual se transfiere a un correspondiente símbolo de datos S, entre los bloques individuales se utilizan diferentes formas de modulación, mientras que dentro de los bloques individuales se utiliza en cada caso una forma de modulación idéntica.

En una segunda variante de una segunda forma de realización de una modulación codificada, cuya estructura de datos se muestra en la figura 7D, en los codificadores internos individuales $7_1,7_2,..,7_i,..,7_N$ se genera en cada caso una única palabra clave con un correspondiente número $m_1,m_2,...,m_i,..,m_N$ de bits codificados. Generalmente, como se muestra en la figura 7D, se utilizan dentro de los bloques individuales diferentes formas de modulación. Para generar un número $L_1,L_2,...,L_i,..,L_N$ diferente de símbolos de datos S entre los bloques individuales, alternativamente, sobre la base del diferente número $m_1,m_2,...,m_i..,m_N$ de bits codificados en cada bloque, en determinadas circunstancias también puede conducir a la meta la utilización de una forma de modulación idéntica en cada bloque y esto queda también bajo el alcance de la invención. Finalmente, la utilización de diferentes formas de modulación entre los bloques individuales también puede servir al objetivo en determinadas circunstancias y también queda bajo el alcance de la invención.

En una tercera variante de una segunda forma de realización de una modulación codificada, cuya estructura de datos se muestra en la figura 7E, se generan en los codificadores internos individuales $7_1,7_2,..,7_i,..,7_N$ en cada caso varias palabras clave, siendo la forma de codificación utilizada idéntica dentro de los bloques individuales, en equivalencia con la primera variante de la segunda forma de realización, mientras que es diferente entre los bloques individuales. Así, se obtiene un número $m_1,m_2,...,m_i,..,m_N$ diferente de bits codificados entre los bloques individuales, mientras que las palabras clave individuales dentro de los bloques individuales presentan en cada caso un número $m_{1j},m_{2j},...,m_{ij},..,m_{Nj}$ de bits codificados. En la subsiguiente modulación, se transfieren en cada caso varias palabras clave codificadas idénticas en cada bloque a un símbolo de datos S y se modulan en un portador perteneciente al bloque.

Finalmente, también queda dentro del alcance de la invención una cuarta variante de la segunda forma de realización de la modulación codificada que no aparece representada en las figuras, y en la que una cantidad parcial de los bits codificados de una palabra clave o varias palabras clave se agrupa en un símbolo de datos S y se modula en un portador perteneciente al bloque.

En una tercera forma de realización de una modulación codificada, en el respectivo codificador interno $7_1,7_2,..,7_i,..,7_N$ dentro de un bloque de en total d bits de datos en cada caso, de acuerdo con la figura 4, se utiliza un diferente número $m_1,m_2,...,m_i,..,m_N$ de bits codificados para formar varias palabras clave en el respectivo flujo de datos $Q_1,Q_2,..,Q_i,..,Q_N$ de palabras clave. Las palabras clave individuales dentro de un bloque presentan en cada caso un número $m_{1j},m_{2j},...,m_{ij},..,m_{Nj}$ de bits codificados, siendo diferente en cada caso el número $m_{1j},m_{2j},...,m_{ij},..,m_{Nj}$ de bits codificados de las palabras clave individuales dentro de un bloque en contraste con la segunda forma de realización de la modulación codificada debido a la utilización de diferentes formas de codificación.

A continuación, en el modulador 8_1, 8_2, .., 8_i, .., 8_N perteneciente al respectivo bloque, utilizando una forma de modulación idéntica o diferente dentro de un bloque y una forma de modulación diferente entre los bloques individuales en cada caso, se transfiere una palabra clave o varias palabras clave a en cada caso un símbolo de datos S y se modula en un portador.

En una primera variante de una tercera forma de realización de una modulación codificada, cuya estructura de datos se muestra en la figura 7F, en los codificadores internos $7_1,7_2,..,7_i,..,7_N$ pertenecientes en cada caso a los bloques individuales, se generan en cada caso palabras clave con diferentes formas de codificación dentro de cada bloque individual y simultáneamente entre los bloques individuales. En la subsiguiente modulación, se transfieren en cada caso varias palabras clave codificadas diferentes a un símbolo de datos S y se modulan en un portador perteneciente al bloque. Las formas de modulación utilizadas pueden ser a este respecto idénticas dentro de un bloque (véase forma de modulación en el primer bloque de la estructura de datos mostrada en la figura 7F) o diferente (véanse las formas de modulación en el segundo bloque de la estructura de datos mostrada en la figura 7F).

En una segunda variante de la tercera forma de realización de una modulación codificada, cuya estructura de datos se muestra en la figura 7G, se generan palabras clave dentro de cada bloque individual y también entre diferentes bloques en cada caso con diferentes formas de codificación. En la subsiguiente modulación, se transfiere en cada caso una cantidad parcial de bits de codificación de varias palabras clave codificadas diferentes a un símbolo de datos S y se modulan en un portador perteneciente al bloque.

En la etapa de procedimiento final S50 se agrupan en un multiplexor 9 las señales portadoras $P_1,P_2,..,P_i,..,P_N$ generadas en cada caso en los moduladores individuales $8_i,8_2,..,8_i,..,8_N$ con en cada caso un número $L_1,L_2,..,L_i,..,L_N$ de símbolos de datos modulados S en el portador en una señal de transmisión global y se alimentan a una antena 10 para su transmisión.

En la figura 5 se resume esquemáticamente de nuevo cómo un flujo de datos V de palabras clave generadas por el codificador interno 2 se divide por medio de un multiplexor 4 en un total de N flujos de datos $W_1,W_2,..,W_i,..,W_N$, que presentan en cada caso un idéntico número d de bits de datos y, por medio de una modulación codificada de variación de tiempo se transforman en señales portadoras $P_1,P_2,..,P_i,..,P_N$ con en cada caso un número $L_1,L_2,..,L_i,..,L_{N\,b}$ variable en el tiempo de símbolos de datos modulados S en el portador.

Sobre esta base, en la figura 6 se muestra a modo de ejemplo cómo con un total de N flujos de datos $W_1,W_2,..,W_i,..,W_N$ con bloques, que presentan en cada caso un idéntico número m = 200 de bits de datos, se pueden generar señales

portadoras $P_1,P_2,..,P_i..,P_N$ con en cada caso un número $L_1,L_2,...,L_i,..,L_N$ diferente de símbolos de datos modulados S en un portador. El diferente número $L_1,L_2,..,L_i,..,L_N$ de símbolos de datos modulados S en un portador por señal portadora $P_1,P_2,..,P_i,..,P_N$ se realiza por medio de un número diferentemente compuesto de símbolos de datos modulados por medio de dos formas de modulación en cada caso en una señal portadora (número de símbolos de datos QPSK modulados en relación con el número de los símbolos de datos 8PSK modulados). De esta manera, para cada bloque se genera en los flujos de datos individuales $W_1,W_2,..,W_i,..,W_N$ una tasa de información variable en el tiempo $I_1,I_2,..,I_i,..,I_N$ como relación del número d idéntico de bits de datos por bloque y el número $L_1,L_2,..,L_i,..,L_N$ variable en el tiempo de símbolos de datos por bloque $\left(I_1 = \frac{d}{L_1}, I_2 = \frac{d}{L_2}, .., I_i = \frac{d}{L_i}, .., I_N = \frac{d}{L_N} \right)$.

A continuación, se explica un ejemplo de realización del procedimiento de acuerdo con la invención para la reconstrucción de un flujo de datos de bits de datos compuesto de bloques de símbolos de datos recibidos consecutivamente con ayuda del diagrama de flujo de la figura 10 en combinación con el dispositivo de acuerdo con la invención para la reconstrucción de un flujo de datos de bits de datos de bloques de símbolos de datos recibidos consecutivamente con ayuda del ejemplo de realización del diagrama de bloques de la figura 8.

En la primera etapa de procedimiento S100, las señales portadoras $P_1',P_2',..,P_i',..,P_N'$, contenidas en la señal de transmisión global, que presentan en cada caso una diferente frecuencia portadora, tras la recepción con una antena 11, se dividen en un demultiplexor 12 en un total de N señales portadoras individuales $P_1',P_2',..,P_i',..,P_N'$ con en cada caso un número $L_1,L_2,..,L_i,..,L_N$ de símbolos de datos modulados en el portador por bloque. La información relevante para el receptor al demultiplexar, qué número $L_1,L_2,..,L_i,..,L_N$ variable en el tiempo de símbolos de datos modulados S en la respectiva señal portadora $P_1',P_2',..,P_i',..,P_N'$ por bloque se transmite en la secuencia temporal y, por tanto, qué forma de codificación y de modulación se utiliza en la palabra clave en el símbolo de datos individual dentro de un bloque, se determina previamente entre emisor y receptor y, por ejemplo, se transmite en la capa de seguridad de la transmisión entre emisor y receptor.

En la siguiente etapa de procedimiento S110 se efectúa, en una respectiva conexión en serie 13_1, 13_2,..., 13_i,..,13_N compuesta de desmoduladores $14_1,14_2,..,14_i,..,14_N$ y codificadores internos $15_1,15_2,..,15_i,..,15_N$, una desmodulación combinada y descodificación interna de las respectivas señales portadoras de los símbolos de datos S moduladas en los bloques de las respectivas señales portadores $P_1',P_2',..,P_i',..,P_N'$ en un portador en cada caso. Mientras que en la desmodulación se determinan a partir de los símbolos de datos modulados S en las respectivas señales portadoras $P_1',P_2',..,P_i',..,P_N'$ los correspondientes flujos de datos $Q_1',Q_2',..,Q_i',..,Q_N'$ de palabras clave, en la descodificación interna se generan a partir de los flujos de datos $Q_1',Q_2',..,Q_i',..,Q_N'$ de palabras clave, valores estimativos de palabras de datos en bloques de flujos de datos $\widehat{W}_1',\widehat{W}_2',..,\widehat{W}_i',..,\widehat{W}_N'$ que contienen en cada caso un número d constante de bits de datos.

La desmodulación y descodificación interna se realiza en simetría especular con respecto a la modulación y codificación interna. Por tanto, las formas de realización y variantes de la modulación codificada mencionadas en la etapa de procedimiento S40 del procedimiento de acuerdo con la invención para generar un flujo de datos a partir de bloques de símbolos de datos que deben transmitirse en cada caso consecutivamente se cumplen simétricamente también para la desmodulación y descodificación combinadas en la etapa de procedimiento S110 y, por ello, no se explican en este contexto de manera explícita ni detallada.

En la siguiente etapa de procedimiento S120, los en total d bits de datos se distribuyen en los bloques individuales de los en total N flujos de datos $\widehat{W}_1',\widehat{W}_2',...,\widehat{W}_i',...,\widehat{W}_N'$ en un desintercalador 16 con simetría especular con respecto al intercalador 5 de las figuras 3 y 4 entre en total d bloques con en cada caso N bits de datos. En este sentido, los procedimientos de intercalación o *interleaving* mostrados en la figura 2 se aplican con simetría especular a la operación de desintercalación o *deinterleaving*.

También en la etapa de procedimiento S120, se efectúa en un multiplexor 17 la fusión de los en total d bloques generados en el desintercalador 16 con en cada caso N bits de datos en un único flujo de datos $\widehat{V}'$ con palabras de datos codificadas compuestas de en cada caso B bits de datos.

Finalmente, en la etapa de procedimiento final S130 se efectúa la descodificación exterior del flujo de datos $\widehat{V}'$ con palabras de datos compuestas de en cada caso B bits de datos en un descodificador externo 18 que genera valores estimativos para palabras de datos no codificadas de un flujo de datos $\widehat{U}$ con palabras de datos no codificadas, compuestas en cada caso de K bits de datos.

La invención no se restringe a las formas de realización y variantes representadas en los dos procedimientos de acuerdo con la invención y en los dos dispositivos de acuerdo con la invención. Todas las características descritas y/o mostradas se pueden combinar entre sí discrecionalmente en el marco de la invención.

REIVINDICACIONES

1. Procedimiento para generar un flujo de datos a partir de bloques, cada uno de ellos con un número determinado de símbolos de datos (*S*) que deben transmitirse, con las siguientes etapas de procedimiento:

distribución de bits de datos. que deben transmitirse en los bloques individuales que deben generarse del flujo de datos. en un demultiplexor y
generación de símbolos de datos (*S*) en los bloques individuales por medio de una modulación codificada de los bits de datos distribuidos en cada caso en los bloques individuales, asignándose a cada uno de los bloques un mismo número (*d*) de bits de datos,
caracterizado por que el número (L_1,L_2,..,L_i,..,L_N) de símbolos de datos modulados (S) es variable en el tiempo en cada uno de los bloques individuales y por que, a partir de los bits de datos asignados al respectivo bloque, por medio de una modulación codificada, variable en el tiempo, utilizada en el respectivo bloque, que realiza una tasa de información variable en el tiempo (I_1,I_2,..,I_i,..,I_N) en el respectivo bloque, se genera el número variable en el tiempo (L_1,L_2,..,L_i,..,L_N) de símbolos de datos (*S*) en el respectivo bloque,
efectuándose la modulación codificada, variable en el tiempo, utilizada en el respectivo bloque, mediante variación temporal de una forma de modulación utilizada.

2. Procedimiento según la reivindicación 1,
caracterizado
por que la modulación codificada, temporalmente variable, utilizada en el respectivo bloque se efectúa mediante variación temporal de una forma de codificación utilizada en una codificación interna.

3. Procedimiento según una de las reivindicaciones 1 o 2,
caracterizado
por que en cada bloque se utiliza en cada caso una forma de codificación idéntica y se utilizan diferentes formas de modulación entre los bloques.

4. Procedimiento según la reivindicación 3,
caracterizado
por que, dentro de un bloque, se utilizan formas de modulación idénticas.

5. Procedimiento según la reivindicación 3,
caracterizado
por que, dentro de un bloque, se utilizan diferentes formas de modulación.

6. Procedimiento según una de las reivindicaciones 1 o 2,
caracterizado
por que se utilizan en cada caso diferentes formas de codificación entre los bloques individuales.

7. Procedimiento según la reivindicación 6,
caracterizado
por que una sola palabra clave se empaqueta en un símbolo de datos asociado (S) para la modulación en un portador perteneciente al respectivo bloque.

8. Procedimiento según la reivindicación 6,
caracterizado
por que varias palabras clave se empaquetan en un único símbolo de datos asociado (S) para la modulación en un portador perteneciente al respectivo bloque.

9. Procedimiento según la reivindicación 6,
caracterizado
por que una parte de bits codificados de una palabra clave se empaqueta en cada caso en un símbolo de datos asociado (S) para la modulación en un portador perteneciente al respectivo bloque.

10. Procedimiento según una de las reivindicaciones 1 o 2,
caracterizado
por que se utilizan en cada caso varias formas de codificación dentro los bloques individuales.

11. Procedimiento según una de las reivindicaciones 1 a 10,
caracterizado
por que los datos de bits que se deben transmitir se someten a una codificación externa antes de la asignación a los bloques individuales.

12. Procedimiento según la reivindicación 11,
caracterizado

por que el número *(N)* de bloques es fijo y se corresponde con un cociente del número *(B)* de datos de bits contenidos en una palabra clave generada por la codificación externa y del número *(d)* de bits de datos contenidos en cada uno de los bloques.

13. Procedimiento según una de las reivindicaciones 1 a 12,
caracterizado
por que los datos de bits que se deben transmitir se intercalan entre sí antes de la asociación a los bloques individuales.

14. Procedimiento según una de las reivindicaciones 1 a 13,
caracterizado
por que los bloques individuales de cada uno de los símbolos de datos (*S*) que deben transmitirse consecutivamente se agrupan secuencialmente en el flujo de datos.

15. Procedimiento para la reconstrucción de un flujo de datos de bits de datos a partir de bloques recibidos consecutivamente con un número determinado de símbolos de datos (*S*) cada uno de ellos, con las siguientes etapas de procedimiento:

separación de los símbolos de datos pertenecientes cada uno de ellos a un bloque (*S*),
reconstrucción de los bits de datos contenidos en cada uno de los símbolos de datos (*S*) de los bloques individuales mediante desmodulación y descodificación combinadas y
fusión del flujo de datos de bits de datos con los bits de datos reconstruidos de cada uno de los símbolos de datos (*S*) de los bloques individuales,
asignándose a cada bloque en cada caso un mismo número (*d*) de bits de datos,
caracterizado por que el número (L_1, L_2,.., L_i, ..,L_n) de símbolos de datos(S) transmitido en cada bloque es en cada caso variable en el tiempo entre los bloques individuales y
por que, a partir de los bits de datos asignados al respectivo bloque, mediante una modulación codificada, variable en el tiempo, utilizada en cada caso en el respectivo bloque, que realiza una tasa de información variable en el tiempo ($I_1,I_2,..,I_i,..,I_N$) en el respectivo bloque, se genera el número variable en el tiempo $(L_1,L_2,..,L_i,..,L_N)$ de símbolos de datos (*S*) en el respectivo bloque,
habiéndose efectuado la modulación codificada, variable en el tiempo, utilizada en el respectivo bloque, mediante variación temporal de una forma de modulación utilizada.

16. Dispositivo para generar un flujo de datos a partir de bloques cada uno de ellos con un número determinado de símbolos de datos (*S*) que deben transmitirse, con:
un demultiplexor (4) para distribuir los bits de datos que se han de transmitir en bits de datos que se han de transmitir en cada caso en los bloques individuales del flujo de datos que se han de generar, y
en cada caso una conexión en serie ($6_1,6_2,..,6_i,..,6_N$) de un codificador interno ($7_1,7_2,..,7_i,..,7_N$) y un modulador de variación de tiempo ($8_1,8_2,..,8_i,..,8_N$) para cada bloque para generar símbolos de datos (*S*) en el respectivo bloque a partir de los bits de datos distribuidos en cada respectivo bloque, asignando el demultiplexor (4) a cada bloque en cada caso un mismo número (*d*) de bits de datos,
caracterizado por que el número (L_1, L_2,..,L_i,..,L_n) de símbolos de datos (S) modulados es en cada caso variable en el tiempo entre los bloques individuales y
por que los moduladores de variación de tiempo (8_1, 8_2,...,8_1,..,8_N), a partir de los bits de datos asignados al respectivo bloque, mediante una modulación codificada, variable en el tiempo, utilizada en cada caso respectivo bloque que realiza una tasa de información variable en el tiempo ($I_1',I_2,..,I_l,..,I_N$) en el respectivo bloque, generan el número variable en el tiempo $(L_1,L_2,..,L_i,..,L_N)$ de símbolos de datos (*S*) en el respectivo bloque,
efectuándose la modulación codificada, variable en el tiempo, utilizada en el respectivo bloque, mediante variación temporal de una forma de modulación utilizada.

17. Dispositivo según la reivindicación 16,
caracterizado
por que al demultiplexor (4) se antepone un codificador externo (2) para generar una palabra clave a partir de los bits de datos que se deben transmitir, correspondiéndose el número *(B)* de bits de datos contenido en cada palabra clave con el producto del número fijo *(N)* de bloques y el número *(d)* de bits de datos asignado a cada bloque.

18. Dispositivo según las reivindicaciones 16 o 17,
caracterizado
por que al demultiplexor (4) se pospone un intercalador (5) para la intercalación entre sí de los bits de datos contenidos en una palabra clave generada por el codificador externo (2).

19. Dispositivo según una de las reivindicaciones 16 a 18,
caracterizado
por que, a las conexiones en serie (6_1, 6_2,..,6_i,..,6_N) compuestas en cada caso por un codificador interno (7_1, 7_2,.., 7_i,.., 7_n) y en cada caso un modulador de variación temporal ($8_1,8_2,..,8_i,..,8_N$), está pospuesto un multiplexor (9) para generar el flujo de datos a partir de los bloques individuales.

20. Dispositivo para la reconstrucción de un flujo de datos de bits de datos a partir de bloques recibidos consecutivamente con un número determinado de símbolos de datos (*S*) cada uno de ellos, con
un demultiplexor (12) para la separación de los símbolos de datos pertenecientes a cada bloque (*S*),
cada caso una conexión en serie (13_1,13_2,...,13_i,..,13_N) formada por un desmodulador (14_1,14_2,..,14_i,..,14_N) y un descodificador interno (15_1,15_2,..,15_i,..,15_N) para cada bloque para reconstruir los bits de datos contenidos en los símbolos de datos (*S*) del respectivo bloque y
un multiplexor (17) para fusionar el flujo de datos de bits de datos con los bits de datos reconstruidos a partir de los símbolos de datos (*S*) de los bloques individuales,
asignándose a cada bloque en cada caso un mismo número (*d*) de bits de datos,
caracterizado por que el número (L_1,L_2,..,L_i,..,L_N) de símbolos de datos (S) transmitido en cada bloque es variable en el tiempo entre cada uno de los bloques individuales y por que, a partir de los bits de datos asignados al respectivo bloque, por medio de una modulación codificada, variable en el tiempo, utilizada en cada respectivo bloque, que realiza una tasa de información variable en el tiempo (I_1',I_2,..,I_i,..,I_N) en el respectivo bloque, se genera el número variable en el tiempo *(L_1,L_2,..,L_i,..,L_N)* de símbolos de datos (*S*) en el respectivo bloque,
habiéndose efectuado la modulación codificada, variable en el tiempo, utilizada en el respectivo bloque, mediante variación temporal de una forma de modulación utilizada.

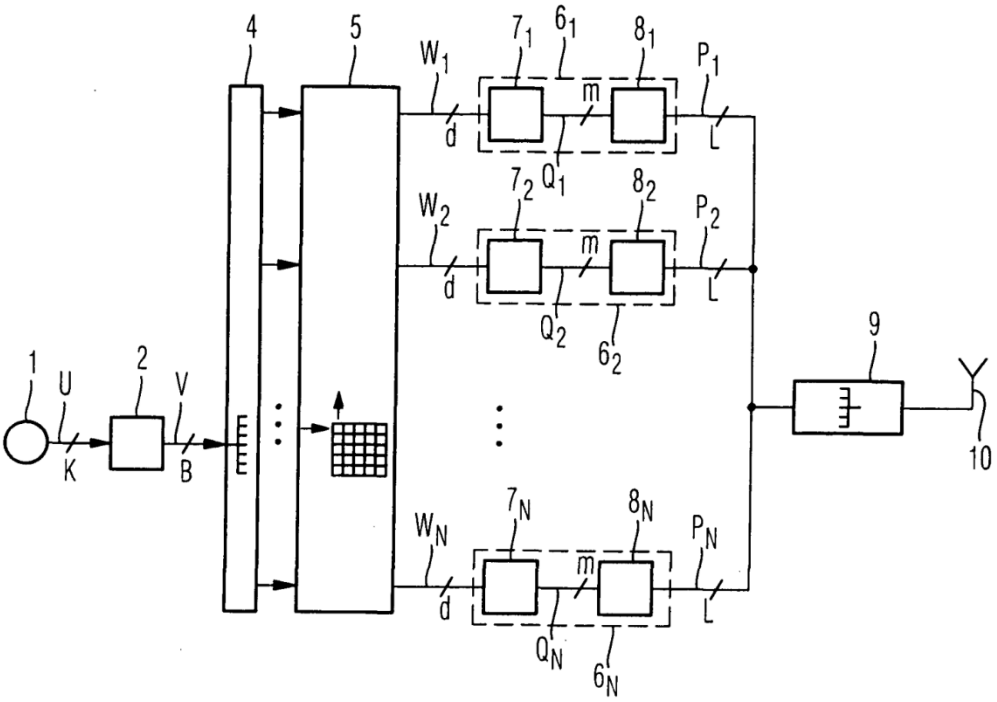
1
U
K
2
V
B
4
5
W1
d
7 1
6 1
m
8 1
P1
L
Q1
W2
7 2
8 2
P2
Q2
6 2
WN
7N
8N
PN
QN
6N
9
10

Fig. 1

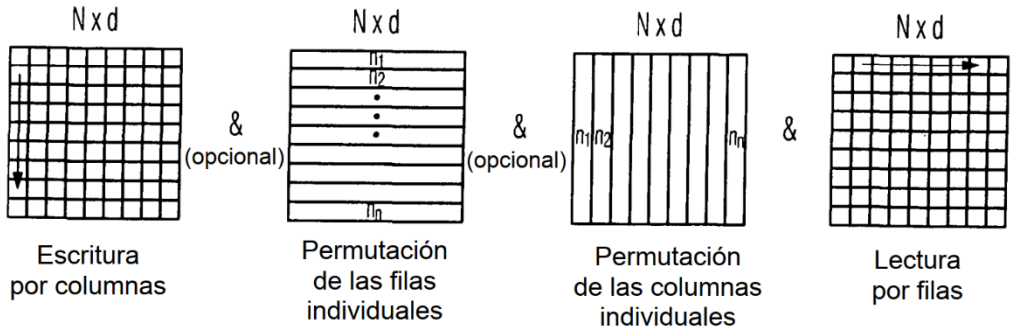
N x d
&
(opcional)
N x d
n1
n2
nn
&
(opcional)
N x d
n1 n2
nn
&
N x d
Escritura
por columnas
Permutación
de las filas
individuales
Permutación
de las columnas
individuales
Lectura
por filas

Fig. 2

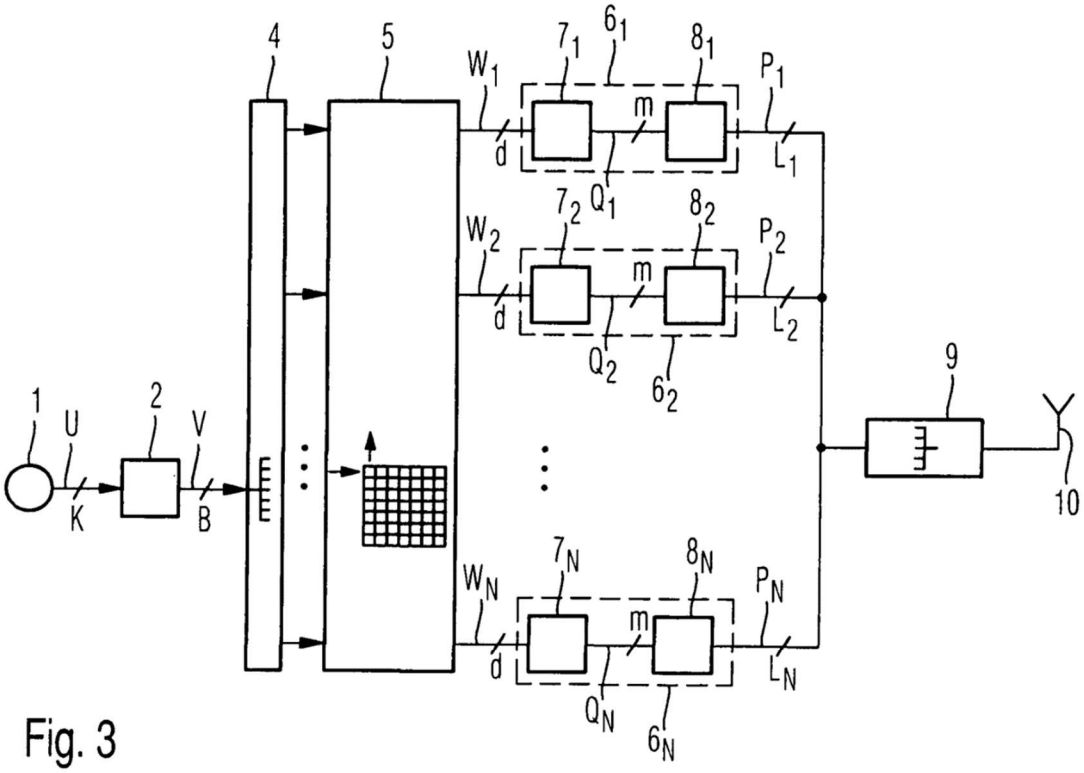
1
U
K
2
V
B
4
5
W1
7 1
6 1
8 1
P1
m
d
L1
Q1
W2
7 2
8 2
P2
L2
Q2
6 2
9
10
WN
7 N
8 N
PN
LN
QN
6 N

Fig. 3

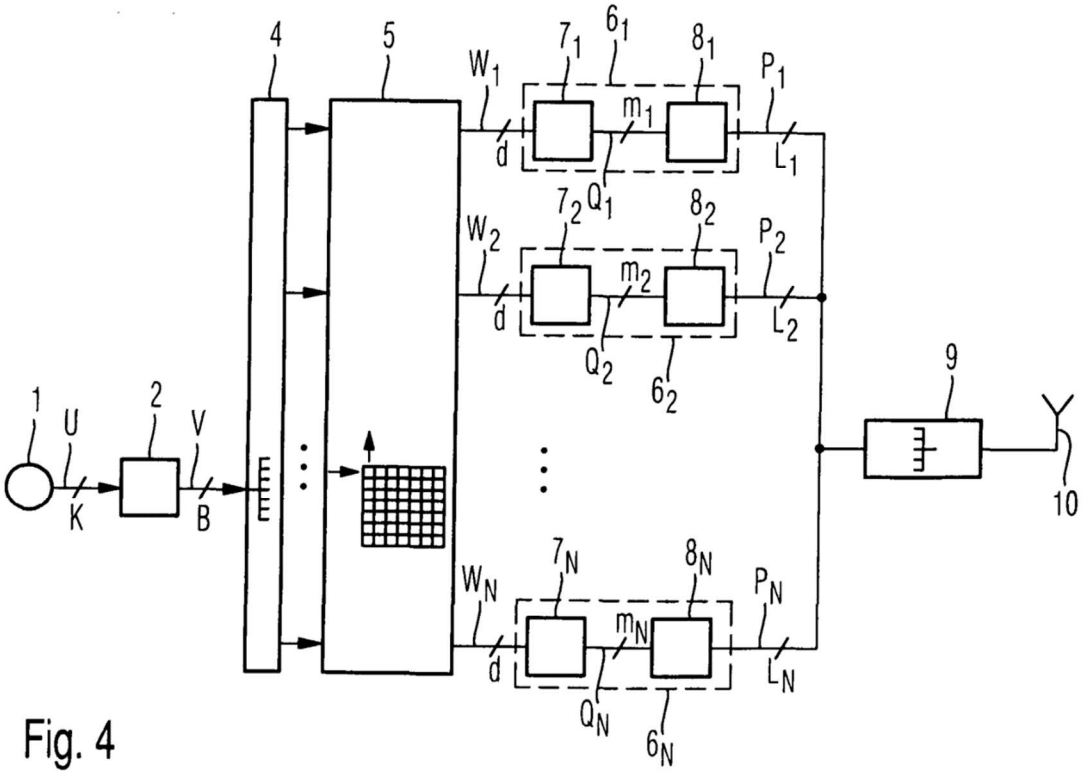
1
U
K
2
V
B
4
5
W1
7 1
6 1
8 1
P1
m1
d
L1
Q1
W2
7 2
8 2
P2
m2
L2
Q2
6 2
9
10
WN
7 N
8 N
PN
mN
LN
QN
6 N

Fig. 4

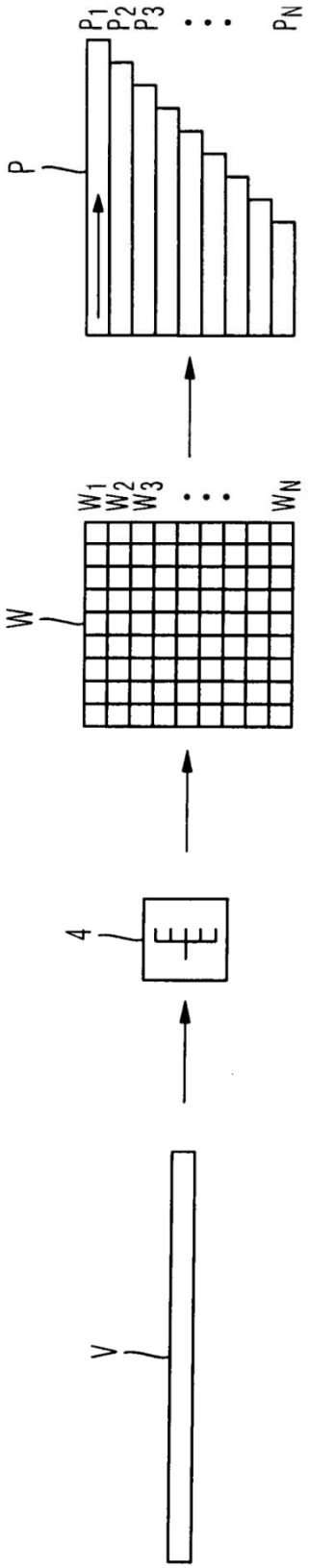

Fig. 5

Número de bits	Número de símbolos	De ellos QPSK	De ellos 8PSK	Bits/símbolo (en promedio)
d_n	L_n			l_n
200	100	100	0	2
200	96	88	8	2,08
200	92	76	16	2,17
200	88	64	24	2,27
200	84	52	32	2,38
200	80	40	40	2,5
200	76	28	48	2,63
200	72	16	56	2,78
200	68	4	64	2,94

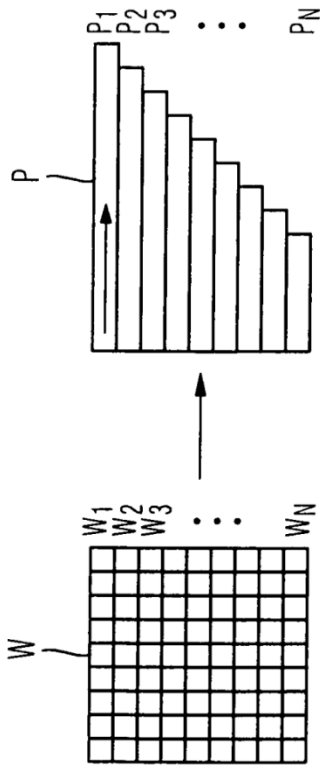

Fig. 6

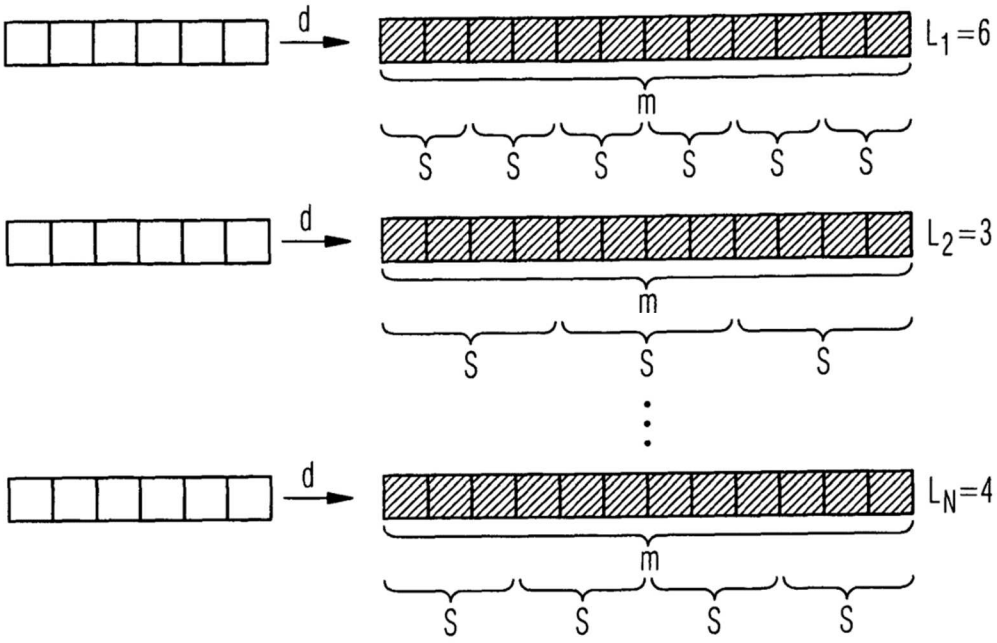
d
$L_1=6$
m
S S S S S S
d
$L_2=3$
m
S S S
d
$L_N=4$
m
S S S S

Fig. 7A

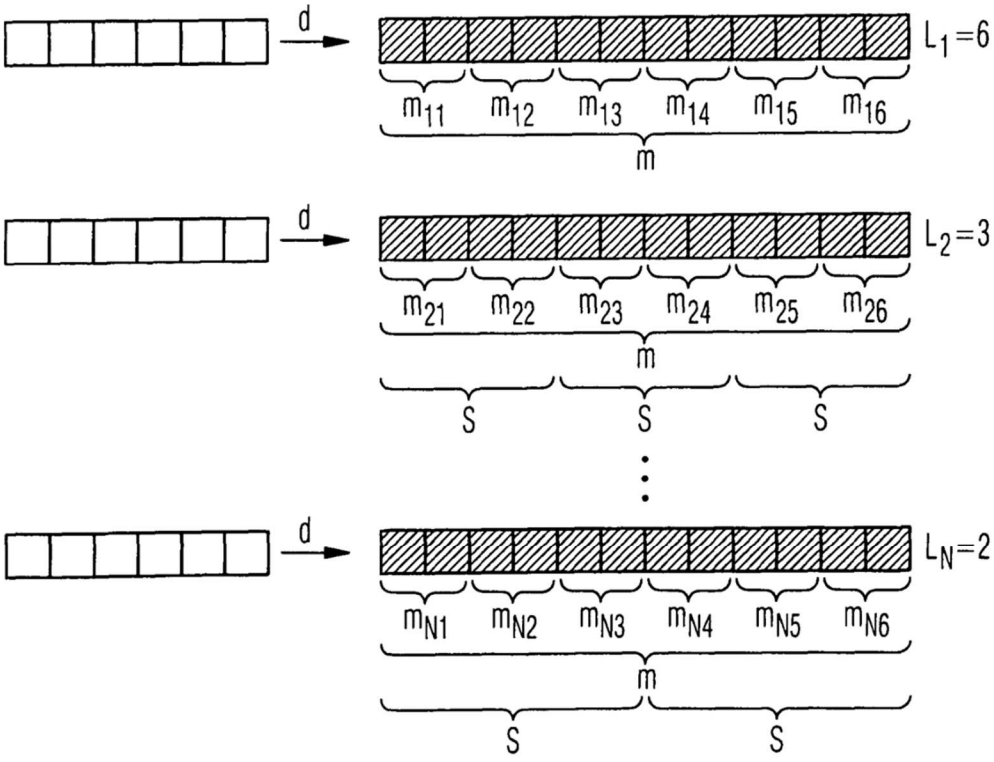
d
$L_1=6$
m_{11} m_{12} m_{13} m_{14} m_{15} m_{16}
m
d
$L_2=3$
m_{21} m_{22} m_{23} m_{24} m_{25} m_{26}
m
S S S
d
$L_N=2$
m_{N1} m_{N2} m_{N3} m_{N4} m_{N5} m_{N6}
m
S S

Fig. 7B

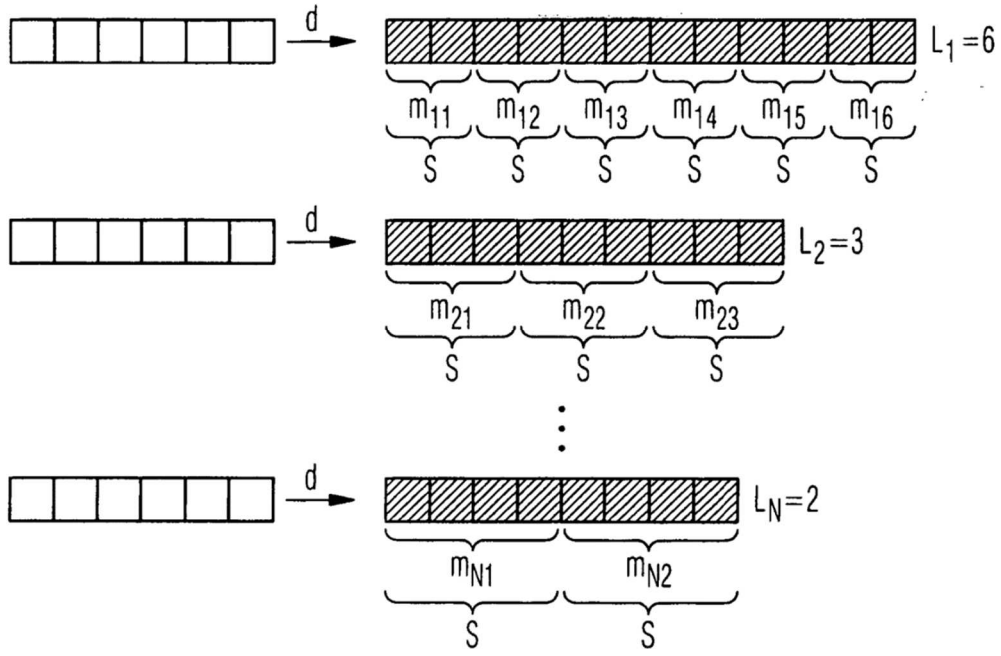
d
$L_1=6$
m_{11} m_{12} m_{13} m_{14} m_{15} m_{16}
S S S S S S
d
$L_2=3$
m_{21} m_{22} m_{23}
S S S
d
$L_N=2$
m_{N1} m_{N2}
S S

Fig. 7C

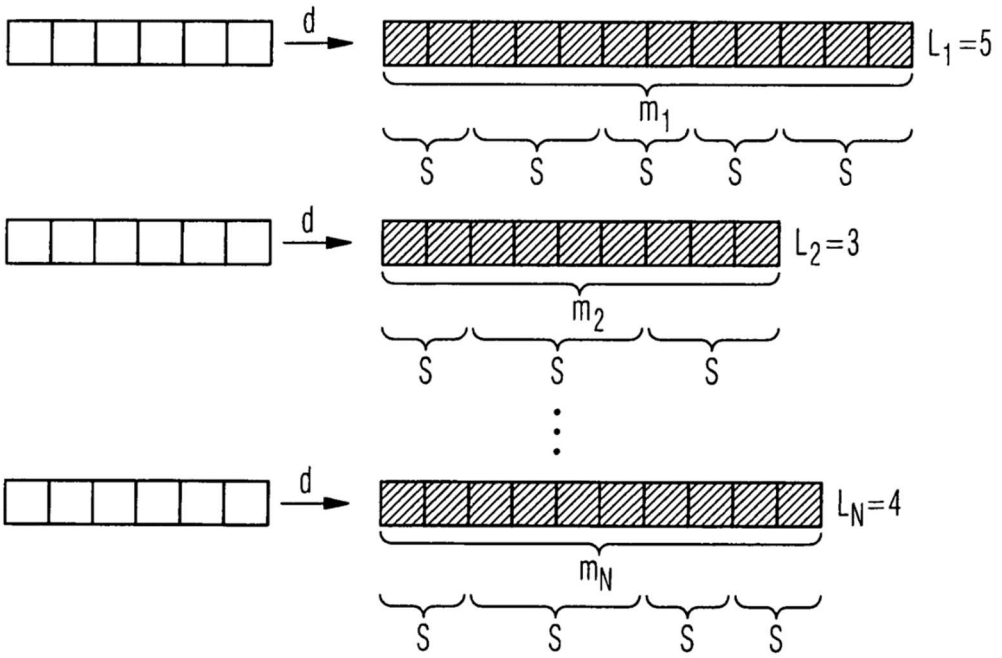
d
$L_1=5$
m_1
S S S S S
d
$L_2=3$
m_2
S S S
d
$L_N=4$
m_N
S S S S

Fig. 7D

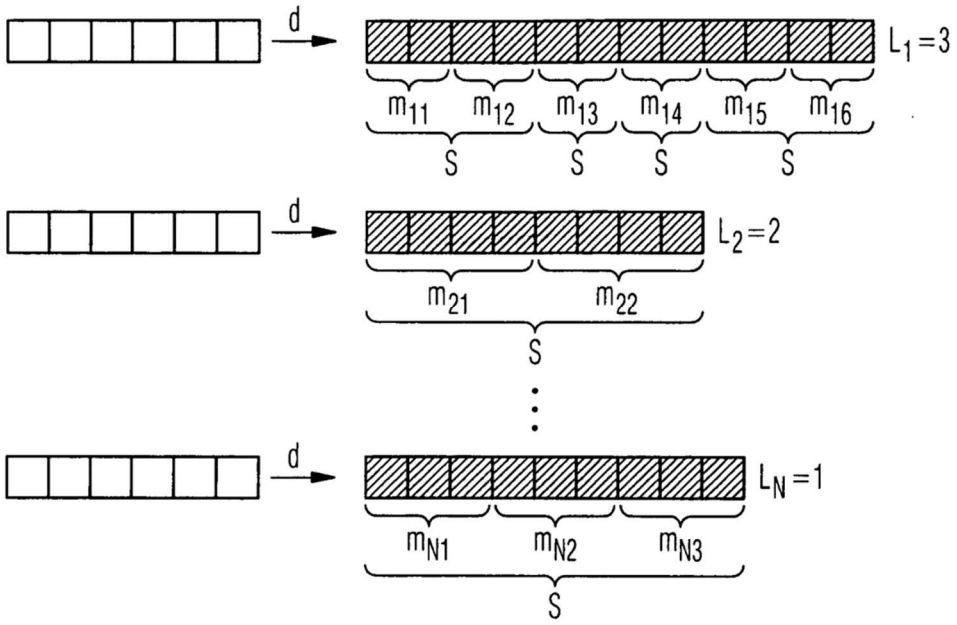
d
$L_1=3$
m_{11} m_{12} m_{13} m_{14} m_{15} m_{16}
S S S S
d
$L_2=2$
m_{21} m_{22}
S
d
$L_N=1$
m_{N1} m_{N2} m_{N3}
S

Fig. 7E

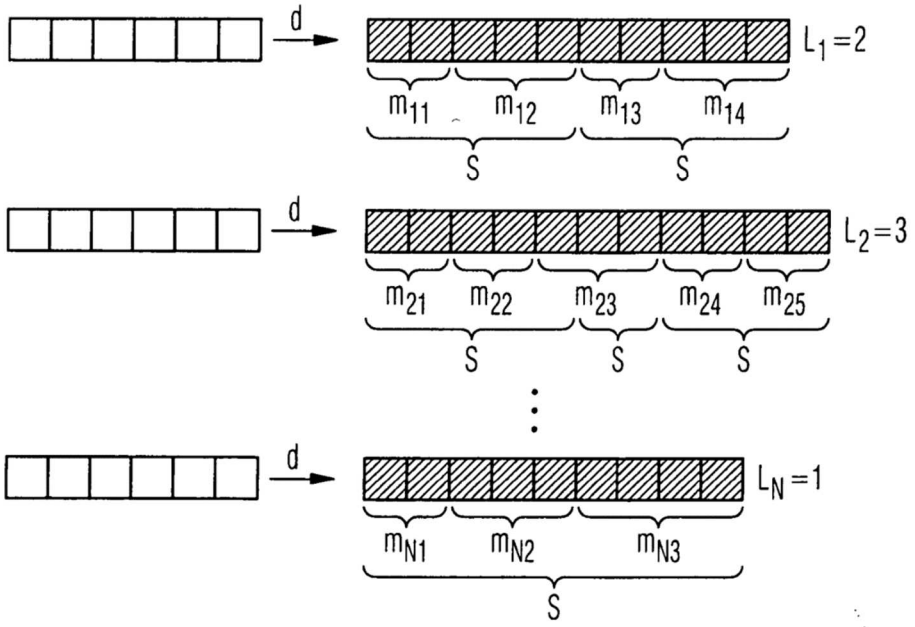
d
$L_1=2$
m_{11} m_{12} m_{13} m_{14}
S S
d
$L_2=3$
m_{21} m_{22} m_{23} m_{24} m_{25}
S S S
d
$L_N=1$
m_{N1} m_{N2} m_{N3}
S

Fig. 7F

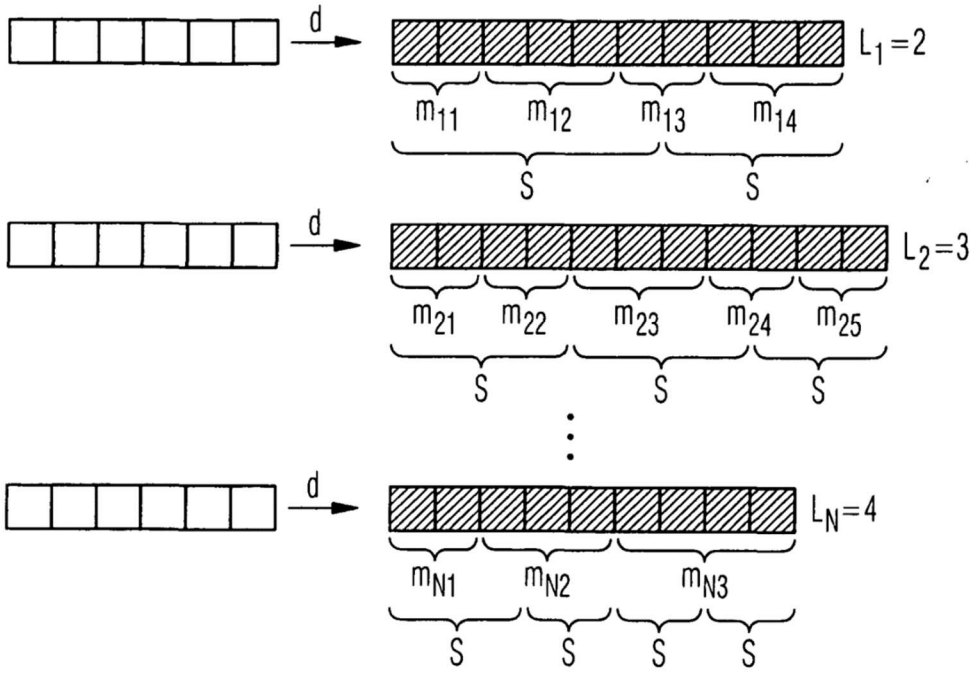
d
$L_1=2$
m_{11} m_{12} m_{13} m_{14}
S S
d
$L_2=3$
m_{21} m_{22} m_{23} m_{24} m_{25}
S S S
d
$L_N=4$
m_{N1} m_{N2} m_{N3}
S S S S

Fig. 7G

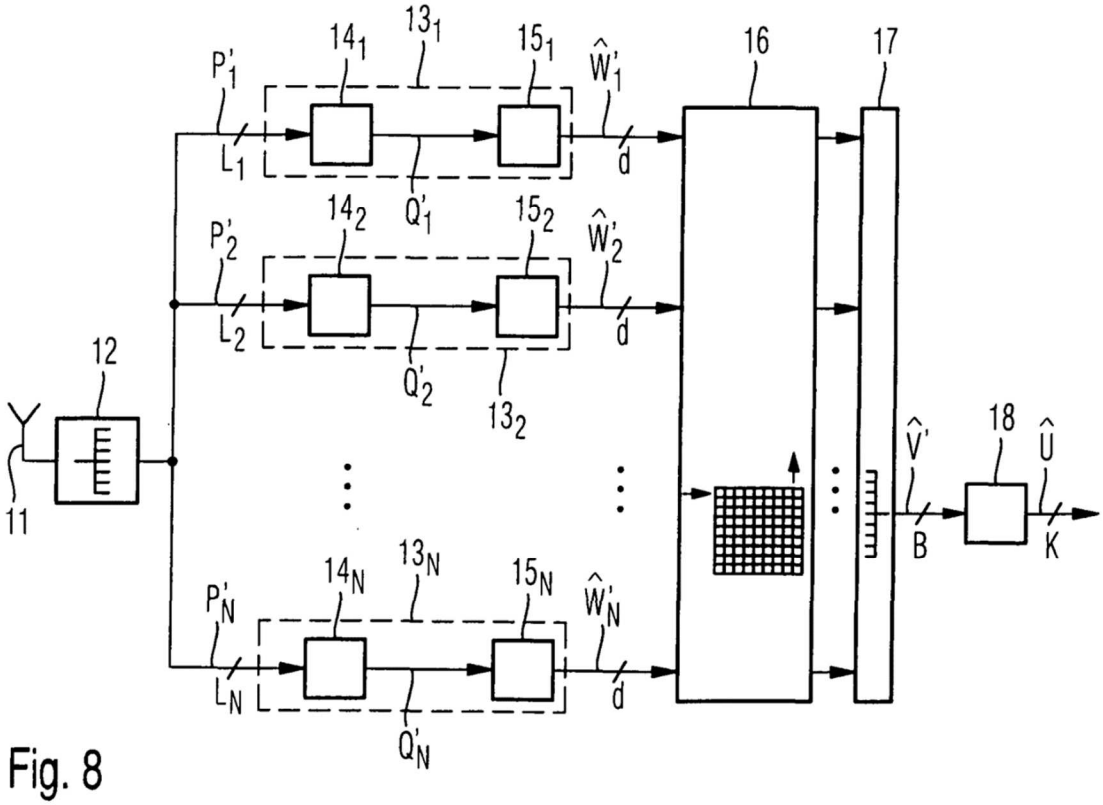
11
12
P'_1
L_1
14_1
13_1
15_1
$\hat{W}'_1$
d
Q'_1
P'_2
L_2
14_2
15_2
$\hat{W}'_2$
d
Q'_2
13_2
16
17
$\hat{V}'$
B
18
$\hat{U}$
K
P'_N
L_N
14_N
13_N
15_N
$\hat{W}'_N$
d
Q'_N

Fig. 8

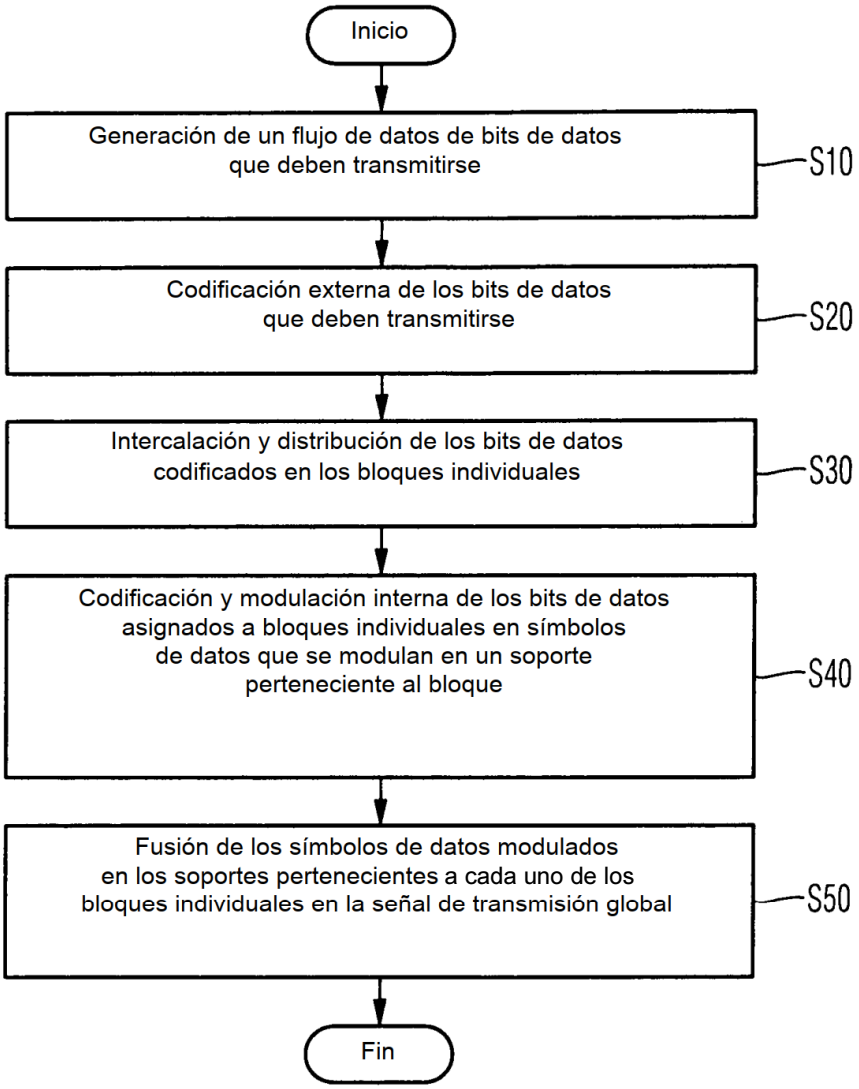
Inicio
Generación de un flujo de datos de bits de datos que deben transmitirse
S10
Codificación externa de los bits de datos que deben transmitirse
S20
Intercalación y distribución de los bits de datos codificados en los bloques individuales
S30
Codificación y modulación interna de los bits de datos asignados a bloques individuales en símbolos de datos que se modulan en un soporte perteneciente al bloque
S40
Fusión de los símbolos de datos modulados en los soportes pertenecientes a cada uno de los bloques individuales en la señal de transmisión global
S50
Fin

Fig. 9

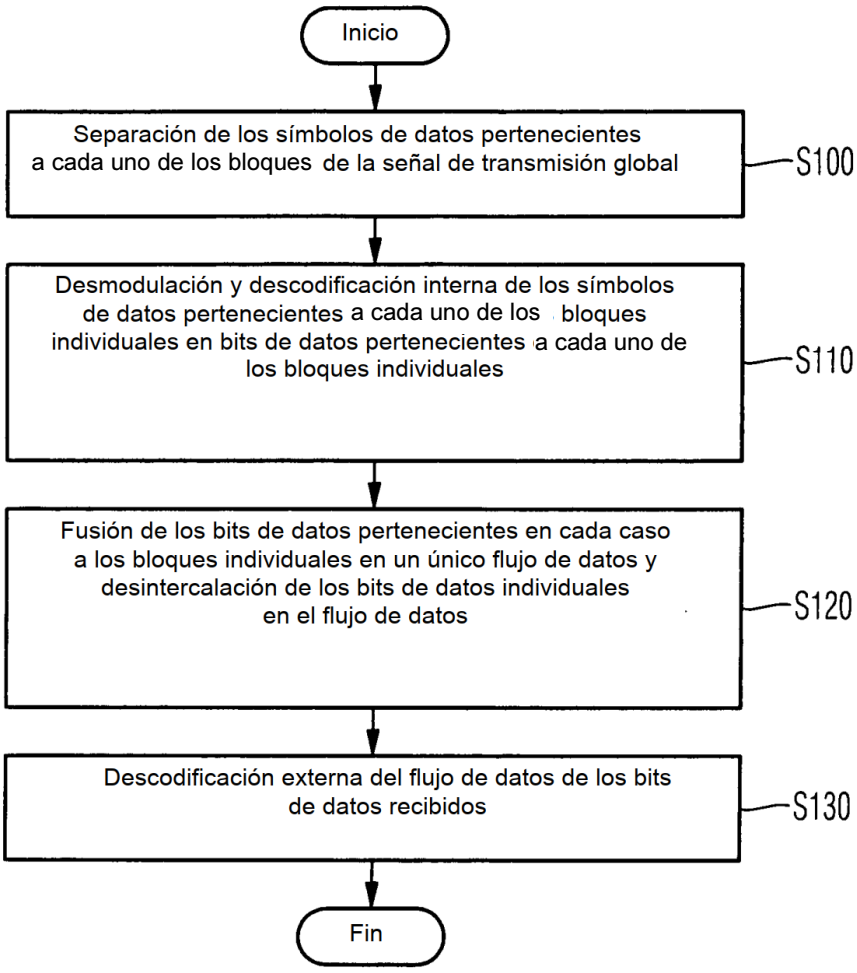
Inicio
Separación de los símbolos de datos pertenecientes a cada uno de los bloques de la señal de transmisión global
S100
Desmodulación y descodificación interna de los símbolos de datos pertenecientes a cada uno de los bloques individuales en bits de datos pertenecientes a cada uno de los bloques individuales
S110
Fusión de los bits de datos pertenecientes en cada caso a los bloques individuales en un único flujo de datos y desintercalación de los bits de datos individuales en el flujo de datos
S120
Descodificación externa del flujo de datos de los bits de datos recibidos
S130
Fin

Fig. 10