

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明是有關於一種堆疊結構的多位元磁性記憶胞以及其應用的磁性記憶裝置。

【先前技術】

磁性記憶體，例如磁性隨機存取記憶體(Magnetic Random Access Memory, MRAM)也是一種非揮發性記憶體，有非揮發性、高密度、高讀寫速度、抗輻射線等優點。其是利用相鄰穿隧能障層的磁性物質的磁化向量，由於平行或反平行的排列所產生磁阻的大小來記錄 0 或 1 的資料。寫入資料時，一般所使用的方法為兩條電流線，例如位元線(Bit Line, BL)及寫入字元線(Write Word Line, WWL)感應磁場所交集選擇到的磁性記憶體的記憶胞。同時藉由改變自由層磁化向量(Magnetization)方向，來更改其磁電阻值。而在讀取記憶資料時，讓選擇到的磁性記憶胞單元流入電流，從讀取的電阻值可以判定記憶資料之數位值。

圖 1 繪示一磁性記憶胞的基本結構。參閱圖 1，要存取一磁性記憶胞，也是需要交叉且通入適當電流的電流線 100、102，其依照操作的方式，又例如稱為寫入字元線與寫入位元線。當二導線通入電流後會產生二個方向的磁場，以得到所要的磁場大小與方向，以施加在磁性記憶胞 104 上。磁性記憶胞 104 是疊層結構，包括一磁性固定層(magnetic pinned layer)在一預定方向具有固定的磁化向量(magnetization)，或是總磁距(total magnetic moment)。利用

磁阻的大小，來讀取資料。又，藉由輸出電極 106、108，可以讀出此記憶胞所存的資料。關於磁性記憶體的操作細節，是一般熟此技藝者可以了解，不繼續描述。

圖 2 繪示磁性記憶體的記憶機制。於圖 2，磁性固定層 104a 有固定的磁距方向 107。磁性自由層 104c，位於磁性固定層 104a 上方，其中間由一能障層 104b 所隔離。此能障層 104b 一般又稱為穿隧能障層 104b。磁性自由層 104c 有一磁距方向 108a 或是 108b。由於磁距方向 107 與磁距方向 108a 平行，其產生的磁阻例如代表“0”的資料，反之磁距方向 107 與磁距方向 108b 反平行，其產生的磁阻例如代表“1”的資料。

一般，如圖 2 的單層的自由層 104c，會有存取錯誤的可能。針對上述等問題，為了降低鄰近記憶胞元在寫入資料時的干擾情形，傳統技術的改進方式是將自由層以鐵磁 (FM)/非磁性金屬 (M)/鐵磁 (FM) 三層結構取代單層鐵磁材料，而構成一磁性自由疊層 166，其結構如圖 3 所示。在非磁性金屬層 152 上下的兩層是鐵磁性金屬層 150、154，以反平行排列，形成封閉的磁力線。在下面的磁性固定疊層 168，藉由一穿隧能障層 (tunnel barrier layer, T) 156，與磁性自由疊層 166 隔開。磁性固定疊層 168 包括一上固定層 (top pinned layer, TP) 158、一非磁性金屬層 160、以及一下固定層 (bottom pinned layer, BP) 162。在上固定層與下固定層有固定的磁化向量。另外還有一基層 164 在底部，例如是反鐵磁層。

針對三層結構的磁性自由疊層 166，把寫入位元線 WBL 與寫入字元線 WWL 相對自由疊層 166 的磁場異向軸 (magnetic anisotropic axis)，使有 45 度的夾角，其磁場異向軸方向就是所謂的易軸(easy axis)方向。如此，寫入位元線 WBL 與寫入字元線 WWL 可分別對自由疊層 166，依照一先後關係，施加與易軸夾角為 45 度的磁場，以旋轉自由疊層 166 的磁化向量。記憶胞所儲存的資料是由鐵磁性金屬層 154 與上固定層 158 的二個磁化向量的方向來決定。

另外，除了將自由層改變為三層結構外，傳統技術還提出以拴扣模式(toggle mode)的操作模式來旋轉自由層的磁化向量。由於是藉由觸發進行”0”、”1”雙穩態反覆的切換，因此也稱為雙態模式。圖 4 繪示外加磁場對三層結構的效應。參閱圖 4，粗箭頭代表外加磁場，其長度代表大小。二個細箭頭代表在自由疊層的上下鐵磁層的二個磁化向量方向。當外加磁場太小時，二個磁化向量的方向不改變。當外加磁場大到一個程度時，二個磁化向量會有一張角。當外加磁場過大時，則二個磁化向量會沿著外加磁場的方向。拴扣模式的操作點是屬於上述的第二種情形。

圖 5 繪示拴扣模式的外加磁場時序圖。參閱圖 5， H_1 與 H_2 代表與易軸方向夾 45 度的二個外加磁場方向，而橢圓內的二個箭頭代表二個磁化向量的方向。在 t_0 階段，沒有外加磁場，因此二個磁化向量都在易軸方向上。接著， H_1 與 H_2 的磁場隨著圖示的時序啟動，得到不同時間階段 ($t_1 \sim t_3$) 的總磁場，而轉動二個磁化向量的方向。在時間階段

t_4 時，停止施加磁場，而二個磁化向量的方向被翻轉一次。這就是說，記憶胞所儲存的資料被寫入而改變。

另外，在拴扣模式的操作條件下，其寫入電流仍偏高，因此傳統技術也提出加入磁場偏壓的設計。圖 6 繪示減小操作電流的傳統技術示意圖。參閱圖 6，記憶胞的基本結構仍與圖 3 類似，如圖 6 的左圖所示，其主要不同的是將下固定層 162 的總磁矩，相對於上固定層 158 的總磁矩增加，例如增加厚度。由於下固定層 162 與上固定層 158 的總磁矩不平衡，會產生一外漏磁場(stray magnetic field)，會對自由疊層 166 產生一磁場偏壓(bias field)184，可以將第一象限的拴扣操作區域往磁場零點移動，其結果縮小成一距離 186。因此，由於要求的寫入磁場小，其要產生磁場的寫入操作電流就可以減少。

上述的設計，不管是操作在直接區域或是拴扣區域(又可稱為雙態區域)，其記憶胞都是單一位元的容量。於是也有一些傳統技術提出二位元的記憶胞，以增加記憶容量。圖 7 繪示傳統二位元記憶胞並聯的電路結構。參閱圖 7，對於一個二位元記憶胞，其包含二個磁性記憶單元 1100、1102，但是有不同的磁電阻(magneto-resistance)。由於每一個磁性記憶單元的磁電阻有最大與最小，因此可以組合成四種不同狀態，達成二位元的記憶容量。藉由量測並聯的磁性記憶單元 1100、1102 的總磁電阻，透過讀取位元線(RBL)，例如 RBL01，以及讀取字元線(RWL)，例如 RWL1 的控制，當電晶體 1104 導通時，藉由感應放大器 SA 1106

讀取總磁電阻，經與參考訊號比較後可以得知所儲存資料，D0、D1。另外，如果要寫入資料，則在栓扣操作模式下，藉由寫入字元線 WWL1 以及二條寫入位元線(WBL0、WBL1)為一組來控制磁性記憶單元 1100、1102。其操作細節不予詳述。

圖 8 繪示傳統二位元磁性記憶胞機制示意圖。參閱圖 8，對於圖 7 中的一個二位元磁性記憶胞而言，在栓扣操作模式下，例如記憶單元 1100 有較大的面積，以達到較小的磁電阻值，記憶單元 1102 有較小的面積，以達到較大的磁電阻值。由於是栓扣操作模式，其易軸方向(雙箭頭方向)偏移寫入位元線及寫入字元線 45 度。

圖 9 繪示傳統二位元磁性記憶胞的電路示意圖。參閱圖 9，相對圖 8 的結構，記憶單元 1100 的磁電阻為 R1，而記憶單元 1102 的磁電阻為 R2，以並聯連接。

雖然上述的二位元磁性記憶胞的設計，由於其仍是水平延展結構的設計，且是利用記憶單元的面積來達成。當記憶胞的密度繼續提高時，在相同的可使用面積下，此種設計會佔用較大可使用的面積，使得儲存容量的提升會受限制。

【發明內容】

本發明提供一種堆疊結構的多位元磁性記憶胞以及所應用的記憶裝置，可以有效利用垂直的空間，以達到更高的儲存容量。

本發明提出一種堆疊結構的多位元磁性記憶胞，接受

至少一讀取位元線與一讀取字元線的控制。此磁性記憶胞包括至少二個磁性記憶單元以及一開關元件。每一個磁性記憶單元分別具有一磁電阻值，且此至少二個磁性記憶單元是一堆疊結構，且構成並聯電路或是串聯的一電路。電路與讀取位元線連接。又、開關元件與電路連接，其中開關元件受讀取字元線的控制而導通或不導通，以使電路連接到一地電壓。

又、本發明提供一種磁性記憶裝置，接受包括一寫入字元線，一寫入上位元線與一寫入下位元線的操作控制，。磁性記憶裝置包括一記憶胞陣列，是由多個如前述之堆疊結構的多位元磁性記憶胞所組成，其中該至少二個磁性記憶單元包括一上記憶單元與一下記憶單元。寫入字元線位於該上記憶單元與下記憶單元之間且是被共用。寫入上位元線位於上記憶單元之上方，寫入下位元線位於該下記憶單元之下方。一感應放大器連接於讀取位元線，以讀取被選到的磁性記憶胞的一總磁電阻值，且與多個參考值比較以得到儲存的資料。

為讓本發明之上述和其他目的、特徵和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下。

【實施方式】

本發明提出一種將磁性記憶單元堆疊，因此擁有高密度的磁性記憶體架構。此堆疊型的記憶胞單元利用兩個以上之磁電阻特性不同的磁性記憶單元，以電性並聯或是串

時，讀取位元線(RBL)可以讀取總磁電阻。

以相同的原則，二個磁性記憶單元 200、202 可以適當增加多個位元，例如圖 10 的右圖是以三個磁性記憶單元 200、202、204 組成三個位元的記憶胞，分別有不同的磁電阻 R1、R2、R3，或是更多。然而其儲存機制與圖 10 的左圖相似，在此不再贅述。

圖 11 繪示依據本發明一實施例，一堆疊結構的多位元磁性記憶胞的示意圖。參閱圖 11，其與圖 10 的堆疊結構類似，然而在連接的導線結構是以並聯方式連接，其中讀取位元線(RBL)分成二個支線，分別連接於二個磁性記憶單元 200、202。如果超過二位元的記憶胞，例如右圖是三位元的記憶胞設計，其機制相同。由於是並聯連接，以二位元的記憶胞為例，其電阻的四個態例如是 $R1_max//R2_max$ ； $R1_max//R2_min$ ； $R1_min//R2_max$ ； $R1_min//R2_min$ 。

本發明的堆疊結構設計，允許不佔用水平的製作面積，將多位元磁性記憶胞應用到記憶裝置，可製造出較高位元密度的記憶體，這使整個記憶體成本上有顯著的效益。

圖 12 繪示依據本發明一實施例，並聯方式的磁性記憶裝置的電路佈局立體示意圖。參閱圖 12，僅以四個二位元磁性記憶胞為例所組成的陣列為例做說明。一個二位元磁性記憶胞，包含有堆疊的二個記憶單元 200、202 所組成。此二個記憶單元 200、202 以並聯方式操作時，其陰極端藉由一開關元件連接到地電壓 GND。開關元件例如是場

也同時接受一些參考信號，例如三個參考信號，用以檢測出是屬於何狀態，以輸出二位元 D0，D1 的資料。

圖 12 的電路可藉由半導體技術製造。圖 13 繪示依據本發明一實施例，並聯方式的磁性記憶胞裝置的剖面示意圖。在一半導體基底 300 上可以先製造一些不同的內連接線路結構 210，其藉由介層插塞(via plug)結構連接。接著進行製作磁性記憶單元 200、202，以推疊結構方式製成。寫入字元線 WWL_0 是橫向的延伸，在上記憶單元 200 與下記憶單元 202 之間。另外，寫入上位元線 WBL0_U 位於上記憶單元 200 上方，寫入下位元線 WBL0_D 在下記憶單元 202 的下方，是垂直於寫入字元線 WWL_0 的方向，以交叉標號“X”代表延伸方向。上記憶單元 200 的陽極藉由介層插塞與讀取上位元線 RBL0_U 連接，同時下記憶單元 202 的陽極藉由介層插塞與讀取下位元線 RBL0_D 連接，其如圖 12 所示，會繼續連接到感應放大器 220。另外，上記憶單元 200 與下記憶單元 202 的陰極也藉由介層插塞，跨過寫入字元線 WWL_0 連接到基底 300 的一個讀取開關及地電壓。

上述圖 13 的結構僅是示意圖，以描述本發明堆疊的結構。至於實際的結構細節與微控制電路的製作是一般技藝者所能了解，例如藉由半導體製程來製作，例如介層插塞等的導電層結構以及其他的元件的製作。其細節不繼續詳述。

圖 14 繪示依據本發明一實施例，串聯方式的磁性記

憶裝置的電路佈局立體示意圖。圖 12 是並聯方式的設計，而圖 14 是串聯方式的設計。其基本結構相似，而不同處在於導線結構的差異，以串聯方式連接。於串聯方式下，只要保留讀取上位元線 RBL0_U 即可，以連接到感應放大器 220。上記憶單元 200 與下記憶單元 202 串接後，下記憶單元 202 的陰極，藉由讀取字元線的控制而連接到地電壓 GND。至於寫入的機制仍相同。

於此需要注意的是，如圖 6 的右圖所示，寫入操作可以是在直接區域或是栓扣區域(又稱雙態區域)。栓扣區域的操作會較為穩定，但是並不排除直接區域的操作，其間的設計會有些微不同。

首先以栓扣機制的設計來進一步描述。圖 15-17 繪示依據本發明一實施例，栓扣模式寫入的機制示意圖。參閱圖 15，上磁性記憶單元 MTJU 與下磁性記憶單元 MTJD，共用在其間的寫入字元線 WWL0。寫入字元線 WWL0 與寫入下位元線 WBL0_D 控制下磁性記憶單元 MTJD，如圖 16 所示。又，寫入字元線 WWL0 與寫入上位元線 WBL0_U 控制上磁性記憶單元 MTJU，如圖 17 所示。寫入字元線 WWL0、寫入上位元線 WBL0_U 以及寫入下位元線 WBL0_D 會通電流產生磁場。磁場的方向與電流方向垂直，例如下磁性記憶單元 MTJD 是操作在第一象限(圖 16)，而上磁性記憶單元 MTJU 是操作在第三象限(圖 17)，但是不是唯一的限制。

另外，如果設計上的需要，針對栓扣模式也可以增加

如圖 6 的磁場偏壓的設計。

圖 18 繪示依據本發明一實施例，在栓扣模式的操作波形其一。參閱圖 18，一般在寫入資料前會先讀取儲存資料的內容。如果讀出的資料與要寫入的資料不同時，才進行寫入的動作。因此，當要寫入資料時，例如不改變上磁性記憶單元 MTJU 的資料，但是要改變下磁性記憶單元 MTJD 的資料，則以共用的寫入字元線 WWL0 輸入一磁場波形 H_{WWL0} ，而寫入上位元線 WBL0_U 維持不變的低準位磁場波形 H_{WBL0U} ，如此上磁性記憶單元 MTJU 的資料不會被改變。相對而言，下位元線 WBL0_D 輸入一磁場波形 H_{WBL0D} 可以構成栓扣操作的波形，造成下磁性記憶單元 MTJD 的磁化向量翻轉。依相同原則，可以輸入適當波形同時改變下磁性記憶單元 MTJD 與上磁性記憶單元 MTJU，又或是不改變下磁性記憶單元 MTJD 而改變上磁性記憶單元 MTJU，又或是下磁性記憶單元 MTJD 與上磁性記憶單元 MTJU 均不改變。

圖 19 繪示依據本發明一實施例，直接模式寫入的機制示意圖。參閱圖 19，由於直接模式的操作，只要施加一磁場，就可以翻轉磁化向量的方向，因此記憶胞的磁化向量不必預先偏轉 45 度，而例如與寫入字元線 WWL 的延伸方向相同(見下圖)。上磁性記憶單元 400 與下磁性記憶單元 402 的堆疊結構仍維持。此時，仍以寫入字元線 WWL 為共用，分別配合寫入上位元線 WBL_U 與寫入下位元線 WBL_D 進行控制磁化向量在 Y 方向的翻轉。

上述雖然以二位元的記憶胞為實例做說明，但是相同原則下也可以應用在更多位元的設計。

綜上所述，在本發明之多位元磁性記憶胞結構，提供更高的儲存密度，同時由於寫入字元線 WWL 的共用，也可以簡化操作。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

圖 1 繪示一磁性記憶胞的基本結構。

圖 2 繪示磁性記憶體的記憶機制。

圖 3 繪示傳統磁性記憶胞剖面結構示意圖。

圖 4 繪示外加磁場對自由疊層的效應。

圖 5 繪示拴扣模式的外加磁場時序圖。

圖 6 繪示減小操作電流的傳統技術示意圖。

圖 7 繪示傳統二位元記憶胞並聯的電路結構。

圖 8 繪示傳統二位元磁性記憶胞機制示意圖。

圖 9 繪示傳統二位元磁性記憶胞的電路示意圖。

圖 10 繪示依據本發明一實施例，一堆疊結構的多位元磁性記憶胞的示意圖。

圖 11 繪示依據本發明一實施例，一堆疊結構的多位元磁性記憶胞的示意圖。

圖 12 繪示依據本發明一實施例，並聯方式的磁性記

- 160 : 非磁性金屬
- 162 : 下固定層
- 164 : 基層反鐵磁層
- 166 : 磁性自由疊層
- 168 : 磁性固定疊層
- 184 : 磁場偏壓
- 186 : 距離
- 200 : 磁性記憶單元
- 202 : 磁性記憶單元
- 204 : 磁性記憶單元
- 210 : 內連接線路結構
- 218 : 開關元件
- 220 : 感應放大器
- 300 : 基底
- 400 : 磁性記憶單元
- 402 : 磁性記憶單元
- 1100 : 磁性記憶單元
- 1102 : 磁性記憶單元
- 1104 : 電晶體
- 1106 : 感應放大器

五、中文發明摘要：

一種堆疊結構的多位元磁性記憶胞，接受至少一讀取位元線與一讀取字元線的控制。此磁性記憶胞包括至少二個磁性記憶單元以及一開關元件。每一個磁性記憶單元分別具有一磁電阻值，且此至少二個磁性記憶單元是一堆疊結構，且構成並聯電路或是串聯的一電路。電路與讀取位元線連接。又、開關元件與電路連接，其中開關元件受讀取字元線的控制而導通或不導通，以使電路連接到一地電壓。另外利用上述多位元磁性記憶胞構成一磁性記憶裝置。

六、英文發明摘要：

A magnetic memory cell with multiple-bit in stacked structure is controlled by at least a read bit line and a read word line. The magnetic memory cell includes at least two magnetic memory units and a switching device. Each magnetic memory unit respectively has a magneto-resistance value and the at least two magnetic memory units are a stacked structure and form a circuit of serial connection or parallel connection. The circuit and the read bit line are connected. Further, the switching device is connected with the circuit, in which the switching device is controlled by the read word line to be conducting or non-conducting for connecting the circuit to a ground voltage. Further, the multiple-bit magnetic cells are used to form a magnetic

memory device.

七、指定代表圖：

(一)本案指定代表圖為：圖(13)。

(二)本代表圖之元件符號簡單說明：

200、202：磁性記憶單元

210：內連接線路結構

300：基底

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

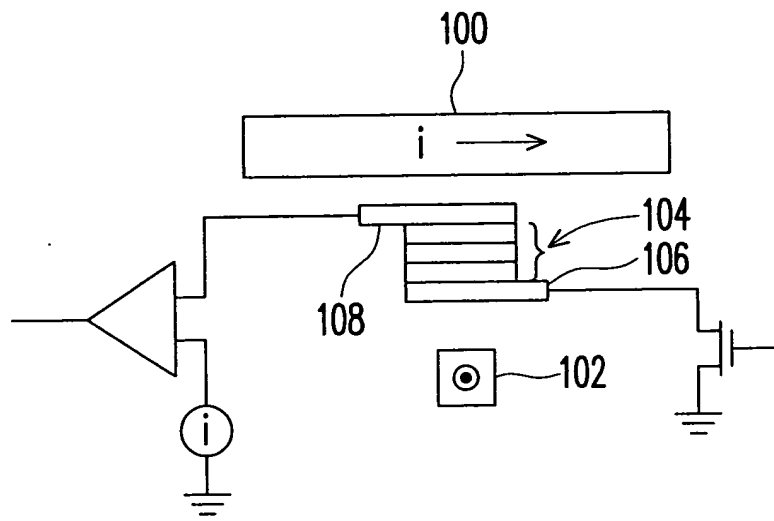


圖 1

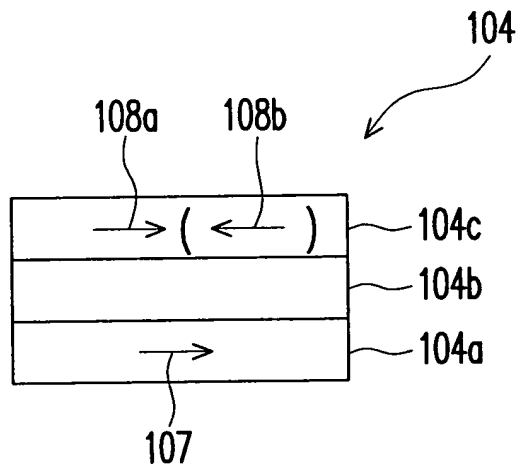


圖 2

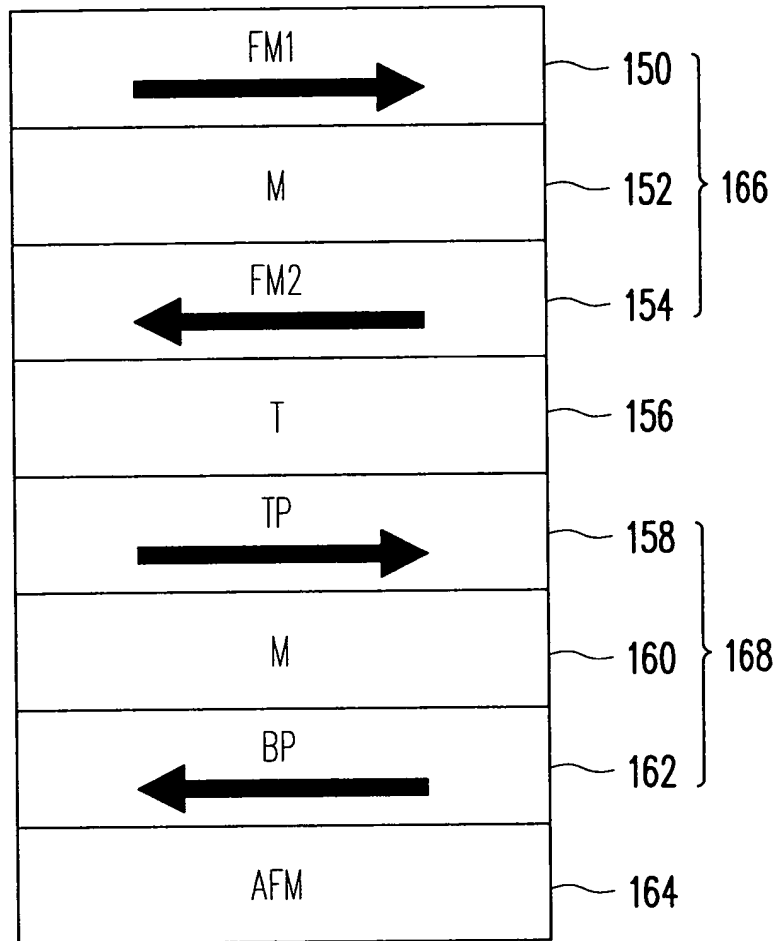


圖 3

23645TW_1

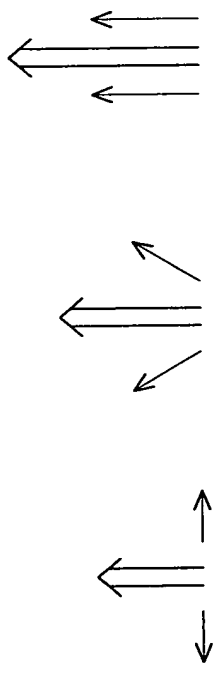


圖 4

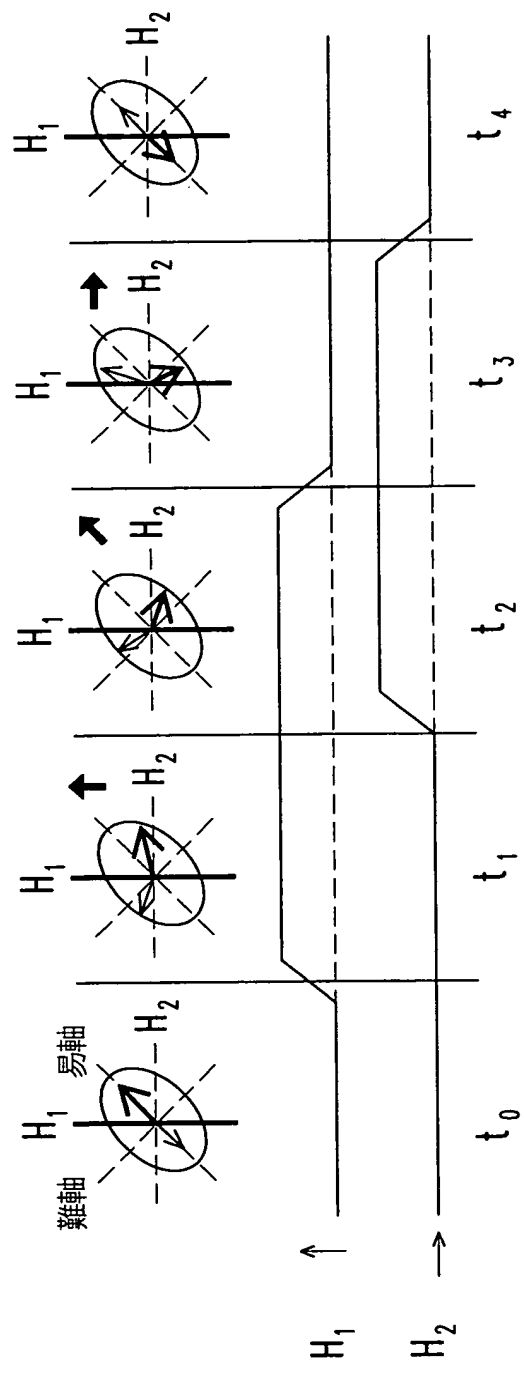


圖 5

23645TW_I

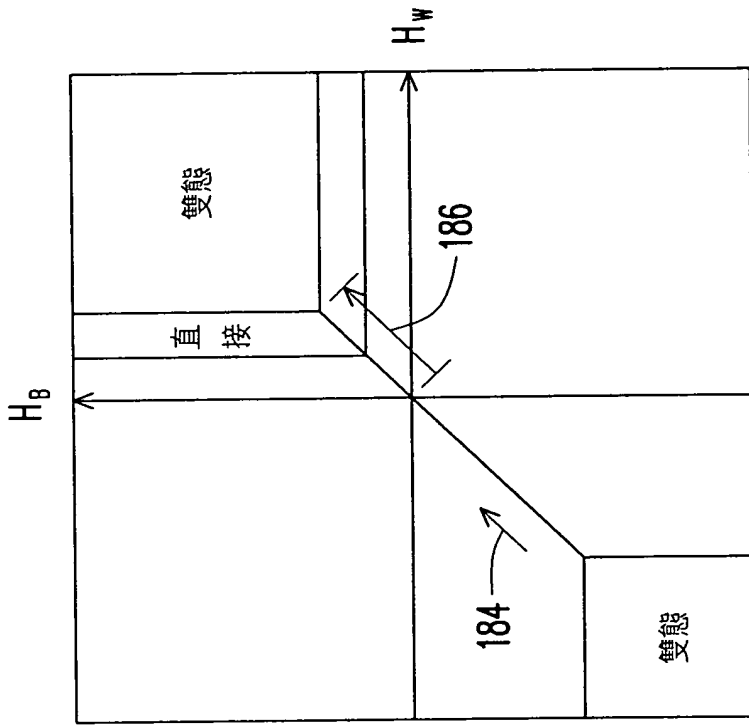
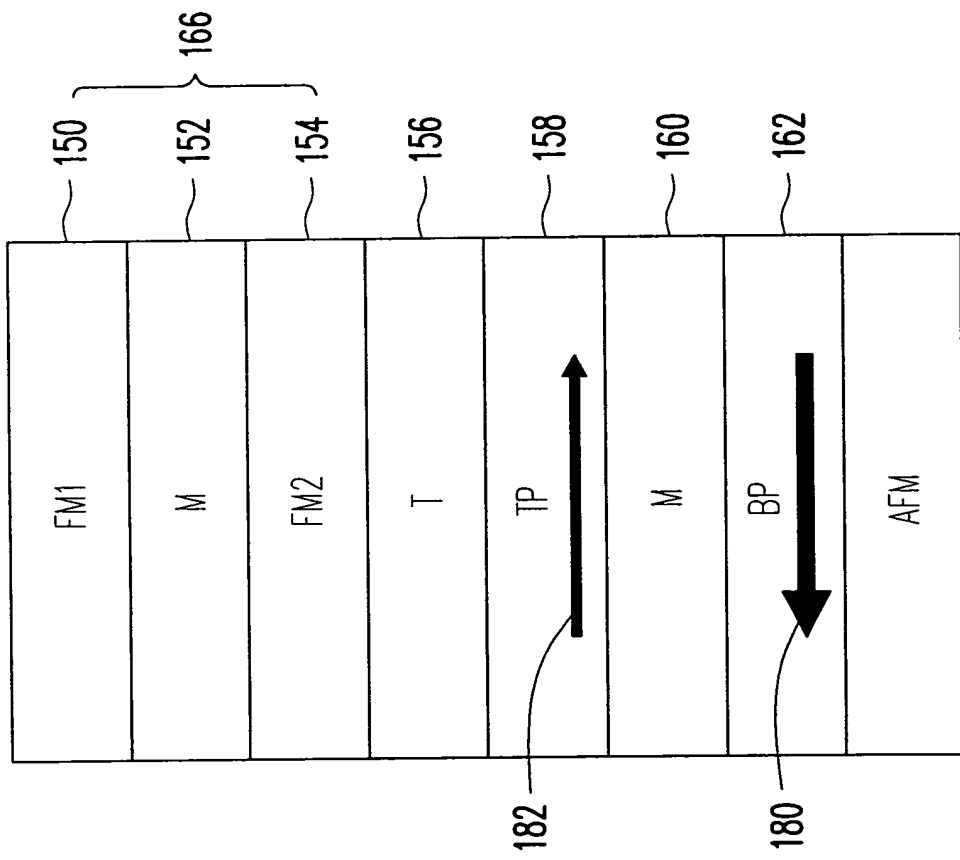


圖 6

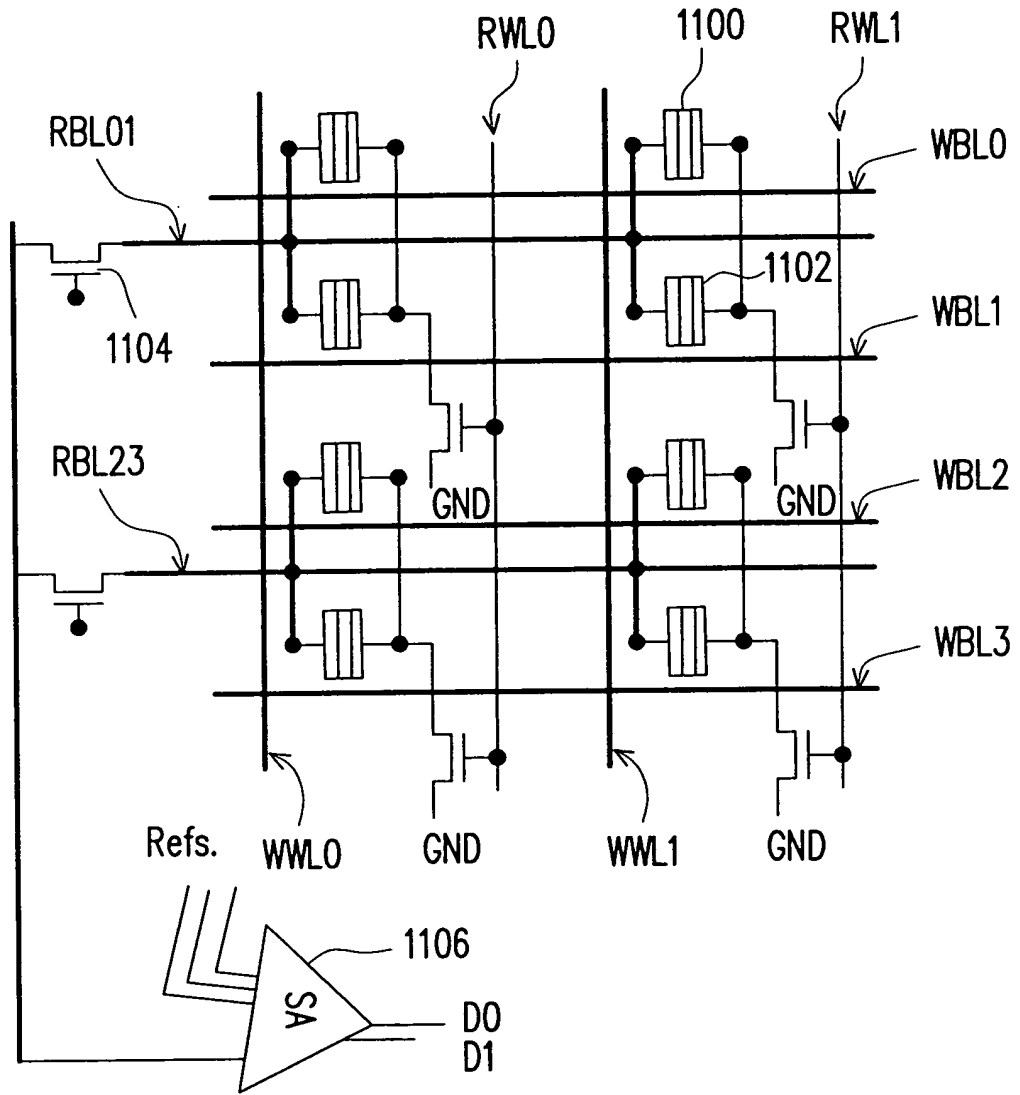


圖 7

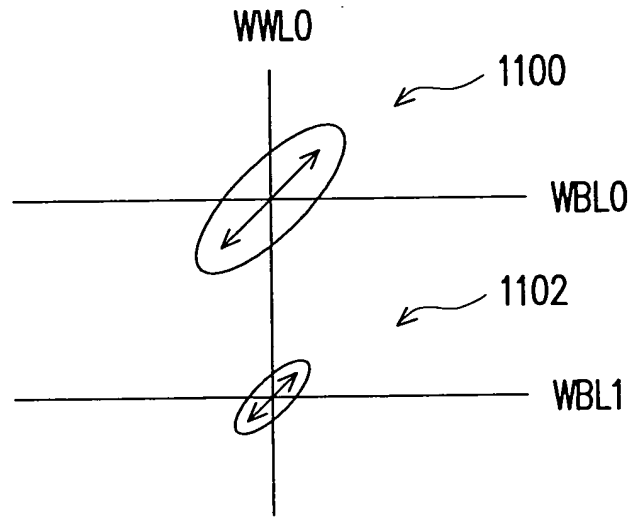


圖 8

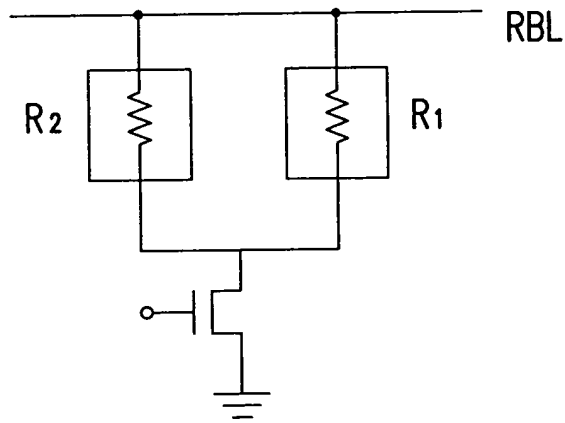


圖 9

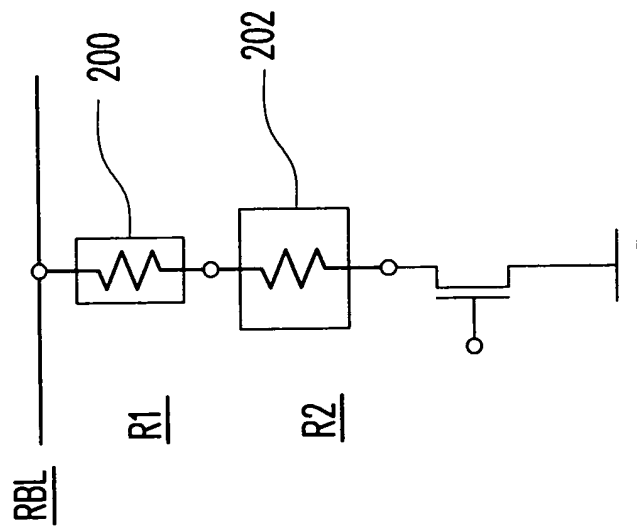
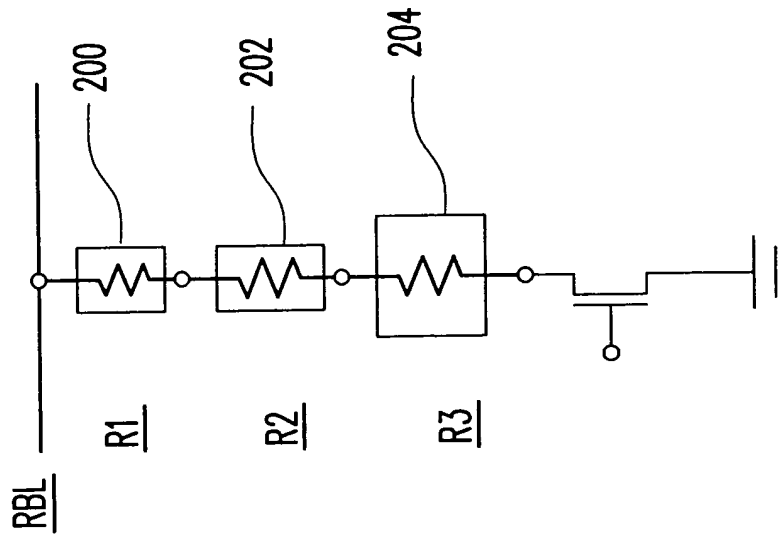


圖10

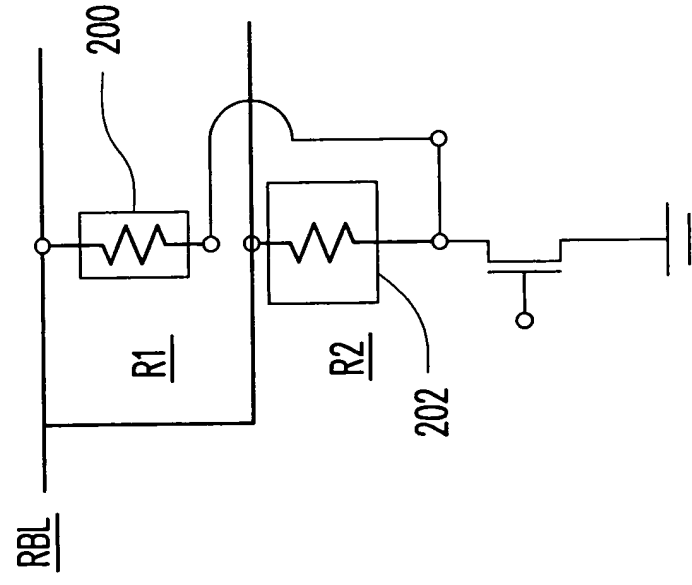
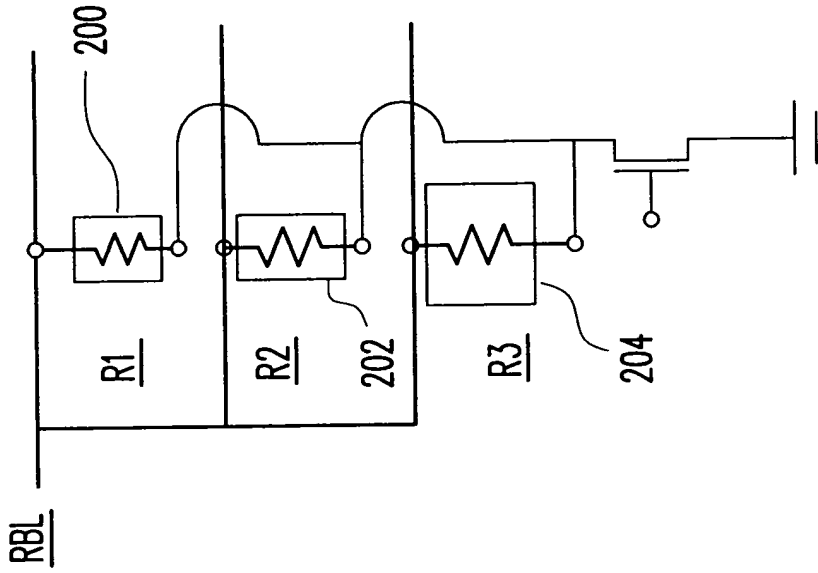


圖11

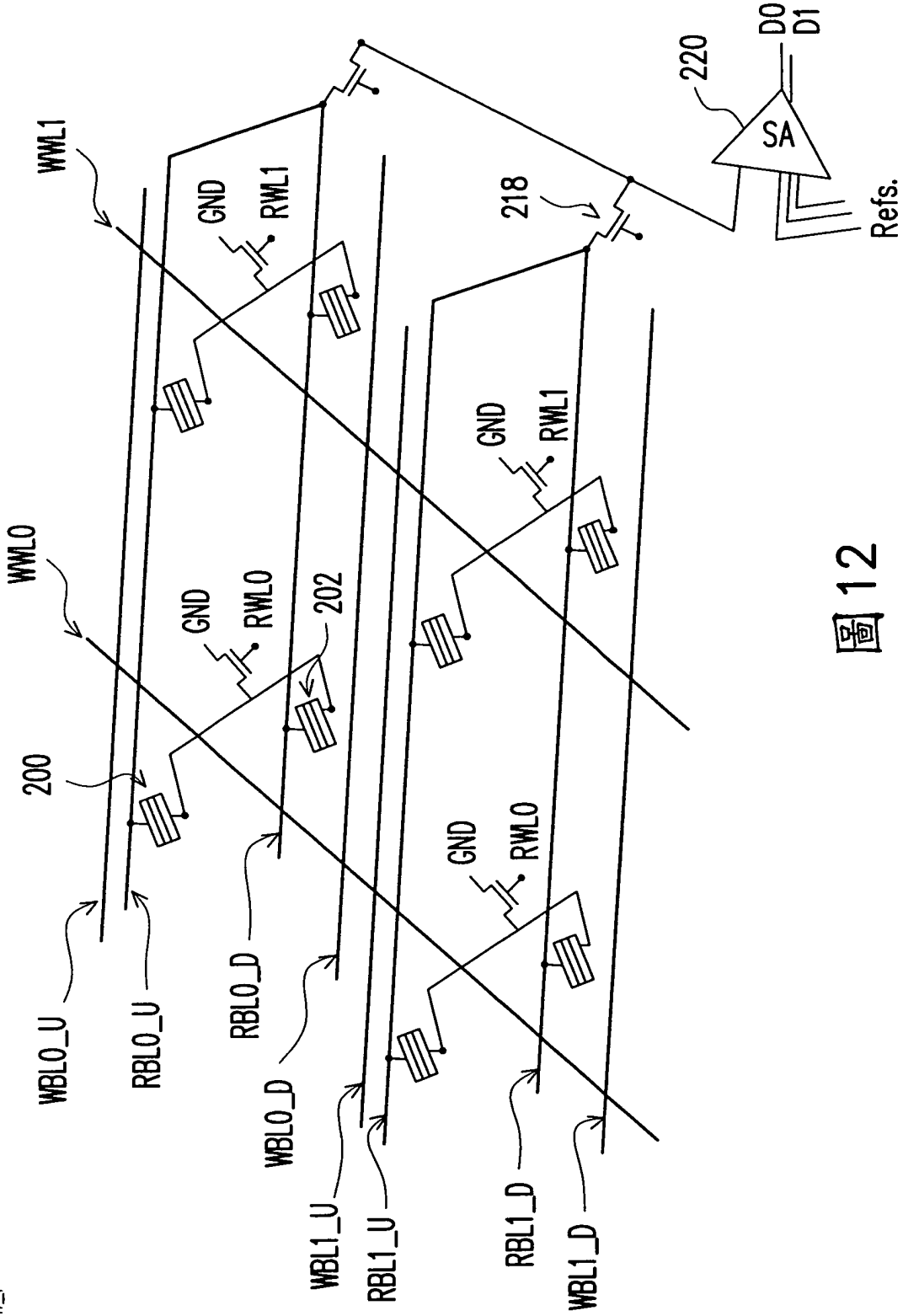
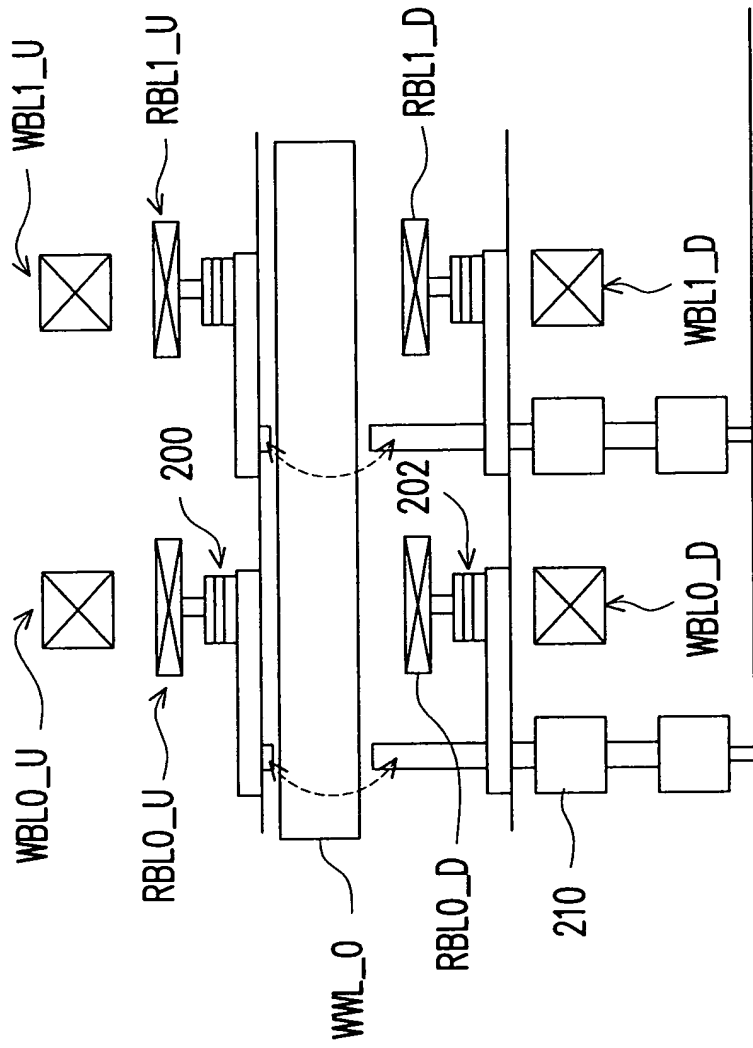


圖12



300

圖 13

23645TW_1

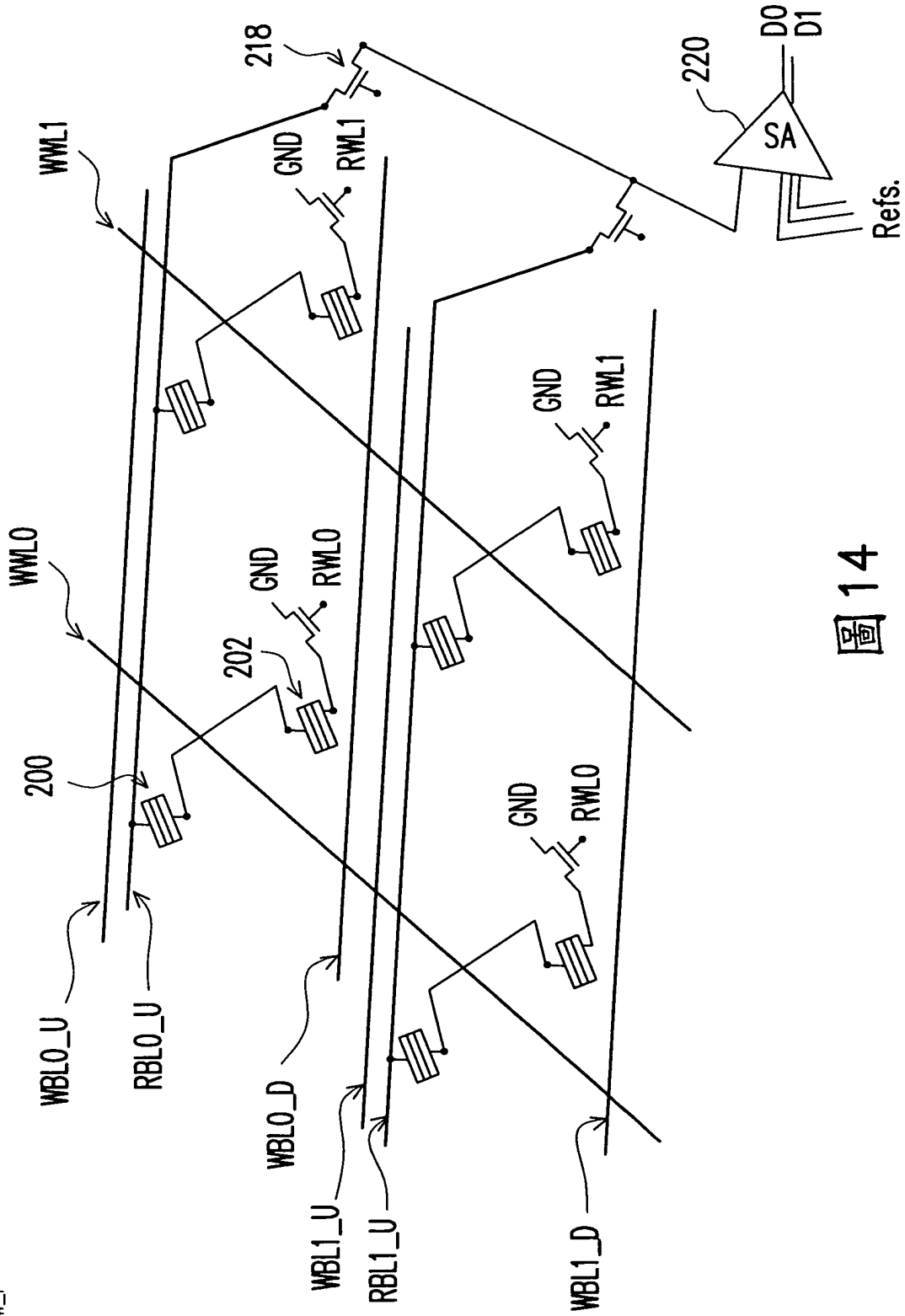


圖14

23645TW_I

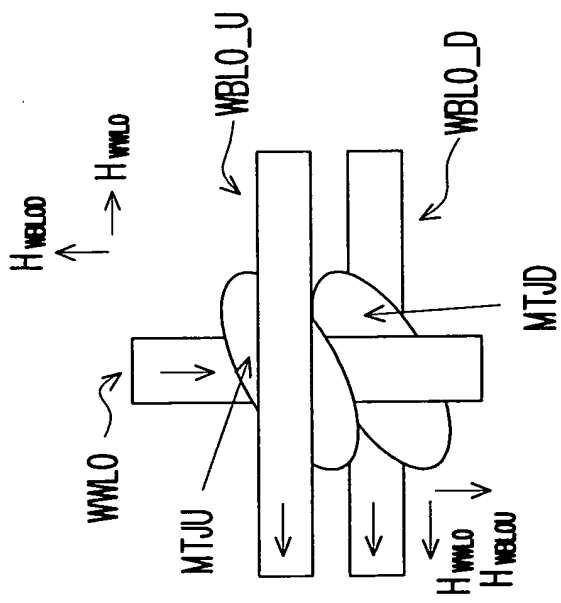


圖 15

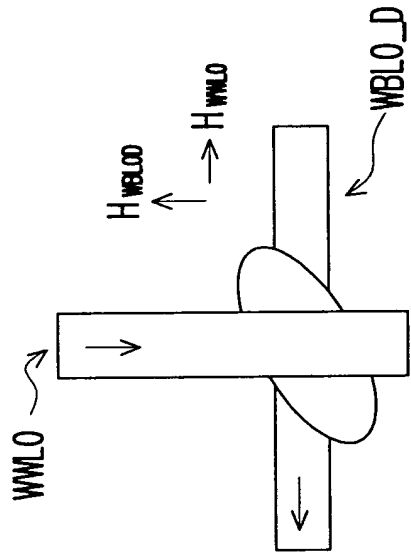


圖 16

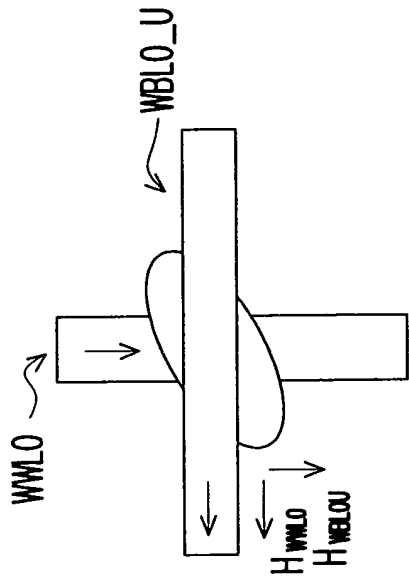


圖 17

23645TW_1

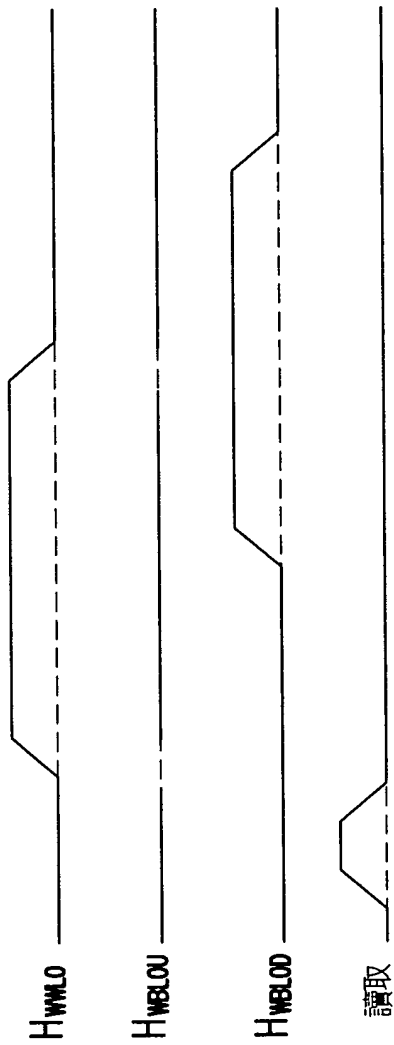


圖 18

23645TW_I

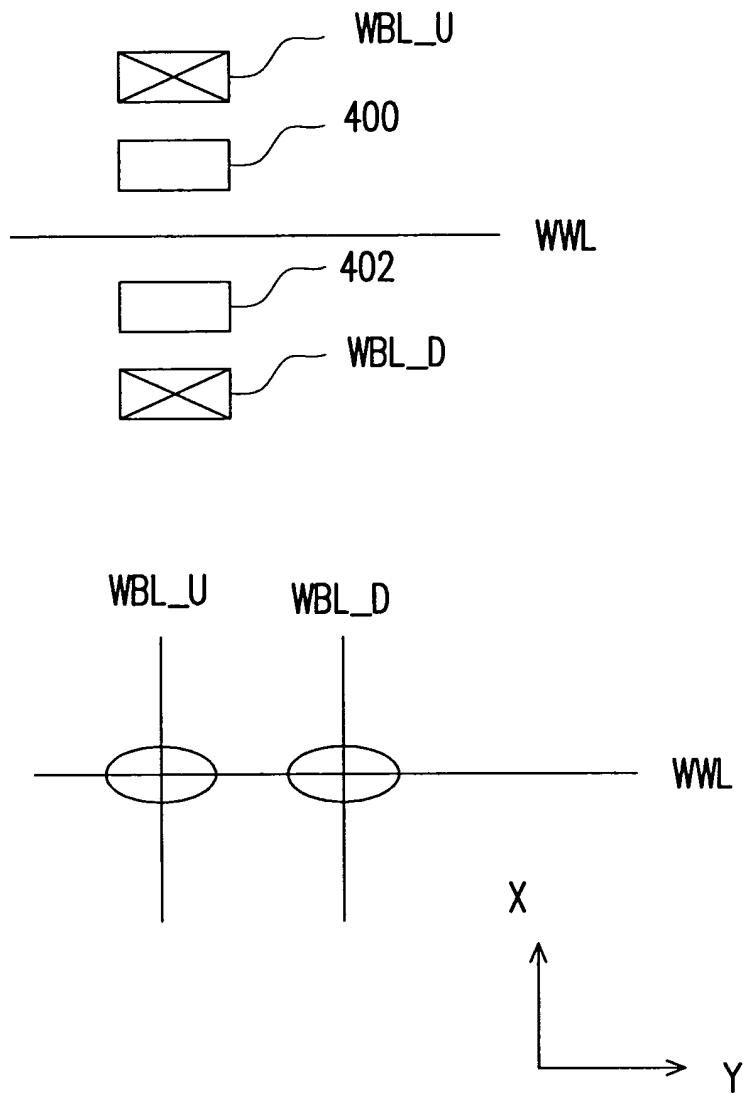


圖 19

memory device.

七、指定代表圖：

(一)本案指定代表圖為：圖(13)。

(二)本代表圖之元件符號簡單說明：

200、202：磁性記憶單元

210：內連接線路結構

300：基底

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

年	月	日	修正	替換頁
99	7	26		

99-8-26

公告本

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：96119286

※ 申請日期：96.5.30.

※IPC 分類：G11C 11/00 (2006.01)
H01L 29/16 (2006.01)

一、發明名稱：(中文/英文)

堆疊結構的多位元磁性記憶胞以及磁性記憶裝置

MAGNETIC MEMORY CELL WITH MULTIPLE-BIT
IN STACKED STRUCTURE AND MAGNETIC
MEMORY DEVICE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

財團法人工業技術研究院/ INDUSTRIAL TECHNOLOGY RESEARCH
INSTITUTE

代表人：(中文/英文) 蔡清彥/ CHING-YEN TSAY

住居所或營業所地址：(中文/英文)

新竹縣竹東鎮中興路四段 195 號/ NO. 195, SECTION 4, CHUNG HSING
ROAD, CHUTUNG, HSINCHU, TAIWAN, R. O. C.

國 籍：(中文/英文) 中華民國/TW

三、發明人：(共 3 人)

姓 名：(中文/英文)

1. 洪建中 /HUNG, CHIEN-CHUNG

2. 高明哲 /KAO, MING-JER

3. 李元仁 /LEE, YUAN-JEN

國 籍：(中文/英文) 1-3. 中華民國/TW

年 月 日修正替換頁
99. 7. 26

99-8-26

聯的方式連接，達成多位元磁性記憶胞的架構。又記憶胞可以與一開關元件相連接，可具有高密度、高資料傳輸率，以及高寫入選擇性的特性。其中開關元件例如是一個讀取電晶體。又、磁電阻特性不同的磁性記憶單元，可以利用製程中穿隧能障層厚度的不同來達成。以下舉一些實施例做為本發明的說明，但是本發明不僅受限於所舉實施例。

圖 10 繪示依據本發明一實施例，一堆疊結構的多位元磁性記憶胞的示意圖。參閱圖 10，本發明的多位元磁性記憶胞是利用多個具有不同磁電阻的磁性記憶單元，以垂直的堆疊方式製作而成。此堆疊結構例如圖 10 的左圖所示，由二個磁性記憶單元 200、202 以堆疊方式製作達成。為方便描述，磁性記憶單元 200 又例如可稱為上記憶單元 200，具有磁電阻 R_1 。另外，磁性記憶單元 202 又例如可稱為下記憶單元 202，具有磁電阻 R_2 。又，磁電阻 R_1 例如大於磁電阻 R_2 。然而，磁電阻 R_1 小於磁電阻 R_2 也可，其主要是 R_1 不等於 R_2 。如圖 2 所描述，磁電阻例如是由穿隧能障層 104b 的厚度來決定。然而，磁距方向 108a，108b 的方向會產生讀出的磁電阻有一最大值 R_{max} 與一最小值 R_{min} 。因此，二個磁性記憶單元 200、202 例如會分別對應一位元，構成二位元的儲存容量。以串聯方式連接為例，藉由分別控制二個磁性記憶單元 200、202 的磁化向量的方向，使總磁電阻會有四個態，例如有 $R_{1_max}+R_{2_max}$; $R_{1_max}+R_{2_min}$; $R_{1_min}+R_{2_max}$; $R_{1_min}+R_{2_min}$ 。當場效電晶體被導通而連接到地電壓

效電晶體，其開極受讀取字元線 RWL 的控制。讀取字元線 RWL 依陣列關係可分為 RWL0、RWL1...等。讀取位元線(RBL)配合並聯結構分成上讀取位元線(RBL_U)與下讀取位元線(RBL_D)。二個記憶單元 200、202 的陽極則分別例如連接到上讀取位元線(RBL0_U)與下讀取位元線(RBL0_D)。至於要操作二個記憶單元 200、202 的自由層的磁化向量以寫入資料的操作是藉由寫入位元線(WBL)以及寫入字元線(WWL)來操作。這裡要注意的是，字元線與位元線僅是用於描述的用詞，其實際上是互相垂直的導線，藉由通入電流以產生操作磁場。可以了解地，依照陣列的行與列的關係，每條線會給予數字 0、1、...等，以區分不同線。

於此，由於是二個記憶單元 200、202 構成二位元的記憶胞，寫入字元線 WWL 會在堆疊結構的中間。而寫入位元線(WBL)又分為寫入上位元線(WBL_U)與寫入下位元線(WBL_D)，分別在上記憶單元 200 的上方以及下記憶單元 202 的下方。以第一個記憶胞而言，例如是受寫入位元線 WBL0_U 與 WBL0_D，以及寫入字元線 WWL0 操作控制。當讀取記憶胞的資料時，對應所選取記憶胞的讀取字元線，例如 RWL0 將場效電晶體導通到地電壓 GND，另外讀取位元線 RBL0_U、RBL0_D 以並聯方式讀取磁電阻信號，且由感應放大器(Sense Amplifier)220 感應放大。又開關元件 218，是用來控制一區塊(block)的存取操作。由於二位元的資料有對應的四個態，因此感應放大器 220

憶裝置的電路佈局立體示意圖。

圖 13 繪示依據本發明一實施例，並聯方式的磁性記憶胞裝置的剖面示意圖。

圖 14 繪示依據本發明一實施例，串聯方式的磁性記憶裝置的電路佈局立體示意圖。

圖 15-17 繪示依據本發明一實施例，栓扣模式寫入的機制示意圖。

圖 18 繪示依據本發明一實施例，在栓扣模式的操作波形其一。

圖 19 繪示依據本發明一實施例，直接模式寫入的機制示意圖。

【主要元件符號說明】

- 100、102：電流線
- 104：磁性記憶胞
- 104a：磁性固定層
- 104b：能障層
- 104c：磁性自由層
- 106、108：電極
- 107、108a、108b：磁距方向
- 150：鐵磁性金屬層
- 152：非磁性金屬層
- 154：鐵磁性金屬層
- 156：穿隧能障層
- 158：上固定層

十、申請專利範圍：

1. 一種堆疊結構的多位元磁性記憶胞，至少接受一讀取位元線與一讀取字元線的控制，包括：

至少二個磁性記憶單元，其中每一該至少二個磁性記憶單元分別具有不同的一磁電阻值，且該至少二個磁性記憶單元是一堆疊結構，構成並聯或是串聯的一電路，與該讀取位元線連接；以及

一開關元件，與該電路連接，其中該開關元件受該讀取字元線的控制而導通或不導通，以使該電路連接到一地電壓，

其中藉由該些磁性記憶單元每一個分別的該磁電阻值可以在二個穩定態之間變換，且該至少二個磁性記憶單元所組成的該電路的一總磁電阻態，對應一儲存資料，

其中如果該電路是並聯時，該讀取位元線分成多條支線，分別連接於該些磁性記憶單元；或是

如果該電路是串聯時，該讀取位元線連接於串聯的該些磁性記憶單元。

2. 如申請專利範圍第 1 項所述之堆疊結構的多位元磁性記憶胞，其中該磁電阻值是利用每一個該磁性記憶單元中的穿隧能障層的厚度來決定。

3. 如申請專利範圍第 1 項所述之堆疊結構的多位元磁性記憶胞，其中該至少二個磁性記憶單元是在直接操作模式下存取資料。

4. 如申請專利範圍第 1 項所述之堆疊結構的多位元

年 月 日修正特換頁
99.7.20

磁性記憶胞，其中該至少二個磁性記憶單元是在栓扣 (Toggle) 操作模式下存取資料。

5. 如申請專利範圍第 1 項所述之堆疊結構的多位元磁性記憶胞，其中每一個該磁性記憶單元包含一磁場偏壓。

6. 如申請專利範圍第 1 項所述之堆疊結構的多位元磁性記憶胞，其中該開關元件包括一場效電晶體。

7. 一種磁性記憶裝置，接受包括一寫入字元線，一寫入上位元線與一寫入下位元線的操作控制，該裝置包括：

一記憶胞陣列，由多個如申請專利範圍第 1 項之堆疊結構的多位元磁性記憶胞所組成，其中該至少二個磁性記憶單元包括一上記憶單元與一下記憶單元，該寫入字元線位於該上記憶單元與該下記憶單元之間且是被共用，該寫入上位元線位於該上記憶單元之上方，該寫入下位元線位於該下記憶單元之下方；以及

一感應放大器，連接於該讀取位元線，以讀取被選到的該磁性記憶胞的一總磁電阻值態，且與多個參考值比較以得到儲存的資料。

8. 如申請專利範圍第 7 項所述之磁性記憶裝置，其中藉由該些磁性記憶單元每一個分別的該磁電阻值可以在二個穩定態之間變換，且該些磁性記憶單元所組成的該電路的該總磁電阻值態，對應一儲存資料。

9. 如申請專利範圍第 8 項所述之磁性記憶裝置，其中該磁電阻值是利用每一個該磁性記憶單元中的穿隧能障層的厚度來決定。

10. 如申請專利範圍第 7 項所述之磁性記憶裝置，其中如果該電路是並聯時，該讀取位元線分成多條支線，分別連接於該至少二個磁性記憶單元。

11. 如申請專利範圍第 7 項所述之磁性記憶裝置，其中該至少二個磁性記憶單元是在直接操作模式下存取資料。

12. 如申請專利範圍第 7 項所述之磁性記憶裝置，其中該至少二個磁性記憶單元是在栓扣(Toggle)操作模式下存取資料。

13. 如申請專利範圍第 7 項所述之磁性記憶裝置，其中每一個該磁性記憶單元包含一磁場偏壓。

14. 如申請專利範圍第 7 項所述之磁性記憶裝置，其中該開關元件包括一場效電晶體。