

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第6727906号  
(P6727906)

(45) 発行日 令和2年7月22日(2020.7.22)

(24) 登録日 令和2年7月3日(2020.7.3)

(51) Int.Cl.

F 1

H04N 5/378 (2011.01)  
H04N 5/374 (2011.01)H04N 5/378  
H04N 5/374

請求項の数 12 (全 21 頁)

(21) 出願番号	特願2016-89723 (P2016-89723)
(22) 出願日	平成28年4月27日 (2016.4.27)
(65) 公開番号	特開2017-200063 (P2017-200063A)
(43) 公開日	平成29年11月2日 (2017.11.2)
審査請求日	平成31年4月22日 (2019.4.22)

(73) 特許権者	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(74) 代理人	100126240 弁理士 阿部 琢磨
(74) 代理人	100124442 弁理士 黒岩 創吾
(72) 発明者	前橋 雄 東京都大田区下丸子3丁目30番2号キヤノン株式会社内

審査官 橋 高志

最終頁に続く

(54) 【発明の名称】撮像装置、撮像システム

## (57) 【特許請求の範囲】

## 【請求項 1】

複数行および複数列に渡って配され、各々が画素信号を出力する複数の画素と、  
前記複数列の各々に、それぞれが対応して設けられた複数の A/D 変換部と、  
時間の経過に伴って電位が変化するランプ信号を出力するランプ信号供給部とを有し、  
前記複数の A/D 変換部の各々は、  
前記画素信号と前記ランプ信号との少なくとも一方の信号にオフセットを付与するオフセット付与部と、

前記オフセット付与部によって少なくとも一方の信号に前記オフセットが付与された前記画素信号と前記ランプ信号との比較である第 1 比較を行い、前記第 1 比較の結果を示す第 1 比較結果信号を出力する第 1 比較器と、

前記画素信号と前記ランプ信号との比較である第 2 比較を行い、前記第 2 比較の結果を示す第 2 比較結果信号を出力する第 2 比較器とを有し、

前記 A/D 変換部が、前記ランプ信号の電位の変化の開始から終了までの期間である A/D 変換期間において、前記オフセットの付与によって、前記第 1 比較結果信号、前記第 2 比較結果信号の順に信号レベルが変化し、

前記 A/D 変換期間の開始から前記第 1 比較結果信号の信号レベルが変化するまでの期間、前記第 2 比較器は非動作状態であり、

前記第 1 比較結果信号の信号レベルの変化に対応して、前記第 2 比較器が動作状態となって前記第 2 比較を行い、

前記第1比較において動作状態にある前記第1比較器の単位時間あたりの電流消費量が、前記第2比較において動作状態にある前記第2比較器の単位時間あたりの電流消費量よりも少ないことを特徴とする撮像装置。

**【請求項2】**

前記第1比較器は前記オフセット付与部によって少なくとも一方の信号に前記オフセットが付与された前記画素信号と前記ランプ信号とを比較する第1差動対を有し、

前記第2比較器は、前記画素信号と前記ランプ信号との比較を行う第2差動対を有し、

前記A/D変換期間の開始から前記第1比較結果信号の信号レベルが変化するまでの期間、前記第2差動対の単位時間あたりの電流消費量が、第1の電流消費量であり、

前記第1比較結果信号の信号レベルの変化に対応して、前記第2差動対の単位時間あたりの電流消費量が、前記第1の電流消費量よりも多い第2の電流消費量となり、10

前記A/D変換期間の開始から前記第1比較結果信号の信号レベルが変化するまでの期間、前記第1差動対の単位時間あたりの電流消費量が、前記第2の電流消費量よりも少ない第3の電流消費量であることを特徴とする請求項1に記載の撮像装置。

**【請求項3】**

第2比較結果信号の信号レベルの変化に対応して、前記第2差動対の単位時間あたりの電流消費量が、前記第2の電流消費量よりも少ない第4の電流消費量となることを特徴とする請求項2に記載の撮像装置。20

**【請求項4】**

前記第1の電流消費量と前記第4の電流消費量と同じ値であることを特徴とする請求項3に記載の撮像装置。20

**【請求項5】**

第2比較結果信号の信号レベルの変化に対応して、前記第1差動対の単位時間あたりの電流消費量が、前記第3の電流消費量よりも少ない第5の電流消費量となることを特徴とする請求項2～4のいずれか1項に記載の撮像装置。20

**【請求項6】**

前記画素信号が、前記画素に入射した光の光量に対応する信号であり、

前記画素信号が、所定の振幅よりも大きい第1の場合には、

前記A/D変換期間の開始から前記第1比較結果信号の信号レベルが変化するまでの期間、前記第2差動対の単位時間あたりの電流消費量が、第1の電流消費量であって、30

前記第1比較結果信号の信号レベルの変化に対応して、前記第2差動対の単位時間あたりの電流消費量が、前記第1の電流消費量よりも多い第2の電流消費量となって、前記第2差動対が前記第2比較を行い、

前記画素信号が、所定の振幅よりも小さい第2の場合には、

前記A/D変換期間の開始から前記第2比較結果信号の信号レベルが変化するまでの期間、前記第2差動対の単位時間あたりの電流消費量が、前記第2の電流消費量であって、前記第2差動対が前記第2比較を行うことを特徴とする請求項2～5のいずれか1項に記載の撮像装置。30

**【請求項7】**

前記第1の場合に、40

前記第2比較結果信号の信号レベルの変化に対応して、前記第2差動対の単位時間あたりの電流消費量を、前記第2の電流消費量よりも少ない第4の電流消費量とすることを特徴とする請求項6に記載の撮像装置。

**【請求項8】**

前記第2の場合に、前記A/D変換期間の全体に渡って、前記第1差動対の単位時間あたりの電流消費量を、前記第3の電流消費量よりも少ない第5の電流消費量とすることを特徴とする請求項6または7に記載の撮像装置。

**【請求項9】**

前記オフセット付与部は、複数のトランジスタと、スイッチとを有し、

前記スイッチは、前記複数のトランジスタのうち、前記第1差動対の入力段として動作50

するトランジスタの数を変更することを特徴とする請求項 2 ~ 8 のいずれか 1 項に記載の撮像装置。

**【請求項 1 0】**

前記複数列のうちの第 1 列に対応して、一の比較器が配され、

前記複数列のうちの第 2 列に対応して、別の一の比較器が配され、

前記一の比較器と前記別の一の比較器は、第 1 動作と第 2 動作とを含む複数の動作が可能であり

前記第 1 動作は、

前記一の比較器が前記第 1 列の前記画素信号と前記ランプ信号とを比較し、前記別の一の比較器が前記第 2 列の前記画素信号と前記ランプ信号とを比較する動作であり、

10

前記第 2 動作は、

前記一の比較器および前記別の一の比較器に、前記第 1 列と前記第 2 列のいずれか一方の前記画素信号が入力され、前記一の比較器が前記第 1 比較器として動作し、前記別の一の比較器が前記第 2 比較器として動作する動作であることを特徴とする請求項 1 ~ 9 のいずれか 1 項に記載の撮像装置。

**【請求項 1 1】**

前記画素は、

入射する光の光量に対応する電荷を生成する光電変換部と、MOS トランジスタと、前記光電変換部と前記 MOS トランジスタのゲートとの間の電気的経路に配された転送スイッチとを有し、

20

前記 MOS トランジスタが、前記第 1 比較器および前記第 2 比較器のそれぞれの入力段であることを特徴とする請求項 1 ~ 1 0 のいずれか 1 項に記載の撮像装置。

**【請求項 1 2】**

請求項 1 ~ 1 1 のいずれか 1 項に記載の撮像装置と、

前記撮像装置が出力する信号を処理することによって画像を生成する信号処理部とを有することを特徴とする撮像システム。

**【発明の詳細な説明】**

**【技術分野】**

**【0 0 0 1】**

本発明は、複数の A/D 変換部を備える撮像装置、および当該撮像装置を備える撮像システムに関する。

30

**【背景技術】**

**【0 0 0 2】**

複数列に渡って配された複数の画素と、画素の列に対応して、各々が配された複数の A/D 変換部とを有する撮像装置が知られている。

**【0 0 0 3】**

A/D 変換部は、画素が output する画素信号と、時間の経過に伴って電位が単調に変化するランプ信号とを比較する比較器を有する。この比較器の単位時間あたりの電流消費量を低減する検討がなされている。

**【0 0 0 4】**

40

特許文献 1 に記載の撮像装置には、比較器が第 1 アンプと、第 1 アンプの信号が入力され、画素信号とランプ信号との比較の結果を示す信号を出力する第 2 アンプとを備える構成が記載されている。特許文献 1 では、比較器による画素信号とランプ信号との比較を、第 2 アンプに供給する電流量を第 1 の電流量として開始する。そして、第 1 アンプの出力する信号の信号レベルが変化すると、第 2 アンプに供給する電流量を第 1 の電流量から第 2 の電流量に増加させる。そして、所定の期間経過後、第 2 アンプに供給する電流量を第 1 の電流量に戻す。これにより、特許文献 1 の撮像装置では、画素信号とランプ信号との比較を行う全期間にわたって第 2 アンプに第 2 の電流量を供給する場合に比べて、第 2 アンプの単位時間あたりの電流消費量を低減することができる」とされる。

**【先行技術文献】**

50

**【特許文献】****【0005】****【特許文献1】特開2009-171397号公報****【発明の概要】****【発明が解決しようとする課題】****【0006】**

特許文献1に記載の撮像装置では、比較器のうちの一部の回路である第2アンプのみの単位時間あたりの電流消費量を低減する一方、他の一部の回路である第1アンプの単位時間あたりの電流消費量の低減が為されていない。このため、特許文献1に記載の撮像装置には、A/D変換期間における比較器の消費電力量をさらに低減する余地がある。

10

**【課題を解決するための手段】****【0007】**

本発明は上記の課題を鑑みて為されたものであり、一の態様は、複数行および複数列に渡って配され、各々が画素信号を出力する複数の画素と、前記複数列の各々に、それぞれが対応して設けられた複数のA/D変換部と、時間の経過に伴って電位が変化するランプ信号を出力するランプ信号供給部とを有し、前記複数のA/D変換部の各々は、前記画素信号と前記ランプ信号との少なくとも一方の信号にオフセットを付与するオフセット付与部と、前記オフセット付与部によって少なくとも一方の信号に前記オフセットが付与された前記画素信号と前記ランプ信号との比較である第1比較を行い、前記第1比較の結果を示す第1比較結果信号を出力する第1比較器と、前記画素信号と前記ランプ信号との比較である第2比較を行い、前記第2比較の結果を示す第2比較結果信号を出力する第2比較器とを有し、前記A/D変換部が、前記ランプ信号の電位の変化の開始から終了までの期間であるA/D変換期間において、前記オフセットの付与によって、前記第1比較結果信号、前記第2比較結果信号の順に信号レベルが変化し、前記A/D変換期間の開始から前記第1比較結果信号の信号レベルが変化するまでの期間、前記第2比較器は非動作状態であり、前記第1比較結果信号の信号レベルの変化に対応して、前記第2比較器が動作状態となって前記第2比較を行い、前記第1比較において動作状態にある前記第1比較器の単位時間あたりの電流消費量が、前記第2比較において動作状態にある前記第2比較器の単位時間あたりの電流消費量よりも少ないことを特徴とする撮像装置である。

20

**【発明の効果】**

30

**【0008】**

本発明により、A/D変換期間における比較回路部の電流消費量を低減することができる。

**【図面の簡単な説明】****【0009】****【図1】撮像装置の構成を示した図****【図2】画素と比較回路部との構成を示した図****【図3】比較回路の構成と、スイッチの動作とを示した図****【図4】撮像装置の動作を示した図****【図5】撮像装置の構成を示した図**

40

**【図6】比較回路の構成を示した図****【図7】撮像装置の動作を示した図****【図8】撮像装置の構成と動作を示した図****【図9】撮像システムの構成を示した図****【発明を実施するための形態】****【0010】**

各実施例について、図面を参照しながら説明する。

**【0011】**

(実施例1)

図1は、本実施例の撮像装置の構成を示した図である。

50

## 【0012】

撮像装置は、複数行および複数列に渡って画素が配された画素ブロック101(PIX Block)を有する。さらに撮像装置は、画素を行単位で選択して、行単位で画素から画素信号を読み出す垂直走査回路102(V-Scanner)を有する。さらに撮像装置は、複数の列回路103を有する。複数の列回路103の各々は、画素ブロック101の画素が配された複数列のそれぞれに対応して配置されている。複数の列回路103のそれぞれは、比較回路部106と、メモリ107と、スイッチ108とを有する。複数の列回路103のそれぞれは、画素信号をデジタル信号に変換するA/D変換部である。撮像装置は、ランプ信号供給部104(Ramp Generator)を有する。ランプ信号供給部104は、複数の列回路103のそれぞれの比較回路部106に接続されている。10。また、比較回路部106は、対応する列の画素とも接続されている。カウンタ105(Counter)は、複数の列回路103の各々のメモリ107(MEM)に接続されている。撮像装置はさらに水平走査回路110を有する。複数の列回路103と、ランプ信号供給部104と、カウンタ105は、周辺回路領域120に設けられている。水平走査回路110(H-Scanner)は、複数の列回路103の各々のスイッチ108を制御する。複数の列回路103の各々は、デジタルフロントエンド(DFE)130に接続されている。DFE130は、出力部140に接続されている。出力部140が出力する信号が、撮像装置が出力する信号である。

## 【0013】

図2は、画素201と、比較回路部106の構成を示した図である。20

## 【0014】

画素201は、フォトダイオード202、転送スイッチ203、リセットスイッチ205、増幅トランジスタ206、選択スイッチ207を有する。転送スイッチ203の一方のノードと、リセットスイッチの一方のノードと、増幅トランジスタ206のゲートは、共通のノード204に接続される。フォトダイオード202は、入射する光の光量に対応する電荷を生成する光電変換部の一例である。ノード204は、浮遊拡散容量として形成されることもある。リセットスイッチ205の他方のノードと、増幅トランジスタ206の一方のノードには、画素電源電圧S V D Dが入力される。

## 【0015】

転送スイッチ203は、垂直走査回路102から供給される信号P TXによって制御される。リセットスイッチ205は、垂直走査回路102から供給される信号P RESによって制御される。選択スイッチ207は、垂直走査回路102から供給される信号P SELによって制御される。30

## 【0016】

選択スイッチ207は、信号線208に接続されている。信号線208は、電流源209と接続されている。信号P SELがアクティブルレベルとなって、選択スイッチ207が導通状態になると、電流源209から増幅トランジスタ206に電流が供給される。画素電源電圧S V D Dと、増幅トランジスタ206と、電流源209とによって、ソースフォワード回路が形成される。

## 【0017】

比較回路部106は、比較制御回路210である、容量素子C311、容量素子C312、オフセット付与部215、第1比較器211、論理回路212を有する。さらに比較回路部106は、容量素子C321、容量素子C322、第2比較器220を有する。第1比較器211の一方の入力ノードは容量素子C322を介して、信号線208に接続されている。第2比較器220の一方の入力ノードは、容量素子C322を介して、信号線208に接続されている。40

## 【0018】

第1比較器211の他方の入力ノードは、容量素子C311、オフセット付与部215を介して、信号V R A M Pが供給される。また、第2比較器220の他方の入力ノードは、容量素子C321を介して、信号V R A M Pが供給される。信号V R A M Pは、ランプ

信号供給部 104 が供給する信号である。

**【0019】**

第1比較器211の出力ノードは、論理回路212の一方の入力ノードに接続される。第2比較器220の出力ノードは、論理回路212の他方の入力ノードに接続される。論理回路212の出力ノードは、第2比較器220の制御ノードに接続される。

**【0020】**

図3は、比較回路部106の構成の詳細を示した図である。図2で示した部材と同一の部材については、図2で付した符号と同じ符号を図3でも付している。

**【0021】**

第1比較器211は、差動入力段である、トランジスタMp312、トランジスタMp320を有する。また、第1比較器211は、スイッチSW311、スイッチSW312を有する。スイッチSW311の一方のノードは、容量素子C311に接続され、他方のノードは、トランジスタMn310とトランジスタMp312との接続ノードに接続されている。スイッチSW312の一方のノードは、容量素子C312に接続され、他方のノードは、トランジスタMn320とトランジスタMp320との接続ノードに接続されている。10

**【0022】**

また、第1比較器211は、カレントミラー回路を形成するトランジスタMn310、トランジスタMn320を有する。トランジスタMp312、トランジスタMp320、トランジスタMn310、トランジスタMn320は、第1の差動対を形成する。20

**【0023】**

オフセット付与部215は、スイッチSW320と、トランジスタMp311とを有する。スイッチSW320が非導通状態であると、第1の差動対の一方の入力段は、トランジスタMp312のみである。一方、スイッチSW320が導通状態であると、第1の差動対の一方の入力段は、並列接続されたトランジスタMp311、トランジスタMp312である。このようにスイッチSW320の導通、非導通を制御することによって、第1の差動対の一方の入力段のゲート幅Wを変更できる。第1の差動対の一方の入力段には、容量素子C311を介して、信号VRAMPが入力される。第1の差動対の他方の入力段であるトランジスタMp320のゲートには、容量素子C312を介して、信号線208から信号VPIXが入力される。信号VPIXは、画素201が出力する画素信号である。30

**【0024】**

第1の差動対は、電流源であるトランジスタMp330をさらに有する。

**【0025】**

第2比較器220は、差動入力段である、トランジスタMp340、トランジスタMp350を有する。また、第2比較器220は、スイッチSW331、スイッチSW332を有する。スイッチSW331の一方のノードは、容量素子C321に接続され、他方のノードは、トランジスタMn330とトランジスタMp340との接続ノードに接続されている。スイッチSW332の一方のノードは、容量素子C322に接続され、他方のノードは、トランジスタMn320とトランジスタMp350との接続ノードに接続されている。40

**【0026】**

また、第2比較器220は、カレントミラー回路を形成するトランジスタMn330、トランジスタMn340を有する。トランジスタMp340、トランジスタMp350、トランジスタMn330、トランジスタMn340は、第2の差動対を形成する。

**【0027】**

第2の差動対の一方の入力段であるトランジスタMn340のゲートには、容量素子C321を介して、信号VRAMPが入力される。第2の差動対の他方の入力段であるトランジスタMp350のゲートには、容量素子C322を介して、信号線208から信号VPIXが入力される。50

**【0028】**

第2比較器220は、電流源であるトランジスタMp360をさらに有する。また、第2比較器220は、トランジスタMp340とトランジスタMp350との接続ノードと、トランジスタMp360との間の電気的経路に、スイッチSW340を有する。スイッチSW340は、論理回路212の出力によって制御される。

**【0029】**

スイッチSW320は、不図示のタイミングジェネレータから供給される信号POSによって制御される。

**【0030】**

スイッチSW311、スイッチSW312、スイッチSW331、スイッチSW332は、不図示のタイミングジェネレータから供給される信号PCLAMPによって制御される。10

**【0031】**

トランジスタMp330、トランジスタMp360は、不図示の電圧供給部から、電圧VBiasが入力される。

**【0032】**

トランジスタMp330が供給する電流量は、トランジスタMp360が供給する電流よりも少なくなるようになる。たとえば、トランジスタMp330のゲートサイズを、トランジスタMp360よりも小さくなるようにすればよい。これにより、第1比較器211の電流消費量は、第2比較器220の電流消費量よりも少なくなっている。20

**【0033】**

図3に示した各スイッチは、スイッチSW340を除き、入力される制御信号がHiレベルの時に導通状態であり、Loレベルの時に非導通状態である。スイッチSW340は、入力される制御信号がLoレベルの時に導通状態であり、Hiレベルの時に非導通状態である。

**【0034】**

次に、図3の比較回路部106を有する撮像装置の動作を、図4を中心に説明する。なお、図4に示した各信号は、図2、図3で示した各信号に対応する。

**【0035】**

時刻t1までに、垂直走査回路102は、信号PRESをアクティブレベルであるHighelevel(以下、Hiレベル)から、ノンアクティブレベルであるLowlevel(以下、Loレベル)にする。これにより、ノード204のリセットが解除される。また、垂直走査回路102は、所定の行の画素201に入力する信号PSELを、LoレベルからHiレベルにする。これにより、Hiレベルの信号PSELが入力された行(以下、選択行)の画素201の選択スイッチが導通状態になる。よって、選択行の画素201の増幅トランジスタ206は、リセットが解除されたノード204の電位に基づく信号を信号線208に出力する。この信号は、画素201のノイズ成分が主であるノイズ信号である。このノイズ信号を、N信号と表記する。30

**【0036】**

また、不図示のタイミングジェネレータは、時刻t1に、信号PCLAMPをLoレベルからHiレベルにする。また、ランプ信号供給部104は、信号VRAMPを、所定の電位にオフセットさせる。40

**【0037】**

時刻t5に、タイミングジェネレータは、信号PCLAMPをHiレベルからLoレベルにする。これにより、容量素子C312、容量素子C322はそれぞれ、N信号をクランプする。また、容量素子C311、容量素子C321はそれぞれ、オフセットされた電位の信号VRAMPをクランプする。

**【0038】**

また、信号PCOMPは、リセット期間において、スイッチSW340のアクティブレベルであるLoレベルとなる。これにより、第2比較器220はリセット期間において、50

動作状態となる。

**【0039】**

時刻  $t_1$  から時刻  $t_5$ までの期間は、比較回路部 106 がリセットされるリセット期間である。リセット期間では、スイッチ SW340 が導通状態である。したがって、第2比較器 220 の第2差動対は動作状態である。

**【0040】**

時刻  $t_5$ に、容量素子 C311、容量素子 C321 がオフセットされた信号 V RAMP をクランプした後、信号 V RAMP の電位がリセットされる。

**【0041】**

その後、タイミングジェネレータは、信号 POS を Lo レベルから Hi レベルにする。  
これにより、第1比較器 211 に入力される信号 V RAMP は、ランプ信号供給部 104 が<sup>10</sup>出力する信号 V RAMP に対して、実効的に信号 V RAMP が時間の経過に伴って電位が変化する方向にシフトされた信号レベルとなる。

**【0042】**

この時刻  $t_5$ から、後述する時刻  $t_{15}$ までの期間、信号 PCOMP はノンアクティブレベルである Hi レベルにあるため、第2比較器 220 の第2差動対は、非動作状態である。

**【0043】**

時刻  $t_{10}$ に、ランプ信号供給部 104 は、信号 V RAMP の電位を、時間の経過に伴って変化させる。この時間の経過に伴って電位が変化する信号が、ランプ信号である。また、カウンタ 105 は不図示のクロック信号の計数を開始する。これにより、カウンタ 105 から、信号 V RAMP の時間の経過に伴った電位の変化が開始されてからの、経過時間を示すカウント信号が、各列のメモリ 107 に出力される。時刻  $t_{10}$ における、第2比較器 220 の単位時間あたりの電流消費量は、第1の電流消費量である。  
<sup>20</sup>

**【0044】**

なお、以下、明細書では、比較回路部が消費する電流と電力量を、単位時間当たりの電流消費量と、消費電力量の表記を用いて説明する。消費電力量とは、単位時間当たりの電流消費量に、時間を乗じた値である。たとえば、A/D 変換期間の比較回路部の消費電力量は、単位時間当たりの電流消費量を、A/D 変換期間内で積算した量である。

**【0045】**

時刻  $t_{15}$ に、第1比較器 211 が比較している、シフトされた信号 V RAMP と、N 信号との電位の大小関係が変化する。これにより、第1比較器 211 の出力である信号 VS COMPo (第1比較信号) が Hi レベルから Lo レベルに変化する。これにより、信号 PCOMP は、ノンアクティブレベルの Hi レベルから、アクティブレベルの Lo レベルに変化する。これにより、第2比較器 220 の第2差動対は、非動作状態から動作状態に変化する。これにより、第2比較器 220 は、信号 V RAMP と N 信号との比較を開始する。時刻  $t_{15}$ における、第2比較器 220 の単位時間あたりの電流消費量は、第1の電流消費量よりも多い第2の電流消費量である。

**【0046】**

時刻  $t_{20}$ に、信号 V RAMP と N 信号との電位の大小関係が変化する。これにより、第2比較器 220 の出力である第2比較信号の信号 VCOPMo が、Hi レベルから Lo レベルに変化する。各列のメモリ 107 は、各々が対応する第2比較器 220 の信号 VCOPMo が Hi レベルから Lo レベルに変化したタイミングに基づくカウント信号を保持する。この各列のメモリ 107 が保持したカウント信号は、N 信号に基づくデジタル信号である。  
<sup>40</sup>

**【0047】**

また、時刻  $t_{20}$ に信号 VCOPMo の信号レベルが変化したことによって、信号 PCOMP がアクティブレベルの Lo レベルから、ノンアクティブレベルの Hi レベルに変化する。これにより、第2比較器 220 の第2差動対は動作状態から非動作状態に変化する。時刻  $t_{20}$ における、第2比較器 220 の単位時間あたりの電流消費量は、第2の電流  
<sup>50</sup>

消費量よりも少ない第4の電流消費量である。第4の電流消費量は、第1の電流消費量と同じとしてもよい。

**【0048】**

時刻  $t_{25}$  に、ランプ信号供給部 104 は、信号 V R A M P の、時間の経過に伴った電位の変化を終了する。

**【0049】**

時刻  $t_{10}$  から時刻  $t_{25}$  までの期間が、N 信号をデジタル信号に変換するための A D 変換期間である、N - A D 期間である。

**【0050】**

この N - A D 期間において、第2比較器 220 が動作する期間は、時刻  $t_{15}$  から時刻  $t_{20}$  までの期間である。その他の期間は、第2比較器 220 より電流消費量の少ない第1比較器 211 が動作している。このため、N - A D 期間における、第1比較器 211、第2比較器 220 の電流消費量は、N - A D 期間に第1比較器 211 が動作せず、第2比較器 220 が動作し続ける場合に比べて電流消費量は少ない。10

**【0051】**

第1比較器 211 は、第2比較器 220 の第2差動対を非動作状態から動作状態に切り替えるのに十分な比較精度があればよい。つまり、N 信号に基づくデジタル信号の生成に関与する第2比較器 220 の第2差動対に対し、第1比較器 211 の第1差動対は比較精度が粗くてよい。したがって、第1比較器 211 の第1差動対の単位時間あたりの電流消費量を、第2比較器 220 の第2差動対の第2の電流消費量よりも少ない第3の電流消費量としても、N 信号の A D 変換精度の低下は生じにくい。20

**【0052】**

その後、垂直走査回路 102 は、選択行の画素 201 に出力する信号 P T X を、L o レベルから H i レベルとし、その後再び L o レベルとする。

**【0053】**

これにより、フォトダイオード 202 で生成した電荷が、ノード 204 に転送される。增幅トランジスタ 206 は、フォトダイオード 202 が生成した電荷が転送されたノード 204 の電位に基づく信号を、信号線 208 に出力する。この信号を、S 信号と表記する。30

**【0054】**

時刻  $t_{30}$  に、ランプ信号供給部 104 は、信号 V R A M P の時間の経過に伴った電位の変化を開始する。時刻  $t_{30}$  において、信号 P C O M P はノンアクティブルーベルである H i レベルにあるため、第2比較器 220 の第2差動対は非動作状態にある。第1比較器 211 は、シフトされた信号 V R A M P と、S 信号との比較を行う。また、カウンタ 105 は、信号 V R A M P の電位の変化の開始に対応して、N - A D 期間と同じく、カウント信号の生成を開始する。

**【0055】**

時刻  $t_{35}$  に、第1比較器 211 が比較する、シフトされた電位 V R A M P と S 信号との大小関係が変化する。よって、信号 V S C O M P o の信号レベルが変化する。これにより、信号 P C O M P が、ノンアクティブルーベルの H i レベルから、アクティブルーベルの L o レベルに変化する。これにより、第2比較器 220 の第2差動対が非動作状態から動作状態に変化する。これにより、第2比較器 220 は、信号 V R A M P と S 信号との比較を開始する。40

**【0056】**

時刻  $t_{40}$  に、信号 V R A M P と S 信号との電位の大小関係が変化する。これにより、第2比較器 220 の出力である信号 V C O M P o が、H i レベルから L o レベルに変化する。各列のメモリ 107 は、各々が対応する第2比較器 220 の信号 V C O M P o が H i レベルから L o レベルに変化したタイミングに基づくカウント信号を保持する。この各列のメモリ 107 が保持したカウント信号は、S 信号に基づくデジタル信号である。

**【0057】**

10

20

30

40

50

また、時刻  $t_{40}$  に信号 VCOMP の信号レベルが変化したことによって、信号 PCOMP がアクティブレベルの L0 レベルから、ノンアクティブレベルの H1 レベルに変化する。これにより、第 2 比較器 220 の第 2 差動対は動作状態から非動作状態に変化する。

#### 【0058】

時刻  $t_{45}$  に、ランプ信号供給部 104 は、信号 VRAMP の、時間の経過に伴った電位の変化を終了する。

#### 【0059】

時刻  $t_{30}$  から時刻  $t_{45}$  までの期間が、S 信号をデジタル信号に変換するための AD 变換期間である、S - AD 期間である。 10

#### 【0060】

この S - AD 期間において、第 2 比較器 220 が動作する期間は、時刻  $t_{35}$  から時刻  $t_{40}$  までの期間である。その他の期間は、第 2 比較器 220 より電流消費量の少ない第 1 比較器 211 が動作している。このため、S - AD 期間における、第 1 比較器 211、第 2 比較器 220 の電流消費量は、S - AD 期間に第 1 比較器 211 が動作せず、第 2 比較器 220 が動作し続ける場合に比べて電流消費量は少ない。

#### 【0061】

第 1 比較器 211 は、第 2 比較器 220 の第 2 差動対を非動作状態から動作状態に切り替えるのに十分な比較精度があればよい。つまり、S 信号に基づくデジタル信号の生成に関する第 2 比較器 220 の第 2 差動対に対し、第 1 比較器 211 の第 1 差動対は比較精度が粗くてよい。したがって、第 1 比較器 211 の第 1 差動対の電流消費量を、第 2 比較器 220 の第 2 差動対よりも少なくしても、S 信号の AD 变換精度の低下を生じさせにくい。 20

#### 【0062】

このように、本実施例の撮像装置は、アナログ信号に対応するデジタル信号の生成に用いられる比較結果信号を出力する第 2 比較器の第 2 差動対の動作、非動作の制御を、第 2 差動対よりも電流消費量の小さい第 1 差動対の比較結果信号を用いて行う。これにより、AD 变換期間における、比較回路部 106 の単位時間あたりの電流消費量を低減することができる。 30

#### 【0063】

また、本実施例では、第 2 比較器 220 において、非動作状態の場合には、電流が全く供給されない状態としていた。この例に限定されるものではなく、非動作状態の電流消費量が、動作状態の電流消費量よりも少なくなるようにすればよい。非動作状態においても、動作状態に対して少ない電流を第 2 比較器 220 に供給することにより、非動作状態から動作状態への移行を高速にすることができる。 40

#### 【0064】

また、本実施例では、N - AD 期間と S - AD 期間の両方において、第 2 比較器 220 が非動作状態である期間を設けていた。この例に限定されるものではなく、N - AD 期間と S - AD 期間のいずれか一方において、第 2 比較器 220 が非動作状態である期間を設けるようにしてよい。

#### 【0065】

別の例を説明する。N - AD 期間の全体に渡って、第 2 比較器 220 を動作状態とし、第 1 比較器 211 を非動作状態とする。S - AD 期間においては、第 1 比較器 211 を動作状態として、本実施例で述べたように、第 1 比較信号の信号レベルの変化に基づいて第 2 比較器 220 が動作状態となるようにしてよい。N - AD 期間は S - AD 期間に比べて AD 变換期間が短い。このため、第 2 比較器 220 を AD 变換期間中に非動作状態とすることによる消費電力量低減の効果が、S - AD 期間よりも N - AD 期間の方が小さいためである。

#### 【0066】

また、S 信号の振幅に応じて、S - AD 期間に第 2 比較器 220 を非動作状態とする期 50

間を設けるか否かを切り替えるようにしてもよい。たとえば、S - A D期間に先だって、S信号と、所定の振幅とを、比較回路部106が比較する。この比較の結果が、S信号が所定の振幅よりも大きいことを示す場合には、S - A D期間に、第2比較器220を非動作状態とする期間を設ける。一方、比較の結果が、S信号が所定の振幅よりも小さいことを示す場合には、S - A D期間に、第2比較器220を非動作状態とする期間を設けず、S - A D期間の全体に渡って第2比較器220が動作状態となるようにする。あるいは、S - A D期間において、第1比較器211を非動作状態とし、第2比較器220をS - A D期間の初期から動作状態とする。そして、第2比較信号の信号レベルが変化してから、第2比較器220を非動作状態とするようにしてもよい。

## 【0067】

10

なお、列回路103が比較回路部106の前段に、S信号を増幅する増幅回路をさらに有していてもよい。

## 【0068】

また、本実施例の撮像装置は、増幅トランジスタ206と、第1の差動対の他方の入力段であるトランジスタMp320と、第2の差動対の他方の入力段であるトランジスタMp340とをそれぞれ有していた。他の例として図5に示すように、増幅トランジスタ206が、第1の差動対の他方の入力段と、第2の差動対の他方の入力段とを兼ねるようにしてよい。

## 【0069】

20

図5は、比較制御回路210b、第2比較器220bを有する。比較制御回路210bは第1比較器211b、オフセット付与部215bを有する。

## 【0070】

オフセット付与部215bは、トランジスタMn655、スイッチSW570を有する。

## 【0071】

第1比較器211bは、カレントミラー回路を形成するトランジスタMp550、トランジスタMp555を有する。また、第1の差動対の一方の入力段として、トランジスタMn650を有する。オフセット付与部215bは、第1の差動対の一方の入力段を、トランジスタMn650のみとするか、並列に接続されたトランジスタMn650とトランジスタMn655とするかを切り替えることができる。第1の差動対の他方の入力段は、本実施例では増幅トランジスタ206として述べた、ゲートにフォトダイオード202の電荷が入力されるMOSトランジスタである。

30

## 【0072】

第1比較器211bは、さらに容量素子Cp551、インバータ595、スイッチSW580、電流源590を有する。インバータ595の出力は、第1比較器211bが出力する信号VSCOMPoは、第1比較結果信号である。第1比較結果信号は、論理回路212bに入力される。

## 【0073】

40

第2比較器220bは、カレントミラー回路を形成するトランジスタMp500、トランジスタMp505を有する。また、第2の差動対の一方の入力段として、トランジスタMn600を有する。第2の差動対の他方の入力段は、増幅トランジスタ206である。

## 【0074】

第2比較器220bは、さらに容量素子Cp501、インバータ545、スイッチSW525、スイッチSW530、電流源540を有する。インバータ545の出力は信号VCOMPoであり、第2比較器220bが出力する第2比較信号である。

## 【0075】

論理回路212bは、スイッチSW530を、信号PCOMPによって制御する。この制御の方法は、本実施例で説明した方法とすることができます。

## 【0076】

本実施例では、第1比較結果信号が第2比較結果信号よりも早く信号レベルが変化する

50

ために、ランプ信号にオフセットを付与していた。本実施例は、この例に限定されるものではなく、画素信号にオフセットを付与するようにしてもよい。この場合は、画素信号の振幅を小さくするように、オフセットを付与するようにすればよい。また、本実施例では、オフセット付与を差動対の入力段で行っていた。この例に限定されるものではなく、差動対のカレントミラー回路にオフセットを付与してもよい。また、差動対の入力段とカレントミラー回路の両方にオフセットを付与してもよい。さらに、信号V R A M Pの傾きが可変である場合、信号V R A M Pの傾きに応じて第1比較器211に付与するオフセットの大きさを変えてよい。

#### 【0077】

また、本実施例では、第1比較器211に入力される信号にオフセットを付与していた。しかし、本実施例では、第1比較結果信号が第2比較結果信号よりも早く信号レベルが变化すればよい。つまり、第2比較結果信号が、第1比較結果信号よりも遅く信号レベルが変化するように、第2比較器220に入力される信号にオフセットを付与するようにしてもよい。この場合には、たとえばD F E 130において、付与したオフセット分を、デジタル信号から差し引く補正処理を行うようにしてもよい。

10

#### 【0078】

本実施例の撮像装置は、A D変換期間の開始から第1比較結果信号の信号レベルが変化するまでの期間、第2比較器は非動作状態とする。そして、第1比較結果信号の信号レベルの変化に対応して、第2比較器が動作状態となって第2比較を行う。本実施例の撮像装置は、第1比較の単位時間あたりの電流消費量が、第2比較の単位時間あたりの電流消費量よりも少ない。これにより、撮影シーンによらず、A D変換期間の比較回路部106の電流消費量を低減することができる。

20

#### 【0079】

特許文献1の技術では、差動対と出力段とを備える比較器であって、比較動作を行う差動対に対し、A D変換期間の全体に渡って電流を供給していた。したがって、A D変換期間における比較器の消費電力量の低減が充分でなかった。本実施例の撮像装置は、第1比較器と第2比較器とを備え、第1比較器による第1比較は、第2比較による第2比較よりも単位時間当たりの電流消費量が少ないものとなっている。よって、本実施例の撮像装置は、A D変換期間の開始から、第1比較結果信号の信号レベルが変化するまでの期間の、比較回路部の消費電力量を少なくすることができる。

30

#### 【0080】

また、本実施例の撮像装置は、第2差動対よりも単位時間当たりの電流消費量の少ない第1差動対の出力を用いて、第2差動対の動作の制御を行っている。具体的には、本実施例では、A D変換期間の開始から、第1比較結果信号の信号レベルが変化するまでの期間、第2差動対を非動作状態としている。また、A D変換期間の開始から、第1比較結果信号の信号レベルが変化するまでの期間の、第1差動対の単位時間あたりの電流消費量は、動作状態にある第2差動対の単位時間当たりの電流消費量に対して少ないものとしている。これにより、本実施例の撮像装置は、特許文献1の技術における差動対の消費電力量を低減することができる。これにより、A D変換期間における、比較回路部の消費電力量を低減することができる。

40

#### 【0081】

また、本実施例の撮像装置は、複数の列回路103の各々が、オフセット付与部215を備える。他の例として、オフセット付与部215を省略する代わりに次の参考構成とすることができる。ランプ信号供給部104が、第1のランプ信号を複数の列回路103の各々の第1比較器に供給する。そしてランプ信号供給部104が、第1のランプ信号にオフセットが付与された第2のランプ信号を、複数の列回路103の各々の第2比較器に供給する。しかし、この例では、ランプ信号供給部104が複数のランプ信号を生成することにより、ランプ信号供給部104の電流消費量が増加する。また、第1のランプ信号を伝送する配線と、伝送する第2のランプ信号を伝送する配線をそれぞれ設ける必要があるため、ランプ信号を供給する配線の回路面積が増加する。一方、本実施例の撮像装置では

50

、複数の列回路 103 の各々がオフセット付与部 215 を備えることにより、ランプ信号供給部 104 が第 1 比較器と第 2 比較器とに供給するランプ信号を共通のものとすることができます。これにより、参考構成では生じていた、ランプ信号供給部 104 の電流消費量の増加が、本実施例の撮像装置では生じない。また、本実施例の撮像装置は、ランプ信号を伝送する配線を、上記した参考構成に比べて減らすことができる。

#### 【0082】

(実施例 2 )

本実施例の撮像装置について、実施例 1 と異なる点を中心に説明する。

#### 【0083】

本実施例では、第 2 比較器 220 を制御する論理回路 212 の構成が、実施例 1 とは異なる。その他の構成は、実施例 1 で説明した図 2 の構成と同じである。 10

#### 【0084】

実施例 1 では、第 2 比較器 220 について、A/D 変換期間の一部に非動作期間を設けていた。本実施例では、第 1 比較器 211 についてもまた、A/D 変換期間の一部に非動作期間を設ける例である。

#### 【0085】

図 6 は、本実施例の撮像装置の構成を示した図である。本実施例の列回路 103 は、第 1 比較器 211c、論理回路 212c、第 2 比較器 220c を有する。第 1 比較器 211 の出力である信号 VSCOMPo は、論理回路 212c に入力される。論理回路 212c の出力である信号 PCOMP1 は、第 2 比較器 220c に入力される。第 2 比較器 220c の出力である信号 VCOMPo は、論理回路 212c に入力される。また、信号 PRAMPRES が論理回路 212c に入力される。論理回路 212c の出力である信号 PCOMP2 は、第 1 比較器 211c に入力される。 20

#### 【0086】

第 1 比較器 211c の構成は、図 3 に示した第 1 比較器 211 に対し、第 1 比較器 211c に流れる電流を制御するスイッチを 1 つ追加した構成とすることができる。このスイッチは、トランジスタ Mp312 とトランジスタ Mp320 との接続ノードと、電流源であるトランジスタ Mp330 との間の電気的経路に設ければよい。このスイッチは、信号 PCOMP2 が Lo レベルの時に導通状態となり、Hi レベルの時に非導通状態となる。 30

#### 【0087】

第 2 比較器 220c の構成は、図 3 に示した第 2 比較器 220 と同じ構成とすることができます。本実施例では、スイッチ SW340 は、信号 PCOMP1 によって制御される。

#### 【0088】

図 7 は、図 6 に示した撮像装置の動作を示した図である。図 7 に示した各信号は、図 6 に示した各信号に対応する。

#### 【0089】

時刻 t50 から時刻 t60 までの期間の動作は、図 4 の時刻 t1 から時刻 t10 までの動作と同じである。

#### 【0090】

時刻 t60 に、ランプ信号供給部 104 は、信号 VRAMP の電位を、時間の経過に伴って変化させる。また、カウンタ 105 は不図示のクロック信号の計数を開始する。これにより、カウンタ 105 から、信号 VRAMP の時間の経過に伴った電位の変化が開始されてからの、経過時間を示すカウント信号が、各列のメモリ 107 に出力される。信号 PCOMP1 はノンアクティブルレベルである Hi レベルにあるため、第 2 比較器 220c は非動作状態にある。 40

#### 【0091】

信号 PRAMPRES が Hi レベルから Lo レベルに変化したことによって、信号 PCOMP2 がノンアクティブルレベルの Hi レベルから、アクティブルレベルの Lo レベルに変化する。これにより、第 1 比較器 211c が非動作状態から動作状態に変化する。これにより、第 1 比較器 211c は、信号 VRAMP からシフトされた信号 VRAMP と、N 50

信号との比較を行う。

**【0092】**

時刻  $t_{65}$  に、第1比較器 211c が比較している、シフトされた信号 V R A M P と、N 信号との電位の大小関係が変化する。これにより、第1比較器 211c の出力である第1比較結果信号が H i レベルから L o レベルに変化する。これにより、信号 P C O M P は、ノンアクティブレベルの H i レベルから、アクティブレベルの L o レベルに変化する。これにより、第2比較器 220c は、非動作状態から動作状態に変化する。これにより、第2比較器 220c は、信号 V R A M P と N 信号との比較を開始する。

**【0093】**

時刻  $t_{70}$  に、信号 V R A M P と N 信号との電位の大小関係が変化する。これにより、第2比較器 220c の出力である第2比較信号の信号 V C O M P o が、H i レベルから L o レベルに変化する。各列のメモリ 107 は、各々が対応する第2比較器 220c の信号 V C O M P o が H i レベルから L o レベルに変化したタイミングに基づくカウント信号を保持する。この各列のメモリ 107 が保持したカウント信号は、N 信号に基づくデジタル信号である。

**【0094】**

また、時刻  $t_{70}$  に信号 V C O M P o の信号レベルが変化したことによって、信号 P C O M P 1 および信号 P C O M P 2 がアクティブレベルの L o レベルから、ノンアクティブレベルの H i レベルに変化する。これにより、第1比較器 211c、第2比較器 220c は動作状態から非動作状態に変化する。

**【0095】**

時刻  $t_{75}$  に、ランプ信号供給部 104 は、信号 V R A M P の、時間の経過に伴った電位の変化を終了する。

**【0096】**

時刻  $t_{60}$  から時刻  $t_{75}$  までの期間である N - A D 期間において、第1比較器 211c が動作状態にある期間は時刻  $t_{60}$  から時刻  $t_{70}$  までである。また、第2比較器 220c が動作状態にある期間は、時刻  $t_{65}$  から時刻  $t_{70}$  までである。

**【0097】**

時刻  $t_{80}$  に、ランプ信号供給部 104 は、信号 V R A M P の時間の経過に伴った電位の変化を再び開始する。時刻  $t_{80}$  において、信号 P C O M P 1 はノンアクティブレベルである H i レベルにあるため、第2比較器 220c は非動作状態にある。また、カウンタ 105 は、信号 V R A M P の電位の変化の開始に対応して、N - A D 期間と同じく、カウント信号の生成を開始する。

**【0098】**

信号 P R A M P \_ R E S が H i レベルから L o レベルに変化したことによって、信号 P C O M P 2 がノンアクティブレベルの H i レベルから、アクティブレベルの L o レベルに変化する。これにより、第1比較器 211c が非動作状態から動作状態に変化する。これにより、第1比較器 211c は、信号 V R A M P からシフトされた信号 V R A M P と、N 信号との比較を行う。

**【0099】**

時刻  $t_{85}$  に、第1比較器 211c が比較する、シフトされた電位 V R A M P と S 信号との大小関係が変化する。これにより、信号 P C O M P 1 が、ノンアクティブレベルの H i レベルから、アクティブレベルの L o レベルに変化する。これにより、第2比較器 220c が非動作状態から動作状態に変化する。これにより、第2比較器 220c は、信号 V R A M P と S 信号との比較を開始する。

**【0100】**

時刻  $t_{90}$  に、信号 V R A M P と S 信号との電位の大小関係が変化する。これにより、第2比較器 220c の出力である信号 V C O M P o が、H i レベルから L o レベルに変化する。各列のメモリ 107 は、各々が対応する第2比較器 220c の信号 V C O M P o が H i レベルから L o レベルに変化したタイミングに基づくカウント信号を保持する。この

10

20

30

40

50

各列のメモリ 107 が保持したカウント信号は、S 信号に基づくデジタル信号である。

**【0101】**

また、時刻 t90 に信号 VCOMPo の信号レベルが変化したことによって、信号 PCOMP2 がアクティブレベルの Lo レベルから、ノンアクティブレベルの Hi レベルに変化する。これにより、第 2 比較器 220c は動作状態から非動作状態に変化する。

**【0102】**

また、信号 VCOMPo の信号レベルが変化したことによって、信号 PCOMP1 もアクティブレベルの Lo レベルから、ノンアクティブレベルの Hi レベルに変化する。これにより、第 1 比較器 211c もまた、動作状態から非動作状態に変化する。

**【0103】**

時刻 t95 に、ランプ信号供給部 104 は、信号 VRAMP の、時間の経過に伴った電位の変化を終了する。

**【0104】**

この時刻 t80 から時刻 t95 までの S - AD 期間において、第 1 比較器 211c が動作状態にある期間は時刻 t80 から時刻 t90 までである。また、第 2 比較器 220c が動作状態にある期間は、時刻 t85 から時刻 t90 までである。

**【0105】**

本実施例の撮像装置は、第 1 比較器 211c を、AD 変換期間の開始から、第 2 比較信号の信号レベルが変化するまでの期間、動作状態とする。他の期間では、本実施例の撮像装置は、第 1 比較器 211c を非動作状態とする。また、本実施例の撮像装置は、第 2 比較器 220c を、第 1 比較結果信号の信号レベルが変化してから、第 2 比較信号の信号レベルが変化するまでの期間とする。

**【0106】**

本実施例の撮像装置は、第 1 比較器 211c についてもまた、AD 変換期間の一部のみの期間、動作状態とする。これにより、AD 変換期間における、第 1 比較器 211c の消費電力量を低減することができる。

**【0107】**

( 実施例 3 )

本実施例の撮像装置について、実施例 2 と異なる点を中心に説明する。

**【0108】**

実施例 2 の撮像装置では、各列の列回路 103 が第 1 比較器 211c と、第 2 比較器 220c とを備えていた。本実施例では、1 列の画素 201 に、1 つの比較器が対応して設けられている。

**【0109】**

本実施例の撮像装置は、第 1 動作と第 2 動作とを行う。第 1 動作は、複数列の画素 201 から画素信号を読み出す場合に、各列の比較器が対応する列の画素信号とランプ信号とを比較する動作である。第 2 動作は、複数列のうちの一部のみの列の画素信号を画素 201 から読み出し、他の一部の列の画素信号を画素 201 から読み出さない場合に、一部の列の比較器が第 1 比較器として動作し、他の一部の列の比較器が第 2 比較器として動作する動作である。本実施例の撮像装置は、第 1 動作、第 2 動作以外の動作を含む複数の動作から、第 1 動作、第 2 動作を選択するようにすることができる。

**【0110】**

図 8 ( a ) は、本実施例の列回路 103 の構成を示した図である。

**【0111】**

列回路 103 は、信号切替部 801 と、比較回路部 106 とを有する。信号切替部 801 は、比較器 250(m) に入力する信号を、m 列目の信号 VPIX である信号 VPIX(m) と、m+1 列目の画素信号 VPIX である画素信号 VPIX(m+1) とのいずれかに切り替える。信号切替部 801 は、スイッチ SW8010、スイッチ SW8011 を有する。

**【0112】**

10

20

30

40

50

比較回路部 106 は、比較器 250 (m)、比較器 250 (m + 1)、オフセット切替部 802、論理回路 212d を有する。

【0113】

オフセット切替部 802 は、スイッチ SW8020、スイッチ SW8021 を有する。

【0114】

論理回路 212d には、不図示のタイミングジェネレータから、信号 ADD\_EN が入力される。信号 ADD\_EN は、第 1 動作と、第 2 動作とを切り替える信号である。信号 ADD\_EN が Lo レベルの場合には、各列の比較器 250 は第 1 動作を行い、Hi レベルの場合には、各列の比較器 250 は第 2 動作を行う。

【0115】

また、信号 ADD\_EN によって、一部の列の比較器 250 の、動作状態における電流消費量が制御される。つまり、信号 ADD\_EN が Lo レベルの場合には、一部の列の比較器 250 を含め、全ての列の比較器 250 の動作状態における単位時間あたりの電流消費量が、第 2 の電流消費量となる。一方、信号 ADD\_EN が Hi レベルの場合には、一部の列の比較器 250 の動作状態における単位時間あたりの電流消費量が、第 2 の電流消費量よりも少ない第 3 の電流消費量となる。他の一部の列の比較器 250 の動作状態における単位時間あたりの電流消費量は、第 2 の電流消費量である。

【0116】

図 8 (b) は、第 1 動作における、列回路 103 におけるスイッチの接続状態を示している。信号切替部 801 のスイッチ SW8010 は非導通状態であり、スイッチ SW8011 は導通状態である。信号切替部 801 は、各列の画素 201 の信号 VPIX を、対応する列の比較器 250 に入力する。オフセット切替部 802 では、スイッチ SW8020 が非導通状態であり、スイッチ SW8021 が導通状態である。したがって、比較器 250 (m) には、信号 VRAMP がオフセット付与部 215 を介さずに入力される。また、信号 ADD\_EN は Lo レベルである。

【0117】

図 8 (c) は、第 2 動作における、列回路 103 におけるスイッチの接続状態を示している。信号切替部 801 のスイッチ SW8010 は導通状態であり、スイッチ SW8011 は非導通状態である。これにより、信号切替部 801 は、(m + 1) 列の画素 201 の信号 VPIX を、m 列の比較器 250 (m) と、m + 1 列の比較器 250 (m + 1) とに入力する。オフセット切替部 802 では、スイッチ SW8020 が導通状態であり、スイッチ SW8021 が非導通状態である。したがって、比較器 250 (m) には、信号 VRAMP がオフセット付与部 215 を介して入力される。また、信号 ADD\_EN は Hi レベルである。

【0118】

図 8 (c) における比較器 250 (m) の動作は、実施例 2 における第 1 比較器 211c の動作と同じである。また、比較器 250 (m + 1) の動作は、実施例 2 における、第 2 比較器 220c の動作と同じである。

【0119】

このように、本実施例の撮像装置においても、実施例 2 と同じ効果を得ることができる。また、本実施例の撮像装置は、1 列の画素 201 に対し、1 つの比較器 250 を有する構成である。したがって、1 列の画素 201 に対し、複数の比較器を備える実施例 1、実施例 2 に対して、比較回路部 106 の回路面積を小さなものにすることができる。

【0120】

本実施例では 2 列分の動作切替について説明したが、3 以上の複数列についても適用できる。

【0121】

本実施例では、第 2 動作において、m 列目の比較器 250 (m) が第 1 比較器として動作し、(m + 1) 列目の比較器 250 (m + 1) が第 2 比較器として動作する例を説明した。本実施例は、この例に限定されるものではなく、第 1 比較器を比較器 250 (m + 1)

10

20

30

40

50

)とし、第2比較器を比較器250(m)としてもよい。

#### 【0122】

また、本実施例では、第2動作を行う場合として、一部のみの列の画素信号を読み出す間引き動作を説明した。他の第2動作を行う例として、複数列の画素信号を加算することで1つの加算画素信号を得るようにしてよい。この場合には、図8(c)の動作において、たとえば、信号切替部801のスイッチSW8010と、スイッチSW8011とともに導通状態となるようにすればよい。

#### 【0123】

(実施例4)

本実施例は、上述した各実施例の撮像装置を有する撮像システムに関する。

10

#### 【0124】

撮像システムとして、デジタルスチルカメラやデジタルカムコーダーや監視カメラなどがあげられる。図9に、撮像システムの例としてデジタルスチルカメラに撮像装置を適用した場合の模式図を示す。

#### 【0125】

図9に例示した撮像システムは、レンズの保護のためのバリア1501、被写体の光学像を撮像装置1504に結像させるレンズ1502、レンズ1502を通過する光量を可変にするための絞り1503を有する。レンズ1502、絞り1503は撮像装置1504に光を集光する光学系である。また、図9に例示した撮像システムは撮像装置1504より出力される出力信号の処理を行う出力信号処理部1505を有する。出力信号処理部1505は必要に応じて各種の補正、圧縮を行って信号を出力する動作を行う。

20

#### 【0126】

図9に例示した撮像システムはさらに、画像データを一時的に記憶する為のバッファメモリ部1506、外部コンピュータ等と通信する為の外部インターフェース部1507を有する。さらに撮像システムは、撮像データの記録または読み出しを行う為の半導体メモリ等の着脱可能な記録媒体1509、記録媒体1509に記録または読み出しを行うための記録媒体制御インターフェース部1508を有する。さらに撮像システムは、各種演算とデジタルスチルカメラ全体を制御する全体制御演算部1510、撮像装置1504と出力信号処理部1505に各種タイミング信号を出力するタイミング供給部1511を有する。ここで、タイミング信号などは外部から入力されてもよく、撮像システムは少なくとも撮像装置1504と、撮像装置1504から出力された出力信号を処理する出力信号処理部1505とを有すればよい。

30

#### 【0127】

出力信号処理部1505は、撮像装置1504が形成された第1の半導体基板とは別の第2の半導体基板に設けられている。この第1の半導体基板と第2の半導体基板とはそれぞれ別々のチップとしても良いし、積層して1つのチップとしても良い。

#### 【0128】

以上のように、本実施例の撮像システムは、撮像装置1504を適用して撮像動作を行うことが可能である。

#### 【0129】

40

なお、上記実施例は、何れも本発明を実施するにあたっての具体化の例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、又はその主要な特徴から逸脱することなく、様々な形で実施することができる。また、これまで述べた各実施例を種々組み合わせて実施することができる。

#### 【符号の説明】

#### 【0130】

101 画素ブロック

102 垂直走査回路(V-Scanner)

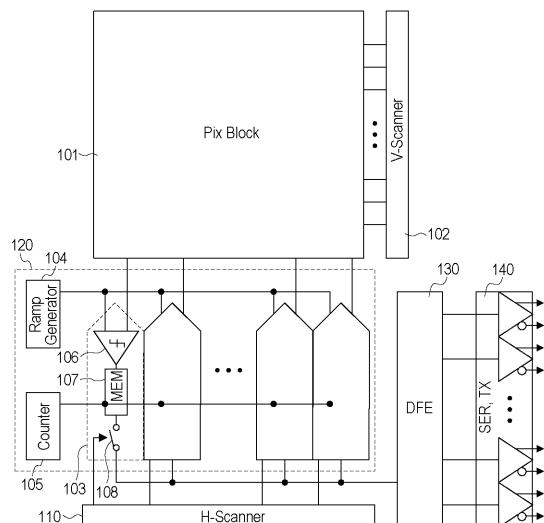
103 列回路

50

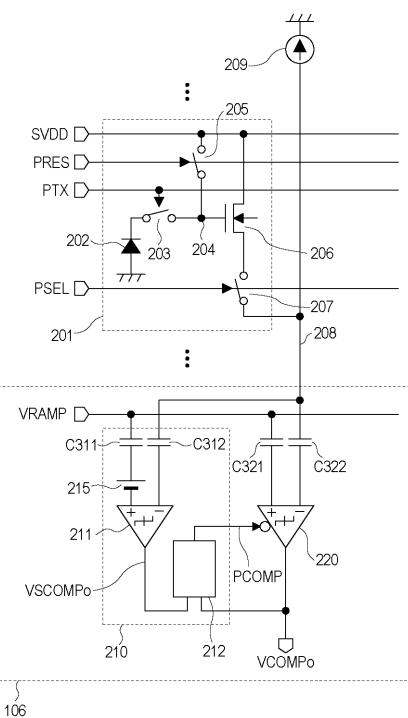
- 1 0 4 ランプ信号供給部  
 1 0 5 カウンタ  
 1 0 6 比較回路部  
 1 0 7 メモリ  
 1 0 8 スイッチ  
 1 1 0 水平走査回路 ( H - S c a n n e r )  
 1 3 0 デジタルフロントエンド ( D F E )  
 1 4 0 出力部  
 2 0 1 画素  
 2 0 2 フォトダイオード  
 2 0 3 転送スイッチ  
 2 0 5 リセットスイッチ  
 2 0 6 増幅トランジスタ  
 2 0 7 選択スイッチ  
 2 0 8 信号線  
 2 1 1 第 1 比較器  
 2 1 2 論理回路  
 2 1 5 オフセット付与部  
 2 2 0 第 2 比較器

10

【図 1】

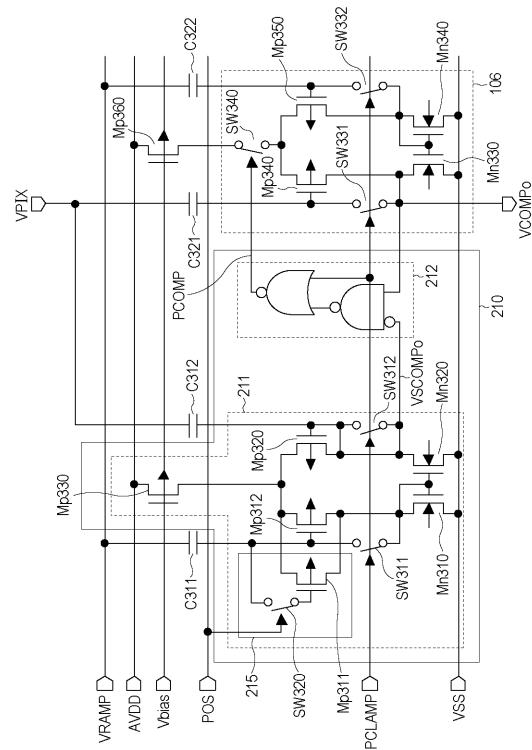


【図 2】

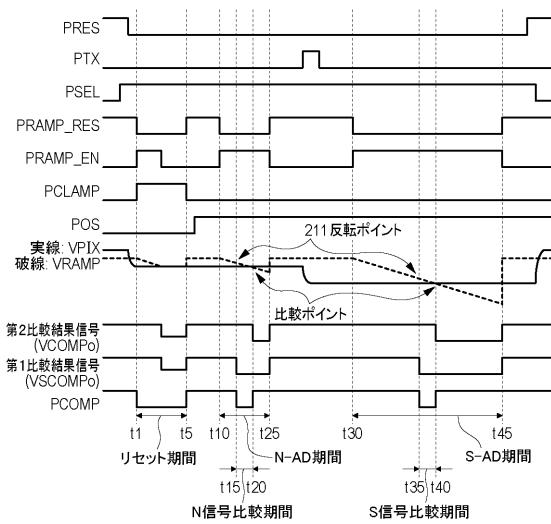


106

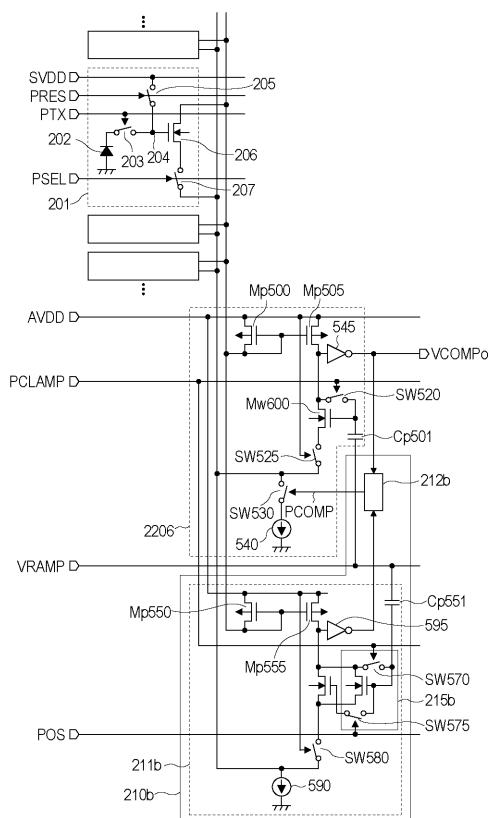
【図3】



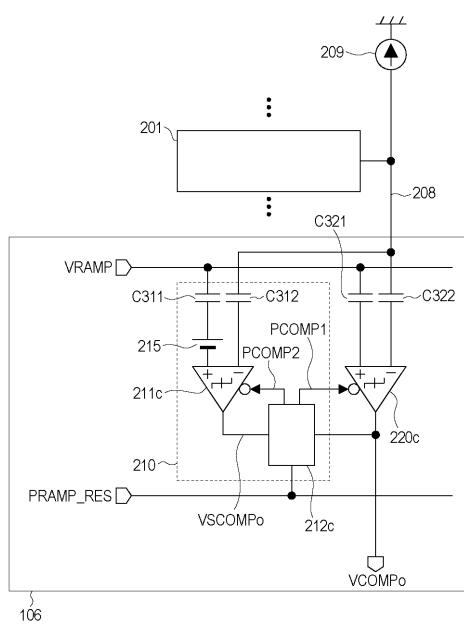
【図4】



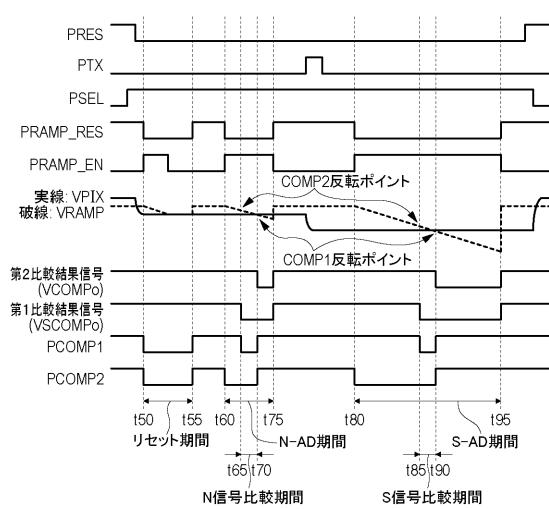
【図5】



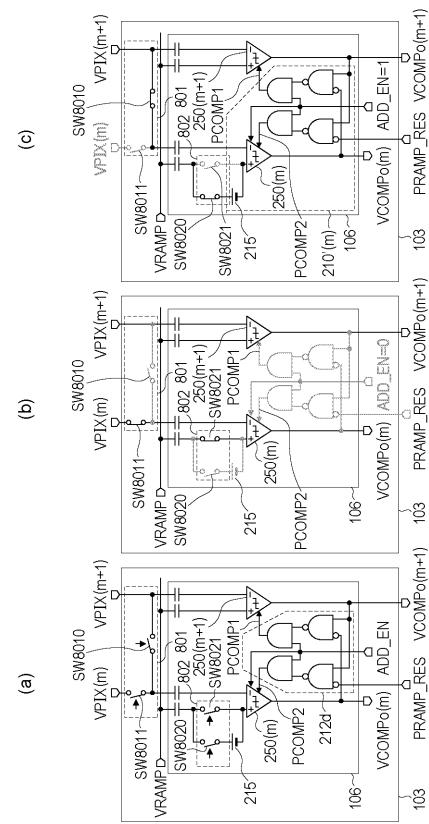
【図6】



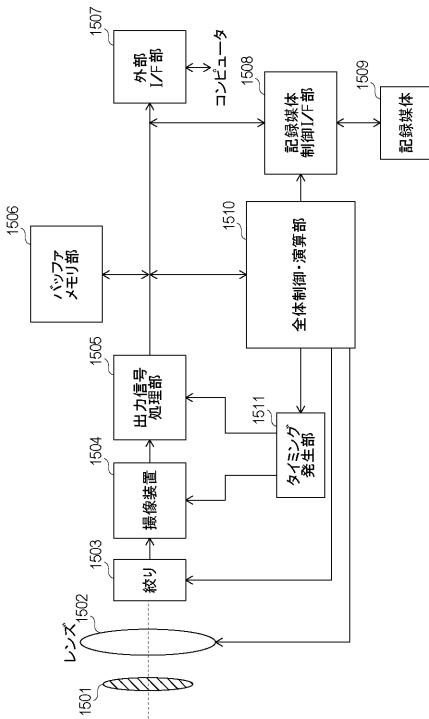
【図7】



【図8】



【図9】



---

フロントページの続き

(56)参考文献 特開2015-130611(JP,A)  
特開2014-075691(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/378

H04N 5/374