(19)中华人民共和国国家知识产权局

(12)实用新型专利

(10)授权公告号 CN 213843487 U
(45)授权公告日 2021.07.30

(21)申请号 202022835076.X

(22)申请日 2020.11.30

(73)专利权人 国网江苏省电力有限公司检修分公司
地址 210000 江苏省南京市江宁开发区苏源大道56号

(72)发明人 乔星金 丁昊 宋宇 楚皓翔 王明佳

(74)专利代理机构 广州容大知识产权代理事务所(普通合伙) 44326
代理人 潘素云

(51)Int.Cl.
G01R 31/55(2020.01)
G01R 31/67(2020.01)

(ESM)同样的发明创造已同日申请发明专利

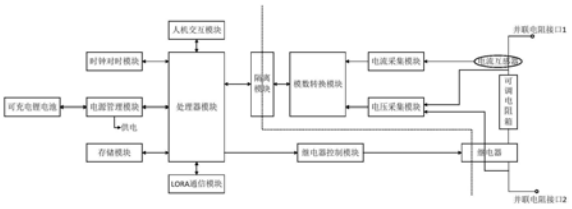
权利要求书2页 说明书7页 附图16页

(54)实用新型名称

一种一次设备带电确认二次回路是否短接正确的装置

(57)摘要

本实用新型公开了一次设备带电确认二次回路是否短接正确的装置，包括主机和从机；主机包括第一电源模块、第一时钟对时模块、第一存储模块、人机交互模块、第一通信模块、电流互感器、电压采集模块、第一电流采集模块、第一模数转换模块、继电器、继电器控制模块、隔离模块和第一处理器模块；从机包括第二电源模块、第二时钟对时模块、第二存储模块、第二通信模块、开口电流钳、第二电流采集模块、第二模数转换模块和第二处理器模块。本实用新型提高安全生产水平，保证二次人员在进行运行电流回路操作时的安全性和可靠性，避免出现误操作导致的人身和设备事故。提高二次检修人员的工作效率，避免花大时间、大气力在确认电流回路的正确性上。



CN 213843487 U

1.一种一次设备带电确认二次回路是否短接正确的装置，其特征在于，包括主机和从机；

所述主机包括：

第一电源模块，用于给整个主机提供电源；

第一时钟对时模块，具有对时功能，用于给主机和从机采集到的电压数据、电流数据对时，保证这些数据的时刻一致；

第一存储模块，用于存储主机测试数据，保存测试结果；

人机交互模块，用于用户与装置之间的信息交换；

第一通信模块，用于与从机通过无线通讯的方式交互数据；

电流互感器，用于采集流过并联电阻接口1和并联电阻接口2的电流数据；

电压采集模块，用于将并联电阻接口1和并联电阻接口2两端的电压模拟数据，放大或缩小为适合第一模数转换模块转换的大小；

第一电流采集模块，与电流互感器电连接，将电流互感器采集到的小信号电流模拟数据，放大为适合第一模数转换模块转换的大小；

第一模数转换模块，分别与电压采集模块、第一电流采集模块电连接，用于将采集到的电压、电流模拟数据，转换为第一处理器模块可处理的数字数据；

继电器，用于通过继电器的通断确定可调电阻箱的电阻是否并联到二次电流回路；

继电器控制模块，与继电器电连接，用于控制继电器的通和断；

隔离模块，与第一模数转换模块电连接，用于隔离装置电压电流数据采集部分的电路与其他部分的电路，保证装置不收外界干扰，提高抗干扰能力，当装置自身损坏时也不影响二次电流回路的正常工作；

第一处理器模块，分别与第一电源模块、第一时钟对时模块、第一存储模块、人机交互模块、第一通信模块、隔离模块、继电器控制模块电连接，用于快速处理分析各种数据，包括第一模数转换模块的电压电流数据、第一通信模块接收到的从机数据；

所述从机包括：

第二电源模块，用于给整个从机提供电源；

第二时钟对时模块，具有对时功能，用于给从机和主机采集到的电压数据、电流数据对时，保证这些数据的时刻一致；

第二存储模块，用于存储从机测试数据，保存测试结果；

第二通信模块，用于与主机通过无线通讯的方式交互数据；

开口电流钳，用于采集流过二次电流回路的电流数据；

第二电流采集模块，与开口电流钳电连接，用于将开口电流钳采集到的小信号电流模拟数据，放大为适合第二模数转换模块转换的大小；

第二模数转换模块，与第二电流采集模块电连接，用于将采集到的电流模拟数据，转换为第二处理器模块可处理的数字数据；

第二处理器模块，分别与第二电源模块、第二时钟对时模块、第二存储模块、第二通信模块、第二模数转换模块电连接，用于快速处理分析各种数据，包括第二模数转换模块的电流数据、第二通信模块接收到的主机数据。

2.根据权利要求1所述的一次设备带电确认二次回路是否短接正确的装置，其特征在

于,所述第一电源模块包括:

第一可充电锂电池,用于给整个主机提供电源;

第一电源管理模块,用于管理第一可充电锂电池的充放电,具有过压保护、过流保护的功能;测量第一可充电锂电池的剩余电量,将第一可充电锂电池的电压转换成合适的电压大小给整个主机供电。

3.根据权利要求1所述的一次设备带电确认二次回路是否短接正确的装置,其特征在于,所述第一时钟对时模块具有GPS对时和1588网络对时的对时功能。

4.根据权利要求1所述的一次设备带电确认二次回路是否短接正确的装置,其特征在于,所述人机交互模块包括:

键盘,用于设置装置参数,控制装置的运行状态;

液晶屏,用于显示测试的实时数据;

指示灯,用于指示装置的几个重要的运行状态。

5.根据权利要求1所述的一次设备带电确认二次回路是否短接正确的装置,其特征在于,所述第一通信模块为LORA通信模块。

6.根据权利要求1所述的一次设备带电确认二次回路是否短接正确的装置,其特征在于,所述第一处理器模块使用4核1.2GHz,1G运存高性能ARM处理器。

7.根据权利要求1所述的一次设备带电确认二次回路是否短接正确的装置,其特征在于,所述第二电源模块包括:

第二可充电锂电池,用于给整个从机提供电源;

第二电源管理模块,用于管理第二可充电锂电池的充放电,具有过压保护、过流保护的功能,测量第二可充电锂电池的剩余电量,将第二可充电锂电池的电压转换成合适的电压大小给整个从机供电。

8.根据权利要求1所述的一次设备带电确认二次回路是否短接正确的装置,其特征在于,所述第二时钟对时模块具有GPS对时和1588网络对时的对时功能。

9.根据权利要求1所述的一次设备带电确认二次回路是否短接正确的装置,其特征在于,所述第二通信模块为LORA通信模块。

10.根据权利要求1所述的一次设备带电确认二次回路是否短接正确的装置,其特征在于,所述第二处理器模块使用4核1.2GHz,1G运存高性能ARM处理器。

一种一次设备带电确认二次回路是否短接正确的装置

技术领域

[0001] 本实用新型涉及变电站技术领域，具体涉及一种一次设备带电确认二次回路是否短接正确的装置。

背景技术

[0002] 变电站二次专业工作中，经常会遇到需要将运行中的二次电流回路短接的情况，如一次设备不停电，将二次侧的保护、故录装置停用的情况。而短接运行中的电流回路风险极大，稍有不慎将会导致严重的设备跳闸事故发生。当前阶段，变电站设备情况复杂，参考图纸和实际现场不一致情况严重，特别是一些年代已久的“老”变电站中地雷极多，为二次人员的工作带来极大挑战和风险。目前，虽然二次人员严格提前到现场进行勘察，尽最大可能摸清设备状况、理清二次回路，但是由于一些客观原因，如上面提到的图实不一致、电缆挂牌缺失、回路线帽错误等情况，依然会给二次人员带来困扰。常规的操作方法是根据现场勘查结果和二次人员的判断编制的二次安措票直接实施短接，这样的方法已经不能满足安全生产的需要。鉴于此，提出研发一种一次设备带电确认二次回路是否短接正确的装置，用于判断二次运行电流回路短接的正确性而又能满足安全生产的需要，该方法能切实有效地改善工作质量，降低安全风险，并且在继电保护技术领域有一定的创新性，减少继电保护人员的操作风险，提高安全性。

[0003] 随着电网的建设不断完善，二次工作也逐渐增多，技改、基建、校验等工作涉及到运行电流回路的短接工作仍是二次人员的一大难题。且近年来，电网系统内已发生多起误操作电流回路导致的设备跳闸事件，严重影响电网正常运行。

[0004] 介绍两起事故案例。案例一：某500kV变电站现场开展500kV安自装置调试工作，因现场安措不到位，导致线路第二套保护二次电流回路发生两点接地，由于地电位存在压差，产生零序电流，导致零序反时限保护动作，跳开线路两侧断路器；案例二：某供电公司继电保护人员在某变电站进行电流互感器死区检查时，由于检修人员盲目相信图纸(图纸和实际接线不一致)，短错电流导致保护跳闸。

[0005] 现有技术存在如下缺点：

[0006] 1、短接运行中的电流回路风险极大，稍有不慎将会导致严重的设备跳闸事故发生。

[0007] 2、由于一些客观原因，如图实不一致、电缆挂牌缺失、回路线帽错误等情况，为二次人员的工作带来极大挑战和风险。

[0008] 3、常规的操作方法是根据现场勘查结果和二次人员的判断编制的二次安措票直接实施短接，这样的方法已经不能满足安全生产的需要。

[0009] 4、没有专用的装置配合二次人员确认短接的二次回路短接是否正确，全凭二次人员的经验和现场勘查情况作出判断。

[0010] 5、二次工作逐渐增多，事故发生的概率也逐渐增多，电网系统内已发生多起误操作电流回路导致的设备跳闸事件，严重影响电网正常运行。

实用新型内容

[0011] 有鉴于此，为了解决现有技术中的上述问题，本实用新型提出一种一次设备带电确认二次回路是否短接正确的装置，能提高安全生产水平，保证二次人员在进行运行电流回路操作时的安全性和可靠性，避免出现误操作导致的人身和设备事故。

[0012] 本实用新型通过以下技术手段解决上述问题：

[0013] 一种一次设备带电确认二次回路是否短接正确的装置，包括主机和从机；

[0014] 所述主机包括：

[0015] 第一电源模块，用于给整个主机提供电源；

[0016] 第一时钟对时模块，具有对时功能，用于给主机和从机采集到的电压数据、电流数据对时，保证这些数据的时刻一致；

[0017] 第一存储模块，用于存储主机测试数据，保存测试结果；

[0018] 人机交互模块，用于用户与装置之间的信息交换；

[0019] 第一通信模块，用于与从机通过无线通讯的方式交互数据；

[0020] 电流互感器，用于采集流过并联电阻接口1和并联电阻接口2的电流数据；

[0021] 电压采集模块，用于将并联电阻接口1和并联电阻接口2两端的电压模拟数据，放大或缩小为适合第一模数转换模块转换的大小；

[0022] 第一电流采集模块，与电流互感器电连接，将电流互感器采集到的小信号电流模拟数据，放大为适合第一模数转换模块转换的大小；

[0023] 第一模数转换模块，分别与电压采集模块、第一电流采集模块电连接，用于将采集到的电压、电流模拟数据，转换为第一处理器模块可处理的数字数据；

[0024] 继电器，用于通过继电器的通断确定可调电阻箱的电阻是否并联到二次电流回路；

[0025] 继电器控制模块，与继电器电连接，用于控制继电器的通和断；

[0026] 隔离模块，与第一模数转换模块电连接，用于隔离装置电压电流数据采集部分的电路与其他部分的电路，保证装置不收外界干扰，提高抗干扰能力，当装置自身损坏时也不影响二次电流回路的正常工作；

[0027] 第一处理器模块，分别与第一电源模块、第一时钟对时模块、第一存储模块、人机交互模块、第一通信模块、隔离模块、继电器控制模块电连接，用于快速处理分析各种数据，包括第一模数转换模块的电压电流数据、第一通信模块接收到的从机数据；

[0028] 所述从机包括：

[0029] 第二电源模块，用于给整个从机提供电源；

[0030] 第二时钟对时模块，具有对时功能，用于给从机和主机采集到的电压数据、电流数据对时，保证这些数据的时刻一致；

[0031] 第二存储模块，用于存储从机测试数据，保存测试结果；

[0032] 第二通信模块，用于与主机通过无线通讯的方式交互数据；

[0033] 开口电流钳，用于采集流过二次电流回路的电流数据；

[0034] 第二电流采集模块，与开口电流钳电连接，用于将开口电流钳采集到的小信号电流模拟数据，放大为适合第二模数转换模块转换的大小；

[0035] 第二模数转换模块，与第二电流采集模块电连接，用于将采集到的电流模拟数据，

转换为第二处理器模块可处理的数字数据；

[0036] 第二处理器模块，分别与第二电源模块、第二时钟对时模块、第二存储模块、第二通信模块、第二模数转换模块电连接，用于快速处理分析各种数据，包括第二模数转换模块的电流数据、第二通信模块接收到的主机数据。

[0037] 进一步地，所述第一电源模块包括：

[0038] 第一可充电锂电池，用于给整个主机提供电源；

[0039] 第一电源管理模块，用于管理第一可充电锂电池的充放电，具有过压保护、过流保护的功能；测量第一可充电锂电池的剩余电量，将第一可充电锂电池的电压转换成合适的电压大小给整个主机供电。

[0040] 进一步地，所述第一时钟对时模块具有GPS对时和1588网络对时的对时功能。

[0041] 进一步地，所述人机交互模块包括：

[0042] 键盘，用于设置装置参数，控制装置的运行状态；

[0043] 液晶屏，用于显示测试的实时数据；

[0044] 指示灯，用于指示装置的几个重要的运行状态。

[0045] 进一步地，所述第一通信模块为LORA通信模块。

[0046] 进一步地，所述第一处理器模块使用4核1.2GHz，1G运存高性能ARM处理器。

[0047] 进一步地，所述第二电源模块包括：

[0048] 第二可充电锂电池，用于给整个从机提供电源；

[0049] 第二电源管理模块，用于管理第二可充电锂电池的充放电，具有过压保护、过流保护的功能，测量第二可充电锂电池的剩余电量，将第二可充电锂电池的电压转换成合适的电压大小给整个从机供电。

[0050] 进一步地，所述第二时钟对时模块具有GPS对时和1588网络对时的对时功能。

[0051] 进一步地，所述第二通信模块为LORA通信模块。

[0052] 进一步地，所述第二处理器模块使用4核1.2GHz，1G运存高性能ARM处理器。

[0053] 与现有技术相比，本实用新型的有益效果至少包括：

[0054] 1、提高安全生产水平，保证二次人员在进行运行电流回路操作时的安全性和可靠性，避免出现误操作导致的人身和设备事故。提高二次检修人员的工作效率，避免花大时间、大气力在确认电流回路的正确性上。带来间接的经济效益，节约人力成本，减少电网停电时间。

[0055] 2、由于采用主机和从机的方式，所以采集的电压电流数据都具有时标，可以保证分析的数据是在同一时刻采集到的，这样可以大大提高装置的准确度，装置可以通过分析同一时刻的电压电流数据，判断出是否接线正确找出需要短接的两个端子，而不会由于分析的数据不在同一时刻而导致的装置作出误判。

[0056] 3、主机和从机之间通信使用了LORA无线通信的方式，相比于其他无线通信方式，具有抗干扰能力强，传输距离较长，穿墙性能优异，可以保证数据传输的实时性。

[0057] 4、具有防止并联电阻接错机制、防止误操作机制，并联电阻接错时装置会立即自动控制继电器断开并联的电阻，操作失误时，按紧急停止按钮装置会停止工作继电器会一直处于断开状态，这样可以有效的防止装置本身影响影响电网正常运行。

[0058] 5、主机和从机都使用了锂电池供电，这样方便装置携带，且现场使用时不用外接

供电电源大大提高了装置使用的便利性。

[0059] 6、主机只需要接两根测试线在CT端子箱上，从机只需要将开口电流钳卡在电流回路上，接线快速便捷，接好线后一键测试，只需3S就能得到测试结果，这样大大提高了测试效率。

附图说明

[0060] 为了更清楚地说明本实用新型实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本实用新型的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0061] 图1是本实用新型主机的电路原理图；

[0062] 图2是本实用新型第一LORA通信模块的电路图；

[0063] 图3是本实用新型第一处理器模块的电路图；

[0064] 图4是本实用新型第一存储模块的电路图；

[0065] 图5是本实用新型第一电流采集模块的电路图；

[0066] 图6是本实用新型电压采集模块的电路图；

[0067] 图7是本实用新型第一电源管理模块的电路图；

[0068] 图8是本实用新型隔离模块的电路图；

[0069] 图9是本实用新型继电器控制模块和继电器的电路图；

[0070] 图10是本实用新型第一模数转换模块的电路图；

[0071] 图11是本实用新型人机交互模块的电路图；

[0072] 图12是本实用新型第一时钟对时模块的电路图；

[0073] 图13是本实用新型从机的电路原理图；

[0074] 图14是本实用新型一次设备带电确认二次回路是否短接正确的装置的使用示意图。

具体实施方式

[0075] 为使本实用新型的上述目的、特征和优点能够更加明显易懂，下面将结合附图和具体的实施例对本实用新型的技术方案进行详细说明。需要指出的是，所描述的实施例仅仅是本实用新型一部分实施例，而不是全部的实施例，基于本实用新型中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本实用新型保护的范围。

[0076] 本实用新型提供一种一次设备带电确认二次回路是否短接正确的装置，包括主机和从机；

[0077] 如图1-图12所示，所述主机包括：

[0078] 第一可充电锂电池：给整个主机提供电源，可以使得主机连续工作8小时，只需要2小时即可充满。

[0079] 第一电源管理模块：与第一可充电锂电池电连接，管理第一可充电锂电池的充放电，具有过压保护、过流保护等功能，还可以测量第一可充电锂电池的剩余电量，将第一可

充电锂电池的电压转换成合适的电压大小给整个主机供电。

[0080] 第一时钟对时模块:具有GPS对时和1588网络对时等对时功能,给主机和从机采集到的电压数据、电流数据对时,保证这些数据的时刻一致,便于提高数据分析的精确性。

[0081] 第一存储模块:用于存储主机测试数据,保存测试结果。

[0082] 人机交互模块:包含了键盘、液晶屏和指示灯,键盘可以设置装置参数,控制装置的运行状态;液晶屏用于显示测试的实时数据等;指示灯用于指示装置的几个重要的运行状态。

[0083] 第一LORA通信模块:用于与从机通过无线通讯的方式交互数据。

[0084] 电流互感器:可以采集到流过并联电阻接口1和并联电阻接口2的电流数据。

[0085] 电压采集模块:将并联电阻接口1和并联电阻接口2两端的电压模拟数据,放大或缩小为适合第一模数转换模块转换的大小。

[0086] 第一电流采集模块:与电流互感器电连接,将电流互感器采集到的小信号电流模拟数据,放大为适合第一模数转换模块转换的大小。

[0087] 第一模数转换模块:分别与电压采集模块、第一电流采集模块电连接,将采集到的电压、电流模拟数据,转换为第一处理器模块可以处理的数字数据。

[0088] 继电器:继电器的通断可以确定可调电阻箱的电阻是否并联到二次电流回路。

[0089] 继电器控制模块:与继电器电连接,用于控制继电器的通和断。

[0090] 隔离模块:与第一模数转换模块电连接,隔离装置电压电流数据采集部分的电路与其他部分的电路,图1中虚线所示即为隔离带。隔离模块的主要作用是保证装置不收外界干扰,提高抗干扰能力,当装置自身损坏时也不影响二次电流回路的正常工作。

[0091] 第一处理器模块:分别与第一电源管理模块、第一时钟对时模块、第一存储模块、人机交互模块、第一LORA通信模块、隔离模块、继电器控制模块电连接,使用4核1.2GHz,1G运存高性能ARM处理器,可以快速处理分析各种数据,如:第一模数转换模块的电压电流数据,第一LORA通信模块接收到的从机数据等。

[0092] 如图13所示,所述从机包括:

[0093] 第二可充电锂电池:给整个从机提供电源,可以使得从机连续工作8小时,只需要2小时即可充满。

[0094] 第二电源管理模块:与第二可充电锂电池电连接,管理第二可充电锂电池的充放电,具有过压保护、过流保护等功能,还可以测量第二可充电锂电池的剩余电量,将第二可充电锂电池的电压转换成合适的电压大小给整个从机供电。

[0095] 第二时钟对时模块:具有GPS对时和1588网络对时等对时功能,给从机和主机采集到的电压数据、电流数据对时,保证这些数据的时刻一致,便于提高数据分析的精确性。

[0096] 第二存储模块:用于存储从机测试数据,保存测试结果。

[0097] 第二LORA通信模块:用于与主机通过无线通讯的方式交互数据。

[0098] 开口电流钳:可以采集到流过二次电流回路的电流数据。

[0099] 第二电流采集模块:与开口电流钳电连接,将开口电流钳采集到的小信号电流模拟数据,放大为适合第二模数转换模块转换的大小。

[0100] 第二模数转换模块:与第二电流采集模块电连接,将采集到的电流模拟数据,转换为第二处理器模块可以处理的数字数据。

[0101] 第二处理器模块:分别与第二电源管理模块、第二时钟对时模块、第二存储模块、第二LORA通信模块、第二模数转换模块电连接,使用4核1.2GHz,1G运存高性能ARM处理器,可以快速处理分析各种数据,如:第二模数转换模块的电流数据,第二LORA通信模块接收到的主机数据等。

[0102] 其中,从机的每个模块与对应的主机模块,电路图一致。

[0103] 图14为本实用新型使用示意图,使用场景:变电站一次设备不停电,电流回路运行工况下,在CT端子箱短接相关二次回路。

[0104] 1、将主机的并联电阻接口1和并联电阻接口2接在二次电流回路CT端子箱的两端,从机的开口电流钳卡在靠近二次监测、继保设备的电流回路上。

[0105] 2、先让主机的继电器处于断开状态,主机测试CT端子箱的两端的电压值为U,从机测试二次电流回路的总电流值为I,根据这两个数据可以算出二次电流回路的总阻抗为Zn,从而计算出主机的可调电阻箱调节阻值为9*Zn。

[0106] 3、将主机的可调电阻箱调节为9*Zn,让主机的继电器处于闭合状态,主机测试到流过并联电阻接口1和并联电阻接口2的分流电流值应为0.1*I,从机测试二次电流回路的总电流值应为0.9*I。

[0107] 4、如果接线正确,则测到的分流电流值和总电流应该分别为0.1*I和0.9*I,这样可以用导线短接这两个CT接线端子。如果接线不正确,则测到的分流电流值和总电流不是0.1*I和0.9*I这两个数值,主机会自动控制继电器断开,并提示接线错误,重新寻找正确的CT接线端子。

[0108] 本实用新型具有如下优点:

[0109] 1、提高安全生产水平,保证二次人员在进行运行电流回路操作时的安全性和可靠性,避免出现误操作导致的人身和设备事故。提高二次检修人员的工作效率,避免花大时间、大气力在确认电流回路的正确性上。带来间接的经济效益,节约人力成本,减少电网停电时间。

[0110] 2、由于采用主机和从机的方式,所以采集的电压电流数据都具有时标,可以保证分析的数据是在同一时刻采集到的,这样可以大大提高装置的准确度,装置可以通过分析同一时刻的电压电流数据,判断出是否接线正确找出需要短接的两个端子,而不会由于分析的数据不在同一时刻而导致的装置作出误判。

[0111] 3、主机和从机之间通信使用了LORA无线通信的方式,相比于其他无线通信方式,具有抗干扰能力强,传输距离较长,穿墙性能优异,可以保证数据传输的实时性。

[0112] 4、具有防止并联电阻接错机制、防止误操作机制,并联电阻接错时装置会立即自动控制继电器断开并联的电阻,操作失误时,按紧急停止按钮装置会停止工作继电器会一直处于断开状态,这样可以有效的防止装置本身影响影响电网正常运行。

[0113] 5、主机和从机都使用了锂电池供电,这样方便装置携带,且现场使用时不用外接供电电源大大提高了装置使用的便利性。

[0114] 6、主机只需要接两根测试线在CT端子箱上,从机只需要将开口电流钳卡在电流回路上,接线快速便捷,接好线后一键测试,只需3S就能得到测试结果,这样大大提高了测试效率。

[0115] 以上所述实施例仅表达了本实用新型的几种实施方式,其描述较为具体和详细,

但并不能因此而理解为对本实用新型专利范围的限制。应当指出的是，对于本领域的普通技术人员来说，在不脱离本实用新型构思的前提下，还可以做出若干变形和改进，这些都属于本实用新型的保护范围。因此，本实用新型专利的保护范围应以所附权利要求为准。

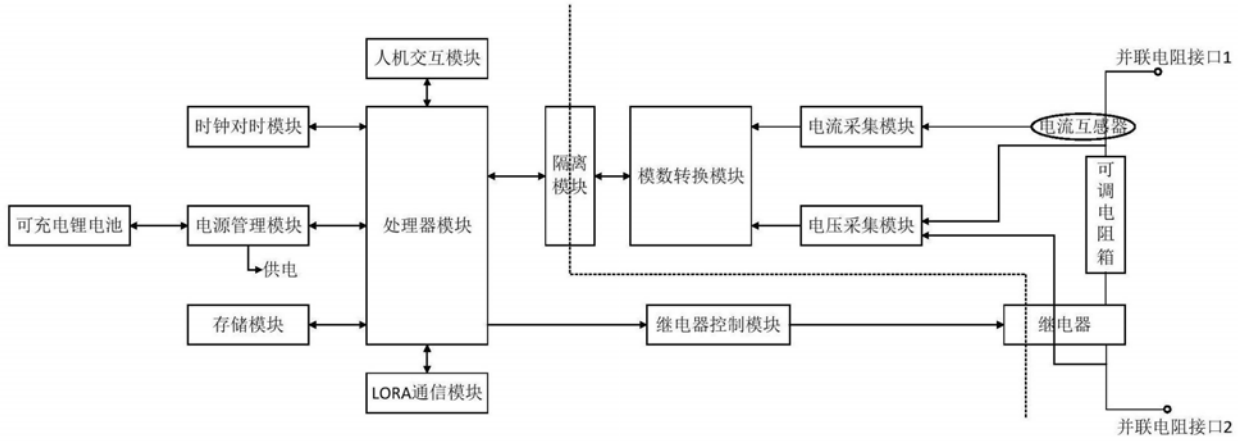

人机交互模块
时钟对时模块
可充电锂电池
电源管理模块
供电
处理器模块
存储模块
LORA通信模块
隔离模块
模数转换模块
电流采集模块
电压采集模块
继电器控制模块
继电器
电流互感器
可调电阻箱
并联电阻接口1
并联电阻接口2

图1

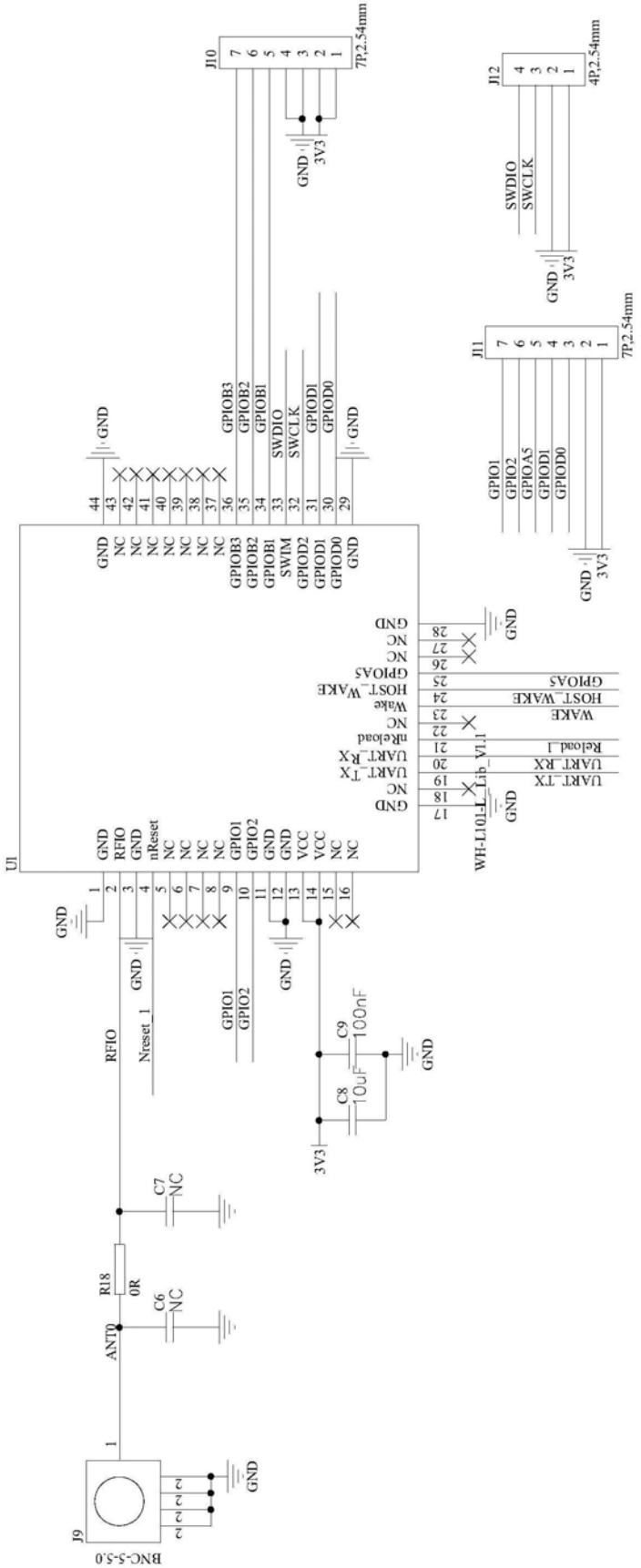
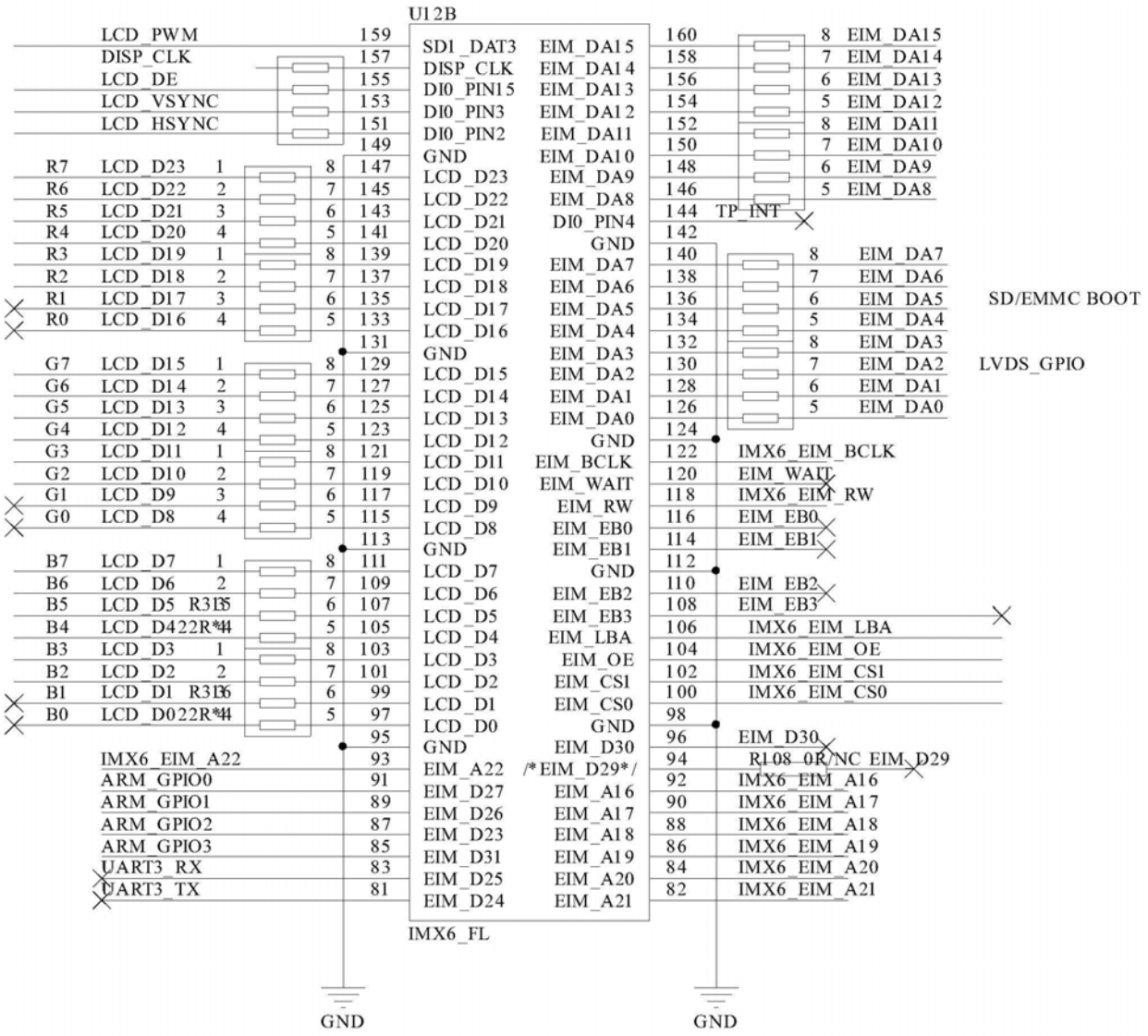
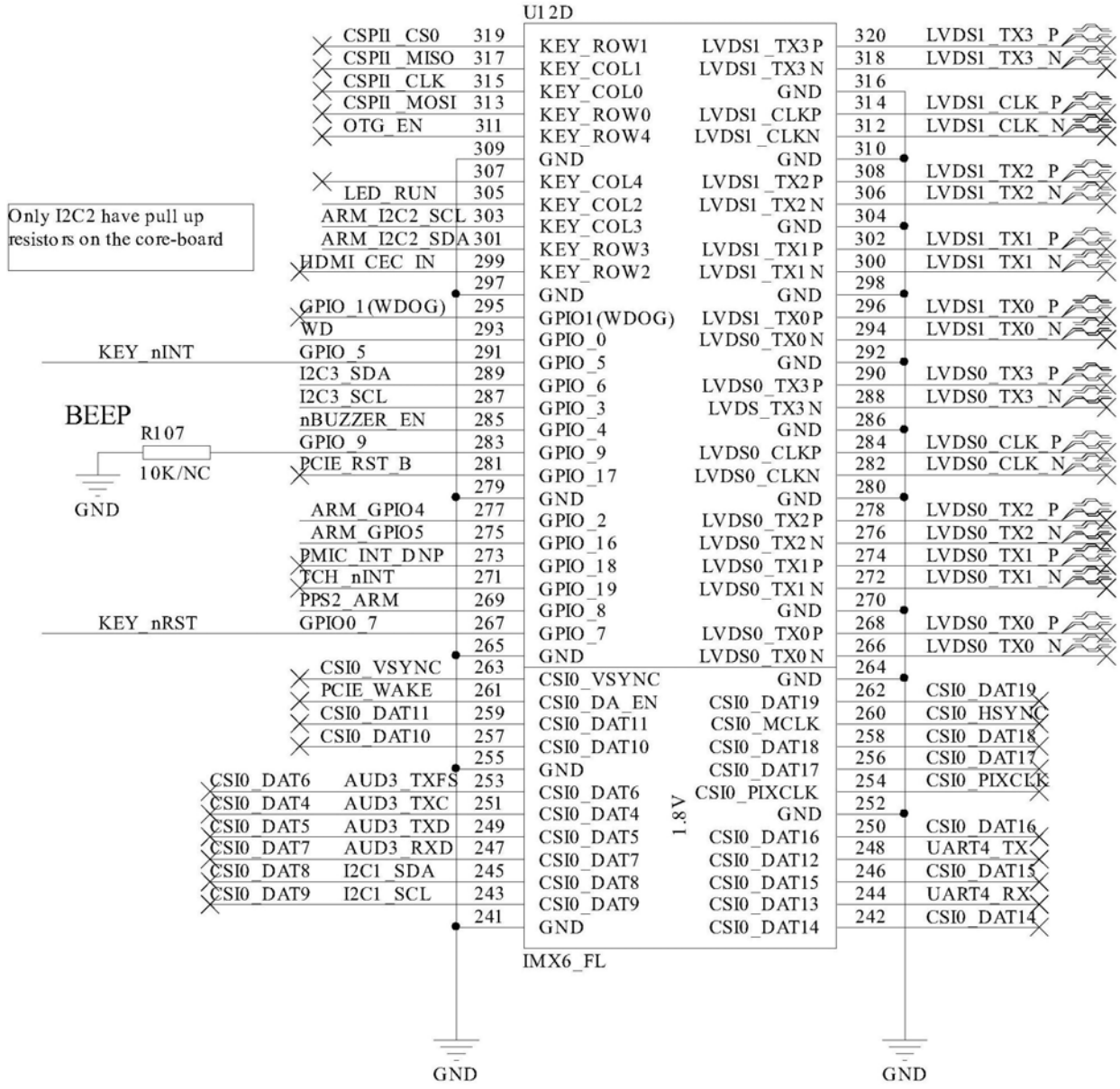

J10
7P2.54mm
J12
4P2.54mm
SWDIO
SWCLK
J11
7P2.54mm
GPIO1
GPIO2
GPIOA5
GPIOD1
GPIOD0
U1
WH-L101-L_Lib
RFIO
Nreset_1
ANT0
R18
0R
C6
NC
C7
NC
C8
10uF
C9
100nF
J9
BNC-5-5.0

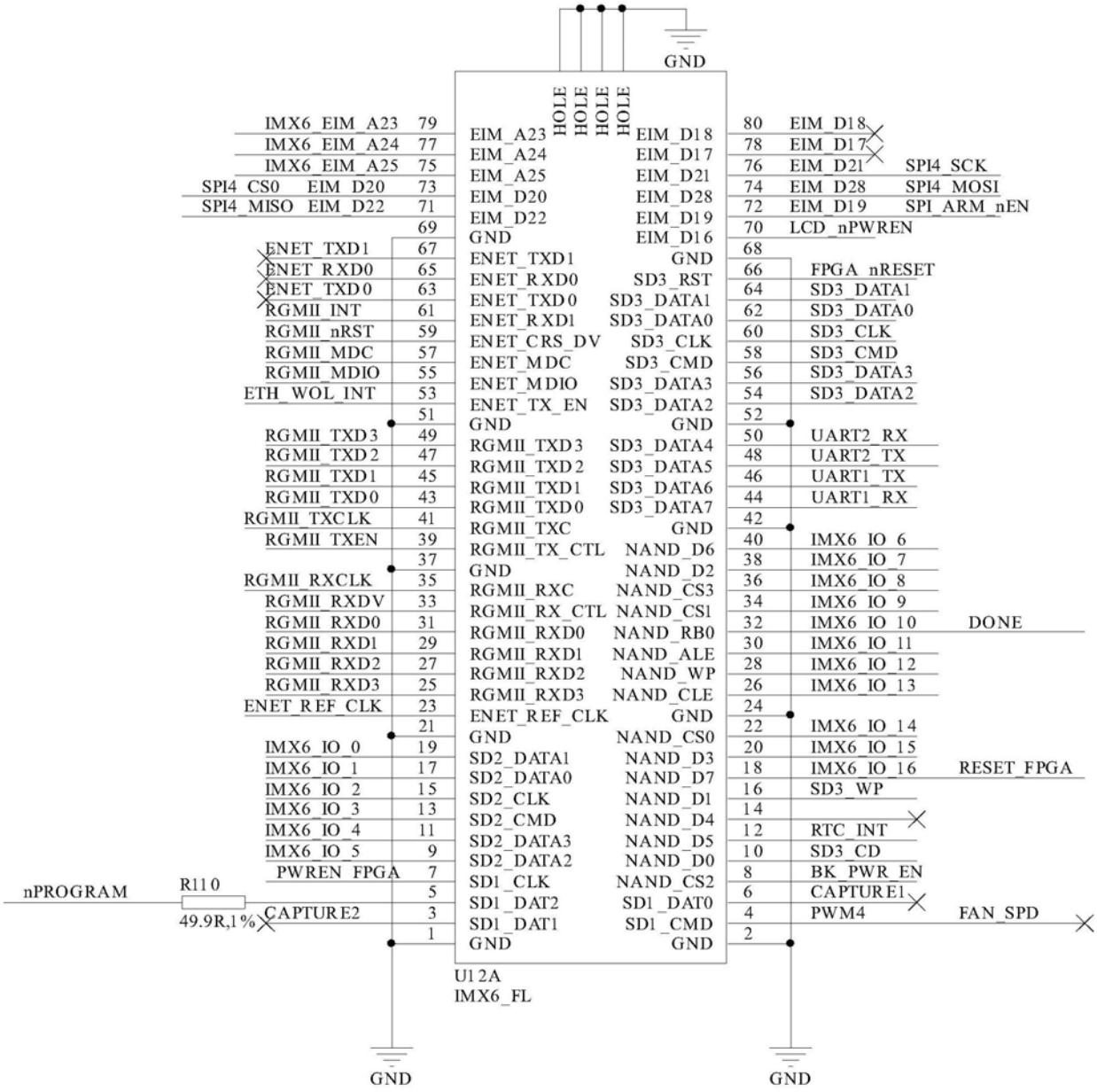
图2


U12B
LCD_PWM 159
DISP_CLK 157
LCD_DE 155
LCD_VSYNC 153
LCD_HSYNC 151
149
R7 LCD_D23 1 8 147
R6 LCD_D22 2 7 145
R5 LCD_D21 3 6 143
R4 LCD_D20 4 5 141
R3 LCD_D19 1 8 139
R2 LCD_D18 2 7 137
R1 LCD_D17 3 6 135
R0 LCD_D16 4 5 133
131
G7 LCD_D15 1 8 129
G6 LCD_D14 2 7 127
G5 LCD_D13 3 6 125
G4 LCD_D12 4 5 123
G3 LCD_D11 1 8 121
G2 LCD_D10 2 7 119
G1 LCD_D9 3 6 117
G0 LCD_D8 4 5 115
113
B7 LCD_D7 1 8 111
B6 LCD_D6 2 7 109
B5 LCD_D5 R316 6 107
B4 LCD_D422R*44 5 105
B3 LCD_D3 1 8 103
B2 LCD_D2 2 7 101
B1 LCD_D1 R316 6 99
B0 LCD_D022R*44 5 97
95
IMX6_EIM_A22 93
ARM_GPIO0 91
ARM_GPIO1 89
ARM_GPIO2 87
ARM_GPIO3 85
UART3_RX 83
UART3_TX 81
SD1_DAT3 EIM_DA15
DISP_CLK EIM_DA14
DI0_PIN15 EIM_DA13
DI0_PIN3 EIM_DA12
DI0_PIN2 EIM_DA11
GND EIM_DA10
LCD_D23 EIM_DA9
LCD_D22 EIM_DA8
LCD_D21 DI0_PIN4
LCD_D20 GND
LCD_D19 EIM_DA7
LCD_D18 EIM_DA6
LCD_D17 EIM_DA5
LCD_D16 EIM_DA4
GND EIM_DA3
LCD_D15 EIM_DA2
LCD_D14 EIM_DA1
LCD_D13 EIM_DA0
LCD_D12 GND
LCD_D11 EIM_BCLK
LCD_D10 EIM_WAIT
LCD_D9 EIM_RW
LCD_D8 EIM_EB0
GND EIM_EB1
LCD_D7 GND
LCD_D6 EIM_EB2
LCD_D5 EIM_EB3
LCD_D4 EIM_LBA
LCD_D3 EIM_OE
LCD_D2 EIM_CS1
LCD_D1 EIM_CS0
LCD_D0 GND
GND EIM_D30
EIM_A22 /*EIM_D29*/
EIM_D27 EIM_A16
EIM_D26 EIM_A17
EIM_D23 EIM_A18
EIM_D31 EIM_A19
EIM_D25 EIM_A20
EIM_D24 EIM_A21
IMX6_FL
160 8 EIM_DA15
158 7 EIM_DA14
156 6 EIM_DA13
154 5 EIM_DA12
152 8 EIM_DA11
150 7 EIM_DA10
148 6 EIM_DA9
146 5 EIM_DA8
144 TP_INT
142
140 8 EIM_DA7
138 7 EIM_DA6
136 6 EIM_DA5 SD/EMMC BOOT
134 5 EIM_DA4
132 8 EIM_DA3
130 7 EIM_DA2 LVDS_GPIO
128 6 EIM_DA1
126 5 EIM_DA0
124
122 IMX6_EIM_BCLK
120 EIM_WAIT
118 IMX6_EIM_RW
116 EIM_EB0
114 EIM_EB1
112
110 EIM_EB2
108 EIM_EB3
106 IMX6_EIM_LBA
104 IMX6_EIM_OE
102 IMX6_EIM_CS1
100 IMX6_EIM_CS0
98
96 EIM_D30
94 R108 0R/NC EIM_D29
92 IMX6_EIM_A16
90 IMX6_EIM_A17
88 IMX6_EIM_A18
86 IMX6_EIM_A19
84 IMX6_EIM_A20
82 IMX6_EIM_A21
GND
GND

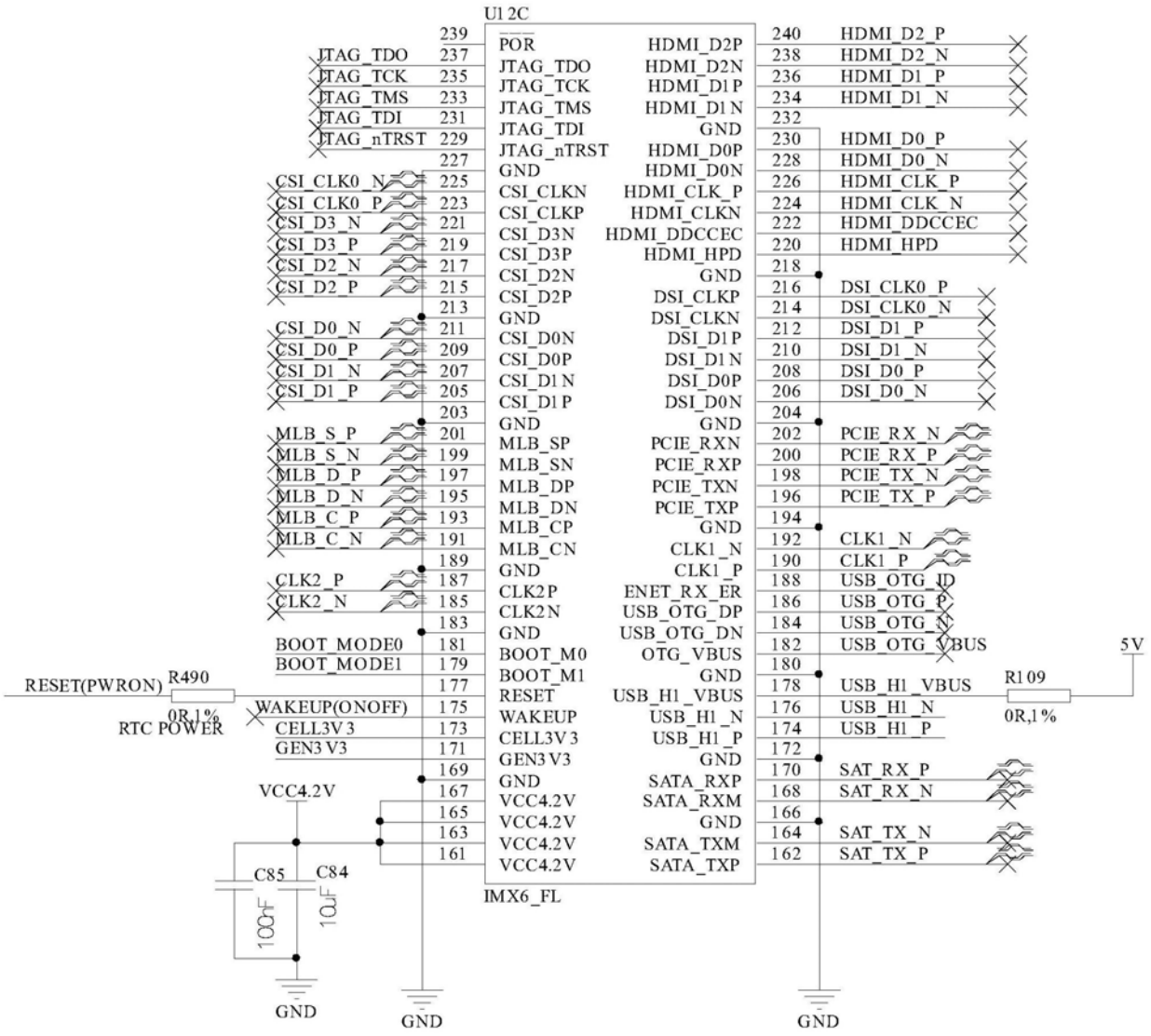
(a)


U12D
IMX6_FL
Only I2C2 have pull up resistors on the core-board
BEEP
R107
10K/NC
GND
KEY_nINT
KEY_nRST
CSPII_CS0 319
CSPII_MISO 317
CSPII_CLK 315
CSPII_MOSI 313
OTG_EN 311
309
307
LED_RUN 305
ARM_I2C2_SCL 303
ARM_I2C2_SDA 301
HDMI_CEC_IN 299
297
GPIO_1(WDOG) 295
WD 293
GPIO_5 291
I2C3_SDA 289
I2C3_SCL 287
nBUZZER_EN 285
GPIO_9 283
PCIE_RST_B 281
279
ARM_GPIO4 277
ARM_GPIO5 275
PMIC_INT_DNP 273
TCH_nINT 271
PPS2_ARM 269
GPIO0_7 267
265
CSI0_VSYNC 263
PCIE_WAKE 261
CSI0_DAT11 259
CSI0_DAT10 257
255
CSI0_DAT6 AUD3_TXFS 253
CSI0_DAT4 AUD3_TXC 251
CSI0_DAT5 AUD3_TXD 249
CSI0_DAT7 AUD3_RXD 247
CSI0_DAT8 I2C1_SDA 245
CSI0_DAT9 I2C1_SCL 243
241
KEY_ROW1
KEY_COL1
KEY_COL0
KEY_ROW0
KEY_ROW4
GND
KEY_COL4
KEY_COL2
KEY_COL3
KEY_ROW3
KEY_ROW2
GND
GPIO1(WDOG)
GPIO_0
GPIO_5
GPIO_6
GPIO_3
GPIO_4
GPIO_9
GPIO_17
GND
GPIO_2
GPIO_16
GPIO_18
GPIO_19
GPIO_8
GPIO_7
GND
CSI0_VSYNC
CSI0_DA_EN
CSI0_DAT11
CSI0_DAT10
GND
CSI0_DAT6
CSI0_DAT4
CSI0_DAT5
CSI0_DAT7
CSI0_DAT8
CSI0_DAT9
GND
1.8V
LVDS1_TX3P
LVDS1_TX3N
GND
LVDS1_CLKP
LVDS1_CLKN
GND
LVDS1_TX2P
LVDS1_TX2N
GND
LVDS1_TX1P
LVDS1_TX1N
GND
LVDS1_TX0P
LVDS0_TX0N
GND
LVDS0_TX3P
LVDS_TX3N
GND
LVDS0_CLKP
LVDS0_CLKN
GND
LVDS0_TX2P
LVDS0_TX2N
LVDS0_TX1P
LVDS0_TX1N
GND
LVDS0_TX0P
LVDS0_TX0N
GND
CSI0_DAT19
CSI0_MCLK
CSI0_DAT18
CSI0_DAT17
CSI0_PIXCLK
GND
CSI0_DAT16
CSI0_DAT12
CSI0_DAT15
CSI0_DAT13
CSI0_DAT14
320 LVDS1_TX3_P
318 LVDS1_TX3_N
316
314 LVDS1_CLK_P
312 LVDS1_CLK_N
310
308 LVDS1_TX2_P
306 LVDS1_TX2_N
304
302 LVDS1_TX1_P
300 LVDS1_TX1_N
298
296 LVDS1_TX0_P
294 LVDS1_TX0_N
292
290 LVDS0_TX3_P
288 LVDS0_TX3_N
286
284 LVDS0_CLK_P
282 LVDS0_CLK_N
280
278 LVDS0_TX2_P
276 LVDS0_TX2_N
274 LVDS0_TX1_P
272 LVDS0_TX1_N
270
268 LVDS0_TX0_P
266 LVDS0_TX0_N
264
262 CSI0_DAT19
260 CSI0_HSYNC
258 CSI0_DAT18
256 CSI0_DAT17
254 CSI0_PIXCLK
252
250 CSI0_DAT16
248 UART4_TX
246 CSI0_DAT15
244 UART4_RX
242 CSI0_DAT14
GND
GND

(b)


GND
HOLE
HOLE
HOLE
HOLE
IMX6_EIM_A23 79
IMX6_EIM_A24 77
IMX6_EIM_A25 75
SPI4_CS0 EIM_D20 73
SPI4_MISO EIM_D22 71
69
ENET_TXD1 67
ENET_RXD0 65
ENET_TXD0 63
RGMII_INT 61
RGMII_nRST 59
RGMII_MDC 57
RGMII_MDIO 55
ETH_WOL_INT 53
51
RGMII_TXD3 49
RGMII_TXD2 47
RGMII_TXD1 45
RGMII_TXD0 43
RGMII_TXCLK 41
RGMII_TXEN 39
37
RGMII_RXCLK 35
RGMII_RXDV 33
RGMII_RXD0 31
RGMII_RXD1 29
RGMII_RXD2 27
RGMII_RXD3 25
ENET_REF_CLK 23
21
IMX6_IO_0 19
IMX6_IO_1 17
IMX6_IO_2 15
IMX6_IO_3 13
IMX6_IO_4 11
IMX6_IO_5 9
PWREN_FPGA 7
5
CAPTURE2 3
1
nPROGRAM
R110
49.9R,1%
EIM_A23 EIM_D18
EIM_A24 EIM_D17
EIM_A25 EIM_D21
EIM_D20 EIM_D28
EIM_D22 EIM_D19
GND EIM_D16
ENET_TXD1 GND
ENET_RXD0 SD3_RST
ENET_TXD0 SD3_DATA1
ENET_RXD1 SD3_DATA0
ENET_CRS_DV SD3_CLK
ENET_MDC SD3_CMD
ENET_MDIO SD3_DATA3
ENET_TX_EN SD3_DATA2
GND GND
RGMII_TXD3 SD3_DATA4
RGMII_TXD2 SD3_DATA5
RGMII_TXD1 SD3_DATA6
RGMII_TXD0 SD3_DATA7
RGMII_TXC GND
RGMII_TX_CTL NAND_D6
GND NAND_D2
RGMII_RXC NAND_CS3
RGMII_RX_CTL NAND_CS1
RGMII_RXD0 NAND_RB0
RGMII_RXD1 NAND_ALE
RGMII_RXD2 NAND_WP
RGMII_RXD3 NAND_CLE
ENET_REF_CLK GND
GND NAND_CS0
SD2_DATA1 NAND_D3
SD2_DATA0 NAND_D7
SD2_CLK NAND_D1
SD2_CMD NAND_D4
SD2_DATA3 NAND_D5
SD2_DATA2 NAND_D0
SD1_CLK NAND_CS2
SD1_DAT2 SD1_DAT0
SD1_DAT1 SD1_CMD
GND GND
U12A
IMX6_FL
80 EIM_D18
78 EIM_D17
76 EIM_D21 SPI4_SCK
74 EIM_D28 SPI4_MOSI
72 EIM_D19 SPI_ARM_nEN
70 LCD_nPWREN
68
66 FPGA_nRESET
64 SD3_DATA1
62 SD3_DATA0
60 SD3_CLK
58 SD3_CMD
56 SD3_DATA3
54 SD3_DATA2
52
50 UART2_RX
48 UART2_TX
46 UART1_TX
44 UART1_RX
42
40 IMX6_IO_6
38 IMX6_IO_7
36 IMX6_IO_8
34 IMX6_IO_9
32 IMX6_IO_10 DONE
30 IMX6_IO_11
28 IMX6_IO_12
26 IMX6_IO_13
24
22 IMX6_IO_14
20 IMX6_IO_15
18 IMX6_IO_16 RESET_FPGA
16 SD3_WP
14
12 RTC_INT
10 SD3_CD
8 BK_PWR_EN
6 CAPTURE1
4 PWM4 FAN_SPD
2
GND
GND

(c)


U12C
IMX6_FL
JTAG_TDO
JTAG_TCK
JTAG_TMS
JTAG_TDI
JTAG_nTRST
CSI_CLK0_N
CSI_CLK0_P
CSI_D3_N
CSI_D3_P
CSI_D2_N
CSI_D2_P
CSI_D0_N
CSI_D0_P
CSI_D1_N
CSI_D1_P
MLB_S_P
MLB_S_N
MLB_D_P
MLB_D_N
MLB_C_P
MLB_C_N
CLK2_P
CLK2_N
BOOT_MODE0
BOOT_MODE1
RESET(PWRON)
R490
0R,1%
RTC POWER
WAKEUP(ONOFF)
CELL3V3
GEN3V3
VCC4.2V
C85
C84
100nF
10uF
GND
HDMI_D2_P
HDMI_D2_N
HDMI_D1_P
HDMI_D1_N
HDMI_D0_P
HDMI_D0_N
HDMI_CLK_P
HDMI_CLK_N
HDMI_DDCCEC
HDMI_HPD
DSI_CLK0_P
DSI_CLK0_N
DSI_D1_P
DSI_D1_N
DSI_D0_P
DSI_D0_N
PCIE_RX_N
PCIE_RX_P
PCIE_TX_N
PCIE_TX_P
CLK1_N
CLK1_P
USB_OTG_ID
USB_OTG_P
USB_OTG_N
USB_OTG_VBUS
USB_H1_VBUS
USB_H1_N
USB_H1_P
SAT_RX_P
SAT_RX_N
SAT_TX_N
SAT_TX_P
5V
R109
0R,1%

(d)

图3

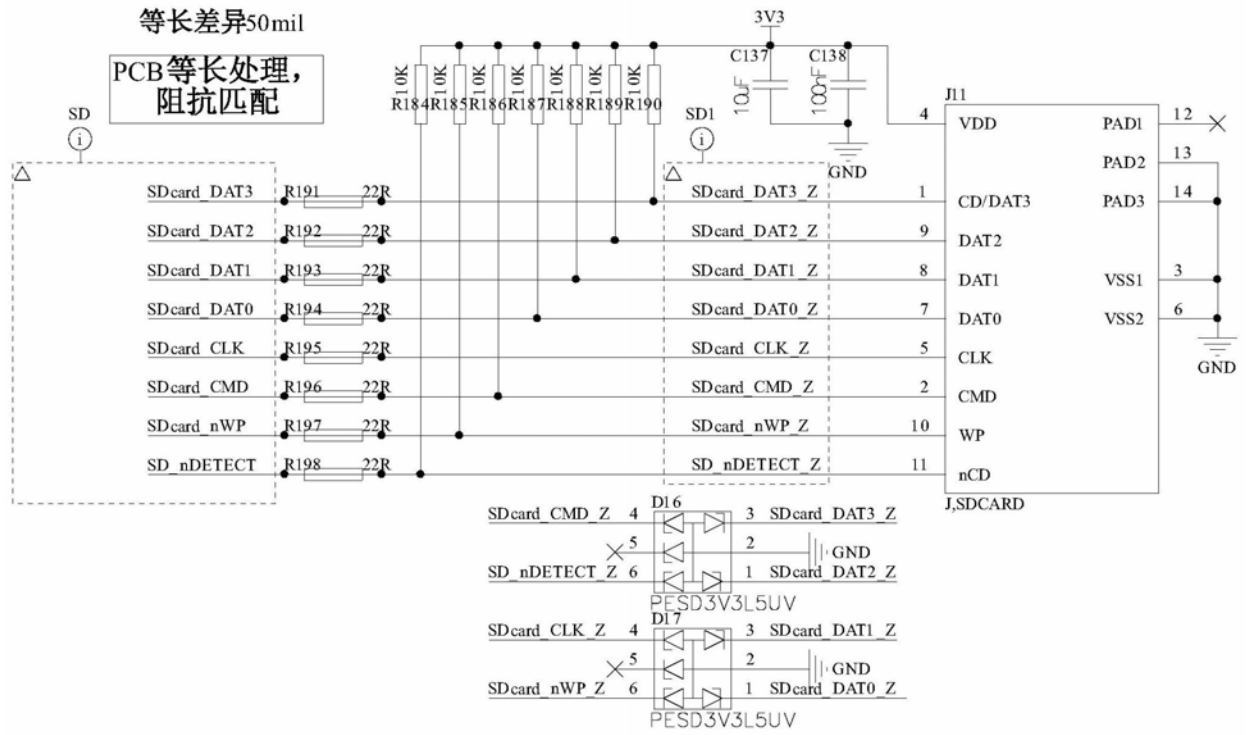

等长差异50mil
PCB等长处理，
阻抗匹配
SD
SD1
3V3
C137
C138
10uF
100nF
GND
R184 10K
R185 10K
R186 10K
R187 10K
R188 10K
R189 10K
R190 10K
SDcard_DAT3 R191 22R
SDcard_DAT2 R192 22R
SDcard_DAT1 R193 22R
SDcard_DAT0 R194 22R
SDcard_CLK R195 22R
SDcard_CMD R196 22R
SDcard_nWP R197 22R
SD_nDETECT R198 22R
SDcard_DAT3_Z 1
SDcard_DAT2_Z 9
SDcard_DAT1_Z 8
SDcard_DAT0_Z 7
SDcard_CLK_Z 5
SDcard_CMD_Z 2
SDcard_nWP_Z 10
SD_nDETECT_Z 11
J11
VDD
CD/DAT3
DAT2
DAT1
DAT0
CLK
CMD
WP
nCD
PAD1 12
PAD2 13
PAD3 14
VSS1 3
VSS2 6
J,SDCARD
D16
SDcard_CMD_Z 4
SD_nDETECT_Z 6
5
3 SDcard_DAT3_Z
2
GND
1 SDcard_DAT2_Z
PESD3V3L5UV
D17
SDcard_CLK_Z 4
SDcard_nWP_Z 6
5
3 SDcard_DAT1_Z
2
GND
1 SDcard_DAT0_Z
PESD3V3L5UV

图4

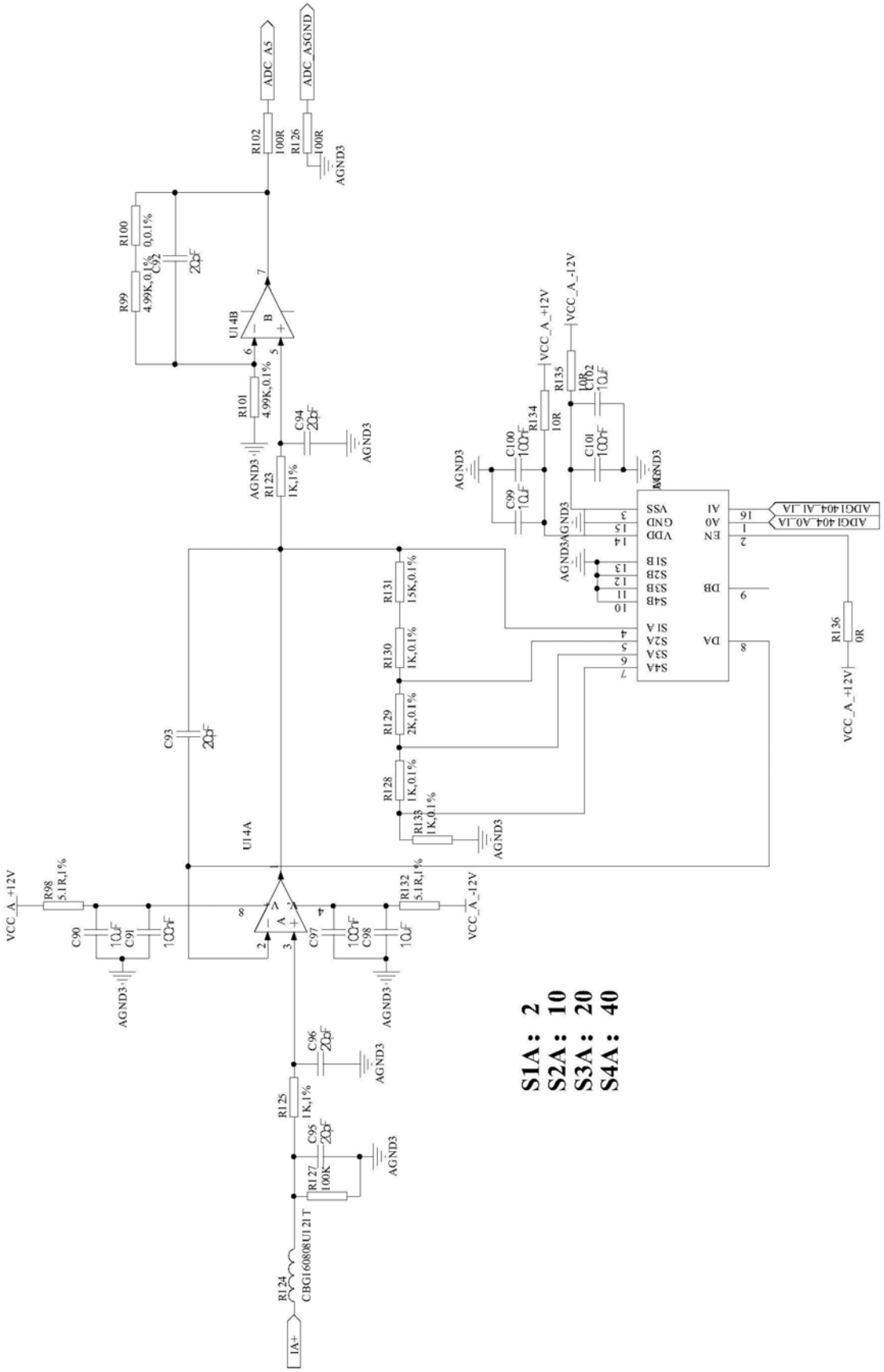

ADC_A5
ADC_A5GND
R102 100R
R126 100R
AGND3
R100 0,0.1%
R99 4.99K,0.1%
C92 20pF
U14B
B
R101 4.99K,0.1%
C94 20pF
R123 1K,1%
VCC_A_+12V
VCC_A_-12V
R135 0R
C102 10uF
R134 10R
C100 100nF
C101 100nF
C99 10uF
ADG1404_A0_1A
ADG1404_A1_1A
R136 0R
R131 15K,0.1%
R130 1K,0.1%
R129 2K,0.1%
R128 1K,0.1%
R133 1K,0.1%
C93 20pF
U14A
R98 5.1R,1%
R132 5.1R,1%
C90 10uF
C91 100nF
C97 100nF
C98 10uF
C96 20pF
R125 1K,1%
C95 20pF
R127 100K
R124 CBG160808U121T
1A+
S1A: 2
S2A: 10
S3A: 20
S4A: 40

图5

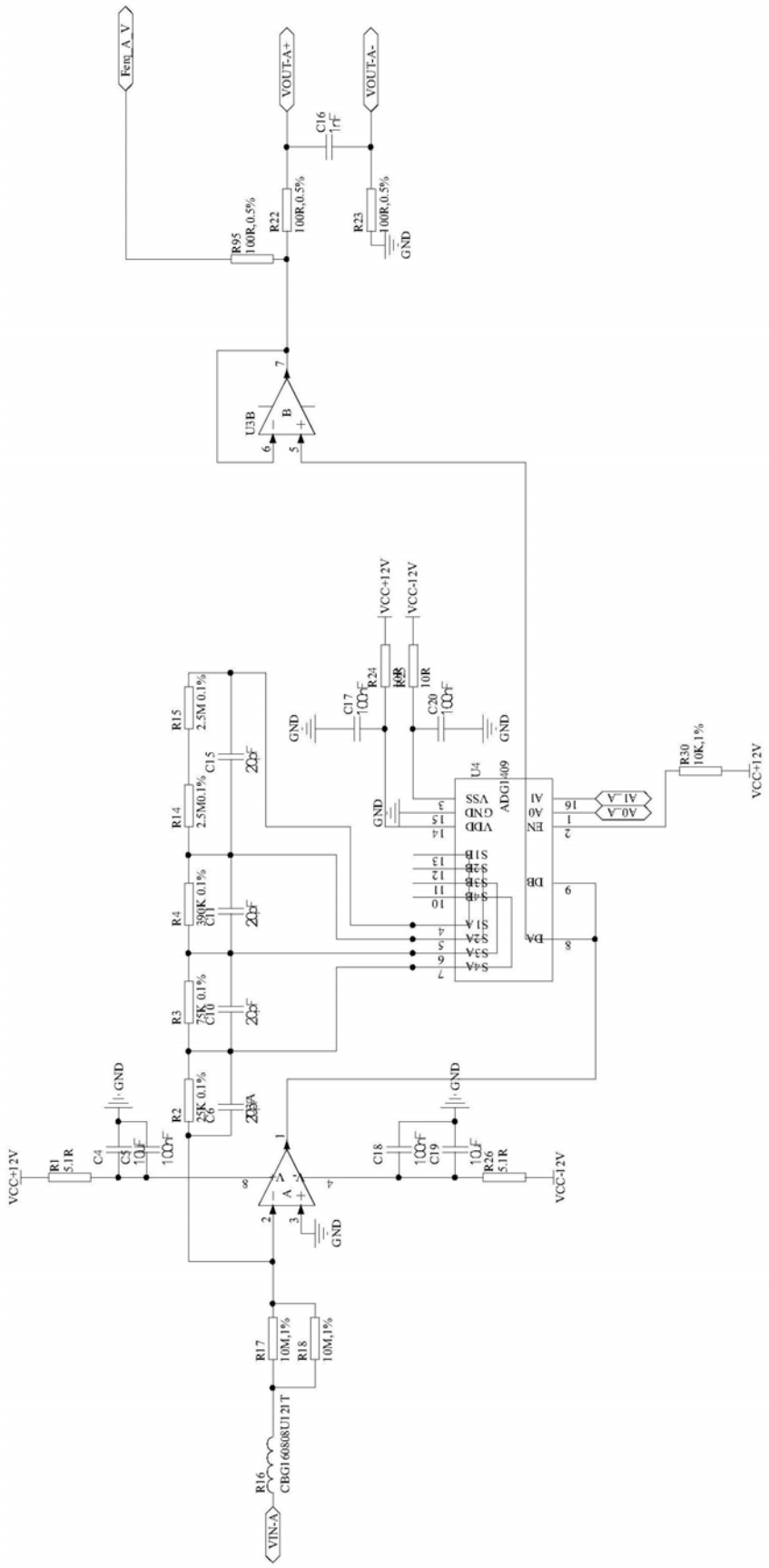

Feq_A_V
VOUT-A+
VOUT-A-
C16
1nF
R95
100R,0.5%
R22
100R,0.5%
R23
100R,0.5%
GND
U3B
B
VCC+12V
VCC-12V
R24
10R
C17
100nF
C20
100nF
R15
2.5M 0.1%
C15
20pF
R14
2.5M0.1%
R4
300K 0.1%
C11
20pF
R3
75K 0.1%
C10
20pF
R2
25K 0.1%
C6
20pF
U4
ADG1409
R30
10K,1%
A0_A
A1_A
R1
5.1R
C4
C3
10uF
100nF
C18
100nF
C19
10uF
R26
5.1R
A
R17
10M,1%
R18
10M,1%
R16
CBG160808U121T
VIN-A

图6

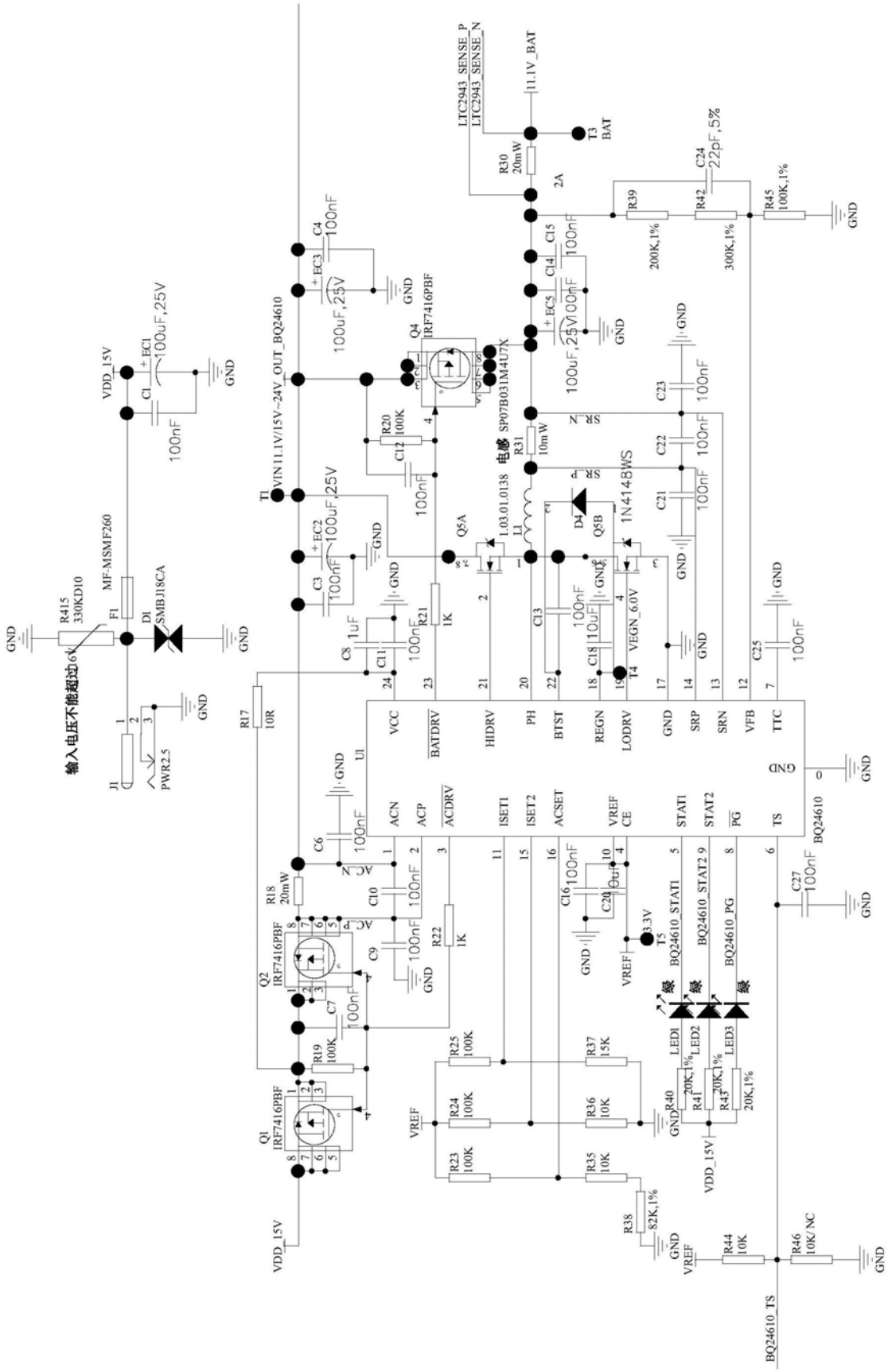

输入电压不能超过6V
VDD_15V
VIN 11.1V/15V~24V_OUT_BQ24610
LTC2943_SENSE_P
LTC2943_SENSE_N
11.1V_BAT
BQ24610
BQ24610_STAT1
BQ24610_STAT2
BQ24610_PG
BQ24610_TS
VREF
GND

图7

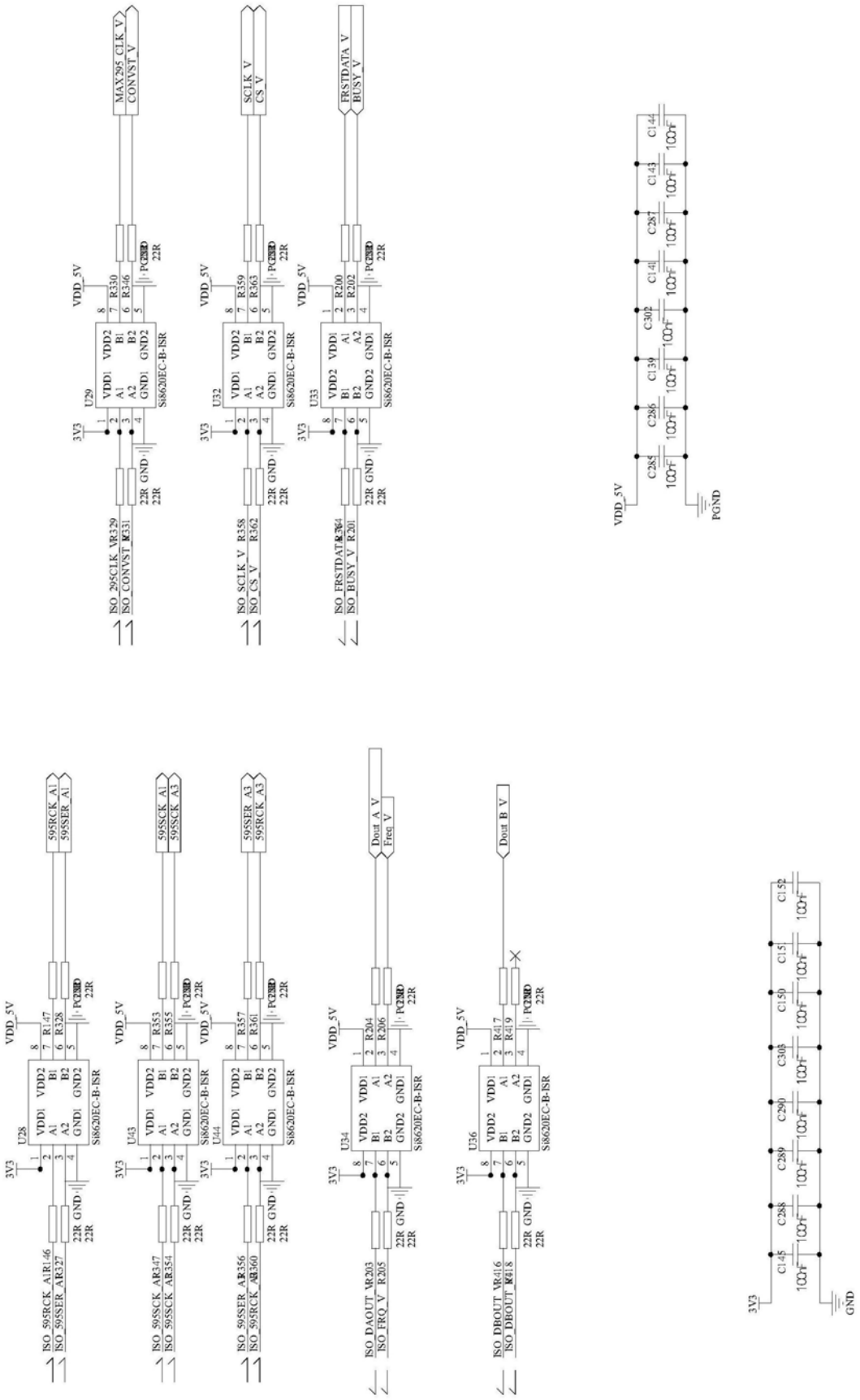

MAX295_CLK_V
CONVST_V
SCLK_V
CS_V
FRSTDATA_V
BUSY_V
VDD_5V
3V3
GND
PGND
U29
U32
U33
Si8620EC-B-ISR
ISO_295CLK_V
ISO_CONVST_V
ISO_SCLK_V
ISO_CS_V
ISO_FRSTDATA_V
ISO_BUSY_V
595RCK_A1
595SER_A1
595SCK_A1
595SCK_A3
595SER_A3
595RCK_A3
Dout_A_V
Freq_V
Dout_B_V
U28
U43
U44
U34
U36
ISO_595RCK_A1
ISO_595SER_A1
ISO_595SCK_A1
ISO_595SCK_A3
ISO_595SER_A3
ISO_595RCK_A3
ISO_DAOUT_V
ISO_FRQ_V
ISO_DBOUT_V

图8

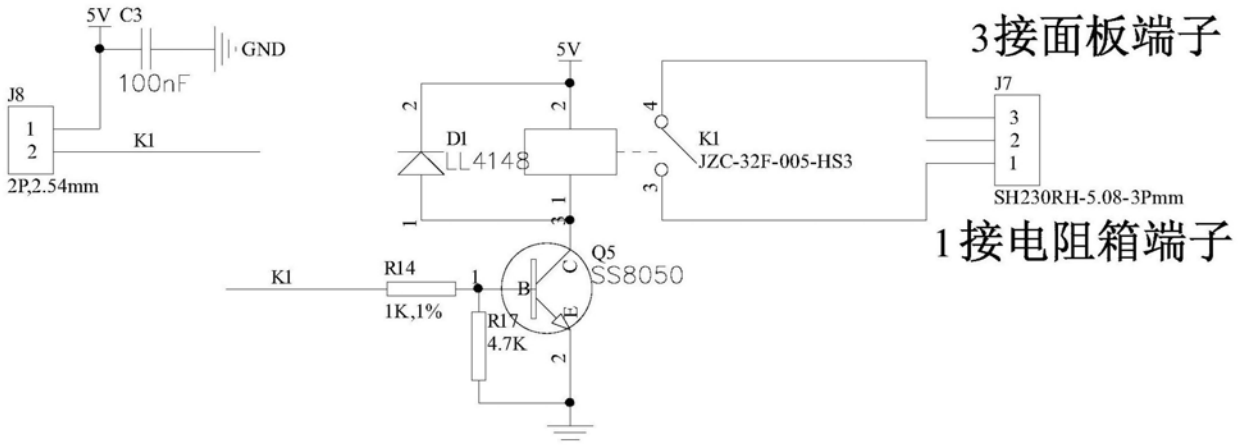

5V C3
100nF
GND
J8
1
2
2P,2.54mm
K1
5V
2
2
D1
LL4148
1
3 1
K1
JZC-32F-005-HS3
4
3
J7
3
2
1
SH230RH-5.08-3Pmm
3接面板端子
1接电阻箱端子
K1
R14
1K,1%
1
B
C
E
Q5
SS8050
R17
4.7K
2

图9

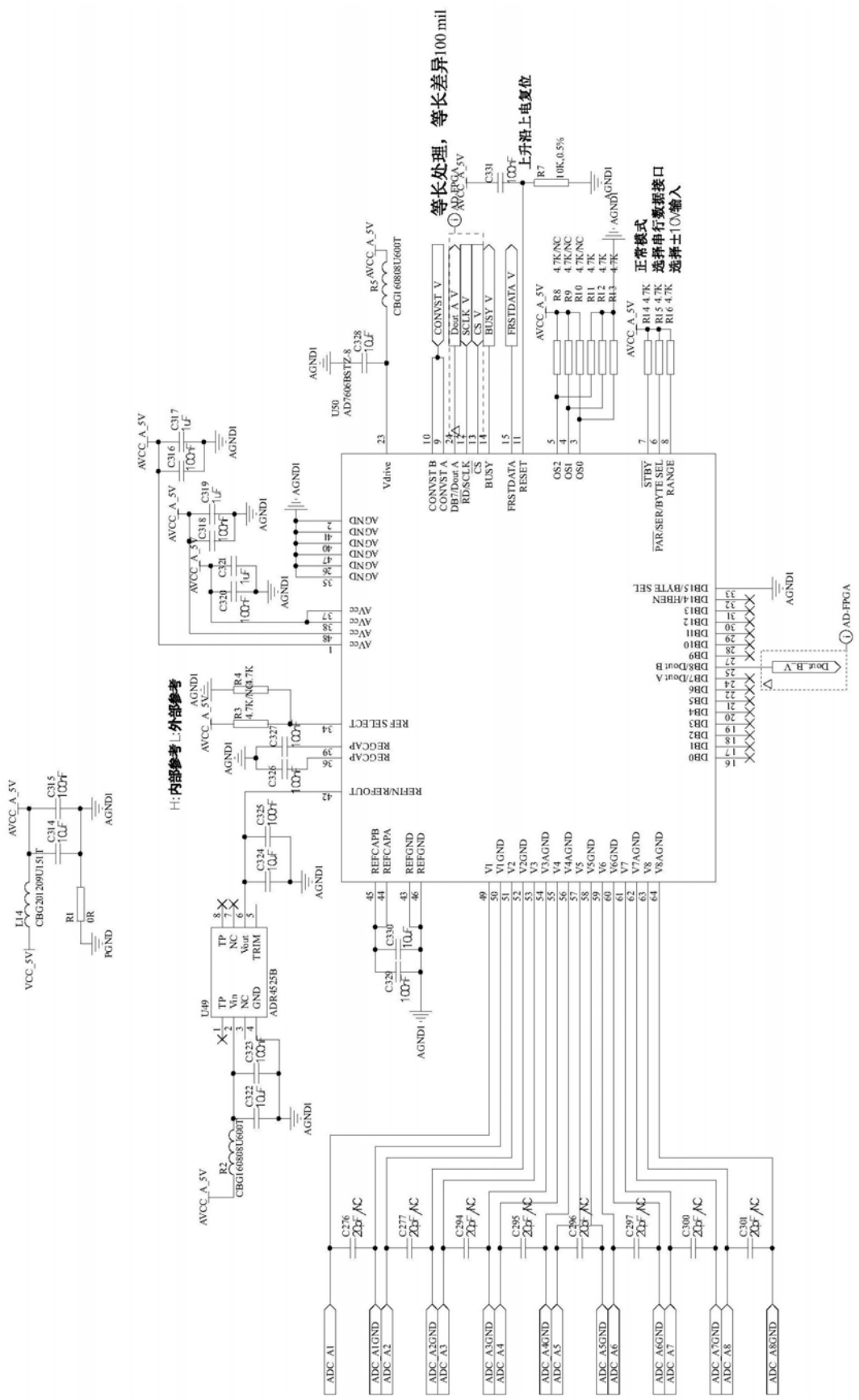
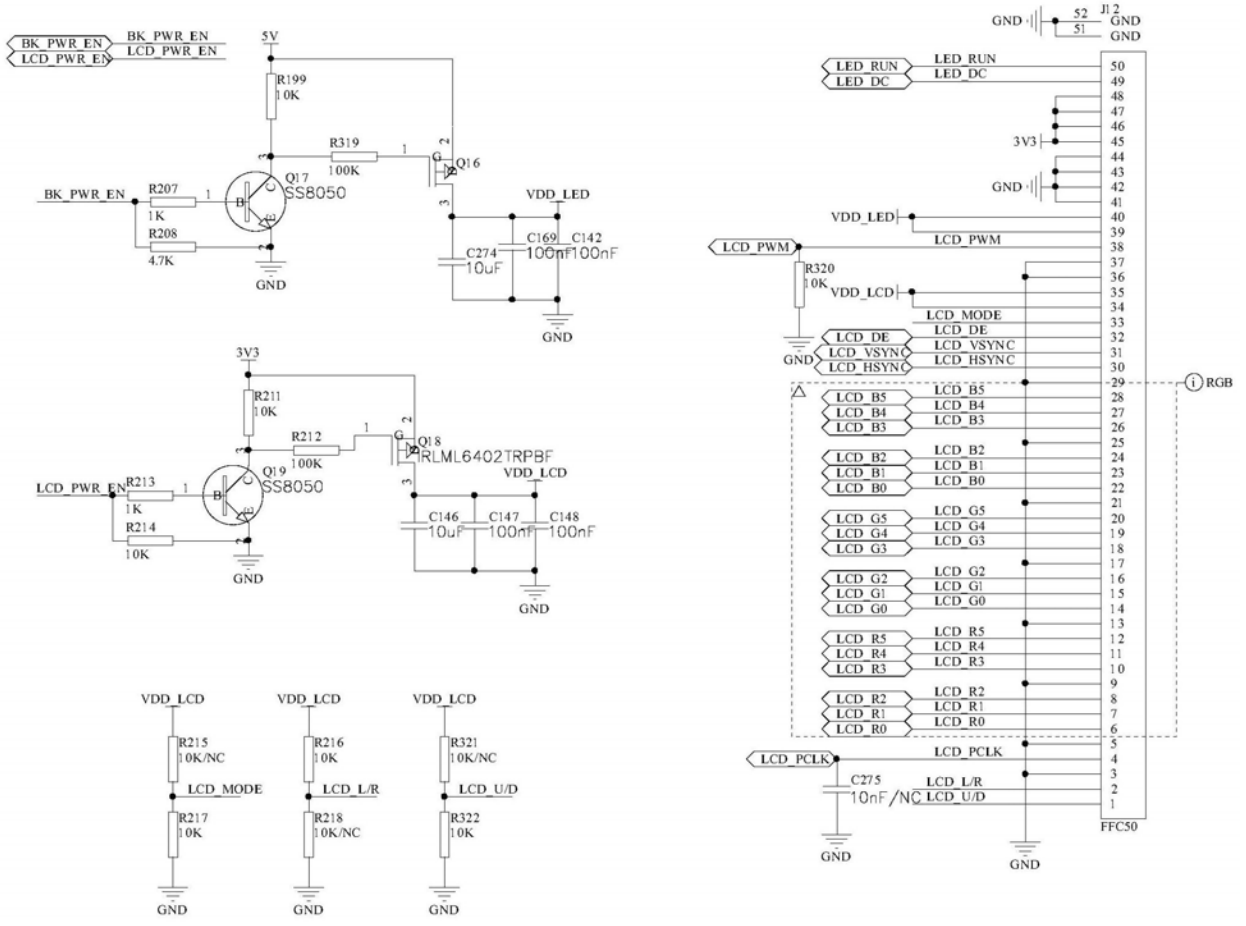
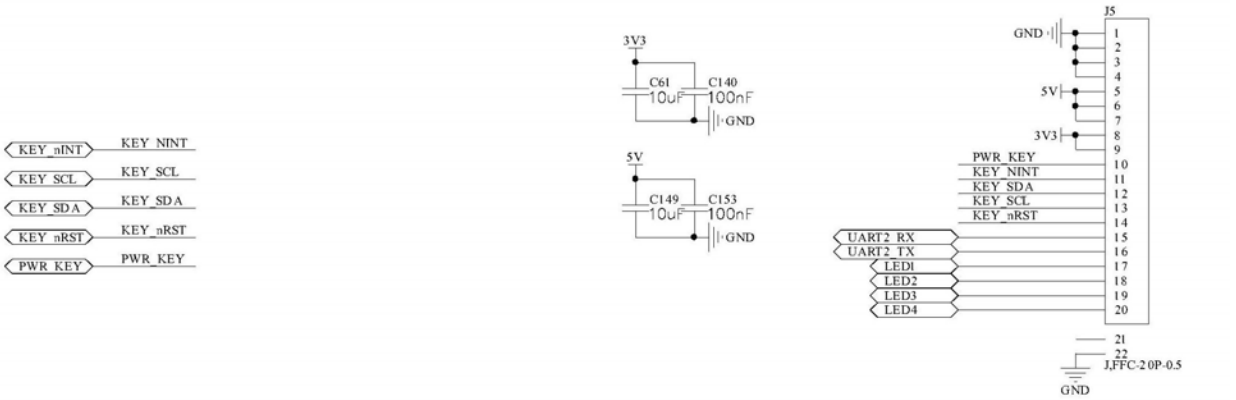

等长处理，等长差异100 mil
上升沿上电复位
正常模式
选择串行数据接口
选择±10V输入
H:内部参考 L:外部参考
AD7606BSTZ-8
ADR4525B
CBG160808U600T
CBG201209U151T
AVCC_A_5V
AGND1
PGND
VCC_5V
ADC_A1
ADC_A2
ADC_A3
ADC_A4
ADC_A5
ADC_A6
ADC_A7
ADC_A8
AD-FPGA

图10


BK_PWR_EN
LCD_PWR_EN
5V
R199
10K
R319
100K
Q16
Q17
SS8050
R207
1K
R208
4.7K
VDD_LED
C274
10uF
C169
100nF
C142
100nF
GND
3V3
R211
10K
R212
100K
Q18
RLML6402TRPBF
Q19
SS8050
R213
1K
R214
10K
VDD_LCD
C146
10uF
C147
100nF
C148
100nF
R215
10K/NC
R216
10K
R321
10K/NC
LCD_MODE
LCD_L/R
LCD_U/D
R217
10K
R218
10K/NC
R322
10K
J12
52
51
GND
LED_RUN
LED_DC
3V3
LCD_PWM
R320
10K
LCD_MODE
LCD_DE
LCD_VSYNC
LCD_HSYNC
RGB
LCD_B5
LCD_B4
LCD_B3
LCD_B2
LCD_B1
LCD_B0
LCD_G5
LCD_G4
LCD_G3
LCD_G2
LCD_G1
LCD_G0
LCD_R5
LCD_R4
LCD_R3
LCD_R2
LCD_R1
LCD_R0
LCD_PCLK
C275
10nF/NC
FFC50

(a)


KEY_nINT
KEY_SCL
KEY_SDA
KEY_nRST
PWR_KEY
3V3
C61
10uF
C140
100nF
5V
C149
10uF
C153
100nF
GND
J5
PWR_KEY
KEY_NINT
KEY_SDA
KEY_SCL
KEY_nRST
UART2_RX
UART2_TX
LED1
LED2
LED3
LED4
J_FFC-20P-0.5

(b)

图11

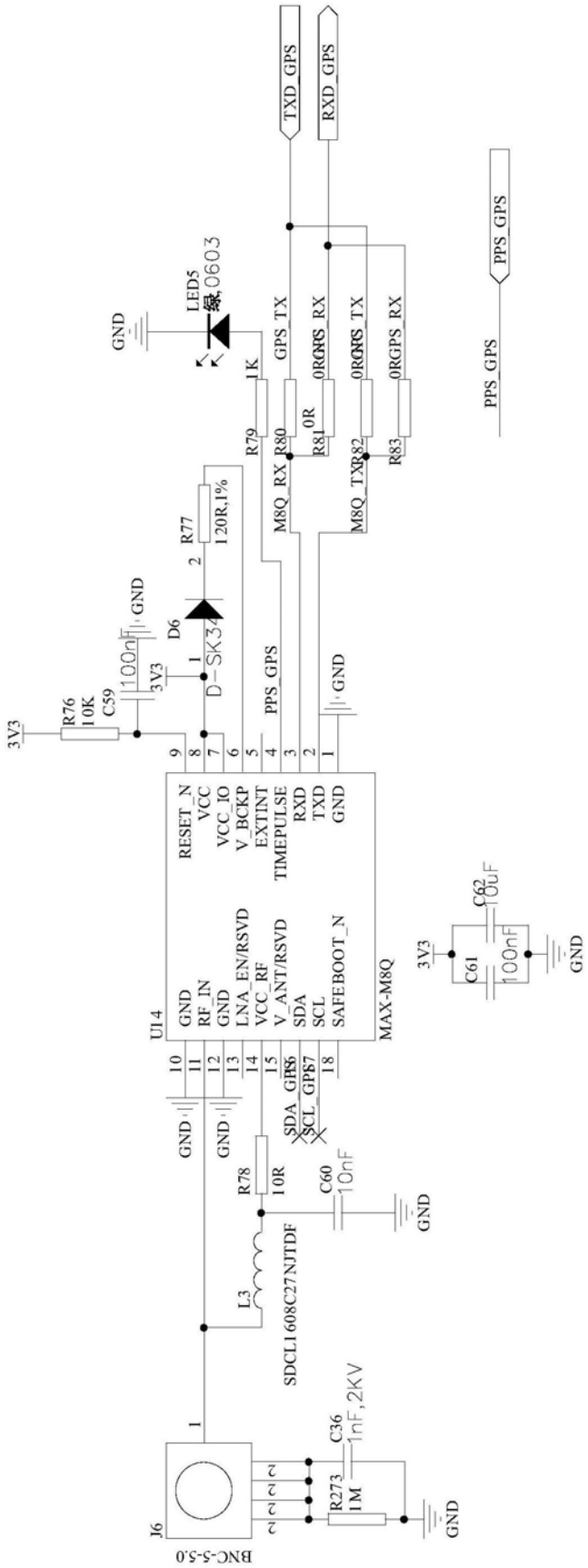

TXD_GPS
RXD_GPS
PPS_GPS
LED5
绿0603
GND
1K
R79
GPS_TX
GPS_RX
M8Q_RX
M8Q_TX
0R
R80
R81
R82
R83
R77
120R,1%
D6
D-SK34
100nF
C59
R76
10K
3V3
U14
MAX-M8Q
RESET_N
VCC
VCC_IO
V_BCKP
EXTINT
TIMEPULSE
RXD
TXD
GND
RF_IN
LNA_EN/RSVD
VCC_RF
V_ANT/RSVD
SDA
SCL
SAFEBOOT_N
C62
10uF
C61
100nF
R78
10R
C60
10nF
L3
SDCL1608C27NJTDF
C36
1nF,2KV
R273
1M
J6
BNC-5-5.0

图12

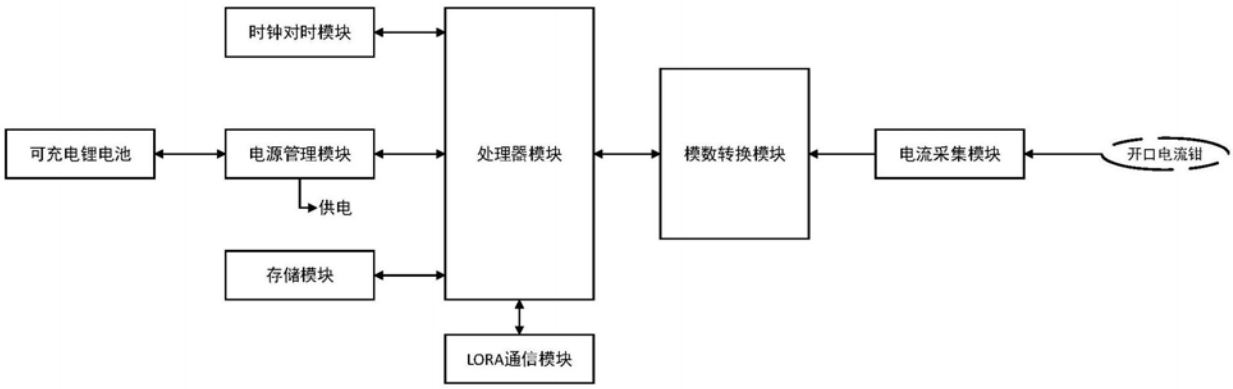

时钟对时模块
可充电锂电池
电源管理模块
处理器模块
模数转换模块
电流采集模块
开口电流钳
供电
存储模块
LORA通信模块

图13

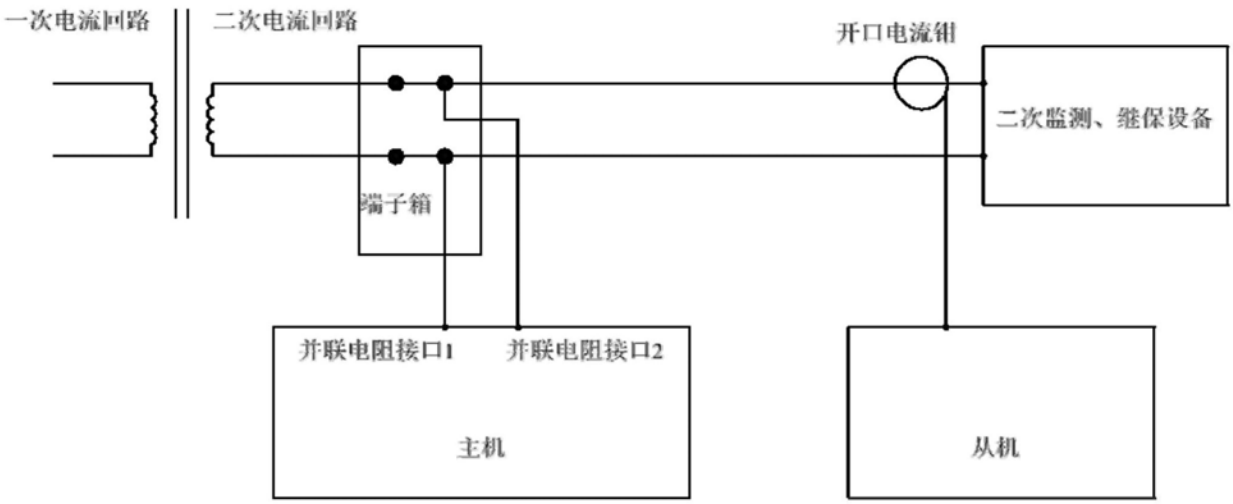

一次电流回路
二次电流回路
开口电流钳
二次监测、继保设备
端子箱
并联电阻接口1
并联电阻接口2
主机
从机

图14