(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2018 年 7 月 5 日 (05.07.2018)

WIPO | PCT

(10) 国际公布号
WO 2018/120446 A1

(51) 国际专利分类号:
G06T 1/20 (2006.01)

(21) 国际申请号: PCT/CN2017/077106

(22) 国际申请日: 2017 年 3 月 17 日 (17.03.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201611268937.2 2016年12月31日 (31.12.2016) CN

(71) 申请人: 华中科技大学(HUAZHONG UNIVERSITY OF SCIENCE AND TECHNOLOGY) [CN/CN]; 中国湖北省武汉洪山珞喻路1037号, Hubei 430074 (CN)。

(72) 发明人: 张天序(ZHANG, Tianxu); 中国湖北省武汉洪山珞喻路1037号, Hubei 430074 (CN)。 李欢(LI, Huan); 中国湖北省武汉洪山区珞喻路1037号, Hubei 430074 (CN)。 郑畅(ZHENG, Chang); 中国湖北省武汉洪山区珞喻路1037号, Hubei 430074 (CN)。 张培阳(ZHANG, Peiyang); 中国湖北省武汉洪山区珞喻路1037号, Hubei 430074 (CN)。

(74) 代理人: 华中科技大学专利中心 (HUAZHONG UNIVERSITY OF SCIENCE AND TECHNOLOGY PATENT AGENCY CENTER); 中国湖北省武汉洪山区珞喻路1037号华中科技大学东一楼340, Hubei 430074 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(54) **Title:** PARALLEL AND COORDINATED PROCESSING METHOD FOR REAL-TIME TARGET RECOGNITION-ORIENTED HETEROGENEOUS PROCESSOR

(54) **发明名称**: 一种面向实时目标识别的异构处理机并行协调处理方法

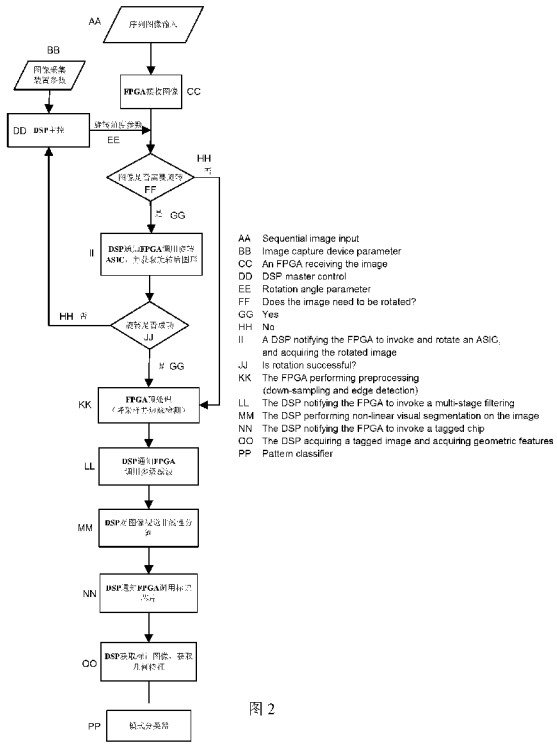


图 2

(57) **Abstract:** Provided is a parallel and coordinated processing method for a real-time target recognition-oriented heterogeneous processor. Based on an efficient interconnection structure and a high- and low-speed and multi-bus synchronous data transmission design, the method decomposes a complex algorithm and performs a rational allocation to corresponding software and hardware resources; and invokes each heterogeneous device timely according to actual requirements by using a DSP as a master control device, such that each heterogeneous device can carry out coordinated, synchronous and orderly working. Moreover, problems, such as complicated calculation, long time consumption and large power consumption, existing in a homogeneous structure processing system are solved.

(57) **摘要**: 一种面向实时目标识别的异构处理机并行协调处理方法，该方法基于高效的互联结构以及高低速、多总线数据同步传输设计，对复杂算法进行分解，合理分配到相应的软硬件资源上，通过DSP作为主控器件，根据实际需求适时的调用各个异构器件，使得各个异构器件能够协调同步有序工作，解决了同构结构处理系统存在的计算复杂、耗时长、功耗大等问题。

WO 2018/120446 A1

[见续页]

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告(条约第21条(3))。

一种面向实时目标识别的异构处理机并行协调处理方法

【技术领域】

本发明属于导航制导、图像识别和图像处理的交叉科学技术领域，更具体地，涉及一种实时目标识别的异构处理机并行协调处理方法。

【背景技术】

运动目标检测、跟踪与识别是计算机视觉、目标检测与跟踪、导航制导等应用领域的重要研究问题。运动目标检测主要有静平台和动平台两种模式。静平台情况下的运动目标检测与识别技术已经比较成熟，动平台情况下的运动目标检测与识别技术还在发展之中。对于静平台运动目标检测任务，图像背景保持不变，背景模型通常已知，运动目标检测相对容易。动平台运动目标检测要比静平台运动目标检测复杂得多，平台的运动分为滚动、转动和平动。在平台滚动的情况下，序列图像会存在明显的旋转效果。因此必须对序列图像进行旋转预处理，消除平台滚动带来的问题。平台的转动和平动会导致图像背景的表观变化，同时待检测的目标也在运动，整幅图像的前景运动和平台运动产生的背景变化混合在一起，只有很好地把这两种运动分开，才能够准确的检测出运动目标并实现跟踪任务，这给背景的补偿问题提出了很大的挑战。

传统的实时目标检测与识别多采用 DSP 或者多 DSP（也叫 DSPs）来进行算法的处理，流程如图 1 所示。将图像的旋转、降采样及边缘检测、多级滤波、视觉非线性分割、连通区域标记、特征提取与匹配等一系列的算法均在一个 DSP 上顺序执行。这样不仅加大了程序的复杂度，由顺序执行带来的实时性差是无法避免的，同时由于 DSP 处理器的通用性有限，使得它在图像处理与目标检测识别算法优化方面存在瓶颈。因此，本领域亟需一种面向实时目标识别的异构处理机的并行协调处理方法。

【发明内容】

针对现有技术的缺陷，本发明旨在提供一种解决同构结构处理系统存在的计算复杂、耗时长、功耗大等问题的处理方法。

为了实现上述目的，本发明提供了一种面向实时目标识别的异构处理机并行协调处理方法，包括如下步骤：

（1）序列图像输入到 FPGA 中缓存；图像采集装置采集目标图像的惯导信息并输入到 DSP；

（2）DSP 接收惯导信息，从中获取旋转角度参数；同时，DSP 判断是否接收到后续处理步骤的出错反馈信号；若接收到出错反馈信号，DSP 对 FPGA 进行复位，并跳到步骤（3）；若没有接收到出错反馈信号，DSP 根据图像的旋转角度参数来判断是否需要控制FPGA 调用旋转 ASIC 芯片进行图像的旋转；若需要进行图像旋转则跳到步骤（3），若不需要旋转则跳到步骤（4）；

（3）DSP 调用 FPGA 调用旋转 ASIC 芯片，对图像进行旋转操作，并将旋转处理完成后的图像数据写往外部的 DPRAM，同时 FPGA 读取 DPRAM 里面经过旋转处理后的图像，进行校验，若旋转结果正确，跳到步骤（4）；当旋转芯片无法正常工作或旋转结果不正确时，跳到步骤（2）

（4）若旋转 ASIC 对图像进行旋转操作成功，FPGA 对旋转处理后的图像进行预处理；若之前图像不需要旋转操作， FPGA 对缓存的原始图像进行预处理；

（5）DSP 调用 FPGA 调用多级滤波 ASIC 对步骤（4）中经过预处理之后的图像进行多级滤波处理；多级滤波 ASIC 处理完后的图像写往外部的 DPRAM，同时 FPGA 读取 DPRAM 里面经过多级滤波处理后的图像，然后 FPGA 将经过多级滤波处理后的图像数据进行缓存并传送到 DSP 中；

（6）DSP 对步骤（5）中经过多级滤波处理后的图像进行非线性分割处理；非线性分割处理后的图像由 DSP 调用 FPGA 进行形态学滤波处理；

（7）DSP 调用 FPGA，将步骤（6）中经非线性分割、形态学滤波处理后的图像传送到轮廓跟踪与标记 ASIC 芯片，进行轮廓跟踪与标记处理，标记完后的图像缓存到 FPGA 并传送给 DSP；

（8）DSP 获取标记完后的图像的处理结果及几何特征，并调用模式分类器进行后续目标分类；最后将处理完的图像传送到 PAL 视频输出进行显示，即目标的实时识别与跟踪结果。

进一步地，使用 FPGA 内部的 FIFO 资源以及 DPRAM 资源，还使用两个外部的 DPRAM 存储芯片，通过对数据的缓存使得在处理某一帧图片的某一步骤的同时，还能够并行处理其他帧的其他步骤。

进一步地，所述并行处理的方法如下：

当第一帧图像数据旋转完成，进行 FPGA 的图像预处理时，第二帧图像便进入到旋转芯片进行旋转；由于 FPGA 的处理速度较快，第一帧图像预处理完成时，第二帧图像还未旋转完成，此时对第一帧图像数据进行缓存，待第二帧图像旋转完成后再由 FPGA 进行第二帧图像的预处理；当 FPGA 进行第二帧图像的预处理时，FPGA 同时读取第一帧图像的缓存数据进行下一步处理。

进一步地，FPGA 的各个独立模块都是并行执行的。

进一步地，FPGA、DSP、各 ASIC 之间均通过 FIFO 构建的交换式网络进行数据传输，每个输入 FIFO 的选择端均用使能信号选择其中的一个三态门接通，以实现一个输出接口的数据同时传输到多个输入 FIFO 中。

与现有技术相比，本发明的效果如下：

（1）将复杂算法进行分解，由 DSP 作为主控芯片，合理的通过 FPGA 来调用专用集成芯片来实现某些特定的算法功能；同时 DSP 与 FPGA 之间的通信互联，可以及时的反馈各个芯片是否正常工作，DSP 由此发出指令来终止或者继续系统的工作。这样一来，就可以避免由前一个芯片无法正常工作而导致的错误蔓延。

（2）本发明将完成图像目标识别所需要的复杂算法分解成一个个的基本计算模块，用旋转 ASIC 芯片来实现旋转算法、用多级滤波 ASIC 芯片来实现多级滤波算法、用 FPGA 预处理模块来实现形态学滤波、用标记 ASIC 来完成对分割后图像的标记等，最终的特征匹配算法由 DSP 来实现。这样合理的分工以及协调调度既保证了系统的实时性，又降低了系统的整体功耗，同时降低了对 DSP 和 FPGA 等处理芯片对运算能力的要求。

（3）流水线操作与并行操作相结合。由 DSP 作为主控芯片，合理的通过 FPGA 来调用专用集成芯片来实现某些特定的算法功能的关键就是适时调用各个模块，对图像的处理采用流水线操作，图像数据依次有序地经过各个处理单元处理，各处理单元协同工作，以保证每一个时刻都有多帧图像在流水线上被有序地处理。这种异构器件的流水线结合并行操作的特点，大大地提高了系统的实时性。

【附图说明】

图 1 是传统算法处理流程图；

图 2 是异构处理机处理流程图；

图 3 是数据的同步处理结构图；

图 4 是高带宽动态全互联结构图；

图 5 是并行处理流水图；

图 6（a）是实施例中建筑物红外图像；

图 6（b）是实施例中飞机红外图像；

图 6（c）是实施例中舰船红外图像；

图 6（d）是实施例中装甲车红外图像；

图 7（a）是实施例中建筑物识别结果图；

图 7（b）是实施例中飞机识别结果图；

图 7（c）是实施例中舰船识别结果图；

图 7（d）是实施例中装甲车识别结果图 ；

图 8（a）是图像采集装置成像后的原始人手的红外图像；

图 8（b）是图 8（a）经过校正 SOC 后的图像；

图 9（a）是图像采集装置成像后的原始建筑物的红外图像；

图 9（b）是图 9（a）经过旋转 ASIC 后的图像；

图 10（a）是图像采集装置成像后的原始舰船的红外图像；

图 10（b）是图 10（a）经过多级滤波 ASIC 进行多级滤波后的图像。

【具体实施方式】

为了使本发明的目的、技术方案及优点更加清楚明白，以下结合附图及实施例，对本发明进行进一步详细说明。应当理解，此处所描述的具体实施例仅仅用以解释本发明，并不用于限定本发明。此外，下面所描述的本发明各个实施方式中所涉及到的技术特征只要彼此之间未构成冲突就可以相互组合。

图 2、3 是用于本发明的方法的一款实时目标识别的异构处理机，主要是用于对红外图像进行实时地处理与识别。该异构处理机是基于“FPGA+DSPs+ASICs”的异构并行架构。整个信息处理机主要由处理板、嵌入式操作系统和数据库组成，具有模块化、标准化、体积小、功耗低的特点，能够满足实时处理的要求。同时，系统采用了三种 ASIC，分别是旋转 ASIC、多级滤波 ASIC 和轮廓跟踪与标记 ASIC。它们分别代替 DSP 来实现非均匀性校正、图像旋转、图像多级滤波及轮廓跟踪与标记的算法，该系统处理流程图如图 2 所示，架构图如图 3 所示。

请参照图 2，本发明的具体步骤如下：

（1）系统工作时，序列图像输入到处理板的 FPGA 中，FPGA 将输入的图像数据转换格式并缓存。

（2）DSP 作为主控器件，接收到图像采集装置的惯导信息，获取旋转角度参数。同时，DSP 会判断是否接收到后续处理步骤的出错反馈信号。

若检测到出错反馈信号，DSP 会对整个 FPGA 处理板进行复位操作。根据图像的旋转角度参数来控制 FPGA 是否调用旋转 ASIC 芯片进行图像的旋转。若需要旋转则跳到步骤（3），若不需要旋转则跳到步骤（4）

（3）DSP 调用 FPGA 调用旋转 ASIC 芯片，对图像进行旋转操作，并将经旋转处理完成后的图像数据写往外部的 DPRAM，同时 FPGA 读取 DPRAM 里面经过旋转处理后的图像，并进行校验，若旋转结果正确，跳到步骤（4）；当旋转芯片无法正常工作旋转结果不正确时，例如：旋转后的图像出现错帧、半帧或者图像有明显的错误信息等，此时 FPGA 就会向 DSP 发送一个出错反馈信号，跳到步骤（2）

（4）若旋转 ASIC 对图像进行旋转操作成功，此时 FPGA 对旋转处理后的图像进行预处理，例如进行降采样并边缘检测；若之前图像不需要旋转操作，此时 FPGA 对缓存的原始图像进行预处理。

（5）DSP 调用 FPGA 调用多级滤波 ASIC 对步骤（4）中经过预处理之后的图像进行多级滤波处理。多级滤波 ASIC 处理完后的图像写往外部的 DPRAM，同时 FPGA 读取 DPRAM 里面经过多级滤波处理后的图像，然后 FPGA 将经过多级滤波处理后的图像数据进行缓存并传送到 DSP 中，当图像数据过大时，可以将数据存储到 DSP 的存储芯片 DDR2 中。

（6）对于步骤（5）中经过多级滤波处理后的图像，根据不同的应用场景的需求，DSP 执行不同的算法对图像进行非线性分割处理。非线性分割处理后的图像由 DSP 经过 FPGA 做形态学滤波处理。

（7）DSP 调用 FPGA，将步骤（6）中非线性分割、形态学滤波后的处理图像传送到轮廓跟踪与标记 ASIC 芯片，进行轮廓跟踪与标记处理，标记完后的图像缓存到 FPGA 并传送给 DSP；

（8）DSP 获取标记完后的图像的处理结果及几何特征，并调用模式分类器进行后续目标识别分类的处理。最后将处理完的图像经过图像显示单元传送到 PAL 视频输出进行显示。

为了保证数据的有效处理，保证流水线操作的有序执行。该处理系统使用了 FPGA 内部的 FIFO 资源以及 DPRAM 资源，还使用了两个外部的 DPRAM 存储芯片，通过对数据的缓存等处理主要解决了数据的同步问题。

例如：如图 5 所示，当第一帧图像数据旋转完成进行 FPGA 的图像预处理时，此时第二帧图像便进入到旋转芯片进行旋转，由于 FPGA 的处理速度较快，第一帧图像预处理完成时，第二帧图像还未旋转完成，此时就应当对图像数据进行缓存，待旋转完成后再进行 FPGA 的图像预处理。即不同帧的步骤（3）和步骤（4）可以并行，并且可以通过缓存的方式保证处理时间同步。因此，FIFO 和 DPRAM 的使用在流水线的操作中起着至关重要的作用。同时，FPGA 的各个独立模块都是并行执行的，例如：当第一帧图像进行多级滤波的时第二帧图像正在进行旋转。

此外，该系统采用 FIFO 构建的交换式网络构成形式如图 4 所示，其中在每个输入 FIFO 的选择端可用使能信号选择其中的一个三态门接通，即对每个输入 FIFO 来说可以选择数据来自哪个输出接口，避免冲突。同时，可实现一个输出接口的数据同时传输到多个输入 FIFO 中，实现数据的广播发送。这样的交换式网络减少了需要占用大量存储单元的 FIFO 存储器，但是同样实现了各处理部件间的全互联。可以实现在任务过程中，数据流根据算法的需要进行改变，重构算法的数据流。

最后，对处理结果图像序列进行人工标定，统计被正确识别目标的图像帧数 n，设测试图像帧数为 N，则正确识别概率 $\eta=n/N$，结果如表 1 所示。

表 1

统计项 / 目标种类	总帧数 N	正确检测的帧数 n	没有检测出目标的帧数	虚警的帧数	正确识别概率 η
建筑物	820	804	15	1	98.04%
飞机	442	435	6	1	98.41%
舰船类型	790	790	0	0	100%
装甲车	688	686	1	1	99.71%

基于以上测试方法，对建筑物、机场跑道上的飞机、舰船和装甲车辆等四类目标的序列图进行测试。它们的原始红外图像如图 6（a）~（d），目标识别后的结果图如图 7（a）~（d）所示。如图 8 所示，（a）是图像采集装置成像后的原始人手的红外图像，手掌轮廓模糊（b）是经过校正 SOC 后的图像；如图 9 所示，（a）是图像采集装置成像后的原始建筑物的红外图像，（b）是经过旋转 ASIC 后的图像；图 10 所示，（a）是图像采集装置成像后的原始舰船的红外图像，（b）是经过多级滤波 ASIC 后的图像。

本发明将某些特定的算法（例如：旋转算法、连通区域标记算法，小目标检测等）用专用集成芯片来实现，这样一来不仅减轻了 DSP 的算法复杂度，而且这些不同的异构器件能够协调并行工作，大大地提高了目标检测识别的实时性。

专用集成芯片（ASIC）具有处理效率高、功耗低的特点。专门针对图像处理算法应用而设计的 ASIC 可以在很低的功耗下，快速高效地完成相应的图像处理算法。在目标成像自动目标识别系统中采用专门的图像处理 ASIC 可以提高系统的实时性，并降低系统的功耗。

本发明的创新点体现在以下几个方面：

（1）将复杂算法进行分解，由 DSP 作为主控芯片，合理的通过 FPGA 来调用专用集成芯片来实现某些特定的算法功能；同时 DSP 与 FPGA 之间的通信互联，可以及时的反馈各个芯片是否正常工作，DSP 由此发出指令来终止或者继续系统的工作。这样一来，就可以避免由前一个芯片无法正常工作而导致的错误蔓延。本发明将完成图像目标识别所需要的复杂算法分解成一个个的基本计算模块，例如：用旋转 ASIC 芯片来实现旋转算法、用多级滤波 ASIC 芯片来实现多级滤波算法、用 FPGA 预处理模块来实现形态学滤波、用标记 ASIC 来完成对分割后图像的标记等，最终的特征匹配算法由 DSP 来实现，如图 2 所示。这样合理的分工以及协调调度既保证了系统的实时性，又降低了系统的整体功耗，同时降低了对 DSP 和 FPGA 等处

理芯片对运算能力的要求。

（2）高低速、多总线数据同步传输设计。本发明中，由 DSP 作为主控芯片的实时目标识别的异构处理系统中，由于 FPGA、DSP、ASICs 等器件具有不同的工作时钟，同时 ASIC 作为专用的处理器，输入输出接口和通用的处理器 DSP 和 FPGA 相比有很大的差异，不同 ASIC 之间输入输出、位宽等差异也很大。例如：旋转 ASIC 输入的是图像数据，输出是图处理后的像数据，图像数据的位宽 8bit-14bit，而标记 ASIC 输入的是二值（多值）分割后的图像数据，输出是特征（如目标的轮廓信息和坐标等），图像数据的位宽 3bit。此外，ASIC 的输入输出接口缓存也存在着差异，例如：标记 ASIC 不需要外接存储芯片对数据进行存储，而旋转 ASIC 和多级滤波 ASIC 则需要外接存储芯片对数据进行存储。这些差异就导致不同 ASIC 之间通过 FPGA 进行互联以及不同 ASIC 与 DSP 以及 FPGA 之间的互联设计是一个设计的难点。

不同的处理器之间高效的互联，对提高整个系统的性能有着重要的意义。逻辑层与物理层之间进行分隔、逻辑层的动态互联结构是解决异构互联的一个有效方法。物理层和逻辑层根据需求不同选择不同的接口，例如：板间连接使用 LVDS 接口，采用串并转换后和逻辑层相连；板内连接使用同步存储器接口，如：FIFO、DPRAM 等。缓存结构保证不同处理器之间处理速度差异造成的异步数据缓存问题。

（3）流水线操作与并行操作相结合。由 DSP 作为主控芯片，合理的通过 FPGA 来调用专用集成芯片来实现某些特定的算法功能的关键就是适时调用各个模块，对图像的处理采用流水线操作，图像数据依次有序地经过各个处理单元处理，各处理单元协同工作，以保证每一个时刻都有多帧图像在流水线上被有序地处理。这种异构器件的流水线结合并行操作的特点，大大地提高了系统的实时性。

本领域的技术人员容易理解，以上所述仅为本发明的较佳实施例而已，并不用以限制本发明，凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等，均应包含在本发明的保护范围之内。

权 利 要 求

1、一种面向实时目标识别的异构处理机并行协调处理方法，其特征在于，包括如下步骤：

（1）序列图像输入到 FPGA 中缓存；图像采集装置采集目标图像的惯导信息并输入到 DSP；

（2）DSP 接收惯导信息，从中获取旋转角度参数；同时，DSP 判断是否接收到后续处理步骤的出错反馈信号；若接收到出错反馈信号，DSP 对 FPGA 进行复位，并跳到步骤（3）；若没有接收到出错反馈信号，DSP 根据图像的旋转角度参数来判断是否需要控制FPGA 调用旋转 ASIC 芯片进行图像的旋转；若需要进行图像旋转则跳到步骤（3），若不需要旋转则跳到步骤（4）；

（3）DSP 调用 FPGA 调用旋转 ASIC 芯片，对图像进行旋转操作，并将旋转处理完成后的图像数据写往外部的 DPRAM，同时 FPGA 读取 DPRAM 里面经过旋转处理后的图像，进行校验，若旋转结果正确，跳到步骤（4）；当旋转芯片无法正常工作或旋转结果不正确时，跳到步骤（2）

（4）若旋转 ASIC 对图像进行旋转操作成功，FPGA 对旋转处理后的图像进行预处理；若之前图像不需要旋转操作， FPGA 对缓存的原始图像进行预处理；

（5）DSP 调用 FPGA 调用多级滤波 ASIC 对步骤（4）中经过预处理之后的图像进行多级滤波处理；多级滤波 ASIC 处理完后的图像写往外部的 DPRAM，同时 FPGA 读取 DPRAM 里面经过多级滤波处理后的图像，然后 FPGA 将经过多级滤波处理后的图像数据进行缓存并传送到 DSP 中；

（6）DSP 对步骤（5）中经过多级滤波处理后的图像进行非线性分割处理；非线性分割处理后的图像由 DSP 调用 FPGA 进行形态学滤波处理；

（7）DSP 调用 FPGA，将步骤（6）中经非线性分割、形态学滤波处理

后的图像传送到轮廓跟踪与标记 ASIC 芯片，进行轮廓跟踪与标记处理，标记完后的图像缓存到 FPGA 并传送给 DSP；

（8）DSP 获取标记完后的图像的处理结果及几何特征，并调用模式分类器进行后续目标分类；最后将处理完的图像传送到 PAL 视频输出进行显示，即目标的实时识别与跟踪结果。

2、如权利要求 1 所述的一种面向实时目标识别的异构处理机并行协调处理方法，其特征在于，使用 FPGA 内部的 FIFO 资源以及 DPRAM 资源，还使用两个外部的 DPRAM 存储芯片，通过对数据的缓存使得在处理某一帧图片的某一步骤的同时，还能够并行处理其他帧的其他步骤。

3、如权利要求 2 所述的一种面向实时目标识别的异构处理机并行协调处理方法，其特征在于，所述并行处理的方法如下：

当第一帧图像数据旋转完成，进行 FPGA 的图像预处理时，第二帧图像便进入到旋转芯片进行旋转；由于 FPGA 的处理速度较快，第一帧图像预处理完成时，第二帧图像还未旋转完成，此时对第一帧图像数据进行缓存，待第二帧图像旋转完成后再由 FPGA 进行第二帧图像的预处理；当 FPGA 进行第二帧图像的预处理时，FPGA 同时读取第一帧图像的缓存数据进行下一步处理。

4、如权利要求 2 所述的一种面向实时目标识别的异构处理机并行协调处理方法，其特征在于，FPGA 的各个独立模块都是并行执行的。

5、如权利要求 1~4 任意一项所述的一种面向实时目标识别的异构处理机并行协调处理方法，其特征在于，FPGA、DSP、各 ASIC 之间均通过 FIFO 构建的交换式网络进行数据传输，每个输入 FIFO 的选择端均用使能信号选择其中的一个三态门接通，以实现一个输出接口的数据同时传输到多个输入 FIFO 中。

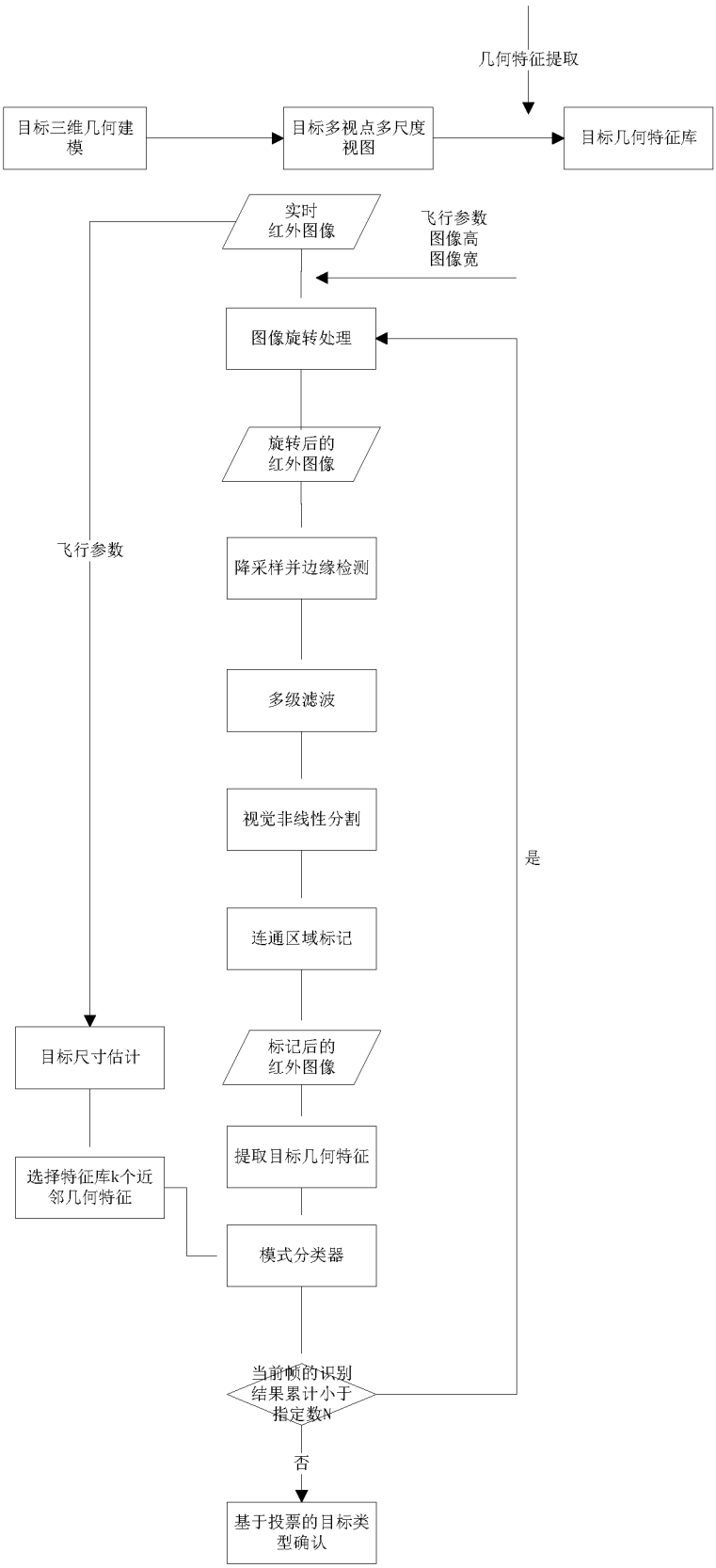

几何特征提取
目标三维几何建模
目标多视点多尺度视图
目标几何特征库
实时红外图像
飞行参数
图像高
图像宽
图像旋转处理
旋转后的红外图像
飞行参数
降采样并边缘检测
多级滤波
视觉非线性分割
连通区域标记
是
目标尺寸估计
标记后的红外图像
提取目标几何特征
选择特征库k个近邻几何特征
模式分类器
当前帧的识别结果累计小于指定数N
否
基于投票的目标类型确认

图 1

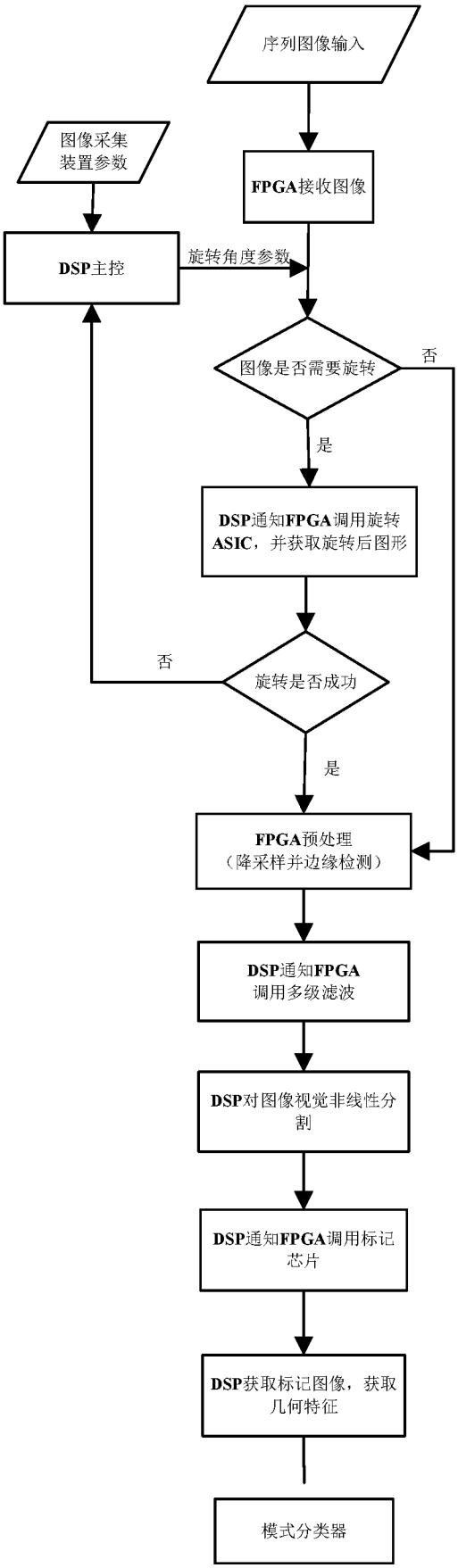

序列图像输入
图像采集
装置参数
FPGA接收图像
DSP主控
旋转角度参数
图像是否需要旋转
否
是
DSP通知FPGA调用旋转
ASIC，并获取旋转后图形
否
旋转是否成功
是
FPGA预处理
（降采样并边缘检测）
DSP通知FPGA
调用多级滤波
DSP对图像视觉非线性分
割
DSP通知FPGA调用标记
芯片
DSP获取标记图像，获取
几何特征
模式分类器

图 2

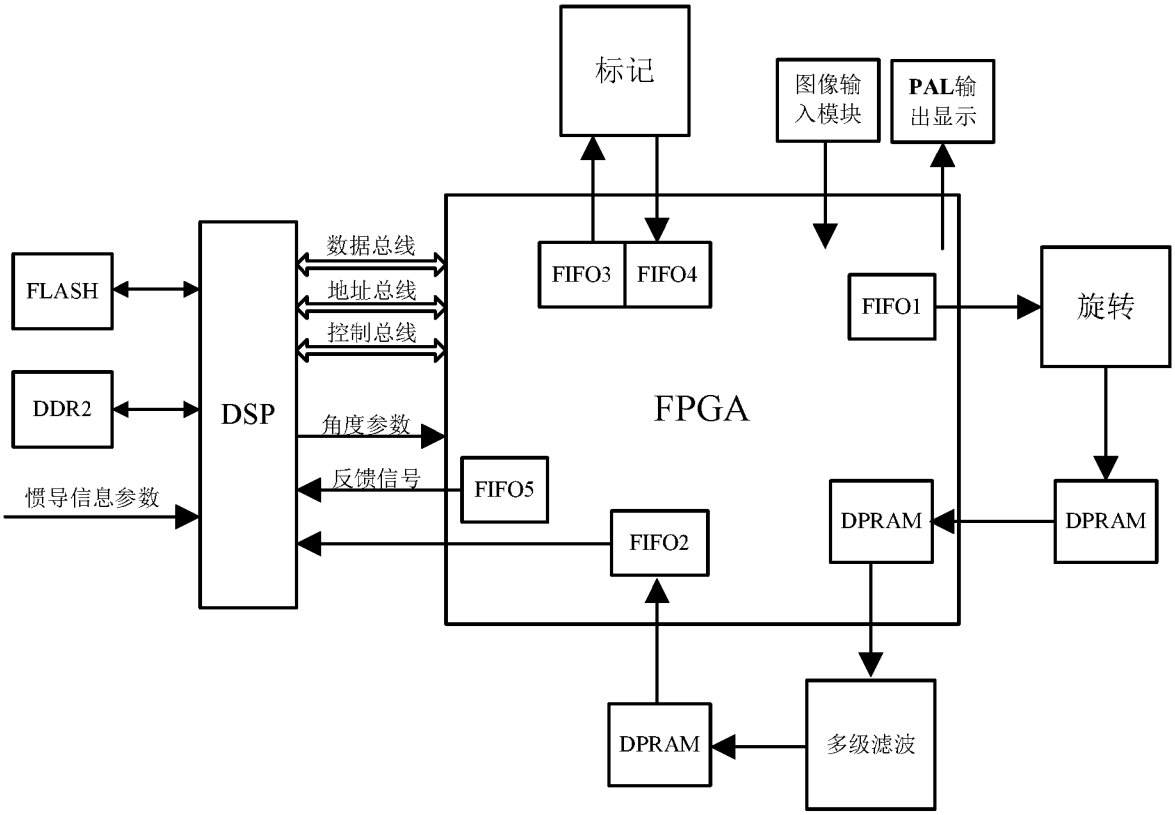

标记
图像输入模块
PAL输出显示
FLASH
DDR2
惯导信息参数
DSP
数据总线
地址总线
控制总线
角度参数
反馈信号
FIFO3
FIFO4
FIFO5
FIFO2
FIFO1
旋转
FPGA
DPRAM
DPRAM
DPRAM
多级滤波

图 3

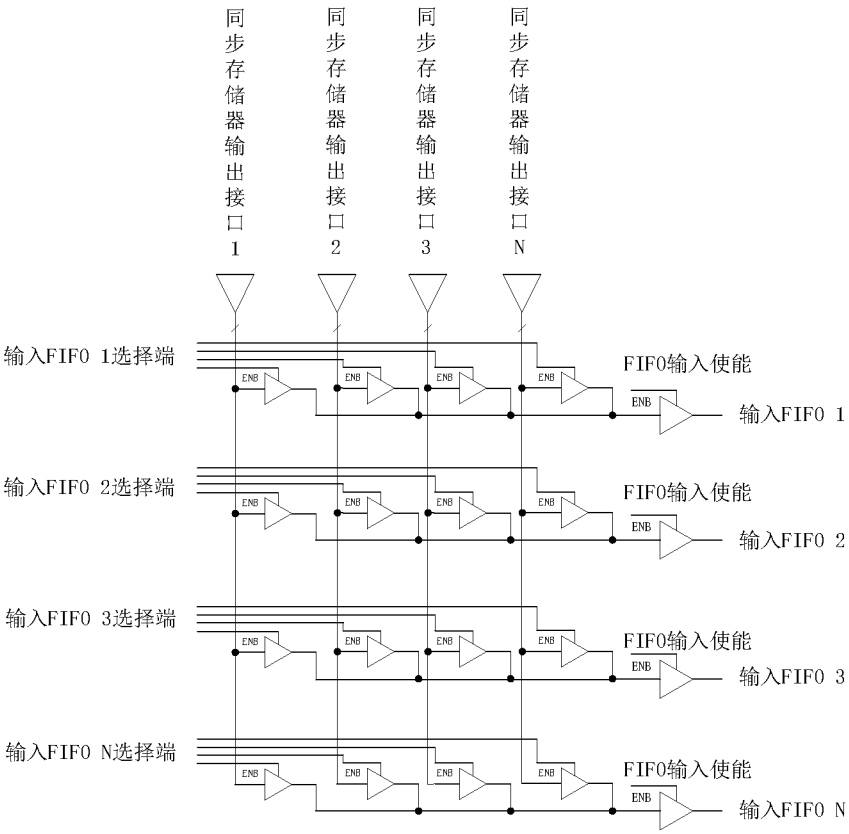

同步存储器输出接口1
同步存储器输出接口2
同步存储器输出接口3
同步存储器输出接口N
输入FIFO 1选择端
输入FIFO 2选择端
输入FIFO 3选择端
输入FIFO N选择端
ENB
FIFO输入使能
输入FIFO 1
输入FIFO 2
输入FIFO 3
输入FIFO N

图 4

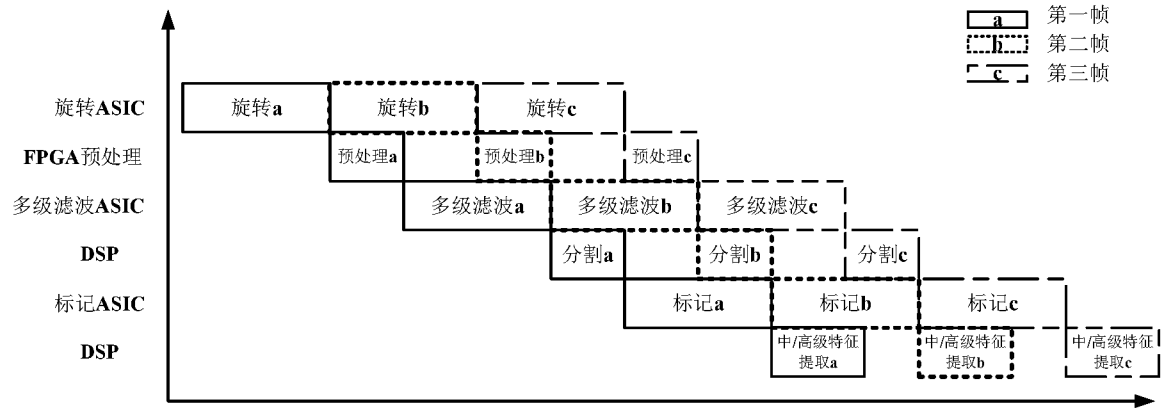

a 第一帧
b 第二帧
c 第三帧
旋转ASIC
FPGA预处理
多级滤波ASIC
DSP
标记ASIC
DSP
旋转a
旋转b
旋转c
预处理a
预处理b
预处理c
多级滤波a
多级滤波b
多级滤波c
分割a
分割b
分割c
标记a
标记b
标记c
中/高级特征提取a
中/高级特征提取b
中/高级特征提取c

图 5

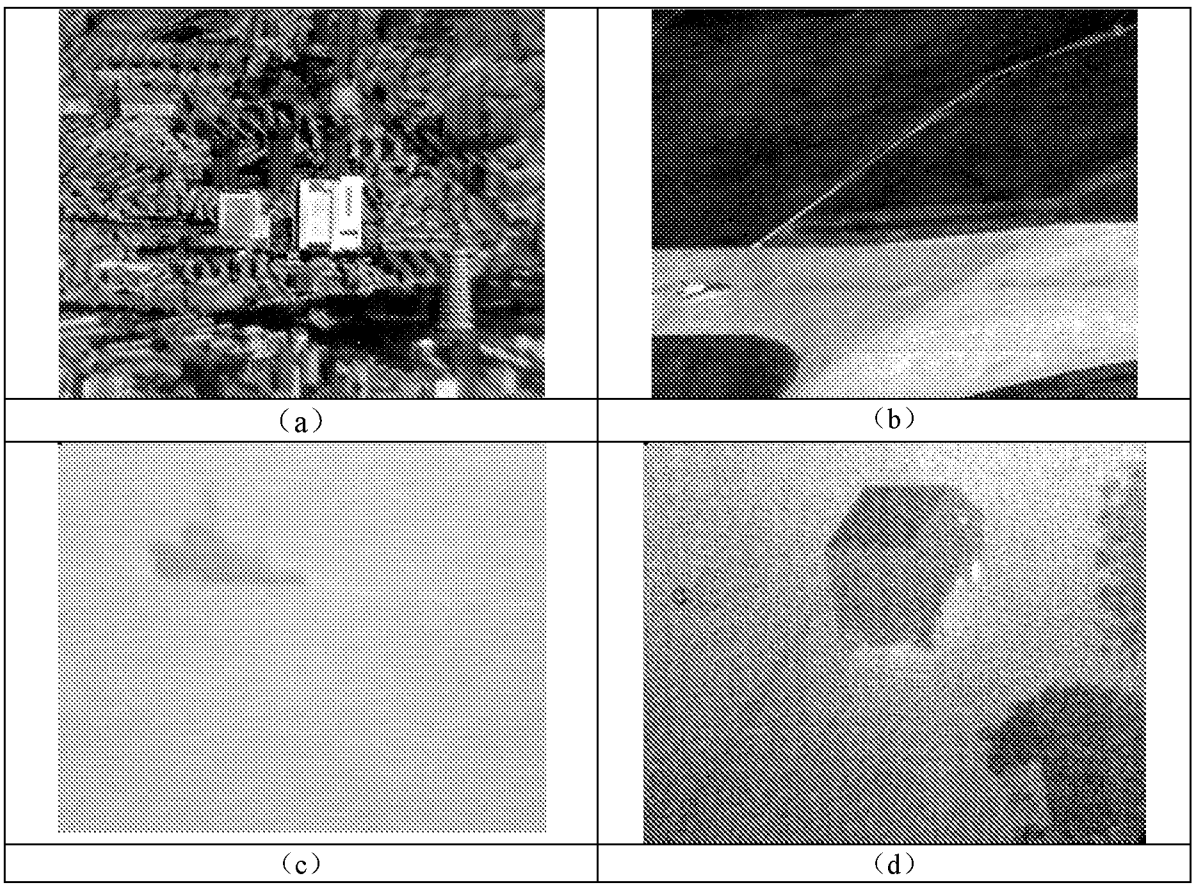

(a)
(b)
(c)
(d)

图 6

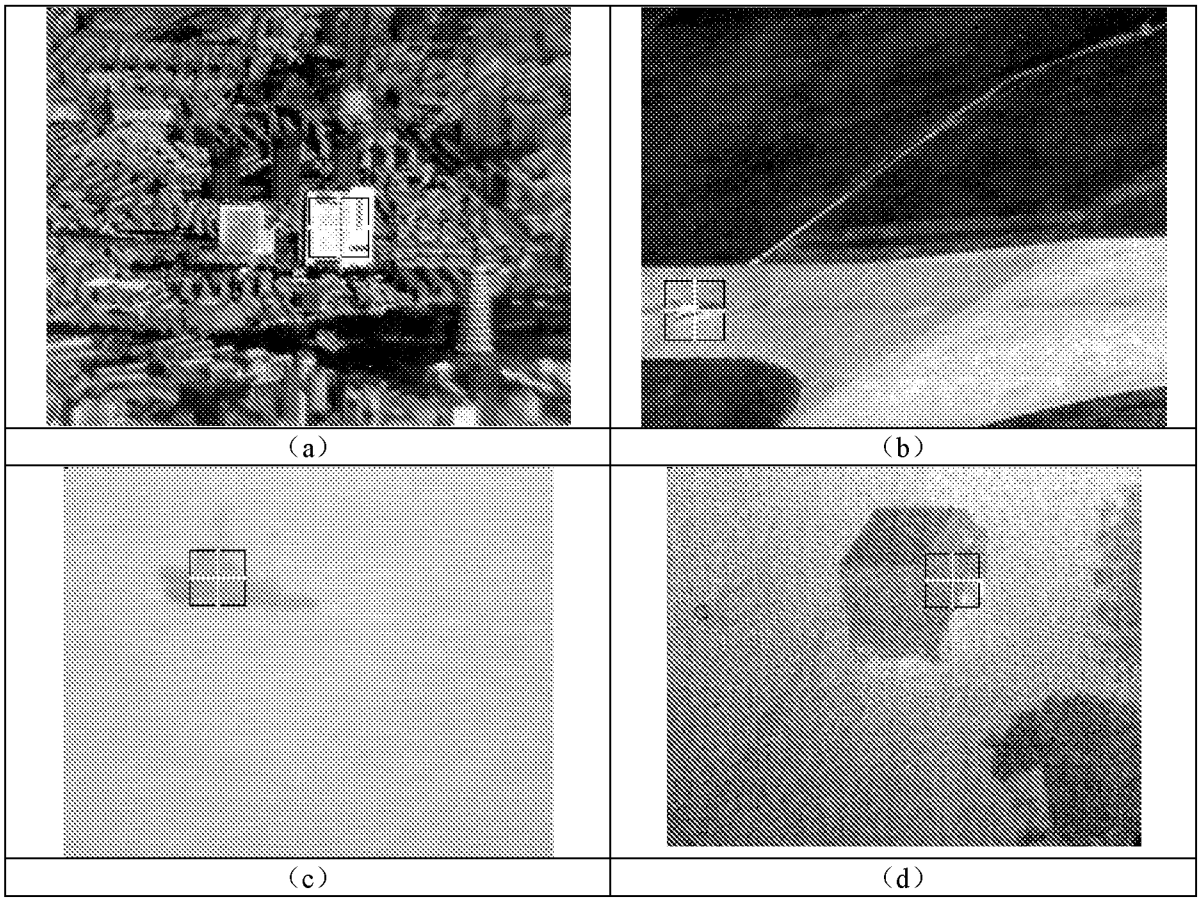


图 7

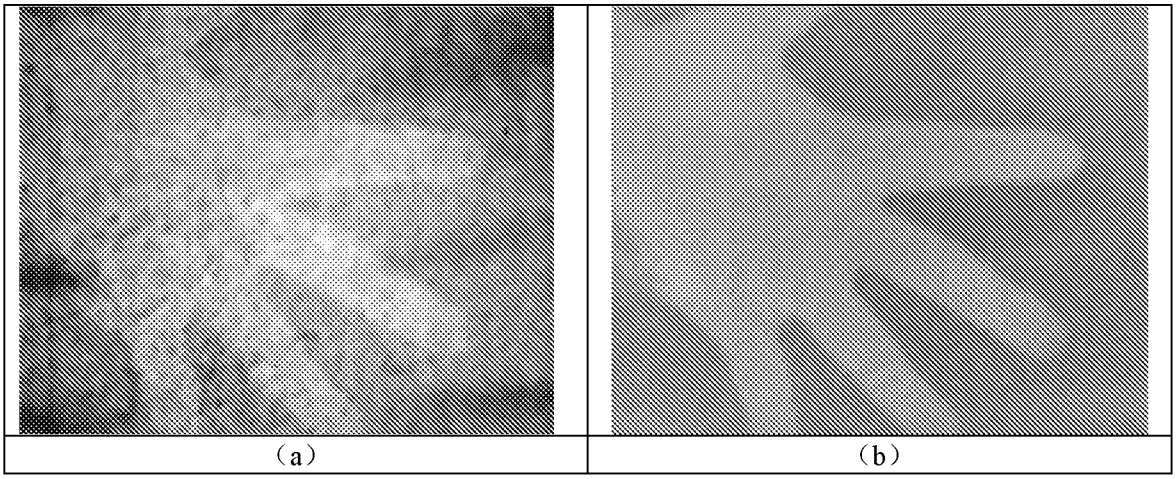
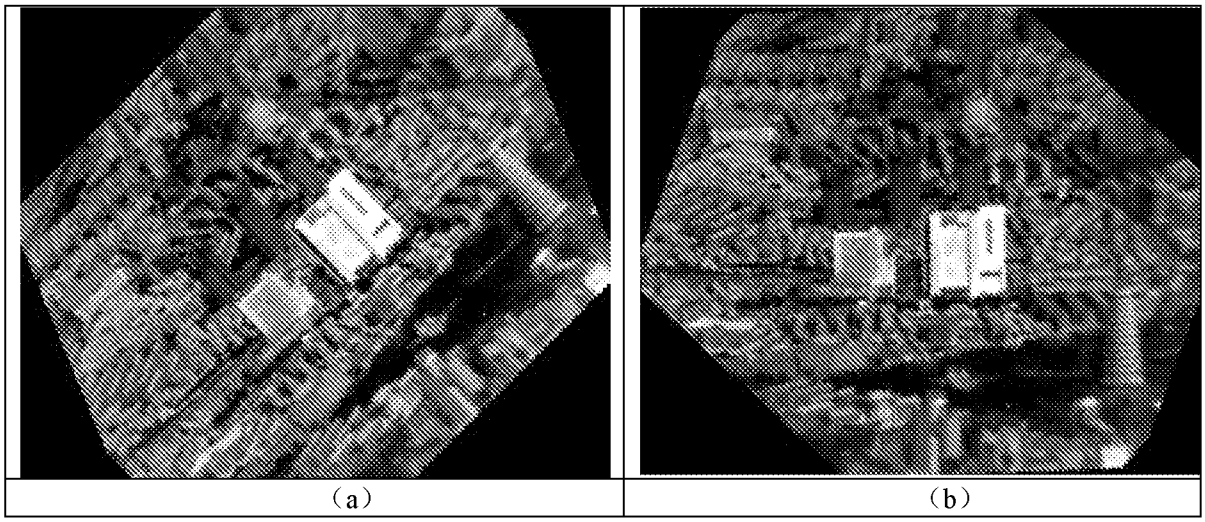
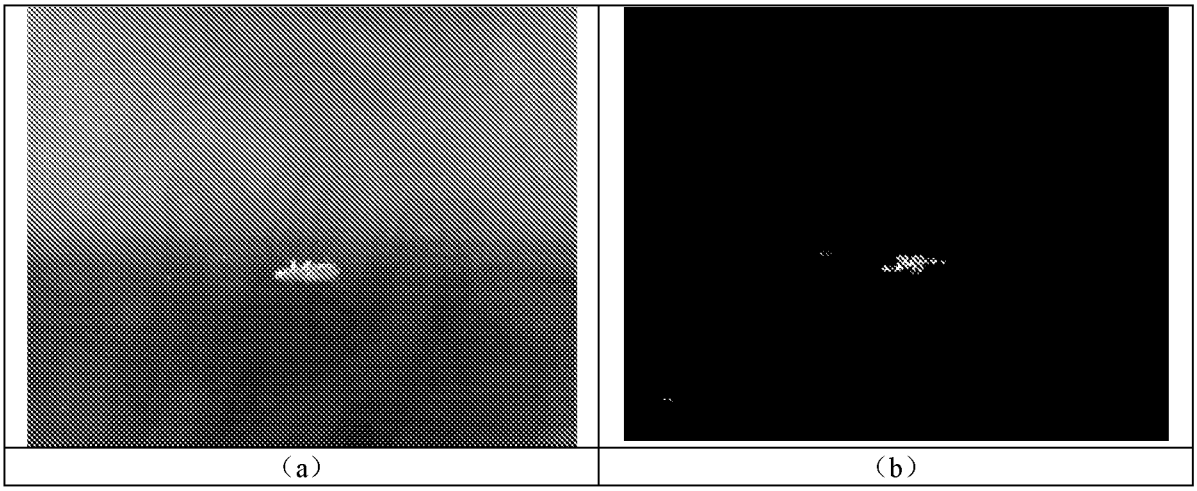


图 8



（a） （b）

图 9



（a） （b）

图 10

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/077106

A. CLASSIFICATION OF SUBJECT MATTER

G06T 1/20 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06T, G06F, H04N

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI, IEEE: 图像, 识别, 异构, 并行, 旋转, 倾斜, 滤波, 分割, 切割, 轮廓, 边缘, 特征, 分类, DSP, FPGA, ASIC, image, identify, heterogeneous, parallel, rotate, filter, segment, incise, contour, edge, character, sort, class

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103544471 A (HUAZHONG UNIVERSITY OF SCIENCE AND TECHNOLOGY), 29 January 2014 (29.01.2014), claims 1-4, and description, paragraphs [0081]-[0101] and [0145]-[0146]	1-5
A	US 8582805 B2 (CALIFORNIA INSTITUTE OF TECHNOLOGY), 12 November 2013 (12.11.2013), entire document	1-5
A	CN 103544470 A (HUAZHONG UNIVERSITY OF SCIENCE AND TECHNOLOGY), 29 January 2014 (29.01.2014), entire document	1-5

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
28 June 2017	19 July 2017

Name and mailing address of the ISA	Authorized officer
State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	REN, Xingchao Telephone No. (86-10) 62413667

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/077106

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103544471 A	29 January 2014	None	
US 8582805 B2	12 November 2013	None	
CN 103544470 A	29 January 2014	None	

国际检索报告

国际申请号
PCT/CN2017/077106

A. 主题的分类

G06T 1/20(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G06T G06F H04N

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNPAT, WPI, EPODOC, CNKI, IEEE: 图像, 识别, 异构, 并行, 旋转, 倾斜, 滤波, 分割, 切割, 轮廓, 边缘, 特征, 分类, DSP, FPGA, ASIC, image, identify, heterogeneous, parallel, rotate, filter, segment, incise, contour, edge, character, sort, class

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 103544471 A (华中科技大学) 2014年 1月 29日 (2014-01-29) 权利要求1-4, 说明书第[0081]-[0101]段, 第[0145]-[0146]段	1-5
A	US 8582805 B2 (CALIFORNIA INSTITUTE OF TECHNOLOGY) 2013年 11月 12日 (2013-11-12) 全文	1-5
A	CN 103544470 A (华中科技大学) 2014年 1月 29日 (2014-01-29) 全文	1-5

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2017年 6月 28日	2017年 7月 19日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 任兴超 电话号码 (86-10)62413667

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2017/077106

检索报告引用的专利文件	公布日（年/月/日）	同族专利	公布日（年/月/日）
CN 103544471 A	2014年 1月 29日	无	
US 8582805 B2	2013年 11月 12日	无	
CN 103544470 A	2014年 1月 29日	无	