

PŘIHLÁŠKA VYNÁLEZU

Zveřejněná podle §31 zákona č. 527/1990 Sb.

(21) Číslo dokumentu:

2018-158

(13) Druh dokumentu: **A3**

(51) Int. Cl.:

G01R 27/02 (2006.01)
G01R 27/08 (2006.01)
G01R 27/00 (2006.01)
G01R 27/14 (2006.01)
G01R 31/28 (2006.01)
G01R 31/00 (2006.01)

(19)
ČESKÁ
REPUBLIKA



ÚŘAD
PRŮMYSLOVÉHO
VLASTNICTVÍ

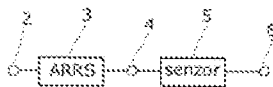
(22) Přihlášeno: **30.03.2018**

(40) Datum zveřejnění přihlášky vynálezu: **16.10.2019**
(Věstník č. 42/2019)

- (71) Přihlašovatel:
Univerzita Palackého v Olomouci, Olomouc, CZ
- (72) Původce:
doc. RNDr. Petr Fryčák, Ph.D., Olomouc,
Chomoutov, CZ
- (74) Zástupce:
PatentEnter s.r.o., Koliště 1965/13a, 602 00 Brno,
Černá Pole

(54) Název přihlášky vynálezu:
**Způsob a zařízení pro měření odporu
rezistivního senzoru**

- (57) Anotace:
Vynález řeší způsob měření odporu rezistivního senzoru (5), kde je hodnota odporu rezistivního senzoru (5) určena sériovým zapojením s aktivně řízenou rezistorovou sítí (3) s volitelnou hodnotou odporu a zdrojem periodického průběhu napětí (7) a dále zařízení pro měření odporu rezistivního senzoru (5) zahrnující zdroj periodického průběhu napětí (7), aktivně řízenou rezistorovou síť (3) a rezistivní senzor (5), přičemž výstupy zdroje periodického průběhu napětí (7) jsou zapojené na uzel A (2) a C (6), výstupy aktivně řízené rezistorové sítě (3) jsou zapojené na uzel A (2) a B (4) a výstupy rezistivního senzoru jsou připojené na uzel B (4) a C (6), jde tedy o zapojení v odporovém děliči napětí s automatickou volbou rezistoru děliče a využití tohoto způsobu pro měření časově proměnlivého odporu senzoru.



Způsob a zařízení pro měření odporu rezistivního senzoru

Oblast techniky

5

Vynález se týká měření odporu senzoru, které je především pro vyšší přesnost, rychlost a bezpečnost procesu řízeno odporovým děličem s automatickou volbou rezistoru děliče.

10

Dosavadní stav techniky

Snímání řady fyzikálních a fyzikálně chemických veličin (např. teplota, světelný tok, deformace, koncentrace) je uskutečňováno s využitím rezistivních senzorů, kdy hodnota odporu senzoru je v určitém kauzálním vztahu s hodnotou měřené veličiny. Pro určení odporu senzoru existují různé měřicí metody. Principiálně jde o zapojení senzoru do jednoduchého děliče napětí s rezistorem o známé hodnotě odporu, zapojení do odporového můstku, měření úbytku napětí při průchodu známého vnuceného proudu a měření nebo integrace procházejícího proudu při známém vloženém napětí. Výběr konkrétního způsobu měření je prováděn s ohledem na požadované parametry výsledného zařízení, jako je citlivost, rozsah hodnot odporu odpovídající plnému rozsahu hodnot měřené veličiny, rychlost odezvy, spotřeba energie, jednoduchost, spolehlivost, výrobní náklady apod.

Z hlediska citlivosti a rozsahu je možné hrubé třídění senzorů do dvou skupin: (i) plný rozsah hodnot snímané veličiny odpovídá pouze malému rozsahu odporu senzoru; (ii) plný rozsah hodnot snímané veličiny odpovídá změně odporu senzoru o několik řádů. Sensory v první skupině je vhodné zapojovat do můstkového uspořádání. V případě senzorů vyznačujících se řádovou změnou odporu je výhodné, aby obvod pro zpracování signálu umožňoval změnu citlivosti podle aktuální hodnoty odporu senzoru. To zajistí, že měření je prováděno s dostatečným rozlišením v celém rozsahu hodnot odporu. Je-li výstupem snímacího obvodu velikost napětí (U_{out}), lze citlivost (s) definovat následujícím vztahem:

$$s \equiv - \frac{dU_{out}}{dR_s} \quad (1)$$

Při zapojení senzoru o odporu R_s do děliče napětí s rezistorem R_d a aplikovaným napětím U_{in} byl pro citlivost odvozen následující vztah:

$$s = -R_d U_{in} \frac{d}{dR_s} \left(\frac{1}{R_s + R_d} \right) = \frac{R_d}{(R_s + R_d)^2} U_{in} \quad (2)$$

Citlivost při zapojení v děliči je maximální pro $R_d = R_s$ a klesá cca na třetinu maximální hodnoty, pokud je hodnota odporu rezistoru R_d zvýšena nebo snížena o jeden řád při konstantním odporu senzoru R_s .

Rozlišení měření je možné definovat pomocí minimální detekovatelné relativní změny odporu senzoru ($\Delta_{min}R_s/R_s$) odpovídající minimální měřitelné změně výstupního napětí $\Delta_{min}U_{out}$ v daném zapojení senzoru. Veličina $\Delta_{min}R_s/R_s$ v podstatě udává, jaká je minimální procentuální změna odporu senzoru postřehnutelná daným měřicím zařízením; čím nižší je $\Delta_{min}R_s/R_s$, tím vyšší je rozlišení měření. Odvození vztahu pro závislost rozlišení na poměru odporu senzoru R_s a rezistoru děliče R_d začíná vztahem pro výstupní napětí při zapojení senzoru do děliče napětí (obr. 1):

$$U_{out} = \frac{R_s}{R_d + R_s} U_{in} \quad (3)$$

kde U_{in} je napětí aplikované na dělič.

5

Rozdíl výstupního napětí pro dvě různé hodnoty odporu senzoru $R_{s,1}$ a $R_{s,2}$ je

$$\Delta U_{out} = U_{out,2} - U_{out,1} = \left(\frac{R_{s,2}}{R_d + R_{s,2}} - \frac{R_{s,1}}{R_d + R_{s,1}} \right) U_{in} \quad (4)$$

10 odkud lze vyjádřit odpor senzoru $R_{s,2}$ jako funkci $R_{s,1}$ a ΔU_{out} :

$$R_{s,2} = \frac{R_d^2 + R_d R_{s,1} \left(\frac{U_{in}}{\Delta U_{out}} + 1 \right)}{R_d \left(\frac{U_{in}}{\Delta U_{out}} - 1 \right) - R_{s,1}} \quad (5)$$

15 a minimální detekovatelnou relativní změnu odporu senzoru pak lze vyjádřit jako

$$\frac{\Delta_{min} R_s}{R_s} = \frac{R_{s,2} - R_{s,1}}{R_{s,1}} = \frac{\left(\frac{R_d}{R_s} + 1 \right)^2}{\frac{R_d}{R_s} \left(\frac{U_{in}}{\Delta_{min} U_{out}} - 1 \right) - 1} \quad (6)$$

Výše uvedený vztah platí za podmínky $R_{s,2} \rightarrow R_{s,1} (= R_s)$, tj. pro malé změny odporu v porovnání s celkovým odporem senzoru. Závislost $\Delta_{min} R_s / R_s$ (v procentuálním vyjádření) na poměru R_d / R_s pro $U_{in} = 1 \text{ V}$ a $\Delta_{min} U_{out} = 1 \text{ mV}$ (přibližně odpovídá měření 10-bitovým ADC s rozsahem 0–1 V) je zobrazena na obr. 2. Je zřejmé, že rozlišení měření se podstatně zhoršuje, pokud se R_d a R_s liší více než o jeden řád.

25 Rezistor děliče je tedy třeba volit s ohledem na optimální citlivost a rozlišení měření, které závisí na odporu senzoru. Při změně odporu senzoru v širokém rozmezí nemusí být jediný rezistor dostatečný a měřicí obvod musí obsahovat více rezistorů, které se do děliče zařazují manuálním nebo elektronickým voličem podle aktuální hodnoty odporu senzoru.

30 Zejména v případě vysokého odporu senzoru, a tedy i rezistoru děliče ($M\Omega$ a vyšší), je měření komplikováno elektromagnetickou interferencí (EMI), která je účinně zachycována přírodními vodiči. EMI se šíří prostorem ze zdrojů jako jsou rozvody elektrické energie, spínané zdroje a různá další elektrická a elektronická zařízení. Vliv EMI lze omezit pomocí různých opatření, např. stíněním vodičů a měřicí aparatury nebo zvýšením aplikovaného napětí U_{in} . V závislosti na požadovaných parametrech zařízení a okolnostech jeho použití mohou být nicméně taková opatření nevhodná. Stínění zvyšuje prostorové nároky a může komplikovat instalaci senzoru do
35 měřeného prostředí. Zvýšení aplikovaného napětí (např. na desítky nebo stovky voltů) kromě omezení vlivu EMI zvyšuje i rozlišení (platí při zachování $\Delta_{min} U_{out}$, viz vztah (6)). Nevýhodou je riziko vyvolání elektrochemických změn v senzoru (senzory vlhkosti) a nutnost zajistit

odpovídající zdroj; překážkou je u tohoto přístupu omezené maximální vkládané napětí některých typů senzorů.

5 Nevýhody současného stavu techniky tak spočívají v nutnosti stínění elektromagnetické interference, způsobené přítomností externích elektrických polí – například z rozvodů elektřiny ve zdech, vyzařování elektronických zařízení v okolí. Negativním důsledkem použití vysokého napětí je možné poškození senzoru a snížení bezpečnosti práce s měřicím zařízením. Soudobá řešení tak nenabízejí měřicí zařízení s vysokou citlivostí spojenou s širokým rozsahem změny odporu senzoru.

10

Účelem vynálezu je určovat odpor senzoru v širokém rozsahu hodnot, s možností automatické volby citlivosti na základě aktuální hodnoty odporu senzoru, s co nejvyšší vzorkovací rychlostí a za použití nízkého napětí.

15

Podstata vynálezu

Uvedené nedostatky odstraňuje nový způsob měření odporu rezistivního senzoru zahrnující rezistivní senzor sériově zapojený s aktivně řízenou rezistorovou sítí (dále v textu ARRS) a zdrojem periodického průběhu napětí, přičemž ARRS tvoří jednotlivé větve obsahující rezistor a spínací prvek, kterým může být unipolární tranzistor. Pomocí spínacích prvků jsou pak do obvodu zapojovány jednotlivé větve ARRS, respektive rezistory, čímž dochází ke změně celkového odporu děliče, který je dán hodnotou paralelně zapojených odporů R_0 - R_n .

25

Napětí na uzlu mezi rezistivním senzorem a ARRS je funkcí odporu rezistivního senzoru, přičemž toto napětí je sledováno operačním zesilovačem zapojeným jako sledovač napětí nebo jiným zařízením umožňujícím sledovat hodnotu napětí.

30

Výhoda vynálezu spočívá ve vysokém rozsahu citlivosti měřicího zařízení díky možnosti řádové změny odporu zapojením jednotlivých větví ARRS. Další výhodou je použití střídavého napětí o nízké amplitudě, což má za důsledek větší bezpečnost práce s měřicím zařízením. Dále nehrozí poškození senzoru vlivem vysokého napětí.

35

S výhodou lze ve větvi ARRS použít sériové zapojení dvou a více zařazovacích tranzistorů, což má za důsledek zvýšení vstupního odporu dané větve, která tak nebude způsobovat projevy parazitního odporu, pokud nebude zapojena v obvodu.

40

Další výhodou vynálezu je potlačení parazitických kapacit mezi elektrodami DRAIN a GATE zařazovacích tranzistorů případně mezi elektrodami SOURCE a GATE zařazovacích tranzistorů prostřednictvím superpozice výstupu sledovače napětí na elektrody GATE zařazovacích tranzistorů, což umožňuje zvýšit použitou frekvenci vkládaného napětí, a tedy i rychlost odezvy zařízení.

45

Ve výhodném provedení obsahuje ARRS alespoň dvě paralelně zapojené větve. S výhodou pak hodnoty odporů předřadných rezistorů tvoří geometrickou řadu. To má za důsledek zvýšení rozsahu citlivosti měřicího zařízení, které tak lze použít i za předpokladu řádových změn odporu rezistivního senzoru.

50

Další výhodou vynálezu spočívá v použití analogového nebo digitálního filtru na výstupu operačního zesilovače, který propouští pouze frekvenci zdroje napětí, důsledkem čehož pak nedochází k rušení vlivem elektromagnetické interference přítomné z externích elektrických polí.

Ve výhodném provedení je pak v aktivně řízené rezistorové síti trvale zařazen předřadný rezistor R_0 , přičemž hodnota odporu tohoto rezistoru je nižší než vstupní impedance operačního

zesilovače. V tomto provedení je pak maximální hodnota celkového odporu ARRS daná hodnotou odporu předřadného rezistoru R_0 .

Principiálně může být vynález vyhotoven ve dvou provedeních. V prvním provedení jsou větve aktivně řízené rezistorové sítě paralelně připojovány k trvale zapojenému předřadnému rezistoru R_0 , důsledkem čehož je možné dosáhnout sepnutí dílčích větví nezávisle na sobě. Díky tomu je pak možné získat větší variabilitu v hodnotách celkového odporu aktivně řízené rezistorové sítě. Ve druhém provedení jsou pak vždy jednotlivé větve připojené paralelně k předřadnému odporu větve předcházející. V tomto provedení mohou být sepnuty větve, pouze když jsou sepnuty všechny větve předchozí.

Ve výhodném provedení jsou rezistivní senzor a aktivně řízená rezistorová síť propojené stíněným kabelem, přičemž neinvertující vstup operačního zesilovače je připojen na stíněný kabel a jeho stínící vrstva na výstup operačního zesilovače. Tímto zapojením je potlačen vliv elektromagnetické interference a současně je eliminován nežádoucí vliv parazitické kapacity stíněného kabelu.

Objasnění výkresů

Podstata vynálezu je dále objasněna na příkladech jeho uskutečnění, které jsou popsány s využitím připojených výkresů, kde na:

Obr. 1 – je schematické znázornění zapojení rezistivního senzoru do děliče napětí,

Obr. 2 – je závislost minimální detekovatelné procentuální změny odporu senzoru na poměru odporů rezistoru děliče a senzoru dle rovnice (6),

Obr. 3 – je schematické znázornění provedení vynálezu,

Obr. 4 – je schematické znázornění možných vzájemných uspořádání dvou větví aktivně řízené rezistorové sítě s rezistorem (R) a unipolárním tranzistorem (T),

Obr. 5 – je schéma elektrického obvodu možného provedení vynálezu,

Obr. 6 – je schéma elektrického obvodu dalšího možného provedení vynálezu,

Obr. 7 – je schematické znázornění zapojení větve ARRS.

Příklad uskutečnění vynálezu

Základem vynálezu je napěťový dělič, který je tvořen zapojením aktivně řízené rezistorové sítě $\underline{3}$ (dále v textu uváděné jako ARRS) s dvěma vývody mezi uzly A $\underline{2}$ a B $\underline{4}$ a senzoru $\underline{5}$ mezi uzly označené B $\underline{4}$ a C $\underline{6}$, viz obr. 3. ARRS $\underline{3}$ zahrnuje uspořádání dvou nebo více větví $\underline{10}$, které obsahují prvek s definovaným odporem (rezistor) a spínací prvek, kterým je unipolární tranzistor. S výhodou je pak spínací prvek tvořený sériovým zapojením více zařazovacích tranzistorů $\underline{T1}$. Dva způsoby vzájemného uspořádání dvou větví $\underline{10}$ v ARRS $\underline{3}$ jsou zřejmé z obr. 4. Je-li možné variabilní pořadí rezistoru a tranzistoru, je to ve schématu vyznačeno oboustrannou šipkou. Další větve $\underline{10}$ mohou být do ARRS $\underline{3}$ přidávány analogickým způsobem. Zařazení daného předřadného rezistoru do děliče se provede sepnutím zařazovacích tranzistorů, které jej oddělují od uzlu A $\underline{2}$ příp. B $\underline{4}$. Okamžitá hodnota odporu mezi uzly A $\underline{2}$ a B $\underline{4}$ je dále označována R_{ARRS} .

Je výhodné, aby hodnota odporů předřadných rezistorů v jednotlivých větvích $\underline{10}$ tvořila geometrickou řadu, čímž může být při vhodném zařazování jednotlivých rezistorů zajištěno

dostatečné rozlišení měření i při změně odporu senzoru 5 o několik řádů. Dále je výhodné, aby jedna větev 10 obsahující předřadný rezistor R0 o nejvyšší hodnotě odporu ($R_{ARRS,max}$) neobsahovala spínací prvek a byla tak zařazena do děliče trvale. Odpor spínacích prvků ve vypnutém stavu by měl být mnohonásobně vyšší než nejvyšší hodnota odporu rezistorů v ARRS 3. Za tímto účelem je možné použít sériové zapojení více zařazovacích tranzistorů T1.

Mezi uzly A 2 a C 4 je vkládán periodický průběh napětí $u_{in}(t)$. Je výhodné určit jeden z uzlů A 2 a C 6 jako společný uzel, resp. vztažný vodič, jeho potenciál (V_A , resp. V_C) považovat za konstantní a nulový ($V_{ref} = V_A = 0$, resp. $V_{ref} = V_C = 0$) a k tomuto potenciálu vztahovat všechny ostatní potenciály. Průběh $u_{in}(t)$ může být harmonický (sinusoida) nebo jiný (obdélníkový, pilový apod.). Operačním zesilovačem 9 zapojeným jako napěťový sledovač se sleduje průběh potenciálu v uzlu B 4. Vstupní impedance operačního zesilovače 9 by měla být mnohonásobně vyšší, než je maximální hodnota odporu aktivně řízené rezistorové sítě 3, aby nedocházelo k nežádoucímu zatížení děliče. Průběh potenciálu na výstupu operačního zesilovače 9 ($v_B(t)$) pak odpovídá superpozici (i) aplikovaného napětí $u_{in}(t)$ děleného děličem tvořeným odporem senzoru 5 R_s a odporem aktivně řízené rezistorové sítě 3 R_{ARRS} a (ii) potenciálu indukovaného v důsledku EMI ($v_{EMI}(t)$):

$$v_B(t) = \frac{R_{ARRS}}{R_s + R_{ARRS}} u_{in}(t) + v_{EMI}(t) \quad \text{pro } V_{ref} = V_A. \quad (7a)$$

$$v_B(t) = \frac{R_s}{R_s + R_{ARRS}} u_{in}(t) + v_{EMI}(t) \quad \text{pro } V_{ref} = V_C. \quad (7b)$$

Parazitické kapacity mezi elektrodami GATE a DRAIN, resp. SOURCE tranzistorů v ARRS 3 a kapacita stíněného kabelu 8 v případě jeho použití mezi uzlem B 4 a senzorem 5 vytvářejí společně s rezistory v děliči dolní propust, která může snižovat v závislosti na frekvenci $u_{in}(t)$ amplitudu potenciálu $v_B(t)$. Eliminace této dolní propusti lze docílit superpozicí $v_B(t)$ na potenciál přiváděný na elektrody GATE předřadných tranzistorů ARRS 3 a přivedením $v_B(t)$ na stínící vrstvu stíněného kabelu 8, pokud je použit. Tím je zajištěno, že parazitické kondenzátory jsou nabíjeny zdrojem s nízkou výstupní impedancí (operačním zesilovačem 9) a nezatěžují dělič napětí. Je-li potenciál elektrody GATE způsobující sepnutí daného tranzistoru označen V_G , potenciál elektrody GATE aplikovaný za účelem vypnutí, resp. sepnutí zařazovacího tranzistoru T1 V_{off} resp. V_{on} , je potřeba zajistit, aby

$$V_{on} + v_B(t) > V_G \quad \wedge \quad V_{off} + v_B(t) < V_G \quad \text{pro tranzistory s N-kanálem}$$

$$V_{on} + v_B(t) < V_G \quad \wedge \quad V_{off} + v_B(t) > V_G \quad \text{pro tranzistory s P-kanálem.}$$

Výše uvedené podmínky lze splnit volbou dostatečně nízké amplitudy $u_{in}(t)$ a v případě silného rušení lze výstup operačního zesilovače 9 navíc podrobit filtraci analogovým filtrem plně propouštějícím frekvenci $u_{in}(t)$ a potlačujícím frekvence EMI.

Nutným předpokladem k určení odporu senzoru je eliminace vlivu EMI. Výstup operačního zesilovače 9 filtrovaný analogovým nebo digitálním filtrem ($v_{B,f}(t)$) odpovídá průběhu potenciálu v uzlu B 4 modifikovanému přenosovou funkcí H daného filtru, tj. po dosazení do vztahů (7a) resp. (7b):

$$v_{B,f}(t) = \frac{R_{ARRS}}{R_s + R_{ARRS}} H(u_{in}(t)) + H(v_{EMI}(t)) \quad \text{pro } V_{ref} = V_A \quad (8a)$$

$$v_{B,f}(t) = \frac{R_s}{R_s + R_{ARRS}} H(u_{in}(t)) + H(v_{EMI}(t)) \quad \text{pro } V_{ref} = V_C \quad (8b)$$

je výhodné volit filtr tak, aby $H(v_{EMI}(t))=0$ (eliminace vlivu EMI); pak platí:

$$v_{B,f}(t) = \frac{R_{ARRS}}{R_s + R_{ARRS}} H(u_{in}(t)) \quad \text{pro } V_{ref} = V_A \quad (9a)$$

$$v_{B,f}(t) = \frac{R_s}{R_s + R_{ARRS}} H(u_{in}(t)) \quad \text{pro } V_{ref} = V_C \quad (9b)$$

5

Na základě vztahu (9a) resp. (9b), znalostí přenosové funkce filtru H a aktuálně nastavené hodnoty odporu $ARRS$ $\underline{3}$ R_{ARRS} lze určit odpor senzoru $\underline{5}$ R_s .

- 10 Příklad provedení vynálezu je na obr. 5. Na dělič napětí tvořený $ARRS$ $\underline{3}$ a rezistorem R_s (simuluje odpor senzoru $\underline{5}$) je aplikován harmonický průběh napětí o amplitudě 300 mV a frekvenci 55 Hz. Potenciál mezi $ARRS$ $\underline{3}$ a R_s (všechny potenciály jsou vztahované ke společnému uzlu) je sledován operačním zesilovačem $\underline{9}$ s FET vstupy zapojeným jako napěťový sledovač. $ARRS$ $\underline{3}$ obsahuje předřadné rezistory $\underline{R0} - \underline{R3}$ zapojené způsobem dle obr. 4b. Trojice
- 15 zařazovacích MOSFET tranzistorů $\underline{T1} - \underline{T3}$ připojují odpovídající předřadné rezistory $\underline{R1} - \underline{R3}$ paralelně k trvale zařazenému předřadnému rezistoru $\underline{R0}$ a mění tak odpor $ARRS$ $\underline{3}$. Potenciál přiváděný na elektrody GATE zařazovacích tranzistorů $\underline{T1}$ je volen potenciálem vkládaným na elektrody GATE spínacích tranzistorů $\underline{TX1N}$ a $\underline{TX1P}$. Pokud je společný potenciál GATE elektrod prvního a druhého spínacího tranzistoru $\underline{G1}$ vyšší, než odpovídá prahovému napětí
- 20 spínacích tranzistorů $\underline{TX1N}$ a $\underline{TX1P}$ (např. $G1 = +5$ V), je druhý spínací tranzistor $\underline{TX1N}$ otevřený a první spínací tranzistor $\underline{TX1P}$ uzavřený. Potenciál na elektrodách GATE zařazovacích tranzistorů $\underline{T1}$ má pak přímo hodnotu výstupu operačního zesilovače $\underline{9}$, která může nabývat pouze hodnot mezi +150 a -150 mV (napětí vkládané na dělič). Tyto hodnoty jsou nižší, než odpovídá prahovému napětí zařazovacích tranzistorů $\underline{T1}$, které jsou proto uzavřené a odpor
- 25 $ARRS$ $\underline{3}$ je dán hodnotou odporu trvale zařazeného rezistoru $\underline{R0}$.

- V případě, že společný potenciál elektrod GATE prvního a druhého spínacího tranzistoru $\underline{G1}$ je nižší, než odpovídá prahovému napětí spínacích tranzistorů $\underline{TX1N}$ a $\underline{TX1P}$ (např. 0 V), je druhý spínací tranzistor $\underline{TX1N}$ uzavřený a první spínací tranzistor $\underline{TX1P}$ otevřený. Potenciál na
- 30 elektrodách GATE zařazovacích tranzistorů $\underline{T1}$ má pak stejnosměrnou složku $UP1$ a střídavou složku danou výstupem operačního zesilovače $\underline{9}$, což zajišťují druhý přizpůsobovací rezistor $\underline{RX1}$ a přizpůsobovací kondenzátor $\underline{CX1}$; je zvolen vhodný potenciál $UP1$ (např. +5 V) tak, aby potenciál na elektrodách GATE zařazovacích tranzistorů $\underline{T1}$ měl v každém okamžiku vyšší hodnotu, než odpovídá prahovému napětí zařazovacích tranzistorů $\underline{T1}$, které jsou proto otevřené.
- 35 Odpor $ARRS$ $\underline{3}$ je dán paralelním zapojením trvale zařazeného předřadného rezistoru $\underline{R0}$ a předřadného rezistoru $\underline{R1}$.

- Zcela analogicky jsou připojovány předřadné rezistory $\underline{R2}$ a $\underline{R3}$ prostřednictvím potenciálů společných potenciálů GATE elektrod spínacích tranzistorů $\underline{G2}$, resp. $\underline{G3}$. Pro připojení předřadného rezistoru $\underline{R2}$ je nutné, aby byl připojen i předřadný rezistor $\underline{R1}$; analogicky pro připojení předřadného rezistoru $\underline{R3}$ je nutné, aby byly připojeny i předřadné rezistory $\underline{R1}$ a $\underline{R2}$
- 40

Odpor ARRS 3 pro hodnoty odporu předřadných rezistorů R_0 – R_3 uvedené v obr. 5 v závislosti na společných potenciálech spínacích tranzistorů GATE elektrod G_1 – G_3 uvádí Tabulka 1.

Tabulka 1.

5

G1 (V)	G2 (V)	G3 (V)	R_{ARRS}
+5	+5	+5	$R_0 = 100 \text{ M}\Omega$
0	+5	+5	$R_0 R_1 = 9,09 \text{ M}\Omega$
0	0	+5	$R_0 R_1 R_2 = 1,06 \text{ M}\Omega$
0	0	0	$R_0 R_1 R_2 R_3 = 91,4 \text{ k}\Omega$

Jiná možnost zapojení je znázorněna na obr. 6. ARRS 3 obsahuje předřadné rezistory R_0 – R_3 zapojené způsobem dle obr. 4a. Připojování předřadných rezistorů se provádí výše popsaným způsobem prostřednictvím společných potenciálů GATE elektrod spínacích tranzistorů G_1 – G_3 .
 10 Na rozdíl od předchozího uspořádání (obr. 5) je možné připojovat jednotlivé předřadné rezistory nezávisle na připojení ostatních předřadných rezistorů. Odpor ARRS 3 v závislosti na společných potenciálech GATE elektrod spínacích tranzistorů G_1 – G_3 se podobně jako v předchozím případě určí jako odpor paralelního zapojení připojených předřadných rezistorů.

15 Stíněný kabel 8 je použitý k propojení neinvertujícího vstupu operačního zesilovače 9 a rezistivního senzoru 5. Na stínící vrstvu stíněného kabelu 8 je přiváděn výstup operačního zesilovače 9 za účelem potlačení vlivu kapacity stíněného kabelu 8.

20

PATENTOVÉ NÁROKY

1. Způsob měření odporu rezistivního senzoru (5), **vyznačující se tím**, že hodnota odporu rezistivního senzoru (5) je určena sériovým zapojením s aktivně řízenou rezistorovou sítí (3) s
 25 volitelnou hodnotou odporu a zdrojem periodického průběhu napětí (7), přičemž mezi uzly A (2) a C (6) je přiváděn periodický průběh napětí ze zdroje periodického průběhu napětí (7), přičemž výstupní potenciál na uzlu B (4) mezi aktivně řízenou rezistorovou sítí (3) a rezistivním senzorem (5) je funkcí odporu senzoru (5).

30 2. Zařízení pro měření odporu rezistivního senzoru (5) zahrnující zdroj periodického průběhu napětí (7), aktivně řízenou rezistorovou síť (3) a rezistivní senzor (5), **vyznačující se tím**, že výstupy zdroje periodického průběhu napětí (7) jsou zapojené na uzel A (2) a C (6), výstupy aktivně řízené rezistorové sítě (3) jsou zapojené na uzel A (2) a B (4) a výstupy rezistivního senzoru jsou připojené na uzel B (4) a C (6).

35

3. Zařízení podle nároku 2, **vyznačující se tím**, že na uzel B (4) je připojen neinvertující vstup operačního zesilovače (9), přičemž výstup operačního zesilovače (9) je zapojen na jeho invertující vstup.

40 4. Zařízení podle nároku 3, **vyznačující se tím**, že větve (10) aktivně řízené rezistorové sítě (3) obsahuje předřadný rezistor (R_1) s definovanou hodnotou odporu sériově zapojený se zařazovacím tranzistorem (T1), přičemž na elektrodu GATE zařazovacího tranzistoru (T1) je superponován výstup operačního zesilovače (9).

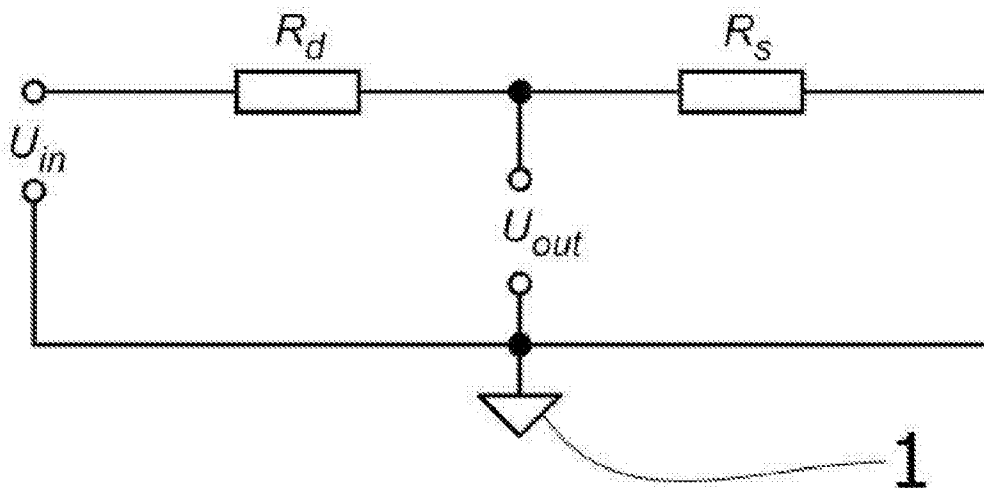
5. Zařízení podle nároku 4, **vyznačující se tím**, že elektroda GATE zařazovacího tranzistoru (T1) je přes přizpůsobovací rezistor (RP1) připojena na spojené elektrody DRAIN prvního spínacího tranzistoru (TX1P) a druhého spínacího tranzistoru (TX1N),
- 5 přičemž elektrody GATE prvního (TX1P) a druhého (TX1N) spínacího tranzistoru jsou přivedeny na společný potenciál (G1),
- přičemž elektroda SOURCE prvního spínacího tranzistoru (TX1P) je jednak připojena přes druhý přizpůsobovací rezistor (RX1) na přizpůsobovací potenciál (UP1) a jednak přes přizpůsobovací kondenzátor (CX1) na výstup operačního zesilovače (9)
- 10 a přičemž elektroda SOURCE druhého spínacího tranzistoru (TX1N) je připojena na výstup operačního zesilovače (9).
- 15 6. Zařízení podle nároku 5, **vyznačující se tím**, že obsahuje alespoň dvě větve (10) aktivně řízené rezistorové sítě (3).
7. Zařízení podle kteréhokoliv z nároků 2 až 6, **vyznačující se tím**, že aktivně řízená rezistorová síť (3) obsahuje trvale zařazený předřadný rezistor (R0).
- 20 8. Zařízení podle nároku 7, **vyznačující se tím**, že obsahuje alespoň jednu větev (10) aktivně řízené rezistorové sítě (3) paralelně připojenou k trvale zařazenému rezistoru (R0).
9. Zařízení podle kteréhokoliv z nároků 2 až 8, **vyznačující se tím**, že hodnoty odporu předřadných rezistorů větví aktivně řízené rezistorové sítě (3) tvoří geometrickou řadu.
- 25 10. Zařízení podle kteréhokoliv z nároků 2 až 9, **vyznačující se tím**, že větev (10) aktivně řízené rezistorové sítě (3) obsahuje alespoň dva zařazovací tranzistory (T1) zapojené v sérii.
- 30 11. Zařízení podle kteréhokoliv z nároků 2 až 10, **vyznačující se tím**, že druhá větev (10) aktivně řízené rezistorové sítě (3) s předřadným rezistorem (R2) je paralelně připojena k předřadnému rezistoru (R1) první větve (10) aktivně řízené rezistorové sítě (3).
12. Zařízení podle kteréhokoliv z nároků 2 až 11, **vyznačující se tím**, že vstupní impedance operačního zesilovače (9) je vyšší než hodnota odporu trvale zařazeného předřadného rezistoru (R0).
- 35 13. Zařízení podle kteréhokoliv z nároků 2 až 12, **vyznačující se tím**, že rezistivní senzor (5) a aktivně řízená rezistorová síť (3) jsou propojeny stíněným kabelem (8).
- 40 14. Zařízení podle nároku 13, **vyznačující se tím**, že neinvertující vstup operačního zesilovače (9) je připojený k stíněnému kabelu (8) a výstup operačního zesilovače (9) je připojený ke stínící vrstvě stíněného kabelu (8).
- 45 15. Způsob měření odporu rezistivního senzoru (5) podle nároku 1, **vyznačující se tím**, že napětí zdroje periodického průběhu napětí (7) je ve formě harmonického signálu.
16. Způsob měření odporu rezistivního senzoru (5) podle nároku 1, **vyznačující se tím**, že napětí zdroje periodického průběhu napětí (7) je ve formě obdélníkového signálu nebo pilového signálu nebo jiného periodického průběhu signálu.
- 50 17. Způsob měření odporu rezistivního senzoru (5) podle kteréhokoliv z nároků 1, 15 a 16, **vyznačující se tím**, že napětí zdroje periodického průběhu napětí (7) má v celém průběhu periody nižší hodnotu, než je prahové napětí předřadných tranzistorů (T1).
- 55

18. Způsob měření odporu rezistivního senzoru (5) podle kteréhokoliv z nároků 1, 15 až 17, **vyznačující se tím**, že napětí na uzlu B (4) je sledováno operačním zesilovačem.
- 5 19. Způsob měření odporu rezistivního senzoru (5) podle kteréhokoliv z nároků 1, 15 až 18, **vyznačující se tím**, že výstup operačního zesilovače (9) je filtrován analogovým nebo digitálním filtrem propouštějícím pouze frekvenci zdroje periodického průběhu napětí (7).

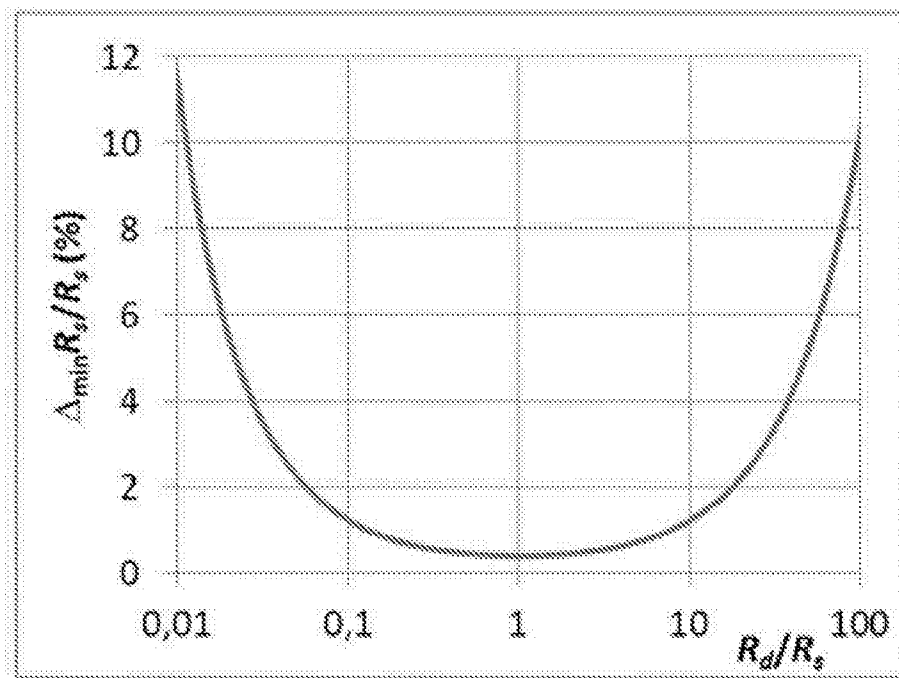
5 výkresů

Seznam vztahových značek

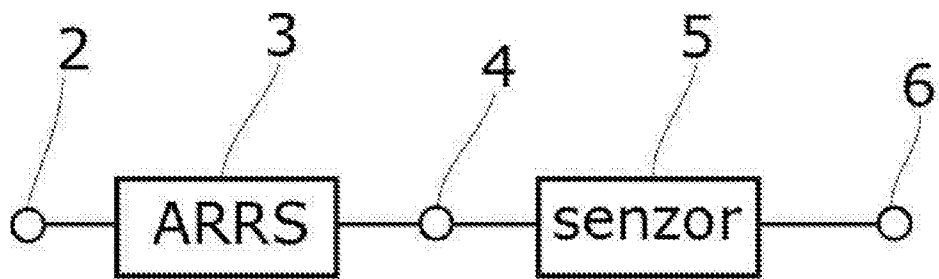
- 1 – vztažný vodič
- 2 – uzel A
- 3 – aktivně řízená rezistorová síť
- 4 – uzel B
- 5 – rezistivní senzor
- 6 – uzel C
- 7 – zdroj periodického průběhu napětí
- 8 – stíněný kabel
- 9 – operační zesilovač
- 10 – větev aktivně řízené rezistorové sítě
- RD – odpor děliče
- R0 – trvale zařazený předřadný rezistor
- R1 – předřadný rezistor první větve ARRS
- R2 – předřadný rezistor druhé větve ARRS
- R3 – předřadný rezistor třetí větve ARRS
- T1 – zařazovací tranzistor MOSFET první větve ARRS
- T2 – zařazovací tranzistor MOSFET druhé větve ARRS
- T3 – zařazovací tranzistor MOSFET třetí větve ARRS
- RP1 – první přizpůsobovací rezistor první větve ARRS
- RP2 – první přizpůsobovací rezistor druhé větve ARRS
- RP3 – první přizpůsobovací rezistor třetí větve ARRS
- TX1P – první spínací tranzistor MOSFET první větve ARRS
- TX1N – druhý spínací tranzistor MOSFET první větve ARRS
- TX2P – první spínací tranzistor MOSFET druhé větve ARRS
- TX2N – druhý spínací tranzistor MOSFET druhé větve ARRS
- TX3P – první spínací tranzistor MOSFET třetí větve ARRS
- TX3N – druhý spínací tranzistor MOSFET třetí větve ARRS
- G1 – společný potenciál GATE elektrod prvního a druhého spínacího tranzistoru první větve ARRS
- G2 – společný potenciál GATE elektrod prvního a druhého spínacího tranzistoru druhé větve ARRS
- G3 – společný potenciál GATE elektrod prvního a druhého spínacího tranzistoru třetí větve ARRS
- RX1 – druhý přizpůsobovací rezistor první větve ARRS
- RX2 – druhý přizpůsobovací rezistor druhé větve ARRS
- RX3 – druhý přizpůsobovací rezistor třetí větve ARRS
- CX1 – přizpůsobovací kondenzátor první větve ARRS
- CX2 – přizpůsobovací kondenzátor druhé větve ARRS
- CX3 – přizpůsobovací kondenzátor třetí větve ARRS
- UP1 – přizpůsobovací potenciál první větve ARRS
- UP2 – přizpůsobovací potenciál druhé větve ARRS
- UP3 – přizpůsobovací potenciál třetí větve ARRS



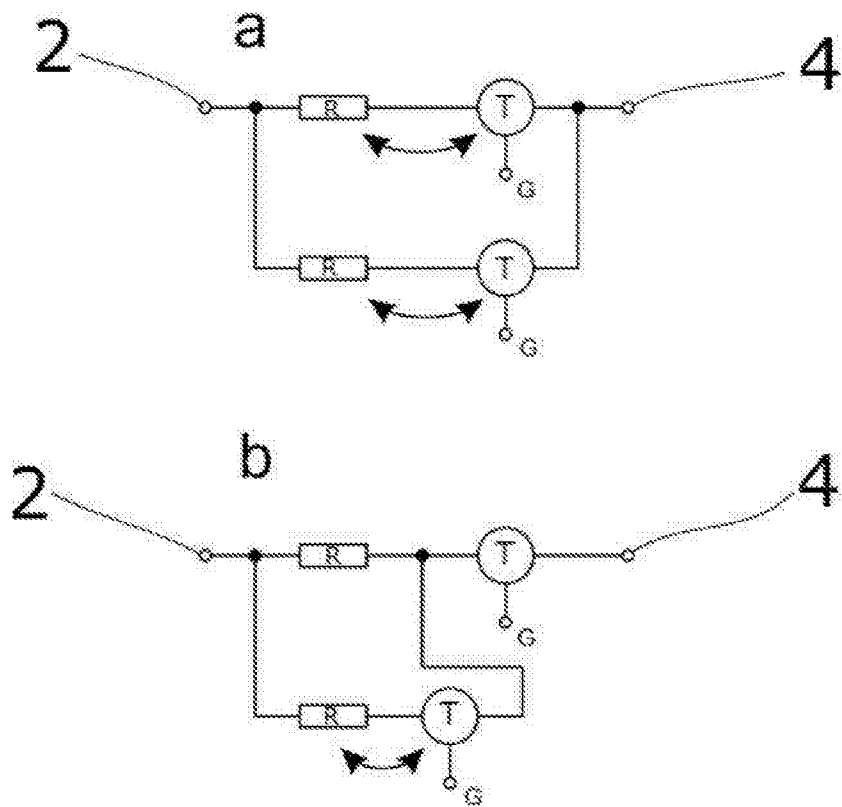
Obr. 1



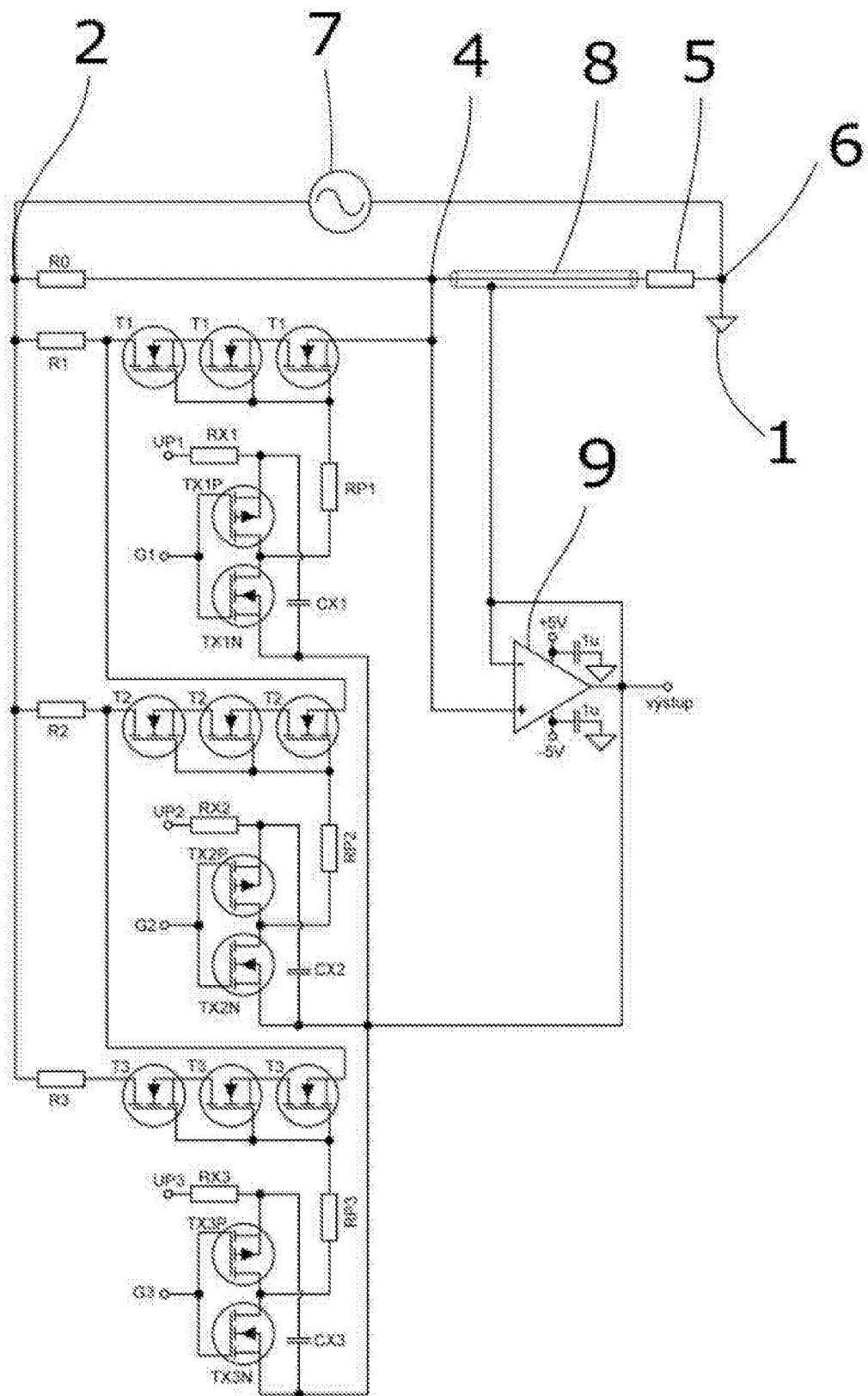
Obr. 2



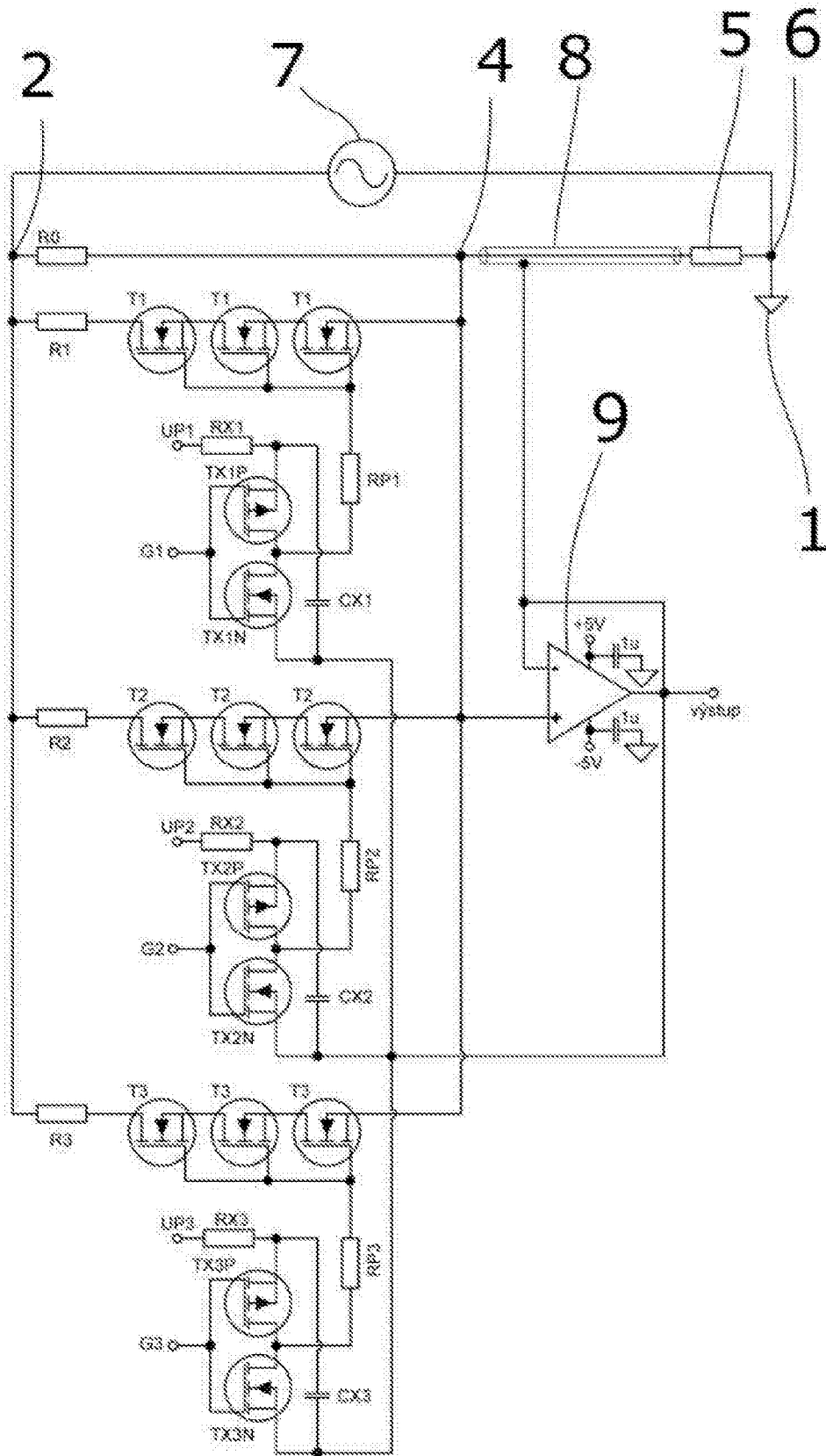
Obr.3



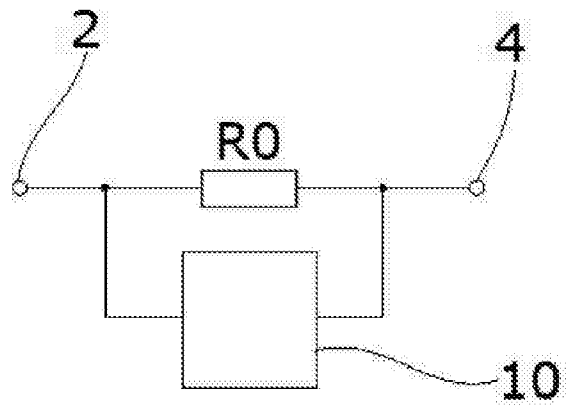
Obr. 4



Obr. 5



Obr. 6



Obr. 7