

公告本

申請日期	91 年 2 月 22 日
案 號	91103201
類 別	H01L 23/28

A4
C4

544883

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	半導體裝置之製造方法
	英 文	
二、發明 創作人	姓 名	(1) 嶋貫好彦 (2) 鈴木雅之
	國 籍	(1) 日本 (2) 日本 (1) 日本國山形縣米澤市大字花澤字八木橋東三之三二七四日立米澤電子股份有限公司內
	住、居所	(2) 日本國山形縣米澤市大字花澤字八木橋東三之三二七四日立米澤電子股份有限公司內
三、申請人	姓 名 (名稱)	(1) 日立製作所股份有限公司 株式会社日立製作所 (2) 日立米澤電子股份有限公司 日立米沢電子株式会社
	國 籍	(1) 日本 (2) 日本
	住、居所 (事務所)	(1) 日本國東京都千代田區神田駿河台四丁目六番地 (2) 日本國山形縣米澤市大字花澤字八木橋東三之三二七四
	代 表 人 姓 名	(1) 庄山悅彦 (2) 堀向仁

裝

訂

線

(由本局填寫)

承辦人代碼：
大類：
I P C分類：

A6
B6

本案已向：

國（地區）

申請專利，申請日期：

案號：

，☐有 ☐無主張優先權

日本

2001 年 5 月 11 日

2001-142164

☒有主張優先權

日本

2002 年 1 月 11 日

2002-004435

☒有主張優先權

有關微生物已寄存於：

，寄存日期：

，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

五、發明說明(1)

【發明所屬之技術領域】

本發明係有關於使用金屬板的樹脂封止型 L S I (大規模積體電路) 等之半導體裝置之製造方法, 尤其是關於 S O N (Small Outline Non-Leaded Package, 小型外廓無引線封裝)、Q F N (Quad Flat Non-Leaded Package, 四面平整無引線封裝) 這類、在封裝側面刻意不使外部電極端子突出而在實裝面讓外部電極端子露出之半導體裝置(無引線半導體裝置)之製造上適用之有效技術。

【先前技術】

樹脂封止型半導體裝置, 在製造時會使用引線框。引線框係將金屬板藉由精密壓模打孔或以蝕刻形成所望圖形而製造。引線框具有用以固定半導體元件(半導體晶片)稱為垂片(tab)、墊片(pad)等之支持部, 及在前記支持部周圍將先端(內端)緊聚之複數引線。前記垂片係藉由從引線框的框部延伸存在之垂片懸吊引線所支持。

使用此種引線框來製造樹脂封止型半導體元件時, 在前記引線框之垂片上固定半導體晶片的同時, 將前記半導體晶片之電極與前記引線之先端以導電性之導線連接, 之後將包含引線和半導體晶片之引線內端側以樹脂(resin)封止填埋空隙而形成封止體(樹脂封止體: 封裝), 接著將不需要之引線框部分切斷去除同時將從封裝突出之引線或垂片懸吊引線切斷。

另一方面, 有種廣為人知的使用引線框製造樹脂封止

五、發明說明(2)

型半導體裝置，即於引線框之一面（主面）側上進行單面封膠而形成封裝，在封裝之一面上使外部電極端子之引線露出之半導體裝置構造（無引線型半導體裝置）。此半導體裝置，廣為人知的有在封裝之一面的兩側緣露出引線的SON，和在四角形狀封裝之一面的四邊側露出引線之QFN。

特開2000-286376號公報中，揭示了使用將四角形島之四個角落分別以懸吊引線懸吊，聯繫鄰接之懸吊引線的是配置在島四周圍繞一圈的連結體，及使第1連接片自前記連結體內側向島以等間隔突出、同時使第2連接片自連結體向外等間隔突出之框體之無引線型半導體裝置製造方法。前記第1連接片與第2連接片係以鋸齒狀配置。

在使用此框體之半導體製造方法中，將半導體晶片固定在島上，將半導體晶片之表面的錫墊（bonding pad）和第1連接片及第2連接片透過金屬細線固定，將半導體晶片和金屬細線以樹脂封止體被覆，以切割法沿著連結體邊緣將連結體切斷去除以使第1連接片與第2連接片分離，視需要而將前記溝以樹脂填埋，之後將框體與樹脂封止體切斷（full cut）以製造無引線型半導體裝置。又，島可以形成得比晶片來得大或小。

另一方面，特開2000-216280號公報中，揭示了一種使用了在框體主體之一面側上將突出形成之凸塊（land）構成體配置成格子狀的終端凸塊框體（terminal land frame）來製造無引線型半導體裝置之技術。凸塊構成體係將框體主體藉由

五、發明說明(3)

打孔而使其突出而形成，藉由對打孔方向上施以剪力將打孔之落差部分破斷，就可使凸塊構成體從框體主體分離。

凸塊構成體之突出面表面上形成有溝部，凸塊構成體之反面中央則形成有表面平坦的突出部。該突出部之平坦面將會形成半導體裝置之外部電極端子之實裝面。又，前記溝部會被封止用樹脂咬住，會提升構成外部電極端子之凸塊構成體和樹脂的密著性。

在使用此種終端凸塊框體的半導體裝置製造方法中，在1乃至複數之凸塊構成體之突出面上以導電性接著劑或絕緣糊接合半導體元件，將半導體元件之電極和位於半導體元件周圍的凸塊構成體以金屬細線做電氣性連接，將終端凸塊框體之主面側以樹脂封止（單面模封）以將半導體元件及金屬細線等以樹脂層覆蓋，將鎖定地點之樹脂層部分切斷而單片化，在終端凸塊框體固定的狀態下自終端凸塊框體之背面對凸塊構成體加壓使凸塊構成體之落差部分斷破而製造無引線型半導體裝置。

【發明所欲解決之課題】

半導體裝置之小型化，從防止成為外部電極端子之引線折曲等觀點著眼，廣泛使用的方法是藉由單面模封之SON或QFN等無引線型半導體裝置。無引線型半導體裝置，因藉由使封裝之一面露出引線面而成為實裝面，故和從封裝側面讓引線突出的SOP（小型外廓封裝）或QFP等半導體裝置相比較，實裝面積較小。

五、發明說明(4)

Q F N 這類無引線型半導體裝置，實裝面側之外部電極端子之排列係單列構造。因此，外部電極端子數（亦稱針腳數）越多，在引線沿著封裝周圍呈單列排開之構造中，封裝之大小會比半導體元件（半導體晶片）之大小還要越來越大。於是，為達封裝小型化之目的，前記文獻所示之半導體裝置製造技術便被開發。

前者之公開例（特開 2000-286376）中，除了具有支持半導體晶片所固定之島（晶片固定部）之懸吊引線，還將具有將鄰近懸吊引線連結之連結體的內側與外側交互成為外部電極端子之連接片（第 1 連接片、第 2 連接片）之構造。然後，使用比連結體寬度還寬之切割刀沿著連結體延伸存在方向移動並切斷連結體。

可是，連結體外圍框體之四角會變成無法配置連接片的空曠領域，而無法有效利用框體。若從有效利用框體的觀點而言，懸吊引線所設置之領域上有無法形成外部電極端子之困難點。

另一方面，往島延伸存在之第 1 連接片會成為單持梁構造。因此，當在上下型模具中將框體壓型而進行模封時，單持梁構造之第 1 連接片先端亦會有和下型焊接面不密著之情形。此密著不良部分，在樹脂灌入模封時，會成為外部電極端子之實裝面上會有樹脂附著（樹脂疤）。此樹脂疤若置之不理會導致實裝不良，故作為半導體裝置之製造工程必須要有新的樹脂疤去除工程，有礙製造成本之降低。此外，在以兩層連結體包圍島之構造中，從連結體突

五、發明說明(5)

出之所有連接片都會成為單持梁構造，樹脂疤的問題也更為嚴重。

其他問題尚有，由第1連接片和第2連接片係成鋸齒狀配置可知，第三列以上時，因會產生和切斷地點位於同一軸線之部分，故該部分（主要是四個角落）很難當作外部端子使用。

後者之公開例（特開2000-216280號），係將框體主體經過打孔加工而使部分突出所形成之凸塊構成體做成半導體裝置之外部電極端子等。此外部電極端子，在將所定地點之封止樹脂部分切斷而單片化的半導體裝置之最終製造階段中，在固定終端凸塊框體之狀態下從框體背面往凸塊構成體於其形成之際的打孔方向上再度施壓使構成體之落差部分破斷而製造半導體裝置。

可是，因成為外部電極端子之凸塊構成體係藉由打孔而形成，故其大小形狀很難有高精度而容易參差不齊。又，藉由將凸塊構成體剪斷而形成外部電極端子時，因剪斷而導致外部電極端子之外型不一，破斷位置亦很難有高精度。其結果為，外部電極端子之形狀、尺寸、位置容易參差不齊。因此降低了實裝的信賴性。

又，因外部電極端子係藉由施壓而破斷（剪斷）所形成，故邊緣容易產生突起（疤）。該突起（疤）不但會造成半導體裝置在焊接實裝時無法進行確實的實裝，且會因為突起而使相鄰外部電極端子之間有電氣性的接觸而不理想。

訂

線

五、發明說明(6)

本發明之目的，在提供一種半導體裝置之製造方法，可製造小型之無引線型之樹脂封止型半導體裝置。

本發明的其他目的，在提供可製造外部電極端子數多的無引線型半導體裝置的製造方法。

本發明的其他目的，在提供可沿著半導體裝置邊緣配置2列以上外部電極端子的無引線型半導體裝置的製造方法。

本發明的其他目的，在提供可高精度地形成外部電極端子之形狀和寸法精度的無引線型半導體裝置的製造方法。

本發明的其他目的，在提供可高實裝信賴性高的無引線型半導體裝置的製造方法。

茲以本明細書之記述並佐以圖面來說明本發明之前記所列之其他目的與新穎特徵。

【用以解決課題之手段】

茲將本案中所揭示之發明中最具代表性之概要簡單說明如下。

藉由將銅板或銅合金板這類導電性之平坦基板（金屬板）備妥之工程，及將各半導體元件分別以絕緣性接著劑固定在前記基板之主面之所定地點之工程，及將前記半導體元件表面之各電極和前記半導體元件外圍之前記基板的所定區劃部分個別以導電性之導線作電氣性連接之工程，及在前記基板之主面之略全域上形成絕緣性之樹脂層以覆

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明(7)

蓋前記半導體元件及前記導線之工程，及將前記基板自基板之背面側選擇性地去除並複數地形成至少一部分會成為外部電極端子之在電氣上獨立之區劃部分之工程，及選擇性地去除前記樹脂層、將包含前記各半導體元件與位於前記各半導體元件周圍之複數區劃領域之領域紛紛單片化之工程，來製造無引線型半導體裝置。

例如，將基板想定成如棋盤格般的區劃部分（區劃領域），將由複數區劃部分所組成之矩形領域視為單位基板部分（單位基板領域）。令此單位基板部分在基板上呈縱橫配置。然後，將半導體元件固定在各單位基板部分的中央，並且將該半導體元件之電極與半導體元件外周分離之所述區劃部分以導線連接。令被導線連接之區劃部分係在半導體元件外側存在2列以上。接著，以移轉模封藉由單面模封形成厚度均一、覆蓋半導體元件和導線的樹脂層。接著，在樹脂層表面全域貼上作為支持部材的膠膜。接著，將基板縱橫地切斷使各區劃部分為電氣性分離。被分離之區劃部分大多成為無引線型半導體裝置之實裝用外部電極端子。接著，縱橫切斷能使單位基板領域彼此獨立的樹脂層。接著，藉由將膠膜剝離以製造複數之無引線型半導體裝置。前記基板及樹脂層之選擇性去除（分離），係例如以切割刀藉由格紋狀之切斷而行之。

又，在半導體元件固定前，將被半導體元件佔住之位於半導體元件下的區劃部分和位於半導體元件外側且會被導線連接之區劃部分，先以導電性之導線連接。然後，於

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明(8)

半導體元件固定時，在將半導體元件接著在基板上之接著劑中，將前記導線壓扁而固定半導體元件。

上記(1)之構成中，藉由將平坦導電性基板之一面蝕刻而在縱橫方向上設置複數溝以形成被棋盤格狀溝圍繞之區劃部分(區劃領域)，同時將包含複數區劃部分之矩形領域視為用以形成無引線型半導體裝置之單位基板部分(單位基板領域)。此單位基板部分係於基板上縱橫地整列形成(陣列狀配置)。

使用此種基板的無引線型半導體裝置之製造方法如以下說明。將半導體元件固定在溝存在或溝不存在之面的各單位基板部分上。例如，將半導體元件固定在單位基板部分之中央。基板係形成為在半導體元件外側配置有複數列(2列以上)之區劃部分存在。接著，將半導體元件之電極和位於半導體元件外側之所定區劃部分或所定區劃部分之背面以導線連接。接著，以移轉模封藉由單面模封形成厚度均一、覆蓋半導體元件和導線的樹脂層。接著，在樹脂層表面全域貼上膠膜。接著，將切割刀沿著溝的延展方向作相對運動而切斷溝底，分離基板，亦即進行區劃部分之分離。接著，縱橫切斷能使單位基板領域彼此獨立的樹脂層。獨立後之單位基板部分係被膠膜所支持。接著，藉由將膠膜剝離以製造複數之無引線型半導體裝置。

靠近半導體元件中央領域之區劃部分的厚度、比支持半導體元件周緣部分的區劃部分厚度為薄，甚至沒有厚度，以使在半導體裝置中半導體元件之下方部分之實裝面與

(請先閱讀背面之注意事項再填寫本頁)

訂

後

五、發明說明(9)

實裝基板間產生所定間隙(stand-off, 間隙構造)。

又, 當半導體元件固定在溝存在之面上時, 藉由除去區劃部分溝底之分離, 可以將基板研磨一定厚度或以蝕刻法除去而行之。又, 當半導體元件固定在溝存在之面上時, 將半導體元件固定領域之溝以填充物填埋, 之後用前記接著劑固定於前記基板上, 令前記半導體元件和前記基板間不產生空隙。又, 在縱橫分斷前記基板之交叉地點預先設置貫通孔。

上記(2)之構成中, 在平坦導電性基板之正反面以蝕刻設置相互面對重疊之縱橫延伸存在之複數溝以形成被溝圍繞呈棋盤格狀之區劃部分, 同時將包含複數區劃部分之矩形領域視為用以形成無引線型半導體裝置之單位基板部分(單位基板領域)。此單位基板部分係於基板上縱橫地整列形成。使用此種基板的無引線型半導體裝置之製造方法, 和上記(2)之不同處, 在於半導體元件總是被固定在有溝存在之面。

上記(2)及(3)之構成中於基板上的單位基板部分之圖形不同。單位基板部分係由固定半導體元件之垂片(tab), 及從該垂片各邊平行突出之複數引線所構成, 引線係和相鄰之其他單位基板部分之引線相連或和基板框相連。單位基板部分係在基板上呈縱橫地整列配置形成(矩陣狀配置)。半導體裝置之製造中, 垂片會取用比半導體元件大之型態或較其為小之型態(小垂片)。

在單位基板部分係由垂片及引線構成之構成中, 係經

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (10)

由以下工程製造無引線型半導體裝置。

亦即，藉由將導電性基板印上圖形，複數形成由固定半導體元件之矩形垂片，及自該垂片之所定邊相互平行延伸且相鄰之前記垂片延伸存在之引線或基板框所連接且引線途中具有兩個以上導線連接領域之複數引線所成之單位基板部分之工程，及

將半導體元件透過接著劑分別固定在前記基板之主面側之各垂片上之工程，及

將前記各半導體元件表面之各電極、和前記引線之所定前記導線連接領域以導電性導線作電氣性連接之工程，及

在前記基板之主面側之略全域上形成絕緣性之樹脂層以覆蓋前記半導體元件及前記導線之工程，及

在前記樹脂層之表面全域張貼一片膠膜之工程，及

將前記引線以涵蓋引線寬度全長地選擇性去除以使前記垂片、前記基板框、前記相鄰之單位基板領域之引線及相鄰引線連接領域作電氣性獨立而形成外部電極端子之工程，及

選擇性去除前記樹脂層，將包含前記單位基板部分之單位基板領域紛紛單片化，同時剝離膠膜之工程，而製造無引線型半導體裝置。

前記引線之選擇性去除部分係縱橫形成在位於沿著前記基板之各直線上並藉由切割法去除。引線之選擇性去除時，不會除去前記半導體元件之表面。前記引線之選擇性去除係沿著引線的長度方向上在複數地點行之，外部電極

五、發明說明 (11)

端子係沿著半導體裝置邊緣形成 2 列以上。前記樹脂層係以移轉模封藉由單面模封而形成，但為了使基板和模型之載置面密著可將垂片面一邊以真空吸引使其密著於模型的載置面一邊進行移轉模封。

若根據前記 (1) 之手段，則 (a) 由於成為沿著無引線型半導體裝置之邊配置 2 列以上外部電極端子之構造，故可使外部電極端子增多。

(b) 由於成為沿著無引線型半導體裝置之邊配置 2 列以上外部電極端子之構造，故可達成半導體裝置之小型化。

(c) 由於外部電極端子係將金屬板以切割刀縱橫切斷而形成，故可使外部電極端子之形狀和寸法精度為高精度形成。

(d) 由於外部電極端子係將金屬板以切割刀縱橫切斷而形成，故外部電極端子周緣上不易產生切斷所導致的長突起 (加工疤) 而提升電極平坦度。其結果為，用焊錫等將無引線型半導體裝置實裝在實裝基板上時，不易產生因前記突起所導致的外部電極端子和實裝基板之配線 (land) 的接觸不良，可提升實裝強度與實裝之信賴性。

(e) 將半導體元件所佔據之領域的區劃部分，和半導體元件外側之導線所連接之區劃部分以導線連接之構造中，

(f) 藉由切斷一片金屬板就可輕易形成區劃部分 (外部電極端子)，故可達成半導體裝置製造成本之降低。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (12)

若根據上記 (2) 之手段，則 (a) 由於成為沿著無引線型半導體裝置之邊配置 2 列以上外部電極端子之構造，故可使外部電極端子增多。

(b) 由於成為沿著無引線型半導體裝置之邊配置 2 列以上外部電極端子之構造，故可達成半導體裝置之小型化。

(c) 由於外部電極端子係將金屬板以切割刀縱橫切斷而形成，故可使外部電極端子之形狀和寸法精度為高精度形成。

(d) 由於外部電極端子係將金屬板以切割刀縱橫切斷而形成，故外部電極端子周緣上不易產生切斷所導致的長突起 (加工疤) 而提升電極平坦度。其結果為，用焊錫等將無引線型半導體裝置實裝在實裝基板上時，不易產生因前記突起所導致的外部電極端子和實裝基板之配線的接觸不良，可提升實裝強度與實裝之信賴性。

(e) 藉由切斷一片金屬板就可輕易形成區劃部分 (外部電極端子)，故可達成半導體裝置製造成本之降低。

(f) 因在基板上設置溝，樹脂層形成後可藉由除去溝底而形成電氣性分離之區劃部分，故區劃部分之分離時間可較短以圖縮短半導體裝置之製造時間。又因切斷時間縮短，切割刀的耗損也變少而可延長刀刃的壽命。藉此，可達成半導體裝置製造成本之降低。

(g) 由於溝可藉由蝕刻而形成，故溝的邊緣不會產生加工疤。因此，在將半導體元件固定在沒有溝存在之面

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (13)

上時，由區劃部分所形成之外部電極端子之電極平坦度良好，可提高半導體裝置之實裝信賴性。

(f) 藉由間隙構造 (stand-off 構造)，在實裝時即使假若實裝基板上有異物存在也不會造成障礙。

(i) 在將半導體元件固定在有溝存在之面時，可將區劃部分之溝底之去除所致之分離，以將基板研磨一定厚度或蝕刻法去除。此時，可使外部電極端子良好有的電極平坦度。

(j) 藉由在縱橫分斷基板之交叉地點預先設置貫通孔，可縮短切割刀之切斷時間，同時可圖切割刀的長壽命化。

(k) 在將半導體元件固定在有溝存在之面時，藉由將半導體元件所固定之領域之溝以填充物填埋以使半導體元件與基板之間不產生空隙，可使半導體元件與基板之固定面間不殘留水分，在半導體裝置經由焊接機實裝時，前記水分膨脹所致之實裝不良較難發生。

若根據上記 (3) 之手段，則除了可有上記 (2) 之構成的效果，尚有 (a) 由於在基板之正反面相對位置設置溝，在基板區劃部分分離時，係僅藉由將切割刀沿著溝的延伸方向移動而切斷正反面之溝的溝底，故區劃部分之分離時間更短而縮短半導體裝置的製造時間。又，藉由切斷時間之縮短，切割刀的耗損亦少而可延長刀刃壽命。藉此，可達成降低半導體裝置之製造成本。

若根據上記 (4) 之手段，則 (a) 由於成為沿著無

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (14)

引線型半導體裝置之邊配置 2 列以上外部電極端子之構造，故可使外部電極端子增多。

(b) 由於成為沿著無引線型半導體裝置之邊配置 2 列以上外部電極端子之構造，故可達成半導體裝置之小型化。

(c) 由於外部電極端子係將金屬板 (引線) 以切割刀在數個地點切斷而形成，故可使外部電極端子之形狀和寸法精度為高精度形成。

(d) 由於外部電極端子係將金屬板 (引線) 以切割刀在數個地點切斷而形成，故外部電極端子周緣上不易產生切斷所導致的長突起 (加工疤) 而提升電極平坦度。其結果為，用焊錫等將無引線型半導體裝置實裝在實裝基板上時，不易產生因前記突起所導致的外部電極端子和實裝基板之配線 (land) 的接觸不良，可提升實裝強度與實裝之信賴性。

(e) 藉由僅將一片金屬板以切割刀縱橫切斷就可形成複數之半導體裝置之外部電極端子，故可達成半導體裝置製造成本之降低。

(f) 因外部電極端子之形成係可以切割刀將引線藉由在其橫向切斷而形成，故除了可縮短切斷時間，因切斷時間短而切割刀的耗損也少而可延長刀刃壽命。藉此，可達成降低半導體裝置製造成本。

(g) 以移轉模封形成樹脂層時，由於基板藉由真空吸引而密著在模型之載置面上，引線面亦密著於前記載置

五、發明說明 (15)

面，故樹脂不會沾染到垂片之背面及引線之背面。其結果為，可防止外部電極端子之實裝面被樹脂污染，可製造實裝信賴性高的無引線型半導體裝置。

【發明之實施型態】

以下佐以圖面說明本發明之詳細實施型態。此外，用以說明發明實施型態的所有圖中，具有相同機能之物皆以同一符號標明，其重複之說明予以省略。

(實施型態 1)

圖 1 乃至 1 3 係關於本發明之一個實施型態 (實施型態 1) 之無引線型樹脂封止型半導體裝置之製造方法之圖。本實施形態 1，如圖 1 乃至圖 4 所示，說明將本發明適用在四角形之樹脂封止體 3 3 之背面上露出由導電體 (金屬) 所成之外部電極端子 2 之無引線型半導體裝置 1 之製造方法中的範例。

本實施形態 1，如圖 1 及圖 2 所示，由所定厚度矩形所成之樹脂封止體 3 之背面 (實裝面側) 上具有棋盤格狀在電氣上獨立之區劃部分 (區劃領域) 4 的構造。本實施形態 1，係說明將沿著四角形樹脂封止體 3 之各邊排列 2 列之區劃部分 4 作為外部電極端子 2 使用之半導體裝置。

區劃部分 (區劃領域) 4，例如，係縱橫各為 0.5mm 的四角形。又區劃部分 4 與區劃部分 4 之間的間隙，例如，約為 0.15mm。若將外部電極端子間隔定為 0.5mm 時則區

五、發明說明 (16)

劃部分 4 的縱橫寸法分別變為 0.35mm。樹脂封止體 3 內有半導體元件 (半導體晶片) 5 , 且該半導體元件 5 之電極 6 (參照圖 3) , 和區劃部分 4 之被樹脂封止體 3 覆蓋之面側係以導電性導線 7 做電氣性連接。導線 7 亦被樹脂封止體 3 覆蓋。

半導體元件 5 係以接著劑 9 固定在複數之區劃部分 4 上。接著劑 9 可為導電性或絕緣性。本例中的導電性接著劑, 例如, 係使用銀 (Ag) 導電糊。因此, 例如, 當半導體晶片之區劃部分 4 所接觸之基板部分不做電氣性之使用層時, 透過導電性接著劑 9 連接至半導體元件 5 的各區劃部分 4 就不被當成外部電極端子使用。可是, 該情況亦有可能當作實裝用端子使用。又, 該情況如後述其他實施形態般, 藉由將位於半導體元件 5 外側之導線 7 所連接的區劃部分 4 , 和位於被半導體元件 5 蓋住下方之一部份區劃部分 4 以導線或形成區劃部分 4 之材質部分做成連接狀態, 則亦可將位於半導體元件 5 下之區劃部分 4 當成外部電極端子 2 使用。

又, 當接觸半導體晶片之區劃部分 4 之基板部分被當作接地電位使用時, 透過接著劑 9 和半導體元件 5 接觸之區劃部分 4 , 可當作外部電極端子 2 之接地電極使用。

若接著劑 9 使用絕緣性之接著劑, 則透過接著劑 9 接觸半導體元件 5 之各區劃部分 4 會成為電氣上各自獨立。此外, 不當作外部電極端子 2 使用之區劃部分 4 亦在半導體裝置 1 之實裝時使用焊錫等接合材固定在配線基板等之

(請先閱讀背面之注意事項再填寫本頁)

訂

象

五、發明說明 (17)

構造而可提高實裝強度。又，亦可提升放熱性。即使在此構造中，如前述藉由將位於半導體元件 5 之外側的導線 7 所連接之區劃部分 4，及位於被半導體元件 5 下被覆蓋之部分區劃部分 4，以導線和形成區劃部分 4 之材質部分作成連接狀態，而使位於半導體元件 5 下之區劃部分 4 亦可當作外部電極端子 2 來使用。

區劃部分 4 之導線 7 所連接之面（內面 10）上，如圖 5 所示設有電鍍膜 11。此電鍍膜 11，係為了使導線 7 之接著性良好而設。例如，導線 7，係例如使用了 Au 線，而電鍍膜 11 可為例如 Ag 電鍍膜、Au 電鍍膜或 Pd 電鍍膜。

又，區劃部分 4 之背面（實裝面 12）上設有實裝時使用之外裝電鍍膜 13。此外裝電鍍膜 13 係為了使和將無引線型半導體裝置 1 實裝在模組基板等配線基板時使用之接合材之接合性（濡染性）良好而設。當接合材使用了 Pb Sn 焊錫時，外裝電鍍膜 13 以 Pb Sn 焊錫電鍍膜為理想，本實施形態 1 中則使用 Pb Sn 焊錫電鍍膜。

本實施形態 1 中，位於半導體元件 5 外側之區劃部分 4，係沿著矩形之樹脂封止體 3 的各邊呈 2 列排列。又，此 2 列之區劃部分 4，亦即，外部電極端子 2 中，亦存在有如圖 2 及圖 3 所示被導線 7 所連接之外部電極端子。

圖 6 係將本實施形態 1 之半導體裝置 1 組裝在電子機器之狀態，亦即，實裝在電子機器之主機板或模組基板等之配線基板 15 之狀態的剖面圖。在多層配線構造所成之

（請先閱讀背面之注意事項再填寫本頁）

訂

像

五、發明說明 (18)

配線基板 1 5 的主面上，靠著配線 1 6 之一部份設有對應於半導體裝置 1 之各外部電極端子 2 的凸塊 1 7。然後，這些凸塊 1 7 會隔著焊錫 (P b S n 焊錫) 1 8 和半導體裝置 1 之外部電極端子 2 作電氣性連接。

接著，將說明此種半導體裝置之製造方法。亦即，半導體裝置，係在金屬板所成之基板的一面上以所定之間隔將半導體元件固定後，將半導體元件之各電極與半導體元件外側之所定基板領域以導電性之導線連接，接著將基板的一面以移轉膜封之單面膜封形成一定厚度之樹脂層以覆蓋半導體元件和導線，之後將基板以格子紋狀縱橫切斷以形成棋盤格狀之區劃部分 (區劃領域)，再將樹脂層縱橫切斷以使其單片化而製造。然後，導線連接部分會成為和任一區劃部分連接之狀態。又，所謂單片化，係將每個半導體元件，及包含位於該半導體元件周圍之複數區劃部分的矩形領域分斷所成。又，藉由將前記樹脂層切斷便形成了半導體裝置的樹脂封止體。

接著，茲佐以圖 7 之工程剖面圖更具體地說明半導體裝置之製造。在工程剖面圖中，為了避免混淆而使用沒繪出影線的圖來說明。此外，以下各實施形態中亦同樣使用未繪出影線之圖來說明。

無引線型半導體裝置之製造中，最初如圖 7 (a) 所示，備妥一片導電性之基板 2 0。此基板 2 0，係由在半導體裝置製造中通常使用之銅合金板、銅板、鐵 - 鎳合金板等之金屬板所成。本實施形態 1 中，使用平坦之銅板。

五、發明說明 (19)

又，該基板 20，可如圖 8 所示，為可一次製造複數之半導體裝置之大小的矩形狀平板（長方形板），例如為可製造 3 行 8 列即 24 個半導體裝置之大小。又，基板 20 之一面，亦即，在固定半導體元件之主面上，為了提升半導體元件之接合性或導線之連接性，可設有圖 7 未圖示之由 Ag 所成之電鍍膜 11（參照圖 5）。基板 20 之厚度，例如為 0.125~0.2mm 厚。

接著，如圖 7（b）及圖 8 所示，使用未圖示之常用的晶片焊接裝置將半導體元件 5 固定在基板 20 之主面上。半導體元件 5，如圖 5 所示，係以 Ag 導電糊所成之接著劑 9 固定。此時，為了使後續工程之切割刀在切斷基板 20 時，不致切斷半導體元件 5 之背面（固定面），故接著劑 9 的厚度，例如為 30~100 μm 左右，並使切割刀的先端在接著劑 9 之中層即停止。在此晶片焊接過程中，半導體元件 5 係以縱橫保持所定間隔而整列配置（矩陣狀配置）而固定在基板 20 之主面上。各半導體元件 5 之間有寬廣之所定間隔之領域，該領域即成為各半導體裝置之外周緣。因此，基板 20 雖未形成任何圖形，前記各半導體元件之外周緣所圍繞之矩形部分即為用以形成一個無引線型半導體裝置之單位基板部分（單位基板領域）。

接著，如圖 7（c）及圖 8 所示，將半導體元件 5 之表面電極 6（參照圖 3），和半導體元件 5 周圍寬廣之矩形筐領域之所定區劃部分所成之領域 4 以導電性之導線 7 連接。導線 7 例如可使用金線，以未圖示之打線（wire

五、發明說明(20)

bonding) 裝置進行連接。

接著，如圖 7 (d) 所示，爲了包覆半導體元件 5 及導線 7，例如，使用未圖示之移轉模封裝置，在基板 20 之主面上以絕緣性樹脂形成樹脂層 3 a。樹脂層 3 a 係厚度均一地被形成，半導體元件 5 及導線 7 會毫無間隙地被樹脂所包覆。此樹脂層 3 a 的厚度前提只要能包覆半導體元件 5 和導線 7，且不會使半導體裝置的耐溼性下降，而爲了使半導體裝置越薄型化則越薄越好。形成樹脂層 3 a 的絕緣性樹脂，例如可使用環氧樹脂。樹脂層 3 a 亦可使用移轉模封以外之樹脂充填方法形成。亦即，亦可使用具有多重噴嘴之噴槍來塗布而形成。

接著，如圖 7 (e) 所示，在基板 20 之背面形成外裝電鍍膜 13。圖 7 (e) 中僅以符號表示。關於外裝電鍍膜 13 則示於圖 5。又，例如，外裝電鍍膜 13 係以 P b S n 焊錫形成，例如，藉由電場電鍍法所形成。外裝電鍍膜 13 形成之厚度約爲 5 ~ 20 μ m。

接著，如圖 7 (f) 所示，在樹脂層 3 a 之表面全域貼上當作支持部材的膠膜 21。之後，以基板 20 爲上面以切割刀 22 將基板 20 縱橫切斷，形成四角形 (矩形) 所成之區劃部分 4。被切割刀 22 切斷之部分，如圖 4 所示，呈格子紋狀，其間會形成棋盤格狀之區劃部分 4。切割刀 22，例如採用厚度 150 μ m 之結果，會形成棋盤格狀間隔爲 0.65mm 且單邊爲 0.5mm 之區劃部分 4。爲了使該切割刀能確實切斷基板 20，切割刀之先端必須切割至穿過

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (21)

基板 20 的深度，但必須不切削到半導體元件 5 之背面。因此，切割溝底係位於將半導體元件 5 固定在基板 20 之接著劑 9 之途中深度。切割溝即使形成在樹脂層 3a 之內側之表層部分也不會造成任何障礙。

又，單位基板領域與單位基板領域之交界，雖被切割刀 22 切斷，但樹脂層 3a 亦同時被切斷。我們的目標是在樹脂層 3a 之切斷所導致的單片化，在有膠膜 21 黏貼之狀態下製造複數之半導體裝置 1。包覆半導體元件 5 和導線 7 的樹脂層 3a，藉由此切斷過程而成為樹脂封止體 3。

又，在樹脂層 3a 之切斷過程中並不完全切斷膠膜 21。這是因為切斷係在 X Y 方向之兩方向上之切斷，而希望在一方向切斷後各部都能被膠膜 21 所維持。

又，切割刀 22 可為一片，亦可為具有複數刀刃，同時進行複數之平行切斷的切割刀。

又，上記實施形態中雖說明了區劃部分 4 之形成及單片化之際，在樹脂層 3a 之表面全域貼上當作支持部材的膠膜 21 再以切割刀切斷之例子，但並不必定限於此，亦可以固定用器具代替膠膜 21 來支持樹脂層 3a。

接著，如圖 7 (g) 所示，藉由將膠膜 21 自樹脂封止體 3 剝離除去以多數製造無引線型半導體裝置 1。本實施形態 1 之半導體裝置 1，係外部電極端子 2 沿著半導體裝置 1 之邊緣分別配置 2 列之構造。

本實施形態 1 有以下之效果。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (22)

由於成為沿著無引線型半導體裝置之邊配置 2 列以上外部電極端子 2 之構造，故可使外部電極端子 2 增多。

在外部電極端子必須要增多的無引線型半導體裝置中，由於外部電極端子係沿著樹脂封止體之單邊呈一列排列，樹脂封止體之一邊的長度勢必變長，使樹脂封止體加大，導致半導體裝置大型化，但本實施形態 1 之情況，由於外部電極端子 2 係沿著半導體裝置之各邊呈 2 列配置之構成，故可使樹脂封止體 3 縮小，達成半導體裝置 1 之小型化。

由上記 (1) 及 (2)，即使是小的樹脂封止體也能使外部電極端子 2 增多，達成多端子化。這是多機能半導體裝置所期望的。

由於外部電極端子 2 係將金屬板藉由切割刀縱橫切斷而形成，故外部電極端子 2 的形狀及寸法可有較高精確度。

由於外部電極端子 2 係以切割刀將金屬板縱橫切斷而形成，故外部電極端子 2 之周緣較難產生因切斷所致之長條狀突起（加工疤）而提升電極平坦度。其結果為，使用焊錫等將無引線型半導體裝置 1 實裝在主機板、模組基板、實裝基板等之配線基板 15 時，前記突起所致和外部電極端子 2 的實裝基板之凸塊（配線）17 的接觸不良較難產生，可提升實裝強度及實裝之信賴性。

由於藉由切斷 1 片金屬板而能輕易形成區劃部分（外部電極端子），故可達成降低半導體裝置之製造成本。

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明 (23)

根據上記 (1) ~ (6) , 可提高實裝之信賴性 , 而能低價地製造小型且外部電極端子數多的無引線型半導體裝置。

接著 , 將說明本實施形態 1 之變形例。圖 9 乃至圖

11 係關於以本實施形態 1 之半導體裝置製造方法所製造之其他無引線型半導體裝置的圖。這些圖中的外部電極端子 2 係呈 3 列配置之 3 列端子構造之無引線型半導體裝置。亦即 , 該半導體裝置 1 中 , 半導體元件 5 周圍的導線 7 係連接至 3 列的區劃部分 4。由於導線要避免互相接觸 , 部分之區劃部分 4 並未連接導線。導線 7 所連接之區劃部分 4 係被當作外部電極端子 2 使用。但此同時 , 爲了增大實裝強度 , 亦有在實裝時使用位於半導體元件 5 下方之區劃部分 4 之情況。

圖 12 係本實施形態 1 之半導體裝置製造方法之變形例的外部電極端子之形狀示意圖。圖 12 (a) 係區劃部分 4 之平面圖 , 圖 12 (b) 則爲剖面圖。此爲將基板 20 以蝕刻法代替切割法所形成之物。亦即 , 爲了將基板 20 形成區劃部分 , 先將光阻膜做選擇性曝光後顯影之以形成蝕刻用遮罩 , 再以所定之蝕刻液將基板 20 蝕刻 , 便可形成圖 12 (a) 、 (b) 所示之區劃部分 4。

在以蝕刻法形成區劃部分時 , 可藉由改變蝕刻用遮罩之圖案而自由形成各種形狀之區劃部分。因此 , 亦有可能形成略大於半導體元件固定領域的區劃部分 , 將半導體元件固定在單一之區劃部分。此時 , 會具有將半導體元件 5

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(24)

所產生的熱導入半導體元件下方而平均分散之效果。

又，基板 20 之切斷，可以使用其他方法，例如可以雷射光束照射熔融而切斷。此種切斷技術亦同樣可適用於樹脂層 3a 之切斷（單片化）。亦即，切割刀或雷射光數照射都可切斷樹脂層 3a。

本實施形態 1 中雖假設將 1 個半導體元件組裝在單位基板部分之構造，但若能將複數之半導體元件固定在單位基板部分，並將各半導體元件之電極和周圍之區劃部分以導線連接，再將含有複數半導體元件及複數區劃部分之單位基板部分紛紛單片化，則可製造更高性能、更高積體化之半導體裝置。

又，前記基板 20 之主面上，將固定半導體元件 5 之領域周圍會成為前記外部電極端子之領域，及前記半導體元件 5 所固定之所定區劃部分 4 以導電性之導線 7 做電氣性連接後，若為了將前記導線 7 之一部份夾住而以絕緣性接著劑 9 將前記半導體元件 5 固定在基板 20 上而在前記半導體元件 5 下方亦形成外部電極端子 2，則半導體元件下方便亦可配置外部電極端子 2，增加實裝基板之配線圖形等之設計自由度。又，將前記導線所連接之半導體元件 5 下方的區劃部分，及半導體元件 5 之下方其他區劃部分 4 以導電性之導線 7 連接則即使中央側之領域也能將區劃部分 4 當作外部電極端子 2 使用。

又，若在將基板 20 縱橫分斷之交叉地點設置貫通孔，則在切割時，可縮短切割時間，而縮短區劃部分（外部

五、發明說明(25)

電極端子)之形成時間。又,切割刃所切斷之交叉部分亦較難產生加工疤。

又,為了使區劃部分4能強固地接著在封止用樹脂(樹脂封止體)最好能在基板20之主面上施加接著強度促進加工。其中一種方法,例如圖13所示,將前記電鍍膜11僅設於區劃部分4之中央部分,其周圍則作成粗面25(粗面化)。又,雖本實施形態1中未圖示,但設置溝或坑都可增大與樹脂封止體33之接著面積。藉由採用此種手法,可提高半導體裝置1之外部電極端子2的實裝信賴度。

又,雖然例示了使用移轉模封裝置將基板20上之半導體元件5及導線7全面以樹脂模封之例子,但可個別將基板20之各半導體元件5模封。此時,只要切斷基板20,就可單片化成半導體裝置1。

又,實施形態1中,雖說明了將單位基板部分一一進行單片化,但亦可將相互關連之半導體元件分別固定在單位基板部分上,將這些複數單位基板視為1個半導體裝置之構成而切斷。此時,晶片組可達成單封裝化。

又,實施形態中雖使用了矩陣型基板但亦可使用單片化基板。

(實施形態2)

圖14及圖15係關於本發明之其他實施形態(實施形態2)的無引線型半導體裝置製造方法之圖,圖14係

五、發明說明 (26)

表示半導體裝置製造方法之各工程剖面圖，圖 1 5 係半導體元件被固定且附上導線後之基板平面圖。

本實施形態 2，係於實施形態 1 中，沿著基板 2 0 被切斷之線形成溝 2 5。溝 2 5 雖可藉由切割刀或蝕刻而形成，但在本實施形態 1 中係藉由蝕刻而形成。關於溝 2 5 之形成，雖未圖示，但係基板 2 0 之單面全域設置光阻膜後，曝光成所定圖案，之後將光阻模顯影而形成格子紋狀之溝，接著藉由蝕刻法在基板 2 0 之單面設置格子紋狀之溝 2 5。本實施形態 2 中，使用和實施形態 1 相同之基板 2 0，例如厚度為 0.125~0.2mm 之銅板。而溝 2 5 之溝底厚度，例如，可作成 50 μ m。

若根據此種方法，切割刀 2 2 之切斷深度僅為溝 2 5 之溝底，由於可減少切削量，故可縮短外部電極端子化及單片化之時間。

又，由於切削量減少而切割刀 2 2 之磨耗亦少，故可延長切割刀 2 2 之壽命。

本實施形態 2，係將溝 2 5 設於基板 2 0 之背面而製造無引線型半導體裝置 1 的例子。茲佐以圖 1 4 之工程剖面圖來說明半導體裝置之製造方法。如圖 1 4 (a) 所示，準備和實施形態 1 相同之一片導電性基板 2 0。之後，如前述般在該基板 2 0 之背面以蝕刻法縱橫形成溝 2 5。藉由前記格子紋之溝 2 5，如圖 1 5 所示，形成了矩陣狀之區劃部分 4。區劃部分 4 之寸法和實施形態 1 相同，縱橫之各邊長為 0.5mm。圖 1 5 係沒有溝之面，亦即，將半導

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (27)

體元件 5 固定在基板 20 之主面，且導線 7 之連接結束後之基板 20 的平面圖。同圖中溝 25 及區劃部分 4 係以虛線表示。又，溝 25 形成前或形成後之階段中，為了使半導體元件 5 和導線 7 之固定（連接）良好可形成電鍍膜 11（未圖示）。

接著，在沒有溝的面，亦即基板 20 之主面上除了和前記實施形態 1 一樣固定半導體元件 5，圖 14（c）所示般還將半導體元件 5 之電極，和半導體元件 5 周圍之區劃部分 4 之背面之基板主面側以導電性之導線 7 連接（參照圖 15）。

接著，如圖 14（d）所示，為了包覆半導體元件 5 及導線 7，藉由移轉模封在基板 20 之主面上以絕緣性樹脂形成樹脂層 3a。樹脂層 3a 係均勻厚度地被形成。又，半導體元件 5 及導線 7 係毫無間隙地被樹脂所包覆。

接著，如圖 14（e）所示，和實施形態 1 相同地，在基板 20 之背面（區劃部分 4 之表面）形成未圖示之外裝電鍍膜 13。

接著，如圖 14（f）所示，在樹脂層 3a 之表面全域貼上當作支持部材的膠膜 21，之後，以基板 20 為上面以切割刀 22 將基板 20 縱橫切斷。切割刀 22 係沿著前記溝 25 之延展方向上呈相對移動，而將溝 25 之溝底切斷去除。此時亦可使半導體元件 5 之背面不被切割刀切斷。

又，單位基板部分之間，藉由切割刀 22 將基板 20

五、發明說明 (28)

與黏貼在該基板 20 之樹脂層 3a 切斷，可達到單片化之目的。藉由基板 20 之切斷，區劃部分 4 會成為電氣性獨立之區劃部分 4。又，藉由樹脂層 3a 之切斷可形成樹脂封止體 3。

接著，如圖 14 (g) 所示，藉由將膠膜 21 自樹脂封止體 3 剝離除去以多數製造無引線型半導體裝置 1。

本實施形態 2 中，雖說明了設置等間隔之格子紋狀溝 25 之例子，但本發明並不限定於此。亦即，溝在區劃部分為正方形時是以等間隔而設置，但在區劃部分為長方形時，縱、橫之溝間隔會不同。又，亦可形成部分寸法不同之區劃部分。又，在基板之切斷分離係以雷射光束照射之分斷或蝕刻法之分斷時，區劃部分之形狀即使是相鄰區劃部分間亦可有不同之形狀或寸法。

若根據本實施形態 2 則有以下效果。

由於成為沿著無引線型半導體裝置之邊配置 2 列以上外部電極端子 2 之構造，故可使外部電極端子 2 增多。

在外部電極端子必須要增多的無引線型半導體裝置中，由於外部電極端子係沿著樹脂封止體之單邊呈一列排列，樹脂封止體之一邊的長度勢必變長，使樹脂封止體加大，導致半導體裝置大型化，但本實施形態 1 之情況，由於外部電極端子 2 係沿著半導體裝置之各邊呈 2 列配置之構成，故可使樹脂封止體 3 縮小，達成半導體裝置 1 之小型化。

由上記 (1) 及 (2)，即使是小的樹脂封止體也能

五、發明說明 (29)

使外部電極端子 2 增多，達成多端子化。這是多機能半導體裝置所期望的。

由於外部電極端子 2 係將金屬板藉由切割刀縱橫切斷而形成，故外部電極端子 2 的形狀及寸法可有較高精確度。

由於外部電極端子 2 係以切割刀將金屬板縱橫切斷而形成，故外部電極端子 2 之周緣較難產生因切斷所致之長條狀突起（加工疤）而提升電極平坦度。其結果為，使用焊錫等將無引線型半導體裝置 1 實裝在主機板、模組基板、實裝基板等之配線基板 1 5 時，前記突起所致和外部電極端子 2 的實裝基板之凸塊（配線）1 7 的接觸不良較難產生，可提升實裝強度及實裝之信賴性。

由於藉由切斷 1 片金屬板而能輕易形成區劃部分（外部電極端子），故可達成降低半導體裝置之製造成本。

基板 2 0 之切斷步驟中，切割刀 2 2 之切斷深度僅為溝 2 5 之溝底，由於切削量降低，故可縮短外部電極端子化及單片化之時間。

承上記（ 7 ），由於切削量減少而切割刀 2 2 之磨耗亦少，故可延長切割刀 2 2 之壽命。

根據上記（ 1 ）～（ 8 ），可提高實裝之信賴性，而能低價地製造小型且外部電極端子數多的無引線型半導體裝置。

即使在本實施形態 2 中，也可和實施形態 1 一樣採用種種變形構成，此時便具有和前記實施形態 1 相同之效果

五、發明說明 (30)

。

(實施型態 3)

圖 1 6 係表示本發明之其他實施形態 (實施形態 3) 之無引線型半導體裝置之製造方法的各工程剖面圖。本實施形態 3 中，半導體裝置 1 之製造所用之基板 2 0，和實施形態 2 恰巧相反是在半導體元件固定面側設有格子紋狀的溝 2 5 之構造。換言之，係將實施形態 2 中使用之具有溝 2 5 的基板 2 0 正反顛倒而使用之。

茲佐以圖 1 6 之工程剖面圖來說明本實施形態 3 之無引線型半導體裝置製造方法。如圖 1 6 (a) 所示，將格子紋狀的溝 2 5 作為上面 (正面) 後，和前記實施形態 1 及實施形態 2 一樣將半導體元件 5 固定在溝 2 5 存在之面。

接著，如圖 1 6 (c) 所示般將半導體元件 5 之電極，和半導體元件 5 周圍之區劃部分 4 之背面之基板主面側以導電性之導線 7 連接。

接著，如圖 1 6 (d) 所示，為了包覆半導體元件 5 及導線 7，藉由移轉模封在基板 2 0 之主面上以絕緣性樹脂形成樹脂層 3 a。樹脂層 3 a 係均勻厚度地被形成。又，半導體元件 5 及導線 7 係毫無間隙地被樹脂所包覆。

接著，如圖 1 6 (e) 所示，和實施形態 1 相同地，在基板 2 0 之背面 (區劃部分 4 之表面) 形成未圖示之外裝電鍍膜 1 3。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(31)

接著，如圖 1 6 (f) 所示，在樹脂層 3 a 之表面全域貼上當作支持部材的膠膜 2 1，之後，以基板 2 0 為上面以切割刀 2 2 將基板 2 0 縱橫切斷。切割刀 2 2 係沿著前記溝 2 5 之延展方向上呈相對移動，而將溝 2 5 之溝底切斷去除。此時亦可使半導體元件 5 之背面不被切割刀切斷。

又，單位基板部分之間，藉由切割刀 2 2 將基板 2 0 與黏貼在該基板 2 0 之樹脂層 3 a 切斷，可達到單片化之目的。藉由基板 2 0 之切斷，區劃部分 4 會成為電氣性獨立之區劃部分 4。又，藉由樹脂層 3 a 之切斷可形成樹脂封止體 3。

接著，如圖 1 6 (g) 所示，藉由將膠膜 2 1 自樹脂封止體 3 剝離除去以多數製造無引線型半導體裝置 1。

本實施形態 3 具有和實施形態 2 相同之效果。又，即使在本實施形態 3 中，也可和實施形態 1 一樣採用種種變形構成，此時便具有和前記實施形態 1 相同之效果。

圖 1 7 乃至圖 1 9 係以實施形態 3 之變形例 1 來製造半導體裝置之圖，圖 1 7 係表示半導體裝置製造中的切割狀態的剖面圖，圖 1 8 係被製造之半導體裝置的底面圖，圖 1 9 係半導體裝置之部分放大剖面圖。

本變形例 1 中，在切斷基板 2 0 之溝 2 5 之溝底的切割刀 2 2 上，如圖 1 7 所示，用以分離單位基板領域與單位基板領域的切割，實施形態 2 相同地係以和溝 2 5 寬度相同之厚度的切割刀 2 2 來切斷，而用以形成區劃部分 4

五、發明說明 (32)

(外部電極端子 2) 之切割則以較溝 2 5 之溝寬為寬 (厚) 之切割刀 2 2 a 來切斷。

此變形例 1 之情況，如圖 1 8 及圖 1 9 所示，外部電極端子 2 之實裝面上間隔較寬，其結果為，實裝時接合材即 P b S n 焊錫所致之外部電極端子 2 間短路不良會較難發生。

圖 2 0 及圖 2 1 係以實施形態 3 之變形例 2 來製造半導體裝置之圖，圖 2 0 係被製造之半導體裝置剖面圖，圖 2 1 係半導體裝置之部分放大剖面圖。本變形例 2，係和變形例 1 相反，切斷區劃部分 4 (外部電極端子 2) 之切割刀係以較溝 2 5 之溝寬更窄 (薄) 之切割刀來切斷。

本變形例 2 中，可達成因切削量降低所致之切割刀長壽化。

圖 2 2 及圖 2 3 係關於實施形態 3 之變形例 3 之半導體裝置之製造的圖，圖 2 2 係表示於半導體裝置製程中藉由研磨形成外部電極端子之狀態的模式剖面圖，圖 2 3 係表示研磨基板表面之狀態的模式平面圖。本變形例 3 中，如圖 2 3 所示，另一個旋轉的砂輪 3 0 自基板 2 0 的一端側往另一端側接觸移動，藉由研磨而削去溝 2 5 之溝底部份。此外，為了方便說明，圖 2 2 中將回轉軸 3 0 a 所支持的砂輪 3 0 縮小而圖示。

在本研磨之前，本變形例 3 中，係藉由移轉模封形成樹脂層 3 a 後，不張貼膠膜 2 1。又，單片化係藉由研磨、雷射光束照射而行之。

五、發明說明 (33)

本變形例 3 中，具有可以短時間完成端子單片化之效果。

圖 2 4 係本實施形態 3 之變形例 4 之半導體裝置製造中外部電極端子之形狀的圖示。本變形例 4 中，係在區劃部分 4 之面對樹脂層 3 a 之面上設有溝 3 1。由於該構成可使構成樹脂封止體 3 的絕緣性樹脂滲入該溝 3 1 內，而可提升和區劃部分 4（外部電極端子 2）之接著強度，區劃部分 4（外部電極端子 2）較難自半導體裝置 1 脫落，而提高製品的信賴度。

圖 2 5 係實施形態 3 之變形例 5 之半導體裝置製程中外部電極端子之形狀圖示。本變形例 5 中，係在區劃部分 4 之面對樹脂層 3 a 之面上設置複數之坑 3 2。由於該坑 3 2 可使構成樹脂封止體 3 的絕緣性樹脂滲入其內，而可提升和區劃部分 4（外部電極端子 2）之接著強度，區劃部分 4（外部電極端子 2）較難自半導體裝置 1 脫落，而提高製品的信賴度。

（實施型態 4）

圖 2 6 係表示本發明之其他實施形態（實施形態 4）之無引線型半導體裝置之製造方法的各工程剖面圖。本實施形態 4，係如實施形態 2 和實施形態 3 般，非於基板 2 0 之單面設置溝 2 5 之構造，而是在基板 2 0 之兩面分別相對設置溝 2 5 之範例。基板 2 0 的兩面設置溝 2 5，其溝底則為維持機械強度之所定厚度。例如，溝 2 5 之底

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明 (34)

的厚度為 $50\mu\text{m}$ 。

茲佐以圖 2 6 之工程斷面圖說明本實施形態 4 之無引線型半導體裝置製造方法。如圖 2 6 (a) 所示，在兩面相對位置設置格子紋狀之溝 2 5 的基板 2 0 的一面上，和實施形態 3 相同將半導體元件 5 固定 (參照圖 2 6 (b))。

接著，如圖 2 6 (c) 所示般將半導體元件 5 之電極，和半導體元件 5 周圍之區劃部分 4 之背面之基板主面側以導電性之導線 7 連接。

接著，如圖 2 6 (d) 所示，為了包覆半導體元件 5 及導線 7，藉由移轉模封在基板 2 0 之主面上以絕緣性樹脂形成樹脂層 3 a。樹脂層 3 a 係均勻厚度地被形成。又，半導體元件 5 及導線 7 係毫無間隙地被樹脂所包覆。

接著，如圖 2 6 (e) 所示，和實施形態 1 相同地，在基板 2 0 之背面 (區劃部分 4 之表面) 形成未圖示之外裝電鍍膜 1 3。

接著，如圖 2 6 (f) 所示，在樹脂層 3 a 之表面全域貼上當作支持部材的膠膜 2 1，之後，以基板 2 0 為上面以切割刀 2 2 將基板 2 0 縱橫切斷。切割刀 2 2 係沿著前記溝 2 5 之延展方向上呈相對移動，而將溝 2 5 之溝底切斷去除。此時亦可使半導體元件 5 之背面不被切割刀切斷。

又，單位基板部分之間，藉由切割刀 2 2 將基板 2 0 與黏貼在該基板 2 0 之樹脂層 3 a 切斷，可達到單片化之

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (35)

目的。藉由基板 20 之切斷，區劃部分 4 會成為電氣性獨立之區劃部分 4。又，藉由樹脂層 3a 之切斷可形成樹脂封止體 3。

接著，如圖 16 (g) 所示，藉由將膠膜 21 自樹脂封止體 3 剝離除去以多數製造無引線型半導體裝置 1。

本實施形態 4 係具有實施形態 2 及實施形態 3 之效果的一部份效果。又，即使在本實施形態 4 中，亦有可能採用和實施形態 1 相同的種種變形例，該情況會和前記實施形態 1 具有相同之效果。

本實施形態 4 中，區劃部分 4 (外部電極端子 2) 之實裝面上的輪廓部分，最小由溝 25 而決定，故可形成形狀正確之區劃部分 4 (外部電極端子 2) 係為其特長。

圖 27 乃至圖 29 係以本實施形態 4 變形例 1 來製造半導體裝置之圖，圖 27 係表示半導體裝置製造中的切割狀態的剖面圖，圖 28 係被製造之半導體裝置的剖面圖，圖 29 係半導體裝置之部分放大剖面圖。

本實施形態 4，係於將基板 20 之溝 25 之溝底切斷的切割刀 22 上，如圖 27 所示，用以分離單位基板領域與單位基板領域的切割，實施形態 2 相同地係以和溝 25 寬度相同之厚度的切割刀 22 來切斷，而用以形成區劃部分 4 (外部電極端子 2) 之切割則以較溝 25 之溝寬為窄 (薄) 之切割刀 22b 來切斷。

本變形例 4，由於在實裝面上相鄰之外部電極端子 2 (區劃部分 4) 之間隔叫溝底部份寬，故以 PbSn 焊錫

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(36)

實裝無引線型半導體裝置之際，相鄰之區劃部分4（外部電極端子2）不會被PbSn焊錫做電氣性接觸，而提高實裝信賴度。

又，本實施形態4之變形例1中，外部電極端子2係沿著半導體裝置1之各邊呈3列設置。因此，半導體裝置1可達到更小型化、多端子化。

圖30係以實施形態4之變形例2之半導體裝置製造方法之部分的工程剖面圖。實施形態4之變形例2中，如圖30（a）～（d）所示，僅圖示了基板20之預備（a）、以填充材33填埋半導體元件裝設面側之溝25（b）、半導體元件固定（c）、打線（d）。填埋溝25之填充材33，例如可將絕緣性環氧樹脂以網版印刷法填埋。填充材33之表面則和基板20之表面大略一致以不會造成半導體元件固定時的障礙。

藉由以填充材33填埋半導體元件5固定面側之溝25，在以切割法等形成外部電極端子2（區劃部分4）時由於必定可隱蔽半導體元件5之背面，故可防止水分從溝25侵入，提高半導體裝置之信賴性。

（實施型態5）

圖31係以本發明之其他實施型態（實施形態5）之半導體裝置製造方法製造之無引線型半導體裝置的剖面圖，圖32係半導體裝置之底面圖。本實施形態5係將沿著半導體裝置1各邊排列3列之外部電極端子2之內側的區

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明（37）

劃部分4排除而能在半導體元件5之背面、和實裝時配線基板之表面間保持所定空隙之構造，也就是所謂的間隙構造（stand-off）。此為在基板20之狀態下就將單位基板部分之中央部分設置矩形之穴，之後經過晶片焊接、打線、移轉模封、切割以及單片化而可製造圖31之構造的半導體裝置1。圖32係半導體裝置1之底面圖，中央部分不存在區劃部分4（外部電極端子2）。

藉由形成此種此種間隙構造，在實裝時，即使實裝基板上存在有異物，由於半導體元件5的下方還有空間，故異物較難造成障礙。

（實施形態6）

圖33係以本發明之其他實施型態（實施形態6）的無引線型半導體裝置製造方法所製造之無引線型半導體裝置的剖面圖，圖34係半導體裝置的底面圖。本實施形態6係和實施形態5一樣為間隙構造。此實施形態中在基板20之狀態下將必須離間之基板領域面側以半蝕刻使其變薄。即使為此構造，也和實施形態5一樣，在實裝時當有異物面對經過半蝕刻的區劃部分4時異物也較難引起障礙。

（實施形態7）

圖35乃至圖38係本發明之其他實施型態（實施形態7）之無引線型半導體裝置製造方法的圖示，圖35係

五、發明說明 (38)

所製造之無引線型半導體裝置的剖面圖，圖 3 6 係半導體裝置的平面配置透視圖，圖 3 7 係半導體裝置之底面圖，圖 3 8 係半導體裝置之局部放大剖面圖。

本實施形態 7 之半導體裝置製造方法中，溝底之除去係將每數條的溝 2 5 之溝底除去以形成外部電極端子 2。此例中係將每一條溝 2 5 之溝底切斷而除去之例。藉由採用此種手法具有可自由選擇外部電極端子 2 之大小及間隙之優點。

(實施形態 8)

圖 3 9 乃至圖 4 1 係本發明之其他實施形態 (實施形態 8) 之無引線型半導體裝置製造方法的圖示，圖 3 9 係所製造之無引線型半導體裝置的剖面圖，圖 4 0 係半導體裝置的平面配置透視圖，圖 4 1 係半導體裝置之底面圖。

本實施形態 8 係沿著半導體裝置 1 各邊將包含最外周列相互鄰接之 3 列的區劃部分 4 作為外部電極端子 2 之例，但係將由外側向內側的第 4 列之所定區劃部分 4 作為外部電極端子 2 使用之例。亦即，如這些圖所示 A 的部分係和第 3 列之所定區劃部分 4 及第 4 列之所定區劃部分 4 做電氣性連接。此為例如可在實施形態 3 所用之基板 2 0 上，A 之部分不蝕刻而使其為和鄰接之區劃部分 4 的部分聯繫之構造而製造。圖中半導體元件 5 之下方的一個區劃部分 4 與半導體元件 5 之外側的一個區劃部分 4 雖做電氣性連接，但可再和半導體元件 5 之下方的區劃部分 4 做電氣

五、發明說明 (39)

性連接，又，半導體元件 5 之外側之其他區劃部分 4 亦可以和半導體元件 5 之下方的區劃部分 4 做電氣性連接。

若根據本實施形態 8，則位於半導體元件 5 正下方的區劃部分 4 亦可當作外部電極端子 2 而使用。其結果為，對實裝所使用的配線基板而言增加了配線構圖設計的自由度。

(實施形態 9)

圖 4 2 及圖 4 4 係本發明之其他實施形態 (實施形態 9) 之無引線型半導體裝置製造方法之圖示，圖 4 2 係半導體裝置製造方法中所用之基板的模式平面圖，圖 4 3 係沿著圖 4 2 之 A - A 線的剖面圖，圖 4 4 係沿著圖 4 2 之 B - B 線的剖面圖。

本實施形態 9 中，係基板 2 0 形成時，在溝 2 5 縱橫交叉的基板地點上設有貫通孔 4 0。藉由在溝 2 5 縱橫交叉的基板地點上設有貫通孔 4 0 可減少切割之部分，故可縮短切削時間，亦可縮短區劃部分 (外部電極端子) 的形成時間。又，藉由切割刃切斷之交叉部分亦較難產生加工疤。

圖 4 3 及圖 4 4 中鄰接之區劃部分 4 連結之連結部分 4 1 都施以影線而圖示。圖 4 2 之連結部分 4 1 亦施以影線。

(實施形態 1 0)

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(40)

圖45乃至圖48係本發明之其他實施形態(實施形態10)之無引線型半導體裝置之製造方法的圖示，圖

45係所製造之無引線型半導體裝置的剖面圖，圖46係半導體裝置之平面配置透視圖，圖47係半導體裝置的底面圖，圖48係表示半導體裝置製造方法的局部工程剖面圖。

本實施形態10中，係將半導體元件5所固定之區劃部分4一體化而作成可充分固定半導體元件5之大小的晶片固定區劃部分42，除了可提升支持半導體元件5之部分的機械強度，還可將半導體元件5所產生的熱更有效地傳導而提升散熱性。

此例係可於例如區劃部分4所用之基板20上，將區劃部分4切割後不將欲連結之的部分之間蝕刻而以聯繫著區劃部分4之構造(晶片固定區劃部分42)的方式而製造。

亦即，圖48係本實施形態10之半導體裝置製造方法之局部工程剖面圖。如圖48(a)~(c)所示，為僅圖示備妥基板20(a)、固定半導體元件(b)、焊接(c)。如圖48(a)所示，係將區劃部分4切割後不將欲連結之的部分之間蝕刻而以聯繫著區劃部分4之構造(晶片固定區劃部分42)。

(實施型態11)

圖49乃至圖51係本發明之其他實施形態(實施形

(請先閱讀背面之注意事項再填寫本頁)

訂

象

五、發明說明 (41)

態 1 1) 之半導體裝置製造方法之圖示，圖 4 9 係半導體裝置的剖面圖，圖 5 0 係半導體裝置的平面配置透視圖，圖 5 1 係半導體裝置製造方法之部份工程剖面圖。

本實施形態 1 1 之技術思想和實施形態 8 相同，將半導體元件 5 正下方的區劃部分 4 亦當作外部電極端子 2 使用。如圖 5 1 (a) ~ (d) 所示，僅圖示備妥基板 2 0 (a)、將區劃部分 4 之間做電氣性連接之焊接 (b)、固定半導體元件 (c)、焊接 (d)。

本實施形態 1 1 中，如圖 5 1 (a) 所示，在準備了兩面具有溝 2 5 的基板 2 0 後，於基板 2 0 之半導體元件 5 所固定之面 (主面) 上，如圖 5 1 (b) 所示，將固定半導體元件 5 之領域周圍將成為外部電極端子 2 的領域，和半導體元件 5 所固定之所定區劃部分 4 以導電性之導線 4 3 做電氣性連接。

接著，以絕緣性接著劑 9 (參照圖 4 9) 彷彿夾住一部份之前記導線 4 3 般地將前記半導體元件 5 固定在基板 2 0 上。由於此狀態下無法看見導線 4 3，故示於圖 4 9 及圖 5 0。本實施形態 1 1 中，如圖 5 0 所示，係將半導體元件 5 周圍之區劃部分 4 彼此亦以導線 4 3 做電氣性連接而可分別當作外部電極端子 2 使用。

接著，如圖 5 1 (d) 所示，進行打線，其後施以和實施形態 4 相同之順序加工而製造圖 4 9 及圖 5 0 所示之半導體裝置 1。

即使在本實施形態 1 1 中，亦可和實施形態 8 相同地

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(42)

在半導體元件5下方亦形成外部電極端子2。其結果為，可增加實裝基板之配線圖形等設計的自由度。

(實施形態12)

圖52係以本發明之其他實施形態(實施形態12)之半導體裝置製造方法所製造之無引線型半導體裝置的剖面圖，圖53係表示半導體裝置之製造方法的部分工程剖面圖。圖53(a)~(c)中，僅圖示備妥基板20(a)、固定半導體元件(b)、打線(c)。

本實施形態12係在兩面設有溝25的基板20上，如圖53(a)所示，在固定半導體元件5之前將固定半導體元件5之領域之溝25以填充材44填埋，之後如圖53(b)所示，分別將半導體元件5固定在所定地點，接著如圖53(c)所示將半導體元件5之電極和區劃部分4以導線7連接。其後依照實施形態11之順序進行加工，以製造圖52所示之半導體裝置1。

若根據本實施形態12，藉由將位於半導體元件5所固定之領域的溝25部分填埋填充材44，在以切割法等形成外部電極端子2(區劃部分4)時也必定能隱藏半導體元件5之背面，故可防止溝25導入水分之侵入，而可提高半導體裝置之信賴性。此外，填入溝25的材料，亦可為填充材44與接著劑9併用。

(實施形態13)

五、發明說明 (43)

圖 5 4 係以本發明之其他實施形態 (實施形態 1 3) 之半導體裝置製造方法所製造之無引線型半導體裝置的平面配置透視圖。

本實施形態 1 3 , 係使半導體元件 5 之邊和縱橫垂直設置之溝 2 5 交叉而將半導體元件 5 固定在基板 2 0 上而製造之半導體裝置 1 。藉由此法, 可獲得更多可當作外部電極端子 2 使用的區劃部分 4 。

(實施形態 1 4)

圖 5 5 係本發明之其他實施形態 (實施形態 1 4) 之半導體裝置製造方法的各工程剖面圖。本實施形態 1 4 係以移轉模封以外的方法來形成樹脂層 3 a 之例, 例如, 以定量分料器 (dispenser) 形成之例。

基板 2 0 雖無特別限定, 但我們以使用兩面具有溝 2 5 的基板 2 0 製造半導體裝置之例子來說明。如圖 5 5 (a) 所示, 在準備了兩面各自設有相對應之格子紋路狀的溝 2 5 之基板 2 0 後, 在基板 2 0 的一面上, 和前記實施形態 4 一樣固定半導體元件 5 (參照圖 5 5 (b)) 。

接著, 如圖 5 5 (c) 所示將半導體元件 5 的電極, 和半導體元件 5 周圍所定區劃部分 4 之導電性之導線 7 連接。

接著, 如圖 5 5 (d) 所示, 將環氧樹脂等絕緣性樹脂液 4 6 自定量分料器的噴嘴 4 5 由基板 2 0 上方注入所定量, 包覆半導體元件 5 及導線 7 , 當然此處需要有能避

五、發明說明 (44)

免自基板 20 之邊緣流出之手段。亦即，除了選擇樹脂的黏度，雖未圖示，例如為了使樹脂不致流出基板 20 外側，可在基板 20 的周圍設置所定高度的擋板作為提防。圖中雖只圖示了一個噴嘴 45，實際上是以具有多數之噴嘴的定量分料器來進行樹脂供給。

接著，將絕緣性樹脂液 46 以所定條件烘乾，形成如圖 55 (e) 所示之包覆半導體元件 5 及導線 7 的樹脂層 3a。樹脂層 3a 由於半導體元件 5 及導線 7 之存在，而表面呈凹凸狀，但為毫無間隙地包覆半導體元件 5 及導線 7。為了不形成凹凸狀表面，可於定量分料器供給絕緣性樹脂液 46 之後，以刮刀等金屬器具進行平面加工。又，絕緣性樹脂液 46 亦可使用 UV 硬化樹脂（紫外線硬化型樹脂）。

接著，如圖 55 (e) 所示，在基板 20 之背面形成未圖示之外裝電鍍膜 13（圖中僅以符號記載）。

接著，如圖 55 (f) 所示，在樹脂層 3a 張貼膠膜 21 當作支持部材，之後，將基板 20 作為上面而以 2 種切割刀將基板 20 縱橫切斷。亦即，以較溝 25 寬度為窄（薄）之切割刀 22b 切斷溝 25 之溝底而形成獨立之區劃部分 4，以和溝 25 之溝寬略同之切割刀 22 切斷單位基板領域之間（單片化）。此單位基板領域間之切斷亦為溝 25 之部分。又，藉由樹脂層 3a 之切斷即形成樹脂封止體 3。

接著，如圖 55 (g) 所示，將膠膜 21 自樹脂封止

五、發明說明 (45)

體 3 剝離除去便可複數製造無引線型半導體裝置 1。

本實施形態 1 4 具有實施形態 3 之部分效果。樹脂供給亦可以定量分料器以外之儀器行之。

(實施形態 1 5)

圖 5 6 乃至圖 6 3 係本發明之其他實施形態 (實施形態 1 5) 之半導體裝置製造方法的圖示。本實施形態 1 5 除了在基板的一面固定半導體元件，其他像是將半導體元件之電極與基板的所定地點以導電性之導線連接、以單面模封包覆半導體元件等、其後將基板切斷以形成外部電極端子、並去除多餘之基板等步驟，都和前記各實施形態相同。

但是，在本實施形態 1 5 中，製造半導體裝置之際所使用的基板，係以固定半導體元件之矩形垂片、及連繫著由和該垂片相互平行延伸存在且相鄰之前記垂片所延伸存在之引線或基板框的複數引線來構成單位基板部分這點上不同。又，前記引線係在途中具有兩個以上之導線連接領域之構成。

接著，茲佐以圖 6 0 來說明半導體裝置的製造方法。如圖 6 0 (a) 所示，備妥基板 2 0。基板 2 0 係有如圖 6 1 所示之圖形。該基板 2 0 之材質、厚度和前記各實施形態略同。又，圖形係將基板 2 0 以選擇性蝕刻或精密鑽鑿加工而製造。

基板 2 0 係以矩形 (長方形) 之基板框 5 0，及在該

(請先閱讀背面之注意事項再填寫本頁)

訂

象

五、發明說明(46)

基板框50內整列配置之單位基板部分所構成。包含單位基板部分之矩形領域稱為單位基板領域。單位基板部分，係由固定半導體元件5之矩形垂片51、及連繫著由和該垂片51相互平行延伸存在且相鄰之前記垂片51所延伸存在之引線52或基板框50的複數引線52所成。因此，任一引線52皆和基板框50平行。又，基板20之主面至少和半導體元件或導線連接之部分上形成有電鍍膜11（參照圖59）。

圖61所示之基板20，雖無特別限定，但整列配置了3行7列合計21個單位基板部分，可由1片基板20製造21個半導體裝置1。此外，圖61係已經固定了半導體元件5，半導體元件5之電極6和引線52之所定地點（打線地點）係以導線7連接著。

接著，如圖60（b）及圖61所示，在基板20之一面（主面）之各垂片51上透過接著劑9將半導體元件5固定（參照圖59）。接著劑9可為絕緣性接著劑或導電性接著劑。本實施形態1中，垂片51係以較半導體元件5為大之例子來說明。

接著，如圖60（c）及圖61所示，將半導體元件5之電極、及引線52之所定打線地點以導電性之導線7連接（參照圖56及圖57）。本實施形態1中，導線固定領域係沿著引線52之長方向上設有2地點。為了分辨該2地點，圖61係以虛線繪出。

接著，如圖60（d）所示，藉由移轉模封將半導體

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明 (47)

元件 5 及導線 7 以絕緣性樹脂 (樹脂層 3 a) 覆蓋進行封止。此移轉模封進行時，可以真空吸引用吸嘴 5 3 將基板 2 0 之垂片 5 1 密合在封膠模具之下模面。該狀態示於圖 6 3。此外，圖 6 0 (d) 中，吸嘴 5 3 為示意圖方式記載。

如圖 6 3 所示，封膠模具 5 4 之下模 5 5 與上模 5 6 之間咬著基板 2 0。基板 2 0 之基板框 5 0 的內側領域係位於設在上模 5 6 之分歧面 (parting 面) 上之矩形坑所成之凹模 5 7 (cavity) 內，各半導體元件 5 及導線 7 係位於凹模 5 7 內。在移轉模封中，由圖中未繪出之閘門壓入樹脂，使凹模 5 7 內充滿樹脂，但此時各垂片 5 1 的下方，亦即，垂片 5 1 和下模 5 5 接觸面亦會滲入樹脂。因此，若如圖 6 2 的示意圖所示在下模 5 5 以吸嘴 5 3 將垂片 5 1 以箭頭方向做真空吸引，則可使各垂片 5 1 和平坦之分歧面密著而防止樹脂滲入。

藉此，在沒有樹脂附著在垂片 5 1 及引線 5 2 之下方的狀態下，在基板 2 0 的主面側，會形成凹模 5 7 之形狀所規定之一定厚度的樹脂層 3 a (參照圖 6 0 (d))。

接著，如圖 6 0 (e) 所示，在基板 2 0 之背面形成未圖示之外裝電鍍膜 1 3 (圖中僅以符號標示，參照圖 5 9)。

接著，如圖 6 0 (f) 所示，在樹脂層 3 a 張貼膠膜 2 1 當作支持部材，之後，將基板 2 0 作為上面而以 2 種切割刀將基板 2 0 縱橫切斷。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (48)

切割刀 2 2 之切斷，係和引線 5 2 呈垂直的方向而切斷。又，引線 5 2 連在垂片 5 1 之根部、2 處打線地點之交界部分、單位基板部分（單位基板領域）和單位基板部分（單位基板領域）之交界部分、單位基板部分（單位基板領域）和基板框 5 0 之交界部分亦都進行切斷。

又，單位基板部分（單位基板領域）和單位基板部分（單位基板領域）之交界部分之切斷及單位基板部分（單位基板領域）和基板框 5 0 之交界部分之切斷，會同時切斷樹脂層 3 a。藉由樹脂層 3 a 之切斷而製造出半導體裝置 1、而包覆半導體元件 5 及導線 7 的樹脂層 3 a 會成為樹脂封止體 3。樹脂層 3 a 之切斷中並不會完全切斷膠膜 2 1。由於此切斷係在 X Y 方向之 2 方向上切斷，故以在切斷 1 個方向後各部份依然能被膠膜 2 1 所維持為理想。

接著，如圖 6 0 (g) 所示，將膠膜 2 1 自樹脂封止體 3 剝離除去而複數製造無引線型半導體裝置 1。圖 5 6 乃至圖 5 9，係以此方法製造之半導體裝置 1 的圖示。圖 5 6 係所製造之無引線型半導體裝置的剖面圖，圖 5 7 係表示除掉半導體裝置之樹脂封止體的外型輪廓線之狀態的平面圖，圖 5 8 係半導體裝置之底面圖，圖 5 9 係半導體裝置之局部放大剖面圖。

半導體裝置 1，其實裝面側，如圖 5 8 所示，係有四角之垂片 5 1 位於中央，外部電極端子 2 沿著前記垂片 5 1 之各邊呈 2 列整列配置之構造。

本實施形態 1 5 的半導體裝置 1，在實裝時可僅將外

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明(49)

部電極端子2固定在配線基板上，亦可將外部電極端子2及半導體元件5均固定在配線基板上。

本實施形態15在製造無引線型半導體裝置1之觀點，和前記各實施形態具有部分相同之效果。

又，本實施形態15中，形成外部電極端子2之引線52係呈兩端被支持之構造，由於非單持樑構造，故在封膠時，不會翹起。因此外部電極端子2的實裝面上不會附著樹脂。

又，本實施形態15中打線處雖為兩處，但亦可為更多地點。亦即，若可以切割刃分割成更多的話，一根引線52就可形成更多的外部電極端子2。

(實施形態16)

圖64乃至圖69係本發明之其他實施形態(實施形態16)之半導體裝置製造方法的圖示。本實施形態16，係有鑑於實施形態15之單位基板部分係由垂片51及引線52所構成，故無法有效利用矩形之單位基板領域的四個角落。因此，能充分利用四個角落的就是本實施形態。

本實施形態16中，使用圖68所示之基板20。為了明瞭單位基板領域，圖69為局部放大圖。圖68及圖69係晶粒接合及打線結束後之狀態的平面圖。

本實施形態16中，在將基板20圖形化之際，會形成在單位基板領域之四角落領域中將基板框50和引線

五、發明說明 (50)

5 2 直接或透過輔助片 6 0 將兩端連結，且在其長方向上複數形成具有複數導線連接領域的角落引線 6 1 的圖形。然後，角落引線 6 1 之導線連接領域上亦連接著連接半導體元件之電極的導線 7，在引線之選擇性去除時，進行角落引線 6 1 之各導線連接領域之間的分斷、輔助片 6 0 之去除。圖 6 8 中，爲了怕指示處不清楚，故除了基板 2 0 及基板框 5 0 其他符號皆予以省略。

使用圖 6 8 所示之基板 2 0 再以和實施形態 1 5 相同之工程製造半導體裝置 1。切斷引線 5 2 之際，令切割刀直接直線前進除了可進行角落引線 6 1 之切斷而形成外部電極端子 2，而由於輔助片 6 0 的寬度較切割刀窄，且沿著切割刀之前進方向存在，故藉由切割刀就可切斷去除。

其結果爲，可製造出圖 6 4 乃至圖 6 7 所示的半導體裝置 1。圖 6 4 係半導體裝置的剖面圖，圖 6 5 半導體裝置之平面配置透視圖，圖 6 6 係半導體裝置之底面圖，圖 6 7 係半導體裝置之局部放大剖面圖。如圖 6 5 及圖 6 6 所示，單位基板領域之四角落亦形成了外部電極端子 2。

本實施形態 1 6 中，由於形成外部電極端子 2 的引線 5 2 及角落引線 6 1 係兩端受到支持之構造，非單持樑構造，故在封膠時，不會翹起。因此外部電極端子 2 的實裝面上不會附著樹脂。

本實施形態 1 5 在製造無引線型半導體裝置 1 之觀點，和前記各實施形態具有部分相同之效果。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (51)

(實施型態 1 7)

圖 7 0 乃至圖 7 2 係本發明之其他實施形態 (實施形態 1 7) 之半導體裝置製造方法的圖示，圖 7 0 係半導體裝置的剖面圖，圖 7 1 半導體裝置之平面配置透視圖，圖 7 2 係半導體裝置之底面圖。

本實施形態 1 7 係如圖 7 1 所示，係適用於製造垂片 5 1 比半導體元件 5 還小之小垂片構造半導體裝置之例子。小垂片構造對半導體元件 5 之大小的適用性高，基板 2 0 則具有泛用性。

(實施形態 1 8)

圖 7 3 乃至圖 7 5 係本發明之其他實施形態 (實施形態 1 8) 之無引線型半導體裝置製造方法的圖示，圖 7 3 係所製造之無引線型半導體裝置的剖面圖，圖 7 4 係半導體裝置之平面配置透視圖，圖 7 5 係半導體裝置之底面圖。

本實施形態 1 8，係和實施形態 1 7 同樣地適用於小垂片構造之半導體裝置之製造的例子。本實施形態 1 8 中，外部電極端子 2 係沿著樹脂封止體 3 之各邊呈 3 列排列之構造。

本實施形態 1 8，可作成更多外部電極端子 2。

(實施形態 1 9)

圖 7 6 乃至圖 7 8 係本發明之其他實施形態 (實施形

五、發明說明(52)

態 1 9) 之半導體裝置製造方法之圖示，圖 7 6 係所製造之無引線型半導體裝置之剖面圖，圖 7 7 係半導體裝置之平面配置透視圖，圖 7 8 係半導體裝置之底面圖。

本實施形態 1 9，係將非半導體元件 5 固定之垂片面（背面）蝕刻所定厚度而使其形成較周圍的引線還薄，而在以移轉模封形成樹脂層 3 a 時在非半導體元件 5 固定之垂片面（背面）側亦形成樹脂層 3 a 之例子。

本實施形態 1 9 之半導體裝置 1，於實裝時，由於垂片 5 1 與配線基板之間隔著樹脂層 3 a，故可將垂片 5 1 做電氣性絕緣。

（實施形態 2 0）

圖 7 9 乃至圖 8 2 係本發明之其他實施形態（實施形態 2 0）之半導體裝置製造方法的圖示，圖 7 9 係半導體裝置之示意剖面圖，圖 8 0 係半導體裝置之平面配置透視圖，圖 8 1 係半導體裝置之底面圖、圖 8 2 係半導體裝置之局部放大剖面圖。

本實施形態 2 0 係於實施形態 3 之變形例 3 中，將基板 2 0 之下面研磨以形成區劃部分 4 之方法中所可以採行之例子。亦即，此案例中，於基板 2 0 形成圖形時，在半導體元件 5 固定領域中不設置溝 2 5。藉此，除了可增大半導體元件 5 之接著面積，提高接著強度，也具有將半導體元件 5 產生的熱由大面積之區劃部分 4 迅速向外部放熱之效果。

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明 (53)

此外，亦可以蝕刻代替研磨基板 2 0 之下面來去除之以形成區劃部分 4。

(實施形態 2 1)

圖 8 3 以係本發明之其他實施形態 (實施形態 2 1) 之半導體裝置製造方法所製造之半導體裝置的示意剖面圖。

本實施形態 2 1，係於實施形態 1 5 中，將垂片 5 1 高出一階，並於移轉模封時在背面亦形成樹脂層 3 a 之例子。本實施形態 2 1 中係將引線 5 2 切斷 4 處以使一根引線 5 2 形成 3 個外部電極端子 2。

本實施形態 2 1 之半導體裝置 1，在實裝時，亦由於引線 5 2 與配線基板間隔著樹脂層 3 a，故可將垂片 5 1 做電氣性絕緣。

(實施形態 2 2)

圖 8 4 乃至圖 9 7 係本發明之其他實施形態 (實施形態 2 2) 之無引線型半導體裝置之圖示。本實施形態 2 2，係和實施形態 1 0 相同地具有較半導體元件 5 稍大的晶片固定區劃部分 4 2，且使用在晶片固定面側設有溝 2 5 的基板 2 0。

又，本實施形態 2 2 之半導體裝置 1，形成有外部電極端子 2 表面較形成樹脂封止體 3 之樹脂層表面更突出之構造 (間隙構造)。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (54)

再者，單一之區劃部分（區劃領域）4所形成之晶片固定區劃部分42之1邊上設有作為方向識別部的凹痕26。晶片固定區劃部分42係樹脂封止體3之底面，亦即由於露出在實裝面上，故可目視凹痕26，而可識別四角形狀之半導體裝置1的方向性。此外，亦可將晶片固定區劃部分42之角部削缺，同樣也可獲得識別效果。

以下，茲佐以圖面說明實施形態22之半導體裝置1及其製造方法。圖84乃至圖87係半導體裝置之構造的圖示，圖88乃至圖94係無引線型半導體裝置製造方法的圖示。

除了如圖84所示，樹脂封止體3之下方有晶片固定區劃部分42的下方露出，且如圖86所示，呈四角形狀之晶片固定區劃部分42周圍圍繞著3列外部電極端子2排列之構造。

晶片固定區劃部分42之一邊設有凹痕26。晶片固定區劃部分42係形成外部電極端子2之區劃部分（區劃領域）4部分不設置溝25所形成之大面積區劃部分（區劃領域）4。半導體元件5透過接著劑9（參照圖87）而固定之晶片固定區劃部分42，係較半導體元件5稍大。半導體元件5之表面電極與外部電極端子2係於樹脂封止體3內藉由導電性之導線7做電氣性連接（參照圖85、圖87）。

此外，雖然此為本發明之其中一個特徵，如圖87及圖84所示，外部電極端子2及晶片固定區劃部分42係

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明 (55)

略突出於樹脂封止體 3 之下面（實裝面）。此突出，係於半導體裝置之製造中將溝 2 5 之溝底去除之蝕刻後藉由在外部電極端子 2 和晶片固定區劃部分 4 2 表面形成電鍍膜 2 7 而產生，該突出長 z 為例如數 1 0 ~ 數 1 0 0 μm 。藉由此外部電極端子 2 之突出（間隙構造），在將半導體裝置 1 實裝在實裝基板時，外部電極端子 2 可確實地連接至實裝基板的配線（land）。

此種實施形態 2 2 之半導體裝置 1，係經由如圖 8 8（a）~（g）所示之各工程所製造。又，本實施形態 2 2 之半導體裝置 1 的製造中，使用了如圖 8 9 所示之基板 2 0。基板 2 0 係長方形，沿著邊長設有引導孔 3 5 a、3 5 b、3 5 c、3 5 d、3 5 e。這些引導孔 3 5 a、3 5 b、3 5 c、3 5 d、3 5 e，係用作於基板 2 0 在組裝線上移送或決定位置的引導孔。基板 2 0 上沿著短邊有 2 列、沿著長邊有 1 2 行之單位基板部分 3 7 配置著。各單位基板部分 3 7 最終會分別成為半導體裝置 1。單位基板部分 3 7 所配置之長方形領域之外側設有寬 e 、 f 之溝 2 5 a。此溝 2 5 a 之外側為框部 3 8。

圖 9 0 係單位基板部分 3 7 之示意放大平面圖，圖 9 1 係單位基板部分 3 7 的放大剖面圖。如圖 9 0 所示，成為晶片固定區劃部分 4 2 的區劃部分 4 之一邊上設有凹痕 2 6。又，晶片固定區劃部分 4 2 之周圍圍繞配列著 3 列成為外部電極端子 2 之區劃部分 4。各區劃部分 4 之間有溝 2 5。

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明 (56)

於半導體裝置製造方法中，如圖 8 8 (a) 所示，進行晶片焊接，將半導體元件 5 固定在成為晶片固定區劃部分 4 2 的區劃部分 4 上。

接著，如圖 8 8 (a) 所示，進行打線，將成為外部電極端子 2 的區劃部分 4 與半導體元件 5 之電極以導電性之導線 7 連接。

接著，如圖 8 8 (c) 所示，以移轉模封進行單面封膠，將半導體元件 5 及導線 7 以絕緣性之樹脂封止體 3 包覆。圖 9 2 及圖 9 3 (a) 係單面封膠完成之基板 2 0 的局部剖面圖。如該圖所示，樹脂封止體 3 之外周緣並未延伸至框部 3 8，而是在溝 2 5 a 中途便停住。這是為了後述藉由蝕刻將框部 3 8 脫離之故。

接著，如圖 8 8 (d) 所示，將基板 2 0 浸入蝕刻液 2 8 以去除溝 2 5 之溝底將區劃部分 4 形成外部電極端子 2 及晶片固定區劃部分 4 2。圖 9 3 (b) 係蝕刻後之樹脂封止體 3 等的局部放大剖面圖。藉由蝕刻使得填充至溝 2 5、溝 2 5 a 之底部的樹脂封止體 3 之之底（下方）露出。基板 2 0 漸漸無法維持板狀，框部 3 8、外部電極端子 2 及晶片固定區劃部分 4 2 會藉由蝕刻而分別成為分離之狀態。若在框部 3 8 施加強力的話，框部 3 8 就可很輕易地成為脫離樹脂封止體 3 之狀態。此外，在研磨基板 2 0 以使區劃部分 4 分離之方法中亦可使框部 3 8 成為脫離樹脂封止體 3 的狀態。

接著，如圖 8 8 (e) 所示，進行電鍍處理以使露出

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明 (57)

於樹脂封止體 3 之底面的外部電極端子 2 及晶片固定區劃部分 4 2 之表面形成電鍍膜 2 7。電鍍，係例如進行 P b S n 之電鍍，電鍍膜 2 7 之厚度則形成約數 1 0 ~ 數 1 0 0 μ m。電鍍完成之外部電極端子 2 及晶片固定區劃部分 4 2 的底面，會比經由蝕刻而露出之樹脂封止體 3 之下面還要突出（間隙構造）。

圖 9 3（c）係電鍍處理後之樹脂封止體 3 等的局部放大剖面圖。電鍍處理後，於框部 3 8 施力就可使框部 3 8 脫離樹脂封止體 3。圖 9 4 係脫去框部之樹脂封止體 3 等之局部剖面圖。

接著，如圖 8 8（f）所示，進行切斷處理，在相對於晶片固定區劃部分 4 2 和外部電極端子 2 存在之面的背面的樹脂封止體 3 面上張貼膠膜 2 1 將樹脂封止體 3 以切割刀 2 2 縱橫切斷以使單位基板部分單片化。圖 9 3（c）及圖 9 4 中所示之一點鎖線部分係將樹脂封止體 3 切斷之部分。由這些圖可知，切斷部分並不存在有金屬，僅構成樹脂封止體 3 的樹脂層部分。因此，可延長切斷時所使用的切割刀之壽命。

接著，如圖 8 8（g）所示，將膠膜 2 1 自己已經分離之各樹脂封止體 3 剝離以複數製造半導體裝置 1。

本實施形態 2 2 中，圖 8 8（a）之晶片焊接中，由於成為晶片固定區劃部分 4 2 之區劃部分 4 的晶片固定面為平坦，且具有溝，該溝中沒有填入用以固定半導體元件 5 的接著劑，故可減少接著劑的使用量，達到降低半導體

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明 (58)

裝置製造成本。又，由於其為平坦，故亦可達到晶片焊接之穩定化的目的。

又，圖 8 8 (b) 之打線中，由於基板 2 0 之背面（下面）為平坦，故成為半導體元件 5 所固定之晶片固定區劃部分 4 2 的區劃部分 4，及成為外部電極端子 2 之區劃部分 4 可藉由真空吸著台 2 9 真空吸著以保持著，故打線品質穩定。一級，藉由真空吸著固定基板，可確實地進行超音波打線。

本實施型態之半導體裝置 1 係樹脂封止體 3 之實裝面上讓晶片固定區劃部分 4 2 露出，故有半導體元件 5 所產生的熱可利用晶片固定區劃部分 4 2 往外迅速放散之特長，而可使半導體裝置 1 的運作穩定。

又，在去除溝 2 5 之溝底以在外部電極端子 2 和晶片固定區劃部分 4 2 形成區劃部分 4 之時，可採用藉由研磨或蝕刻將基板 2 0 之背面除去一定厚度之方法。圖例中，目標係藉由蝕刻而使區劃部分 4 分離[圖 8 8 (d)]。又，圖 8 8 (e) 之電鍍處理（例如以 P b S n 等做外裝電鍍），以較容易控制電鍍膜厚度之印刷電鍍方法較為適合。藉由此電鍍法可正確控制間隙（stand-off）高度。此外，前記蝕刻中，藉由在將成為晶片固定區劃部分和外部電極端子的基板 2 0 之背面上形成蝕刻用遮罩，亦可經由蝕刻而形成間隙構造。

圖 9 5 乃至圖 9 7 係本實施形態 2 2 之變形例的無引線型半導體裝置之圖示。圖 9 5 係無引線型半導體裝置之

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明 (59)

示意剖面圖，圖 9 6 係外部電極端子等之平面配置透視圖，圖 9 7 係半導體裝置之底面圖。本變形例，係晶片固定區劃部分 4 2 比半導體元件 5 小之例子。若根據此構造，則於半導體裝置製造所用之基板，可對應使用於尺寸不同之半導體元件之製造，而提高基板的泛用性。

(實施形態 2 3)

圖 9 8 係本發明之其他實施形態 (實施形態 2 3) 之無引線型半導體裝置製造方法的各工程剖面圖，圖 9 9 係無引線型半導體裝置之局部放大剖面圖。

本實施形態 2 3 係在實施形態 2 2 中，使用具有正反面對應之溝 2 5 及溝 2 5 a (未圖示) 之基板 2 0 來製造半導體裝置 1 之例子。在製造工程上，圖 9 8 (a) ~ (g) 係和圖 8 8 (a) ~ (g) 相同。如此即使非僅單面具有溝之基板亦可來製造本發明之半導體裝置。

(實施形態 2 4)

圖 1 0 0 乃至圖 1 0 5 係本發明之其他實施形態 (實施形態 2 4) 之無引線型半導體裝置之圖示。圖 1 0 0 乃至圖 1 0 3 係無引線型半導體裝置之構造圖，圖 1 0 0 係半導體裝置 1 之剖面圖，圖 1 0 1 係半導體裝置 1 之透視平面圖，圖 1 0 2 係半導體裝置 1 之底面圖，圖 1 0 3 係局部放大剖面圖。

圖 1 0 4 (a) ~ (g) 係半導體裝置之製造方法的

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (60)

工程剖面圖，圖 1 0 5 (a) 、 (b) 係半導體裝置製造中所使用之基板 2 0 的單位基板部分 3 7 的示意圖，圖 1 0 5 (a) 係透視平面圖，圖 1 0 5 (b) 係剖面圖。

本實施形態 2 4 ，如圖 1 0 5 所示，係基板 2 0 上的單位基板部分 3 7 中，晶片固定區劃部分 4 2 之背面（實裝面）上，除了邊緣而改成凹陷 7 1 之例子。使用圖

1 0 4 (a) ~ (g) 所示該例子之半導體裝置的製造，除了使區劃部分 4 分離之手段係以砂輪 3 0 [參照圖 1 0 4 (d)] 的研磨代替蝕刻以外，其他皆和圖 8 8 (a) ~ (g) 所示之實施形態 2 2 相同。

如圖 1 0 5 (a) 、 (b) 所示，藉由在晶片固定區劃部分 4 2 背面設置凹陷 7 1 ，可大幅減少研磨面積，除了可延長砂輪 3 0 的壽命，也可縮短研磨時間，達到降低製造成本之目的。

又，在成為製品的時點上，即使晶片固定區劃部分 4 2 上有異物附著但若附著在邊緣以外的凹陷 7 1 時，在小型異物的情況下，在實裝基板之間不會產生障礙物之作用，而具有可使半導體裝置 1 之實裝能夠確實之特長。

又，區劃部分 4 之分離化係以蝕刻進行之時，本實施形態的情況下，由於晶片固定區劃部分 4 2 背面存在凹陷 7 1 ，故可藉由選擇凹陷 7 1 之大小而控制基板部分的溶解量。只蝕刻凹陷 7 1 之邊緣部分，可確保晶片固定區劃部分 4 2 背面邊緣的平坦性。

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明(61)

(實施形態25)

圖106乃至圖110係本發明之其他實施形態(實施形態25)之無引線型半導體裝置的圖示。圖106乃至圖109係無引線型半導體裝置的構造圖，圖106係半導體裝置的示意剖面圖，圖107係外部電極端子等之平面配置透視圖，圖108係半導體裝置之底面圖，圖109係半導體裝置之局部放大剖面圖。又，圖110係用以說明本實施形態25之無引線型半導體裝置之實裝狀態下實裝基板之配線與無引線型半導體裝置之外部電極端子之關係的說明圖。

本實施形態25，係在實施形態22中，如圖107及圖108所示，將外部電極端子2作成圓形之實施型態。藉此，位於斜向之外部電極端子2的緣間之間隔u，會比為矩形時還寬。其結果為，如圖110所示，在將半導體裝置1實裝之實裝基板(配線基板)15上，用以搭載外部電極端子2之凸塊17間亦可配置配線16，可增大配線基板15之配線構圖之空間，使配線設計更容易。此外，圖110中的72係貫孔72，係在配線基板15上充填著用來連接上下配線之導體的部分。如此，藉由將外部電極端子2作成圓形，可擴增斜向相鄰之兩外部電極端子2間の間距，而可將配線16或貫孔72配置在外部電極端子2之間。

外部電極端子2之形狀並不限定於圓形，無論何種形狀只要能增加斜向相鄰兩外部電極端子之間距者皆可。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (62)

實施形態 2 2 乃至實施形態 2 5 所記載之無引線型半導體裝置中，各外部電極端子 2 之側面之至少一部份係藉由樹脂封止體 3 所保持，又將外部電極端子 2 的分離工程，以較切割法對外部電極端子 2 造成傷害更小之蝕刻法進行，故可防止外部電極端子 2 從樹脂封止體 3 脫落。

又尤其是如圖 8 7 所示之外部電極端子 2，具有較其上面寬 A 為窄的部分（寬 B 之部分），且前記寬 B 之部分係藉由樹脂封止體 3 而保有，故可確實地防止外部電極端子 2 從樹脂封止體 3 脫落。

此種具有寬度較窄的外部電極端子 2，係在於基板 2 0 上形成溝 2 5 之際，可藉由控制溝 2 5 上面的蝕刻速度較寬 B 部分的蝕刻速度為慢而形成。而此種蝕刻速度之有效控制，可以利用溼式蝕刻法。

亦即，自將蝕刻遮罩配置在基板上面之狀態下，藉由採用將基板 2 0 浸泡在蝕刻液中以進行蝕刻的溼式蝕刻法，可將基板上面附近之蝕刻液的更新(refresh)速度，控制成較寬 B 部分附近之蝕刻液的更新速度還要緩慢，藉由利用此種因蝕刻液的更新速度差所導致之蝕刻速度差，就可輕易地形成圖 8 7 所記載之電極形狀。

以上雖根據實施型態來闡明本發明者所構思之發明，但本發明並不侷限於上述實施型態，只要在不脫離其要旨的範圍內，可以有各種變更之可能。

前記實施形態中，雖說明了以 Q F N 型半導體裝置之製造來適用本發明，但例如即使對 S O N 型半導體裝置之

(請先閱讀背面之注意事項再填寫本頁)

訂

線

四、中文發明摘要（發明之名稱：

半導體裝置之製造方法

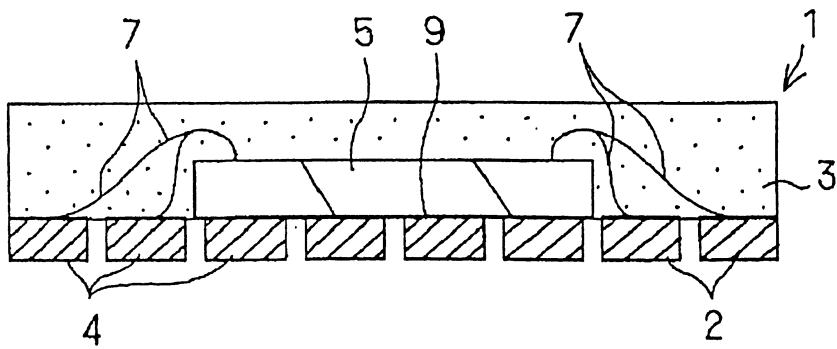
【課題】提供小型且電極端子數多之無引線型半導體裝置。

【解決手段】藉由將銅板或銅合金板這類導電性之平坦基板（金屬板）備妥之工程，及在前記基板之主面之所定地點上分別將半導體元件以絕緣性接著劑固定之工程，及將前記半導體元件表面之各電極和前記半導體元件周圍之前記基板的所定區劃部分以導電性之導線作電氣性連接之工程，及在前記基板之主面的略全域上形成絕緣性之樹脂層以覆蓋前記半導體元件及導線之工程，及將前記基板自基板之背面側選擇性地去除並複數地形成至少部分會成爲外部電極端子之在電氣性獨立之區劃部分之工程，及選擇性地去除前記樹脂層、將包含前記半導體元件與位於前記半導體元件周圍之複數區劃領域之領域紛紛單片化之工程，來製造無引線型半導體裝置。

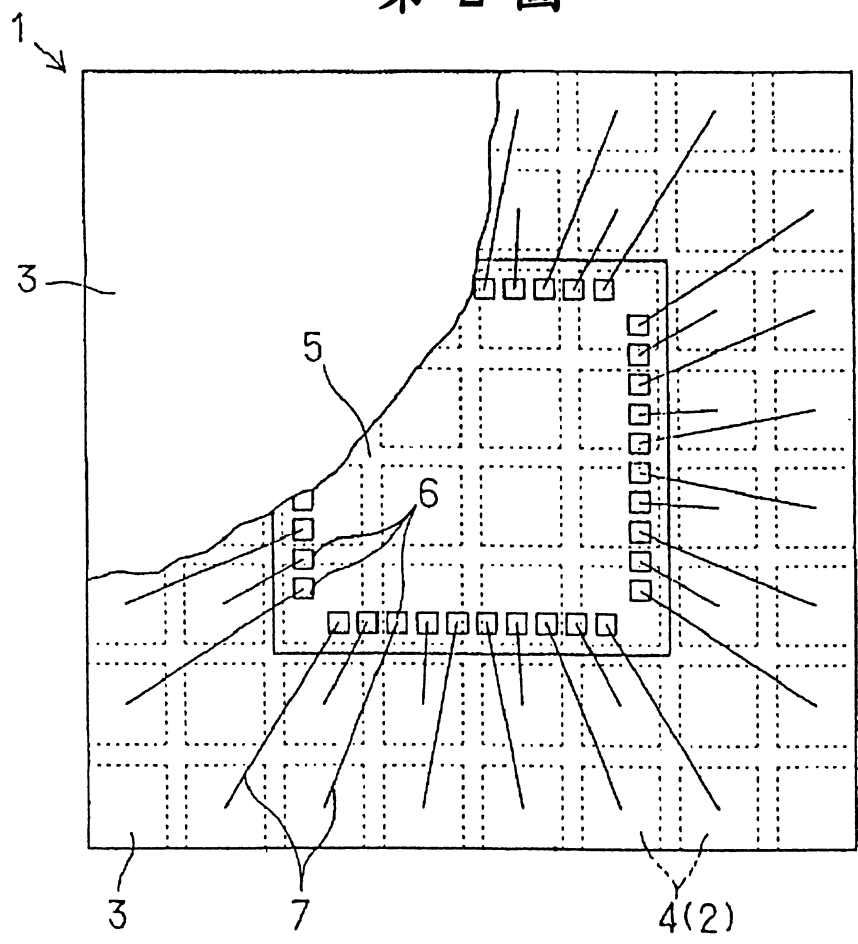
【選擇圖】圖 1

英文發明摘要（發明之名稱：

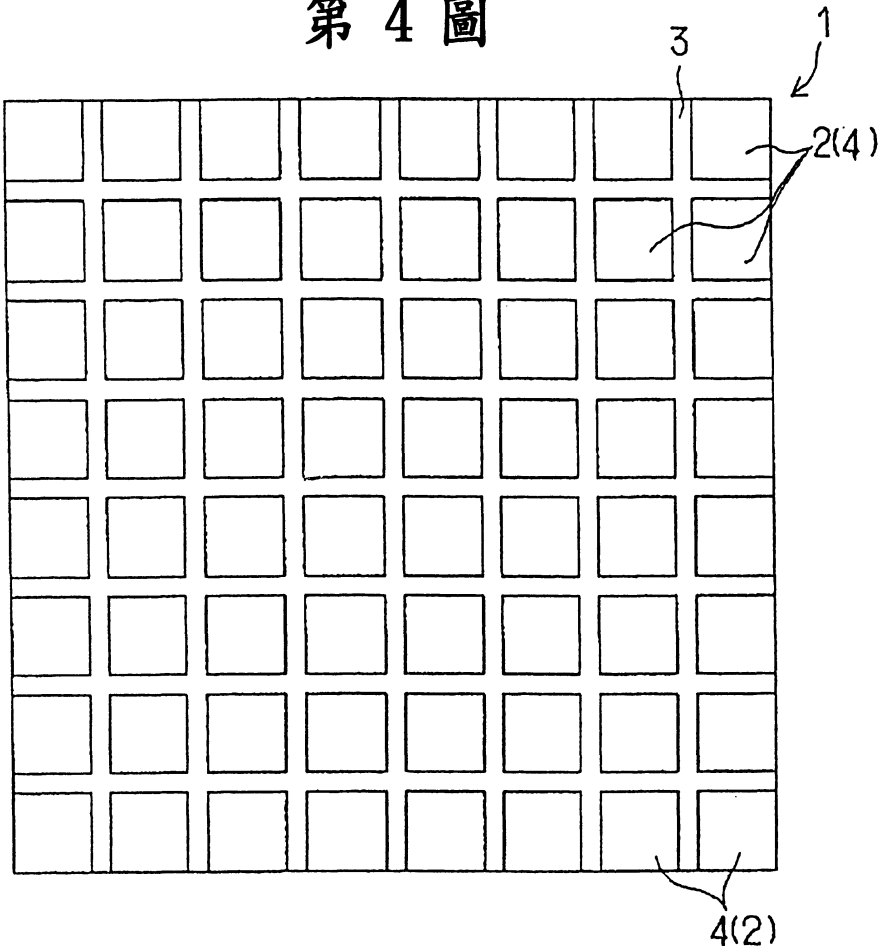
第 1 圖



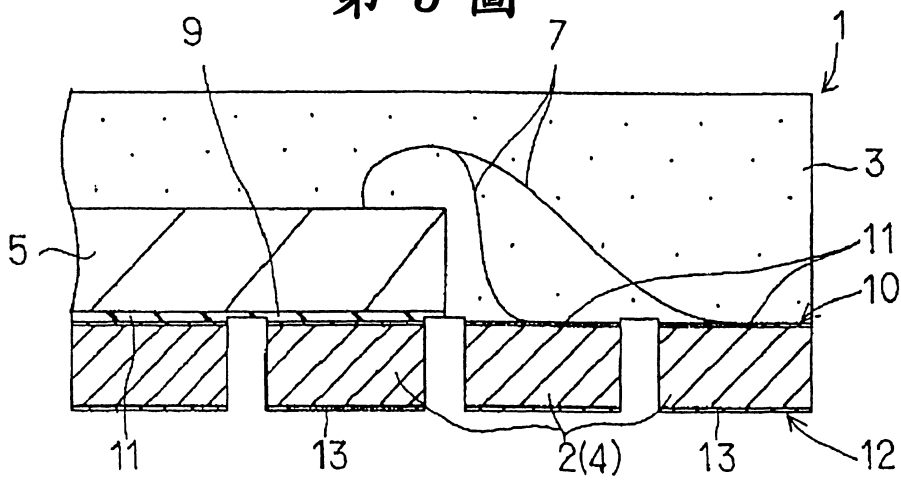
第 2 圖



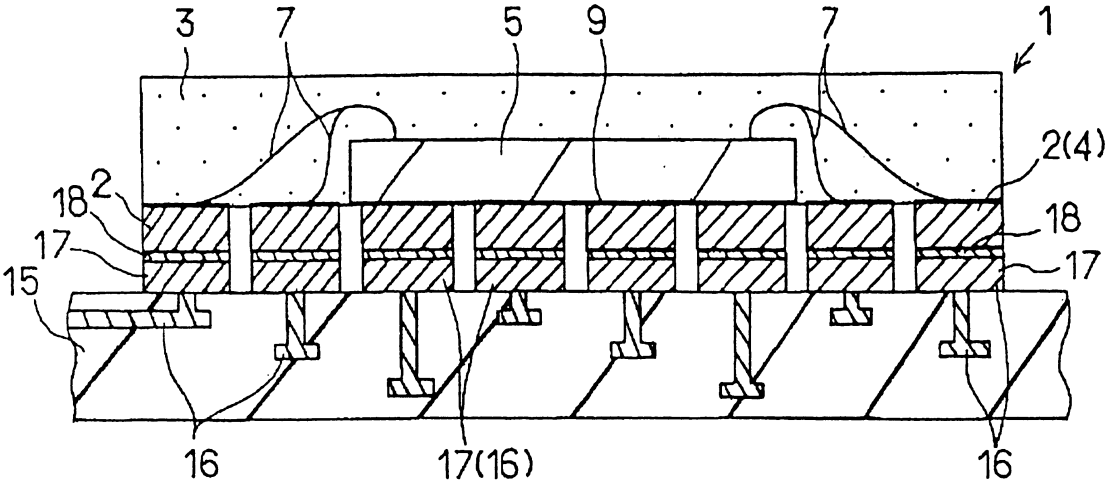
第 4 圖



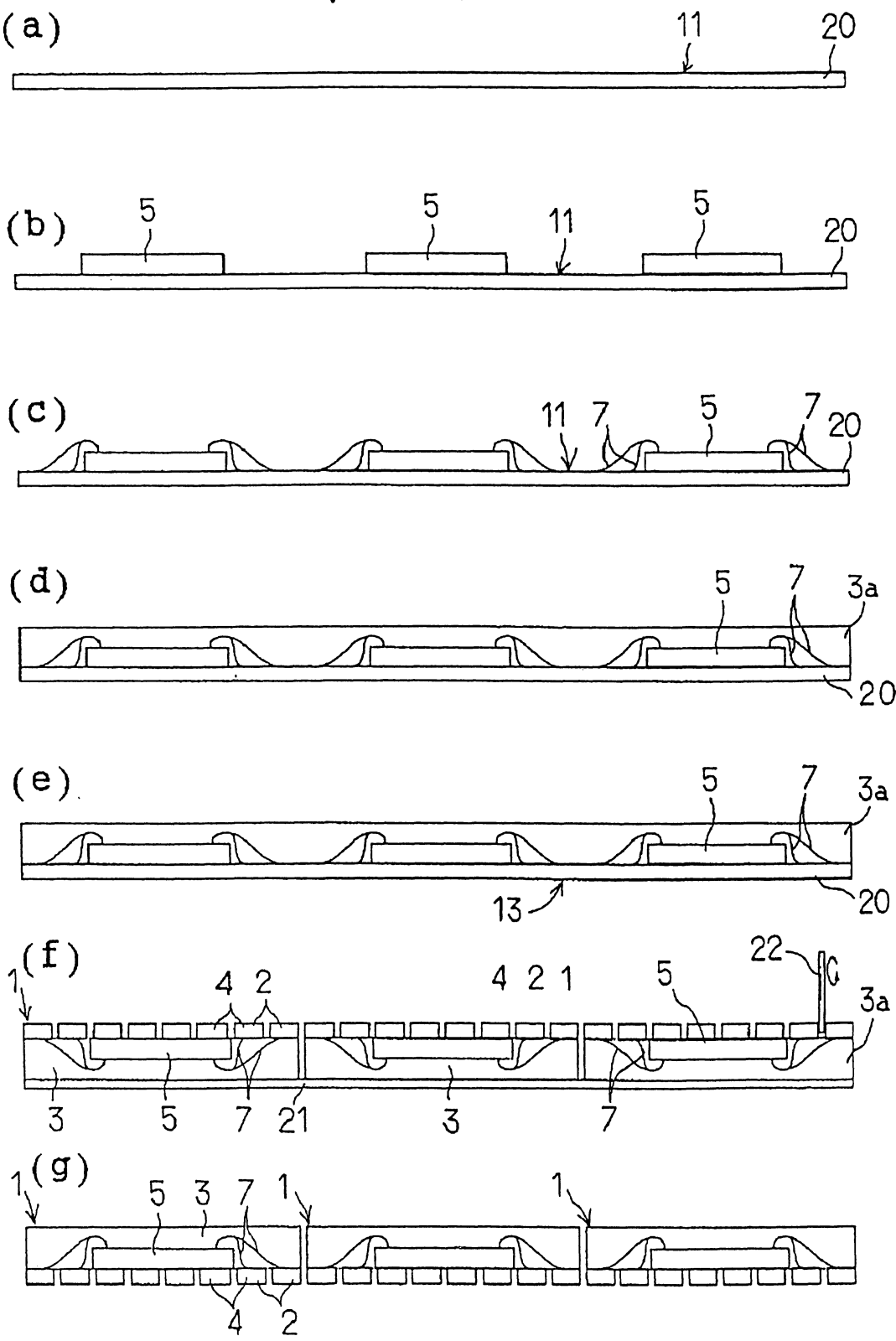
第 5 圖



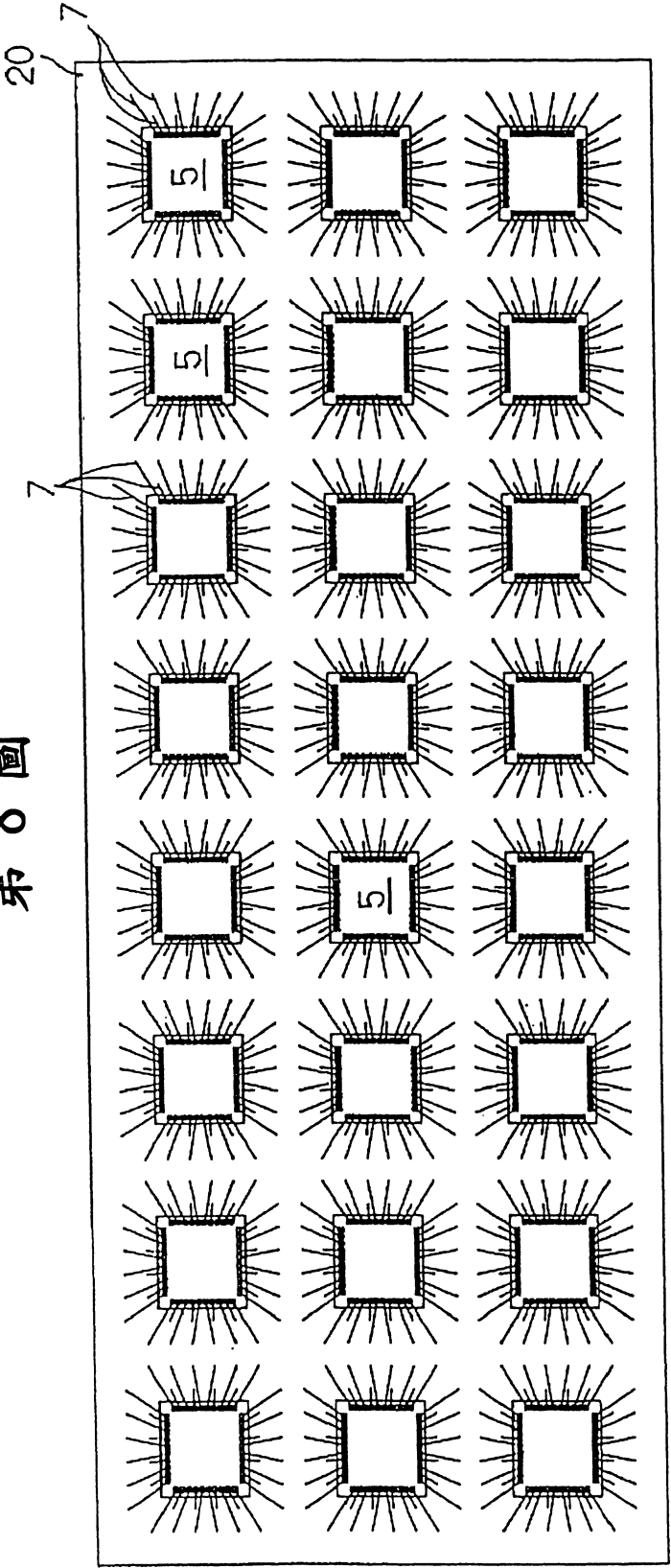
第 6 圖



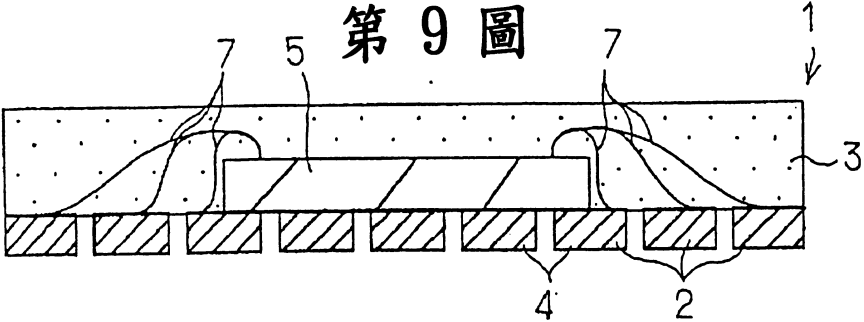
第 7 圖



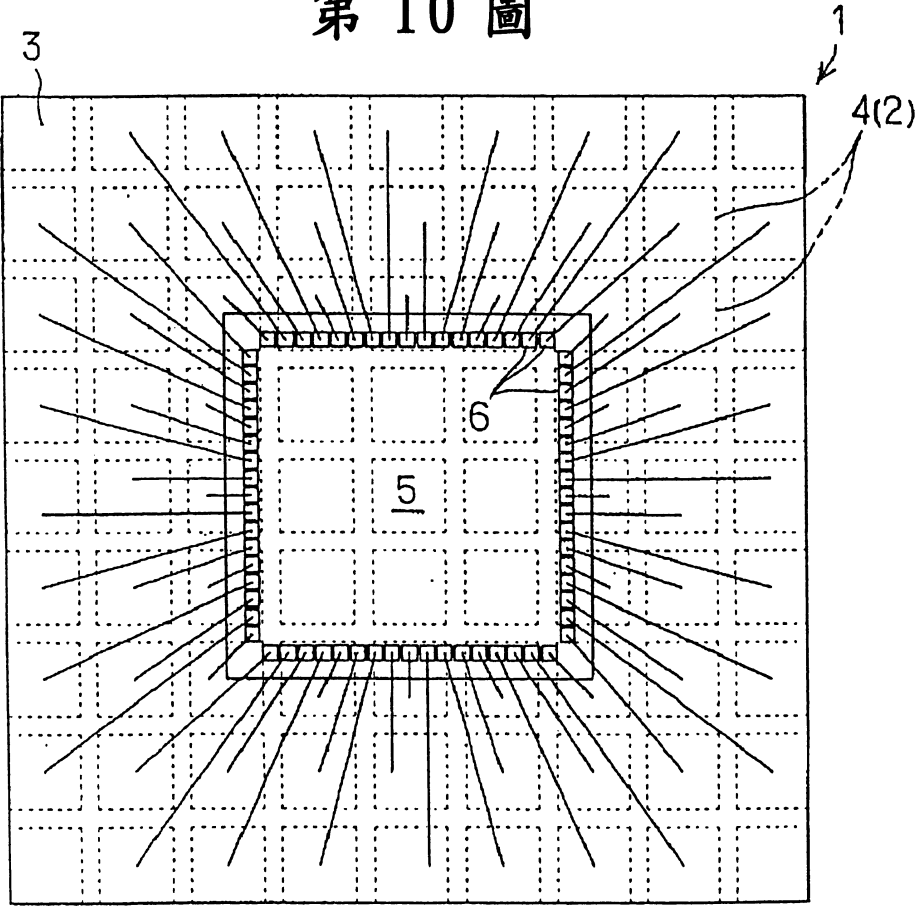
第 8 圖



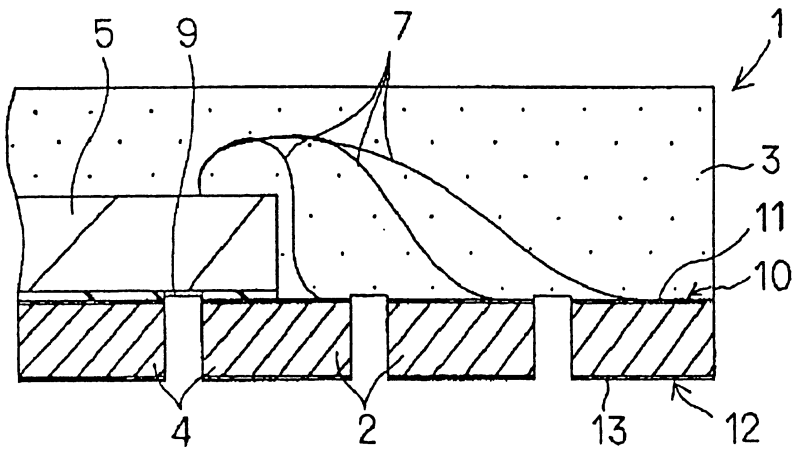
第 9 圖



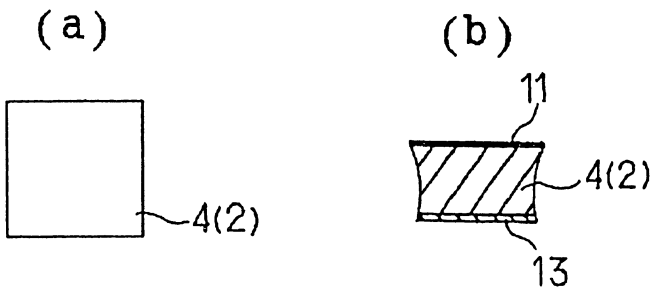
第 10 圖



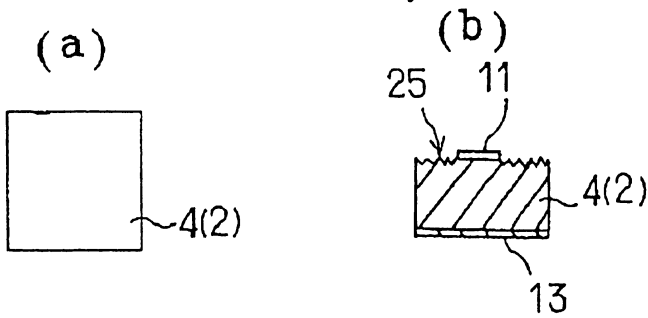
第 11 圖



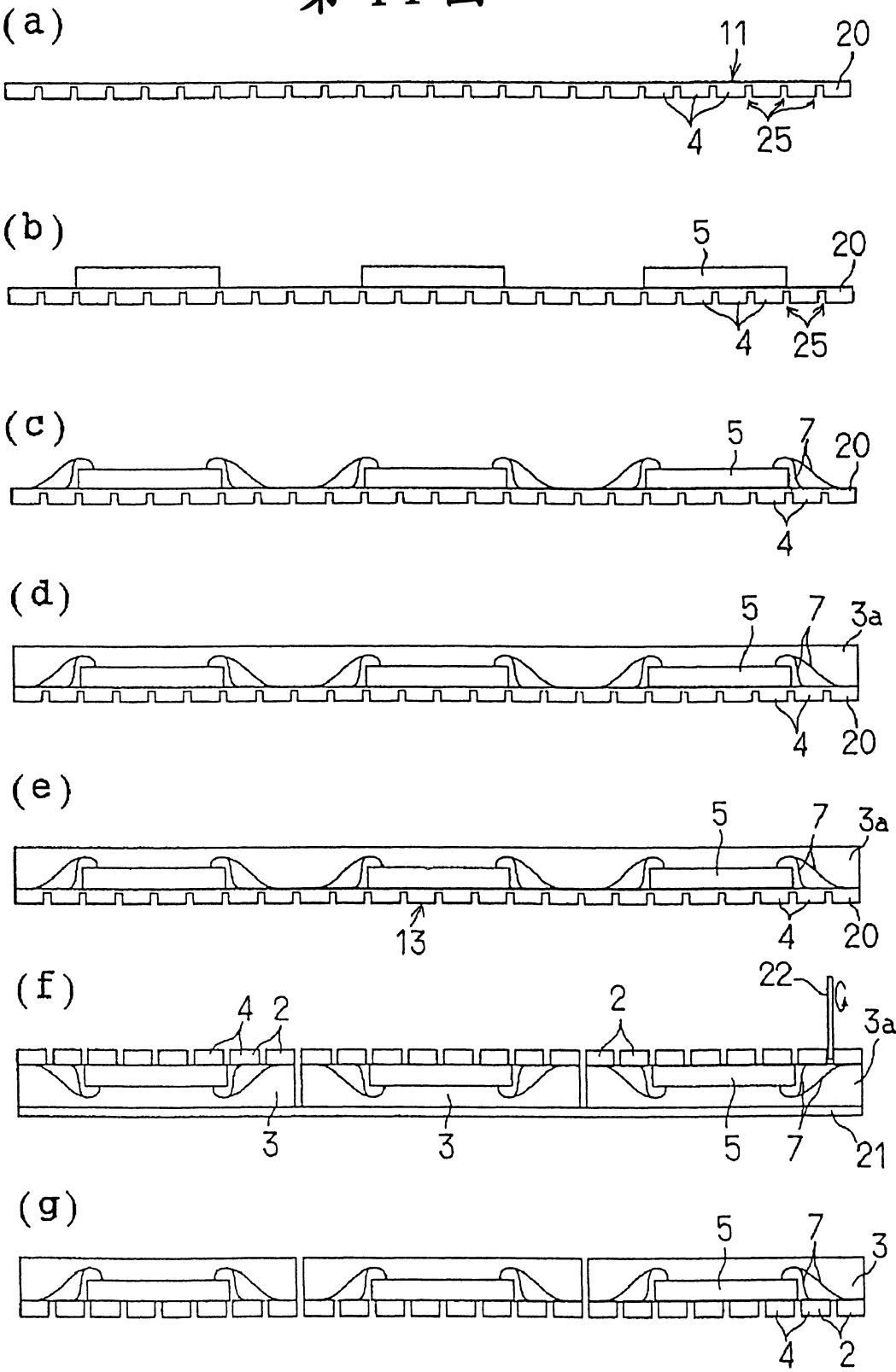
第 12 圖



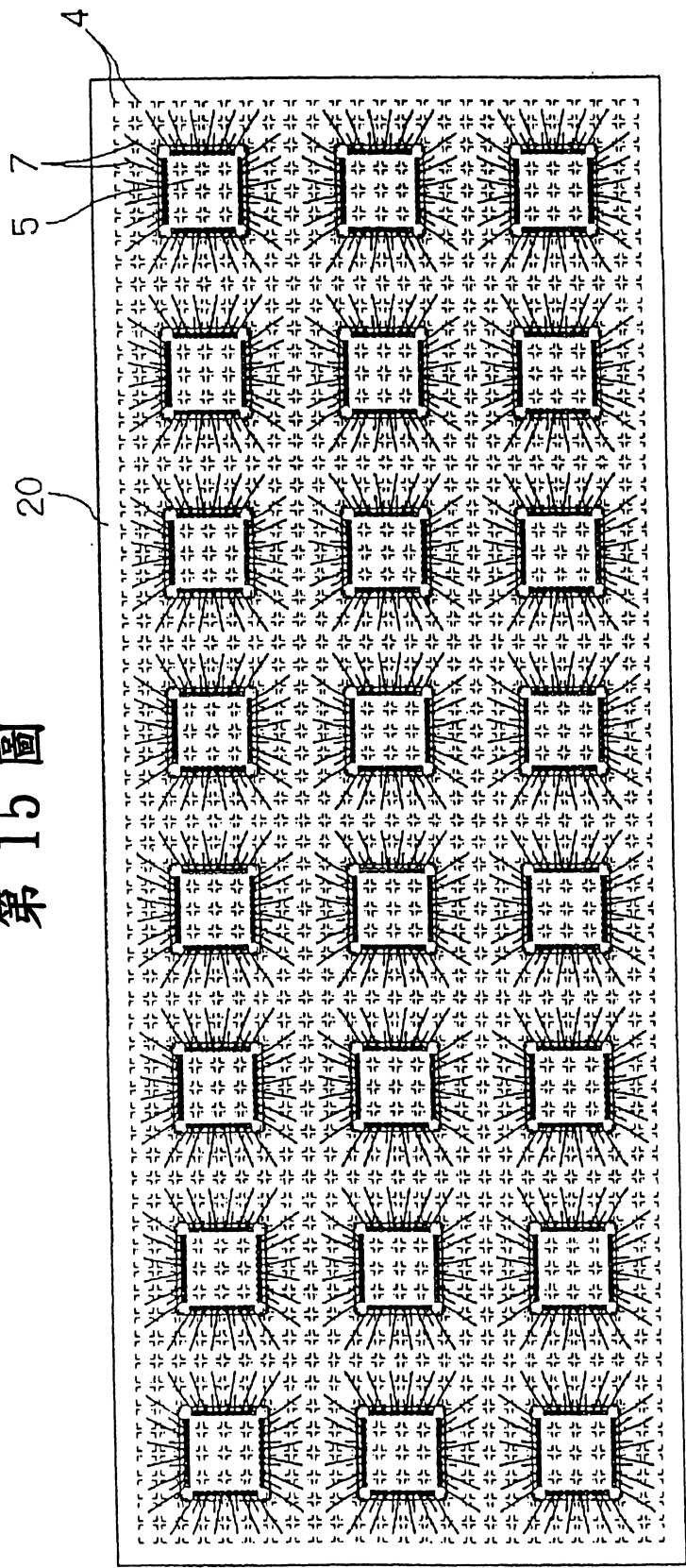
第 13 圖



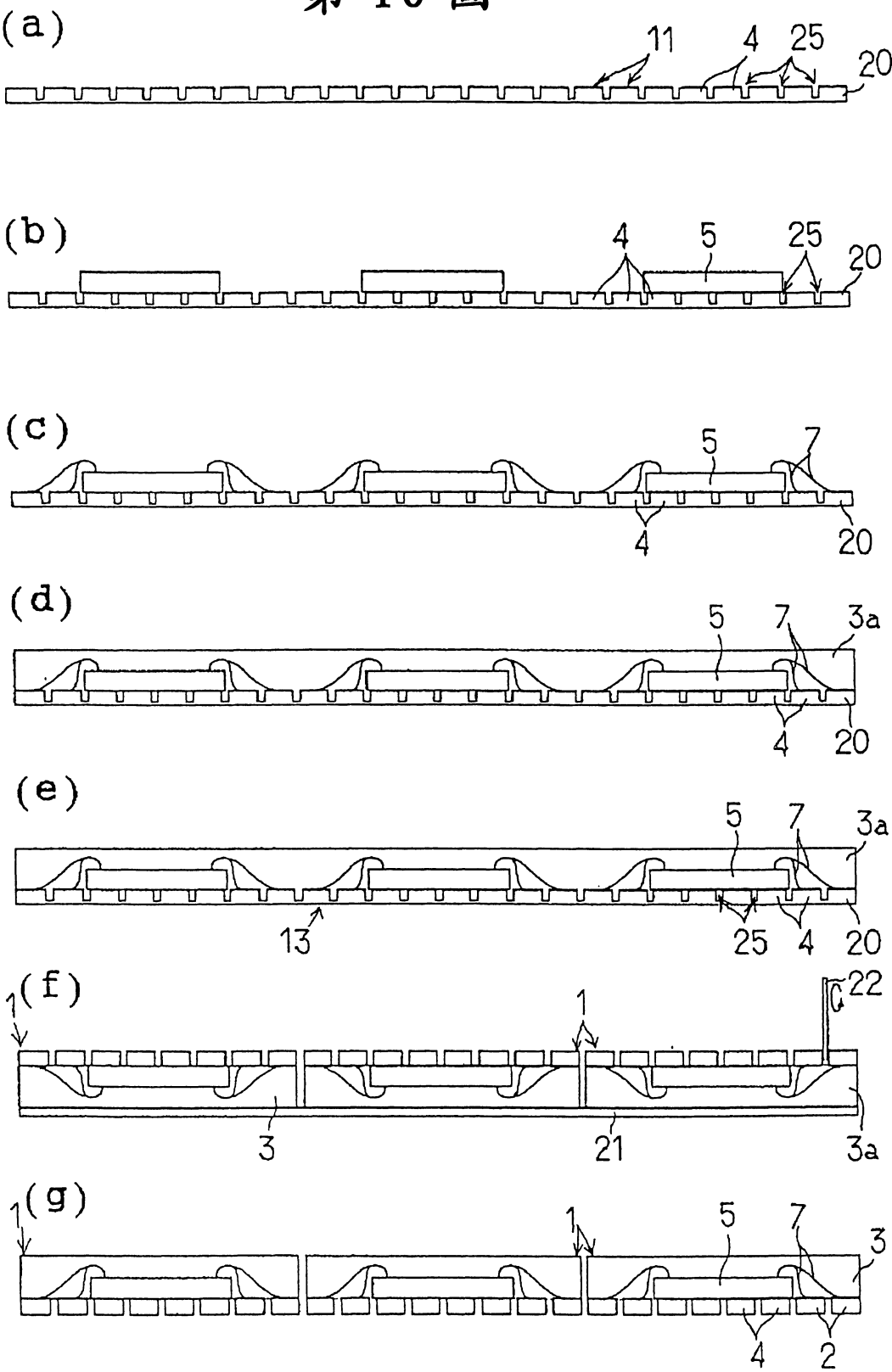
第 14 圖



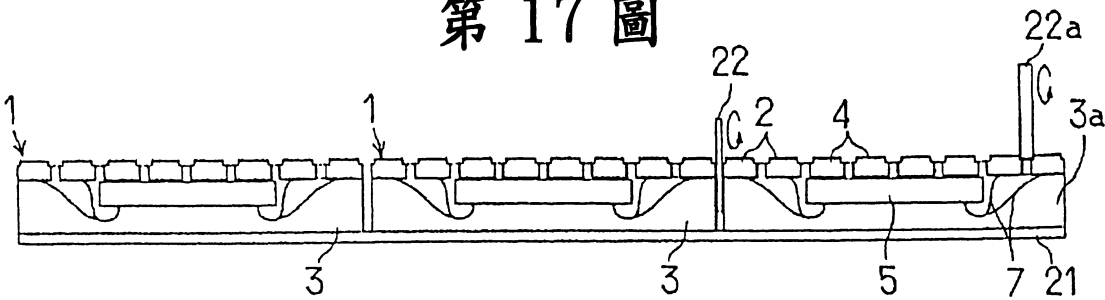
第 15 圖



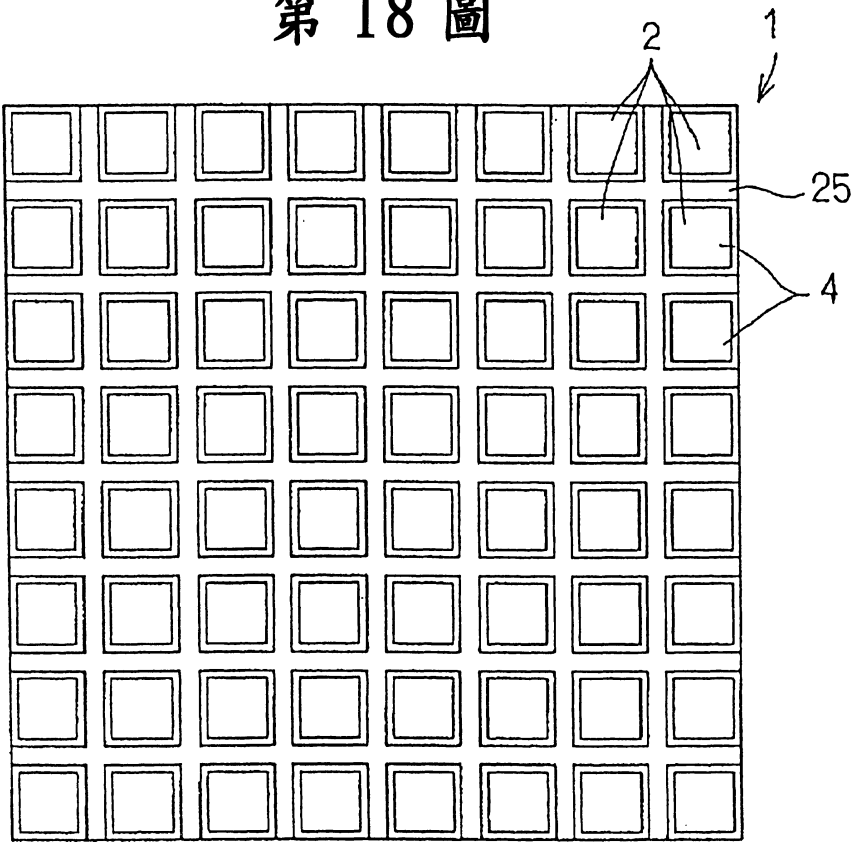
第 16 圖



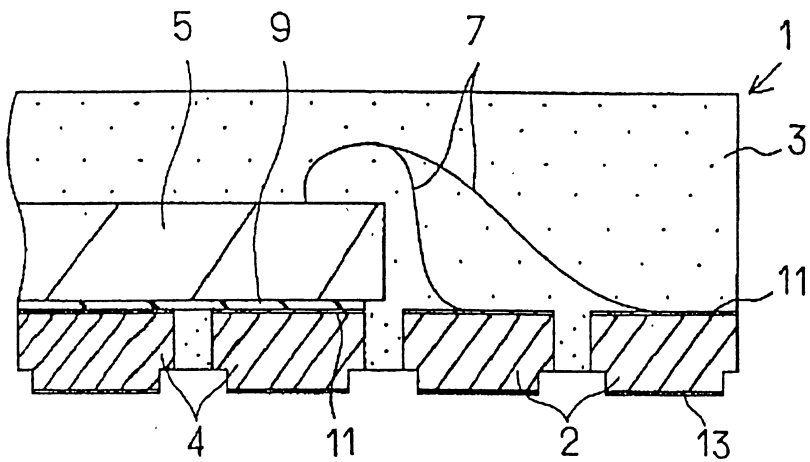
第 17 圖



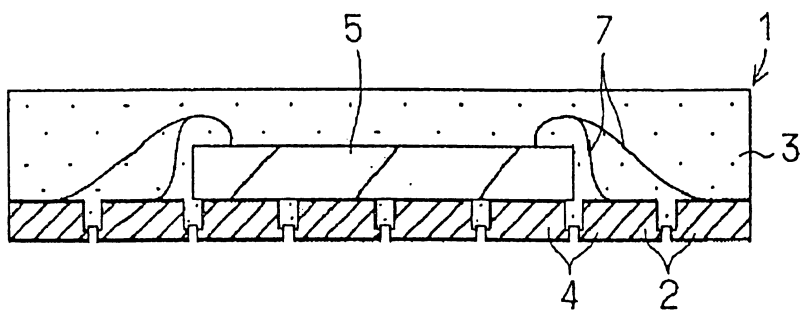
第 18 圖



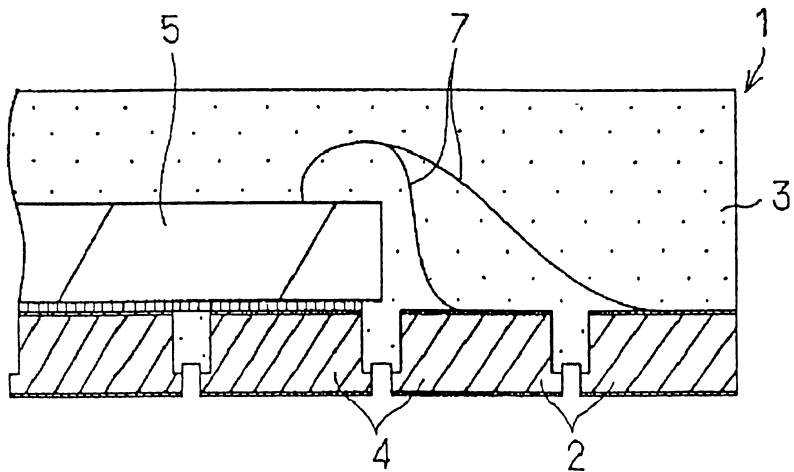
第 19 圖



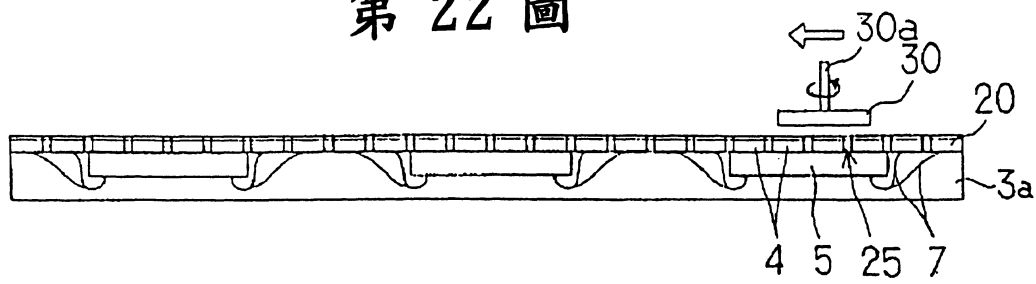
第 20 圖



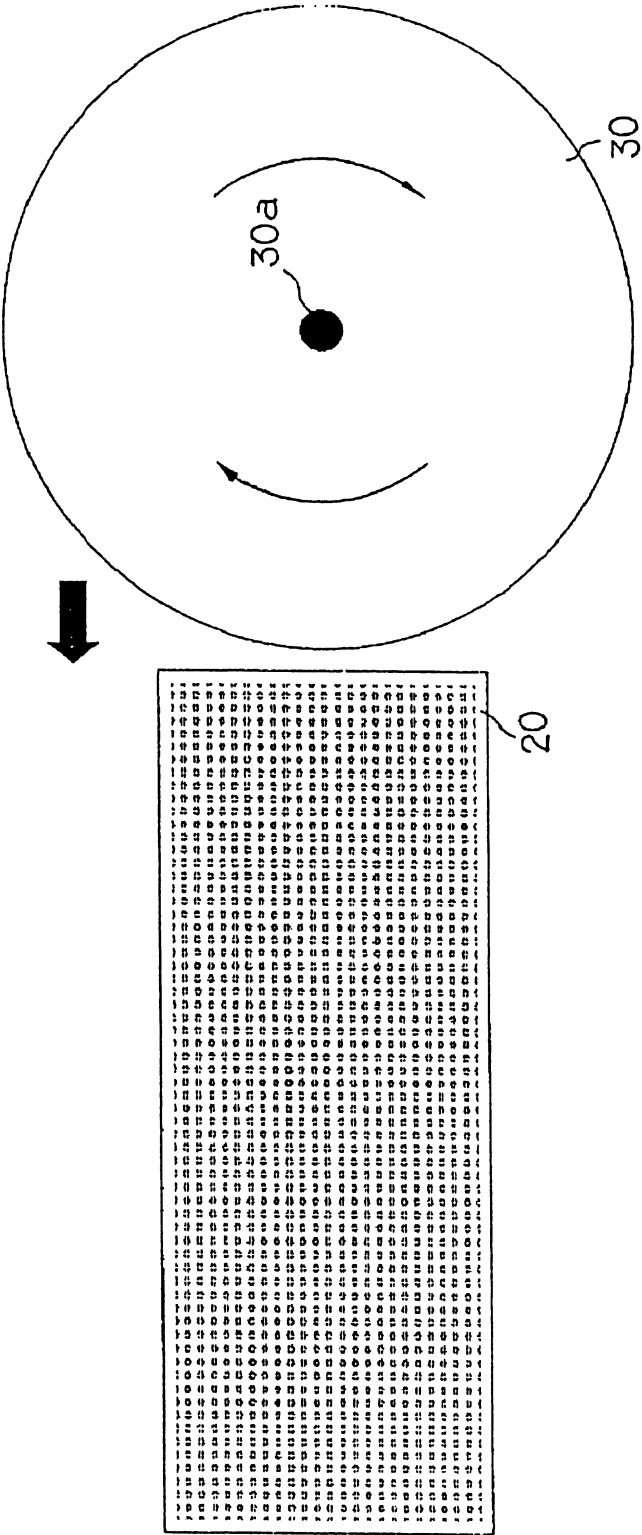
第 21 圖



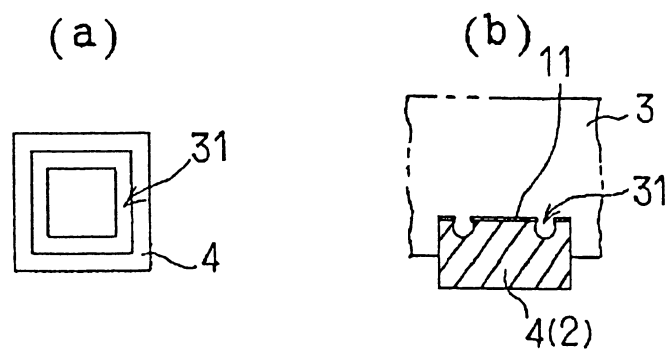
第 22 圖



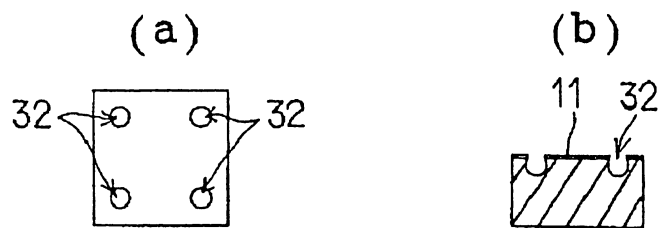
第 23 圖



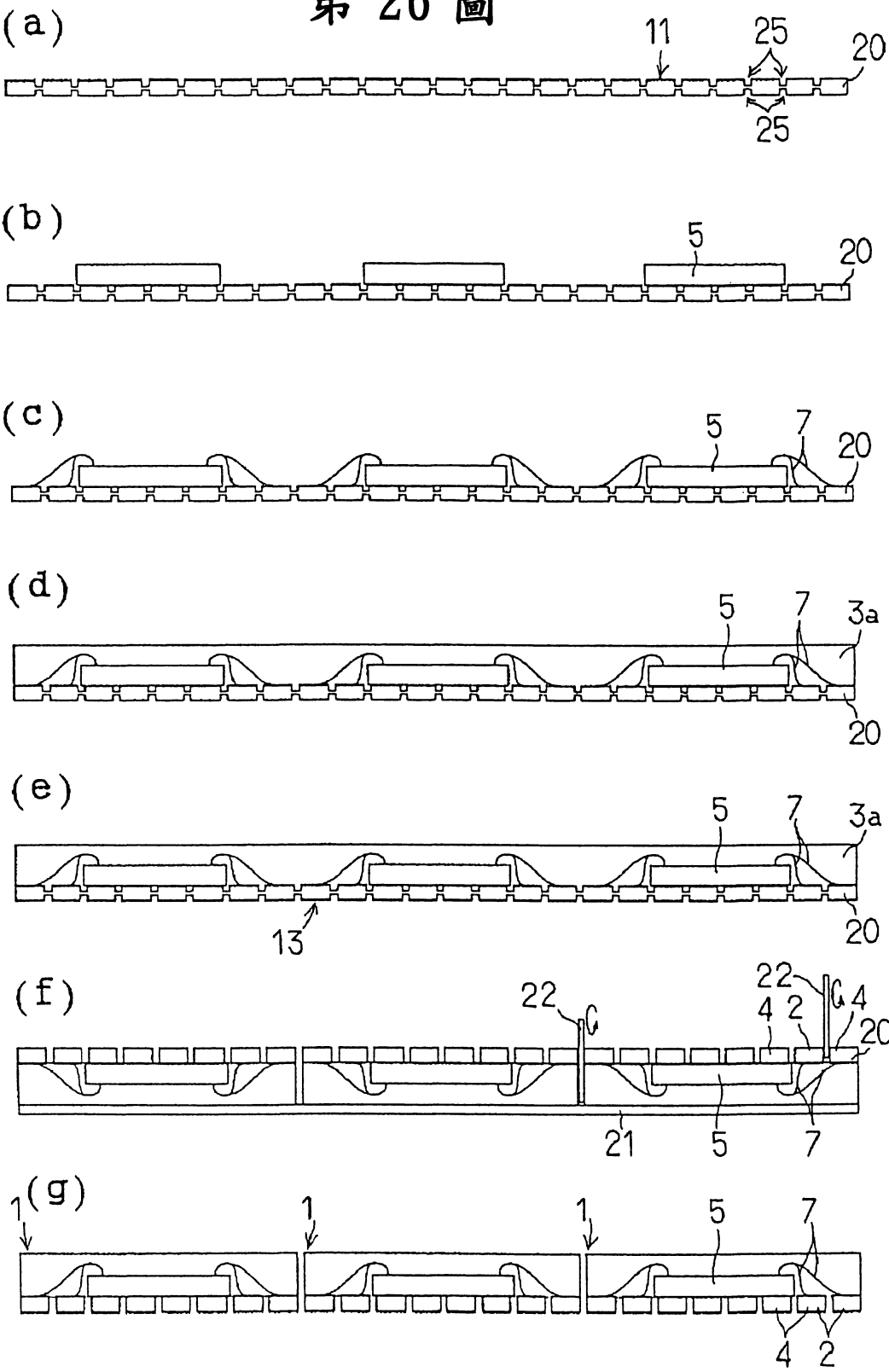
第 24 圖



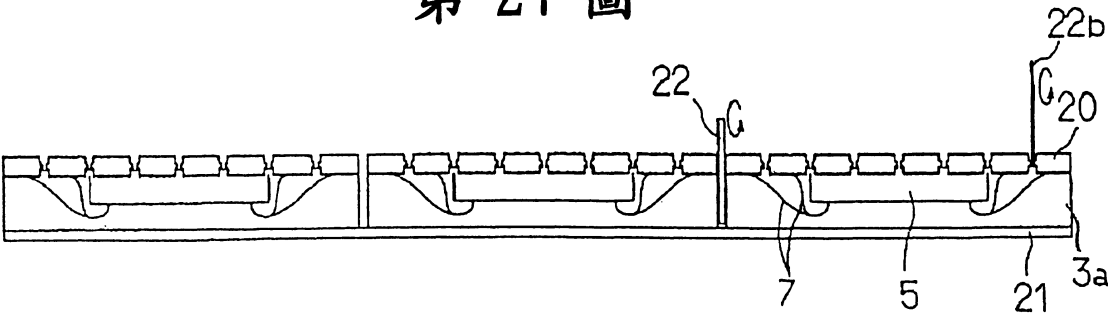
第 25 圖



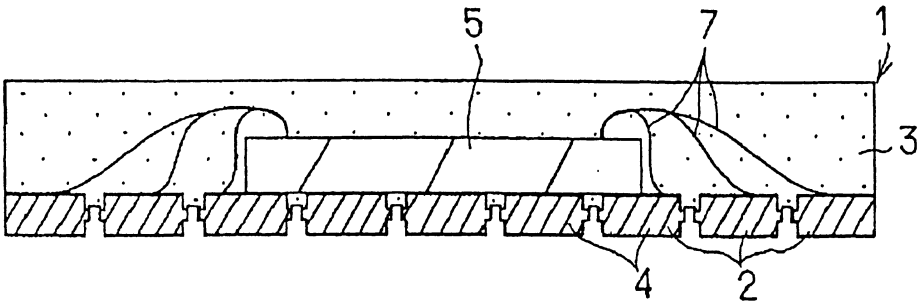
第 26 圖



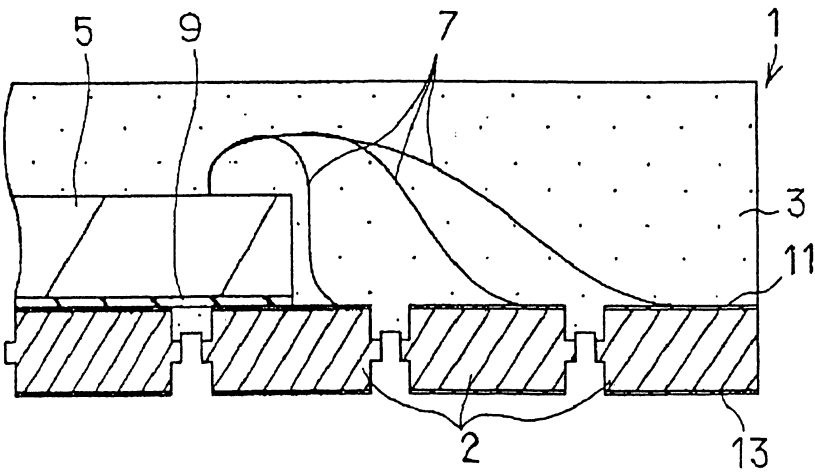
第 27 圖



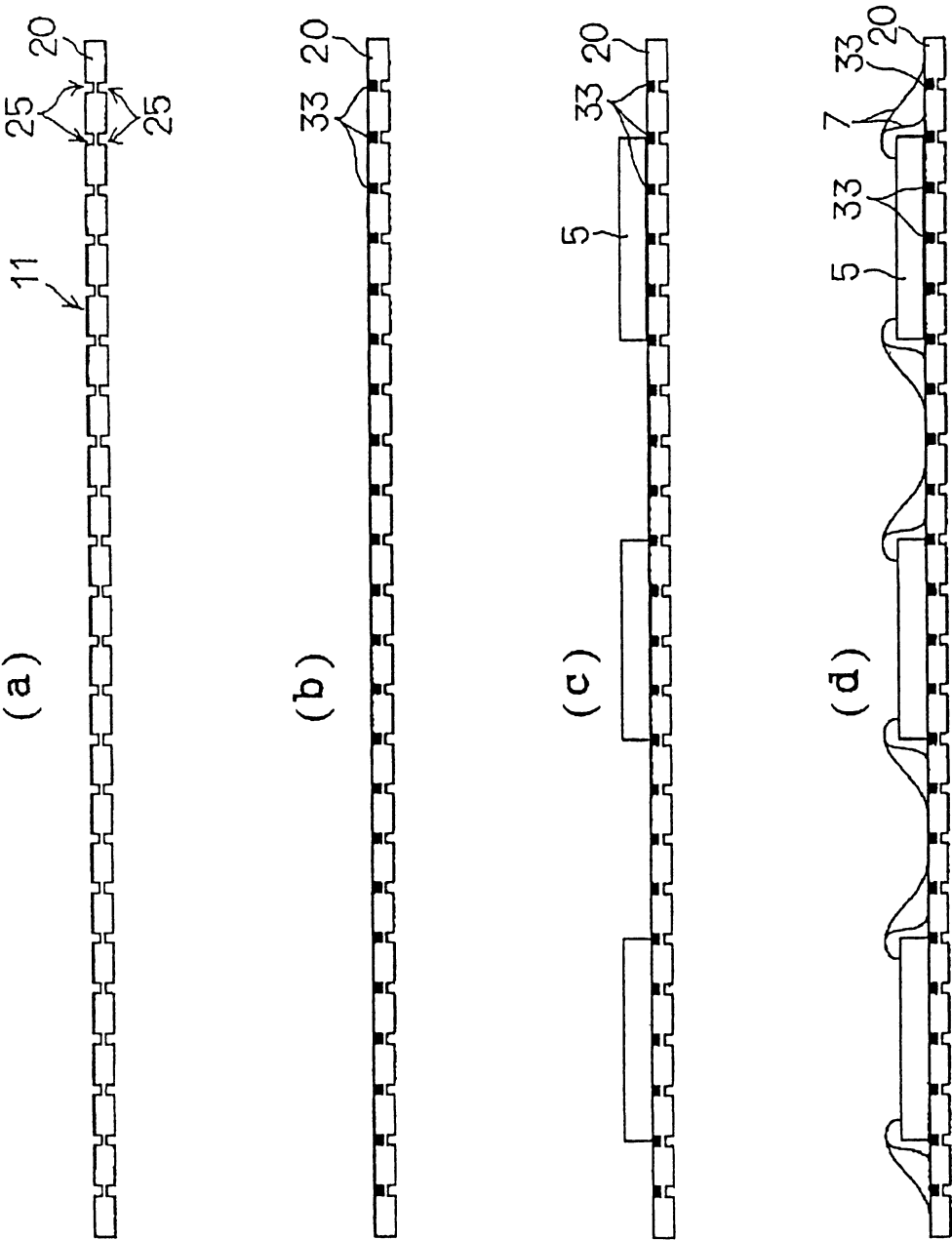
第 28 圖



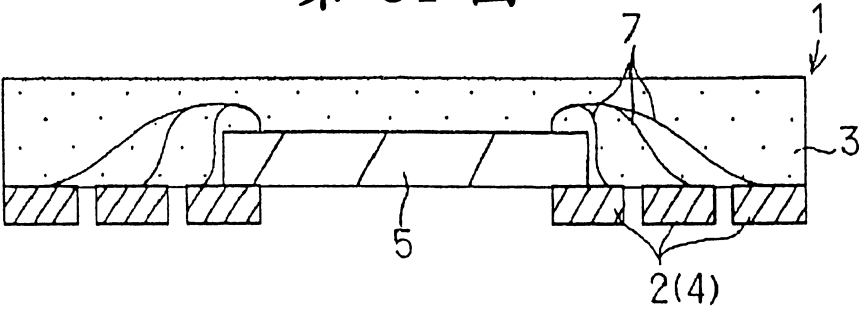
第 29 圖



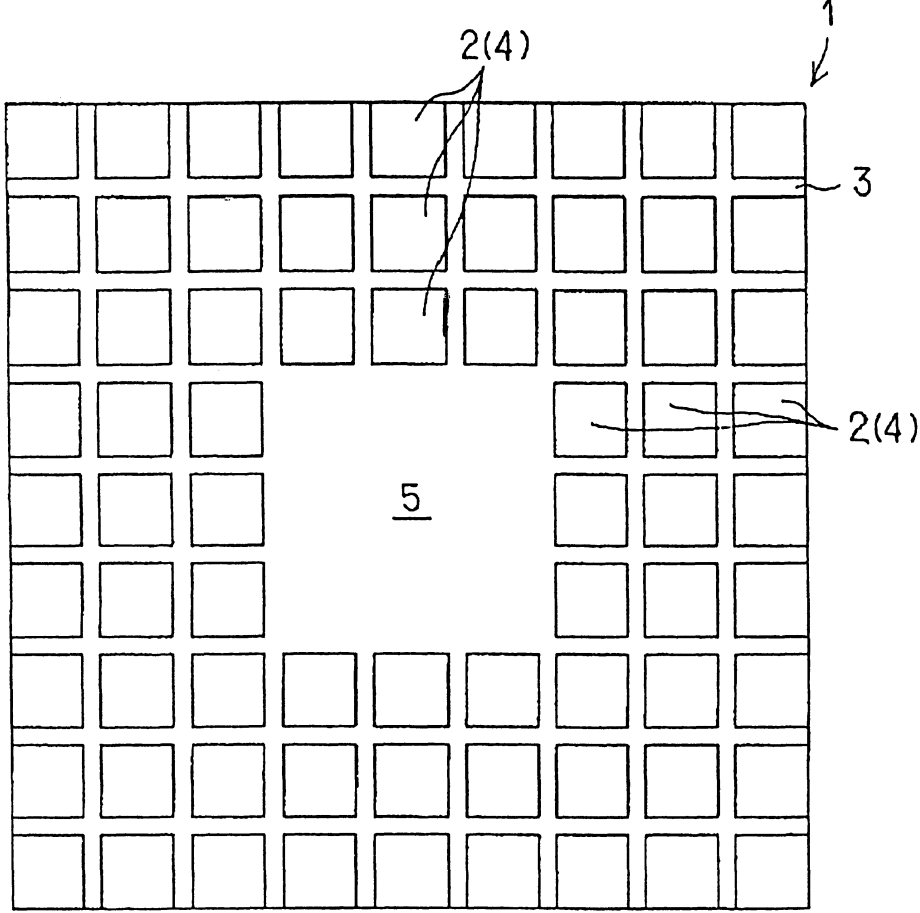
第 30 圖



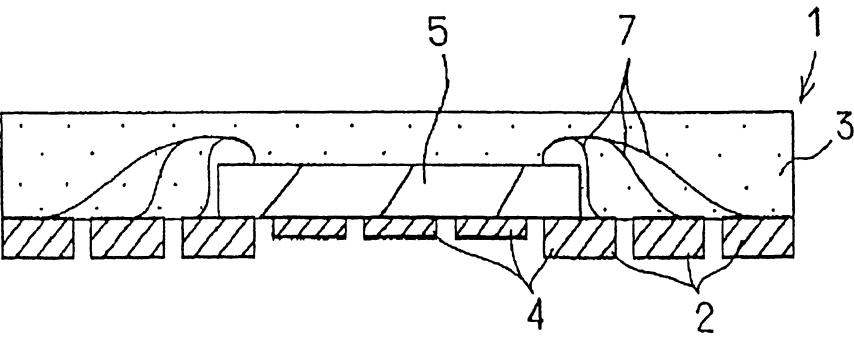
第 31 圖



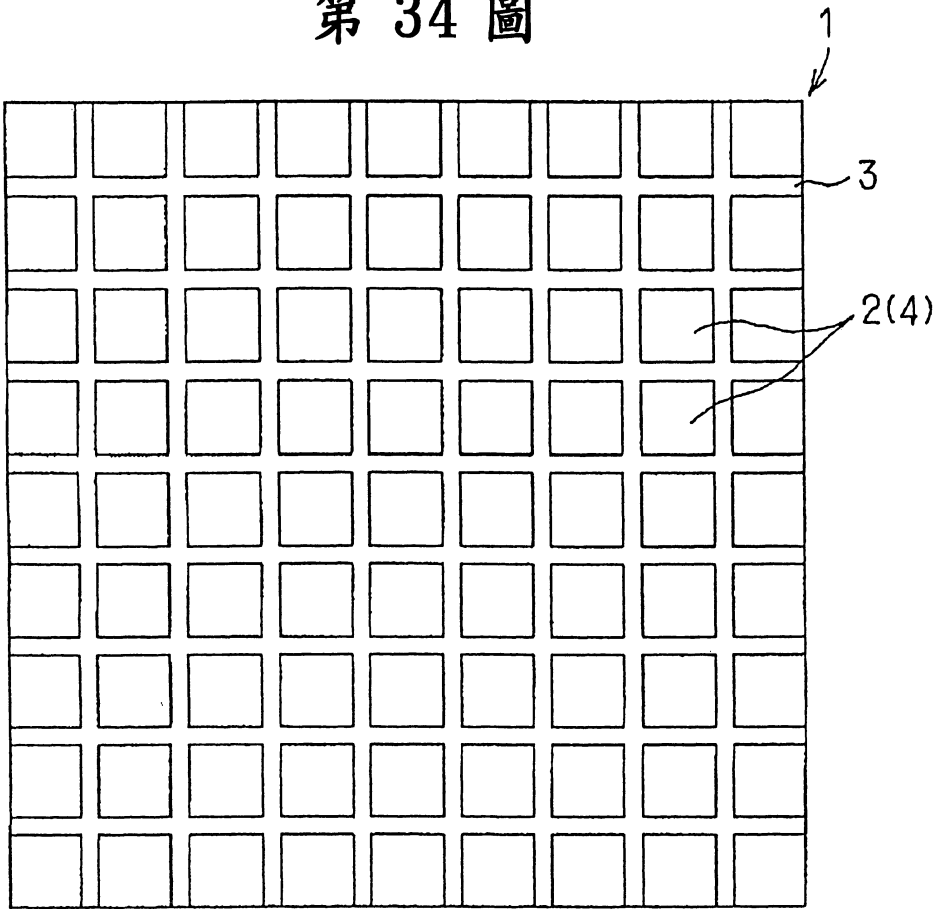
第 32 圖



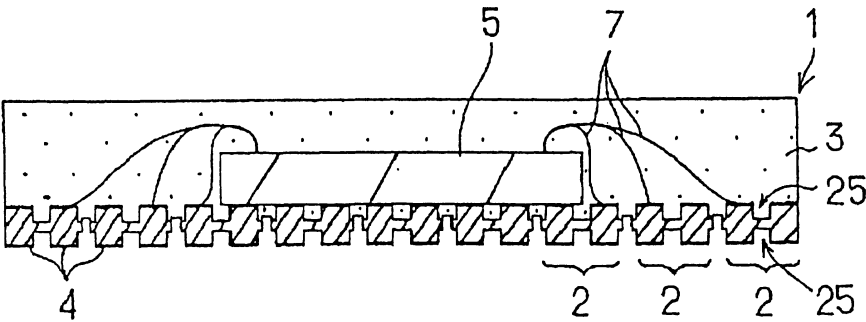
第 33 圖



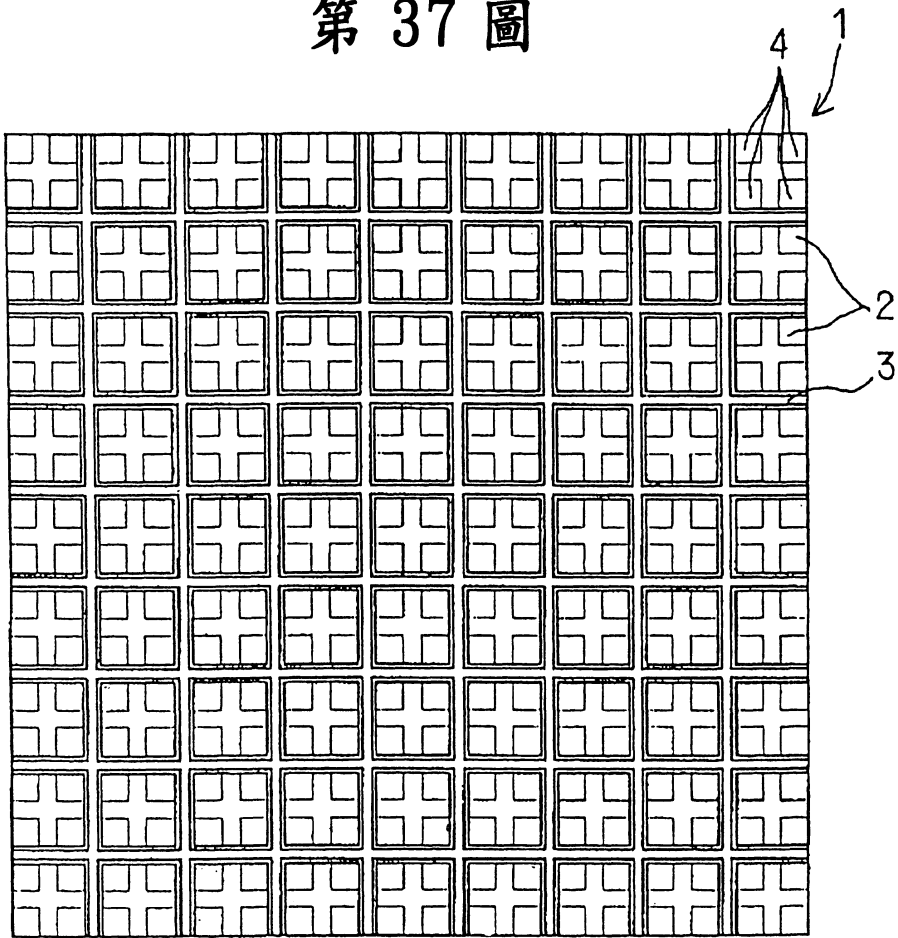
第 34 圖



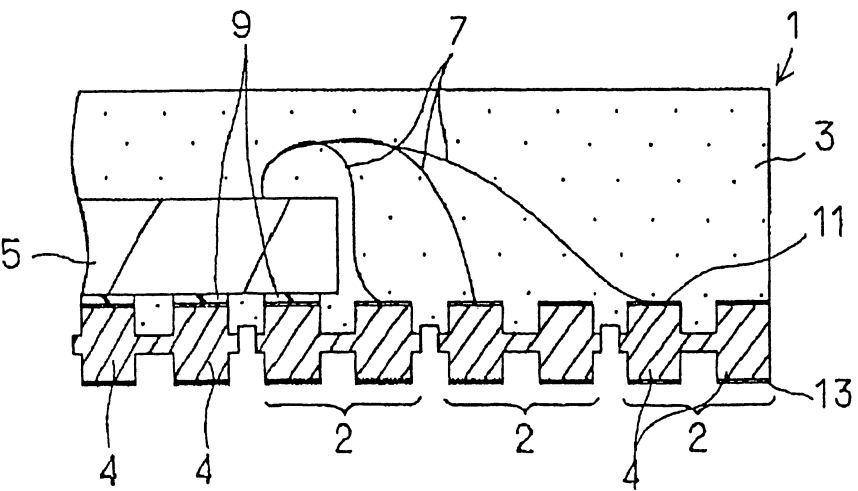
第 35 圖



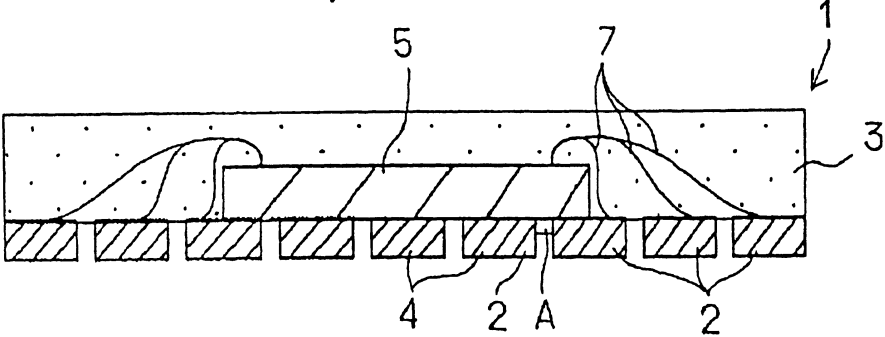
第 37 圖



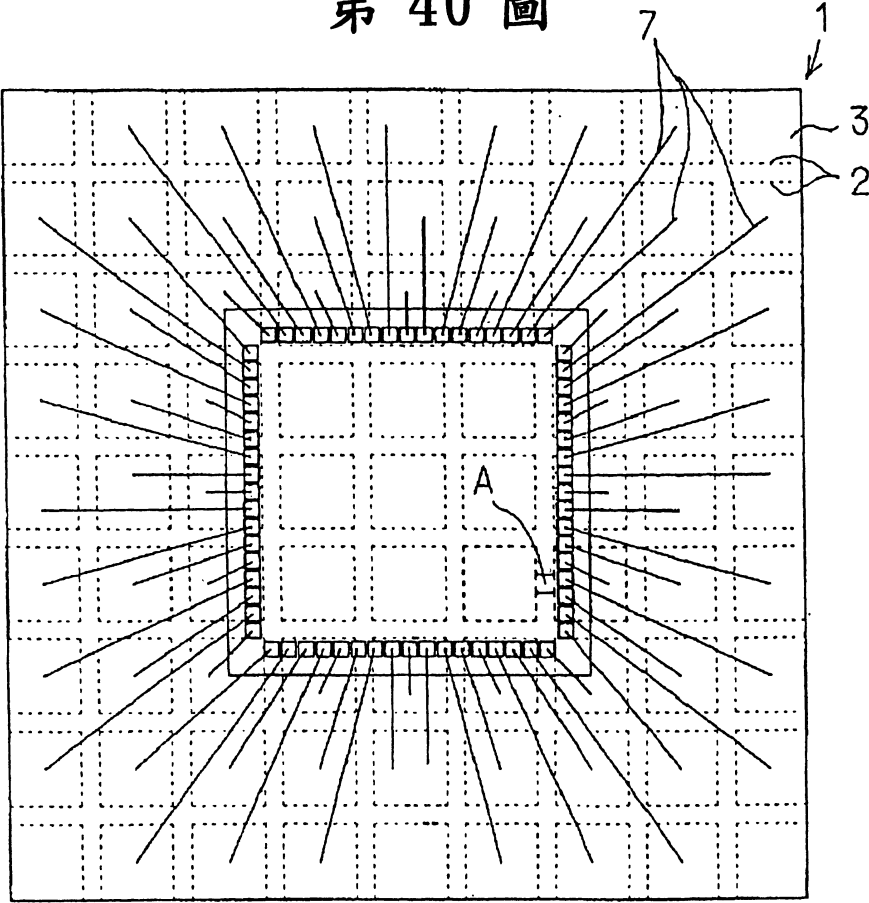
第 38 圖



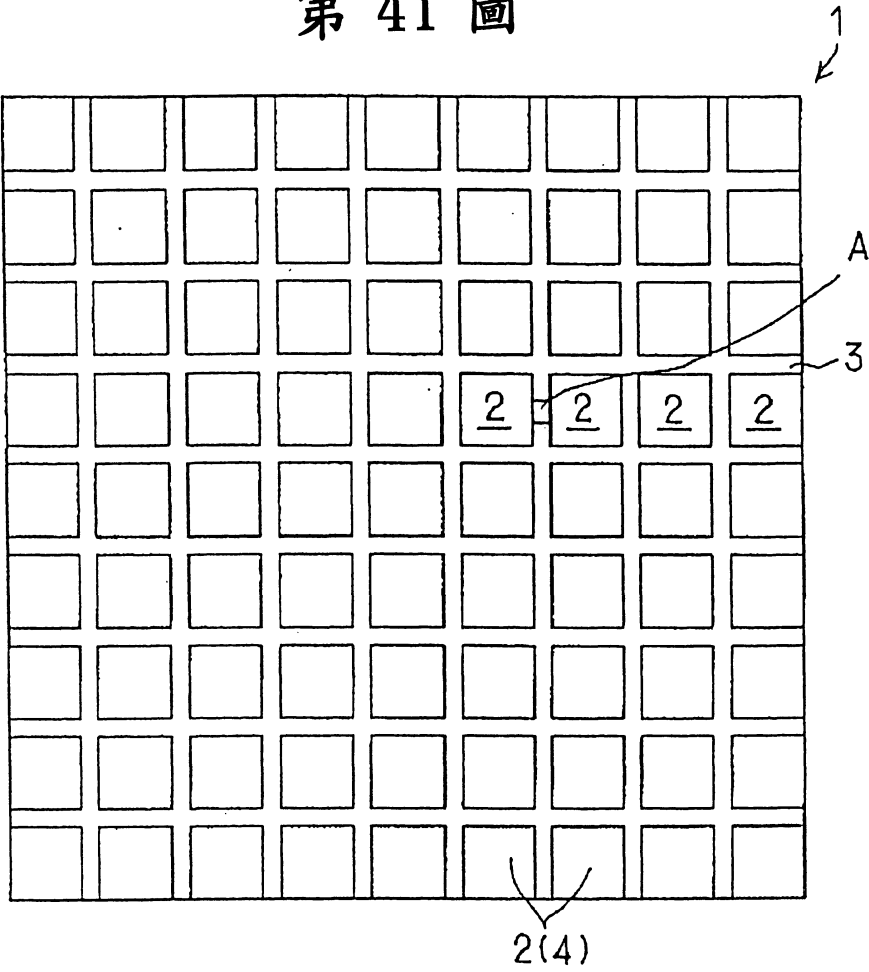
第 39 圖



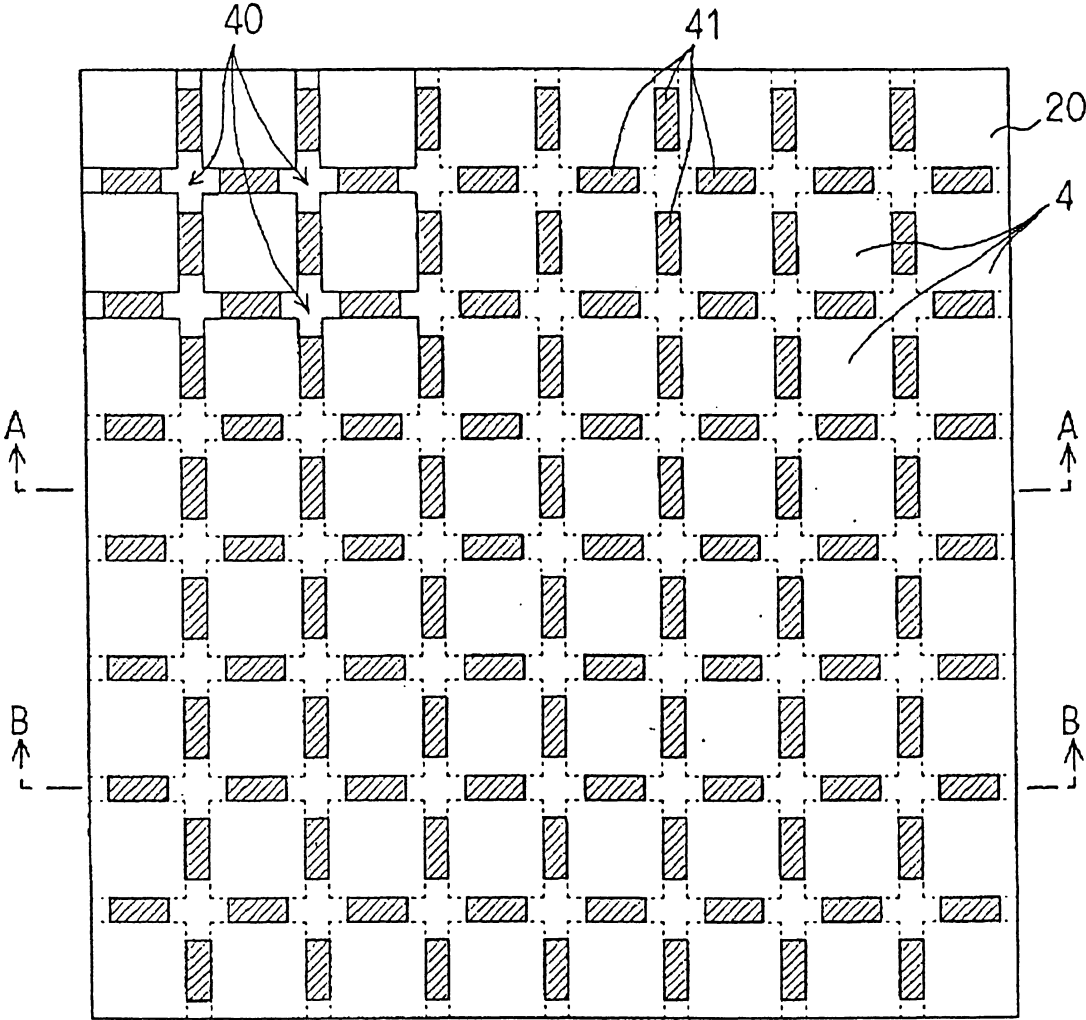
第 40 圖



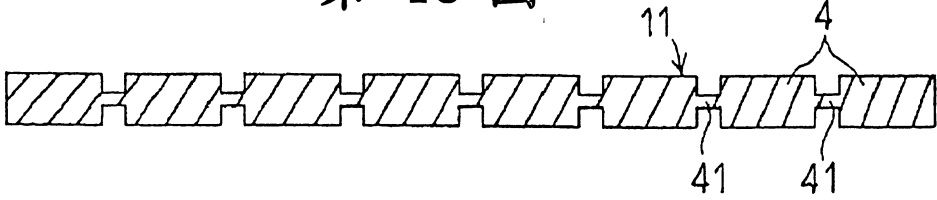
第 41 圖



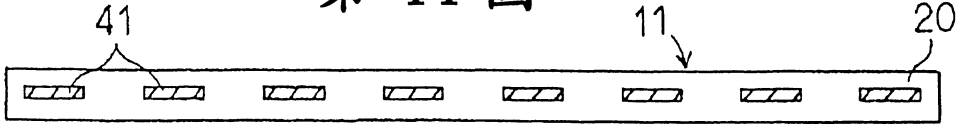
第 42 圖



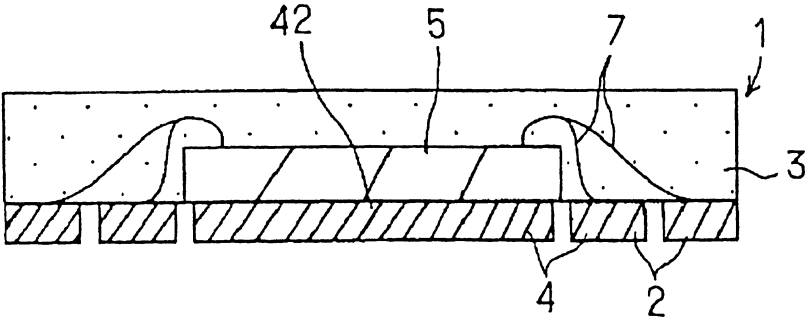
第 43 圖



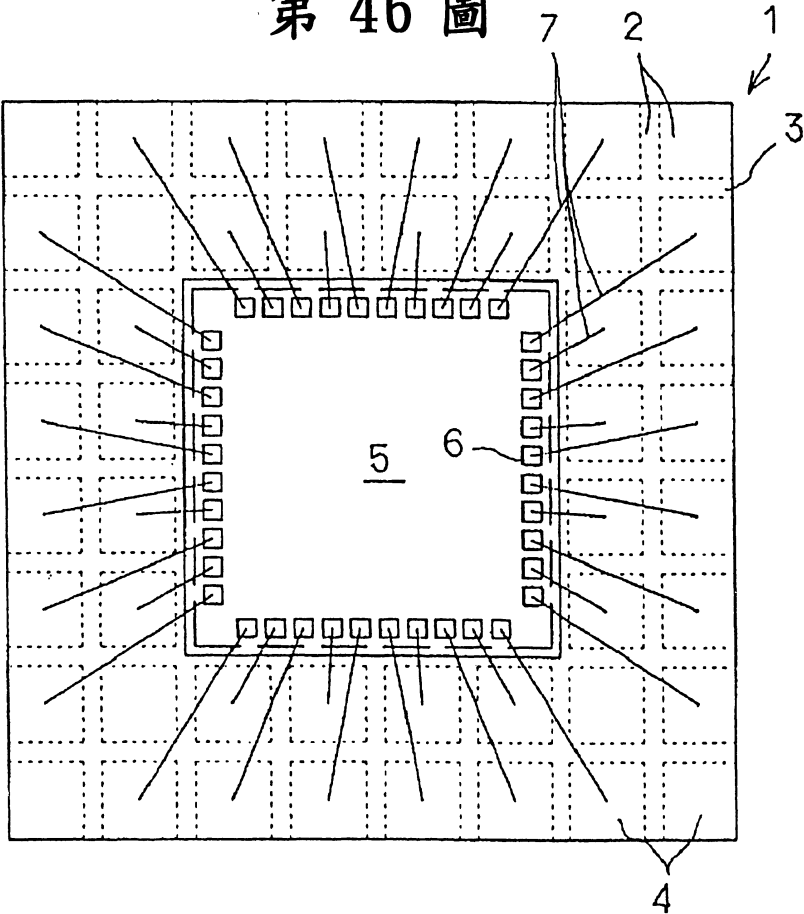
第 44 圖



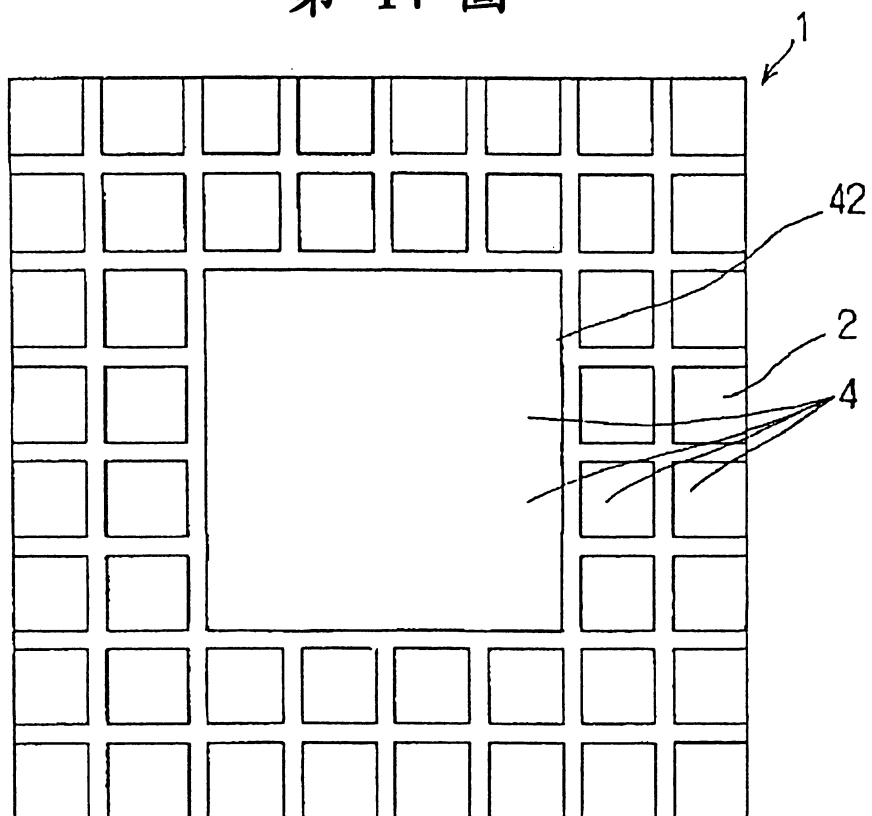
第 45 圖



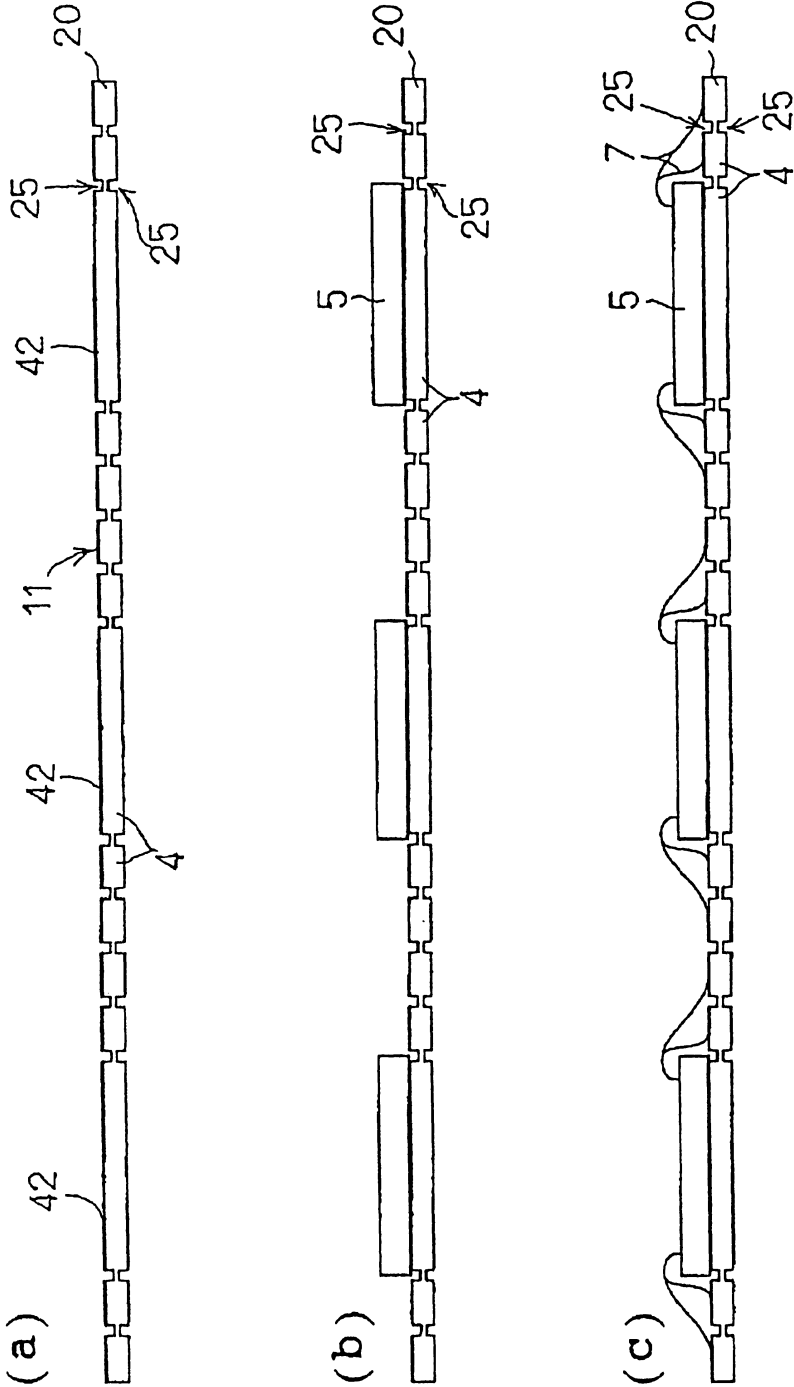
第 46 圖



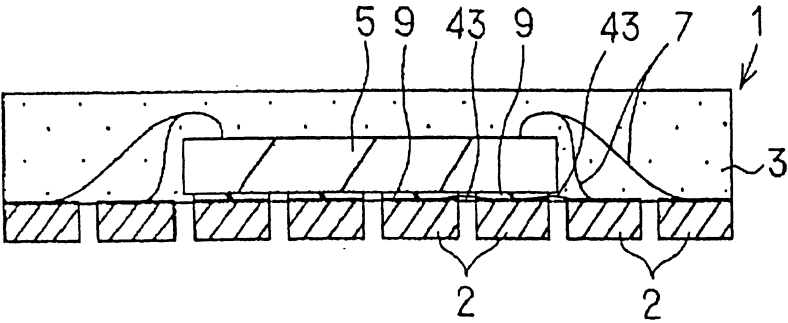
第 47 圖



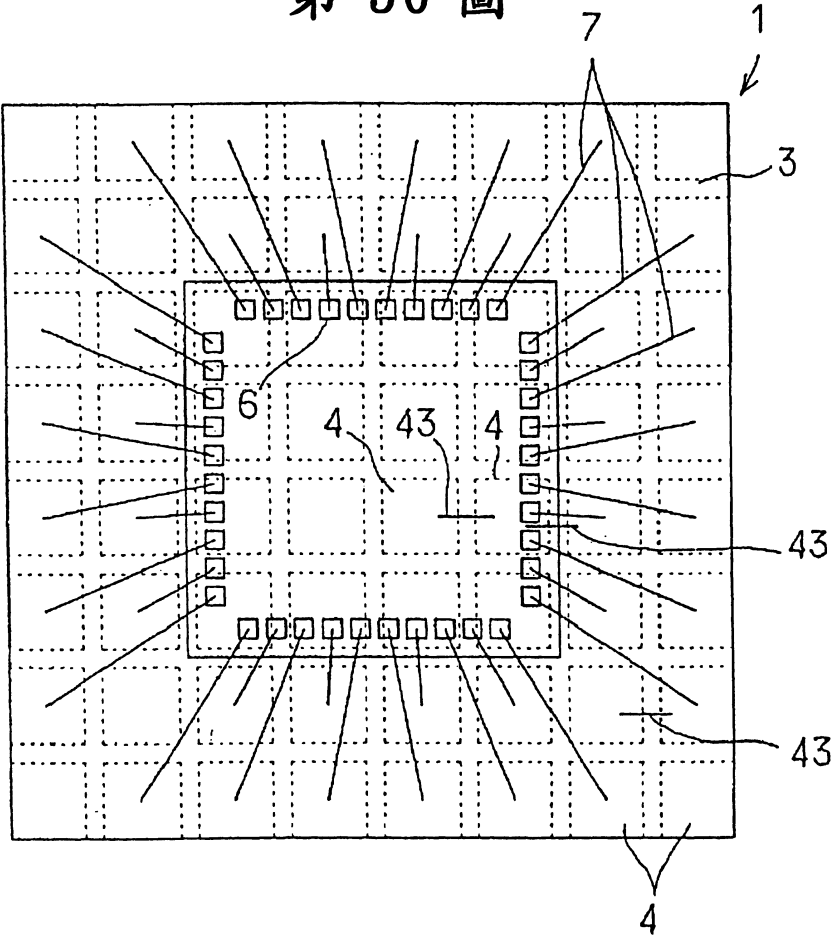
第 48 圖



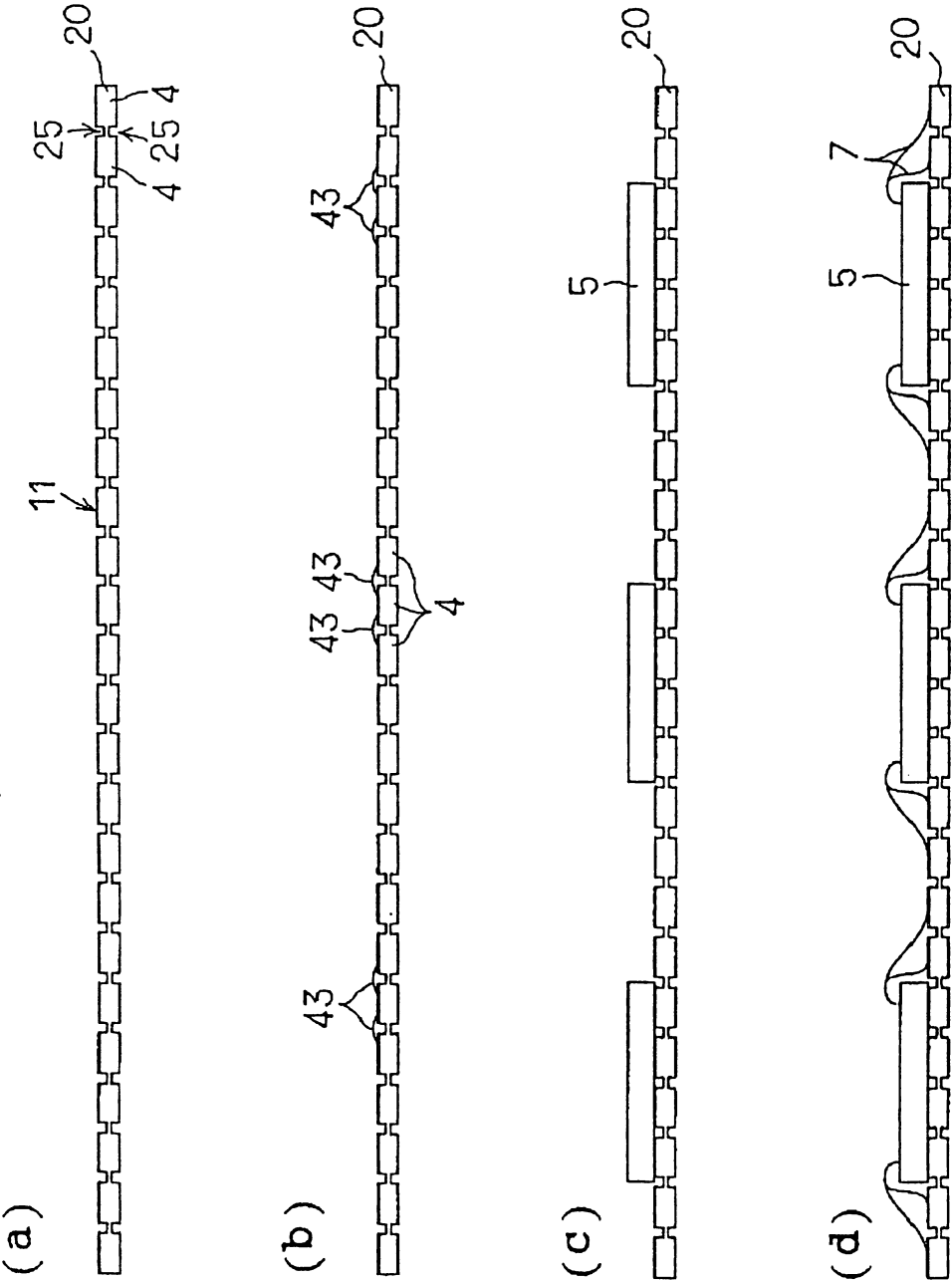
第 49 圖



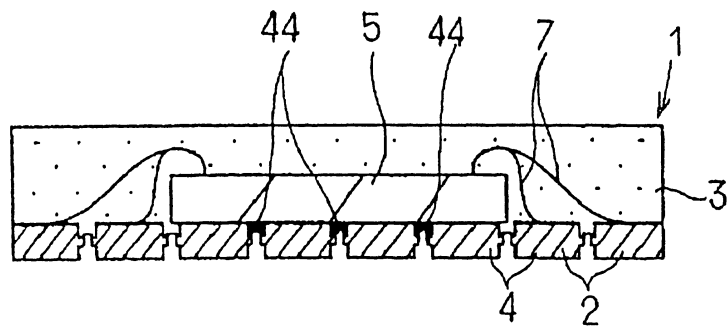
第 50 圖



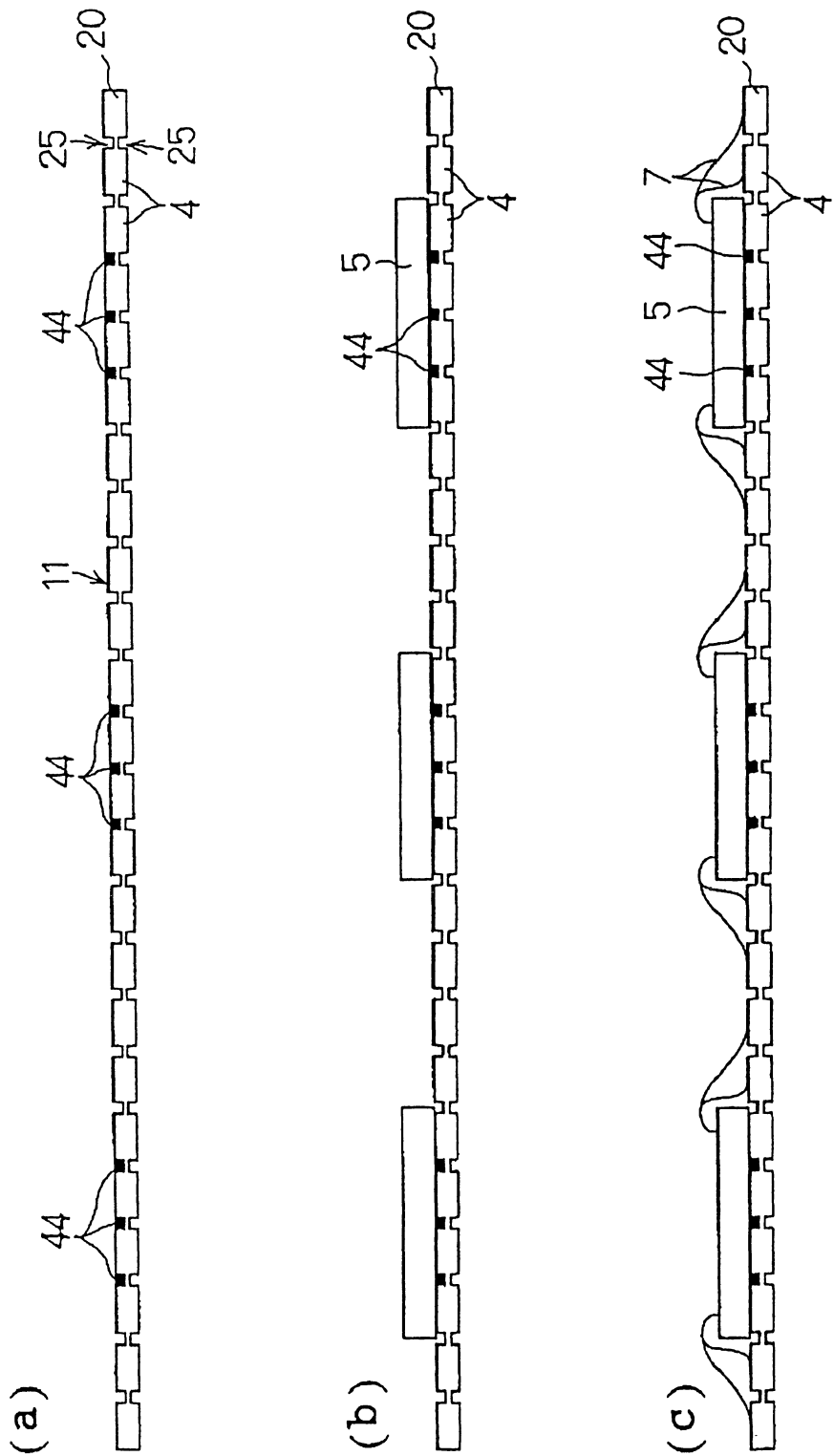
第 51 圖



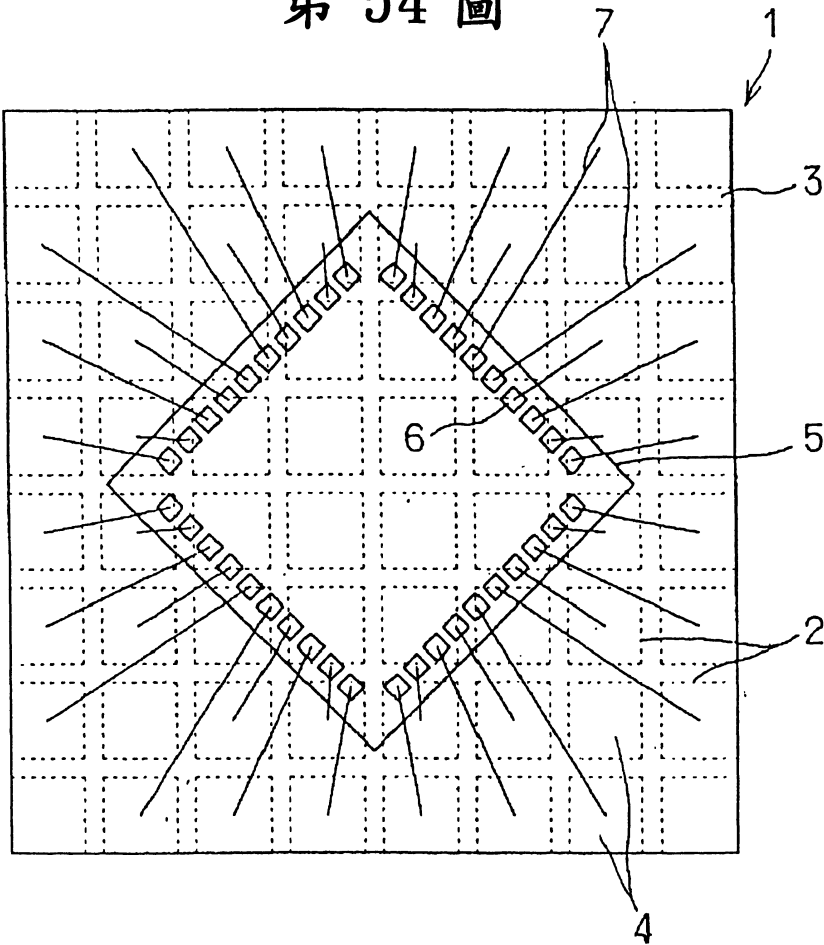
第 52 圖



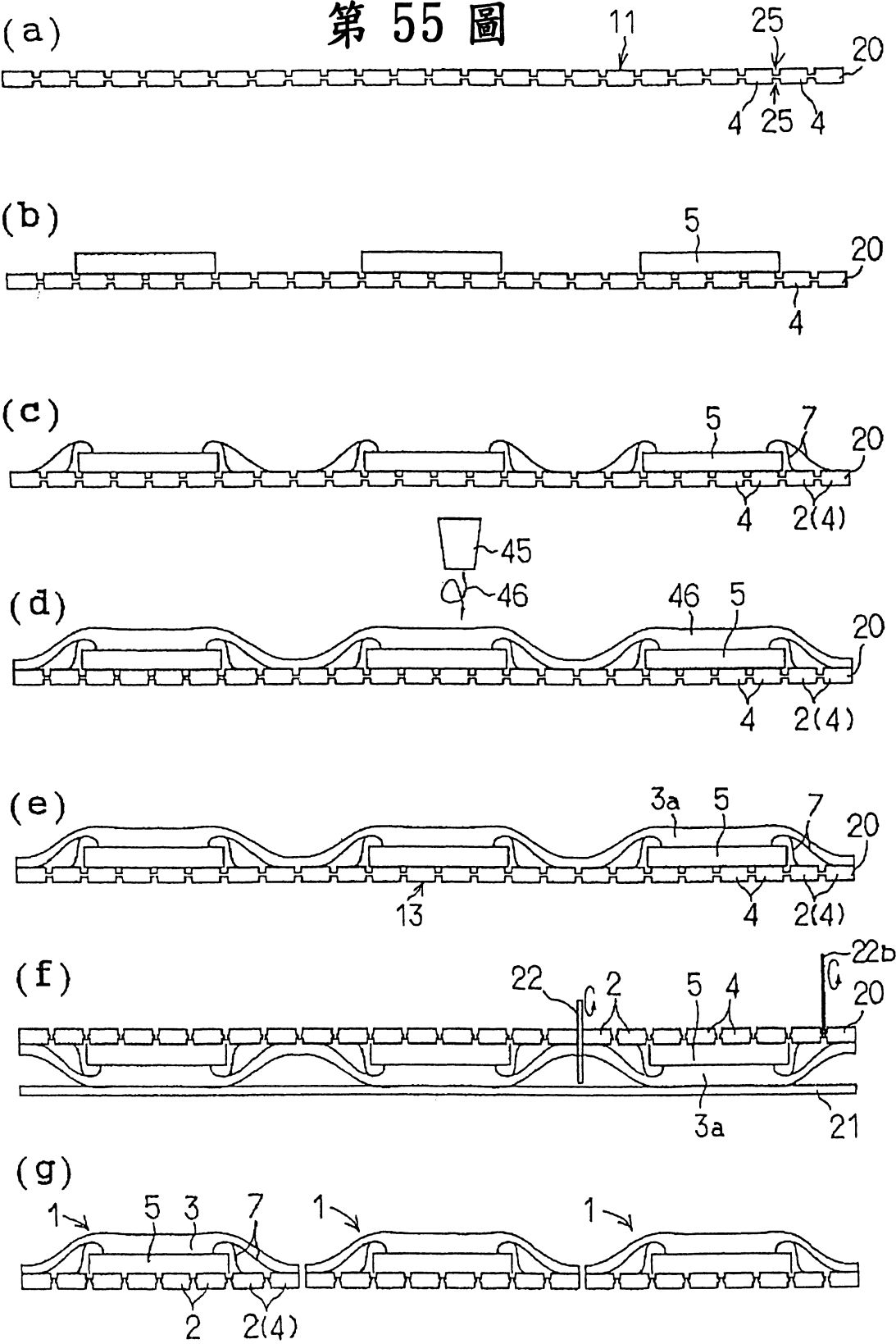
第 53 圖



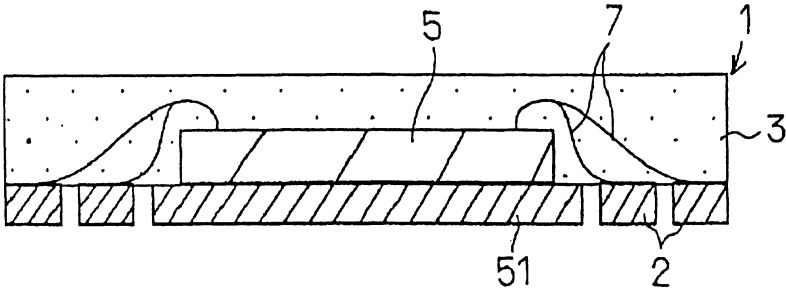
第 54 圖



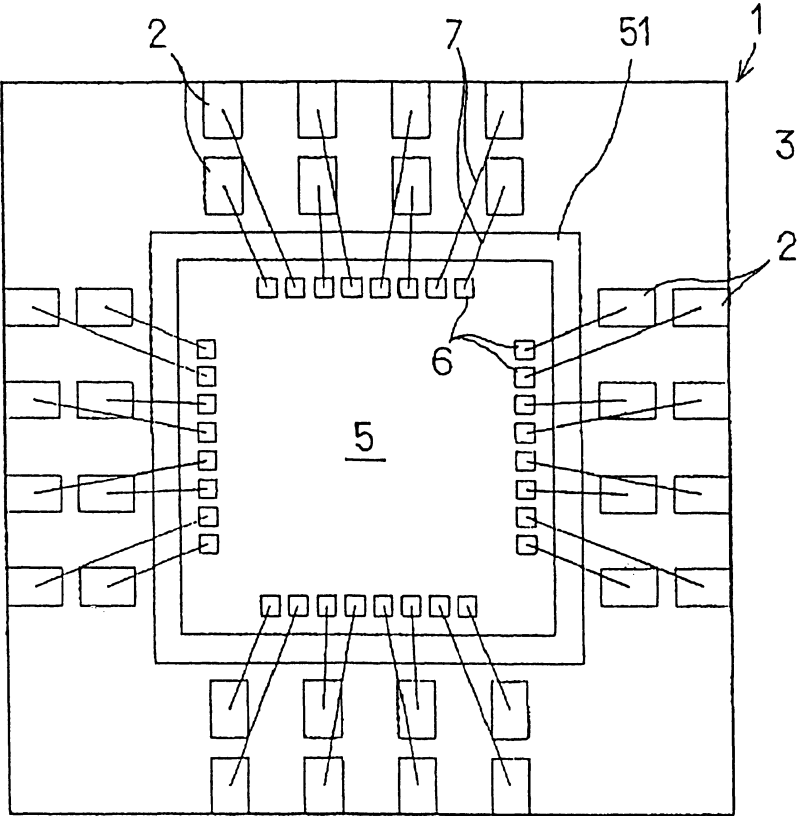
第 55 圖



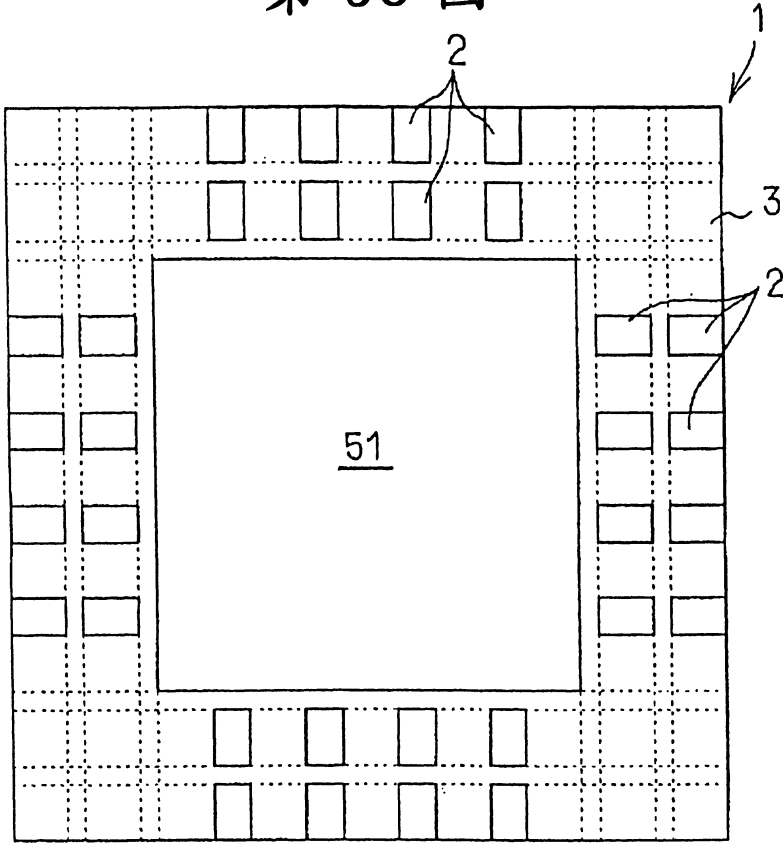
第 56 圖



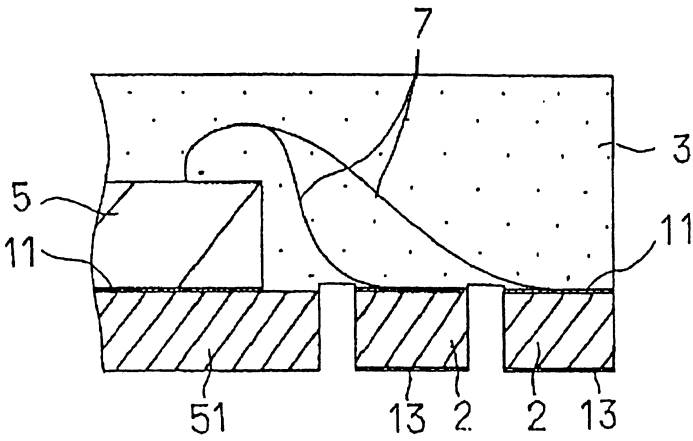
第 57 圖

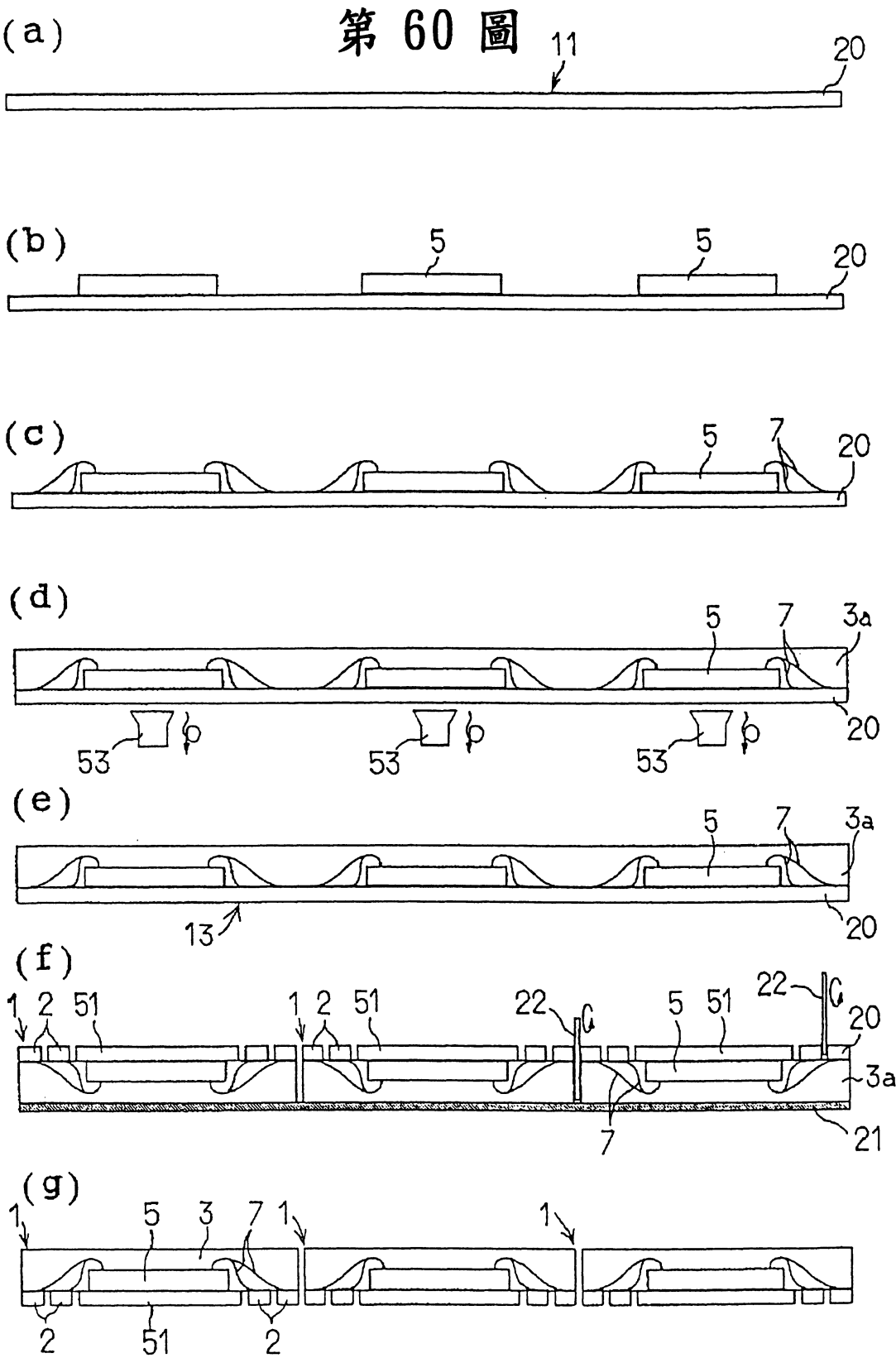


第 58 圖

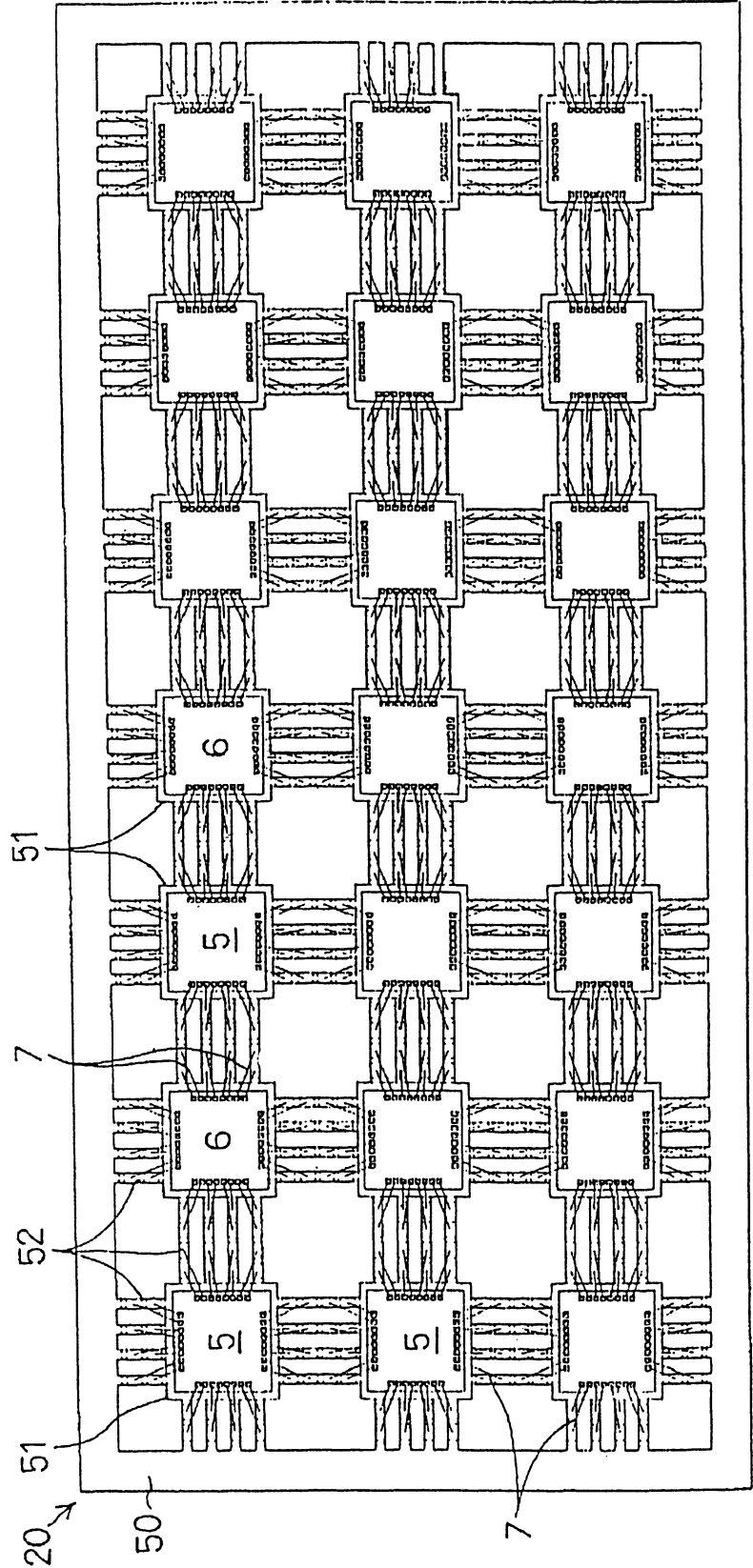


第 59 圖

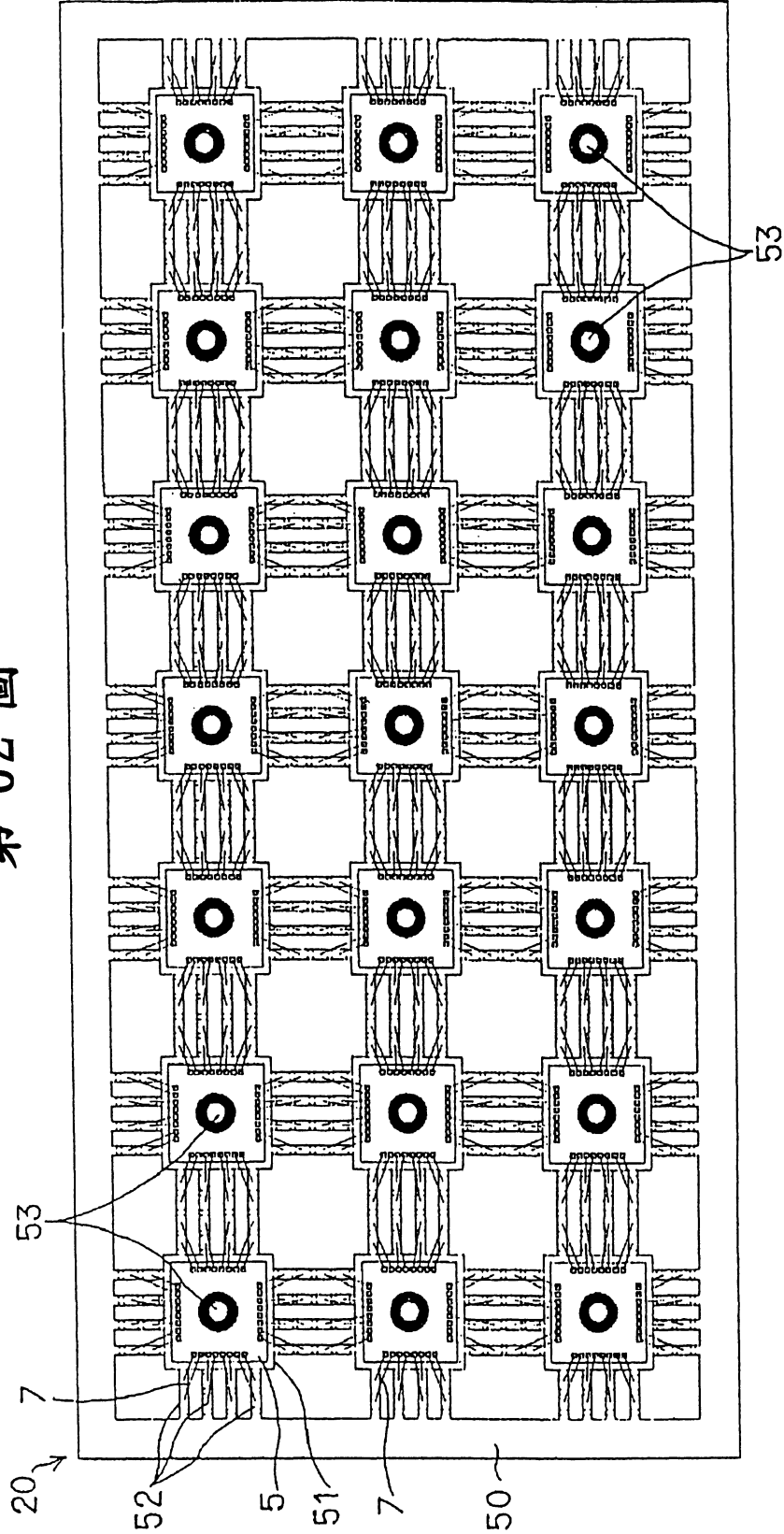




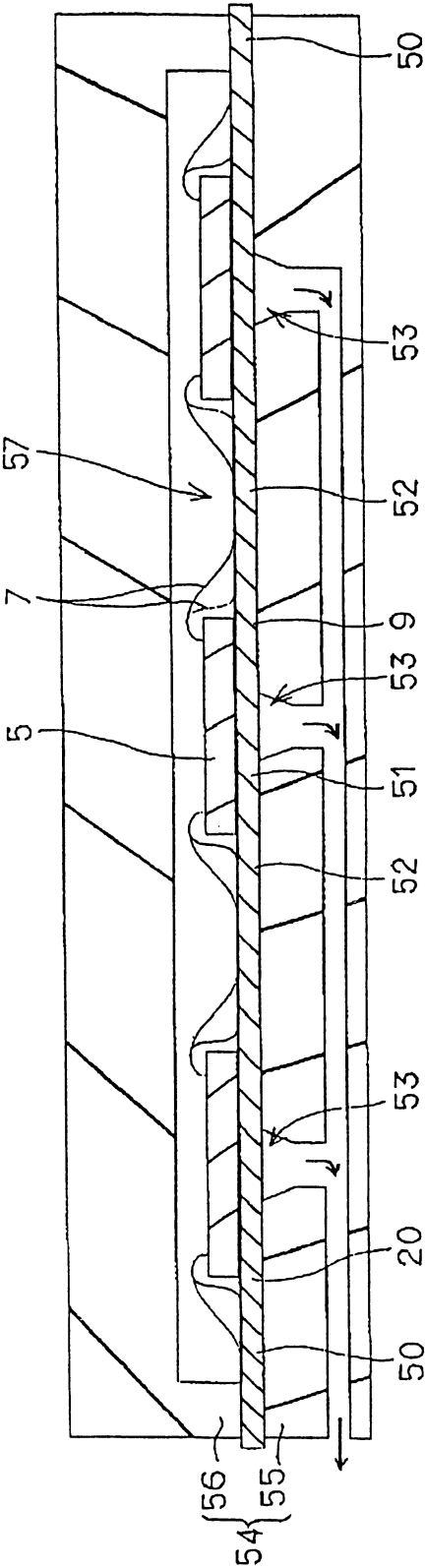
第 61 圖



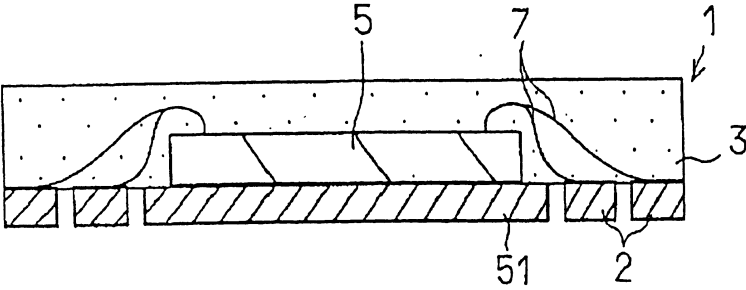
第 62 圖



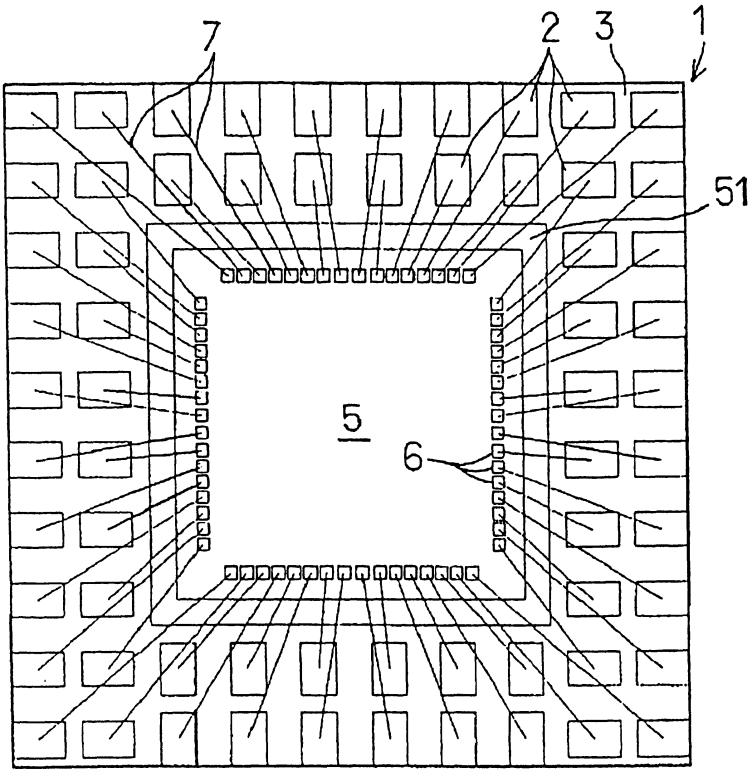
第 63 圖



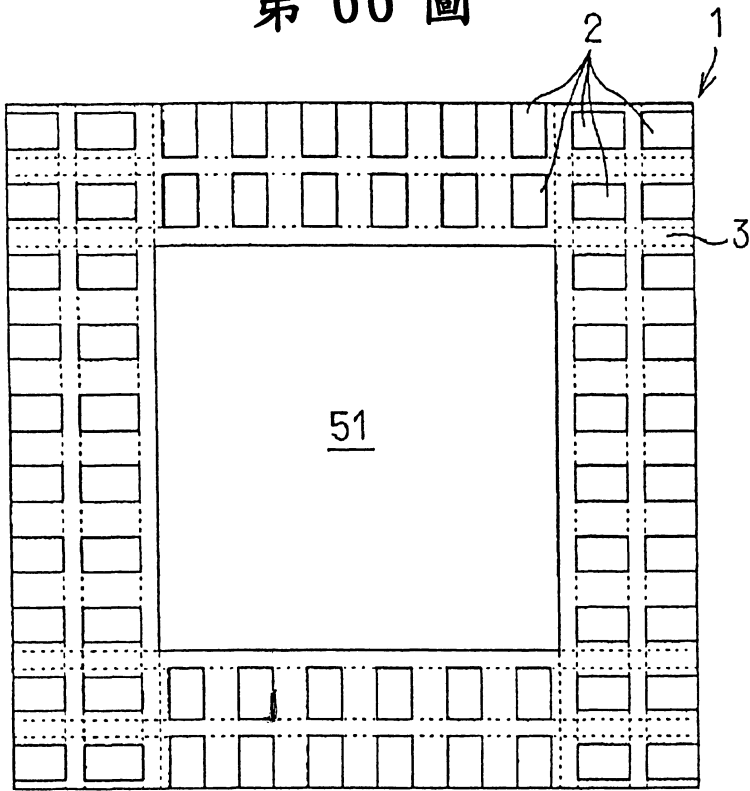
第 64 圖



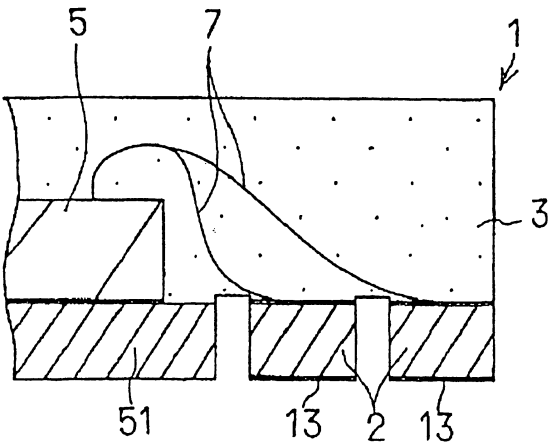
第 65 圖



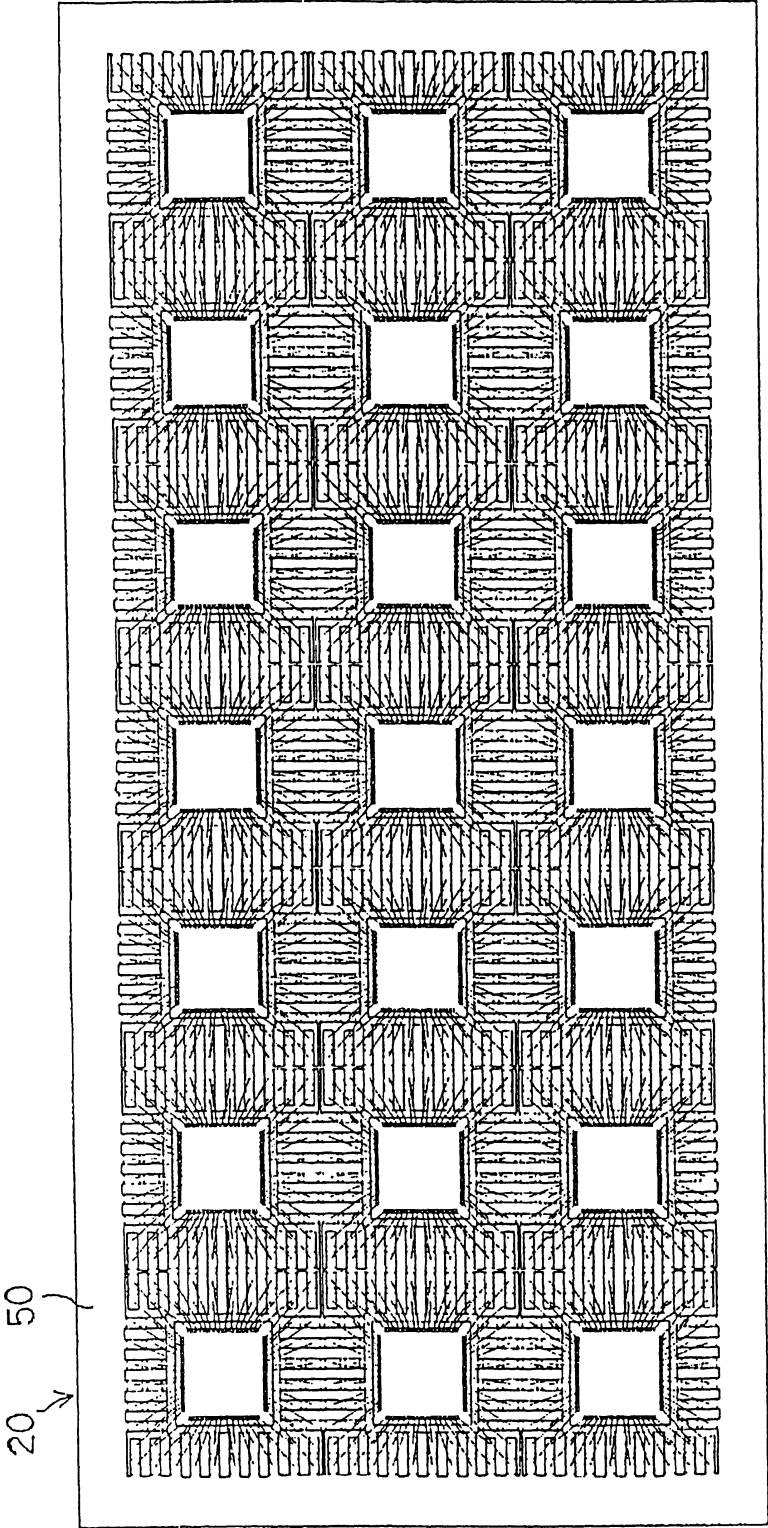
第 66 圖



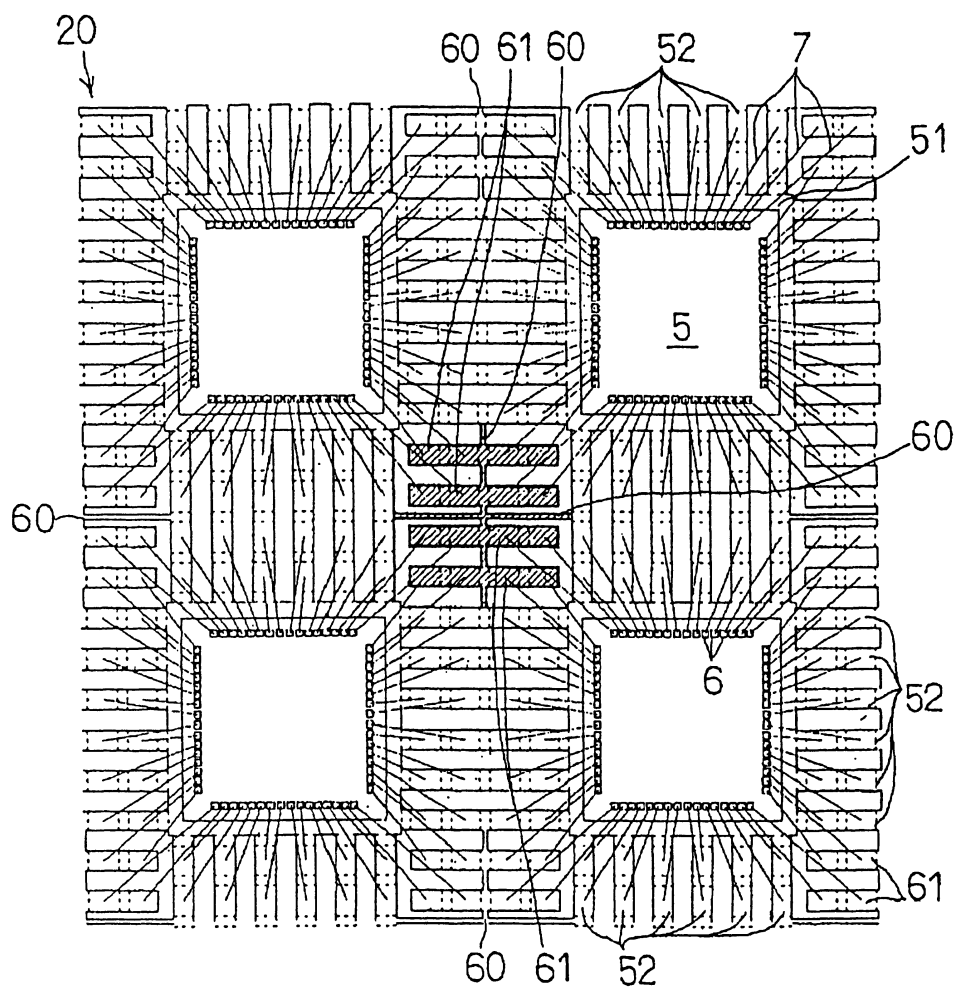
第 67 圖



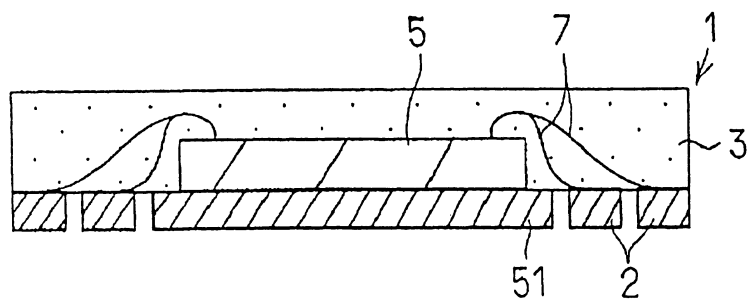
第 68 圖



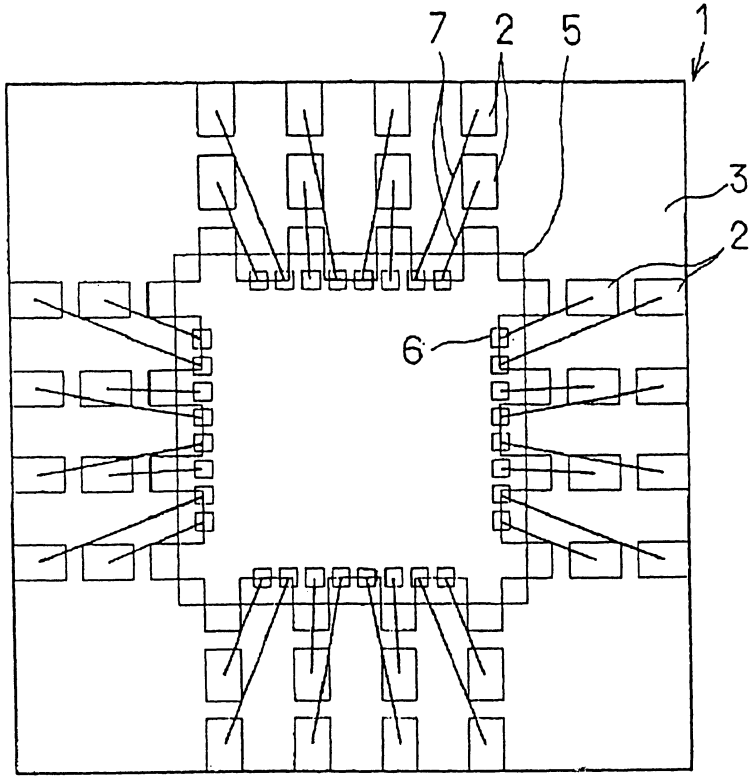
第 69 圖



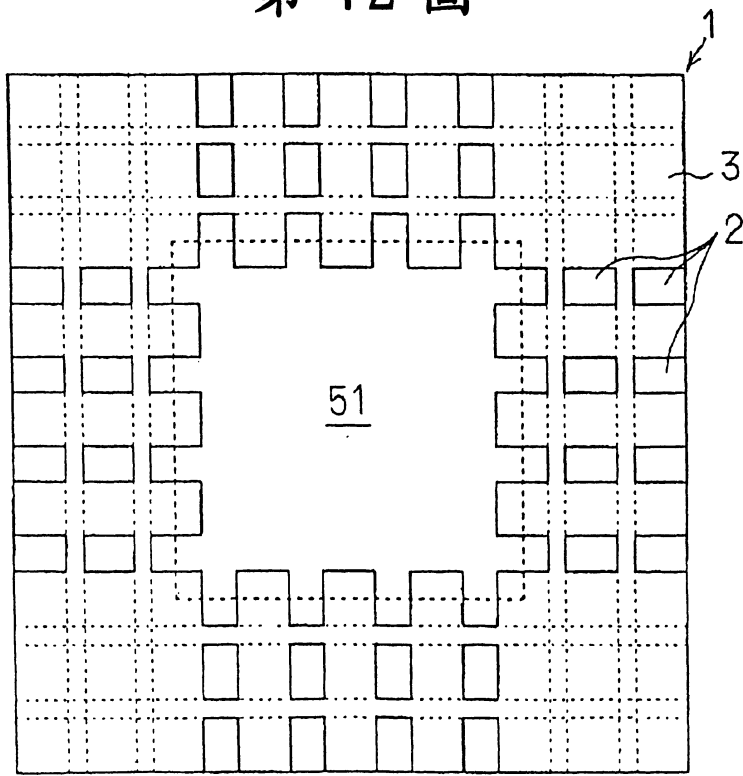
第 70 圖



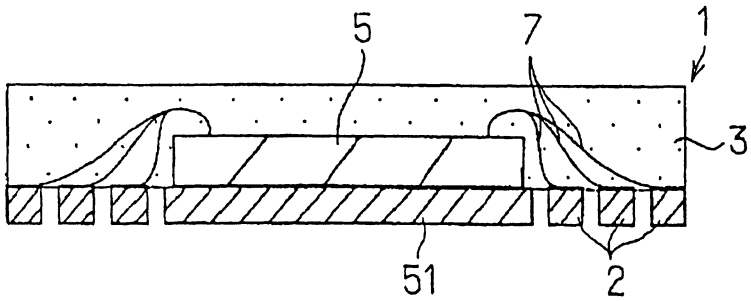
第 71 圖



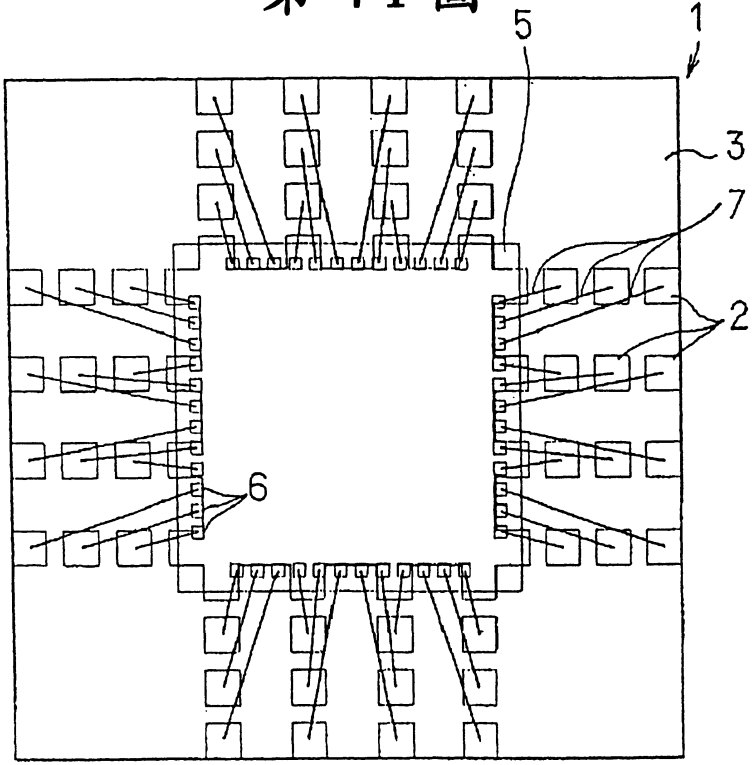
第 72 圖



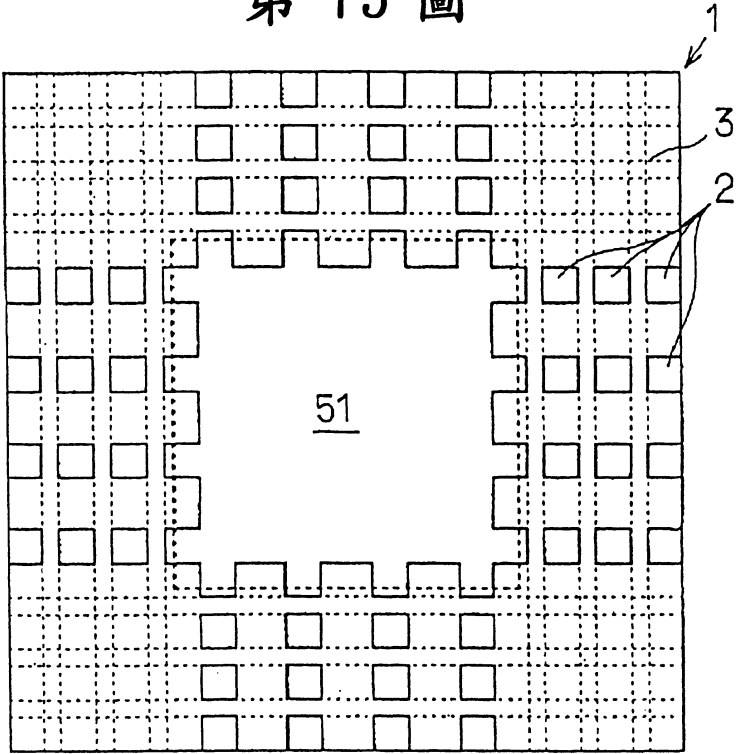
第 73 圖



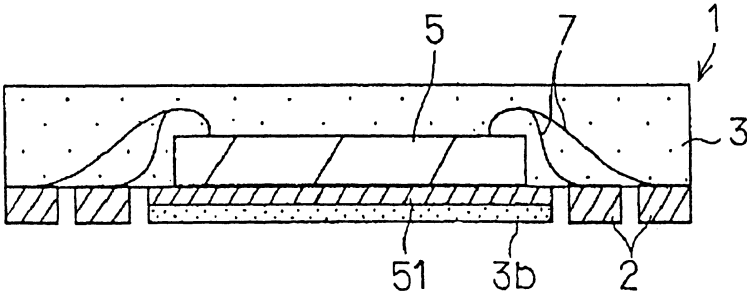
第 74 圖



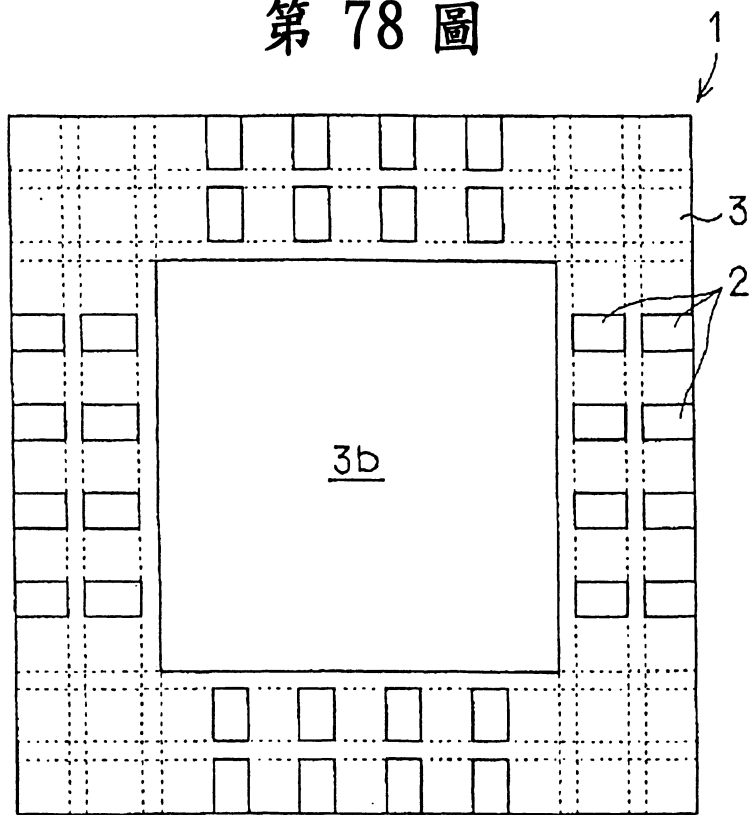
第 75 圖



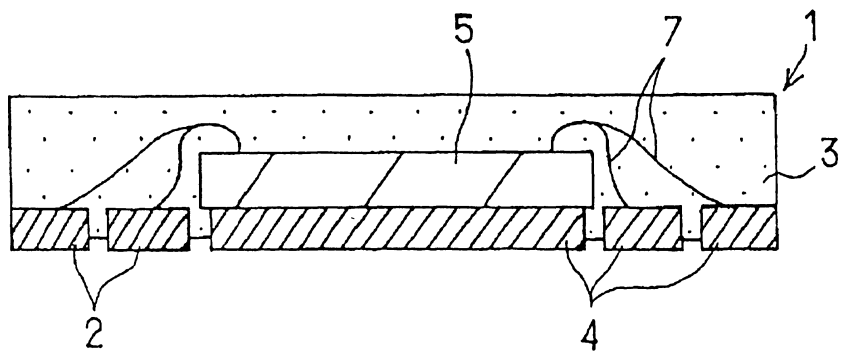
第 76 圖



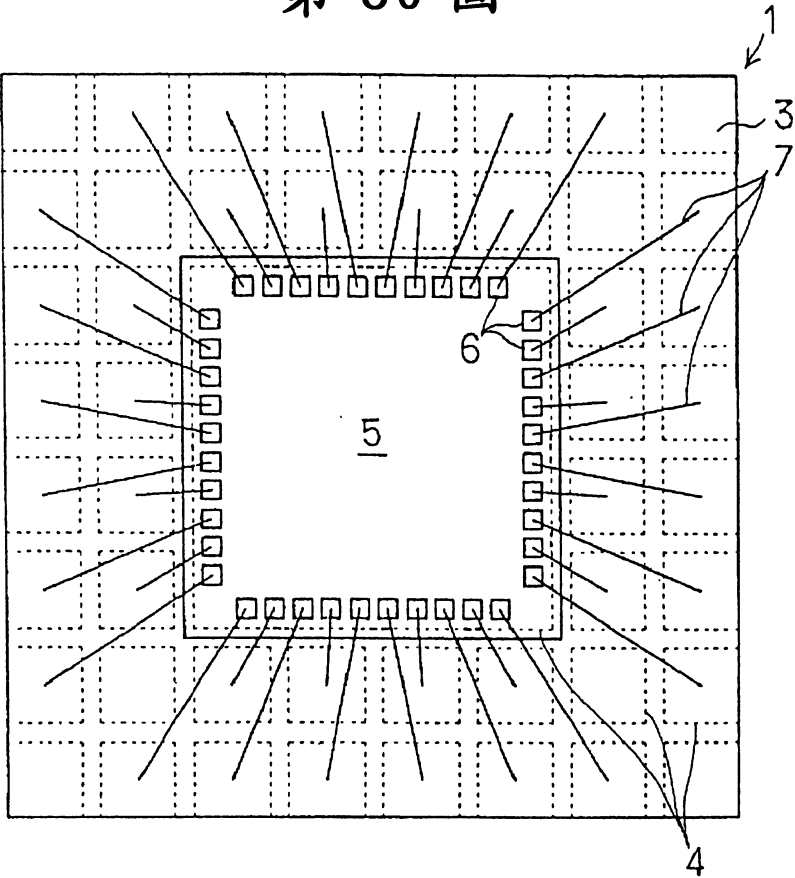
第 78 圖



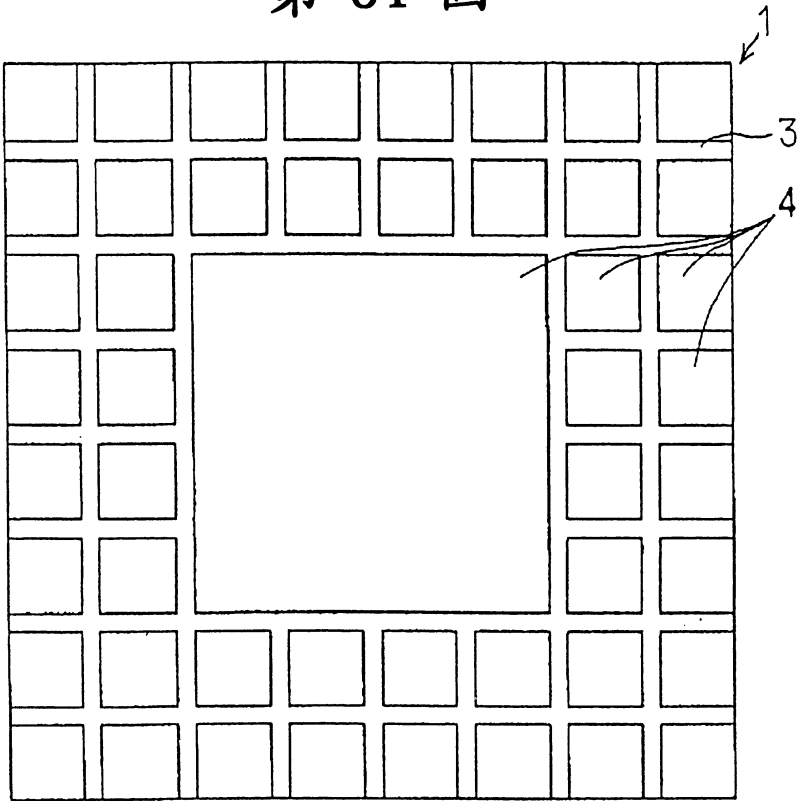
第 79 圖



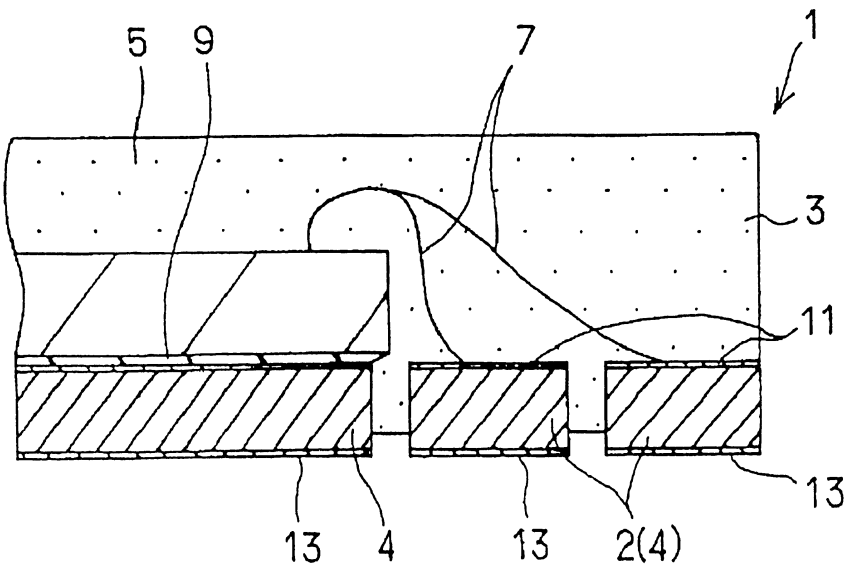
第 80 圖



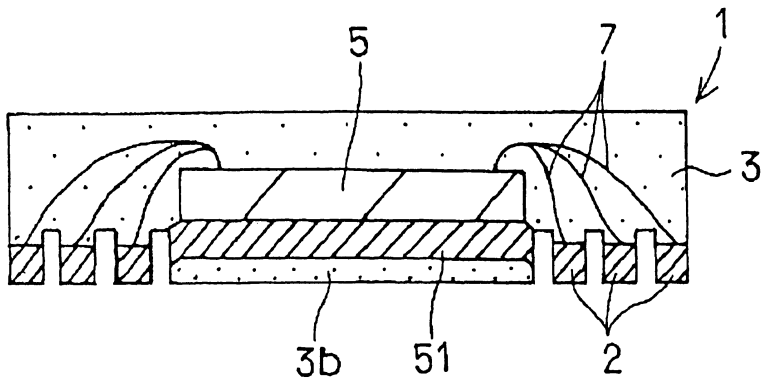
第 81 圖



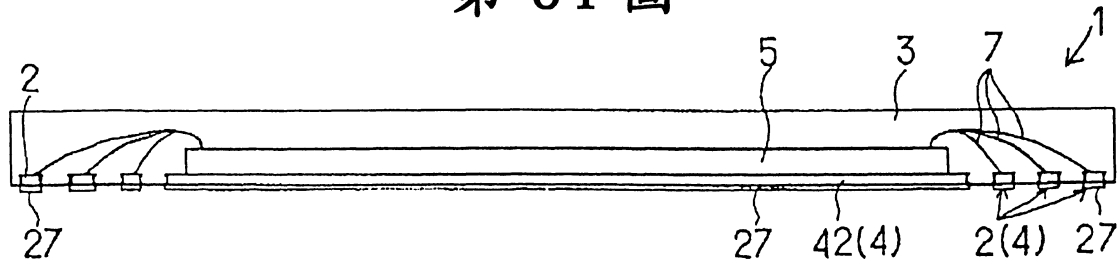
第 82 圖



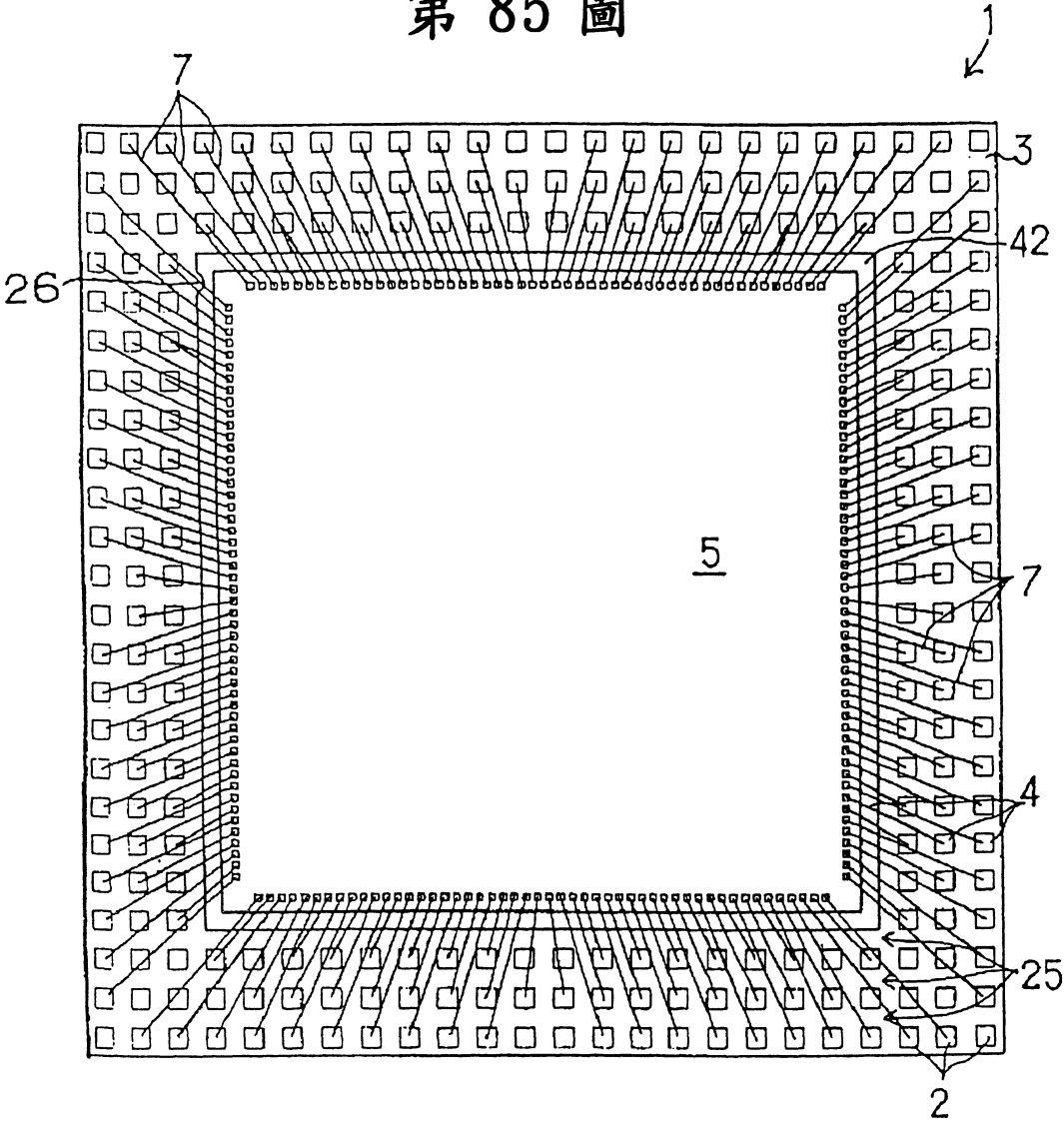
第 83 圖



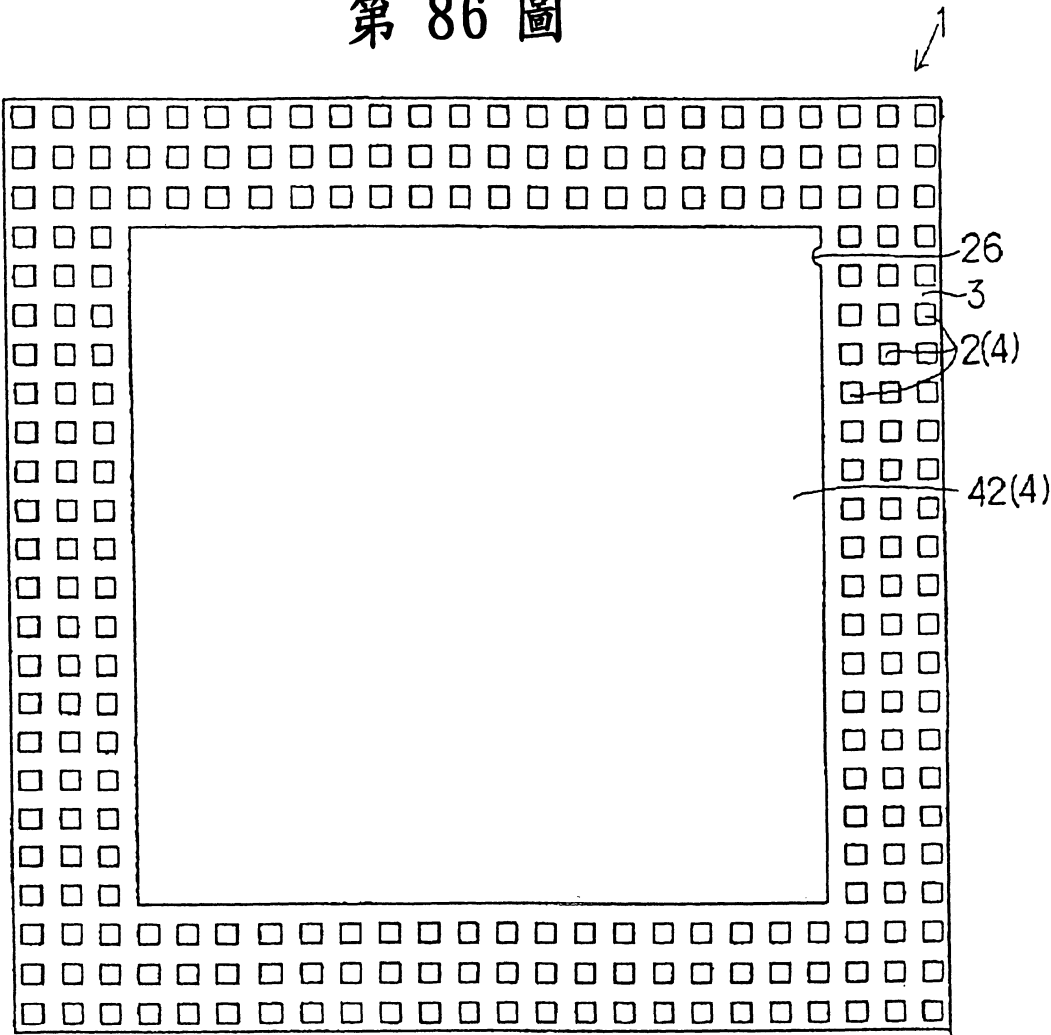
第 84 圖



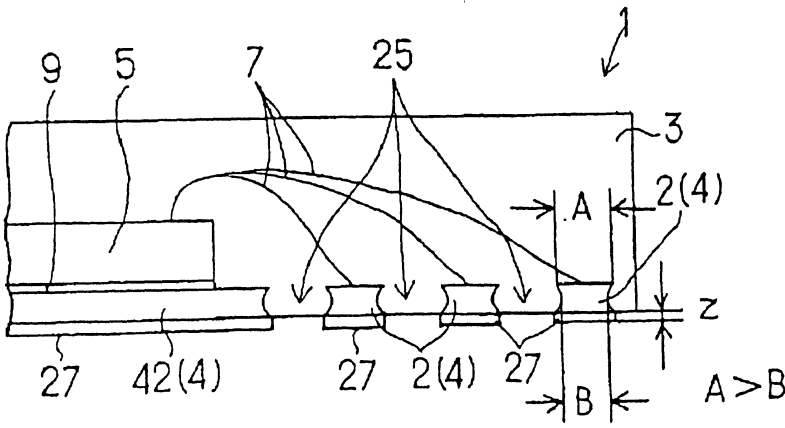
第 85 圖



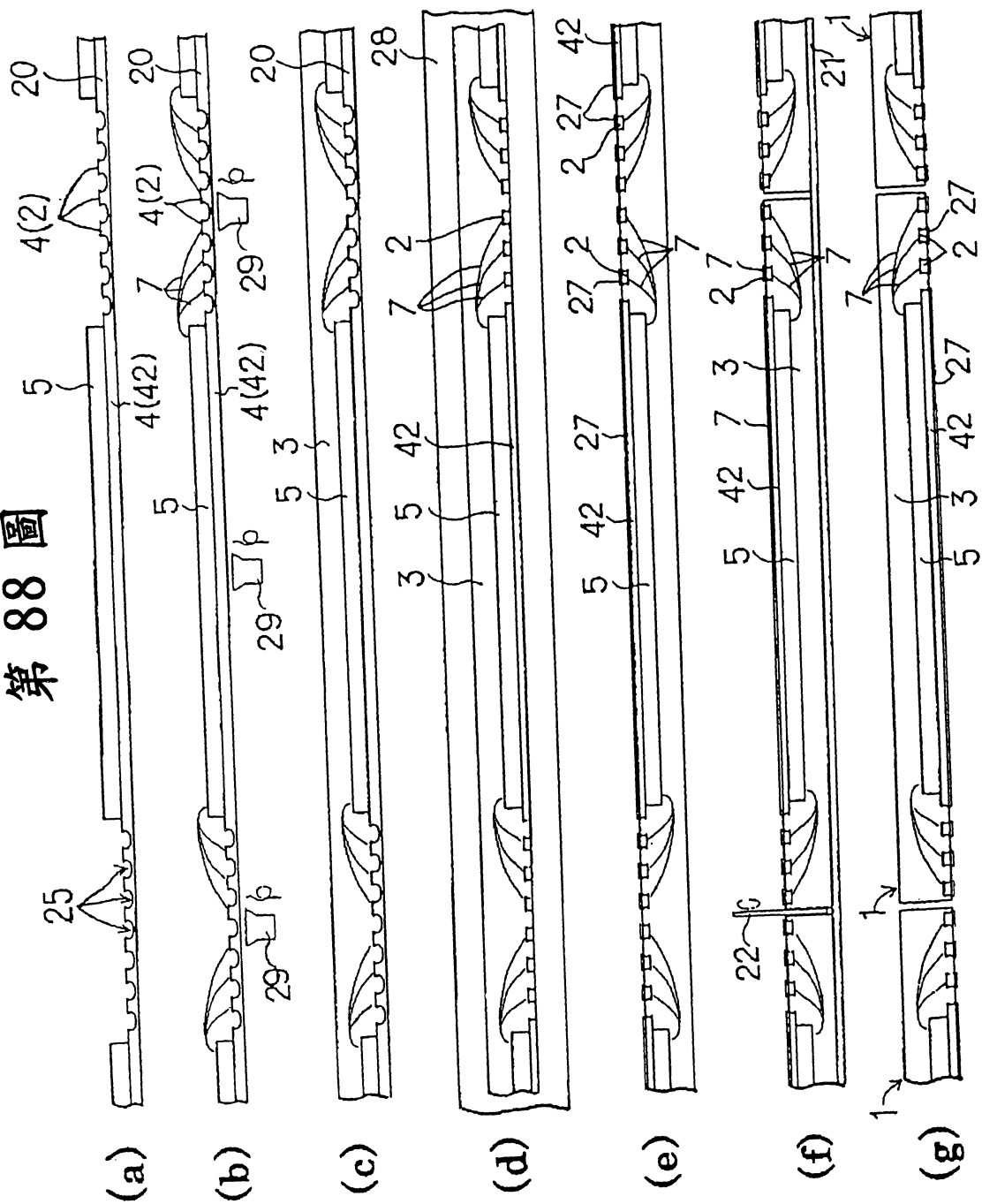
第 86 圖



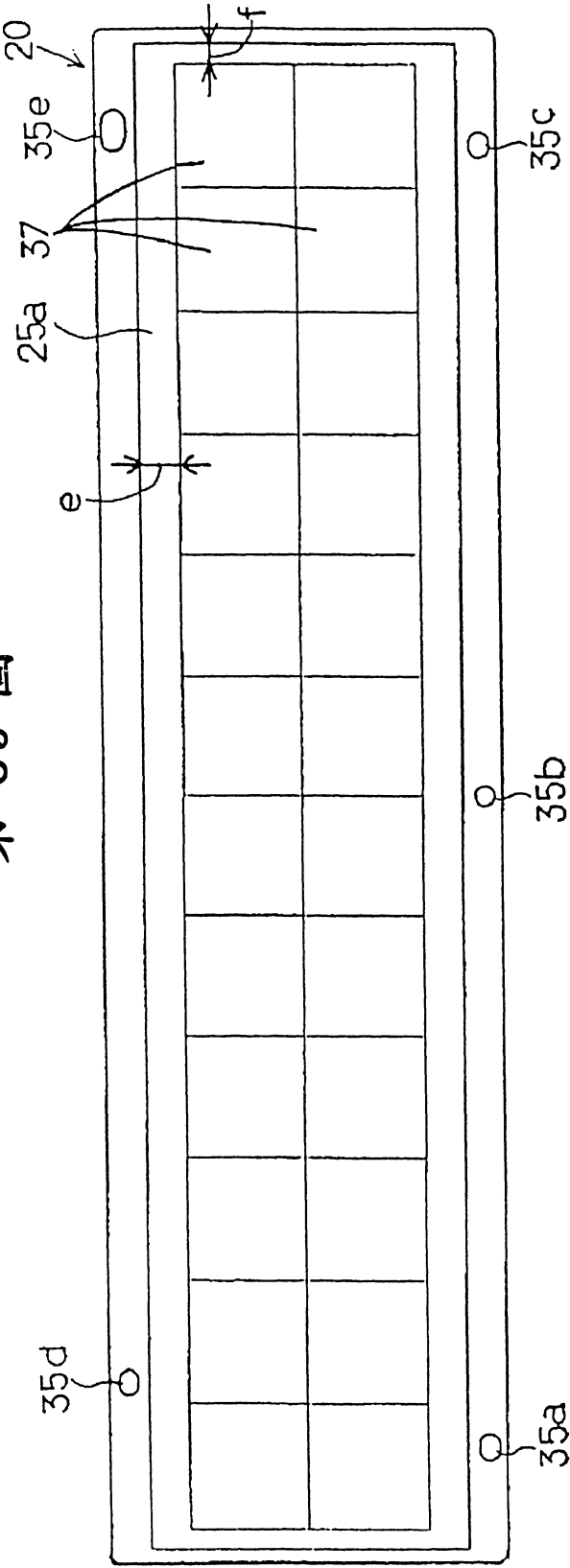
第 87 圖



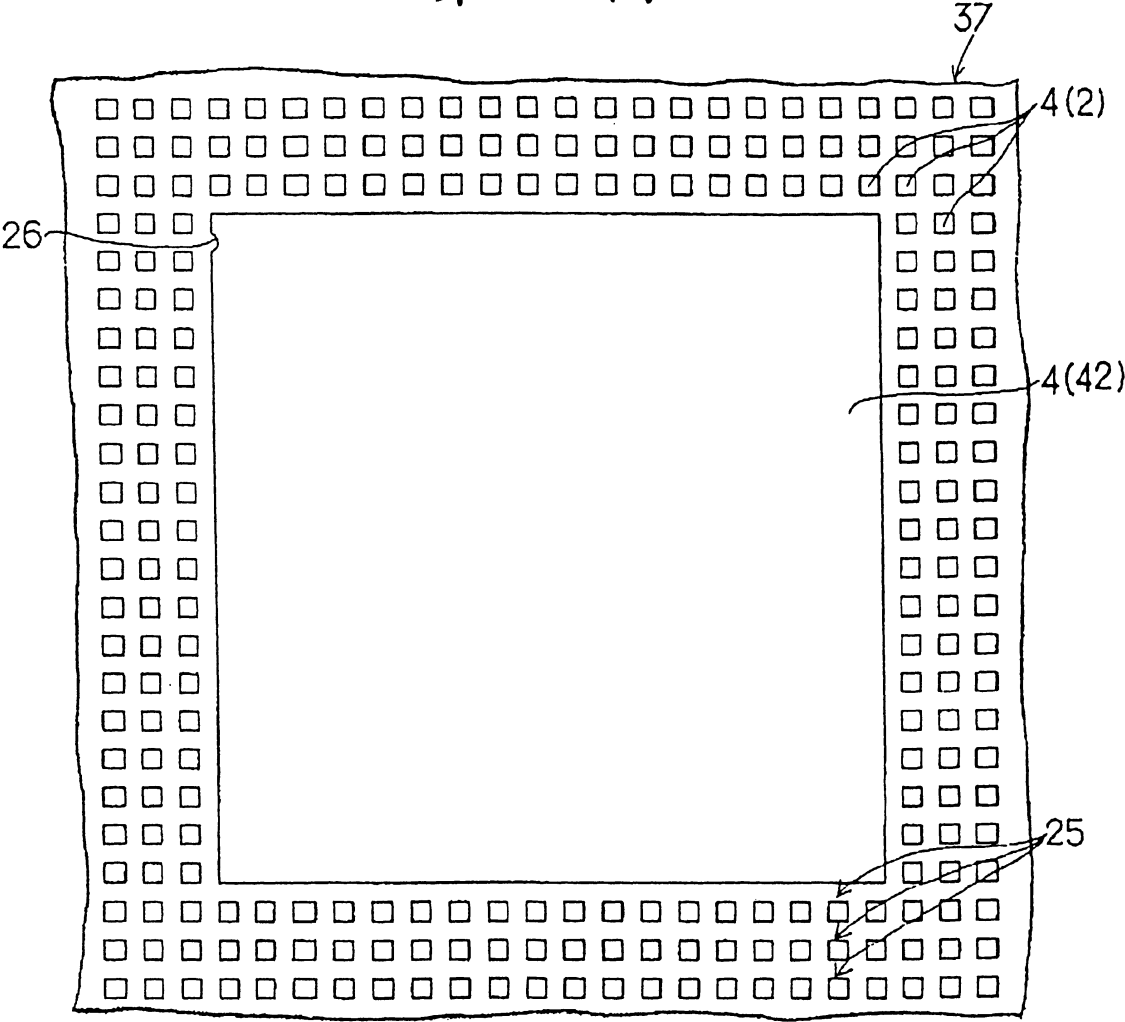
第 88 圖



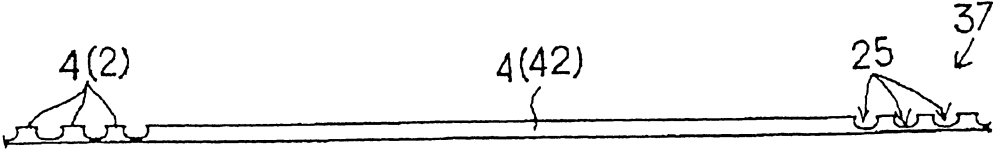
第 89 圖



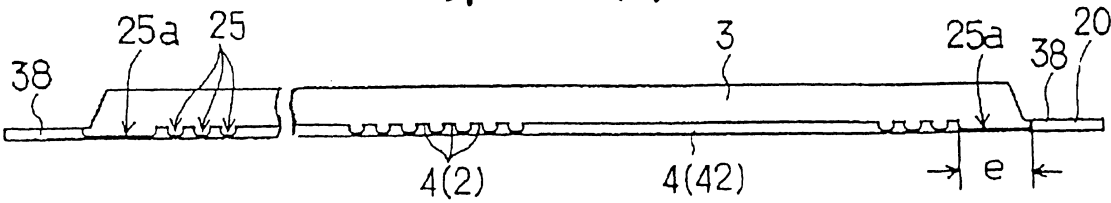
第 90 圖



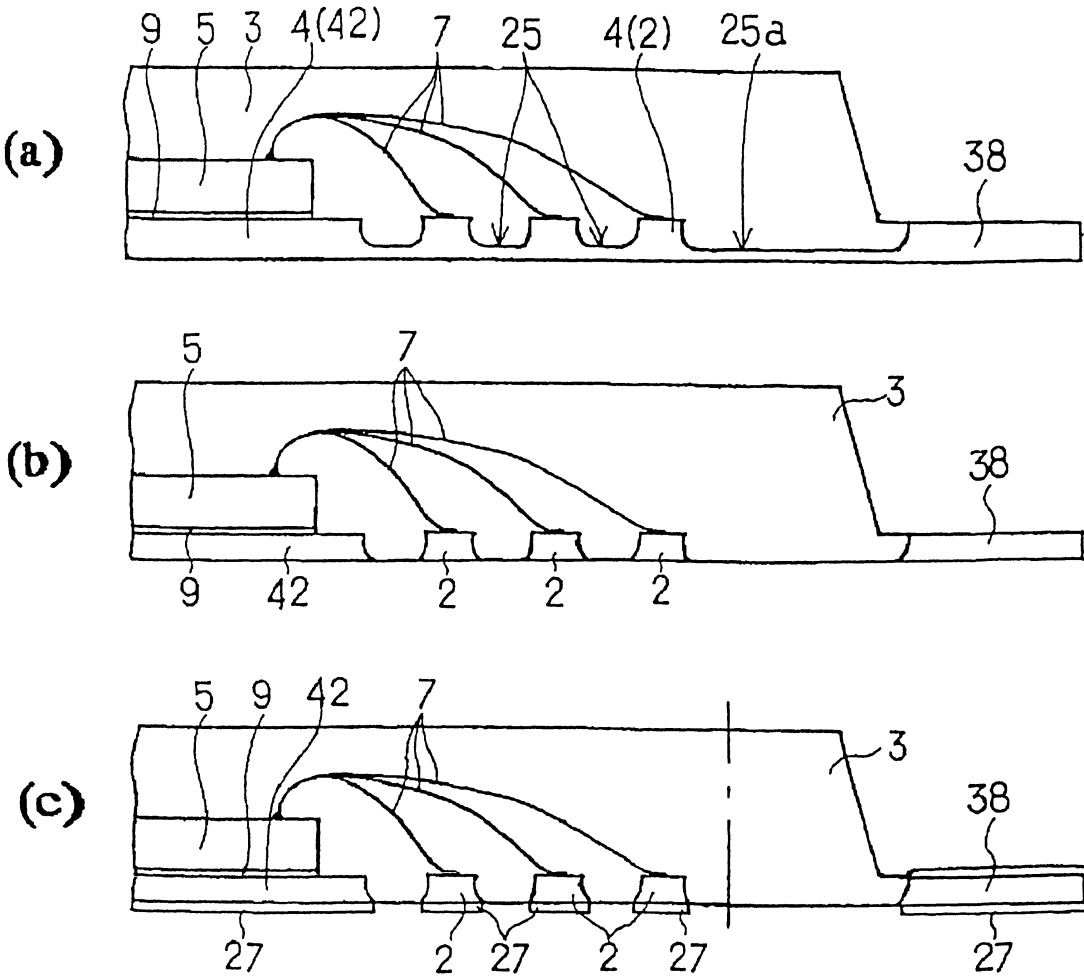
第 91 圖



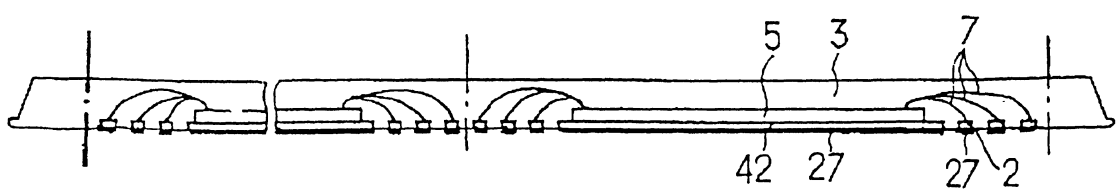
第 92 圖



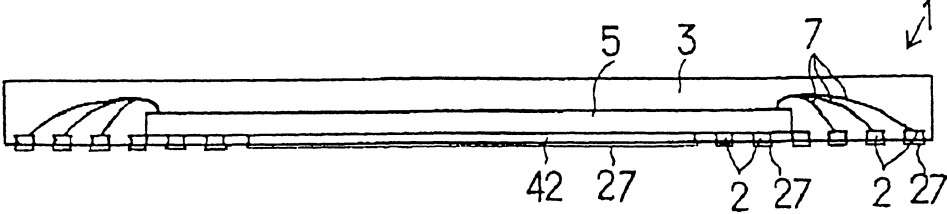
第 93 圖



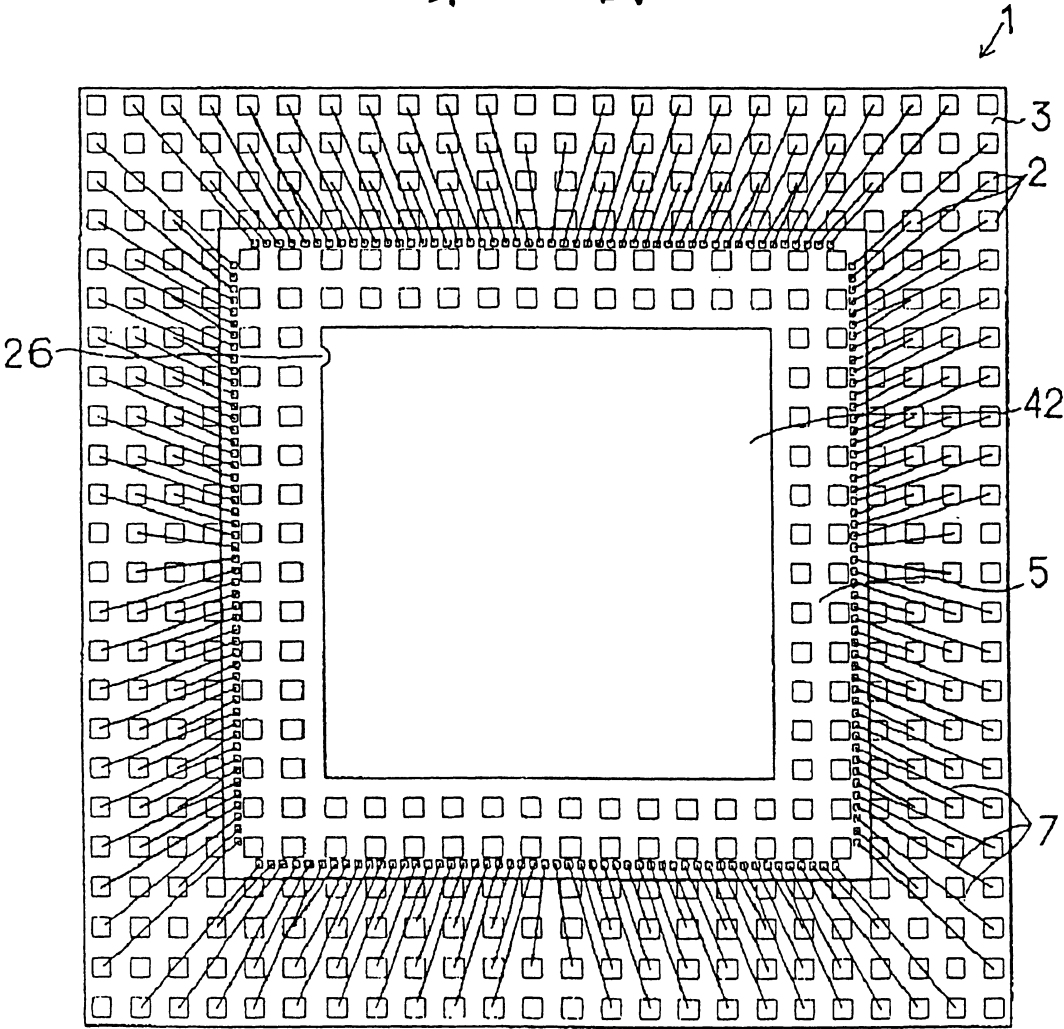
第 94 圖



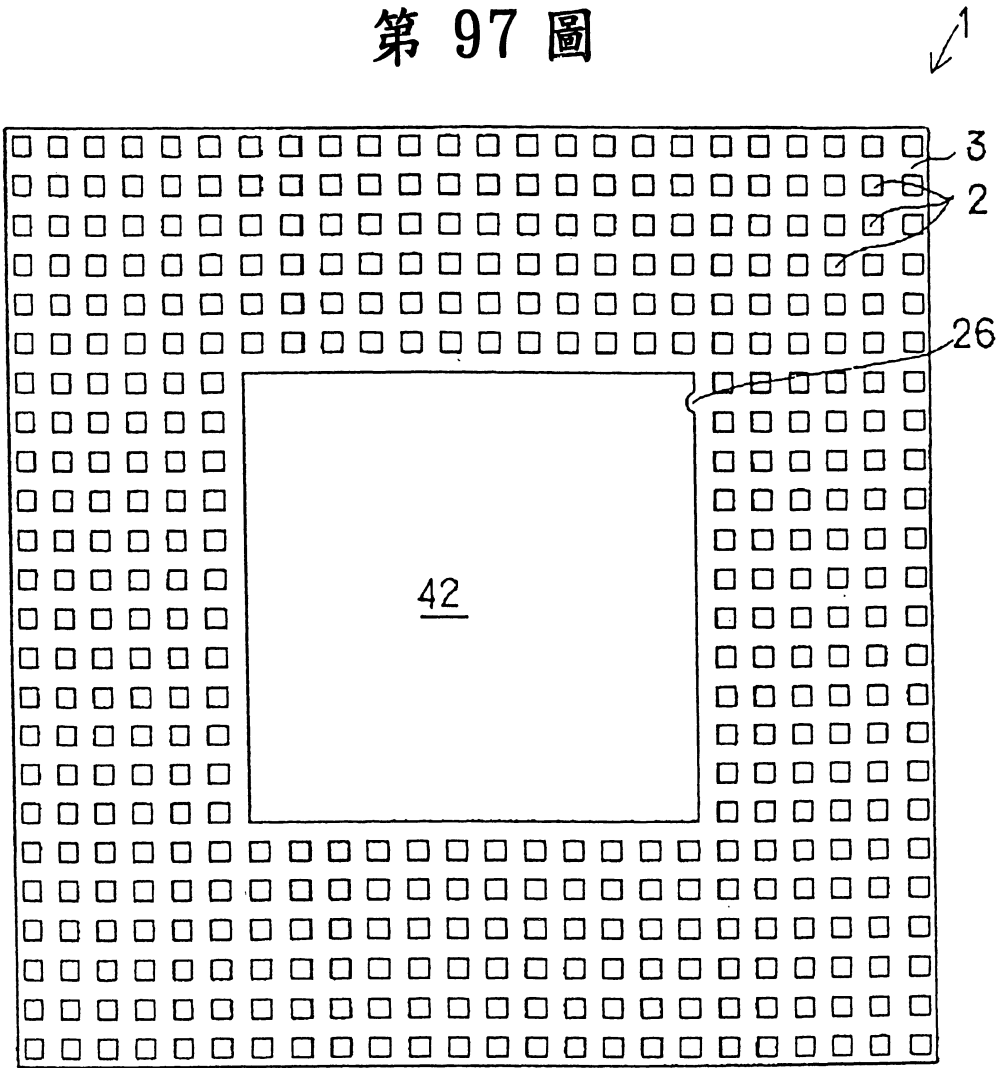
第 95 圖



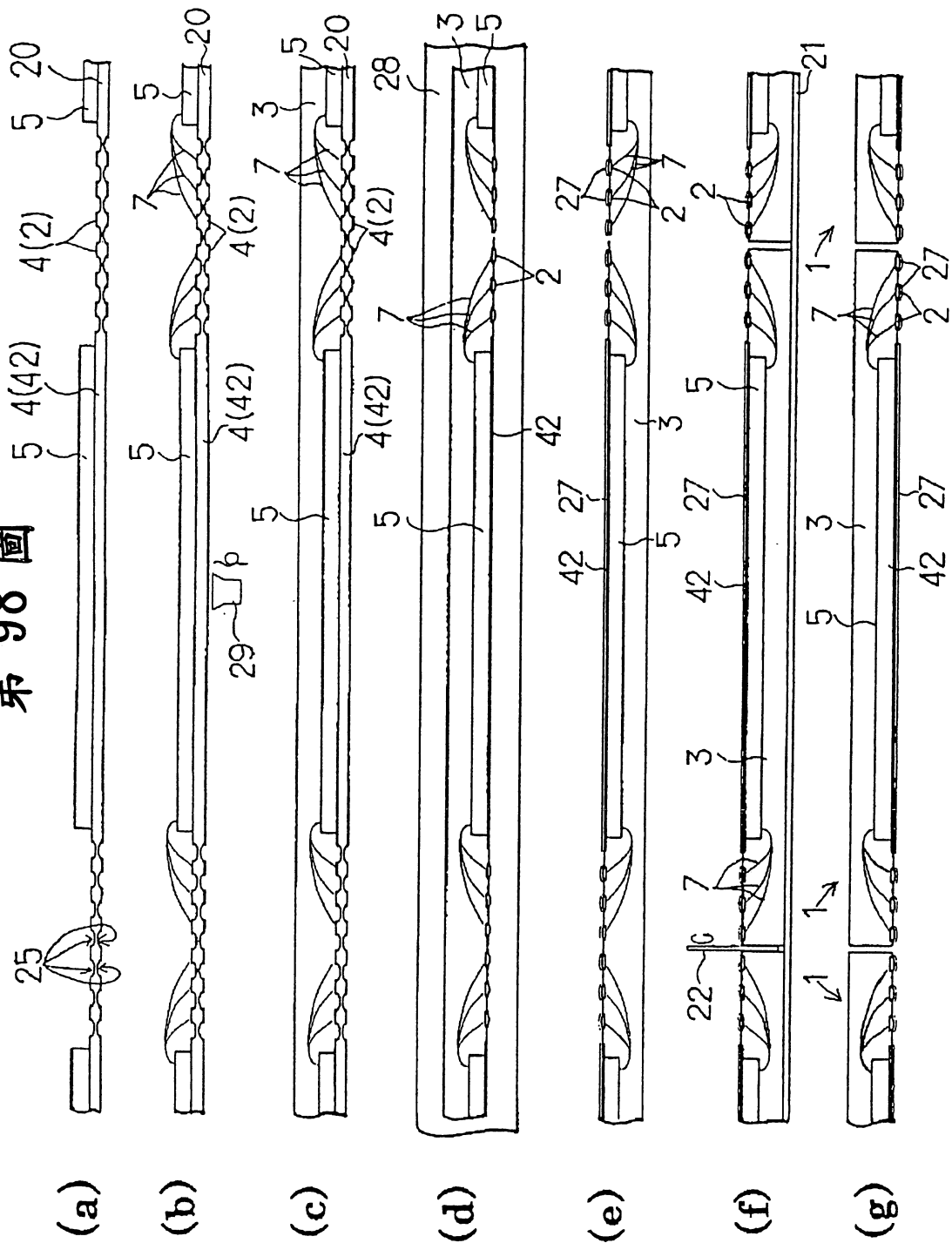
第 96 圖



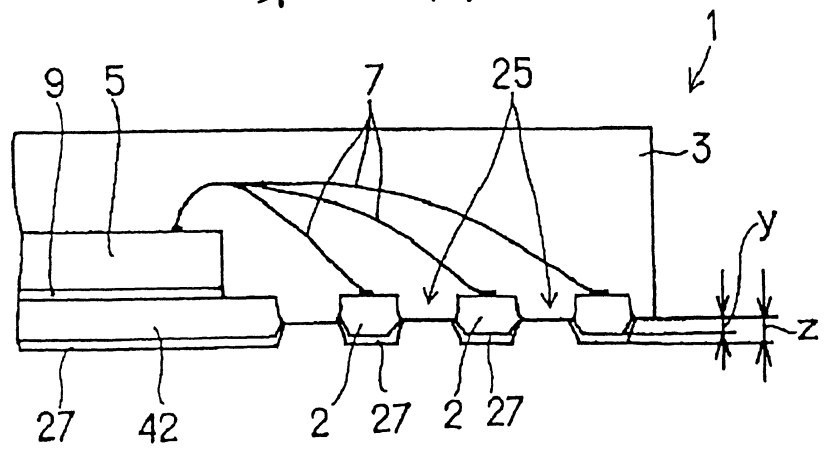
第 97 圖



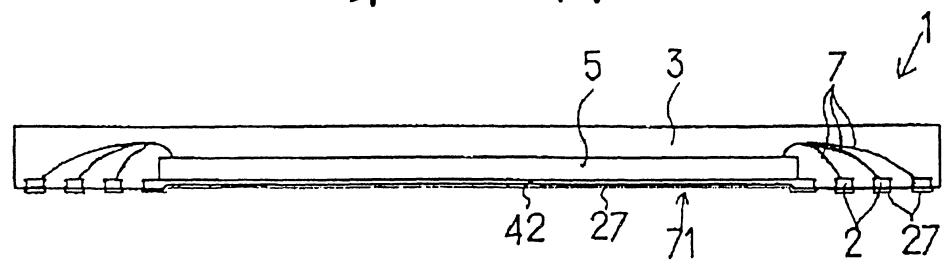
第 98 圖



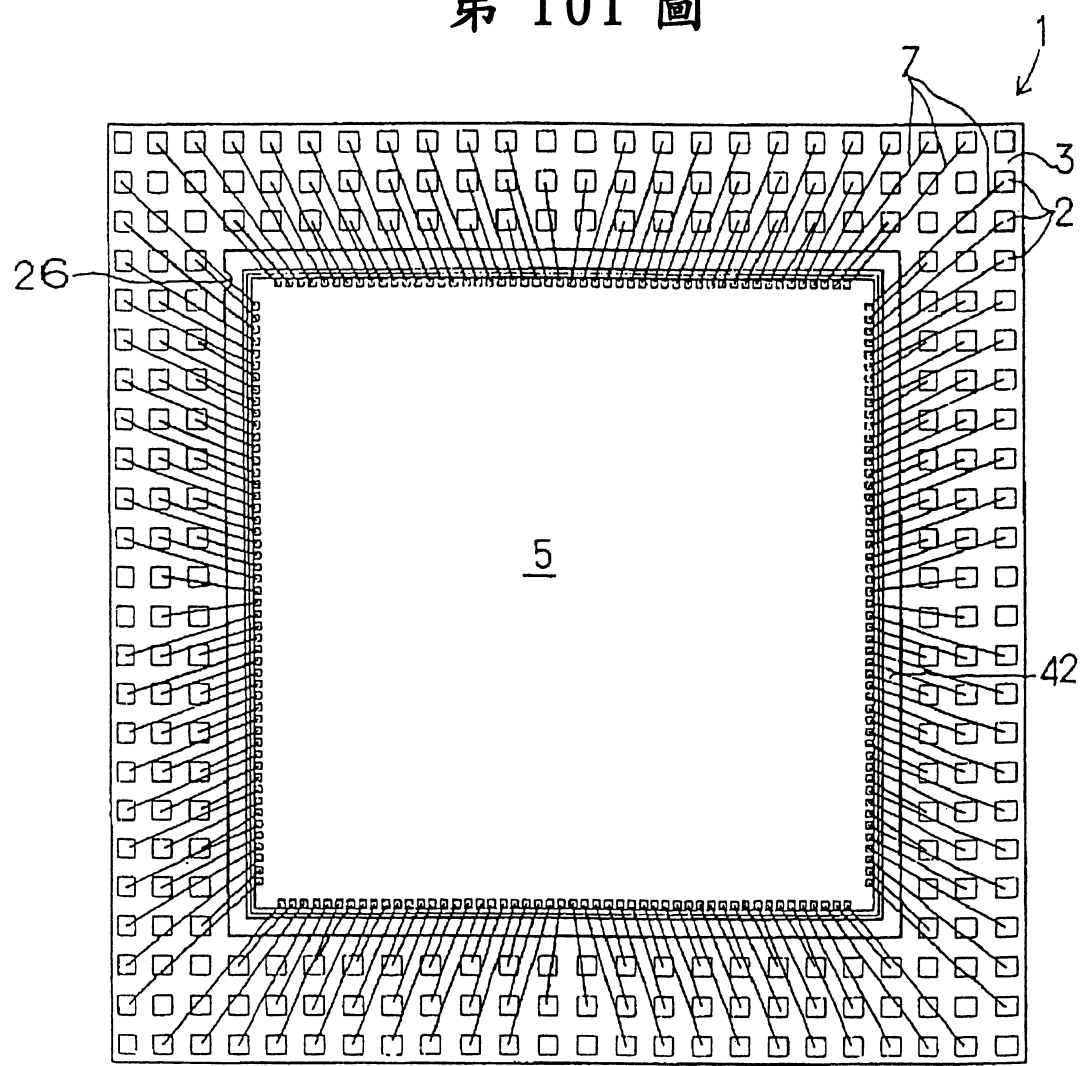
第 99 圖



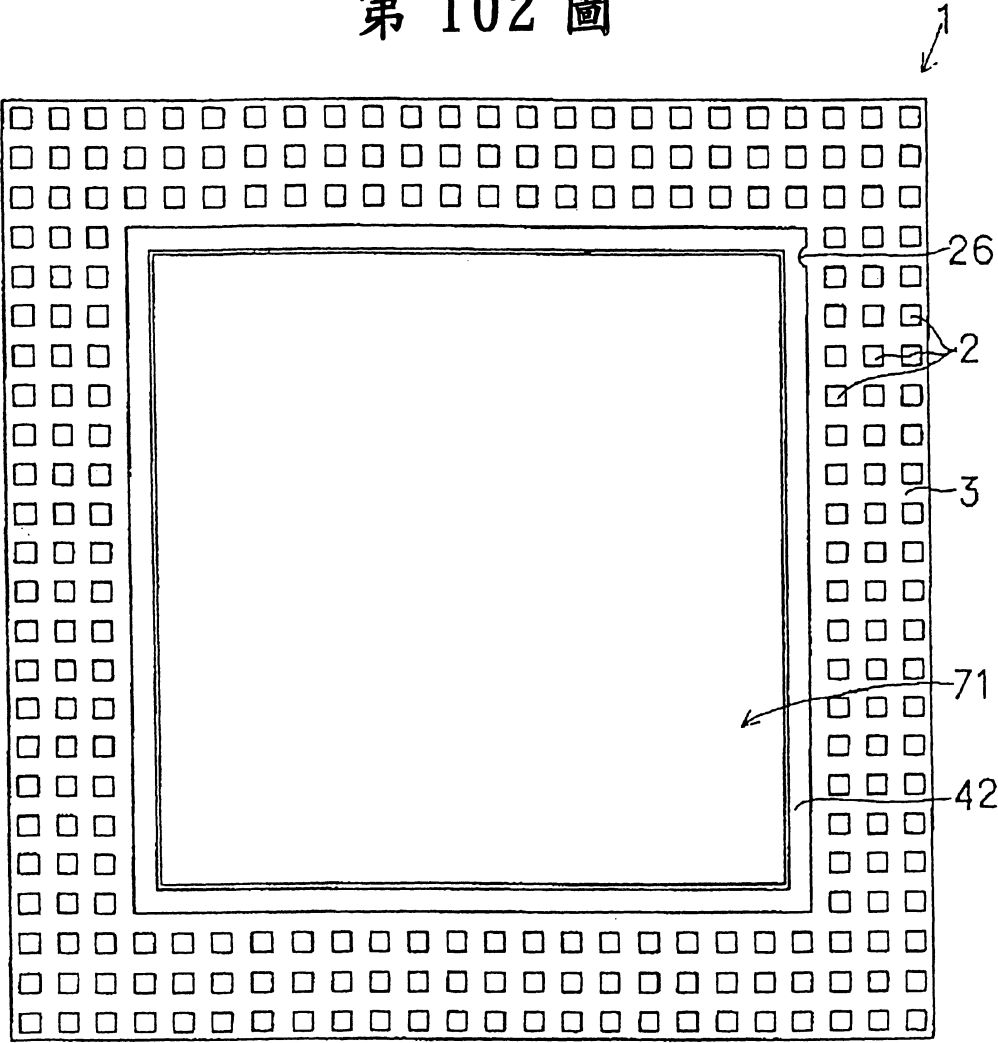
第 100 圖



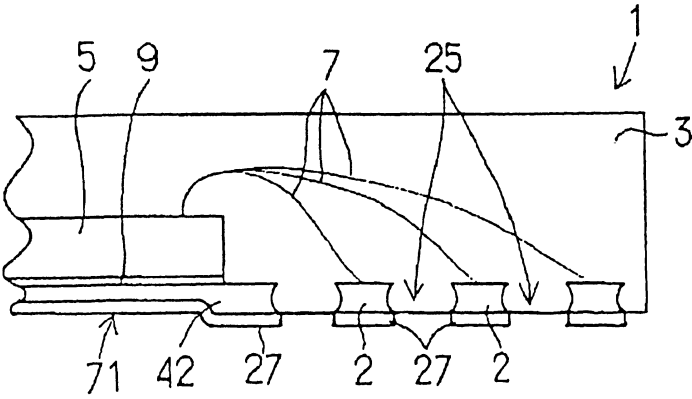
第 101 圖



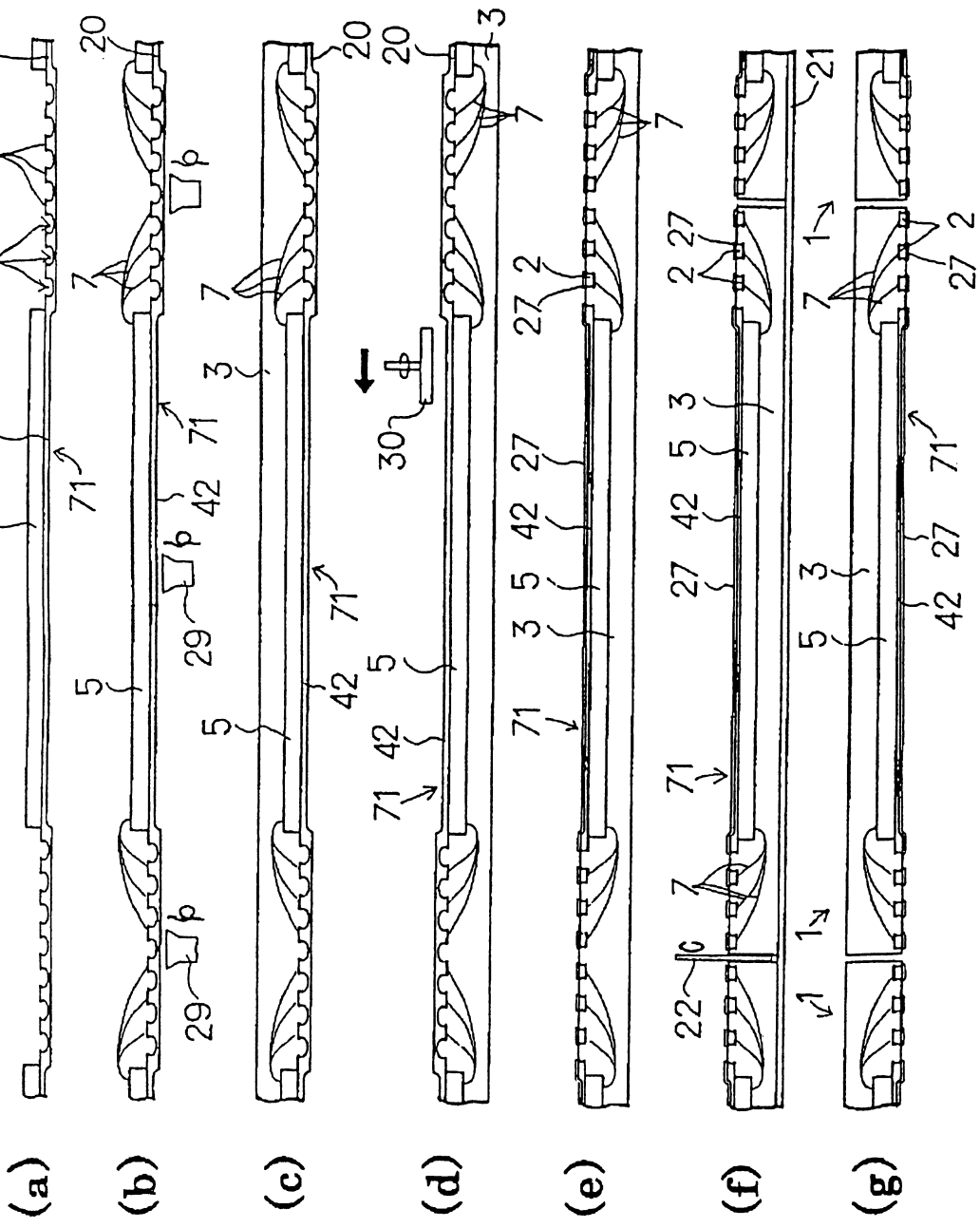
第 102 圖



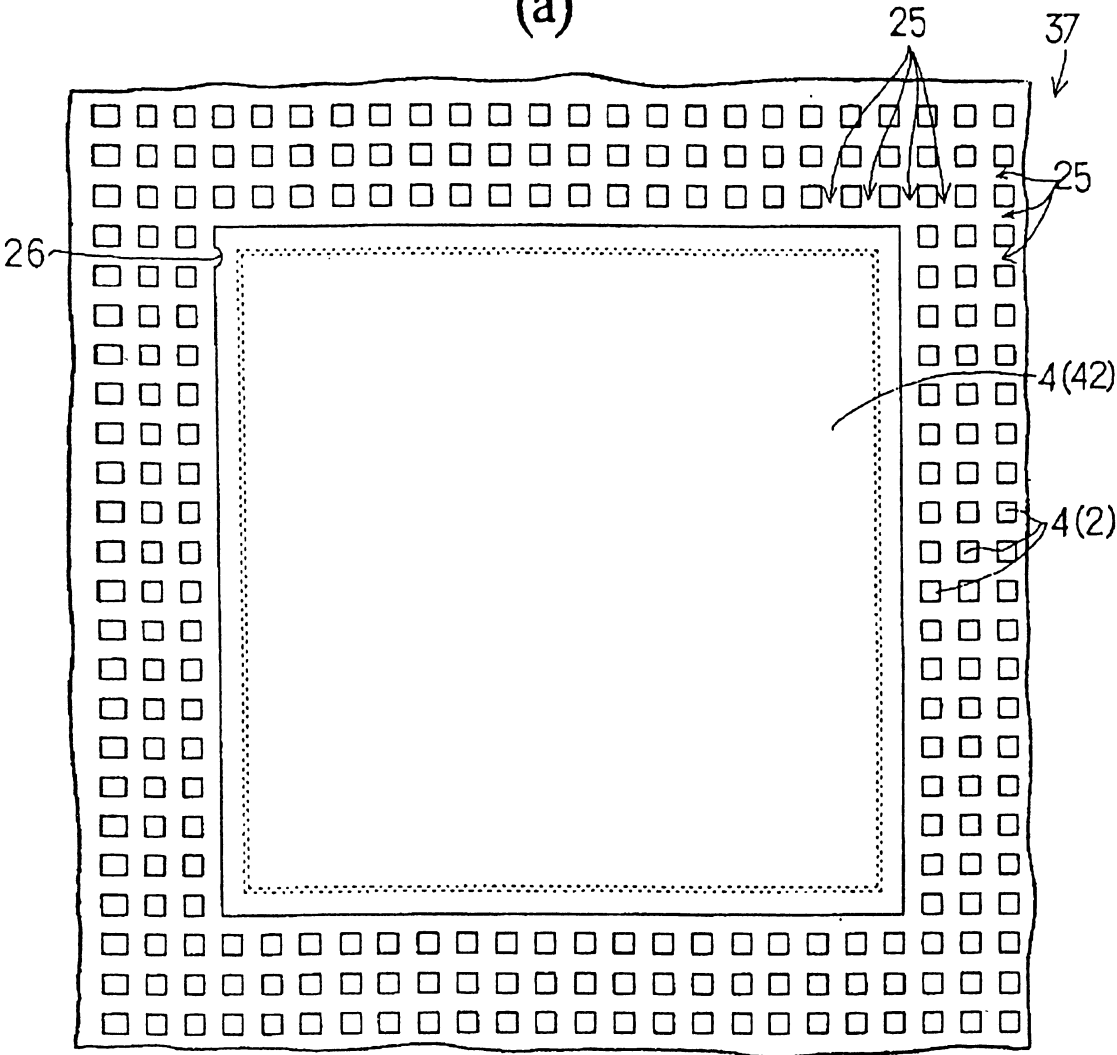
第 103 圖



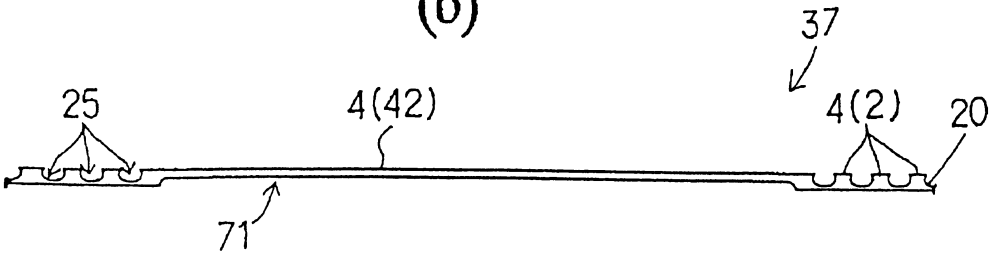
第 104 圖



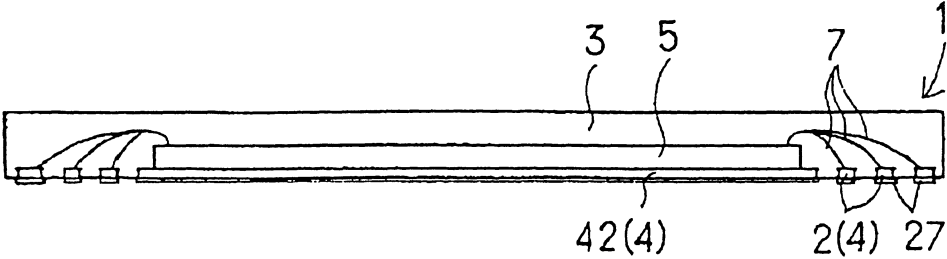
第 105 圖
(a)



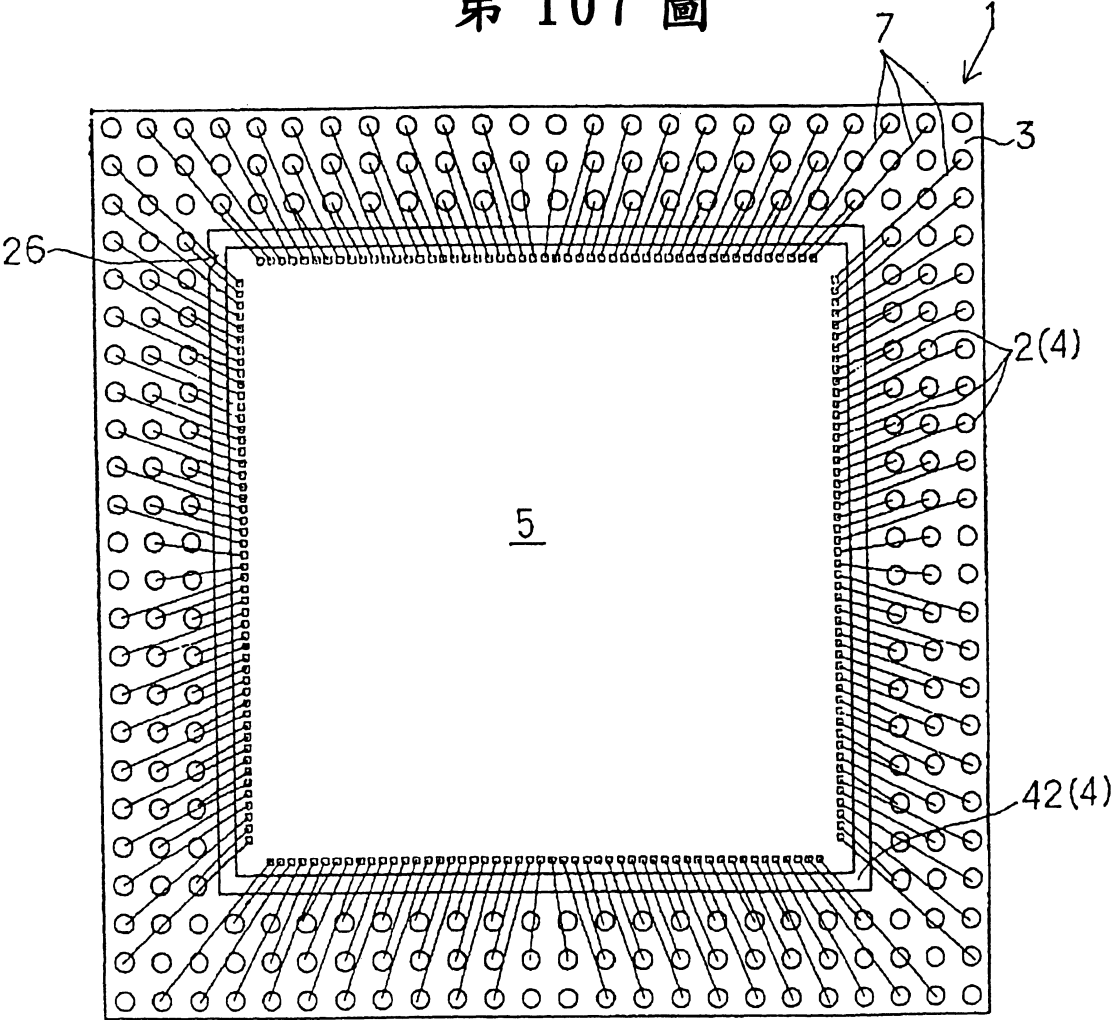
(b)



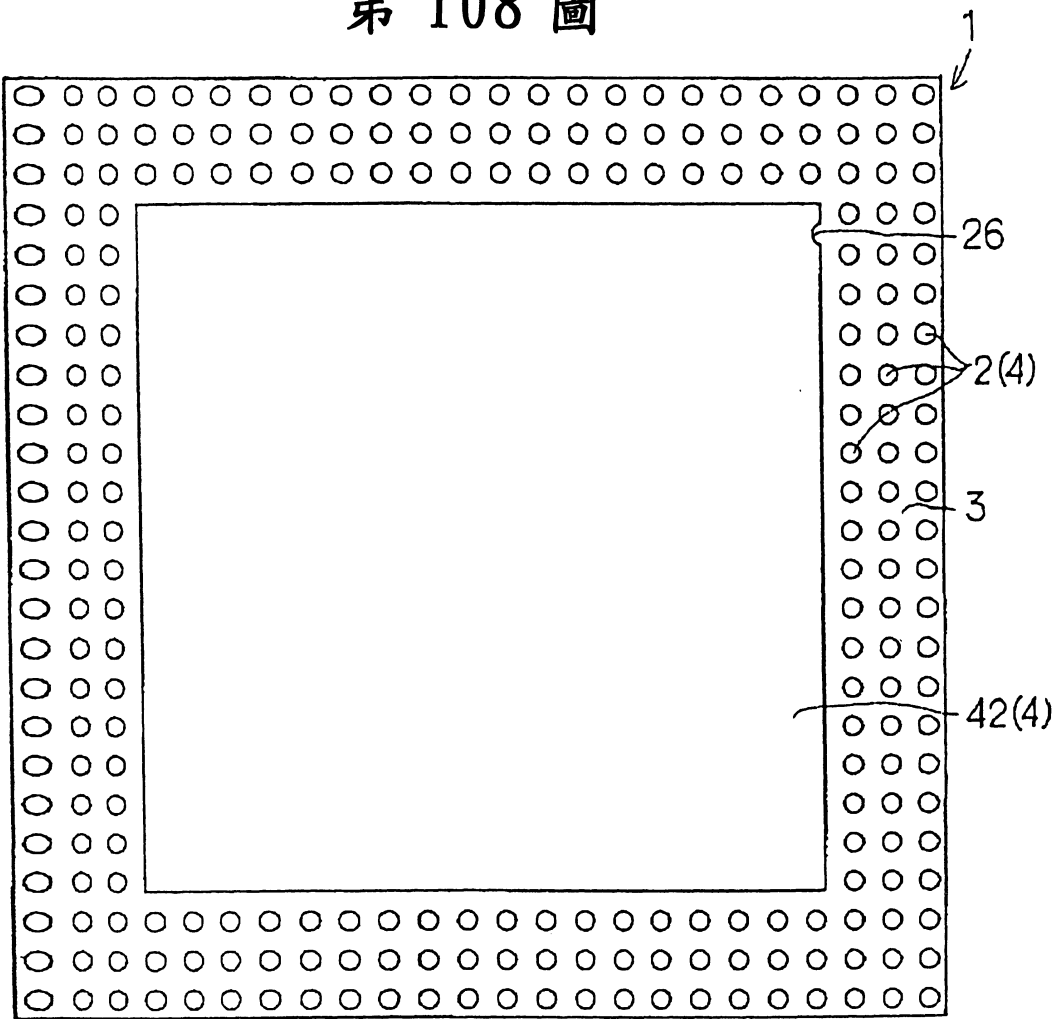
第 106 圖



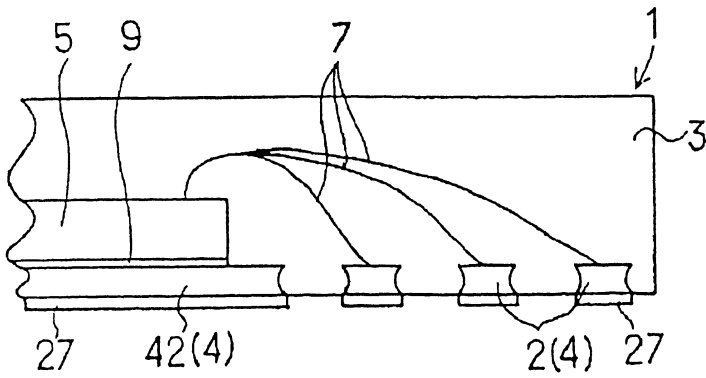
第 107 圖



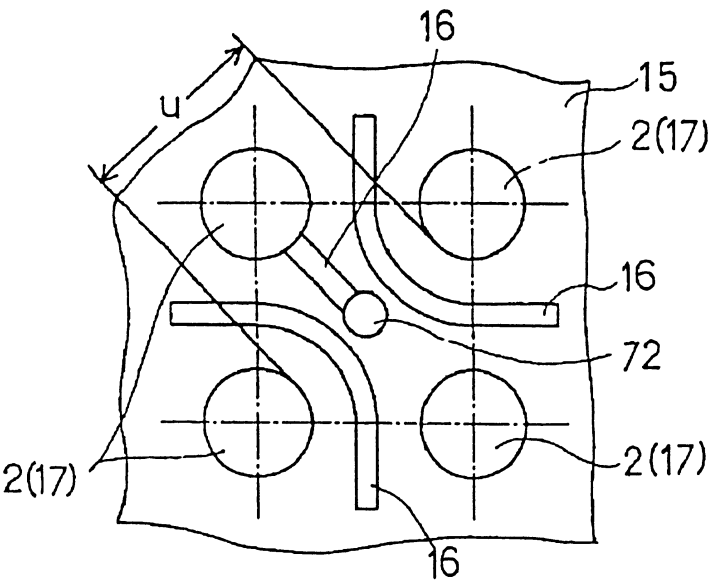
第 108 圖



第 109 圖



第 110 圖



五、發明說明 (63)

製造，本發明亦同樣可以適用，且具有相同之效果。

【發明之效果】

若以本案所開示之發明中最具代表性者來簡單說明所得之效果，則如下記。本發明並非只限於達成此處所記載之所有效果之構成物，即使只能達成此處所記載之部分效果之構成皆包含在本發明之構成內。

可提供小型之無引線型半導體裝置。

可提供能夠增加外部電極端子數的無引線型半導體裝置。

可提供一種無引線型半導體裝置之製造方法使得外部電極端子可沿著半導體裝置之邊緣配置 2 列以上。

可提供一種無引線型半導體裝置之製造方法使得外部電極端子之形狀或寸法精度皆為高精度地形成。

可提供實裝信賴性高的無引線型半導體裝置。

【圖面的簡單說明】

〔圖 1〕本發明之一種實施形態（實施形態 1）之無引線型之樹脂封止型半導體裝置的示意剖面圖。

〔圖 2〕將前記半導體裝置之樹脂封止體局部除去且使除去簿的封止用樹脂薄薄地殘留之狀態的平面圖。

〔圖 3〕前記半導體裝置之平面配置透視圖。

〔圖 4〕前記半導體裝置之透視圖。

〔圖 5〕前記半導體裝置之局部放大剖面圖。

五、發明說明 (64)

〔圖 6〕前記無引線型半導體裝置之實裝狀態的剖面圖。

〔圖 7〕(a)~(g)前記無引線型半導體裝置之製造方法的各工程剖面圖。

〔圖 8〕前記無引線型半導體裝置之製造中基板上固定了半導體元件且連上導線之狀態的平面圖。

〔圖 9〕本實施形態 1 之半導體裝置製造方法所製造之 3 列端子之無引線型半導體裝置的示意剖面圖。

〔圖 10〕前記 3 列端子構造之半導體裝置之平面配置透視圖。

〔圖 11〕前記 3 列端子構造之半導體裝置之局部放大剖面圖。

〔圖 12〕(a)、(b)以本實施形態 1 之半導體裝置製造方法的變形例所成之外部電極端子形狀圖。

〔圖 13〕(a)、(b)以本實施形態 1 之半導體裝置製造方法的其他變形例所成之外部電極端子形狀圖。

〔圖 14〕(a)~(g)本發明之其他實施形態 (實施形態 2) 的無引線型半導體裝置製造方法的各工程剖面圖。

〔圖 15〕本實施形態 2 之半導體裝置之製造中基板上固定了半導體元件且連上導線之狀態的平面圖。

〔圖 16〕(a)~(g)本發明之其他實施形態 (實施形態 3) 的無引線型半導體裝置製造方法的各工程剖面圖。

〔圖 17〕以本實施形態 3 之變形例 1 之無引線型半導體裝置之製造中表示切割狀態的剖面圖。

五、發明說明 (65)

〔圖 1 8 〕本實施形態 3 之變形例 1 所製造之半導體裝置之底面圖。

〔圖 1 9 〕本實施形態 3 之變形例 1 所製造之半導體裝置之局部放大剖面圖。

〔圖 2 0 〕本實施形態 3 之變形例 2 所製造之半導體裝置之剖面圖。

〔圖 2 1 〕本實施形態 3 之變形例 2 所製造之半導體裝置之局部放大剖面圖。

〔圖 2 2 〕在本實施形態 3 之變形例 3 之半導體裝置之製造中藉由研磨形成外部電極端子之狀態的示意剖面圖。

〔圖 2 3 〕本實施形態 3 之變形例 3 之基板表面研磨狀態的示意平面圖。

〔圖 2 4 〕(a)、(b)本實施形態 3 之變形例 4 之外部電極端子形狀圖。

〔圖 2 5 〕(a)、(b)本實施形態 3 之變形例 5 之外部電極端子形狀圖。

〔圖 2 6 〕(a)~(g)本發明之其他實施形態 (實施形態 4) 的無引線型半導體裝置製造方法的各工程剖面圖。

〔圖 2 7 〕本實施形態 4 之變形例 1 之半導體裝置之製造中表示切割狀態之剖面圖。

〔圖 2 8 〕本實施形態 4 之變形例 1 所製造之半導體裝置的剖面圖。

〔圖 2 9 〕本實施形態 4 之變形例 1 所製造之半導體

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (66)

裝置的局部放大剖面圖。

〔圖 3 0 〕 (a)~(d) 本實施形態 4 之變形例 2 之半導體裝置製造方法之局部工程剖面圖。

〔圖 3 1 〕 本發明之其他實施形態 (實施形態 5) 之半導體裝置製造方法所製造之無引線型半導體裝置之剖面圖。

〔圖 3 2 〕 本實施形態 5 之半導體裝置的底面圖。

〔圖 3 3 〕 本發明之其他實施形態 (實施形態 6) 之半導體裝置製造方法所製造之無引線型半導體裝置之剖面圖。

〔圖 3 4 〕 本實施形態 6 之半導體裝置的底面圖。

〔圖 3 5 〕 本發明之其他實施形態 (實施形態 7) 之半導體裝置製造方法所製造之無引線型半導體裝置之剖面圖。

〔圖 3 6 〕 本實施形態 7 之半導體裝置的平面配置透視圖。

〔圖 3 7 〕 本實施形態 7 之半導體裝置的底面圖。

〔圖 3 8 〕 本實施形態 7 之半導體裝置的局部放大剖面圖。

〔圖 3 9 〕 本發明之其他實施形態 (實施形態 8) 之半導體裝置製造方法所製造之無引線型半導體裝置之剖面圖。

〔圖 4 0 〕 本實施形態 8 之半導體裝置之平面配置透視圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (67)

〔圖 4 1〕本實施形態 8 之半導體裝置的底面圖。

〔圖 4 2〕本發明之其他實施形態（實施形態 9）之半導體裝置製造方法中所用之基板的示意平面圖。

〔圖 4 3〕圖 4 2 沿著 A - A 線之剖面圖。

〔圖 4 4〕圖 4 2 沿著 B - B 線之剖面圖。

〔圖 4 5〕本發明之其他實施形態（實施形態 10）之半導體裝置製造方法所製造之無引線型半導體裝置之剖面圖。

〔圖 4 6〕本實施形態 10 之半導體裝置的平面配置透視圖。

〔圖 4 7〕本實施形態 10 之半導體裝置的底面圖。

〔圖 4 8〕(a)~(c)本實施形態 10 之半導體裝置製造方法之局部工程剖面圖。

〔圖 4 9〕本發明之其他實施形態（實施形態 11）之半導體裝置製造方法所製造之無引線型半導體裝置之剖面圖。

〔圖 5 0〕本實施形態 11 之半導體裝置之平面配置透視圖。

〔圖 5 1〕(a)~(d)本實施形態 11 之半導體裝置製造方法之局部工程剖面圖。

〔圖 5 2〕本發明之其他實施形態（實施形態 12）之半導體裝置製造方法所製造之無引線型半導體裝置之剖面圖。

〔圖 5 3〕(a)~(c)本實施形態 12 之半導體裝置製造

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (68)

方法之局部工程剖面圖。

〔圖 5 4 〕本發明之其他實施形態 (實施形態 1 3) 之半導體裝置製造方法所製造之無引線型半導體裝置之平面配置透視圖。

〔圖 5 5 〕(a)~(g)本發明之其他實施形態 (實施形態 1 4) 之半導體裝置製造方法之各工程剖面圖。

〔圖 5 6 〕本發明之其他實施形態 (實施形態 1 5) 之半導體裝置製造方法所製造之無引線型半導體裝置之剖面圖。

〔圖 5 7 〕將本實施形態 1 5 之半導體裝置之樹脂封止體除去以表示樹脂封止體之外型輪廓線之狀態平面圖。

〔圖 5 8 〕本實施形態 1 5 之半導體裝置之底面圖。

〔圖 5 9 〕本實施形態 1 5 之半導體裝置之局部放大剖面圖。

〔圖 6 0 〕(a)~(g)本實施形態 1 5 之半導體裝置之製造方法的各工程剖面圖。

〔圖 6 1 〕本實施形態 1 5 之半導體裝置製造方法中所使用之引線框，及被固定之半導體晶片等示意平面圖。

〔圖 6 2 〕本實施形態 1 5 之半導體裝置製造方法中於移轉模封時將引線框真空吸引之真空墊之配置狀態示意圖。

〔圖 6 3 〕本實施形態 1 5 之半導體裝置製造方法於移轉模封時引線框的真空吸引狀態示意圖。

〔圖 6 4 〕本發明之其他實施形態 (實施形態 1 6)

五、發明說明 (69)

之半導體裝置製造方法所製造之無引線型半導體裝置之剖面圖。

〔圖 6 5〕本實施形態 1 6 之半導體裝置之平面配置透視圖。

〔圖 6 6〕本實施形態 1 6 之半導體裝置之底面圖。

〔圖 6 7〕本實施形態 1 6 之半導體裝置之局部放大剖面圖。

〔圖 6 8〕本實施形態 1 6 之半導體裝置製造方法中所使用之引線框，及被固定之半導體晶片等示意平面圖。

〔圖 6 9〕本實施形態 1 6 中所用之引線框之局部放大剖面圖。

〔圖 7 0〕本發明之其他實施形態（實施形態 1 7）之半導體裝置製造方法所製造之無引線型半導體裝置之剖面圖。

〔圖 7 1〕本實施形態 1 7 之半導體裝置之平面配置透視圖。

〔圖 7 2〕本實施形態 1 6 之半導體裝置之底面圖。

〔圖 7 3〕本發明之其他實施形態（實施形態 1 8）之半導體裝置製造方法所製造之無引線型半導體裝置之剖面圖。

〔圖 7 4〕本實施形態 1 8 之半導體裝置之平面配置透視圖。

〔圖 7 5〕本實施形態 1 8 之半導體裝置之底面圖。

〔圖 7 6〕本發明之其他實施形態（實施形態 1 9）

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (70)

之半導體裝置製造方法所製造之無引線型半導體裝置之剖面圖。

〔圖 7 7〕本實施形態 1 9 之半導體裝置之平面配置透視圖。

〔圖 7 8〕本實施形態 1 9 之半導體裝置之底面圖。

〔圖 7 9〕本發明之其他實施形態（實施形態 2 0）之半導體裝置製造方法所製造之無引線型半導體裝置之示意剖面圖。

〔圖 8 0〕本實施形態 2 0 之半導體裝置之平面配置透視圖。

〔圖 8 1〕本實施形態 2 0 之半導體裝置之底面圖。

〔圖 8 2〕本實施形態 2 0 之半導體裝置之局部放大剖面圖。

〔圖 8 3〕本發明之其他實施形態（實施形態 2 1）之半導體裝置製造方法所製造之無引線型半導體裝置之示意剖面圖。

〔圖 8 4〕本發明之其他實施形態（實施形態 2 2）之半導體裝置製造方法所製造之無引線型半導體裝置之示意剖面圖。

〔圖 8 5〕本實施形態 2 2 之半導體裝置之外部電極端子等之平面配置透視圖。

〔圖 8 6〕本實施形態 2 2 之半導體裝置之底面圖。

〔圖 8 7〕本實施形態 2 2 之無引線型半導體裝置之局部放大剖面圖。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (71)

〔圖 8 8 〕 (a)~(g) 本實施形態 2 2 之無引線型半導體裝置製造方法之各工程剖面圖。

〔圖 8 9 〕 本實施形態 2 2 之無引線型半導體裝置之製造中所用之基板的示意剖面圖。

〔圖 9 0 〕 本實施形態 2 2 之半導體裝置之製造中所用之基板的單位基板領域的示意放大平面圖。

〔圖 9 1 〕 本實施形態 2 2 之半導體裝置之製造中所用之基板的單位基板領域的放大剖面圖。

〔圖 9 2 〕 本實施形態 2 2 之半導體裝置之製造中經過單面封膠之基板的局部剖面圖。

〔圖 9 3 〕 (a)~(c) 前記經過單面封膠之基板及基板背面已被蝕刻之基板等的製造各工程中之局部放大剖面圖。

〔圖 9 4 〕 前記基板背面經過蝕刻且除去框部樹脂封止體等的局部剖面圖。

〔圖 9 5 〕 本實施形態 2 2 之變形例之無引線型半導體裝置之示意剖面圖。

〔圖 9 6 〕 前記變形例之半導體裝置之外部電極端子等之平面配置透視圖。

〔圖 9 7 〕 前記變形例之半導體裝置之底面圖。

〔圖 9 8 〕 (a)~(g) 本發明之其他實施形態 (實施形態 2 3) 之無引線型半導體裝置製造方法的各工程剖面圖。

〔圖 9 9 〕 本實施形態 2 3 之無引線型半導體裝置之局部放大剖面圖。

〔圖 1 0 0 〕 本發明之其他實施形態 (實施形態 2 4

五、發明說明 (72)

) 之無引線型半導體裝置之示意剖面圖。

[圖 1 0 1] 本實施形態 2 之半導體裝置之外部電極端子等之平面配置透視圖。

[圖 1 0 2] 本實施形態 2 4 之無引線型半導體裝置之底面圖。

[圖 1 0 3] 本實施形態 2 4 之無引線型半導體裝置之局部放大剖面圖。

[圖 1 0 4] (a)~(g) 本實施形態 2 4 之無引線型半導體裝置之製造方法之各工程剖面圖。

[圖 1 0 5] (a)、(b) 本實施形態 2 4 之無引線型半導體裝置之製造中所用之基板上之單位基板領域的示意放大圖。

[圖 1 0 6] 本發明之其他實施形態 (實施形態 2 5) 之無引線型半導體裝置的示意剖面圖。

[圖 1 0 7] 本實施形態之無引線型半導體裝置之外部電極端子等的平面配置透視圖。

[圖 1 0 8] 本實施形態 2 5 之無引線型半導體裝置之底面圖。

[圖 1 0 9] 本實施形態 2 5 之無引線型半導體裝置的局部放大剖面圖。

[圖 1 1 0] 本實施形態 2 5 之無引線型半導體裝置之實裝狀態下實裝基板之配線與無引線型半導體裝置之外部電極端子之關係的說明圖。

五、發明說明 (73)

【符號說明】

- 1 … 半導體裝置
- 2 … 外部電極端子
- 3 … 樹脂封止體
- 3 a 、 3 b … 樹脂層
- 4 … 區劃部分 (區劃領域)
- 5 … 半導體元件
- 6 … 電極
- 7 … 導線
- 9 … 接著劑
- 1 0 … 內面
- 1 1 … 電鍍膜
- 1 2 … 實裝面
- 1 3 … 外裝電鍍膜
- 1 5 … 配線基板
- 1 6 … 配線
- 1 7 … 凸塊
- 1 8 … 焊錫
- 2 0 … 基板
- 2 1 … 膠膜
- 2 2 、 2 2 a 、 2 2 b 、 2 2 c … 切割刃
- 2 5 、 2 5 a … 溝
- 2 6 … 凹痕
- 2 7 … 電鍍膜

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (74)

- 2 8 … 蝕刻液
- 2 9 … 真空吸著台
- 3 0 … 砂輪
- 3 0 a … 回轉軸
- 3 1 … 溝
- 3 2 … 坑
- 3 3 … 填充材
- 3 5 a 、 3 5 b 、 3 5 c … 引導孔
- 3 7 … 單位基板部分
- 3 8 … 框部
- 4 0 … 貫通孔
- 4 1 … 連結部分
- 4 2 … 連結部
- 4 3 … 導線
- 4 4 … 填充材
- 4 5 … 噴嘴
- 4 6 … 絕緣性樹脂液
- 5 0 … 基板框
- 5 1 … 垂片
- 5 2 … 引線
- 5 3 … 吸嘴
- 5 4 … 封膠模具
- 5 5 … 下模
- 5 6 … 上模

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (75)

5 7 … 凹 模

6 0 … 輔 助 片

6 1 … 角 落 引 線

7 1 … 凹 陷

7 2 … 貫 孔

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

第 91103201 號專利申請案

中文申請專利範圍修正本

民國 92 年 5 月 23 日修正

1 . 一種半導體裝置之製造方法，其特徵為具有

將導電性之平坦基板備妥之工程，及

將各半導體元件固定在前記基板之主面之複數所定地點之工程，及

將前記各半導體元件表面之各電極和前記半導體元件周圍之前記基板的所定區劃部分個別以導電性之導線作電氣性連接之工程，及

在前記基板之主面上形成絕緣性之樹脂層以覆蓋前記各半導體元件及前記各導線之工程，及

將前記基板自基板之背面側選擇性地去除並複數地形成至少一部分會成為外部電極端子之在電氣上獨立之區劃部分之工程，及

選擇性地去除前記樹脂層、將包含前記各半導體元件與位於前記各半導體元件周圍之複數區劃領域之領域紛紛單片化之工程。

2 . 如申請專利範圍之第 1 項的半導體裝置之製造方法，其中前記基板之選擇性地去除方法為將分斷前記基板之溝設置成格子紋狀而形成前記區劃部分。

3 . 如申請專利範圍之第 2 項的半導體裝置之製造方法，其中在前記半導體元件所固定之基板領域之背面亦設有前記溝。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

4 . 如申請專利範圍之第 1 ~ 3 項中任一項的半導體裝置之製造方法，其中將前記半導體元件以絕緣性接著劑固定在前記基板上。

5 . 如申請專利範圍之第 1 ~ 3 項中任一項的半導體裝置之製造方法，其中於選擇性地去除前記基板之工程中，不除去前記各半導體元件所固定之領域之基板。

6 . 如申請專利範圍之第 1 ~ 3 項中任一項的半導體裝置之製造方法，其中在每個包含複數前記半導體元件與複數外部電極端子之領域上將前記樹脂層分斷後以進行前記單片化。

7 . 如申請專利範圍之第 1 ~ 3 項中任一項的半導體裝置之製造方法，其中前記基板之選擇性除去係藉由蝕刻法溶解而形成。

8 . 如申請專利範圍之第 1 ~ 3 項的半導體裝置之製造方法，其中前記基板之選擇性除去係藉由切割法（dicing）切斷而形成。

9 . 如申請專利範圍之第 1 ~ 3 項中任一項的半導體裝置之製造方法，其中前記基板之選擇性除去係藉由雷射光束照射之融斷而形成。

10 . 如申請專利範圍之第 1 項的半導體裝置之製造方法，其中前記基板之主面上形成樹脂後，在前記樹脂層表面張貼一片膠膜，之後進行前記區劃部分之形成及前記單片化，之後將前記膠膜剝離。

11 . 如申請專利範圍之第 1 項的半導體裝置之製造

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

六、申請專利範圍

方法，其中前記單片化係藉由切割法切斷而行之。

1 2 . 如申請專利範圍之第 1 項的半導體裝置之製造方法，其中前記單片化係藉由雷射光束照射熔斷而行之。

1 3 . 如申請專利範圍之第 1 項的半導體裝置之製造方法，其中前記樹脂層係藉由移轉模封 (transfer mold) 而形成。

1 4 . 如申請專利範圍之第 1 項的半導體裝置之製造方法，其中於前記基板之主面上，將前記半導體元件之固定領域之周圍成為前記外部電極端子之領域，和前記半導體元件所固定之所定區劃部分以導電性導線做電氣性連接後，將前記導線之一部份夾住後以絕緣性接著劑將前記半導體元件固定在基板上以在前記半導體元件底下亦形成前記外部電極端子。

1 5 . 如申請專利範圍之第 1 4 項的半導體裝置之製造方法，其中將前記導線所連接之半導體元件之底下的區劃部分，和半導體元件下之其他區劃部分以導電性之導線連接。

1 6 . 如申請專利範圍之第 1 項的半導體裝置之製造方法，其中前記基板之選擇性去除係達到前記樹脂層表面。

1 7 . 如申請專利範圍之第 1 項的半導體裝置之製造方法，其中前記基板之選擇性去除係不貫通將前記半導體元件固定在前記基板的接著劑而形成。

1 8 . 如申請專利範圍之第 1 項的半導體裝置之製造

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

方法，其中為使前記基板主面能強固地接著在前記樹脂層上而在前記基板主面上施予接著強度促進加工。

19．如申請專利範圍之第1項的半導體裝置之製造方法，其中將前記外部電極端子沿著前記樹脂層邊緣排列二列以上。

20．如申請專利範圍之第2項的半導體裝置之製造方法，其中在縱橫分斷前記基板之交叉地點預先設有貫通孔。

21．一種半導體裝置之製造方法，其特徵為具有
在平坦之導電性基板之一面上設置複數溝以複數形成彼此獨立之區劃部分並藉由複數區劃部分以複數形成單位基板部分之工程，及

將各半導體元件固定在前記基板之前記溝存在面或前記溝不存在面之各單位基板部分之所定地點之工程，及

將前記半導體元件表面之各電極、和前記半導體元件所固定之單位基板部分之所定前記區劃部分或前記區劃部分之背面領域以導電性之導線做電氣性連接之工程，及

在前記半導體元件和前記導線連接之基板面之略全域上形成絕緣性之樹脂層以覆蓋前記半導體元件及前記導線之工程，及

除去前記溝底之基板部分使前記各區劃部分呈電氣性之獨立，並形成至少一部分之區劃部分會成為前記導線所連接之領域的外部電極端子，及

選擇性地去除前記樹脂層、將前記各單位基板部單片

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

化之工程。

2 2 . 如申請專利範圍之第 2 1 項的半導體裝置之製造方法，其中將前記溝以格子紋狀設於前記基板面上而形成前記區劃部分。

2 3 . 如申請專利範圍之第 2 1 項的半導體裝置之製造方法，其中前記半導體元件所被固定之基板領域上或前記半導體元件所被固定之基板領域之背面領域上亦設有前記溝。

2 4 . 如申請專利範圍之第 2 1 項的半導體裝置之製造方法，其中將前記半導體元件以絕緣性接著劑固定於前記基板上。

2 5 . 如申請專利範圍之第 2 1 項的半導體裝置之製造方法，其中選擇形成前記溝之圖案並將前記半導體元件固定於前記區劃部分。

2 6 . 如申請專利範圍之第 2 1 項的半導體裝置之製造方法，係屬於將半導體元件固定在不存在前記溝之面的半導體裝置製造方法，其中爲了使支持前記半導體元件之中央側的前記區劃部分之基板厚度比支持前記半導體元件之周緣部分之前記區劃部分之基板厚度還薄而在前記基板之背面側以蝕刻法去除所定厚度。

2 7 . 如申請專利範圍之第 2 1 項的半導體裝置之製造方法，其中將前記半導體元件之周緣部分以一部份之前記區劃部分支持，爲了使前記半導體元件之中央側不會存在前記區劃部分而在前記各單位基板部分形成貫通穴。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

錄

六、申請專利範圍

28. 如申請專利範圍之第21項的半導體裝置之製造方法，其中前記溝底之去除係選擇前記溝並使複數前記各區劃部分各自在電氣性獨立。

29. 如申請專利範圍之第21項的半導體裝置之製造方法，其中在每個包含複數前記半導體元件與複數外部電極端子之領域上將前記樹脂層分斷而進行前記單片化。

30. 如申請專利範圍之第21項的半導體裝置之製造方法，其中前記區劃部分爲了電氣性獨立而進行之前記溝底去除，係以蝕刻法、切割法、雷射光束照射中之任何一種方法爲之。

31. 如申請專利範圍之第21項的半導體裝置之製造方法，係屬於將半導體元件固定在存在前記溝之面的半導體裝置製造方法，其中爲了電氣性獨立而進行之前記溝底去除係藉由將前記溝不存在之面研磨掉一定厚度而行之。

32. 如申請專利範圍之第21項的半導體裝置之製造方法，其中前記基板之主面上形成樹脂後，在前記樹脂層表面張貼一片膠膜，之後進行前記區劃部分之形成及前記單片化，之後將前記膠膜剝離。

33. 如申請專利範圍之第21項的半導體裝置之製造方法，其中前記單片化係以切割法、雷射光束照射中之方法爲之。

34. 如申請專利範圍之第21項的半導體裝置之製造方法，其中前記樹脂層係藉由移轉模封而形成。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

3 5 . 如申請專利範圍之第 2 1 項的半導體裝置之製造方法，其中將前記基板之固定半導體裝置之領域周圍將形成外部電極端子之領域，及相鄰於該外部電極端子且前記半導體元件所固定之前記區劃部分，以導電性之導線或基板部分連結，以使前記半導體元件之下方也形成外部電極端子。

3 6 . 如申請專利範圍之第 2 1 項的半導體裝置之製造方法，其中前記溝底之去除時不會去除前記半導體元件之表面。

3 7 . 如申請專利範圍之第 2 1 項的半導體裝置之製造方法，其中在前記基板之主面施加接著強度促進加工以使前記基板之主面強固地接著在前記樹脂層。

3 8 . 如申請專利範圍之第 2 1 項的半導體裝置之製造方法，其中將前記外部電極端子沿著前記樹脂層配列二列以上。

3 9 . 如申請專利範圍之第 2 1 項的半導體裝置之製造方法，其中在分斷前記基板之交叉處預先設置貫通孔。

4 0 . 如申請專利範圍之第 2 1 項的半導體裝置之製造方法，其中將半導體元件以使前記半導體元件之一邊和前記溝交叉的方式固定在前記基板上。

4 1 . 如申請專利範圍之第 2 1 項的半導體裝置之製造方法，係屬於將半導體元件固定在沒有前記溝存在之面上的半導體裝置製造方法，其中前記溝之去除係以較溝幅為寬的切割刀或以較溝幅為窄的切割刀來切斷去除。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

4 2 . 如申請專利範圍之第 2 1 項的半導體裝置之製造方法，係屬於將半導體元件固定在有前記溝存在之面上的半導體裝置製造方法，其中將前記半導體元件所固定之領域之前記溝以填充物填埋，之後將前記半導體元件以前記接著劑固定在前記基板上，使前記半導體元件與前記基板之間沒有空隙產生。

4 3 . 如申請專利範圍之第 1 項的半導體裝置之製造方法，其中前記所準備之平板基板，係正反面分別設有相對之複數之溝。

4 4 . 如申請專利範圍之第 4 3 項的半導體裝置之製造方法，其中前記基板的選擇性去除中，從前記基板之背面側去除前記相對面之溝的溝底以使前記各區劃部分呈電氣性獨立。

4 5 . 一種半導體裝置之製造方法，其特徵為具有
備妥由具有複數之單位基板部分、且前記單位基板部分分別和矩形狀之垂片(tab) 透過前記垂片懸繫，且分別具有複數之導線連接領域之複數引線所成之導電性基板之工程，及

將各半導體元件透過接著劑固定在前記基板之主面側之各垂片上之工程，及

將前記各半導體元件表面之各電極，和前記引線之所定之前記導線連接領域分別以導電性之導線作電氣性連接之工程，及

在前記基板之主面上形成絕緣性之樹脂層以覆蓋前記

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

各半導體元件及前記各導線之工程，及

將前記引線以橫跨引線寬全長的方式選擇性地去除以使前記垂片、相鄰之單位基板部分之引線，及相鄰之導線連接領域呈電氣性獨立以形成外部電極端子之工程，及

選擇性地去除前記樹脂層、將包含前記單位基板部分之單位基板領域紛紛單片化之工程。

46．如申請專利範圍之第45項的半導體裝置之製造方法，其中在前記基板之主面上形成樹脂層後，在前記樹脂層表面全域張貼一片膠膜，之後進行前記引線之選擇性去除及前記單片化，之後將前記膠膜剝離。

47．如申請專利範圍之第45項的半導體裝置之製造方法，其中將前記單位基板部分以縱橫整列配置形成在前記基板上。

48．如申請專利範圍之第45項的半導體裝置之製造方法，其中將半導體元件和自前記垂片延伸存在之引線之一部份跨越連接。

49．如申請專利範圍之第45項的半導體裝置之製造方法，其中將前記引線中途彎曲高起一階並將前記垂片亦較引線面高起一階，將半導體元件固定在高起之前記垂面上，並於前記樹脂層形成時在前記垂片下面亦形成樹脂層。

50．如申請專利範圍之第45項的半導體裝置之製造方法，其中前記引線之選擇性去除係以蝕刻、切割或雷射光束照射之任何一種方法行之。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

5 1 . 如申請專利範圍之第 4 5 項的半導體裝置之製造方法，其中前記單片化係藉由切割法行之。

5 2 . 如申請專利範圍之第 4 5 項的半導體裝置之製造方法，其中前記樹脂層係藉由移轉模封而形成。

5 3 . 如申請專利範圍之第 5 2 項的半導體裝置之製造方法，其中將前記基板之沒有半導體元件固定之面以真空吸引使其密著在封膠模型之載置面以進行移轉模封。

5 4 . 如申請專利範圍之第 4 5 項的半導體裝置之製造方法，其中前記引線之選擇性去除係到達前記樹脂層之表層。

5 5 . 如申請專利範圍之第 4 5 項的半導體裝置之製造方法，其中將前記外部電極端子沿著樹脂層之邊緣配列二列以上。

5 6 . 如申請專利範圍之第 4 5 項的半導體裝置之製造方法，其中將前記沒有半導體元件固定之垂片面蝕刻所定厚度使其形成比前記引線還薄，並於前記樹脂層形成時在前記垂片下面亦形成樹脂層。

5 7 . 如申請專利範圍之第 4 5 項的半導體裝置之製造方法，其中於前記導電性基板形成圖形之際，會在各單位基板領域之前記垂片之角方向之延長方向上之領域上，複數形成和前記基板框或前記引線直接或透過輔助片連接兩端，且在其長方向具有複數之導線連接領域之角落引線，

前記角落引線之導線連接領域上亦連接著連接前記半

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

導體元件之電極的導線，

在引線之選擇性去除時，會進行前記角落引線之各導線連接領域之間的分斷、前記輔助片之去除。

58．如申請專利範圍之第45項的半導體裝置之製造方法，其中前記引線之選擇性去除部份係位於縱橫沿著前記基板之各直線上並藉由切割法去除。

59．如申請專利範圍之第57項的半導體裝置之製造方法，其中前記引線之選擇性去除部份係位於縱橫沿著前記基板之各直線上並藉由切割法去除。

60．如申請專利範圍之第45項的半導體裝置之製造方法，其中前記引線之選擇性去除時並不會去除前記半導體元件之表面。

61．如申請專利範圍之第45項的半導體裝置之製造方法，其中前記在前記殘留之引線接著面施以接著強度促進加工以使蠶留在前記樹脂層之引線部份和前記樹脂層之接著更為強固。

62．一種半導體裝置之製造方法，其特徵為具有
備妥由形成於一面之複數溝，及被前記溝分隔之複數區劃部分，及前記複數區劃部分所構成之導電性基板之工程，及

將各半導體元件固定在前記單位基板部分之所定區劃部分或跨越複數區劃部分之工程，及

將前記各半導體元件表面之各電極，和前記半導體元件之周圍之前記區劃部分以導電性之導線作電氣性連接之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

工程，及

將前記溝底之基板部份去除以使前記各區劃部分呈電氣性獨立，至少一部份之區劃部分會形成和前記導線連接之領域的外部電極端子之工程，及

自前記樹脂層露出之前記外部電極端子之表面形成電鍍膜並使該外部電極端子之表面較前記樹脂層表面更突出之工程，及

選擇性地去除前記樹脂層，將前記單位基板部分紛紛單片化之工程。

6 3 . 如申請專利範圍之第 6 2 項的半導體裝置之製造方法，其中藉由印刷電鍍法形成前記電鍍膜。

6 4 . 如申請專利範圍之第 6 2 項的半導體裝置之製造方法，其中前記溝底之基板部份的去除係藉由蝕刻法行之，且該蝕刻係為了使因該蝕刻而顯現之較前記樹脂層表面為新之基板表面之一部份較前記樹脂層表面更朝外突出而行之。

6 5 . 如申請專利範圍之第 6 2 項的半導體裝置之製造方法，其中前記溝底之基板部份去除之際，會將包含前記基板之全周緣的框部，及前記複數之區劃部分分離。

6 6 . 如申請專利範圍之第 6 5 項的半導體裝置之製造方法，其中將前記溝縱橫設置在前記基板面上以形成前記區劃部分，前記單片化係藉由將前記樹脂層切割而切斷，在前記切斷工程中在前記半導體裝置之外周部上不切斷前記基板。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

6 7 . 如申請專利範圍之第 6 2 項的半導體裝置之製造方法，其中前記外部電極端子係縱橫整列配置，且前記外部電極端子之形狀，係可使斜向相鄰兩外部電極端子之間隔比相鄰兩外部電極端子之縱橫間隔為大之形狀。

6 8 . 如申請專利範圍之第 6 7 項的半導體裝置之製造方法，其中前記外部電極端子之形狀為圓形。

6 9 . 如申請專利範圍之第 6 2 項的半導體裝置之製造方法，其中前記半導體元件係被固定在固定面為平坦面之單一之前記區劃部分，且前記區劃部分之背面亦為平坦面。

7 0 . 如申請專利範圍之第 6 2 項的半導體裝置之製造方法，其中前記半導體元件係被固定在固定面為平坦面之單一之前記區劃部分，且前記區劃部分除了其邊緣部份皆為一凹陷面。

7 1 . 如申請專利範圍之第 6 2 項的半導體裝置之製造方法，其中在前記半導體元件所固定之單一之前記區劃部分之一部份的邊緣上，設有方向識別部。

7 2 . 如申請專利範圍之第 6 2 項的半導體裝置之製造方法，其中在前記半導體元件所固定之單一之前記區劃部分係較前記半導體元件為小。

7 3 . 如申請專利範圍之第 6 2 項的半導體裝置之製造方法，其中將前記半導體元件以絕緣性之接著劑固定在前記基板上。

7 4 . 如申請專利範圍之第 6 2 項的半導體裝置之製

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

造方法，其中在前記半導體元件所固定之前記區劃部分係較其他區劃部分為薄，且被前記樹脂層包覆。

7 5 . 如申請專利範圍之第 6 2 項的半導體裝置之製造方法，其中前記溝，係以溼式蝕刻法所形成之溝。

7 6 . 如申請專利範圍之第 6 2 項的半導體裝置之製造方法，其中在前記基板之主面上形成樹脂層後，在前記樹脂層表面全域張貼一片膠膜，之後進行前記區劃部分之形成及單片化，之後將前記膠膜剝離。

7 7 . 如申請專利範圍之第 2 1 項的半導體裝置之製造方法，其中前記樹脂層係以移轉模封所形成。

7 8 . 如申請專利範圍之第 6 2 項的半導體裝置之製造方法，其中將前記外部電極端子沿著前記樹脂層之邊緣呈二列以上配列。

7 9 . 如申請專利範圍之第 6 2 項的半導體裝置之製造方法，其中前記所準備之平板基板，係於正反面分別設有相對之複數溝。

8 0 . 如申請專利範圍之第 7 9 項的半導體裝置之製造方法，其中於前記基板選擇性地去除之工程中，會自前記基板之背面側去除前記對面側之溝的溝底以使前記各區劃部分呈電氣性獨立。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線