

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成24年9月6日(2012.9.6)

【公開番号】特開2011-35140(P2011-35140A)

【公開日】平成23年2月17日(2011.2.17)

【年通号数】公開・登録公報2011-007

【出願番号】特願2009-179541(P2009-179541)

【国際特許分類】

H 01 L 23/12 (2006.01)

H 01 L 21/301 (2006.01)

H 01 L 21/3205 (2006.01)

H 01 L 21/768 (2006.01)

H 01 L 23/522 (2006.01)

【F I】

H 01 L 23/12 501 P

H 01 L 21/78 M

H 01 L 21/78 F

H 01 L 21/88 T

H 01 L 21/90 J

【手続補正書】

【提出日】平成24年7月23日(2012.7.23)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

少なくとも半導体基板の一主面側が樹脂層により被覆され、前記半導体基板の一主面と他の主面の間に位置する側面がスクライプ面となり、前記樹脂層表面にはバンプ電極が形成される半導体装置において、

前記半導体基板の他の主面側は、保護シートにより被覆されることを特徴とする半導体装置。

【請求項2】

前記保護シートから露出する前記スクライプ面には、前記半導体基板の一部及び前記樹脂層の他に前記スクライプ面の位置精度を確認する位置精度確認マークが露出することを特徴とする請求項1に記載の半導体装置。

【請求項3】

少なくとも前記他の主面側と連続する前記半導体基板の側面の一部が、前記保護シートにより被覆されることを特徴とする請求項1または請求項2に記載の半導体装置。

【請求項4】

複数の素子形成領域を有し、前記素子形成領域毎にその周囲がスクライプ領域にて囲まれる半導体基板に半導体素子を形成し、前記半導体基板の一主面上に前記半導体素子と電気的に接続する配線層を形成する工程と、

前記半導体基板の一主面上に前記配線層を被覆する樹脂層を形成し、前記配線層上の前記樹脂層に開口領域を形成した後、前記開口領域から露出する前記配線層上にバンプ電極を形成する工程と、

第1のスクライプ幅を有するスクライプブレードにより前記素子形成領域毎に前記半導

体基板を個片化し、前記半導体基板の他の主面側に保護テープを貼り合わせ、前記第1のスクライプ幅よりも狭い第2のスクライプ幅を有するスクライプブレードにより前記保護テープを前記素子形成領域毎に切断し、前記素子形成領域毎に前記保護シートが貼り合わせられた半導体装置を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項5】

前記半導体基板の他の主面側に貼り合わせられた保護テープを吸引し、前記半導体装置の前記バンプ電極を実装基板の導電パターン上に固着させる工程とを有することを特徴とする請求項4に記載の半導体装置の製造方法。

【請求項6】

前記保護テープは前記半導体基板よりも広いシート材上に貼り合わせられ、前記第2のスクライプ幅を有するスクライプブレードでは、前記保護シートを切断する際に前記シート材の一部を切断し、

前記保護シートと前記シート材とを剥離し、前記半導体装置に前記保護シートを貼り合わせることを特徴とする請求項4または請求項5に記載の半導体装置の製造方法。

【請求項7】

前記半導体基板上に前記素子形成領域から前記スクライプ領域へと位置精度確認マークを形成する工程と、

前記半導体基板のスクライプ領域を前記第1のスクライプ幅を有するスクライプブレードにより切断し、前記個片化された半導体装置のスクライプ面に露出した前記位置精度確認マークを確認し、前記半導体装置のスクライプ面の適否を判定する工程とを有することを特徴とする請求項4から請求項6のいずれか1項に記載の半導体装置の製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正の内容】

【0011】

本発明の半導体装置では、少なくとも半導体基板の一主面側が樹脂層により被覆され、前記半導体基板の一主面と他の主面の間に位置する側面がスクライプ面となり、前記樹脂層表面にはバンプ電極が形成される半導体装置において、前記半導体基板の他の主面側は、保護シートにより被覆されることを特徴とする。従って、本発明では、保護シートが緩衝材として機能し、半導体基板が他部材と接触し、欠けることを防止できる。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

また、本発明の半導体装置の製造方法では、複数の素子形成領域を有し、前記素子形成領域毎にその周囲がスクライプ領域にて囲まれる半導体基板に半導体素子を形成し、前記半導体基板の一主面上に前記半導体素子と電気的に接続する配線層を形成する工程と、前記半導体基板の一主面上に前記配線層を被覆する樹脂層を形成し、前記配線層上の前記樹脂層に開口領域を形成した後、前記開口領域から露出する前記配線層上にバンプ電極を形成する工程と、第1のスクライプ幅を有するスクライプブレードにより前記素子形成領域毎に前記半導体基板を個片化し、前記半導体基板の他の主面側に保護テープを貼り合わせ、前記第1のスクライプ幅よりも狭い第2のスクライプ幅を有するスクライプブレードにより前記保護テープを前記素子形成領域毎に切断し、前記素子形成領域毎に前記保護シートが貼り合わせられた半導体装置を形成する工程とを有することを特徴とする。従って、本発明では、保護シートを半導体基板よりも大きく切断し、半導体基板の裏面側を保護シートで被覆することで、半導体基板の欠けを防止できる。