



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1585802** **A2**

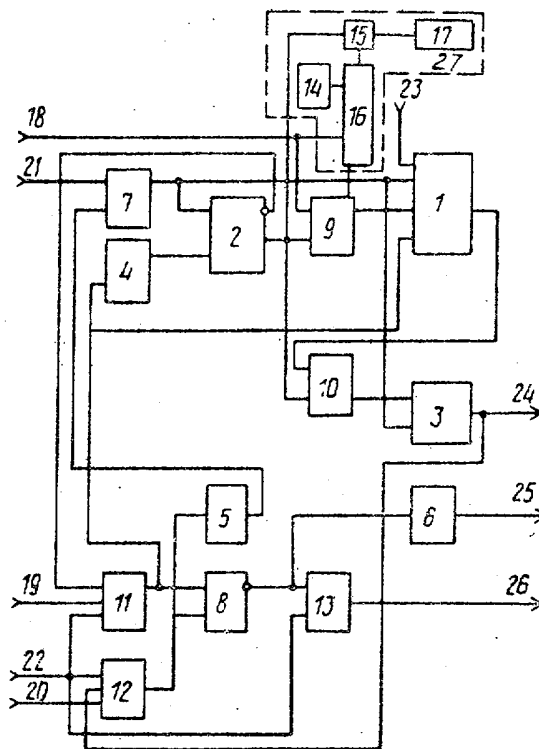
(51)5 G 06 F 15/20

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) 1201844
(21) 4603581/24-24
(22) 09.11.88
(46) 15.08.90. Бюл. № 30
(72) В.В. Белашов, Е.Б. Пряхина,
С.П. Присяжнюк и Н.И. Алешин
(53) 681.333(088.8)
(56) Авторское свидетельство СССР
№ 1201844, кл. G 06 F 15/20, 1983.
(54) МОДЕЛЬ ВЕТВИ СЕТИ
(57) Изобретение относится к вычисли-
тельной технике, может быть использо-
вано для определения величин экстре-

мальных путей в вероятностном графе
и является усовершенствованием изоб-
ретенного по авт.св. № 1201844. Целью
изобретения является расширение функ-
циональных возможностей модели ветви
сети за счет моделирования случайных
воздействий в процессе ее работы. С
этой целью в состав модели введен ге-
нератор случайных событий, который
блокирует моделирование ветви на вре-
мя, пропорциональное длительности
сформированного им случайного интер-
вала времени. 1 ил.



(19) **SU** (11) **1585802** **A2**

Изобретение относится к вычислительной технике и может быть использовано для определения величин экстремальных путей в вероятностном графе и является дополнительным к авт.св. № 1201844.

Целью изобретения является расширение функциональных возможностей модели за счет моделирования случайных воздействий в процессе ее работы.

На чертеже представлена функциональная схема модели.

Модель содержит формирователь 1 временного интервала, триггер 2 занятости, триггер 3 прерывания, элементы 4 и 5 задержки, шифратор 6 адреса, элемент ИЛИ 7, элемент ИЛИ-НЕ 8, элементы И 9-13, регистр 14 кода задержки, элемент И 15, вычитающий счетчик 16, датчик 17 помех, входы (полюса) устройства 18-23, выходы (полюса) устройства 24-26 и генератор 27 случайных событий.

Модель работает следующим образом.

Для решения сетевой задачи все модели соединяются между собой следующим образом. Входные полюса 18-21 и 23 всех моделей объединяются между собой. На входной полюс 22 первой модели постоянно подается разрешающий потенциал. Выходной полюс 26 первой модели соединен с входным полюсом 22 второй модели, выходной полюс 26 второй модели соединен с входным полюсом 22 третьей модели и т.д.

Процесс моделирования ветви графа происходит следующим образом. Ищется свободная модель. Для этого на входной полюс 19 посылается сигнал, который поступает на вход элемента И 11 всех моделей. Анализ состояния модели начинается с модели, стоящей на первом месте. Если в первой модели триггер 2 занятости находится в состоянии "0", то разрешающий потенциал с его нулевого выхода поступает на второй вход элемента И 11. На третий вход этого элемента постоянно подается разрешающий потенциал с входного полюса 22. На выходе элемента И 11 появляется сигнал, который подается на вход элемента ИЛИ-НЕ 8. На выходе элемента ИЛИ-НЕ 8 появляется сигнал, который поступает на вход шифратора 6, разрешая формирование кода, соответствующего номеру данной ветви. Этот код соответствует номеру свободной модели, и для этой модели назначается

ветвь графа, которую необходимо моделировать. Таким образом, ставится в однозначное соответствие номер ветви графа и номер модели, в которую записывается длительность данной ветви. Кроме того, сигнал с выхода элемента ИЛИ-НЕ 8 поступает на вход элемента И 13. На выходе элемента И 13 появляется сигнал запрета. Этот сигнал поступает на выходной полюс 26, а с него - на входной полюс 22 второй модели. На второй модели сигнал запрета с входного полюса 22 поступает на вход элемента И 11 и запрещает прохождение сигнала анализа с входного полюса 19. Кроме этого, сигнал запрета на второй модели с входного полюса 22 поступает на вход элемента И 13. На выходе элемента появляется сигнал, который через выходной полюс 26 поступает на входной полюс 22 третьей модели и т.д. Таким образом, сигнал запрета поступает на все модели, кроме первой.

Если первая модель занята (триггер 2 в состоянии "1"), потенциал запрета с нулевого выхода триггера 2 поступает на вход элемента И 11, запрещая прохождение сигнала с входного полюса 19. Запрет на выходе элемента И 13 не формируется и на выходном полюсе 26 присутствует потенциал разрешения. Этот потенциал подается на входной полюс 22 второй модели, разрешая анализ ее состояния. Если триггер 2 в этой модели находится в состоянии "1", то и на этой модели сигнал запрета не формируется и подается потенциал разрешения на входной полюс 22 третьей модели. Этот процесс происходит до тех пор, пока не обнаружится модель, у которой триггер 2 в состоянии "0" (модель свободна). На этой модели формируется сигнал запрета, который через выходной полюс 26 подается на входной полюс 22 следующей модели ветви и через элемент И 13 и выходной полюс 26 - на входной полюс 22 следующей модели и т.д. Таким образом происходит распространение сигнала запрета на все модели за первой свободной.

На первой свободной модели сигнал разрешения с выхода элемента И 11 подается на вход разрешения записи формирователя 1 временного интервала. На информационные входы через входной полюс 23 поступает код, дополняю-

щий код длительности моделируемой ветви графа до полного объема счетчиков формирователя 1. Происходит запись этого кода в формирователь 1. Кроме того, сигнал с выхода элемента И 11 поступает на вход элемента 4 задержки. По истечении времени, большего, чем время действия сигнала на входном полюсе 19, на входе элемента 4 задержки появляется разрешающий сигнал, который поступает на вход установки в "1" триггера 2. Триггер 2 устанавливается в "1" и потенциал с его нулевого выхода запрещает прохождение сигнала с входного полюса 19 через элемент И 11. Появление следующего импульса на входном полюсе 19 не влияет на состояние схемы данной модели.

Если в данный момент для моделирования назначены еще ветви графа, то на входной полюс 19 подается следующий импульс, и процесс поиска свободной модели и записи в нее длительности ветви графа повторяется.

После записи длительности всех ветвей графа, назначенных в данный момент времени для моделирования, на входной полюс 18 всех моделей начинают поступать импульсы генератора импульсов. Входной полюс 18 соединен с входом элемента И 9. Если триггер 2 данной модели стоит в "1" (модель занята), на второй вход элемента И 9 подается разрешающий потенциал с выхода триггера 2.

Если датчик 17 помех не выдает единичного сигнала на второй вход шестого элемента И 15, фиксирующего уровень помех, превышающий допустимый, в этом случае на выходе элемента И 15 и, соответственно, на входе счетчика 16 разрешения записи из регистра установлен нулевой сигнал и запись не производится. Вычитающий счетчик 16 имеет код "0...00" и не меняет своего состояния при приходе сигнала от генератора импульсов на вычитающий вход. Соответственно, на выходе вычитающего счетчика 16, индицирующего состояние "0...00", установлен единичный сигнал, поэтому импульсы генератора через элемент И 9 поступают на счетный вход формирователя 1 временного интервала.

Если ветвь не занята (на первом входе шестого элемента И 15 нулевой сигнал) и датчик помех выдает единичный сигнал, то этот сигнал схемой не

воспринимается. В случае, если ветвь занята и во время ее работы датчик 17 помех выдает единичный сигнал о наличии сбоя, то он проходит на вход разрешения записи вычитающего счетчика 16, по которому содержимое регистра 14 записывается в счетчик 16, на выходе, индицирующем состояние счетчика "0...00", устанавливается нулевой сигнал, который поступает на третий вход первого элемента И 9, запрещая прохождение сигнала от генератора импульсов в формирователь 1 временного интервала. Данный алгоритм реализует решающую обратную связь, в котором при наличии сбоя повторяется передача информации в объеме буфера установленного объема. Сигналы от генератора импульсов продолжают поступать на вычитающий вход счетчика 16. Это длится интервал времени, равный повторной передаче буфера. По истечении интервала времени импульсы продолжают поступать в формирователь 1 временного интервала, моделируя дальнейшую работу ветви сетки. Если при обработке сбоя и повторной информации датчик 17 помех выдает повторный сбой, процесс обработки повторяется. В предельном случае, когда уровень помех очень высок, при моделировании будет отражено реальное положение - ветвь заикнется на перезапросах. После прихода количества импульсов, равного длительности ветви графа, на выходе формирователя 1 появляется сигнал переполнения. Этот сигнал поступает на вход элемента И 10, на другой вход которого подается разрешающий потенциал с выхода триггера 2. На выходе элемента И 10 появляется разрешающий сигнал, который поступает на вход установки в единичное состояние триггера 3. Последний устанавливается в "1", и потенциал прерывания с его единичного выхода поступает на выходной полюс 24, сигнализируя об окончании моделирования ветви графа, записанной в данную модель.

Потенциал с выходного полюса 24 запрещает выработку импульсов генератора импульсов и разрешает выдачу сигнала на входной полюс 20 для анализа моделей ветви, выставивших прерывание.

Анализ начинается с модели, стоящей на первом месте. Если у этой модели триггер 3 прерывания стоит в "0", то сигнал запрета с единичного

выхода триггера 3 подается на вход элемента И 12, запрещая прохождение сигнала с входного полюса 20. На выходе элемента ИЛИ-НЕ 8 не формируется сигнал разрешения формирования кода модели, а на выходе элемента И 13 не формируется запрет на анализ следующих моделей. На выходном полюсе 26 присутствует потенциал разрешения, который подается на входной полюс 22 второй модели. Если у второй модели триггер 3 прерывания стоит в "0", код этой модели не формируется и потенциал разрешения через выходной полюс 26 подается на входной полюс 22 третьей модели, и т.д. Этот процесс происходит до тех пор, пока не обнаружится модель, у которой триггер прерывания 3 установлен в "1". У этой модели на первый вход элемента И 12 подается потенциал разрешения с единичного выхода триггера 3, на второй вход поступает сигнал с входного полюса 20, на третий вход поступает потенциал разрешения с входного полюса 22. На выходе элемента И 12 появляется сигнал, который подается на вход элемента ИЛИ-НЕ 8. На выходе элемента ИЛИ-НЕ 8 появляется сигнал, который поступает на шифратор 6 адреса, разрешая формирование кода данной модели. С выхода шифратора 6 код модели поступает на выходной полюс 25. По этому коду определяется номер ветви сети, моделирование которой окончено, и те ветви, которые необходимо подклю-

чить к моделированию на следующем этапе. Кроме того, сигнал с выхода элемента ИЛИ-НЕ 8 поступает на вход элемента И 13. С выхода элемента И 13 сигнал запрета через выходной полюс 26 поступает на все модели, стоящие за данной моделью. Сигнал с выхода элемента И 12 поступает на вход элемента 5 задержки. По истечении времени задержки на выходе элемента 5 появляется сигнал, который подается на вход элемента ИЛИ 7. При этом на выходе элемента ИЛИ 7 появляется сигнал разрешения. Этот сигнал подается на вход установки в нулевое состояние формирователя 1 временного интервала, триггеров 2 и 3. После этого схема приводится в исходное состояние и готова для моделирования следующей ветви графа.

Ф о р м у л а и з о б р е т е н и я

Модель ветви сети по авт.св.

№ 1201844, отличающаяся тем, что, с целью расширения ее функциональных возможностей за счет моделирования случайных воздействий в процессе ее работы, в нее введен генератор случайных событий, тактовый вход которого подключен к счетному входу модели, причем прямой выход триггера занятости подключен к входу разрешения работы генератора случайных событий, выход которого подключен к третьему входу первого элемента И.

Редактор Е. Копча

Составитель А. Мишин

Техред Л.Сердюкова

Корректор В. Гирняк

Заказ 2327

Тираж 569

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г.Ужгород, ул. Гагарина, 101