



(11)

EP 1 366 402 B1

(12)

FASCICULE DE BREVET EUROPEEN

(45) Date de publication et mention
de la délivrance du brevet:
04.11.2015 Bulletin 2015/45

(51) Int Cl.:
G05F 1/573 ^(2006.01)

(21) Numéro de dépôt: **02700338.3**

(86) Numéro de dépôt international:
PCT/FR2002/000219

(22) Date de dépôt: **18.01.2002**

(87) Numéro de publication internationale:
WO 2002/057863 (25.07.2002 Gazette 2002/30)

(54) REGULATEUR DE TENSION PROTEGE CONTRE LES COURTS-CIRCUITS

SPANNUNGSREGLER MIT KURZSCHLUSSSCHUTZ

VOLTAGE REGULATOR PROTECTED AGAINST SHORT-CIRCUITS

(84) Etats contractants désignés:
DE FR GB IT

(74) Mandataire: **Thibon, Laurent et al**
Cabinet Beaumont
1, rue Champollion
38000 Grenoble (FR)

(30) Priorité: **19.01.2001 FR 0100745**

(43) Date de publication de la demande:
03.12.2003 Bulletin 2003/49

(56) Documents cités:
EP-A- 0 529 605 EP-A- 0 550 823
EP-A- 0 913 753 EP-A- 0 987 615
US-A- 5 539 603 US-A- 5 764 041

(73) Titulaire: **STMicroelectronics S.A.**
92120 Montrouge (FR)

(72) Inventeurs:
• **HAMON, Cécile**
F-38000 Grenoble (FR)
• **BERNARD, Christophe**
F-38640 Claix (FR)
• **PONS, Alexandre**
F-38600 FONTAINE (FR)

• **WONG J: "SPANNUNGSREGLER MIT
MINIMALER VERLUSTLEISTUNG. ÖOPTIMAL
FUER ANWENDUNGEN IN
BATTERIEBETRIEBENEN GERAETEN"
ELEKTRONIK, FRANZIS VERLAG GMBH.
MUNCHEN, DE, vol. 40, no. 12, 11 juin 1991
(1991-06-11), pages 96,98-102, XP000234722
ISSN: 0013-5658**

EP 1 366 402 B1

Il est rappelé que: Dans un délai de neuf mois à compter de la publication de la mention de la délivrance du brevet européen au Bulletin européen des brevets, toute personne peut faire opposition à ce brevet auprès de l'Office européen des brevets, conformément au règlement d'exécution. L'opposition n'est réputée formée qu'après le paiement de la taxe d'opposition. (Art. 99(1) Convention sur le brevet européen).

Description

[0001] La présente invention concerne le domaine des régulateurs de tension et en particulier celui des régulateurs à faible tension de déchet.

[0002] Un régulateur à faible tension de déchet (Low Drop Out) réalisé sous forme de circuit intégré peut être utilisé pour fournir un potentiel prédéterminé avec un faible bruit à un ensemble de circuits électroniques à partir d'un potentiel d'alimentation fourni par une pile rechargeable. Un tel potentiel d'alimentation décroît avec le temps, et est susceptible de comporter du bruit causé par l'action de radiations électromagnétiques voisines sur les liaisons pile/régulateur. Le régulateur est dit à faible tension de déchet car il permet de fournir un potentiel proche du potentiel d'alimentation.

[0003] La figure 1 représente schématiquement un régulateur à faible tension de déchet classique. Le régulateur comporte une borne de sortie O prévue pour être reliée à une charge R. La charge R, essentiellement résistive, représente l'impédance d'entrée de l'ensemble des circuits alimentés par le régulateur. Par simplicité, on considère par la suite que la charge R est une résistance. Le régulateur comprend un amplificateur opérationnel 2 dont l'entrée inverseuse E⁻ est reliée à un potentiel de référence positif V_{ref} et dont l'entrée non-inverseuse E⁺ est reliée à la borne de sortie O par une boucle de contre réaction. L'amplificateur opérationnel 2 est alimenté entre un potentiel d'alimentation V_{bat} positif fourni par la pile et un potentiel de masse GND. Un transistor MOS de puissance T1, à canal P, a son drain relié à la borne de sortie O et sa source reliée au potentiel V_{bat}. La grille du transistor T1 est reliée à la borne de sortie de l'amplificateur 2. Le transistor T1 est un transistor MOS, notamment pour minimiser, par rapport à l'emploi d'un transistor bipolaire, la différence entre le potentiel de sortie V_{out} de la borne O et le potentiel d'alimentation V_{bat}. Un condensateur de charge C est disposé entre la borne de sortie O et le potentiel GND.

[0004] Le régulateur maintient le potentiel de la borne de sortie O à une valeur égale au potentiel de référence V_{ref}. Toute variation du potentiel V_{bat} se traduit par une variation du potentiel V_{out}, qui est transmise par la boucle de contre réaction sur la borne E⁻. Toute variation de la charge R se traduit par une variation du courant I_{out} fourni par le régulateur à la charge. Lorsque la charge R diminue, le courant I_{out} augmente. De manière classique, le régulateur de tension comporte un dispositif de protection contre les courts-circuits destiné à limiter la consommation du régulateur en fixant le courant maximal qui peut être fourni par le régulateur.

[0005] Le régulateur comporte un dispositif 4 de protection contre les courts-circuits. Le dispositif 4 comporte un transistor MOS T2, à canal P, dont la source est reliée au potentiel V_{bat} et dont la grille est reliée à la grille du transistor T1. Le drain du transistor T2 est relié au drain et à la grille d'un transistor MOS 6, à canal N, dont la source est reliée au potentiel GND. Une source de cou-

rant CS produisant un courant I_{ref} est également reliée au drain du transistor T2. Un transistor MOS 7, à canal N, a sa source reliée au potentiel GND et sa grille reliée à la grille du transistor 6. Le drain du transistor 7 est relié au potentiel V_{bat} par l'intermédiaire d'une résistance R1. Un transistor MOS T3, à canal P, a sa source reliée au potentiel V_{bat}, son drain relié à la grille du transistor T1, et sa grille reliée au drain du transistor 7.

[0006] Le courant I_{rep} traversant le transistor T2 dépend du courant I_{out} traversant le transistor T1 du fait que les sources de ces transistors sont connectées et que leurs grilles reçoivent un même signal. Le courant traversant le transistor 6 est nul quand le courant I_{rep} traversant le transistor T2 est inférieur au courant I_{ref}. Aucun courant ne traverse alors le transistor 7 et la résistance R1, et la grille du transistor T3 a un potentiel égal à V_{bat}. Lorsque le courant I_{rep} est supérieur à I_{ref}, le transistor 6, le transistor 7 et la résistance R1 sont traversés par un courant égal à I_{rep} - I_{ref}. La grille du transistor T3 a alors un potentiel égal à V_{bat} - R1 (I_{rep} - I_{ref}). Les transistors T2 et T3, la résistance R1 et le courant I_{ref} sont choisis de telle manière que, lorsque le courant I_{out} est inférieur à une valeur seuil I_t, le transistor T3 n'est pas conducteur. Si le courant I_{out} dépasse la valeur seuil I_t, le transistor T3 devient conducteur et tend à amener le potentiel de la grille du transistor T1 au potentiel V_{bat}. Le transistor T1 devient alors moins conducteur et le courant I_{out} revient vers la valeur limite I_t. Le circuit 4 permet donc de limiter le courant dans la charge à la valeur I_t. Le courant I_t doit être supérieur au courant nominal que le régulateur doit fournir.

[0007] Un inconvénient du dispositif 4 est qu'à la mise sous tension du régulateur, le condensateur C est chargé avec un courant égal au courant I_t quelle que soit la valeur de la résistance R. Cette charge à fort courant a pour effet d'échauffer et de détériorer le condensateur C.

[0008] Le brevet US 5539603 décrit un régulateur de tension doté d'un dispositif de protection.

[0009] Un objet de la présente invention est de prévoir un dispositif de protection contre les courts circuits qui permette d'éviter que le condensateur C soit traversé par un fort courant à la mise sous tension du régulateur.

[0010] Pour atteindre cet objet, la présente invention prévoit un régulateur de tension ayant une borne de sortie propre à être reliée à une charge, comportant un dispositif de limitation du courant traversant la charge à un premier courant de seuil si le potentiel de la borne de sortie est inférieur à un potentiel de seuil, et à un second courant de seuil plus élevé que le premier courant de seuil si le potentiel de la borne de sortie est supérieur au potentiel de seuil.

[0011] Selon un mode de réalisation de la présente invention, le dispositif de limitation comporte un comparateur pour comparer le potentiel de la borne de sortie au potentiel de seuil, des première et seconde boucles de réaction propres à limiter le courant traversant la charge respectivement aux premier et second courants de seuil, et un bloc d'aiguillage commandable par le com-

parateur pour activer soit la première soit la seconde boucle de réaction selon que le potentiel de la borne de sortie est inférieur ou non au potentiel de seuil.

[0012] Selon un mode de réalisation de la présente invention, le bloc d'aiguillage est propre à fournir un courant dépendant du courant traversant la charge sur une première ou sur une seconde sortie, et chaque boucle de réaction, reliée à une sortie du bloc d'aiguillage, comporte un bloc de commande propre à fournir un signal de commande lorsqu'il reçoit du bloc d'aiguillage un courant supérieur à un courant de référence, et comporte en outre un moyen de blocage qui reçoit la sortie des blocs de commande et qui fait décroître le courant traversant la charge lorsque l'un quelconque des premier et second signaux de commande est actif.

[0013] Selon un mode de réalisation de la présente invention le régulateur de tension comporte un commutateur de puissance disposé de manière à relier la borne de sortie à un premier potentiel d'alimentation, et un premier amplificateur opérationnel dont les entrées inverseuse et non inverseuse sont respectivement reliées au potentiel de référence et à la borne de sortie, une borne de commande du commutateur de puissance étant reliée à la sortie du premier amplificateur opérationnel et le dispositif de limitation du courant traversant la charge étant relié à la borne de commande du commutateur de puissance, la charge comportant un condensateur et une première impédance reliés en parallèle entre la borne de sortie et un second potentiel d'alimentation.

[0014] Selon un mode de réalisation de la présente invention, le bloc d'aiguillage comporte un premier transistor MOS d'un premier type ayant sa source reliée au premier potentiel d'alimentation et sa grille reliée à la borne de commande du commutateur de puissance, et des deuxième et troisième transistors MOS du premier type ayant leurs sources reliées au drain du premier transistor, les drains des deuxième et troisième transistors constituant respectivement les première et seconde sorties du bloc d'aiguillage.

[0015] Selon un mode de réalisation de la présente invention, le comparateur comprend des quatrième et cinquième transistors MOS d'un second type dont les drains sont reliés au premier potentiel d'alimentation, dont les grilles sont respectivement reliées au potentiel de seuil et à la borne de sortie, les sources des quatrième et cinquième transistors étant respectivement reliées aux grilles des deuxième et troisième transistors, ainsi qu'au second potentiel d'alimentation par l'intermédiaire de première et deuxième sources de courant.

[0016] Selon un mode de réalisation de la présente invention, le bloc de commande de chaque boucle de réaction comporte un couple de transistors MOS du second type dont les sources sont reliées au second potentiel d'alimentation, dont les grilles sont reliées l'une à l'autre ainsi qu'à une source de courant produisant un courant de référence, le drain et la grille d'un premier transistor du couple de transistors étant reliés l'un à l'autre ainsi qu'à l'une des sorties du bloc d'aiguillage, le

courant traversant le second transistor du couple de transistors correspondant au signal de commande fourni par le bloc de commande.

[0017] Selon un mode de réalisation de la présente invention, le moyen de blocage qui reçoit la sortie des blocs de commande comprend une résistance dont une première borne est reliée au premier potentiel d'alimentation et dont une seconde borne est disposée de manière à recevoir la somme des signaux de commande fournis par les blocs de commande, et un sixième transistor MOS du premier type dont la source est reliée au premier potentiel d'alimentation, dont le drain est relié à la borne de commande du commutateur de puissance, et dont la grille est reliée à la seconde borne de la résistance.

[0018] Selon un mode de réalisation de la présente invention, le moyen de blocage qui reçoit la sortie des blocs de commande comprend une seconde impédance dont une première borne est reliée au premier potentiel d'alimentation et dont une seconde borne est disposée de manière à recevoir la somme des signaux de commande fournis par les blocs de commande, une troisième impédance, appariée à la seconde impédance dont une première borne est reliée au premier potentiel d'alimentation et dont une seconde borne reçoit un courant constant prédéterminé, un second amplificateur opérationnel dont les entrées non inverseuse et inverseuse sont respectivement reliées à la seconde borne des seconde et troisième impédances, et un septième transistor MOS du premier type dont la source est reliée au premier potentiel d'alimentation, dont le drain est relié à la borne de commande du commutateur de puissance, et dont la grille est reliée à la sortie du second amplificateur opérationnel.

[0019] Selon un mode de réalisation de la présente invention, le premier potentiel d'alimentation, le potentiel de référence et le potentiel de seuil sont des potentiels positifs de valeurs décroissantes, le second potentiel d'alimentation est un potentiel de masse, le commutateur de puissance et les transistors du premier type sont des transistors MOS à canal P, et les transistors du second type sont des transistors MOS à canal N.

[0020] Ces objets, caractéristiques et avantages, ainsi que d'autres de la présente invention seront exposés en détail dans la description suivante de modes de réalisation particuliers faite à titre non-limitatif en relation avec les figures jointes parmi lesquelles :

la figure 1, précédemment décrite, représente schématiquement un régulateur de tension muni d'un dispositif classique de protection contre les courts-circuits ;

la figure 2 représente schématiquement un régulateur de tension comprenant un dispositif de limitation de courant selon la présente invention ;

la figure 3 représente schématiquement un premier mode de réalisation du régulateur de tension de la figure 2 ;

la figure 4 représente un exemple de réalisation du régulateur de tension de la figure 3 ; et
la figure 5 représente schématiquement un second mode de réalisation du régulateur de tension de la figure 2.

[0021] La figure 2 représente schématiquement un régulateur de tension dont la borne de sortie O est reliée à une charge R, et qui comporte l'amplificateur opérationnel 2, le transistor T1 et le condensateur de charge C du régulateur classique décrit précédemment. Selon la présente invention, le régulateur comporte un dispositif 8 de limitation de courant dont une première borne d'entrée est reliée à la borne de sortie O et dont une seconde borne d'entrée est reliée à un potentiel de seuil V_t . Le dispositif 8 est en outre relié à la grille du transistor T1.

[0022] Le dispositif 8 compare le potentiel V_{out} de la borne O au potentiel V_t . Le potentiel V_t est choisi inférieur au potentiel V_{ref} . Selon que V_{out} est inférieur ou supérieur à V_t , le courant I_{out} est limité à un premier ou à un second courant de seuil faible I_{t1} ou fort I_{t2} . A la mise sous tension du régulateur, le condensateur C est chargé par le courant I_{t1} jusqu'à ce que le potentiel V_{out} atteigne la valeur V_t . Le courant I_{t1} est faible pour ne pas détériorer le condensateur C. Lorsque le potentiel V_{out} devient supérieur au potentiel V_t , le courant traversant le transistor T1 devient égal à I_{t2} alors que le condensateur C n'est pas complètement chargé. La fin de la charge du condensateur C se fait avec le courant I_{t2} . Après la mise sous tension du régulateur, si la charge R devient faible sans que le potentiel V_{out} chute en deçà du potentiel V_t , par exemple en cas de court-circuit limité de la charge R, le courant I_{out} est limité au courant I_{t2} . Le courant fourni par le régulateur est alors sensiblement égal au courant fourni par un régulateur muni d'un dispositif de protection classique si $I_{t2} = I_t$. Si la charge R devient très faible et que le potentiel V_{out} chute en deçà du potentiel V_t , par exemple en cas de court-circuit franc, le courant traversant le transistor T1 est limité au courant I_{t1} . Le courant fourni par le régulateur est alors inférieur au courant fourni par un régulateur muni d'un dispositif de protection classique, ce qui représente un avantage supplémentaire de la présente invention.

[0023] La figure 3 représente schématiquement un premier mode de réalisation du régulateur de tension de la figure 2. Le dispositif 8 comprend un transistor MOS T2 à canal P, dont la source est reliée au potentiel V_{bat} et dont la grille est reliée à la grille du transistor T1. Le transistor T2 est disposé de manière à être traversé par un courant I_{rep} dépendant du courant de sortie I_{out} . Le drain du transistor T2 est relié à une borne d'entrée d'un moyen d'aiguillage 10. Un comparateur de tension 12 a une première borne d'entrée reliée à la borne de sortie O, une deuxième borne d'entrée reliée à un potentiel de seuil V_t , et est prévu pour commander le moyen d'aiguillage 10. Une première borne de sortie du moyen d'aiguillage 10 est reliée à une borne d'entrée d'un moyen de commande 14 qui commande un commutateur 16 et

une seconde borne de sortie du moyen d'aiguillage 10 est reliée à une borne d'entrée d'un moyen de commande 20 qui commande un commutateur 22. Un transistor MOS T3, à canal P, a sa source reliée au potentiel V_{bat} et son drain relié à la grille du transistor T1. La grille du transistor T3 est couplée à un noeud G3. Le noeud G3 est relié au potentiel V_{bat} par l'intermédiaire d'une résistance R1. En outre, le noeud G3 est relié au potentiel GND par l'intermédiaire des commutateurs 22 et 16, en parallèle.

[0024] Le comparateur de tension 12 commande le moyen d'aiguillage 10 de manière que le courant I_{rep} soit fourni soit au moyen de commande, 14 soit au moyen de commande 20, selon que le potentiel V_{out} est inférieur ou supérieur au potentiel V_t .

[0025] Dans le cas où le potentiel V_{out} est inférieur au potentiel V_t , le courant I_{rep} est fourni au moyen de commande 14. Le moyen de commande 14 est prévu pour maintenir le commutateur 16 ouvert ou fermé selon que le courant I_{rep} , reçu sur sa borne d'entrée, est inférieur ou supérieur à un courant de référence I_{ref1} . Quand le courant I_{rep} devient supérieur au courant I_{ref1} , le commutateur 16 est fermé et un courant circule dans la résistance R1. Le potentiel du noeud G3 chute, le transistor T3 devient passant et fait décroître la conduction des transistors T1 et T2 jusqu'à ce que le courant I_{rep} devienne inférieur au courant I_{ref1} . Le circuit agit comme un limiteur de courant limitant le courant I_{rep} à la valeur I_{ref1} . Le courant I_{out} est donc limité à un courant I_{t1} dépendant du courant I_{ref1} .

[0026] Dans le cas où le potentiel V_{out} est supérieur au potentiel V_t , le moyen d'aiguillage 10 est commandé par le comparateur de tension 12 de manière que le courant I_{rep} est fourni à la borne d'entrée du moyen de commande 20. Le moyen de commande 20, de même structure que le moyen de commande 14, est prévu pour maintenir le commutateur 22 ouvert ou fermé selon que le courant reçu sur sa borne d'entrée est inférieur ou supérieur à un courant de référence I_{ref2} . Le courant I_{out} fourni par le régulateur de tension est alors limité à une valeur I_{t2} dépendant du courant I_{ref2} .

[0027] La figure 4 représente un exemple de réalisation du régulateur de tension de la figure 3. Le comparateur de tension 12 comprend deux transistors MOS T4 et T5, à canal N, dont les drains sont reliés au potentiel V_{bat} et dont les sources sont respectivement reliées au potentiel GND par l'intermédiaire de sources de courant CS4 et CS5. Les grilles des transistors T5 et T4 constituent les première et seconde entrées du comparateur 12. Le moyen d'aiguillage 10 comprend deux transistors MOS T6 et T7, à canal P, dont les sources sont reliées au drain du transistor T2 et dont les grilles sont respectivement reliées aux sources des transistors T4 et T5. Les transistors T4 et T5 forment une paire différentielle. Les drains des transistors T7 et T6 constituent respectivement les première et seconde bornes de sortie du moyen d'aiguillage 10. Le moyen de commande 14 comprend un transistor MOS à canal N dont la source est

reliée au potentiel GND, et dont le drain et la grille sont connectés l'un à l'autre ainsi qu'à une source de courant produisant le courant Iref1. Le drain et la grille du transistor du moyen de commande 14 constituent la borne d'entrée du moyen de commande 14. Le commutateur 16 est un transistor MOS à canal N connecté en miroir de courant avec le transistor du moyen de commande 14. La source du transistor 16 est reliée au potentiel GND et le drain du transistor 16 est relié au noeud G3. Le moyen de commande 20 comprend un transistor MOS à canal N dont la source est reliée au potentiel GND et dont le drain et la grille sont reliés l'un à l'autre ainsi qu'à une source de courant produisant le courant Iref2. Le drain et la grille du transistor du moyen de commande 20 constituent la borne d'entrée du moyen de commande 20. Le commutateur 22 est un transistor MOS à canal N connecté en miroir de courant avec le transistor du moyen de commande 20. La source du transistor 22 est reliée au potentiel GND et le drain du transistor 22 est relié au noeud G3.

[0028] Lorsque le potentiel Vout est inférieur au potentiel Vt, le potentiel de la source du transistor T5 est inférieur au potentiel de la source du transistor T4. Il en résulte que le potentiel de la grille du transistor T7 est inférieur au potentiel de la grille du transistor T6. Le transistor T7 est alors plus conducteur que le transistor T6. Les transistors T4, T5, T6 et T7 sont choisis de manière que le courant Irep traverse alors uniquement le transistor T7 et non le transistor T6. Le drain du transistor du moyen de commande 14 reçoit alors le courant Irep. Tant que le courant Irep est inférieur au courant Iref1, les transistors 14 et 16 ne sont traversés par aucun courant. Lorsque le courant Irep devient supérieur au courant Iref1, les transistors 14 et 16 sont traversés par un courant Irep - Iref1. Lorsque le courant Irep - Iref1 est suffisamment élevé, la chute de potentiel aux bornes de la résistance R1 met en conduction le transistor T3 de manière à limiter le courant Iout à une valeur It1, comme cela a été décrit en relation avec les figures 2 et 3.

[0029] Lorsque le potentiel Vout est supérieur au potentiel Vt, le courant Irep traverse le transistor T6 et non le transistor T7. Le fonctionnement du moyen de commande 20 et du commutateur 22 est alors semblable au fonctionnement du moyen de commande 14 et du commutateur 16 qui vient d'être exposé et le courant Iout est limité à une valeur It2.

[0030] La figure 5 représente schématiquement un second mode de réalisation du régulateur de tension de la figure 2. Le dispositif 8 comprend le transistor MOS T2 à canal P, le comparateur de tension 12, le moyen d'aiguillage 10, les commutateurs 16 et 22 et les moyens de commande 14 et 20 du dispositif 8 décrit précédemment. Un transistor MOS T3', à canal P, a sa source reliée au potentiel Vbat et son drain relié à la grille du transistor T1. La grille du transistor T3' est reliée à la sortie d'un amplificateur opérationnel 26 alimenté entre les potentiels Vbat et GND. Les entrées non inverseuse E+ et inverseuse E- de l'amplificateur 26 sont reliées au

potentiel Vbat par l'intermédiaire respectivement d'impédances Z1 et Z2. Les impédances Z1 et Z2 sont égales et appariées, de manière que toute variation de valeur de Z1, par exemple à la suite d'une variation de température ou de processus de fabrication, corresponde à une variation égale de Z2. L'entrée inverseuse de l'amplificateur 26 est également reliée au potentiel GND par l'intermédiaire d'une source de courant produisant un courant I2 constant prédéterminé. L'entrée non inverseuse de l'amplificateur 26 est reliée au potentiel GND par l'intermédiaire des commutateurs 16 et 22, en parallèle.

[0031] La commande du transistor T3 par l'amplificateur 26 dépend du rapport des chutes de potentiel dans les impédances Z1 et Z2. Les impédances Z1 et Z2 étant égales et appariées, il en découle que la commande du transistor T3' est indépendante des valeurs des impédances Z1 et Z2 et dépend seulement du rapport entre les courants traversant les impédances Z1 et Z2. Le courant I2 traversant l'impédance Z2 est constant. Le courant traversant l'impédance Z1 est comparable au courant traversant la résistance R1 de la figure 3. Le courant Iout dépend ainsi de Iref1 ou de Iref2 selon que le potentiel Vout est inférieur ou supérieur au potentiel Vt. La commande du transistor T3 étant indépendante des valeurs Z1 et Z2, le courant Iout est indépendant des variations des impédances Z1 et Z2, ce qui constitue un avantage supplémentaire de la présente invention. En outre, le gain de l'amplificateur 26 peut être choisi élevé de manière que la commande du transistor T3' soit peu sensible à une dérive de la tension de seuil du transistor T3', ce qui constitue un autre avantage de la présente invention.

[0032] Lorsque le courant Iout varie brusquement, la boucle de limitation de courant réagit avec un retard, introduit notamment par l'amplificateur 26. Ce retard peut entraîner l'apparition d'un pic du courant Iout entre l'instant où le courant Iout commence à croître et l'instant où le transistor T3' est rendu passant. Un bloc de protection (non représenté) peut être disposé de manière à rendre le transistor T3' inconditionnellement passant pendant une durée prédéterminée après toute chute brutale du potentiel Vout ou à la mise sous tension du régulateur de tension, de manière à supprimer un tel pic de courant.

[0033] Bien entendu, la présente invention est susceptible de diverses variantes et modifications qui apparaîtront à l'homme de l'art. A titre d'exemple, la présente invention a été décrite en relation avec des moyens de commande 14 et 20, des commutateurs 16 et 22, un comparateur de tension 12 et un moyen d'aiguillage 10 particuliers, mais l'homme du métier adaptera sans difficultés la présente invention à un régulateur de tension utilisant des éléments de structures différentes mais remplissant des mêmes fonctions.

[0034] La présente invention a été décrite en relation avec un régulateur de tension utilisant des potentiels Vbat, Vref et Vt positifs, mais l'homme du métier adaptera sans difficultés la présente invention à un régulateur de tension utilisant des potentiels négatifs en intervertissant

les types des transistors MOS décrits.

[0035] La présente invention a été décrite en relation avec un régulateur de tension dans lequel le potentiel V_t est choisi inférieur au potentiel V_{ref} , mais l'homme du métier adaptera sans difficultés la présente invention à un régulateur de tension utilisant des potentiels V_t et V_{ref} égaux. Dans ce cas, la paire différentielle formée par les transistors T4 et T5 sera déséquilibrée pour rendre le transistor T6 conducteur lorsque $V_{out} = V_{ref} = V_t$.

[0036] La présente invention a pour des raisons de simplicité été décrite en relation avec un régulateur de tension utilisant une boucle de contre-réaction non résistive et fournissant un potentiel égal à un potentiel de référence V_{ref} reçu. Toutefois, l'homme du métier adaptera sans difficultés la présente invention à un régulateur de tension dont la boucle de contre-réaction comprend un pont résistif, et qui fournit en sortie un potentiel différent du potentiel V_{ref} reçu.

[0037] La présente invention a été décrite en relation avec un régulateur de tension utilisant un transistor de puissance T1, mais l'homme du métier adaptera sans difficultés la présente invention à un régulateur de tension utilisant un autre type de commutateur de puissance à commande en tension.

Revendications

1. Régulateur de tension ayant une borne de sortie (O) propre à être reliée à une charge (R, C), comportant un dispositif (8) de limitation du courant (I_{out}) traversant la charge à un premier courant de seuil (I_{t1}) si le potentiel de la borne de sortie (V_{out}) est inférieur à un potentiel de seuil (V_t), et à un second courant de seuil (I_{t2}) plus élevé que le premier courant de seuil si le potentiel de la borne de sortie (V_{out}) est supérieur au potentiel de seuil (V_t), **caractérisé en ce qu'il** comporte :

un comparateur (12) pour comparer le potentiel (V_{out}) de la borne de sortie (O) au potentiel de seuil (V_t),
des première et seconde boucles de réaction (14, 16, 20, 22, R1, T3) propres à limiter le courant traversant la charge respectivement aux premier (I_{t1}) et second (I_{t2}) courants de seuil, et un bloc d'aiguillage (T2, 10) commandable par le comparateur pour activer soit la première soit la seconde boucle de réaction selon que le potentiel de la borne de sortie (V_{out}) est inférieur ou non au potentiel de seuil (V_t).

2. Régulateur de tension selon la revendication 1, dans lequel :

le bloc d'aiguillage (T2, 10) est propre à fournir un courant (I_{rep}) dépendant du courant (I_{out}) traversant la charge sur une première ou sur

une seconde sortie, et

chaque boucle de réaction, reliée à une sortie du bloc d'aiguillage, comporte un bloc de commande (14, 16 ; 20, 22) propre à fournir un signal de commande lorsqu'il reçoit du bloc d'aiguillage un courant supérieur à un courant de référence (I_{ref1} ; I_{ref2}), et comporte en outre un moyen de blocage (T3, R1 ; T3', Z1, Z2, 26) qui reçoit la sortie des blocs de commande et qui fait décroître le courant traversant la charge lorsque l'un quelconque des premier et second signaux de commande est actif.

3. Régulateur de tension selon la revendication 2, comportant :

un commutateur de puissance (T1) disposé de manière à relier la borne de sortie (O) à un premier potentiel d'alimentation (V_{bat}), et un premier amplificateur opérationnel (2) dont les entrées inverseuse (E^-) et non inverseuse (E^+) sont respectivement reliées au potentiel de référence (V_{ref}) et à la borne de sortie (O), une borne de commande du commutateur de puissance (T1) étant reliée à la sortie du premier amplificateur opérationnel (2) et le dispositif (8) de limitation du courant (I_{out}) traversant la charge étant relié à la borne de commande du commutateur de puissance (T1),
la charge comportant un condensateur (C) et une première impédance (R) reliés en parallèle entre la borne de sortie (O) et un second potentiel d'alimentation (GND).

4. Régulateur de tension selon la revendication 3, dans lequel le bloc d'aiguillage (T2, 10) comporte :

un premier transistor MOS (T2) d'un premier type ayant sa source reliée au premier potentiel d'alimentation (V_{bat}) et sa grille reliée à la borne de commande du commutateur de puissance (T1), et des deuxième (T6) et troisième (T7) transistors MOS du premier type ayant leurs sources reliées au drain du premier transistor (T2), les drains des deuxième (T6) et troisième (T7) transistors constituant respectivement les première et seconde sorties du bloc d'aiguillage.

5. Régulateur de tension selon la revendication 4, dans lequel le comparateur (12) comprend des quatrième (T4) et cinquième (T5) transistors MOS d'un second type dont les drains sont reliés au premier potentiel d'alimentation (V_{bat}), dont les grilles sont respectivement reliées au potentiel de seuil (V_t) et à la borne de sortie (O), les sources des quatrième (T4) et cinquième (T5) transistors étant respectivement reliées aux grilles des deuxième (T6) et troisième (T7) tran-

sistors, ainsi qu'au second potentiel d'alimentation (GND) par l'intermédiaire de première (CS4) et deuxième (CS5) sources de courant.

6. Régulateur de tension selon la revendication 5, dans lequel le bloc de commande de chaque boucle de réaction comporte un couple de transistors MOS (14, 16 ; 20, 22) du second type dont les sources sont reliées au second potentiel d'alimentation (GND), dont les grilles sont reliées l'une à l'autre ainsi qu'à une source de courant produisant un courant de référence (Iref1 ; Iref2), le drain et la grille d'un premier transistor du couple de transistors étant reliés l'un à l'autre ainsi qu'à l'une des sorties du bloc d'ajustage, le courant traversant le second transistor du couple de transistors correspondant au signal de commande fourni par le bloc de commande.

7. Régulateur de tension selon la revendication 6, dans lequel le moyen de blocage qui reçoit la sortie des blocs de commande comprend :

une résistance (R1) dont une première borne est reliée au premier potentiel d'alimentation (Vbat) et dont une seconde borne est disposée de manière à recevoir la somme des signaux de commande fournis par les blocs de commande, et
un sixième transistor MOS (T3) du premier type dont la source est reliée au premier potentiel d'alimentation (Vbat), dont le drain est relié à la borne de commande du commutateur de puissance (T1), et dont la grille est reliée à la seconde borne de la résistance.

8. Régulateur de tension selon la revendication 6, dans lequel le moyen de blocage qui reçoit la sortie des blocs de commande comprend :

une seconde impédance (Z1) dont une première borne est reliée au premier potentiel d'alimentation (Vbat) et dont une seconde borne est disposée de manière à recevoir la somme des signaux de commande fournis par les blocs de commande,
une troisième impédance (Z2), appariée à la seconde impédance (Z1) dont une première borne est reliée au premier potentiel d'alimentation (Vbat) et dont une seconde borne reçoit un courant constant prédéterminé (I2),
un second amplificateur opérationnel (26) dont les entrées non inverseuse et inverseuse sont respectivement reliées à la seconde borne des seconde (Z1) et troisième (Z2) impédances, et
un septième transistor MOS (T3') du premier type dont la source est reliée au premier potentiel d'alimentation (Vbat), dont le drain est relié à la borne de commande du commutateur de puis-

sance (T1), et dont la grille est reliée à la sortie du second amplificateur opérationnel (26).

9. Régulateur de tension selon l'une quelconque des revendications 3 à 8, dans lequel le premier potentiel d'alimentation (Vbat), le potentiel de référence (Vref) et le potentiel de seuil (Vt) sont des potentiels positifs de valeurs décroissantes, le second potentiel d'alimentation est un potentiel de masse, le commutateur de puissance et les transistors du premier type sont des transistors MOS à canal P, et les transistors du second type sont des transistors MOS à canal N.

15 Patentansprüche

1. Ein Spannungsregler mit einem Ausgangsanschluss (O) geeignet zur Verbindung mit einer Last (R, C), wobei der Spannungsregler eine Vorrichtung (8) aufweist zur Begrenzung des, durch die Last fließenden Stroms (Iout) auf einen ersten Schwellenstrom (It1), wenn die Spannung am Ausgangsanschluss (Vout) niedriger ist als eine Schwellenspannung (Vt), und auf einen zweiten Schwellenstrom (It2) der höher ist, als der erste Schwellenstrom ist, wenn die Spannung am Ausgangsanschluss (Vout) größer ist als die Schwellenspannung (Vt), **dadurch gekennzeichnet, dass** der Spannungsregler folgendes aufweist:

eine Vergleichsschaltung (12) zum Vergleichen der Spannung (Vout) des Ausgangsanschlusses (O) mit der Schwellenspannung (Vt),
erste und zweite Rückkopplungsschleifen (14, 16, 20, 22, R1, T3) zur Begrenzung des durch die Last fließenden Stroms auf den ersten (It1) beziehungsweise zweiten (It2) Schwellenstrom, und
einen Schaltblock (T2, 10) steuerbar durch die Vergleichsschaltung, um entweder die erste oder die zweite Rückkopplungsschleife zu aktivieren und zwar abhängig davon, ob die Spannung des Ausgangsanschlusses (Vout) kleiner ist oder nicht kleiner ist als die Schwellenspannung (Vt).

2. Der Spannungsregler nach Anspruch 1, wobei der Schaltblock (T2, 10) geeignet ist, um einen Strom (Irep) zu liefern und zwar abhängig von dem Strom (Iout) der durch die Last an einem ersten oder einem zweiten Ausgang fließt, und wobei jede Rückkopplungsschleife, verbunden mit einem Ausgang des Schaltblocks, einen Steuerblock (14, 16; 20, 22) aufweist, geeignet zur Lieferung eines Steuersignals dann wenn dieser vom Schaltblock einen Strom empfängt der größer ist als ein Bezugsstrom (Iref1; Iref2) und wobei jede Rückkopplungsschleife ferner ein Abschaltmittel (T3, R1;

T3', Z1, Z2, 26) aufweist, welches die Ausgangsgröße der Steuerblöcke empfängt und welches den Strom durch die Last vermindert, wenn eines der ersten und zweiten Steuersignale aktiv ist.

3. Der Spannungsregler nach Anspruch 2, der folgendes aufweist:

einen Leistungsschalter (T1) angeordnet zur Verbindung des Ausgangsanschlusses (O) mit einer ersten Versorgungsspannung (Vbat), und einen ersten Operationsverstärker (2), der seine invertierenden (E⁻) bzw. nicht-invertierenden (E⁺)-Eingänge jeweils mit der Bezugsspannung (Vref) bzw. dem Ausgangsanschluss (O) verbunden hat, wobei ein Steueranschluss des Leistungsschalters (T1) verbunden ist mit dem Ausgang des ersten Operationsverstärkers (2) und die Vorrichtung (8) zur Begrenzung des Stromes (Iout), der durch die Last fließt, verbunden ist mit dem Steueranschluss des Leistungsschalters (T1), wobei die Last einen Kondensator (C) und eine erste Impedanz (R) aufweist und zwar parallel geschaltet zwischen dem Ausgangsanschluss (O) und eine zweite Versorgungsspannung (GND).

4. Der Spannungsregler nach Anspruch 3, wobei der Schaltblock (T2, 10) folgendes aufweist:

einen ersten MOS Transistor (T2) eines ersten Typs der seine Source-Elektrode mit der ersten Versorgungsspannung (Vbat) verbunden hat und der seine Gate-Elektrode mit dem Steueranschluss des Leistungsschalters (T1) verbunden hat, und zweite (T6) und dritte (T7) MOS Transistoren des ersten Typs deren SourceElektroden verbunden sind mit der Drain-Elektrode des ersten Transistors (T2), wobei die Drain-Elektroden der zweiten (T6) und dritten (T7) Transistoren jeweils die ersten bzw. zweiten Ausgänge des Schaltungsblocks bilden.

5. Der Spannungsregler nach Anspruch 4, wobei die Vergleichsschaltung (12) vierte (T4) und fünfte (T5) MOS Transistoren eines zweiten Typs aufweist mit Drain-Elektroden verbunden mit der ersten Versorgungsspannung (Vbat) und mit Gate-Elektroden die jeweils verbunden sind mit der Schwellenspannung (Vt) und dem Ausgangsanschluss (O), wobei die Source-Elektroden der vierten (T4) und fünften (T5) Transistoren jeweils verbunden sind mit den Gate-Elektroden des zweiten (T6) und dritten (T7) Transistors und auch mit der zweiten Versorgungsspannung (GND) über erste (CS4) und zweite (CS5) Stromquellen.

6. Der Spannungsregler nach Anspruch 5, wobei der Steuerblock jeder Rückkopplungsschleife ein paar von MOS Transistoren (14, 16; 20, 22) des zweiten Typs aufweist mit Source-Elektroden und verbunden mit der zweiten Versorgungsspannung (GND) und mit Gate-Elektroden verbunden miteinander und verbunden mit einer Stromquelle die einen Bezugsstrom (Iref1; Iref2) erzeugt, wobei die Drain-Elektrode und die Gate-Elektrode eines ersten Transistors des Transistorspaares miteinander verbunden sind und mit einem der Ausgänge des Schaltblocks, wobei der Strom durch den zweiten Transistor des Transistorspaares dem Steuersignal entspricht, vorgegeben durch den Steuerblock.

7. Der Spannungsregler nach Anspruch 6, wobei die Abschaltmittel die die Ausgangsgröße des Steuerblocks empfangen folgendes aufweisen:

einen Widerstand (R1) mit einem ersten Anschluss verbunden mit der ersten Versorgungsspannung (Vbat) und einem zweiten Anschluss angeordnet zum Empfang der Summe von Steuersignalen geliefert durch die Steuerblöcke, und einen sechsten MOS Transistor (T3) des ersten Typs, der eine Source-Elektrode aufweist verbunden mit der ersten Versorgungsspannung (Vbat) und mit einer Drain-Elektrode verbunden mit dem Steueranschluss des Leistungsschalters (T1) und mit einer Gate-Elektrode verbunden mit dem zweiten Anschluss des Widerstands.

8. Der Spannungsregler nach Anspruch 6, wobei die Abschaltmittel, die die Ausgangsgrößen der Steuerblocks empfangen folgendes aufweisen:

eine zweite Impedanz (Z1) mit einem ersten Anschluss verbunden mit der ersten Versorgungsspannung (Vbat) und einem zweiten Anschluss angeordnet zum Empfang der Summe der Steuersignale geliefert durch die Steuerblöcke, eine dritte Impedanz (Z2) angepasst an die zweite Impedanz (Z1), wobei ein erster Anschluss der dritten Impedanz verbunden ist mit der ersten Versorgungsspannung (Vbat) und mit einem zweiten Anschluss, der einen vorbestimmten konstanten Strom (12) empfängt, einen zweiten Operationsverstärker (26) mit nicht-invertierenden bzw. invertierenden Eingängen verbunden mit den zweiten Anschlüssen der zweiten (Z1) und dritten (Z2) Impedanzen, und einen siebten MOS Transistor (T3') des ersten Typs mit einer Source-Elektrode verbunden mit der ersten Versorgungsspannung (Vbat), mit einer Drain-Elektrode verbunden mit dem Steueranschluss des Leistungsschalters (T1) und mit

einer Gate-Elektrode verbunden mit dem Ausgang des zweiten Operationsverstärkers (26).

9. Der Spannungsregler nach einem der Ansprüche 3 bis 8, wobei die erste Versorgungsspannung (Vbat), die Bezugsspannung (Vref) und die Schwellenspannung (Vt) positive Spannungen von abnehmenden Werten sind, wobei die zweite Versorgungsspannung eine Erdungsspannung ist, der Leistungsschalter und die Transistoren des ersten Typs P-Kanal MOS Transistoren sind und wobei die Transistoren des zweiten Typs N-Kanal MOS Transistoren sind.

Claims

1. A voltage regulator having an output terminal (0) adapted to be connected to a load (R, C), including a device (8) for limiting the current (Iout) flowing through the load to a first threshold current (It1) if the voltage of the output terminal (Vout) is lower than a threshold voltage (Vt), and to a second threshold current (It2) higher than the first current threshold if the voltage of the output terminal (Vout) is greater than the threshold voltage (Vt), **characterized in that** it includes:

a comparator (12) for comparing the voltage (Vout) of the output terminal (0) to the threshold voltage (Vt),
first and second feedback loops (14, 16, 20, 22, R1, T3) for limiting the current flowing through the load respectively to the first (It1) and second (It2) threshold currents, and
a switching block (T2, 10) controllable by the comparator to activate either the first or the second feedback loop according to whether the voltage of the output terminal (Vout) is smaller or not than the threshold voltage (Vt).

2. The voltage regulator of claim 1, wherein:

the switching block (T2, 10) is adapted to provide a current (Irep) depending on the current (Iout) running through the load on a first or on a second output, and
each feedback loop, connected to an output of the switching block, includes a control block (14, 16; 20, 22) adapted to provide a control signal when it receives from the switching block a current greater than a reference current (Iref1; Iref2), and further includes a turn-off means (T3, R1; T3', Z1, Z2, 26) which receives the output of the control blocks and which decreases the current through the load when one of the first and second control signals is active.

3. The voltage regulator of claim 2, including:

a power switch (T1) arranged to connect the output terminal (0) to a first supply voltage (Vbat), and
a first operational amplifier (2) having its inverting (E-) and non-inverting (E+) inputs respectively connected to the reference voltage (Vref) and to the output terminal (0), a control terminal of the power switch (T1) being connected to the output of the first operational amplifier (2) and the device (8) for limiting the current (Iout) flowing through the load being connected to the control terminal of the power switch (T1),
the load including a capacitor (C) and a first impedance (R) connected in parallel between the output terminal (0) and a second supply voltage (GND).

4. The voltage regulator of claim 3, wherein the switching block (T2, 10) includes:

a first MOS transistor (T2) of a first type having its source connected to the first supply voltage (Vbat) and its gate connected to the control terminal of the power switch (T1), and
second (T6) and third (T7) MOS transistors of the first type having their sources connected to the drain of the first transistor (T2), the drains of the second (T6) and third (T7) transistors respectively forming the first and second outputs of the switching block.

5. The voltage regulator of claim 4, wherein the comparator (12) includes fourth (T4) and fifth (T5) MOS transistors of a second type having drains connected to the first supply voltage (Vbat), and having gates respectively connected to the threshold voltage (Vt) and to the output terminal (0), the sources of the fourth (T4) and fifth (T5) transistors being respectively connected to the gates of the second (T6) and third (T7) transistors, as well as to the second supply voltage (GND) via first (CS4) and second (CS5) current sources.

6. The voltage regulator of claim 5, wherein the control block of each feedback loop includes a pair of MOS transistors (14, 16; 20, 22) of the second type having sources connected to the second supply voltage (GND), and having gates connected to each other and to a current source generating a reference current (Iref1; Iref2), the drain and the gate of a first transistor of the transistor pair being interconnected and connected to one of the outputs of the switching block, the current through the second transistor of the transistor pair corresponding to the control signal provided by the control block.

7. The voltage regulator of claim 6, wherein the turn-off means which receives the output of the control blocks includes:

a resistor (R1) having a first terminal connected to the first supply voltage (Vbat) and a second terminal arranged to receive the sum of the control signals provided by the control blocks, and a sixth MOS transistor (T3) of the first type having a source connected to the first supply voltage (Vbat), having a drain connected to the control terminal of the power switch (T1), and having a gate connected to the second terminal of the resistor.

5

10

15

8. The voltage regulator of claim 6, wherein the turn-off means which receives the output of the control blocks includes:

a second impedance (Z1) having a first terminal connected to the first supply voltage (Vbat) and a second terminal arranged to receive the sum of the control signals provided by the control blocks,
a third impedance (Z2), matched with the second impedance (Z1), a first terminal of which is connected to the first supply voltage (Vbat) and a second terminal of which receives a predetermined constant current (I2),
a second operational amplifier (26) having non-inverting and inverting inputs respectively connected to the second terminals of the second (Z1) and third (Z2) impedances, and
a seventh MOS transistor (T3') of the first type having a source connected to the first supply voltage (Vbat), having a drain connected to the control terminal of the power switch (T1), and having a gate connected to the output of the second operational amplifier (26).

20

25

30

35

40

9. The voltage regulator of any of claims 3 to 8, wherein the first supply voltage (Vbat), the reference voltage (Vref), and the threshold voltage (Vt) are positive voltages of decreasing values, the second supply voltage is a ground voltage, the power switch and the transistors of the first type are P-channel MOS transistors, and the transistors of the second type are N-channel MOS transistors.

45

50

55

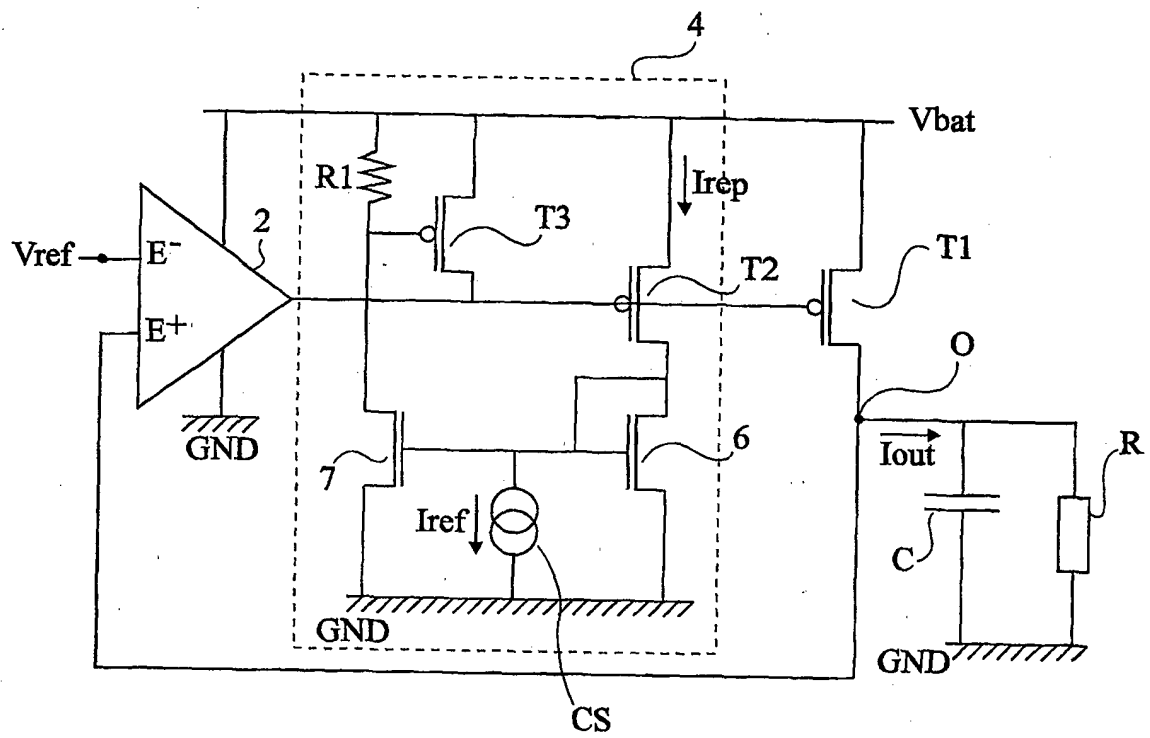


Fig 1

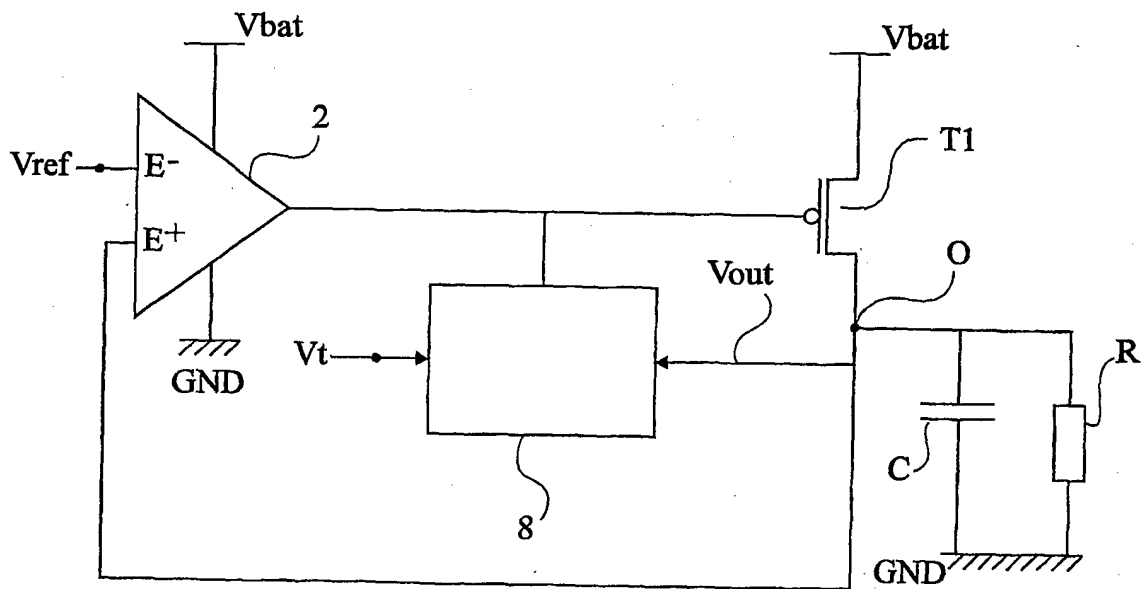


Fig 2

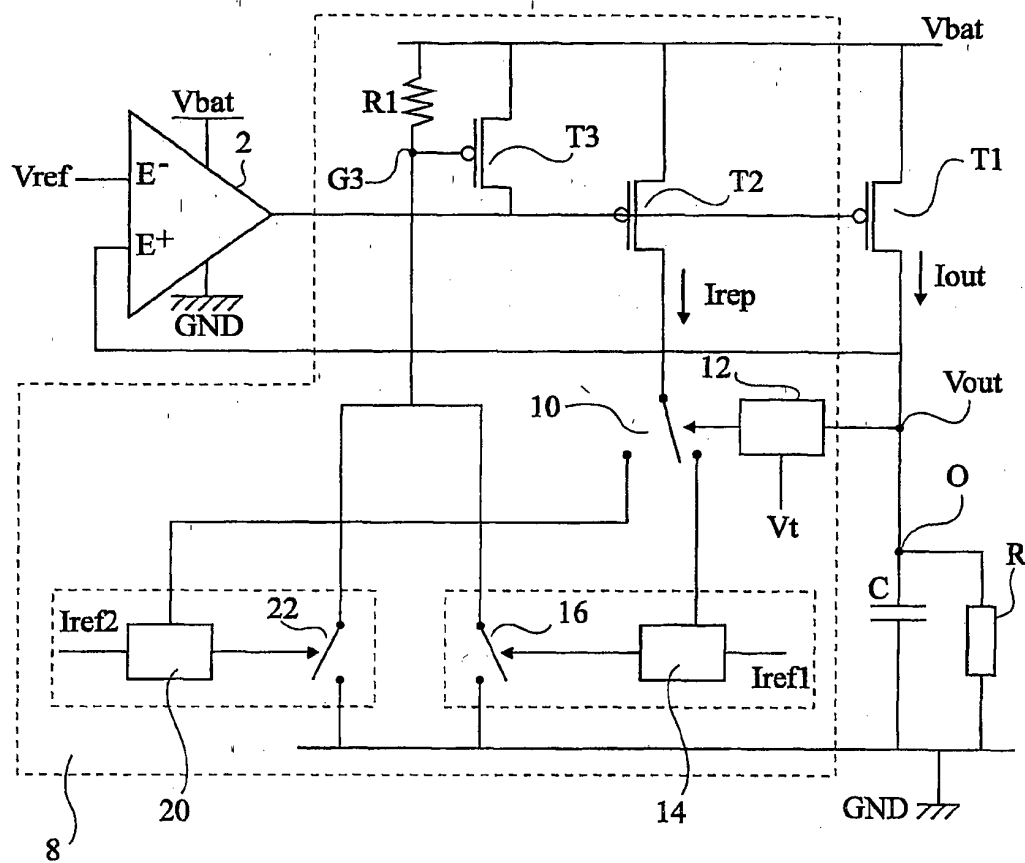


Fig 3

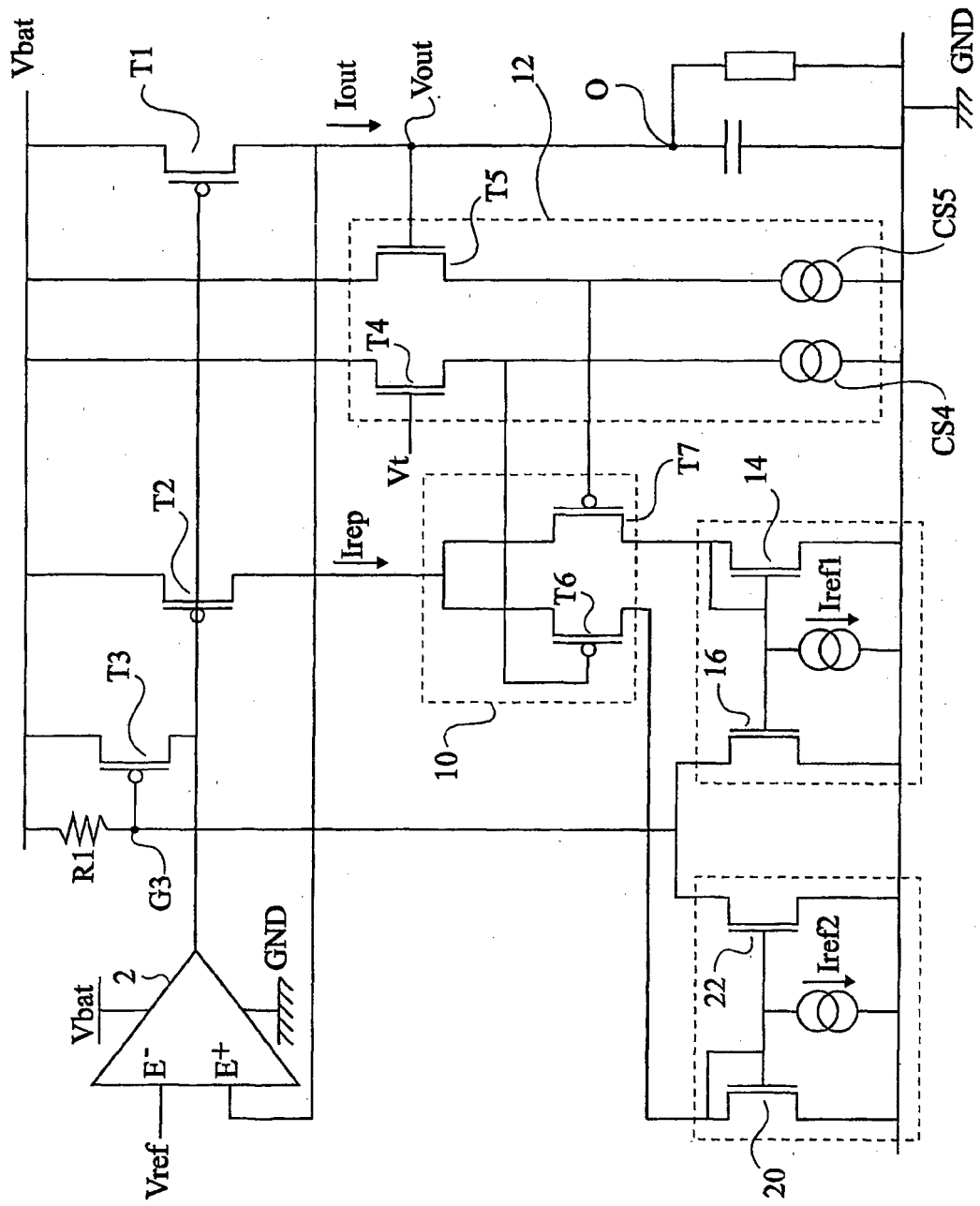


Fig 4

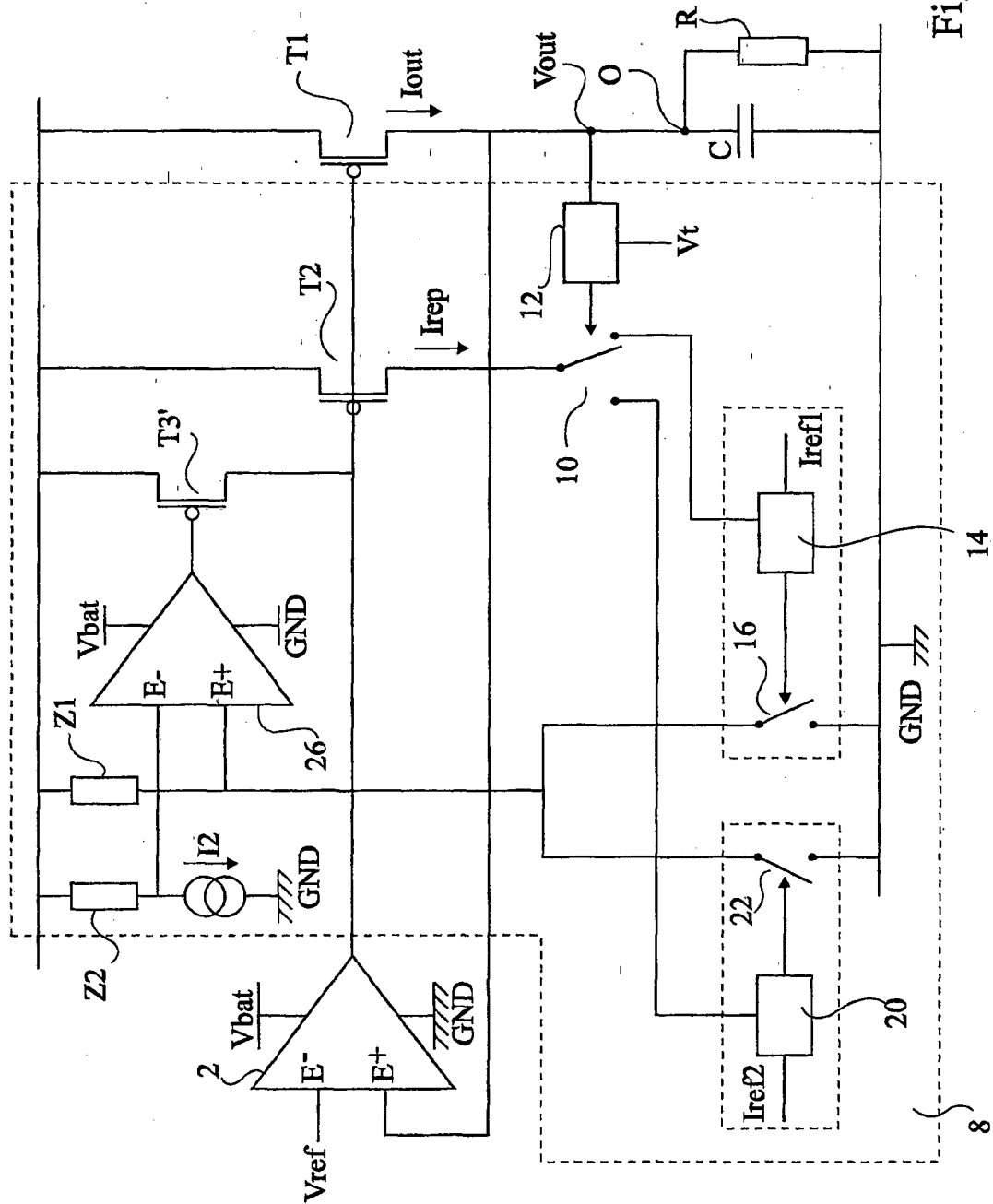


Fig 5

RÉFÉRENCES CITÉES DANS LA DESCRIPTION

Cette liste de références citées par le demandeur vise uniquement à aider le lecteur et ne fait pas partie du document de brevet européen. Même si le plus grand soin a été accordé à sa conception, des erreurs ou des omissions ne peuvent être exclues et l'OEB décline toute responsabilité à cet égard.

Documents brevets cités dans la description

- US 5539603 A [0008]