

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年3月13日(13.03.2025)



(10) 国際公開番号

WO 2025/052761 A1

(51) 国際特許分類:
H03H 7/09 (2006.01) H01F 38/14 (2006.01)
H01F 17/00 (2006.01) H01Q 1/52 (2006.01)
H01F 27/29 (2006.01) H01Q 21/30 (2006.01)

(21) 国際出願番号: PCT/JP2024/022810

(22) 国際出願日: 2024年6月24日(24.06.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2023-144923 2023年9月7日(07.09.2023) JP

(71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
JP]; 〒6178555 京都府長岡京市東神足 1
丁目 1 0 番 1 号 Kyoto (JP).

(72) 発明者: 立花 真也 (TACHIBANA, Shinya);
〒6178555 京都府長岡京市東神足 1 丁目 1 0 番
1 号 株式会社村田製作所内 Kyoto (JP).

(74) 代理人: 弁理士法人深見特許事務所(FUKAMI
PATENT OFFICE, P.C.); 〒5300005 大阪府大阪

市北区中之島三丁目 2 番 4 号 中之島フェス
ティバルタワー・ウエスト Osaka (JP).

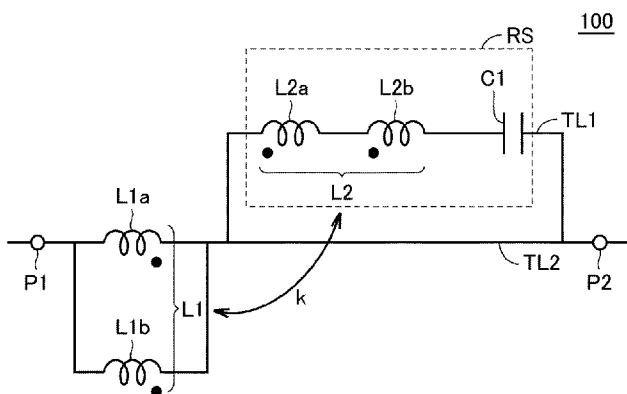
(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG,
ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU,
TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS,
IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT,

(54) Title: FILTER DEVICE, ANTENNA DEVICE, AND ANTENNA MODULE

(54) 発明の名称: フィルタ装置、アンテナ装置、およびアンテナモジュール

FIG.5



(57) Abstract: A filter device (100) comprises: an insulator (10) that includes a first external electrode (11) and a second external electrode (12); an inductor (L1) that is connected to the first external electrode; and a resonant circuit (RS) that includes an inductor (L2) and a capacitor (C1). The inductor (L1) is connected to the second external electrode (12) and is connected to the resonant circuit (RS). The inductor (L1) and the inductor (L2) are laminated in the insulator (10). At least one of the inductor (L1) and the inductor (L2) includes a plurality of inductor patterns. The inductor (L1) and the inductor (L2) are disposed alternately in the lamination direction and are magnetically coupled.



WO 2025/052761 A1

RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE,
SN, TD, TG).

添付公開書類：

一 国際調査報告（条約第21条(3)）

(57) 要約：フィルタ装置（100）は、第1外部電極（11）および第2外部電極（12）を含む絶縁体（10）と、第1外部電極に接続されたインダクタ（L1）と、インダクタ（L2）およびキャパシタ（C1）を含む共振回路（RS）とを備える。インダクタ（L1）は、第2外部電極（12）に接続されるとともに、共振回路（RS）に接続される。インダクタ（L1）およびインダクタ（L2）は、絶縁体（10）内で積層される。インダクタ（L1）およびインダクタ（L2）のうちの少なくともいずれかは、複数のインダクタパターンを含む。インダクタ（L1）とインダクタ（L2）とは、積層方向に交互に配置されて磁気結合する。

明 細 書

発明の名称：

フィルタ装置、アンテナ装置、およびアンテナモジュール

技術分野

[0001] 本開示は、フィルタ装置、アンテナ装置、およびアンテナモジュールに関する。

背景技術

[0002] 従来、特定の第1周波数帯の高周波信号を通過させる一方で、特定の第2周波数帯の高周波信号を減衰させるフィルタ装置が公知である。たとえば、国際公開第2023/080009号公報（特許文献1）には、第1周波数帯の通過帯域と当該第1周波数帯よりも低い第2周波数帯の減衰帯域とを有するフィルタ装置が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：国際公開第2023/080009号公報

発明の概要

発明が解決しようとする課題

[0004] 国際公開第2023/080009号公報に開示されたフィルタ装置は、第1インダクタと、当該第1インダクタに接続された第2インダクタおよびキャパシタを含む共振回路とを備え、第1インダクタと第2インダクタとを磁気結合させたときに発生した相互インダクタンスを用いて並列共振器を構成することで、並列共振によって第2周波数帯の高周波信号を減衰させ、直列共振によって第1周波数帯の高周波信号を通過させることができる。

[0005] 上記のようなフィルタ装置においては、小型化を図りながら、並列共振によって高周波信号をより大きく減衰させることが求められている。

[0006] 本開示は、このような課題を解決するためになされたものであり、その目的は、小型でかつ良好な減衰特性および通過特性を得ることができるフィル

タ装置を提供することである。

課題を解決するための手段

[0007] 本開示のある局面に従うフィルタ装置は、第1外部電極および第2外部電極を含む絶縁体と、第1外部電極に接続された第1インダクタと、第2インダクタおよびキャパシタを含む共振回路とを備える。第1インダクタは、第2外部電極に接続されるとともに、共振回路に接続される。第1インダクタおよび第2インダクタは、絶縁体内で積層される。第1インダクタおよび第2インダクタのうちの少なくともいずれかは、複数のインダクタパターンを含む。第1インダクタと第2インダクタとは、積層方向に交互に配置されて磁気結合する。

[0008] 本開示の他の局面に従うアンテナ装置は、第1周波数帯の高周波信号を電波として放射する放射素子と、放射素子に第1周波数帯の高周波信号を供給する給電回路と、放射素子と給電回路との間に設けられた上記のフィルタ装置とを備える。

[0009] 本開示の他の局面に従うアンテナモジュールは、第1周波数帯の高周波信号を電波として放射する第1アンテナ装置と、第2周波数帯の高周波信号を電波として放射する第2アンテナ装置とを備える。第1アンテナ装置は、上記のアンテナ装置である。

発明の効果

[0010] 本開示のフィルタ装置によれば、第1インダクタと第2インダクタとの磁気結合によって第1インダクタと第2外部電極との間の経路に現れる相互インダクタンスを利用して、並列共振により高周波信号を減衰させることができる。さらに、フィルタ装置においては、第1インダクタおよび第2インダクタのうちの少なくともいずれかが複数のインダクタパターンを含み、さらに、第1インダクタと第2インダクタとが積層方向に交互に配置されて磁気結合するため、小型化を図りながら、第1インダクタと第2インダクタとの間の結合係数をより大きくすることができ、並列共振によって高周波信号をより大きく減衰させることができる。これにより、本開示は、小型でかつ良

好な減衰特性および通過特性を得ることができるフィルタ装置を提供することができる。

図面の簡単な説明

- [0011] [図1]実施の形態1に係るアンテナ装置の構成を示す図である。
- [図2]実施の形態1に係るフィルタ装置のリアクタンスの周波数特性を説明するためのグラフである。
- [図3]実施の形態1に係るアンテナモジュールの構成を示す図である。
- [図4]実施の形態1に係るフィルタ装置の基本回路図である。
- [図5]実施の形態1に係るフィルタ装置の詳細回路図である。
- [図6]実施の形態1に係るフィルタ装置の外観図である。
- [図7]実施の形態1に係るフィルタ装置の積層構造を示す斜視図である。
- [図8]実施の形態1に係るフィルタ装置の積層構造を示す分解平面図である。
- [図9]実施の形態1に係るフィルタ装置の積層構造を示す分解平面図である。
- [図10]実施の形態1に係るフィルタ装置の積層構造を示す分解平面図である。
- [図11]実施の形態1に係るフィルタ装置に発生する寄生容量を説明するための詳細回路図である。
- [図12]実施の形態1に係るフィルタ装置に発生する寄生容量を説明するための詳細回路図である。
- [図13]実施の形態1に係るフィルタ装置に発生する寄生容量を説明するための詳細回路図である。
- [図14]実施の形態1に係るフィルタ装置の挿入損失の一例を示すグラフである。
- [図15]実施の形態2に係るフィルタ装置の詳細回路図である。
- [図16]実施の形態2に係るフィルタ装置の積層構造を示す斜視図である。
- [図17]実施の形態2に係るフィルタ装置の積層構造を示す分解平面図である。
- [図18]実施の形態2に係るフィルタ装置の積層構造を示す分解平面図である。

。

[図19]実施の形態2に係るフィルタ装置の積層構造を示す分解平面図である

。

[図20]実施の形態2に係るフィルタ装置の挿入損失の一例を示すグラフである。

発明を実施するための形態

[0012] 以下、本開示の実施の形態について、図面を参照しながら詳細に説明する。なお、図中同一または相当部分には同一符号を付してその説明は繰り返さない。

[0013] <実施の形態1>

図1～図14を参照しながら、実施の形態1に係るフィルタ装置100を説明する。

[0014] [アンテナ装置の構成]

図1は、実施の形態1に係るアンテナ装置1の構成を示す図である。アンテナ装置1は、携帯電話、スマートフォンもしくはタブレット端末やスマートウォッチなどの携帯端末、または通信機能を備えたPC (Personal Computer) など、電波を送受信可能な通信装置に搭載され得る。

[0015] 図1に示すように、アンテナ装置1は、「第1アンテナ装置」の一例であり、給電回路RF1と、放射素子50と、フィルタ装置100とを備える。給電回路RF1は、特定の第1周波数帯の高周波信号を放射素子50に供給する。実施の形態1においては、第1周波数帯をf1帯と称する。放射素子50は、たとえば、モノポールアンテナであり、給電回路RF1から供給されたf1帯の高周波信号を電波として空気中に放射する。なお、放射素子50は、モノポールアンテナに限らず、ダイポールアンテナ、逆F型アンテナ、またはループアンテナなどであってもよい。

[0016] フィルタ装置100は、放射素子50と給電回路RF1との間に設けられる。フィルタ装置100は、第2周波数帯の高周波信号を減衰させる一方で、第1周波数帯 (f1帯) の高周波信号を通過させるように構成されている

。実施の形態1においては、第2周波数帯を f_2 帯と称する。 f_2 帯は、第1周波数帯(f_1 帯)よりも低く、かつ f_1 帯に近接する周波数帯である。たとえば、 f_1 帯がWi-Fi(登録商標)で利用される5GHz帯(5.15-5.85GHz)である場合、 f_2 帯は、n79(4.4-5.0GHz)である。このようなフィルタ装置100は、アンテナ装置1が f_2 帯の電波を送受信するアンテナの近辺で使用される場合に特に有用である。

[0017] 図2は、実施の形態1に係るフィルタ装置100のリアクタンスの周波数特性を説明するためのグラフである。図2においては、横軸に周波数を取り、縦軸にリアクタンスをとったグラフにおいて、フィルタ装置100のリアクタンスの周波数特性が示されている。図2に示すように、フィルタ装置100においては、並列共振による減衰帯域が f_2 帯になり、直列共振による通過帯域が f_1 帯になる。

[0018] [アンテナモジュールの構成]

図3は、実施の形態1に係るアンテナモジュール3の構成を示す図である。アンテナモジュール3は、携帯電話、スマートフォンもしくはタブレット端末やスマートウォッチなどの携帯端末、または通信機能を備えたPCなど、電波を送受信可能な通信装置に搭載され得る。

[0019] 図3に示すように、アンテナモジュール3は、上述した実施の形態1に係るアンテナ装置1と、アンテナ装置2とを備える。アンテナ装置2は、「第2アンテナ装置」の一例であり、給電回路RF2と、放射素子60とを備える。給電回路RF2は、特定の第2周波数帯(f_2 帯)の高周波信号を放射素子60に供給する。放射素子60は、たとえば、モノポールアンテナであり、給電回路RF2から供給された f_2 帯の高周波信号を電波として空気中に放射する。なお、放射素子60は、モノポールアンテナに限らず、ダイポールアンテナ、逆F型アンテナ、またはループアンテナなどであってもよい。

[0020] 放射素子60は、アンテナ装置1の放射素子50と同じ基板70に設けられている。なお、図3の例では、放射素子50および放射素子60は、同一

の基板70に設けられているが、同一のアンテナモジュール3内に設けられていれば、互いに異なる基板に設けられてもよい。

[0021] アンテナ装置2から放射された f_2 帯の高周波信号は、アンテナ装置2の近辺に位置するアンテナ装置1に吸収されて、アンテナ装置2の放射効率が劣化してしまう。このため、フィルタ装置100は、アンテナ装置2から放射された f_2 帯の高周波信号を減衰させるように構成されている。すなわち、フィルタ装置100は、給電回路RF1から供給された f_1 帯の高周波信号を通過させて放射素子50に供給する一方で、アンテナ装置2から放射された f_2 帯の高周波信号を通過させないため、アンテナ装置2の放射効率の劣化を抑制するように構成されている。これにより、複数のアンテナを近づけてアンテナモジュールを小型化しつつ、アンテナ特性の劣化を抑制することができる。

[0022] [フィルタ装置の構成]

図4～図14を参照しながら、実施の形態1に係るフィルタ装置100を詳細に説明する。図4は、実施の形態1に係るフィルタ装置100の基本回路図である。フィルタ装置100は、特定の周波数帯(f_2 帯)の高周波信号の通過を妨げて減衰させるトラップフィルタであり、バンドエリミネートフィルタであってもよい。

[0023] 図4に示すように、フィルタ装置100は、第1端子P1と、第2端子P2と、インダクタL1と、インダクタL2およびキャパシタC1を含む共振回路RSとを備える。フィルタ装置100は、第1端子P1によって、給電回路RF1側の伝送線路と接続可能である。フィルタ装置100は、第2端子P2によって、放射素子50側の伝送線路と接続可能である。

[0024] 給電回路RF1から供給された高周波信号がフィルタ装置100を介して放射素子50に供給される場合、第1端子P1は入力端子になり、第2端子P2は出力端子になる。放射素子50が受信した高周波信号がフィルタ装置100を介して給電回路RF1側の回路に供給される場合、第1端子P1は出力端子になり、第2端子P2は入力端子になる。ここでは、第1端子P1

に給電回路RF1が接続され、第2端子P2に放射素子50が接続される例を示したが、第1端子P1に放射素子50が接続され、第2端子P2に給電回路RF1が接続されてもよい。いずれの接続においても、同様の効果が得られる。

[0025] インダクタL1は、「第1インダクタ」の一例である。インダクタL2は、「第2インダクタ」の一例である。インダクタL1の一端は、第1端子P1に接続されている。インダクタL1の他端は、短絡経路である第2経路TL2を介して第2端子P2に接続されるとともに、第1経路TL1に設けられた共振回路RSを介して第2端子P2に接続されている。このように、インダクタL1と第2端子P2との間には、並列に接続された第1経路TL1および第2経路TL2が設けられ、第1経路TL1には共振回路RSが設けられるとともに、第2経路TL2は短絡されている。

[0026] 共振回路RSは、インダクタL1と第2端子P2との間において、インダクタL2とキャパシタC1とが直列接続されることで、直列共振器を構成する。

[0027] 第1端子P1と第2端子P2との間において、インダクタL1とインダクタL2とは、直列接続され、互いに磁気結合をしている。これにより、インダクタL1とインダクタL2との間に、相互インダクタンスMが発生する。発生した相互インダクタンスMにより、第1経路TL1および第2経路TL2の各々に相互インダクタンスが生じ、並列共振器が構成される。なお、インダクタL1とインダクタL2との間の極性関係は、減極性であってもよいし、加極性であってもよい。インダクタL1とインダクタL2とが減極性で磁気結合（以下、「減極性結合」とも称する。）すると、インダクタL1およびインダクタL2の各々を通る磁束が互いに弱め合う方向に磁界が発生して磁気結合が行われる。インダクタL1とインダクタL2とが加極性で磁気結合（以下、「加極性結合」とも称する。）すると、インダクタL1およびインダクタL2の各々を通る磁束が互いに強め合う方向に磁界が発生して磁気結合が行われる。

[0028] たとえば、第1端子P1からインダクタL1に電流が流れた場合のインダクタL1のインダクタパターンへ流れる電流の向きと、インダクタL1からインダクタL2に電流が流れた場合のインダクタL2のインダクタパターンへ流れる電流の向きとが同じである場合、インダクタL1とインダクタL2とが加極性結合する。インダクタL1とインダクタL2とが加極性結合すると、第1経路TL1に相互インダクタンス+Mが生じ、第2経路TL2に相互インダクタンス-Mが生じる。

[0029] 一方、第1端子P1からインダクタL1に電流が流れた場合のインダクタL1のインダクタパターンへ流れる電流の向きと、インダクタL1からインダクタL2に電流が流れた場合のインダクタL2のインダクタパターンへ流れる電流の向きとが異なる場合、インダクタL1とインダクタL2とが減極性結合する。インダクタL1とインダクタL2とが減極性結合すると、第1経路TL1に相互インダクタンス-Mが生じ、第2経路TL2に相互インダクタンス+Mが生じる。

[0030] 共振回路RSの直列共振周波数 f_0 は、 $f_0 = 1 / 2\pi\sqrt{L_2 \times C_1}$ で表される。直列共振周波数 f_0 においては、インダクタL2とキャパシタC1との合成リアクタンスXが0（ゼロ）になる（ $X=0$ ）。このような直列共振周波数 f_0 において、フィルタ装置100は、相互インダクタンス+Mおよび相互インダクタンス-Mによる並列共振器として機能する。このような並列共振器の共振周波数が共振回路RSの直列共振周波数 f_0 と一致し、フィルタ装置100の減衰帯域（ f_2 帯）の並列共振周波数になる。

[0031] 実施の形態1に係るフィルタ装置100においては、設計者は、共振回路RSを構成するインダクタL2およびキャパシタC1の値などを決定するだけで、減衰帯域の並列共振周波数を設計することが可能である。このように、フィルタ装置100は、構造設計において非常に優位な構成を備える。

[0032] また、設計者は、インダクタL1とインダクタL2との間の結合係数kを変更することで、通過帯域（ f_1 帯）の直列共振周波数を変更することができ、かつ並列共振による減衰帯域（ f_2 帯）に対して直列共振による通過帯

域（ f_1 帯）をより近接させることができる。つまり、設計者は、減衰帯域（ f_2 帯）の並列共振周波数の近傍において減衰特性が急峻に変化する狭帯域を有するフィルタ装置100を構成することができる。

[0033] ここで、インダクタL1とインダクタL2との間の結合係数 k は、減衰帯域（ f_2 帯）における高周波信号の減衰量および減衰幅にも影響する。結合係数 k を大きくすればするほど大きな相互インダクタンスが発生するため、減衰帯域（ f_2 帯）において高周波信号が急峻に減衰し、良好な減衰特性を得ることができる。

[0034] 結合係数 k をより大きくするためには、インダクタL1またはインダクタL2のインダクタンスをより大きくするか、インダクタL1とインダクタL2とをより近接させて、インダクタL1およびインダクタL2の各々に生じる磁束を増やすことが考えられる。しかしながら、インダクタL1は、通過帯域（ f_1 帯）の高周波信号の通過特性に影響するため、通過帯域（ f_1 帯）の高周波信号を減衰させることなく良好な通過特性を得るためには、インダクタL1のインダクタンスを極力小さくすることが好ましい。また、インダクタL2のインダクタンスを大きくするために、インダクタL2の巻き数を増やしたり、インダクタL2の開口面積を大きくしたりすると、フィルタ装置100全体が大きくなり、フィルタ装置100を小型化することが難しくなる。よって、フィルタ装置100の小型化を図りながら、インダクタL1またはインダクタL2のインダクタンスをより大きくすることは難しい。

[0035] さらに、インダクタL1とインダクタL2とを近接させると、インダクタL1とインダクタL2との間で寄生容量が発生する可能性がある。このような寄生容量によって、インダクタL1またはインダクタL2において自己共振が生じ、良好な通過特性を得ることが難しくなるおそれがある。

[0036] そこで、以下で説明するように、実施の形態1に係るフィルタ装置100は、小型化を図りながら、並列共振によって高周波信号をより大きく減衰させることで、良好な減衰特性および通過特性を得るように構成されている。

[0037] 図5は、実施の形態1に係るフィルタ装置100の詳細回路図である。図

5に示すように、フィルタ装置100は、インダクタL1として、複数のインダクタを備える。たとえば、インダクタL1は、第1端子P1と共振回路RSとの間に並列接続されたインダクタL1aおよびインダクタL1bを含む。インダクタL1aおよびインダクタL1bは、「第1サブインダクタ」の一例である。フィルタ装置100は、インダクタL2として、複数のインダクタを備える。たとえば、インダクタL2は、インダクタL1と第2端子P2との間に直列接続されたインダクタL2aおよびインダクタL2bを含む。インダクタL2aおよびインダクタL2bは、「第2サブインダクタ」の一例である。

[0038] 並列接続されたインダクタL1aおよびインダクタL1bの各々の一端が第1端子P1に接続され、インダクタL1aおよびインダクタL1bの各々の他端がインダクタL2aに接続されている。直列接続されたインダクタL2aおよびインダクタL2bのうち、インダクタL2aがインダクタL1aおよびインダクタL1bに接続され、インダクタL2bがキャパシタC1に接続されている。すなわち、インダクタL1aおよびインダクタL1bの各々と、インダクタL2aとが、同電位で直列接続されている。図5の例では、インダクタL1とインダクタL2とが、減極性結合し、結合係数kが生じている。

[0039] 図6は、実施の形態1に係るフィルタ装置100の外観図である。フィルタ装置100は、たとえばチップ部品として一体的に形成されており、複数の誘電体層が積層された絶縁体10（筐体）内にインダクタおよびキャパシタが設けられている。なお、図6においては、フィルタ装置100（絶縁体10）の長手方向をX方向、短手方向をY方向、高さ方向をZ方向とし、誘電体層の積層方向がZ方向に対応する。フィルタ装置100の底面（X-Y平面）は、実装基板に載置される実装面であり、フィルタ装置100が実装基板に実装されると、底面が実装基板に対向する。

[0040] 図6に示すように、フィルタ装置100は、絶縁体10の内部に設けられたインダクタパターンまたは電極パターンと電氣的に接続する第1外部電極

11および第2外部電極12を備える。第1外部電極11は、上述した第1端子P1に対応する。第2外部電極12は、上述した第2端子P2に対応する。

[0041] 第1外部電極11は、U字型の形状を有し、絶縁体10の底面(X-Y平面)に設けられた外部電極11aと、絶縁体10の一方の側面(X-Z平面)に設けられた外部電極11bと、絶縁体10の他方の側面(X-Z平面)に設けられた外部電極11cとを備える。外部電極11bは、外部電極11cに対向し、外部電極11bおよび外部電極11cの各々の端部は、外部電極11aの端部に接続されている。

[0042] 第2外部電極12は、フィルタ装置100(絶縁体10)の長手方向(X方向)に沿って第1外部電極11と所定の距離を隔てて配置されている。第2外部電極12は、U字型の形状を有し、絶縁体10の底面(X-Y平面)に設けられた外部電極12aと、絶縁体10の一方の側面(X-Z平面)に設けられた外部電極12bと、絶縁体10の他方の側面(X-Z平面)に設けられた外部電極12cとを備える。外部電極12bは、外部電極12cに対向し、外部電極12bおよび外部電極12cの各々の端部は、外部電極12aの端部に接続されている。

[0043] 図7は、実施の形態1に係るフィルタ装置100の積層構造を示す斜視図である。なお、図7においては、フィルタ装置100を分かり易く説明するために、絶縁体10の輪郭については省略されている。図8~図10は、実施の形態1に係るフィルタ装置100の積層構造を示す分解平面図である。

[0044] 図7~図10に示すように、フィルタ装置100は、積層プロセスによって、複数の誘電体層Ly1~Ly13が積層方向(Z方向)に積層されることで形成される。各誘電体層Ly1~Ly13は、セラミックグリーンシートであり、スクリーン印刷法によって導電性ペースト(たとえば、Niペースト)が印刷されることで、各電極パターンおよび各インダクタパターンが形成される。

[0045] キャパシタC1は、誘電体層Ly1~Ly3のそれぞれに形成された電極

パターン $r_1 \sim r_3$ によって構成されている。

[0046] 誘電体層 $L_y 1$ には、キャパシタ C_1 の一部を構成する電極パターン r_1 が形成されている。電極パターン r_1 の一端は、第2端子 P_2 (第2外部電極 12 の外部電極 $12b$) に電氣的に接続されている。電極パターン r_1 の他端は、第2端子 P_2 (第2外部電極 12 の外部電極 $12c$) に電氣的に接続されている。

[0047] 誘電体層 $L_y 2$ には、キャパシタ C_1 の一部を構成する電極パターン r_2 が形成されている。電極パターン r_2 は、第1端子 P_1 および第2端子 P_2 のいずれにも電氣的に接続されておらず、また、他の電極パターンにも電氣的に接続されていない。

[0048] 誘電体層 $L_y 3$ には、キャパシタ C_1 の一部を構成する電極パターン r_3 が形成されている。電極パターン r_3 は、ビア導体を介して誘電体層 $L_y 4$ のインダクタパターン r_4 の端部に電氣的に接続されている。

[0049] このように、キャパシタ C_1 は、誘電体層 $L_y 1$ に形成された電極パターン r_1 と誘電体層 $L_y 2$ に形成された電極パターン r_2 との間に形成された空間と、誘電体層 $L_y 2$ に形成された電極パターン r_2 と誘電体層 $L_y 3$ に形成された電極パターン r_3 との間に形成された空間とを利用して構成されている。

[0050] インダクタ L_2b は、誘電体層 $L_y 4$, $L_y 5$ のそれぞれに形成されたインダクタパターン r_4 , r_5 によって構成されている。

[0051] 誘電体層 $L_y 4$ には、インダクタ L_2b の一部を構成するインダクタパターン r_4 が形成されている。インダクタパターン r_4 は、積層方向を巻回軸として巻回されており、誘電体層 $L_y 4$ において図中右回りに約1周するように形成されている。インダクタパターン r_4 の一端は、ビア導体を介して誘電体層 $L_y 3$ の電極パターン r_3 に電氣的に接続されている。インダクタパターン r_4 の他端は、ビア導体を介して誘電体層 $L_y 5$ のインダクタパターン r_5 の途中経路部分に電氣的に接続されている。インダクタパターン r_4 の途中経路部分は、ビア導体を介して誘電体層 $L_y 5$ のインダクタパター

ン r 5 の端部に電氣的に接続されている。

[0052] 誘電体層 L y 5 には、インダクタ L 2 b の一部を構成するインダクタパターン r 5 が形成されている。インダクタパターン r 5 は、積層方向を巻回軸として巻回されており、誘電体層 L y 5 において図中右回りに約 1 周するように形成されている。インダクタパターン r 5 の一端は、ビア導体を介して誘電体層 L y 4 のインダクタパターン r 4 の途中経路部分に電氣的に接続されている。インダクタパターン r 5 の他端は、ビア導体を介して誘電体層 L y 6 のインダクタパターン r 6 に電氣的に接続されている。インダクタパターン r 5 の途中経路部分は、ビア導体を介して誘電体層 L y 4 のインダクタパターン r 4 の端部に電氣的に接続されている。

[0053] このように、インダクタ L 2 b においては、絶縁体 10 を積層方向から見た場合に、誘電体層 L y 4 のインダクタパターン r 4、および誘電体層 L y 5 のインダクタパターン r 5 の各々が積層方向を巻回軸として巻回された巻線形状を有するように構成されている。

[0054] インダクタ L 2 a は、誘電体層 L y 6 ~ L y 8 のそれぞれに形成されたインダクタパターン r 6, r 8, r 10 によって構成されている。インダクタ L 1 b は、誘電体層 L y 6, L y 7 のそれぞれに形成されたインダクタパターン r 7, r 9 によって構成されている。

[0055] 誘電体層 L y 6 には、インダクタ L 2 a の一部を構成するインダクタパターン r 6 が形成されている。インダクタパターン r 6 は、ビア導体を介して誘電体層 L y 5 のインダクタパターン r 5 の端部に電氣的に接続されている。さらに、インダクタパターン r 6 は、ビア導体を介して誘電体層 L y 7 のインダクタパターン r 8 の端部に電氣的に接続されている。

[0056] さらに、誘電体層 L y 6 には、インダクタ L 1 b の一部を構成するインダクタパターン r 7 が形成されている。インダクタパターン r 7 は、積層方向を巻回軸として巻回されており、誘電体層 L y 6 において図中左回りに約 1 周するように形成されている。インダクタパターン r 7 の一端は、第 2 端子 P 2 (第 2 外部電極 12 の外部電極 12 c) に電氣的に接続されている。イ

ンダクタパターン r 7 の他端は、ビア導体を介して誘電体層 L y 7 のインダクタパターン r 9 の途中経路部分に電氣的に接続されている。インダクタパターン r 7 の途中経路部分は、ビア導体を介して誘電体層 L y 7 のインダクタパターン r 9 の端部に電氣的に接続されている。

[0057] 誘電体層 L y 7 には、インダクタ L 2 a の一部を構成するインダクタパターン r 8 が形成されている。インダクタパターン r 8 の一端は、ビア導体を介して誘電体層 L y 6 のインダクタパターン r 6 に電氣的に接続されている。さらに、インダクタパターン r 8 の他端は、ビア導体を介して誘電体層 L y 8 のインダクタパターン r 10 の端部に電氣的に接続されている。

[0058] さらに、誘電体層 L y 7 には、インダクタ L 1 b の一部を構成するインダクタパターン r 9 が形成されている。インダクタパターン r 9 は、積層方向を巻回軸として巻回されており、誘電体層 L y 7 において図中左回りに約 1 周するように形成されている。インダクタパターン r 9 の一端は、ビア導体を介して誘電体層 L y 6 のインダクタパターン r 7 の途中経路部分に電氣的に接続されている。インダクタパターン r 9 の他端は、第 1 端子 P 1 (第 1 外部電極 11 の外部電極 11 c) に電氣的に接続されている。インダクタパターン r 9 の途中経路部分は、ビア導体を介して誘電体層 L y 6 のインダクタパターン r 7 の端部に電氣的に接続されている。

[0059] このように、インダクタ L 1 b においては、絶縁体 10 を積層方向から見た場合に、誘電体層 L y 6 のインダクタパターン r 7、および誘電体層 L y 7 のインダクタパターン r 9 の各々が積層方向を巻回軸として巻回された巻線形状を有するように構成されている。

[0060] 誘電体層 L y 8 には、インダクタ L 2 a の一部を構成するインダクタパターン r 10 が形成されている。インダクタパターン r 10 は、積層方向を巻回軸として巻回されており、誘電体層 L y 8 において図中右回りに約 1 周するように形成されている。インダクタパターン r 10 の一端は、ビア導体を介して誘電体層 L y 7 のインダクタパターン r 8 の端部に電氣的に接続されている。インダクタパターン r 10 の他端は、第 2 端子 P 2 (第 2 外部電極

12の外部電極12c)に電氣的に接続されている。

[0061] このように、インダクタL2aにおいては、絶縁体10を積層方向から見た場合に、誘電体層Ly8のインダクタパターンr10が積層方向を巻回軸として巻回された巻線形状を有するように構成されている。

[0062] インダクタL1aは、誘電体層Ly9, Ly10のそれぞれに形成されたインダクタパターンr11, r12によって構成されている。

[0063] 誘電体層Ly9には、インダクタL1aの一部を構成するインダクタパターンr11が形成されている。インダクタパターンr11は、積層方向を巻回軸として巻回されており、誘電体層Ly9において図中左回りに約1周するように形成されている。インダクタパターンr11の一端は、第2端子P2(第2外部電極12の外部電極12c)に電氣的に接続されている。インダクタパターンr11の他端は、ビア導体を介して誘電体層Ly10のインダクタパターンr12の途中経路部分に電氣的に接続されている。インダクタパターンr11の途中経路部分は、ビア導体を介して誘電体層Ly10のインダクタパターンr12の端部に電氣的に接続されている。

[0064] 誘電体層Ly10には、インダクタL1aの一部を構成するインダクタパターンr12が形成されている。インダクタパターンr12は、積層方向を巻回軸として巻回されており、誘電体層Ly10において図中左回りに約1周するように形成されている。インダクタパターンr12の一端は、ビア導体を介して誘電体層Ly9のインダクタパターンr11の途中経路部分に電氣的に接続されている。インダクタパターンr12の他端は、第1端子P1(第1外部電極11の外部電極11c)に電氣的に接続されている。インダクタパターンr12の途中経路部分は、ビア導体を介して誘電体層Ly9のインダクタパターンr11の端部に電氣的に接続されている。

[0065] このように、インダクタL1aにおいては、絶縁体10を積層方向から見た場合に、誘電体層Ly9のインダクタパターンr11、および誘電体層Ly10のインダクタパターンr12の各々が積層方向を巻回軸として巻回された巻線形状を有するように構成されている。

[0066] また、インダクタL 1 bの一部を構成する誘電体層L y 6のインダクタパターンr 7の一方の端部、インダクタL 2 aの一部を構成する誘電体層L y 8のインダクタパターンr 10の一方の端部、およびインダクタL 1 aの一部を構成する誘電体層L y 9のインダクタパターンr 11の一方の端部は、第1端子P 1（第1外部電極11の外部電極11 c）を介して電氣的に接続されている。このように、インダクタL 1 a、インダクタL 1 b、およびインダクタL 2 aは、同電位で接続されている。

[0067] 誘電体層L y 11には、電極パターンr 13が形成されている。電極パターンr 13の一端は、第2端子P 2（第2外部電極12の外部電極12 b）に電氣的に接続され、電極パターンr 13の他端は、第2端子P 2（第2外部電極12の外部電極12 c）に電氣的に接続されている。電極パターンr 13の途中経路部分は、ビア導体を介して誘電体層L y 12の電極パターンr 15に電氣的に接続されている。

[0068] さらに、誘電体層L y 11には、電極パターンr 14が形成されている。電極パターンr 14の一端は、第1端子P 1（第1外部電極11の外部電極11 b）に電氣的に接続され、電極パターンr 14の他端は、第1端子P 1（第1外部電極11の外部電極11 c）に電氣的に接続されている。電極パターンr 14の途中経路部分は、ビア導体を介して誘電体層L y 12の電極パターンr 16に電氣的に接続されている。

[0069] 誘電体層L y 12には、電極パターンr 15が形成されている。電極パターンr 15は、ビア導体を介して誘電体層L y 11の電極パターンr 13の途中経路部分に電氣的に接続されている。また、電極パターンr 15は、ビア導体を介して誘電体層L y 13の電極パターンr 17に電氣的に接続されている。

[0070] さらに、誘電体層L y 12には、電極パターンr 16が形成されている。電極パターンr 16は、ビア導体を介して誘電体層L y 11の電極パターンr 14の途中経路部分に電氣的に接続されている。また、電極パターンr 16は、ビア導体を介して誘電体層L y 13の電極パターンr 18に電氣的に

接続されている。

[0071] 誘電体層 $L_y 13$ には、電極パターン $r 17$ が形成されている。電極パターン $r 17$ は、ビア導体を介して誘電体層 $L_y 12$ の電極パターン $r 15$ に電氣的に接続されている。また、電極パターン $r 17$ は、ビア導体を介して第2端子 $P 2$ （第2外部電極 12 の外部電極 $12 a$ ）に電氣的に接続されている。

[0072] さらに、誘電体層 $L_y 13$ には、電極パターン $r 18$ が形成されている。電極パターン $r 18$ は、ビア導体を介して誘電体層 $L_y 12$ の電極パターン $r 16$ に電氣的に接続されている。また、電極パターン $r 18$ は、ビア導体を介して第1端子 $P 1$ （第1外部電極 11 の外部電極 $11 a$ ）に電氣的に接続されている。

[0073] 上述のように構成されたフィルタ装置 100 においては、インダクタ $L 1 a$ と、インダクタ $L 1 b$ と、インダクタ $L 2 a$ と、インダクタ $L 2 b$ とが、積層方向において互いに対向するように配置され、絶縁体 10 を積層方向から見た場合に、インダクタ $L 1 a$ およびインダクタ $L 1 b$ の各々の開口の少なくとも一部は、インダクタ $L 2 a$ およびインダクタ $L 2 b$ の各々の開口と重なっている。インダクタ $L 1 a$ 、 $L 1 b$ の開口と、インダクタ $L 2 a$ 、 $L 2 b$ の開口とが重なる面積が大きければ大きいほど、インダクタ $L 1$ （インダクタ $L 1 a$ 、 $L 1 b$ ）とインダクタ $L 2$ （インダクタ $L 2 a$ 、 $L 2 b$ ）との間の結合係数 k が大きくなり、磁気結合による相互インダクタンスが大きくなる。

[0074] さらに、フィルタ装置 100 においては、インダクタ $L 1$ とインダクタ $L 2$ とが、積層方向に交互に配置されて磁気結合している。具体的には、図7～図9に示すように、インダクタ $L 1$ に含まれるインダクタ $L 1 a$ 、 $L 1 b$ と、インダクタ $L 2$ に含まれるインダクタ $L 2 a$ 、 $L 2 b$ とは、積層方向に交互に配置されている。

[0075] たとえば、フィルタ装置 100 においては、外部電極 $11 a$ 、 $12 a$ が設けられた底面から上面に向かって、積層方向に沿って順番に、インダクタ L

1 a (インダクタL 1) を構成するインダクタパターン r 1 1, r 1 2、インダクタL 2 a (インダクタL 2) を構成するインダクタパターン r 1 0、インダクタL 1 b (インダクタL 1) を構成するインダクタパターン r 7, r 9、およびインダクタL 2 b (インダクタL 2) を構成するインダクタパターン r 4, r 5 が配置されている。

[0076] 言い換えると、インダクタL 2 a (インダクタL 2) を構成するインダクタパターン r 1 0 は、積層方向において、インダクタL 1 a (インダクタL 1) を構成するインダクタパターン r 1 1, r 1 2 と、インダクタL 1 b (インダクタL 1) を構成するインダクタパターン r 7, r 9 とに挟まれるように配置されている。また、インダクタL 1 b (インダクタL 1) を構成するインダクタパターン r 7, r 9 は、積層方向において、インダクタL 2 a (インダクタL 2) を構成するインダクタパターン r 1 0 と、インダクタL 2 b (インダクタL 2) を構成するインダクタパターン r 4, r 5 とに挟まれるように配置されている。

[0077] 上述のように構成されたフィルタ装置 1 0 0 によれば、インダクタL 2 の巻き数を増やしたり、インダクタL 2 の開口面積を大きくしたりすることなく、インダクタL 1 を構成する複数のインダクタL 1 a, L 1 b とインダクタL 2 を構成する複数のインダクタL 2 a, L 2 b とを近接させることで、インダクタL 1 (インダクタL 1 a, L 1 b) とインダクタL 2 (インダクタL 2 a, L 2 b) との間の結合係数 k を大きくすることができる。これにより、フィルタ装置 1 0 0 は、小型化を図りながら、並列共振によって高周波信号をより大きく減衰させることができ、良好な減衰特性および通過特性を得ることができる。

[0078] 次に、図 1 1 ~ 図 1 3 を参照しながら、インダクタL 1 とインダクタL 2 とを近接させたときにインダクタL 1 とインダクタL 2 との間に生じる寄生容量について説明する。図 1 1 ~ 図 1 3 は、実施の形態 1 に係るフィルタ装置 1 0 0 に発生する寄生容量を説明するための詳細回路図である。なお、図 1 3 においては、図 1 2 に示す回路図を見易く改変した回路図が示されてい

る。

[0079] 図11に示すように、インダクタL1aとインダクタL2aとが近接することによって、インダクタL1aとインダクタL2aとの間に寄生容量C_pが生じ得る。また、インダクタL1bとインダクタL2aとが近接することによって、インダクタL1aとインダクタL2aとの間に寄生容量C_pが生じ得る。

[0080] しかしながら、インダクタL1aおよびインダクタL1bの各々と、インダクタL2aとが、同電位で直列接続されており、さらに、上述した寄生容量C_pには、第2経路TL2（短絡経路）が並列接続されている。このため、フィルタ装置100は、第2経路TL2（短絡経路）が存在することによって、寄生容量C_pによる影響を受け難くなっている。このように、フィルタ装置100は、インダクタL1aとインダクタL2aとの間の寄生容量C_pを無視することができる。

[0081] 図12および図13に示すように、インダクタL1aとインダクタL2bとが近接することによって、インダクタL1aとインダクタL2bとの間に寄生容量C_pが生じ得る。なお、インダクタL1aとインダクタL2bとの間には、インダクタL1bおよびインダクタL2aが設けられているため、インダクタL1aとインダクタL2bとの近接度合いは高くないが、多少の寄生容量C_pは生じ得る。また、インダクタL1bとインダクタL2bとが近接することによって、インダクタL1bとインダクタL2bとの間に寄生容量C_pが生じ得る。

[0082] しかしながら、上述した寄生容量C_pには、共振回路RSのキャパシタC1が並列接続されている。このため、フィルタ装置100においては、寄生容量C_pをキャパシタC1の代わりに用いることもできるし、あるいは、寄生容量C_pをキャパシタC1の一部として用いることもできる。このように、フィルタ装置100は、インダクタL1aとインダクタL2bとの間の寄生容量C_pおよびインダクタL1bとインダクタL2bとの間の寄生容量C_pをキャパシタC1として利用することができるため、キャパシタC1を小

型化することができる。その結果、図7～図10に示したように、設計者は、積層体10内の限られた空間において、絶縁体10を積層方向から見た場合に、キャパシタC1を構成する電極パターンをインダクタL1a, L1b, L2a, L2bの開口から避けるように配置することができるため、キャパシタC1によるインダクタL1a, L1b, L2a, L2bへの影響を極力少なくすることができる。

[0083] このように、フィルタ装置100は、インダクタL1とインダクタL2とを近接させたときに生じる寄生容量によって、インダクタL1またはインダクタL2において自己共振が生じることを回避することができるため、良好な通過特性を得ることができる。

[0084] 図14は、実施の形態1に係るフィルタ装置100の挿入損失の一例を示すグラフである。図14においては、横軸に周波数を取り、縦軸に挿入損失をとったグラフにおいて、フィルタ装置100の挿入損失の周波数特性が示されている。

[0085] 図14に示すように、フィルタ装置100は、並列共振によって、減衰帯域において高周波信号を急峻に大きく減衰させることができるとともに、直列共振によって、通過帯域において高周波信号を極力減衰させることなく通過させることができる。

[0086] 以上のように、フィルタ装置100は、小型化を図りながら、良好な減衰特性および通過特性を得ることができる。

[0087] <実施の形態2>

図15～図20を参照しながら、実施の形態2に係るフィルタ装置200を説明する。以下では、実施の形態2に係るフィルタ装置200について、実施の形態1に係るフィルタ装置100と異なる部分のみを説明する。

[0088] 図15は、実施の形態2に係るフィルタ装置200の詳細回路図である。実施の形態1に係るフィルタ装置100においては、インダクタL1に含まれるインダクタ（インダクタL1a, L1b）の数と、インダクタL2に含まれるインダクタ（インダクタL2a, L2b）の数とが同じであったが、

実施の形態2に係るフィルタ装置200においては、インダクタL2に含まれるインダクタの数が、インダクタL1に含まれるインダクタの数よりも多くなっている。

[0089] さらに、実施の形態2に係るフィルタ装置200は、インダクタL1に含まれるインダクタと、インダクタL2に含まれるインダクタとが、1つずつ交互に積層される場合に限らず、インダクタL1に含まれるインダクタと、インダクタL2に含まれるインダクタとが、複数ごとに交互に積層されるような構成も含む。

[0090] 具体的には、図15に示すように、フィルタ装置200は、インダクタL1として、第1端子P1と共振回路RSとの間に並列接続されたインダクタL1aおよびインダクタL1bを備えるとともに、インダクタL2として、インダクタL1と第2端子P2との間に直列接続されたインダクタL2a、インダクタL2b、およびインダクタL2cを備える。インダクタL1aおよびインダクタL1bは、「第1サブインダクタ」の一例であり、インダクタL2a、インダクタL2b、およびインダクタL2cは、「第2サブインダクタ」の一例である。

[0091] 直列接続されたインダクタL2a、インダクタL2b、およびインダクタL2cのうち、インダクタL2aがインダクタL1aおよびインダクタL1bに接続され、インダクタL2cがキャパシタC1に接続されている。図15の例では、インダクタL1とインダクタL2とが、加極性結合し、結合係数 k が生じている。なお、インダクタL1とインダクタL2とは、減極性結合してもよい。

[0092] 図16は、実施の形態2に係るフィルタ装置200の積層構造を示す斜視図である。なお、図16においては、フィルタ装置200を分かり易く説明するために、絶縁体10の輪郭については省略されている。図17～図19は、実施の形態2に係るフィルタ装置200の積層構造を示す分解平面図である。

[0093] 図16～図19に示すように、フィルタ装置200は、積層プロセスによ

って、複数の誘電体層 $L_{y21} \sim L_{y33}$ が積層方向（Z方向）に積層されることで形成される。各誘電体層 $L_{y21} \sim L_{y33}$ は、セラミックグリーンシートであり、スクリーン印刷法によって導電性ペースト（たとえば、Niペースト）が印刷されることで、各電極パターンおよび各インダクタパターンが形成される。

[0094] インダクタ L_{2a} は、誘電体層 $L_{y21} \sim L_{y24}$ のそれぞれに形成されたインダクタパターン r_{21} , r_{22} , r_{24} , r_{26} によって構成されている。インダクタ L_{1b} は、誘電体層 L_{y22} , L_{y23} のそれぞれに形成されたインダクタパターン r_{23} , r_{25} によって構成されている。

[0095] 誘電体層 L_{y21} には、インダクタ L_{2a} の一部を構成するインダクタパターン r_{21} が形成されている。インダクタパターン r_{21} は、積層方向を巻回軸として巻回されており、誘電体層 L_{y21} において図中右回りに約1周するように形成されている。インダクタパターン r_{21} の一端は、ビア導体を介して誘電体層 L_{y22} のインダクタパターン r_{22} に電氣的に接続されている。インダクタパターン r_{21} の他端は、第2端子 P_2 （第2外部電極 12 の外部電極 $12c$ ）に電氣的に接続されている。

[0096] 誘電体層 L_{y22} には、インダクタ L_{2a} の一部を構成するインダクタパターン r_{22} が形成されている。インダクタパターン r_{22} は、ビア導体を介して誘電体層 L_{y21} のインダクタパターン r_{21} の端部に電氣的に接続されている。さらに、インダクタパターン r_{22} は、ビア導体を介して誘電体層 L_{y23} のインダクタパターン r_{24} に電氣的に接続されている。

[0097] さらに、誘電体層 L_{y22} には、インダクタ L_{1b} の一部を構成するインダクタパターン r_{23} が形成されている。インダクタパターン r_{23} は、積層方向を巻回軸として巻回されており、誘電体層 L_{y22} において図中右回りに約1周するように形成されている。インダクタパターン r_{23} の一端は、ビア導体を介して誘電体層 L_{y23} のインダクタパターン r_{25} の途中経路部分に電氣的に接続されている。インダクタパターン r_{23} の他端は、第1端子 P_1 （第1外部電極 11 の外部電極 $11b$ ）に電氣的に接続されてい

る。インダクタパターン r 2 3 の途中経路部分は、ビア導体を介して誘電体層 L y 2 3 のインダクタパターン r 2 5 の端部に電氣的に接続されている。

[0098] 誘電体層 L y 2 3 には、インダクタ L 2 a の一部を構成するインダクタパターン r 2 4 が形成されている。インダクタパターン r 2 4 は、ビア導体を介して誘電体層 L y 2 2 のインダクタパターン r 2 2 に電氣的に接続されている。さらに、インダクタパターン r 2 4 は、ビア導体を介して誘電体層 L y 2 4 のインダクタパターン r 2 6 の端部に電氣的に接続されている。

[0099] さらに、誘電体層 L y 2 3 には、インダクタ L 1 b の一部を構成するインダクタパターン r 2 5 が形成されている。インダクタパターン r 2 5 は、積層方向を巻回軸として巻回されており、誘電体層 L y 2 3 において図中右回りに約 1 周するように形成されている。インダクタパターン r 2 5 の一端は、第 2 端子 P 2 (第 2 外部電極 1 2 の外部電極 1 2 b) に電氣的に接続されている。インダクタパターン r 2 5 の他端は、ビア導体を介して誘電体層 L y 2 2 のインダクタパターン r 2 3 の途中経路部分に電氣的に接続されている。インダクタパターン r 2 5 の途中経路部分は、ビア導体を介して誘電体層 L y 2 2 のインダクタパターン r 2 3 の端部に電氣的に接続されている。

[0100] 誘電体層 L y 2 4 には、インダクタ L 2 a の一部を構成するインダクタパターン r 2 6 が形成されている。インダクタパターン r 2 6 は、積層方向を巻回軸として巻回されており、誘電体層 L y 2 4 において図中右回りに約半周するように形成されている。インダクタパターン r 2 6 の一端は、ビア導体を介して誘電体層 L y 2 5 のインダクタパターン r 2 7 の端部に電氣的に接続されている。インダクタパターン r 2 6 の他端は、ビア導体を介して誘電体層 L y 2 3 のインダクタパターン r 2 4 に電氣的に接続されている。

[0101] このように、インダクタ L 2 a においては、絶縁体 1 0 を積層方向から見た場合に、誘電体層 L y 2 1 のインダクタパターン r 2 1、および誘電体層 L y 2 4 のインダクタパターン r 2 6 の各々が積層方向を巻回軸として巻回された巻線形状を有するように構成されている。また、インダクタ L 1 b においては、絶縁体 1 0 を積層方向から見た場合に、誘電体層 L y 2 2 のイン

ダクタパターン r 2 3、および誘電体層 L y 2 3 のインダクタパターン r 2 5 の各々が積層方向を巻回軸として巻回された巻線形状を有するように構成されている。

[0102] インダクタ L 2 b は、誘電体層 L y 2 5、L y 2 6 のそれぞれに形成されたインダクタパターン r 2 7、r 2 8 によって構成されている。

[0103] 誘電体層 L y 2 5 には、インダクタ L 2 b の一部を構成するインダクタパターン r 2 7 が形成されている。インダクタパターン r 2 7 は、積層方向を巻回軸として巻回されており、誘電体層 L y 2 5 において図中右回りに約 1 周するように形成されている。インダクタパターン r 2 7 の一端は、ビア導体を介して誘電体層 L y 2 6 のインダクタパターン r 2 8 の端部に電氣的に接続されている。インダクタパターン r 2 7 の他端は、ビア導体を介して誘電体層 L y 2 4 のインダクタパターン r 2 6 の端部に電氣的に接続されている。

[0104] 誘電体層 L y 2 6 には、インダクタ L 2 b の一部を構成するインダクタパターン r 2 8 が形成されている。インダクタパターン r 2 8 は、積層方向を巻回軸として巻回されており、誘電体層 L y 2 6 において図中右回りに約半周するように形成されている。インダクタパターン r 2 8 の一端は、ビア導体を介して誘電体層 L y 2 5 のインダクタパターン r 2 7 の端部に電氣的に接続されている。インダクタパターン r 2 8 の他端は、ビア導体を介して誘電体層 L y 2 7 のインダクタパターン r 2 9 に電氣的に接続されている。

[0105] このように、インダクタ L 2 b においては、絶縁体 1 0 を積層方向から見た場合に、誘電体層 L y 2 5 のインダクタパターン r 2 7、および誘電体層 L y 2 6 のインダクタパターン r 2 8 の各々が積層方向を巻回軸として巻回された巻線形状を有するように構成されている。

[0106] インダクタ L 1 a は、誘電体層 L y 2 7、L y 2 8 のそれぞれに形成されたインダクタパターン r 3 0、r 3 2 によって構成されている。

[0107] 誘電体層 L y 2 7 には、インダクタ L 2 b の一部を構成するインダクタパターン r 2 9 が形成されている。インダクタパターン r 2 9 の一端は、ビア

導体を介して誘電体層L y 2 6のインダクタパターンr 2 8の端部に電氣的に接続されている。インダクタパターンr 2 9の他端は、ビア導体を介して誘電体層L y 2 8のインダクタパターンr 3 1の端部に電氣的に接続されている。

[0108] さらに、誘電体層L y 2 7には、インダクタL 1 aの一部を構成するインダクタパターンr 3 0が形成されている。インダクタパターンr 3 0は、積層方向を巻回軸として巻回されており、誘電体層L y 2 7において図中右回りに約1周するように形成されている。インダクタパターンr 3 0の一端は、ビア導体を介して誘電体層L y 2 8のインダクタパターンr 3 2の途中経路部分に電氣的に接続されている。インダクタパターンr 3 0の他端は、第1端子P 1（第1外部電極1 1の外部電極1 1 b）に電氣的に接続されている。インダクタパターンr 3 0の途中経路部分は、ビア導体を介して誘電体層L y 2 8のインダクタパターンr 3 2の端部に電氣的に接続されている。

[0109] 誘電体層L y 2 8には、インダクタL 2 cの一部を構成するインダクタパターンr 3 1が形成されている。インダクタパターンr 3 1の一端は、ビア導体を介して誘電体層L y 2 7のインダクタパターンr 2 9の端部に電氣的に接続されている。インダクタパターンr 3 1の他端は、ビア導体を介して誘電体層L y 2 9のインダクタパターンr 3 3の端部に電氣的に接続されている。

[0110] さらに、誘電体層L y 2 8には、インダクタL 1 aの一部を構成するインダクタパターンr 3 2が形成されている。インダクタパターンr 3 2は、積層方向を巻回軸として巻回されており、誘電体層L y 2 8において図中右回りに約1周するように形成されている。インダクタパターンr 3 2の一端は、第2端子P 2（第2外部電極1 2の外部電極1 2 b）に電氣的に接続されている。インダクタパターンr 3 2の他端は、ビア導体を介して誘電体層L y 2 7のインダクタパターンr 3 0の途中経路部分に電氣的に接続されている。インダクタパターンr 3 2の途中経路部分は、ビア導体を介して誘電体層L y 2 7のインダクタパターンr 3 0の端部に電氣的に接続されている。

- [0111] このように、インダクタL 1 aにおいては、絶縁体10を積層方向から見た場合に、誘電体層L y 27のインダクタパターンr 30、および誘電体層L y 28のインダクタパターンr 32の各々が積層方向を巻回軸として巻回された巻線形状を有するように構成されている。
- [0112] インダクタL 2 cは、誘電体層L y 29に形成されたインダクタパターンr 33によって構成されている。
- [0113] 誘電体層L y 29には、インダクタL 2 cを構成するインダクタパターンr 33が形成されている。インダクタパターンr 33は、積層方向を巻回軸として巻回されており、誘電体層L y 29において図中右回りに約1周するように形成されている。インダクタパターンr 33の一端は、ビア導体を介して誘電体層L y 30のインダクタパターンr 34に電氣的に接続されている。インダクタパターンr 33の他端は、ビア導体を介して誘電体層L y 28のインダクタパターンr 31に電氣的に接続されている。
- [0114] このように、インダクタL 2 cにおいては、絶縁体10を積層方向から見た場合に、誘電体層L y 29のインダクタパターンr 33が積層方向を巻回軸として巻回された巻線形状を有するように構成されている。
- [0115] キャパシタC 1は、誘電体層L y 30, L y 31のそれぞれに形成された電極パターンr 34, r 35によって構成されている。
- [0116] 誘電体層L y 30には、キャパシタC 1の一部を構成する電極パターンr 34が形成されている。電極パターンr 34は、ビア導体を介して誘電体層L y 29のインダクタパターンr 33の端部に電氣的に接続されている。
- [0117] 誘電体層L y 31には、キャパシタC 1の一部を構成する電極パターンr 35が形成されている。電極パターンr 35の一端は、第2端子P 2（第2外部電極12の外部電極12 b）に電氣的に接続されている。電極パターンr 35の他端は、第2端子P 2（第2外部電極12の外部電極12 c）に電氣的に接続されている。インダクタパターンr 35の途中経路部分は、ビア導体を介して誘電体層L y 32の電極パターンr 37に電氣的に接続されている。

- [0118] さらに、誘電体層L y 3 1には、電極パターンr 3 6が形成されている。電極パターンr 3 6の一端は、第1端子P 1（第1外部電極1 1の外部電極1 1 b）に電氣的に接続されている。電極パターンr 3 6の他端は、第1端子P 1（第1外部電極1 1の外部電極1 1 c）に電氣的に接続されている。インダクタパターンr 3 6の途中経路部分は、ビア導体を介して誘電体層L y 3 2の電極パターンr 3 8に電氣的に接続されている。
- [0119] このように、キャパシタC 1は、誘電体層L y 3 0に形成された電極パターンr 3 4と誘電体層L y 3 1に形成された電極パターンr 3 5との間に形成された空間を利用して構成されている。
- [0120] 誘電体層L y 3 2には、電極パターンr 3 7が形成されている。電極パターンr 3 7は、ビア導体を介して誘電体層L y 3 1の電極パターンr 3 5の途中経路部分に電氣的に接続されている。また、電極パターンr 3 7は、ビア導体を介して誘電体層L y 3 3の電極パターンr 3 9に電氣的に接続されている。
- [0121] さらに、誘電体層L y 3 2には、電極パターンr 3 8が形成されている。電極パターンr 3 8は、ビア導体を介して誘電体層L y 3 1の電極パターンr 3 6の途中経路部分に電氣的に接続されている。また、電極パターンr 3 8は、ビア導体を介して誘電体層L y 3 3の電極パターンr 4 0に電氣的に接続されている。
- [0122] 誘電体層L y 3 3には、電極パターンr 3 9が形成されている。電極パターンr 3 9は、ビア導体を介して誘電体層L y 3 2の電極パターンr 3 7に電氣的に接続されている。また、電極パターンr 3 9は、ビア導体を介して第2端子P 2（第2外部電極1 2の外部電極1 2 a）に電氣的に接続されている。
- [0123] さらに、誘電体層L y 3 3には、電極パターンr 4 0が形成されている。電極パターンr 4 0は、ビア導体を介して誘電体層L y 3 2の電極パターンr 3 8に電氣的に接続されている。また、電極パターンr 4 0は、ビア導体を介して第1端子P 1（第1外部電極1 1の外部電極1 1 a）に電氣的に接

続されている。

- [0124] 上述のように構成されたフィルタ装置200においては、インダクタL1aと、インダクタL1bと、インダクタL2aと、インダクタL2bと、インダクタL2cとが、積層方向において互いに対向するように配置され、絶縁体10を積層方向から見た場合に、インダクタL1aおよびインダクタL1bの各々の開口の少なくとも一部は、インダクタL2a、インダクタL2b、およびインダクタL2cの各々の開口と重なっている。インダクタL1a、L1bの開口と、インダクタL2a、インダクタL2b、およびインダクタL2cの開口とが重なる面積が大きければ大きいほど、インダクタL1（インダクタL1a、L1b）とインダクタL2（インダクタL2a、L2b、L2c）との間の結合係数kが大きくなり、磁気結合による相互インダクタンスが大きくなる。
- [0125] さらに、フィルタ装置200においては、インダクタL1とインダクタL2とが、積層方向に交互に配置されて磁気結合している。具体的には、図16～図19に示すように、インダクタL1に含まれるインダクタL1a、L1bと、インダクタL2に含まれるインダクタL2a、L2b、L2cとは、積層方向に交互に配置されている。
- [0126] たとえば、フィルタ装置200においては、外部電極11a、12aが設けられた底面から上面に向かって、積層方向に沿って順番に、インダクタL2c（インダクタL2）を構成するインダクタパターンr33、インダクタL1a（インダクタL1）を構成するインダクタパターンr30、r32、インダクタL2b（インダクタL2）を構成するインダクタパターンr27、r28、インダクタL2a（インダクタL2）を構成するインダクタパターンr26、インダクタL1b（インダクタL1）を構成するインダクタパターンr23、r25、およびインダクタL2a（インダクタL2）を構成するインダクタパターンr21が配置されている。
- [0127] 言い換えると、インダクタL1b（インダクタL1）を構成するインダクタパターンr23、r25は、積層方向において、インダクタL2a（イン

ダクタL2)を構成するインダクタパターンr21と、インダクタL2a(インダクタL2)を構成するインダクタパターンr26とに挟まれるように配置されている。また、インダクタL2a(インダクタL2)を構成するインダクタパターンr26およびインダクタL2b(インダクタL2)を構成するインダクタパターンr27, r28は、積層方向において、インダクタL1b(インダクタL1)を構成するインダクタパターンr23, r25と、インダクタL1a(インダクタL1)を構成するインダクタパターンr30, r32とに挟まれるように配置されている。さらに、インダクタL1a(インダクタL1)を構成するインダクタパターンr30, r32は、インダクタL2b(インダクタL2)を構成するインダクタパターンr27, r28と、インダクタL2c(インダクタL2)を構成するインダクタパターンr33とに挟まれるように配置されている。

[0128] このように、フィルタ装置200においては、インダクタL2に含まれるインダクタの数が、インダクタL1に含まれるインダクタの数よりも多くなっている。さらに、フィルタ装置200においては、複数のインダクタL2(インダクタL2a, L2b)が、積層方向において、2つのインダクタL1(インダクタL1b, L1a)に挟まれるように配置されている。

[0129] 上述のように構成されたフィルタ装置200によれば、インダクタL2の巻き数を増やしたり、インダクタL2の開口面積を大きくしたりすることなく、インダクタL1を構成する複数のインダクタL1a, L1bとインダクタL2を構成する複数のインダクタL2a, L2b, L2cとを近接させることで、インダクタL1(インダクタL1a, L1b)とインダクタL2(インダクタL2a, L2b, L2c)との間の結合係数kを大きくすることができる。これにより、フィルタ装置200は、小型化を図りながら、並列共振によって高周波信号をより大きく減衰させることができ、良好な減衰特性および通過特性を得ることができる。

[0130] さらに、実施の形態1に係るフィルタ装置100と同様に、フィルタ装置200は、インダクタL1aとインダクタL2aとの間の寄生容量Cpを無

視することができるとともに、インダクタL 1 aと、各インダクタL 2 b, L 2 cとの間の寄生容量C pをキャパシタC 1として利用することができる。したがって、フィルタ装置200は、インダクタL 1とインダクタL 2とを近接させたときに生じる寄生容量によって、インダクタL 1またはインダクタL 2において自己共振が生じることを回避することができるため、良好な通過特性を得ることができる。

[0131] <変形例>

本開示は、上記の実施の形態に限られず、さらに種々の変形、応用が可能である。以下、本開示に適用可能な変形例について説明する。

[0132] インダクタL 1に含まれるインダクタの数は1つまたは複数のいずれであってもよいし、インダクタL 2に含まれるインダクタの数は1つまたは複数のいずれであってもよい。本開示のフィルタ装置は、インダクタL 1およびインダクタL 2のうちの少なくともいずれかが複数のインダクタを含み、かつ、インダクタL 1とインダクタL 2とは、積層方向に交互に配置されて磁気結合してもよい。

[0133] たとえば、フィルタ装置は、1つのインダクタL 1と、複数のインダクタL 2とを備え、積層方向において、複数のインダクタL 2が1つのインダクタL 1を挟み込むように各インダクタが配置されてもよい。

[0134] たとえば、フィルタ装置は、複数のインダクタL 1と、1つのインダクタL 2とを備え、積層方向において、複数のインダクタL 1が1つのインダクタL 2を挟み込むように各インダクタが配置されてもよい。

[0135] たとえば、フィルタ装置は、複数のインダクタL 1と、複数のインダクタL 2とを備え、積層方向において、1つのインダクタL 1と1つのインダクタL 2とが交互に配置されてもよい。あるいは、積層方向において、複数のインダクタL 1が複数のインダクタL 2を挟み込むように各インダクタが配置されてもよい。また、積層方向において、複数のインダクタL 2が複数のインダクタL 1を挟み込むように各インダクタが配置されてもよい。

[0136] <態様>

(第1項) 一態様に係るフィルタ装置(100, 200)は、第1外部電極(11)および第2外部電極(12)を含む絶縁体(10)と、第1外部電極に接続された第1インダクタ(L1)と、第2インダクタ(L2)およびキャパシタ(C1)を含む共振回路(RS)とを備える。第1インダクタは、第2外部電極に接続されるとともに、共振回路に接続される。第1インダクタおよび第2インダクタは、絶縁体内で積層される。第1インダクタおよび第2インダクタのうちの少なくともいずれかは、複数のインダクタパターンを含む。第1インダクタと第2インダクタとは、積層方向に交互に配置されて磁気結合する。

[0137] (第2項) 第1項に記載のフィルタ装置は、第1外部電極および第2外部電極からなる2端子のフィルタであり、第1周波数帯の高周波信号を通過させ、第1周波数帯よりも低い第2周波数帯の高周波信号を減衰させる。

[0138] (第3項) 第1項または第2項に記載のフィルタ装置において、第1インダクタと第2外部電極との間において、第2インダクタとキャパシタとが直列接続されている。

[0139] (第4項) 第1項～第3項のいずれか1項に記載のフィルタ装置において、第1外部電極と第2外部電極との間において、第1インダクタと第2インダクタとが直列接続されている。

[0140] (第5項) 第1項～第4項のいずれか1項に記載のフィルタ装置において、第1インダクタは、第1外部電極と共振回路との間に並列接続された複数の第1サブインダクタ(L1a, L1b)を含む。

[0141] (第6項) 第1項～第5項のいずれか1項に記載のフィルタ装置において、第2インダクタは、第1インダクタと第2外部電極との間に直列接続された複数の第2サブインダクタ(L2a, L2b, L2c)を含む。

[0142] (第7項) 第1項～第6項のいずれか1項に記載のフィルタ装置において、第1インダクタは、複数の第1サブインダクタ(L1a, L1b)を含む。第2インダクタは、少なくとも1つの第2サブインダクタ(L2a)を含む。少なくとも1つの第2サブインダクタは、積層方向において複数の第

1 サブインダクタに挟まれている。

[0143] (第8項) 第1項～第7項のいずれか1項に記載のフィルタ装置において、第1インダクタは、複数の第1サブインダクタ(L1a, L1b)を含む。第2インダクタは、複数の第2サブインダクタ(L2a, L2b)を含む。複数の第1サブインダクタと、複数の第2サブインダクタとは、積層方向に交互に配置されている。

[0144] (第9項) 第1項～第8項のいずれか1項に記載のフィルタ装置において、複数の第1サブインダクタは、第1外部電極と共振回路との間に並列接続されている。複数の第2サブインダクタは、第1インダクタと第2外部電極との間に直列接続されている。複数の第1サブインダクタの各々と、複数の第2サブインダクタのうちの一の第2サブインダクタとは同電位で直列接続されている。

[0145] (第10項) 第1項～第9項のいずれか1項に記載のフィルタ装置において、第1インダクタは、積層方向を巻回軸として巻回されている。第2インダクタは、積層方向を巻回軸として巻回されている。絶縁体を積層方向から見た場合に、第1インダクタの開口の少なくとも一部は、第2インダクタの開口と重なっている。

[0146] (第11項) 第1項～第10項のいずれか1項に記載のフィルタ装置において、第2インダクタに含まれる第2サブインダクタ(L2a, L2b, L2c)の数は、第1インダクタに含まれる第1サブインダクタ(L1a, L1b)の数よりも多い。

[0147] (第12項) 一態様に係るアンテナ装置(1)は、第1周波数帯の高周波信号を電波として放射する放射素子(50)と、放射素子に第1周波数帯の高周波信号を供給する給電回路(RF1)と、放射素子と給電回路との間に設けられたフィルタ装置(100, 200)とを備える。

[0148] (第13項) 一態様に係るアンテナモジュール(3)は、第1周波数帯の高周波信号を電波として放射する第1アンテナ装置(1)と、第2周波数帯の高周波信号を電波として放射する第2アンテナ装置(2)とを備える。

上記の第1アンテナ装置は、第12項に記載のアンテナ装置(1)である。

[0149] 今回開示された実施の形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本開示の範囲は、上記した実施の形態の説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0150] 1, 2 アンテナ装置、3 アンテナモジュール、10 絶縁体、11 第1外部電極、11a, 11b, 11c, 12a, 12b, 12c 外部電極、12 第2外部電極、50, 60 放射素子、70 基板、100, 200 フィルタ装置、C1 キャパシタ、Cp 寄生容量、L1a, L1b, L1, L2a, L2b, L2c, L2 インダクタ、P1 第1端子、P2 第2端子、RF1, RF2 給電回路、RS 共振回路、TL1 第1経路、TL2 第2経路。

請求の範囲

- [請求項1] 第1外部電極および第2外部電極を含む絶縁体と、
前記第1外部電極に接続された第1インダクタと、
第2インダクタおよびキャパシタを含む共振回路とを備え、
前記第1インダクタは、前記第2外部電極に接続されるとともに、
前記共振回路に接続され、
前記第1インダクタおよび前記第2インダクタは、前記絶縁体内で
積層され、
前記第1インダクタおよび前記第2インダクタのうちの少なくとも
いずれかは、複数のインダクタパターンを含み、
前記第1インダクタと前記第2インダクタとは、積層方向に交互に
配置されて磁気結合する、フィルタ装置。
- [請求項2] 前記第1外部電極および前記第2外部電極からなる2端子のフィル
タであり、第1周波数帯の高周波信号を通過させ、前記第1周波数帯
よりも低い第2周波数帯の高周波信号を減衰させる、請求項1に記載
のフィルタ装置。
- [請求項3] 前記第1インダクタと前記第2外部電極との間において、前記第2
インダクタと前記キャパシタとが直列接続されている、請求項1また
は請求項2に記載のフィルタ装置。
- [請求項4] 前記第1外部電極と前記第2外部電極との間において、前記第1
インダクタと前記第2インダクタとが直列接続されている、請求項1～
請求項3のいずれか1項に記載のフィルタ装置。
- [請求項5] 前記第1インダクタは、前記第1外部電極と前記共振回路との間に
並列接続された複数の第1サブインダクタを含む、請求項1～請求項
4のいずれか1項に記載のフィルタ装置。
- [請求項6] 前記第2インダクタは、前記第1インダクタと前記第2外部電極と
の間に直列接続された複数の第2サブインダクタを含む、請求項1～
請求項5のいずれか1項に記載のフィルタ装置。

- [請求項7] 前記第1インダクタは、複数の第1サブインダクタを含み、
前記第2インダクタは、少なくとも1つの第2サブインダクタを含み、
前記少なくとも1つの第2サブインダクタは、前記積層方向において前記複数の第1サブインダクタに挟まれている、請求項1～請求項4のいずれか1項に記載のフィルタ装置。
- [請求項8] 前記第1インダクタは、複数の第1サブインダクタを含み、
前記第2インダクタは、複数の第2サブインダクタを含み、
前記複数の第1サブインダクタと、前記複数の第2サブインダクタとは、前記積層方向に交互に配置されている、請求項1～請求項4のいずれか1項に記載のフィルタ装置。
- [請求項9] 前記複数の第1サブインダクタは、前記第1外部電極と前記共振回路との間に並列接続されており、
前記複数の第2サブインダクタは、前記第1インダクタと前記第2外部電極との間に直列接続されており、
前記複数の第1サブインダクタの各々と、前記複数の第2サブインダクタのうちの一の第2サブインダクタとは同電位で直列接続されている、請求項8に記載のフィルタ装置。
- [請求項10] 前記第1インダクタは、前記積層方向を巻回軸として巻回され、
前記第2インダクタは、前記積層方向を巻回軸として巻回され、
前記絶縁体を前記積層方向から見た場合に、前記第1インダクタの開口の少なくとも一部は、前記第2インダクタの開口と重なっている、請求項1～請求項9のいずれか1項に記載のフィルタ装置。
- [請求項11] 前記第2インダクタに含まれる第2サブインダクタの数は、前記第1インダクタに含まれる第1サブインダクタの数よりも多い、請求項1～請求項10のいずれか1項に記載のフィルタ装置。
- [請求項12] 前記第1周波数帯の高周波信号を電波として放射する放射素子と、
前記放射素子に前記第1周波数帯の高周波信号を供給する給電回路

と、

前記放射素子と前記給電回路との間に設けられた請求項 2 に記載の前記フィルタ装置とを備える、アンテナ装置。

[請求項13]

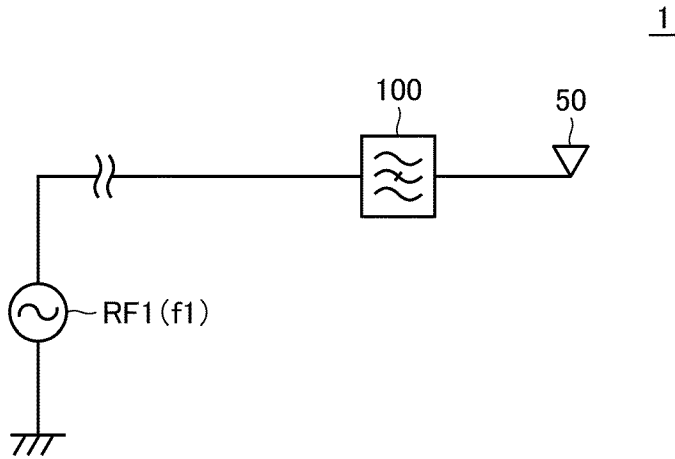
前記第 1 周波数帯の高周波信号を電波として放射する第 1 アンテナ装置と、

前記第 2 周波数帯の高周波信号を電波として放射する第 2 アンテナ装置とを備え、

前記第 1 アンテナ装置は、請求項 1 2 に記載の前記アンテナ装置である、アンテナモジュール。

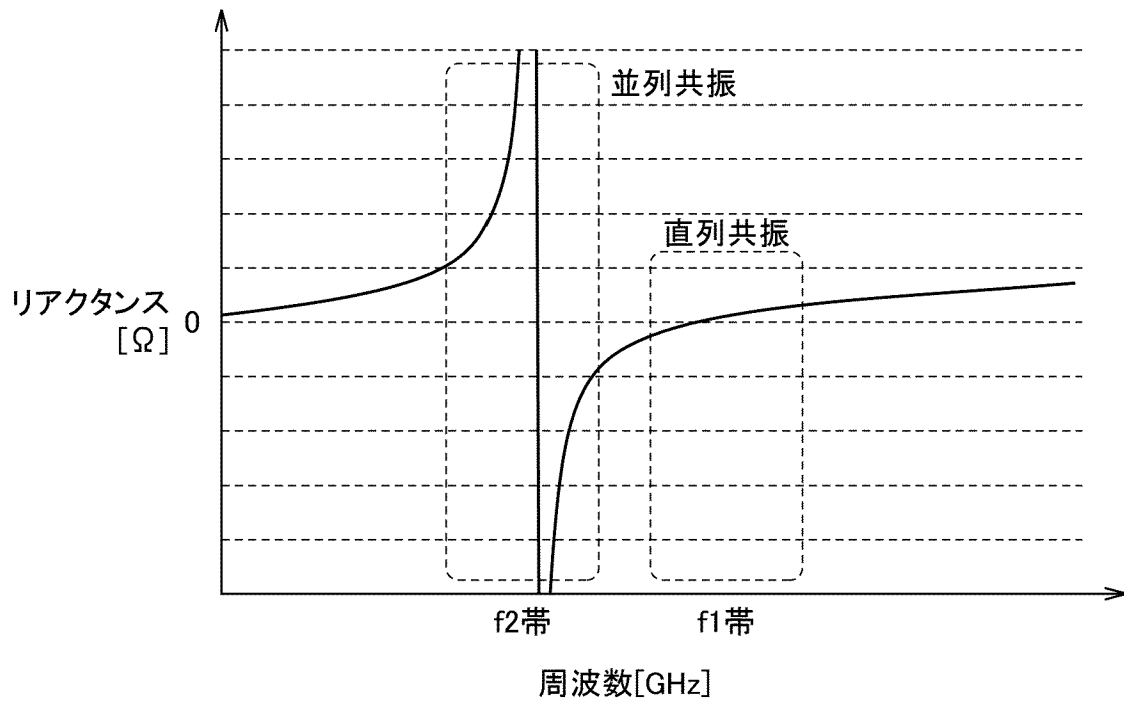
[図1]

FIG.1



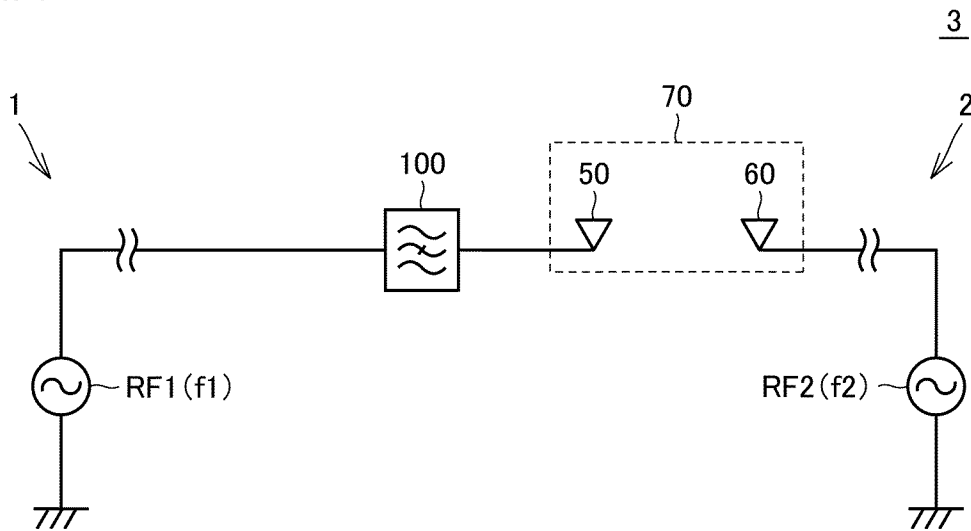
[図2]

FIG.2



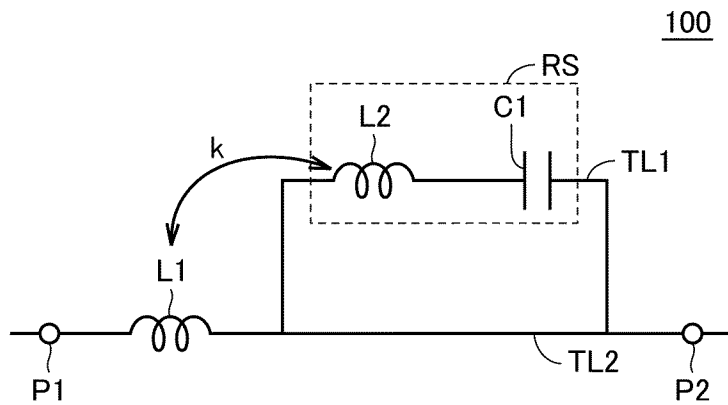
[図3]

FIG.3



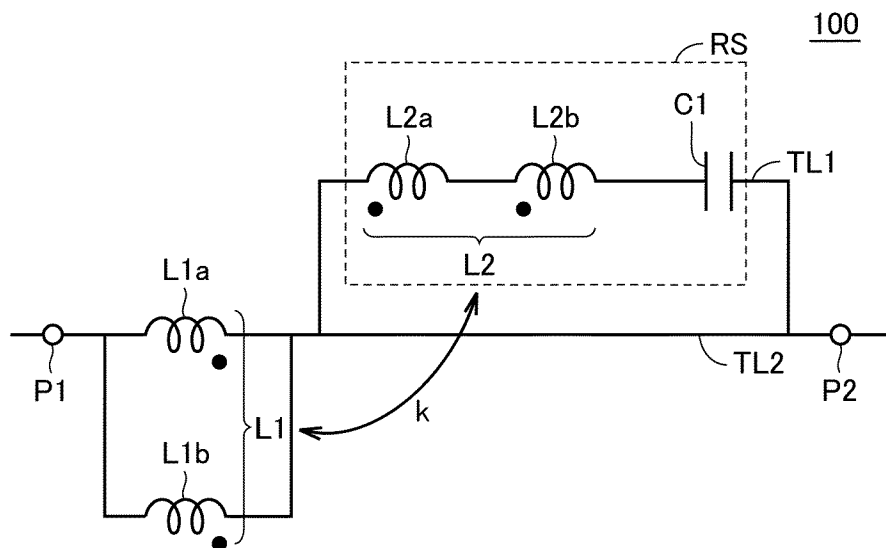
[図4]

FIG.4



[図5]

FIG.5



[図6]

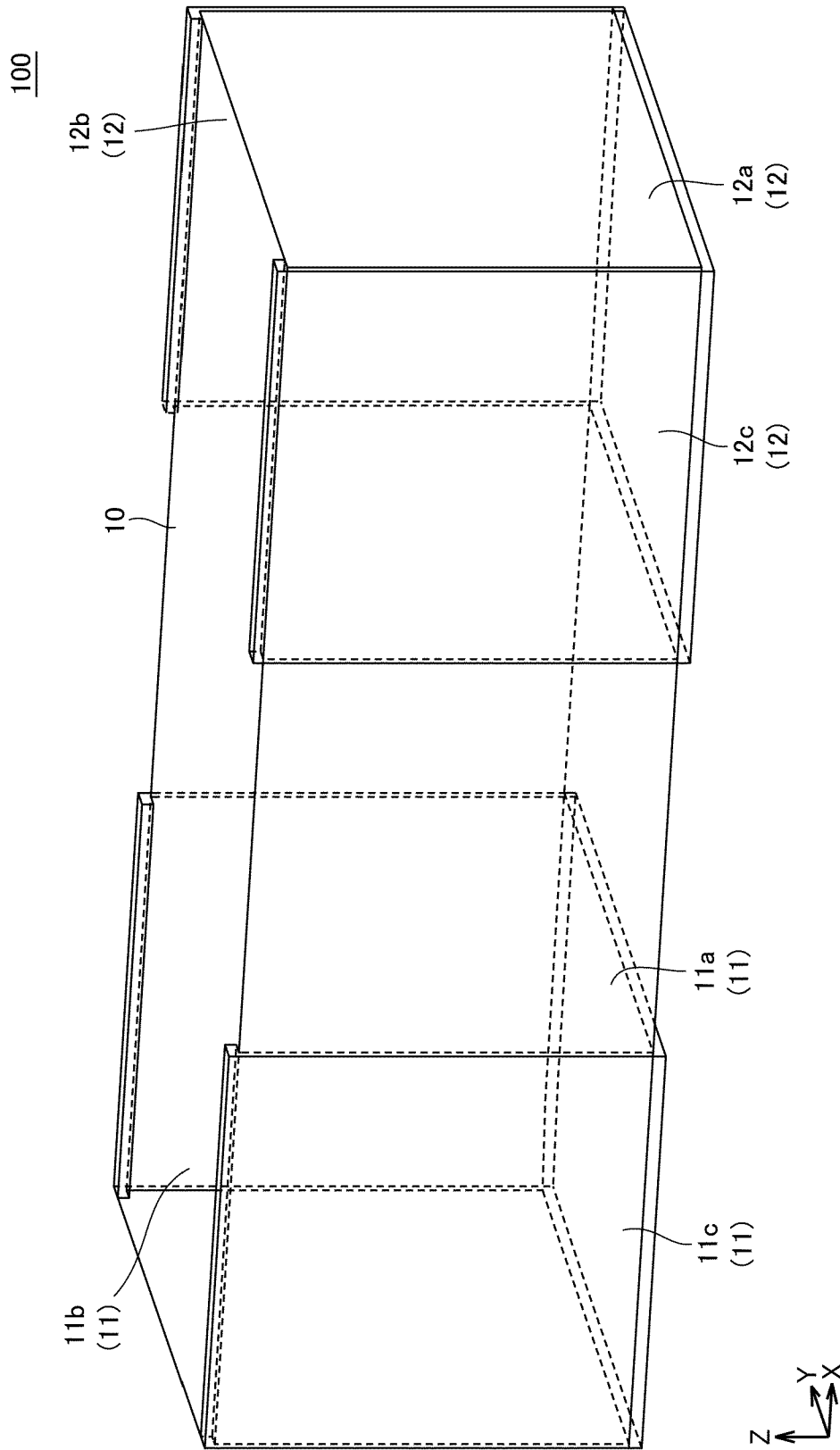


FIG.6

[7]

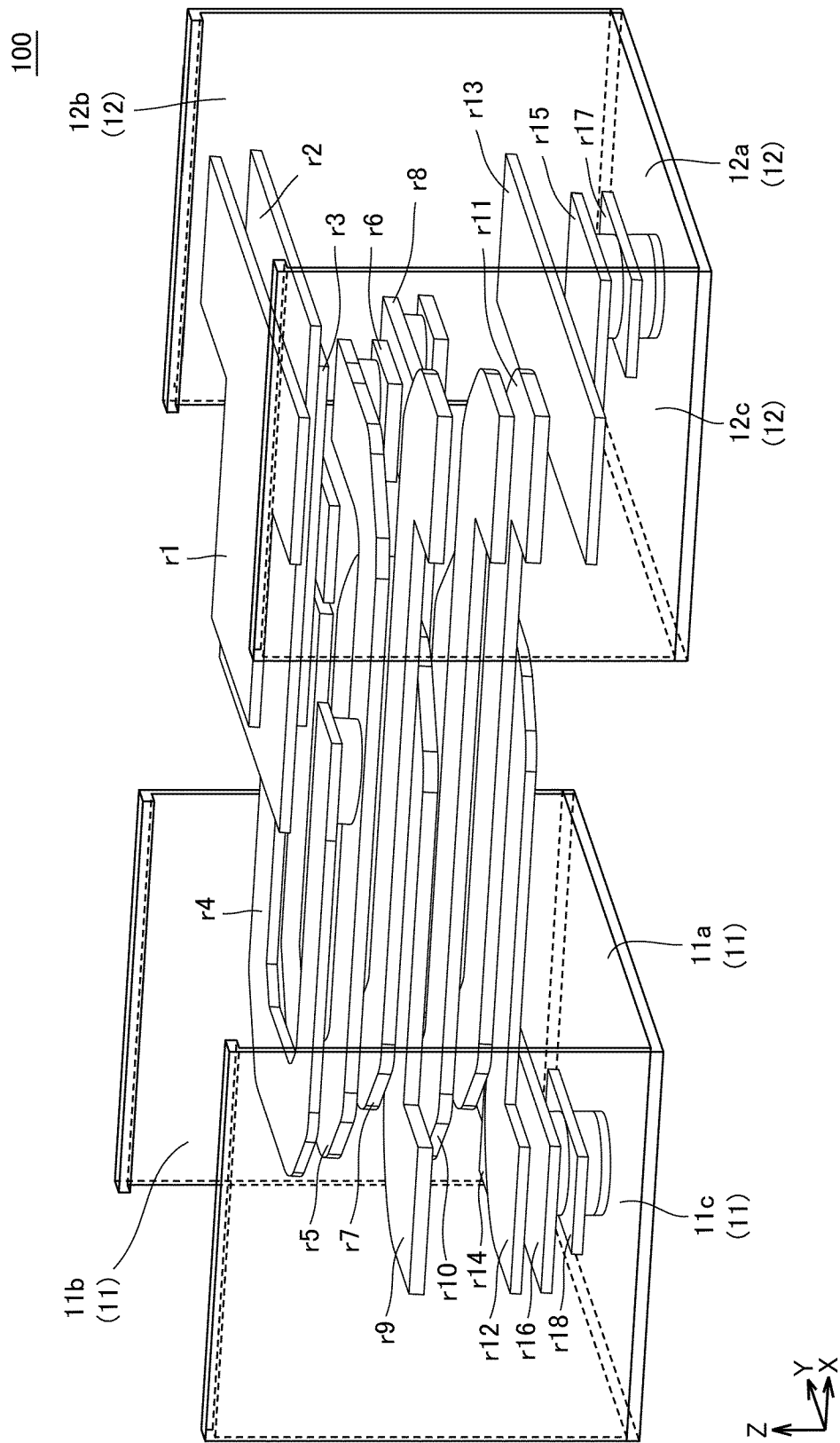
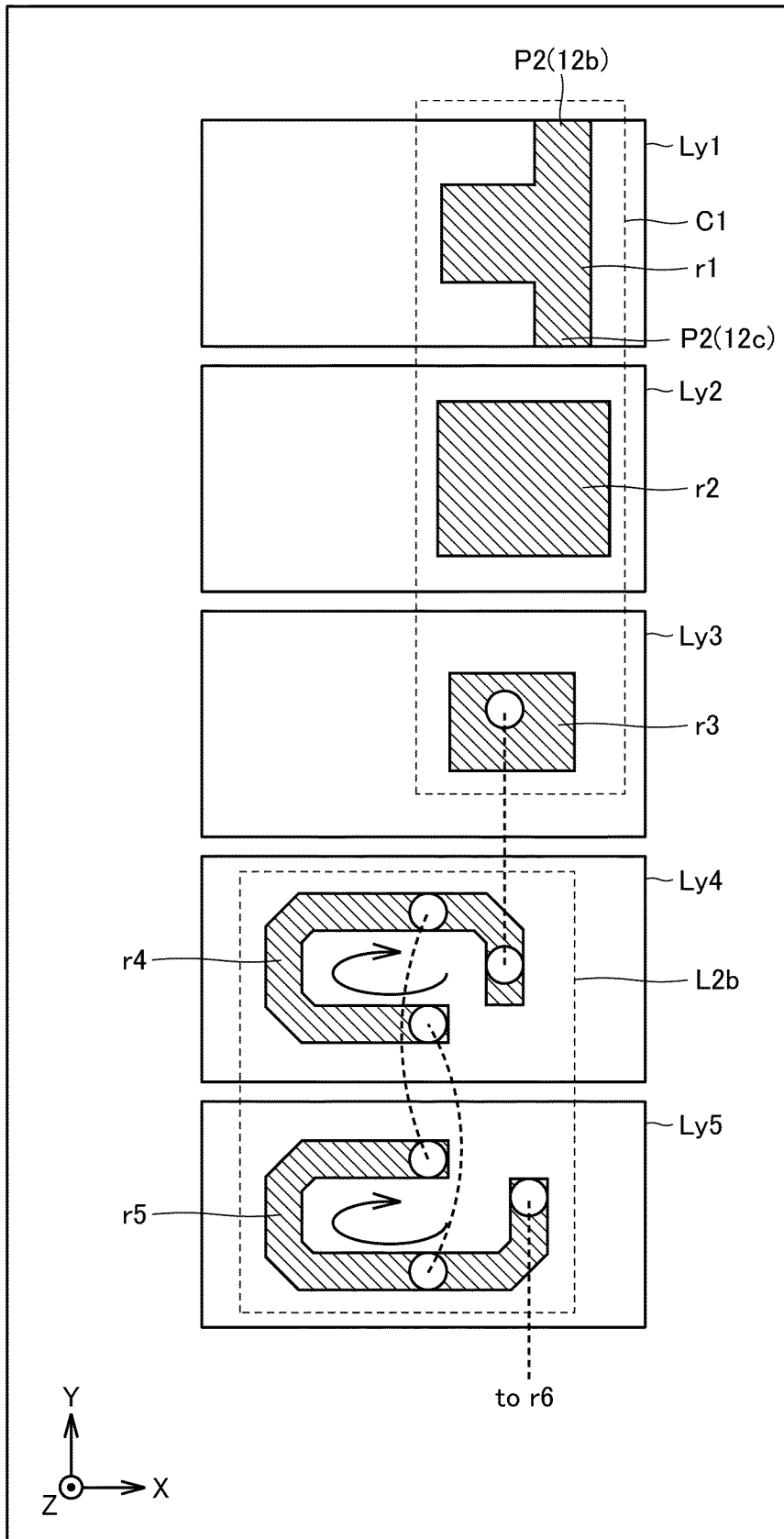


FIG. 7

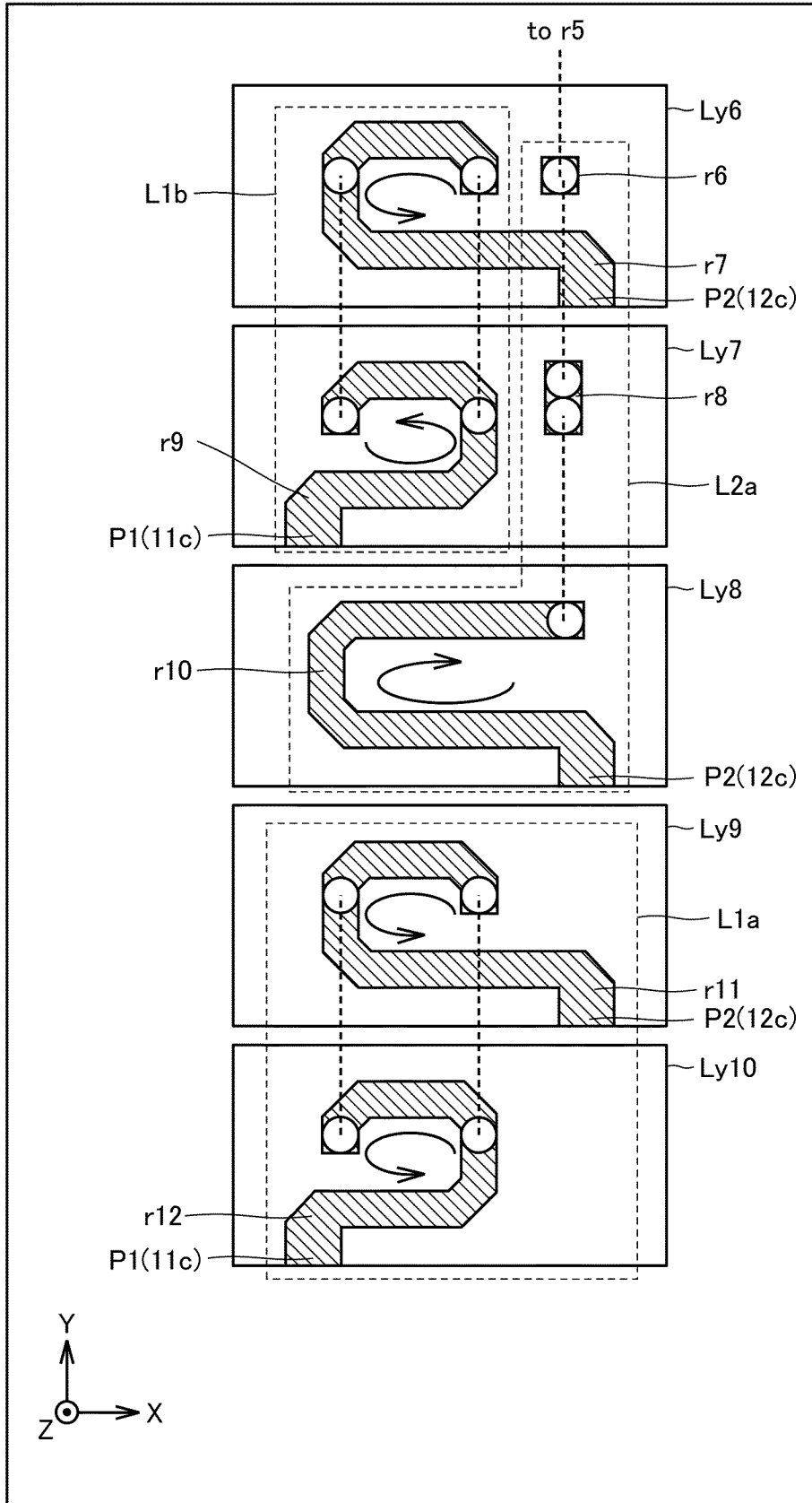
[図8]

FIG.8



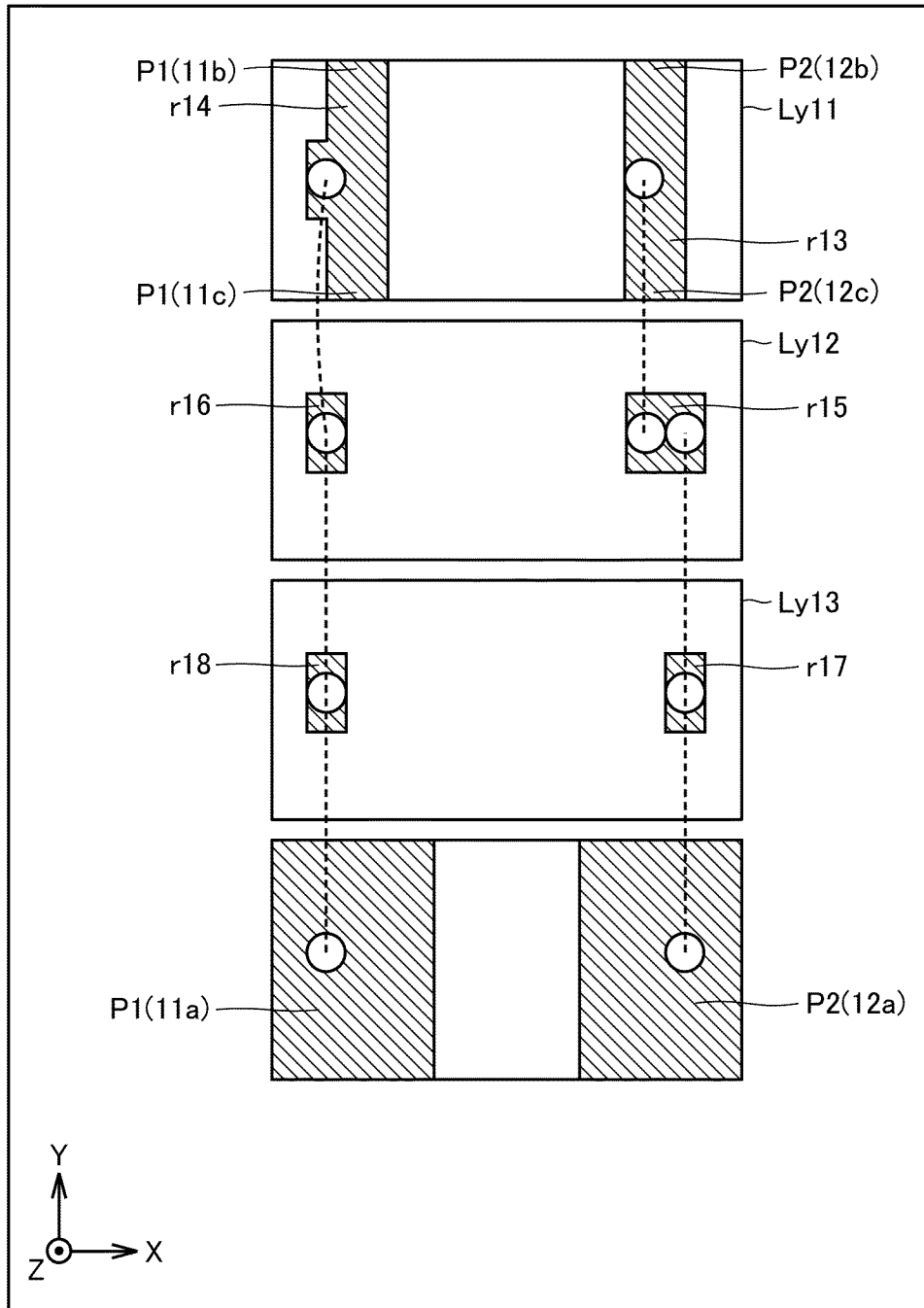
[図9]

FIG.9



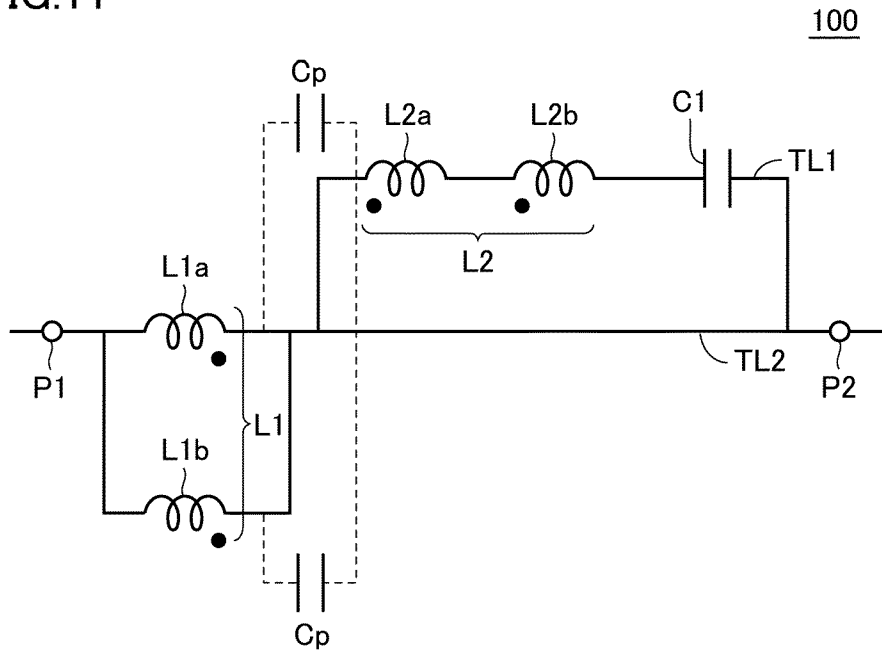
[図10]

FIG.10



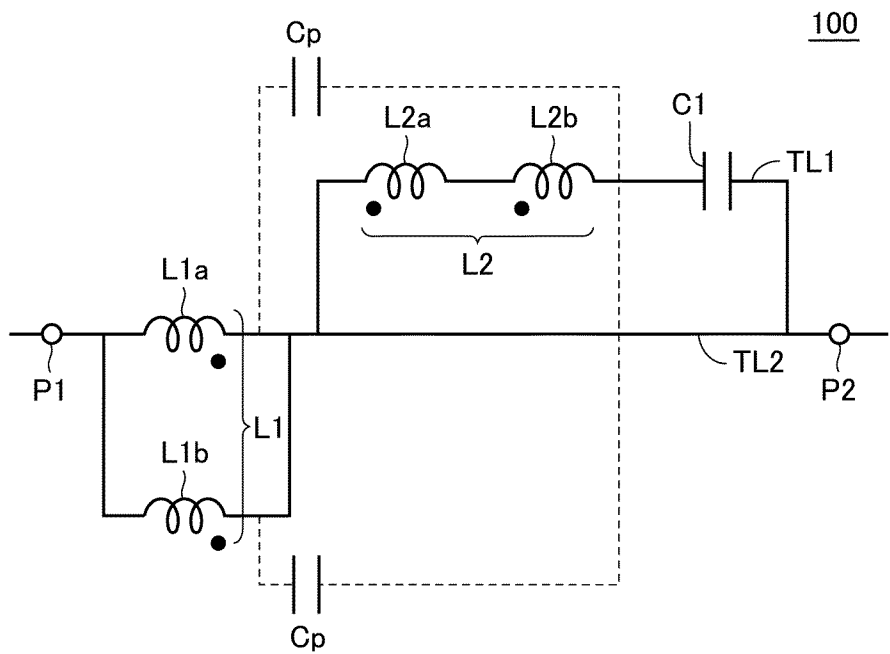
[図11]

FIG.11



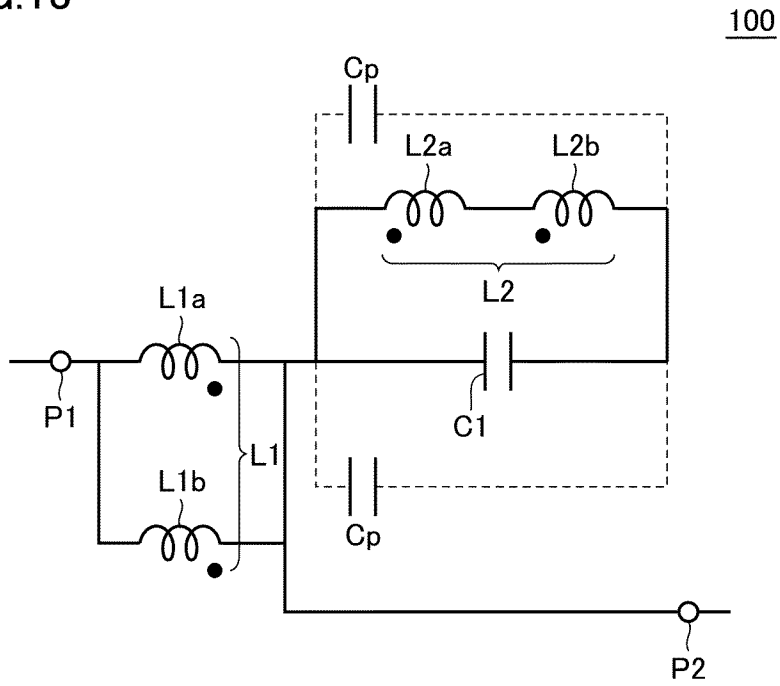
[図12]

FIG.12



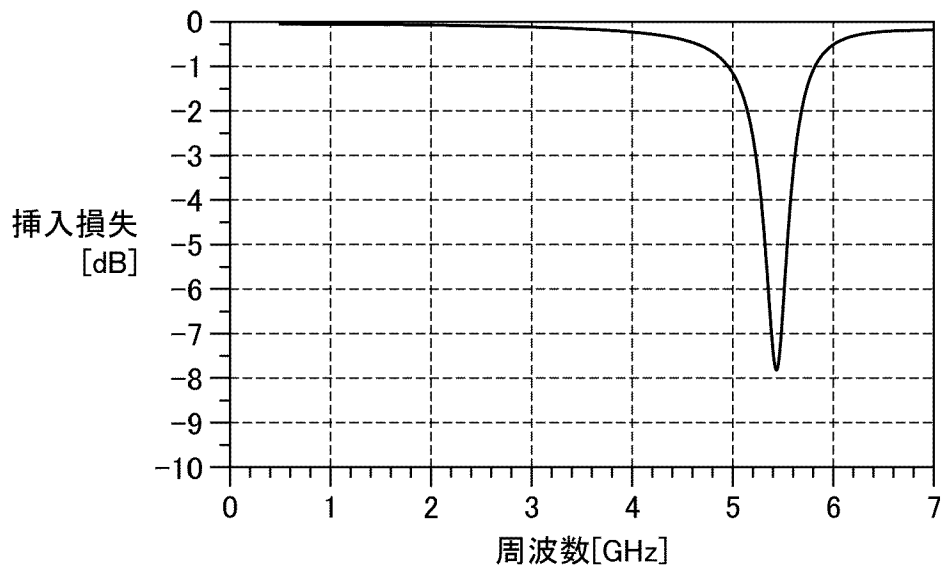
[図13]

FIG.13



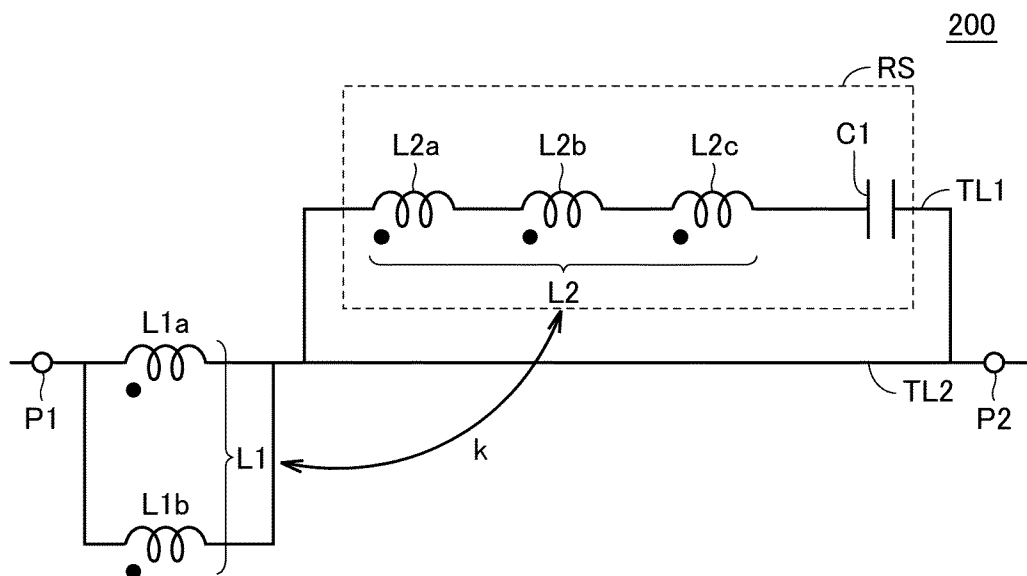
[図14]

FIG.14



[図15]

FIG.15



[FIG.16]

200

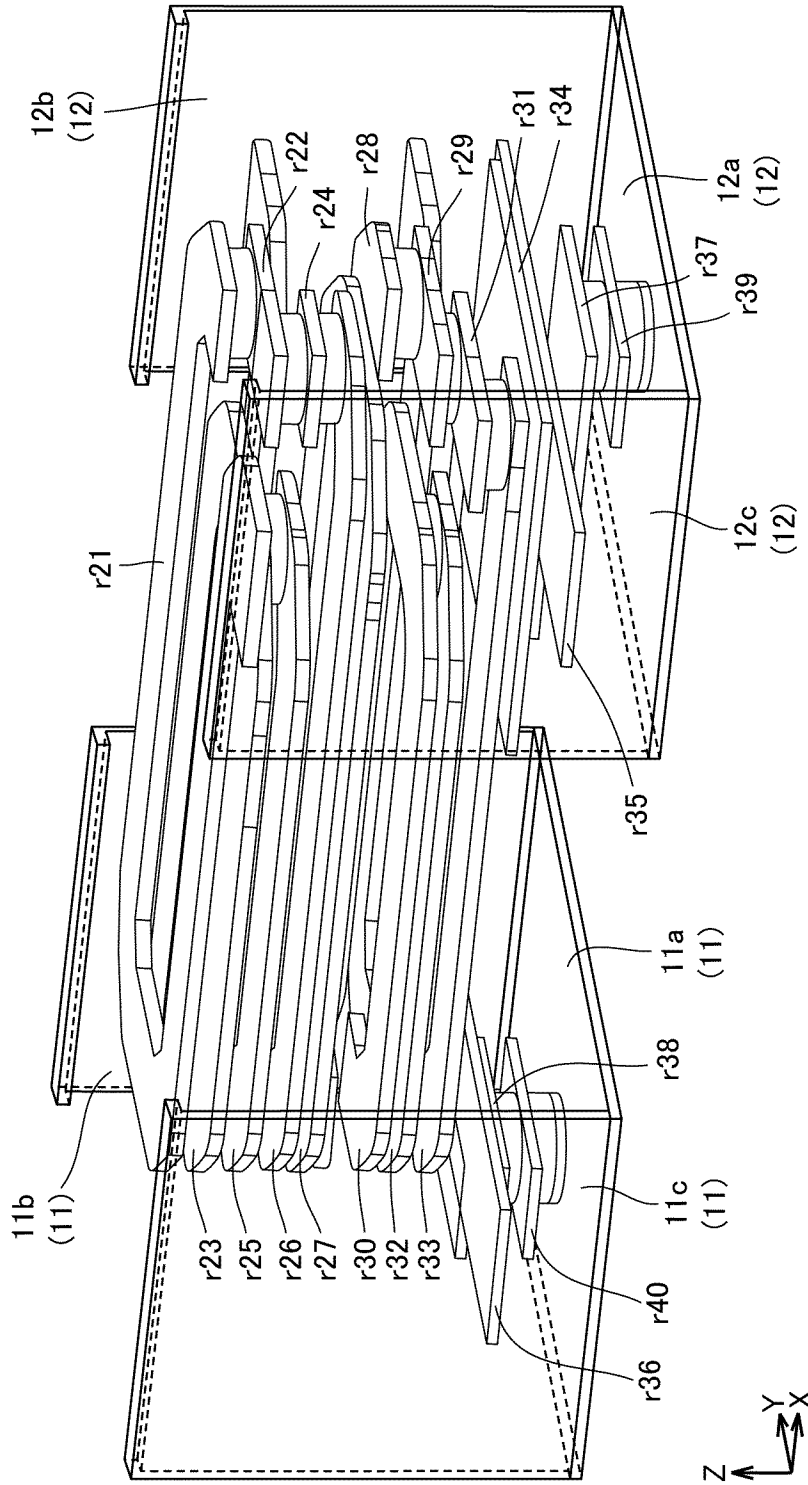
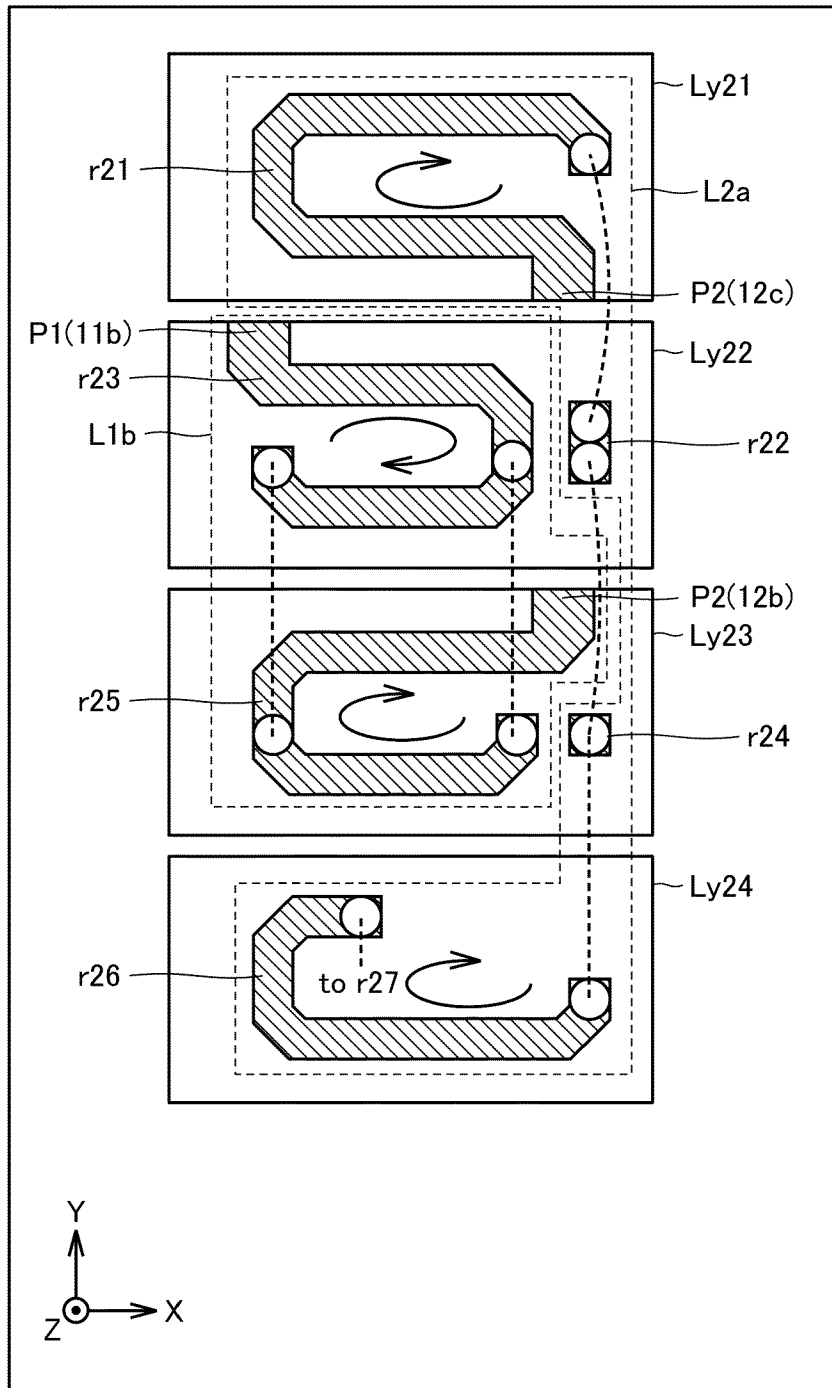


FIG.16

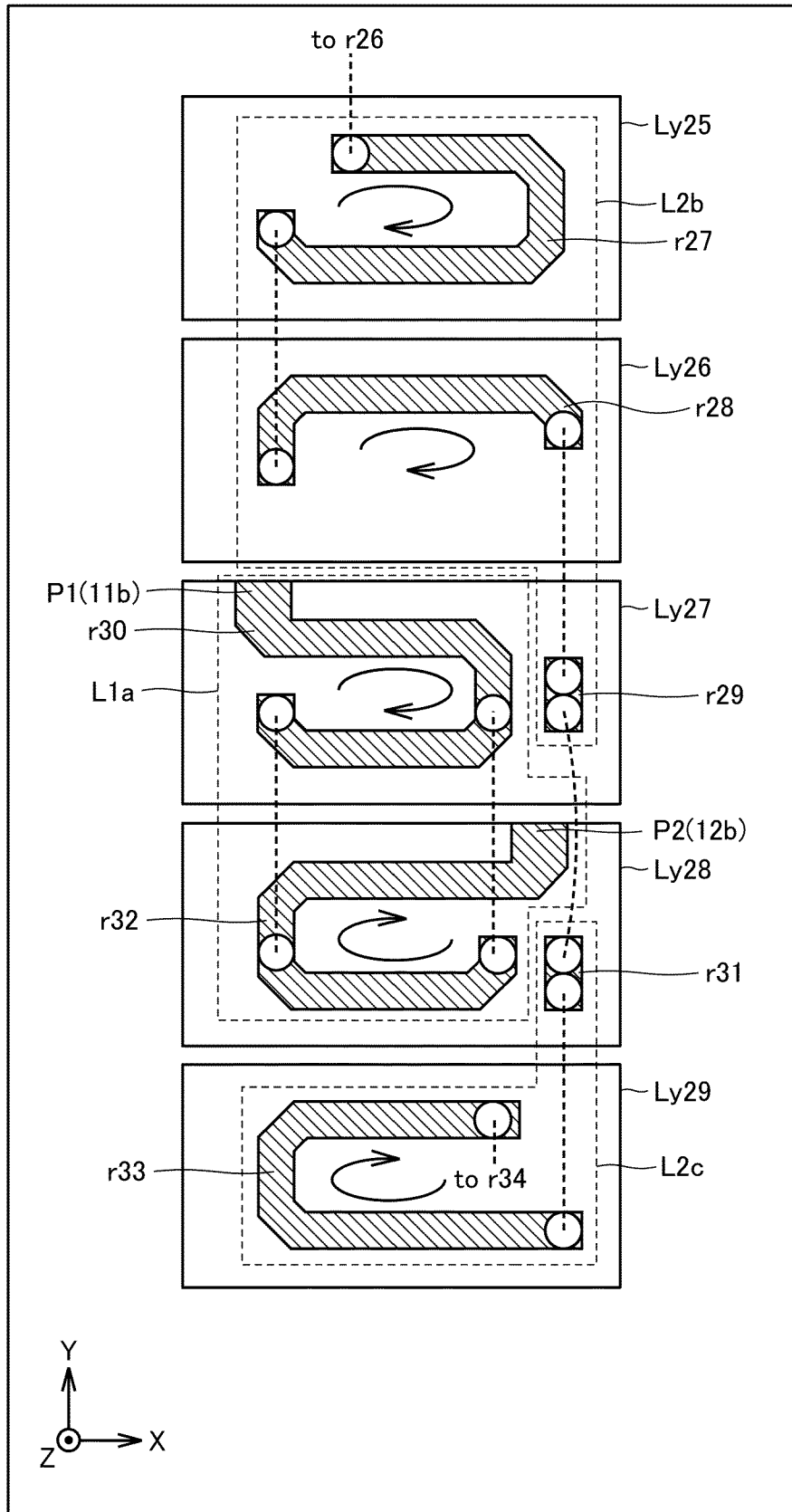
[図17]

FIG.17



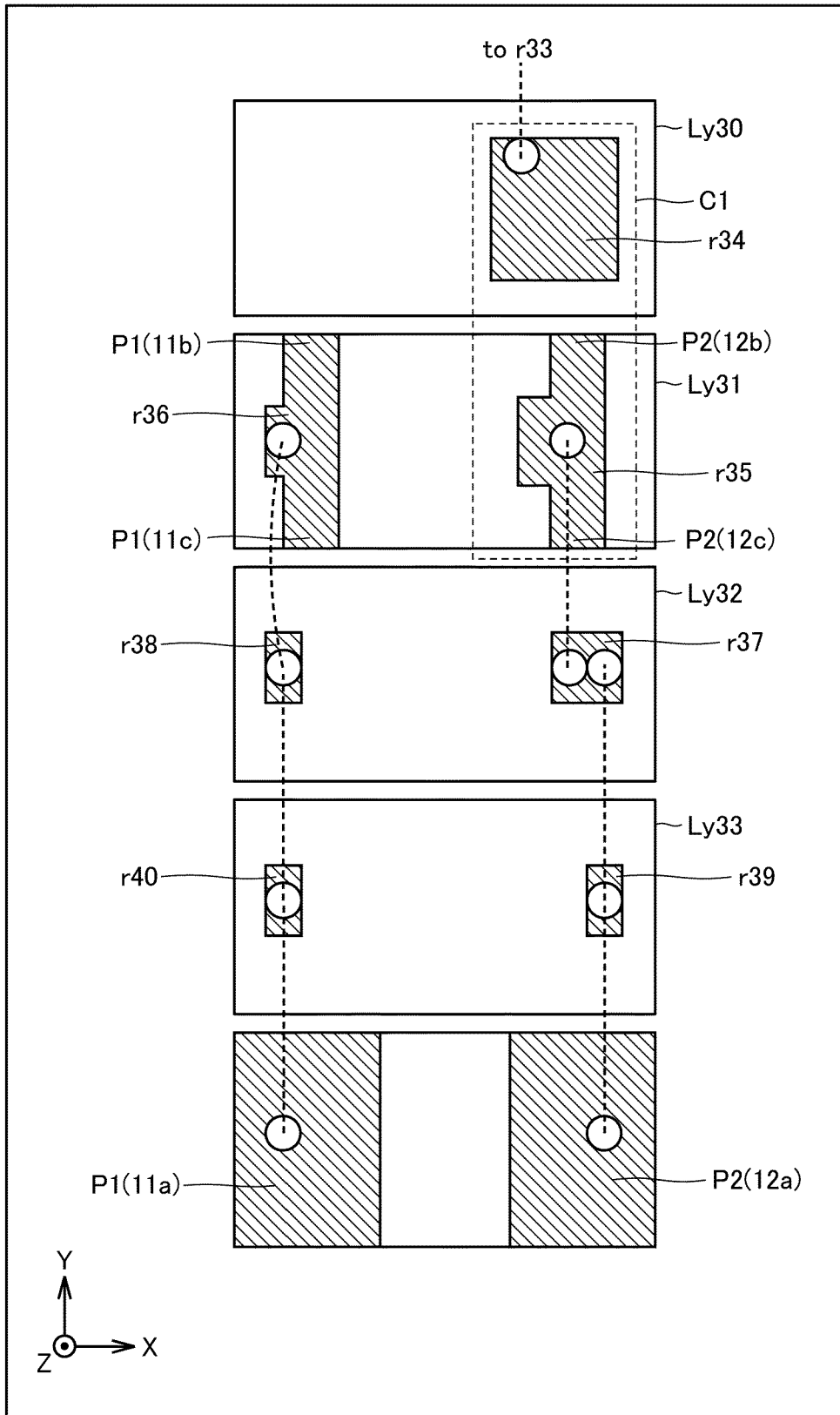
[図18]

FIG.18



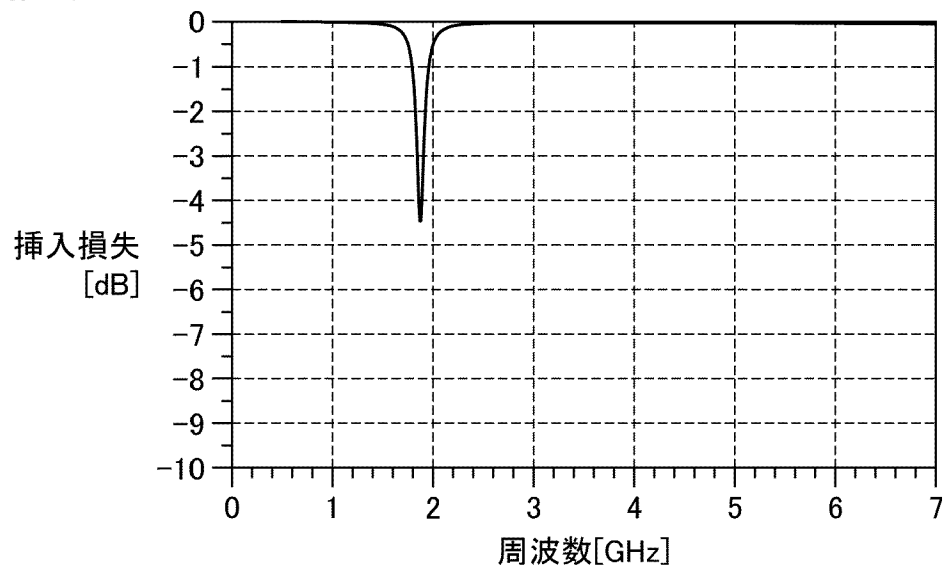
[図19]

FIG.19



[図20]

FIG.20



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/022810

A. CLASSIFICATION OF SUBJECT MATTER		
<i>H03H 7/09</i> (2006.01)i; <i>H01F 17/00</i> (2006.01)i; <i>H01F 27/29</i> (2006.01)i; <i>H01F 38/14</i> (2006.01)i; <i>H01Q 1/52</i> (2006.01)i; <i>H01Q 21/30</i> (2006.01)i FI: H03H7/09 Z; H01F38/14; H01F17/00 D; H01F27/29 123; H01Q21/30; H01Q1/52		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H03H7/00-7/13; H01F17/00; H01F27/29; H01F38/14; H01Q1/52; H01Q21/30		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2023/080009 A1 (MURATA MANUFACTURING CO., LTD.) 11 May 2023 (2023-05-11) paragraphs [0001]-[0118], fig. 1-26	1-13
Y	JP 04-199804 A (MURATA MANUFACTURING CO., LTD.) 21 July 1992 (1992-07-21) page 1, lower right column, line 19 to page 8, lower left column, line 20, fig. 1-11	1-13
Y	WO 2018/012400 A1 (MURATA MANUFACTURING CO., LTD.) 18 January 2018 (2018-01-18) paragraphs [0001]-[0116], fig. 1-12	1-13
Y	WO 2014/050482 A1 (MURATA MANUFACTURING CO., LTD.) 03 April 2014 (2014-04-03) paragraphs [0001]-[0080], fig. 1-17	1-13
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 29 August 2024		Date of mailing of the international search report 10 September 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/022810

C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2012/153690 A1 (MURATA MANUFACTURING CO., LTD.) 15 November 2012 (2012-11-15) paragraphs [0001]-[0081], fig. 1-20	1-13

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2024/022810

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
WO	2023/080009	A1	11 May 2023	CN	118176662	A	
JP	04-199804	A	21 July 1992	(Family: none)			
WO	2018/012400	A1	18 January 2018	US	2019/0051440	A1	paragraphs [0002]-[0127], fig. 1-12
				CN	209168856	U	
WO	2014/050482	A1	03 April 2014	US	2015/0178434	A1	paragraphs [0001]-[0097], fig. 1-17
				CN	104704678	A	
WO	2012/153690	A1	15 November 2012	US	2014/0049440	A1	paragraphs [0001]-[0102], fig. 1-20
				CN	103534874	A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H03H 7/09(2006.01)i; H01F 17/00(2006.01)i; H01F 27/29(2006.01)i; H01F 38/14(2006.01)i; H01Q 1/52(2006.01)i; H01Q 21/30(2006.01)i FI: H03H7/09 Z; H01F38/14; H01F17/00 D; H01F27/29 123; H01Q21/30; H01Q1/52		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H03H7/00-7/13; H01F17/00; H01F27/29; H01F38/14; H01Q1/52; H01Q21/30 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2024年 日本国実用新案登録公報 1996-2024年 日本国登録実用新案公報 1994-2024年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2023/080009 A1 (株式会社村田製作所) 11.05.2023 (2023-05-11) 段落 [0001] - [0118], 図1-図26	1-13
Y	JP 04-199804 A (株式会社村田製作所) 21.07.1992 (1992-07-21) 第1頁右下欄第19行-第8頁左下欄第20行, 第1図-第11図	1-13
Y	WO 2018/012400 A1 (株式会社村田製作所) 18.01.2018 (2018-01-18) 段落 [0001] - [0116], 図1-図12	1-13
Y	WO 2014/050482 A1 (株式会社村田製作所) 03.04.2014 (2014-04-03) 段落 [0001] - [0080], 図1-17	1-13
Y	WO 2012/153690 A1 (株式会社村田製作所) 15.11.2012 (2012-11-15) 段落 [0001] - [0081], 図1-図20	1-13
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献	
国際調査を完了した日 29.08.2024	国際調査報告の発送日 10.09.2024	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 白井 孝治 5G 8843 電話番号 03-3581-1101 内線 3524	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2024/022810

引用文献	公表日	パテントファミリー文献	公表日
WO 2023/080009 A1	11.05.2023	CN 118176662 A	
JP 04-199804 A	21.07.1992	(ファミリーなし)	
WO 2018/012400 A1	18.01.2018	US 2019/0051440 A1 段落 [0002] - [0127], 図1-図12 CN 209168856 U	
WO 2014/050482 A1	03.04.2014	US 2015/0178434 A1 段落 [0001] - [0097], 図1-図17 CN 104704678 A	
WO 2012/153690 A1	15.11.2012	US 2014/0049440 A1 段落 [0001] - [0102], 図1-図20 CN 103534874 A	