

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

美國；2001年10月11日；60/328,590

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明和無線通信的範圍有關。更確切的是，本發明是和致使全球行動通信系統(UMTS)分時雙工(TDD)及 TD-SCDMA 之低碼片率選擇(1.28 兆週/秒)中使用者裝備與基地台間的同步步驟有關。

【先前技術】

為了在一無線系統中建立通信，一使用者裝備(UE)首先必須和一基地台同步。一旦建立同步，便發生實質的通信和/或資料轉換，而能傳導一無線電話呼叫。

諸如 3GPP TS 25.221 v5.2.0、3GPP TS 25.223 v5.1.0 及 3GPP TS 25.224 v5.2.0 中的第三代合作計劃(3GPP)均詳細說明通信系統，其使用相當高的 3.84 兆週/秒的碼片率或是，選擇性地，相當低的 1.28 兆週/秒的碼片率。在所說明的高選擇率中，一使用者裝備(UE)搜尋一已知的主要同步碼(PSC)並接著識別不同群組的次同步碼的其中一個。然而，在低碼片率選擇中沒有單一的 PSC。一 UE 必須搜尋一下傳同步碼 SYNC-DL，其可以是 32 個不同的 64 個元件序列中的其中一個。

圖 1 描述用於如 3GPP 一般描述之一無線系統的 1.28 兆週/秒低碼片率選擇的時間訊框結構。將十(10)毫秒訊框分隔成兩個分別是五(5)毫秒的次訊框。各個次訊框包括七個(7)時槽及一用於上傳及下傳同步(SYNC)信號的獨立區域。安裝各個時槽 0-6，用以接收通信資料符號及一識別中間碼序列碼。時槽 0 永遠是一下傳(DL)槽。時槽 1 永遠是一上傳(UL)槽。時槽 2-6 則可安裝為 UL 或 DL 用途。

在時槽 0 及時槽 1 之間有一個九十六(96)碼片長的下傳導引時槽(DwPTS)、一個九十六(96)碼片長的保護期間(GP)及一個一百六十(160)碼片長的上傳導引時槽(UpPTS)。此 DwPTS 內有一個三十二(32)碼片長的保護期間和一個 64 碼片同步的(SYNC-DL)碼部分。此外，每兩個(2)訊框(四個次訊框)便限定一個 20 毫秒的超訊框。

在目前的 3GPP 系統定義中，共有三十二個(32)SYNC-DL 碼，其各自具有六十四個(64)元件。各個 SYNC-DL 碼顯示四個基本中間碼序列碼(長度為 128)，故總共有 128 個基本中間碼序列碼。由各個基本中間碼序列碼可產生高達 16 個長度為 144 的時槽中間碼序列碼。

在 SYNC-DL 碼之上使用二維相位平移鍵控(QPSK)調變。在每個次訊框中，DL 時槽 0 內的中間碼序列碼提供一 DwPTS 內 SYNC-DL 碼的 QPSK 相位參考。因此，一旦決定時槽 0 的中間碼序列碼，便可確定此次訊框之 DwPTS 內一 SYNC-DL 的 QPSK 調變。由一特定數量之連續次訊框上的 SYNC-DL 碼上之二維相位平移鍵控(QPSK)調變的一指定序列指示超訊框(SFT)的計時。

同步化的目的是為了能接收由一超訊框之時槽 0 中一主要共用控制實體通道(P-CCPCH)傳送的一廣播通道(BCH)的資料。目前為了一個超訊框內之四個連續 DwPTS 指定 SYNC-DL 碼調變的兩個不同序列，3GPP TS 25.223 v5.1.0 Sec.9.1.1。一第一序列，即 S1，指示在下個超訊框內有一傳送一 BCH 的 P-CCPCH；一第二序列，即 S2，指示下個超訊框內沒有這類的 P-CCPCH。在一超訊框之 SYNC-DL 碼之

調變之序列 S1 的發現位置，可從下個超訊框的 P-CCPCH 讀取出自 BCH 的資料。

3GPP TS 25.224 v5.2.0 的附件 D 建議一個用於圖 2 所圖解的同步之 UE 決定的四個步驟程序。第一步驟要求系統在 32 個碼中搜尋，用以決定要接收的 SYNC-DL 碼及決定碼計時，即在已接收之資料串內設置傳送此 SYNC-DL 碼的 DwPTS 做為一關於此系統時間訊框結構的參考。此方法的第二步驟由 SYNC-DL 所指示的四個基本中間碼序列碼中決定其中一個來使用。這可藉由處理時槽 0 (P-CCPCH) 的中間碼序列部分完成。由於此中間碼序列和攪拌碼以一對一的關聯方式結合在一起，一旦知道中間碼序列，便也能知道攪拌碼。如果此步驟失敗，則重複第一個步驟。

在第三步驟期間，此方法決定 QPSK 調變的相位，其位於許多次訊框上之 SYNC 碼之上，並由此決定超訊框計時 (SFT)。在步驟四上，由 UE 讀取完整的廣播通道 (BCH) 資訊。

考慮到為 1.28 兆週/秒選擇的準備，需要一種具有能有效實施同步化，且不致破壞硬體成本之接收器的 UE。

【發明內容】

本發明揭露一種用於一使用者裝備 (UE) 的電路，其執行用於如一般說明之一 3GPP 系統之 UMTS TDD 標準的低碼片率選擇的獲取。本發明以一種可靠且有效的方式實行基本的獲取步驟。第一步驟是基地同步 (SYNC-DL) 碼的偵測，步驟二為所使用的中間碼序列的偵測，步驟三是超訊框計時的偵測。完成這些步驟便可授與整個 BCH 信息的讀取。

將使用者裝備 (UE) 安裝用於一使用一時間訊框格式的無線電信系統中，其中基地台在一下傳導引時槽內傳送從 Y 個連續元件之一已預先決定數量的 X 個下傳同步碼中選擇的一同步碼，其中 X 和 Y 是大於 15 的整數。在 3GPP 的低碼片率選擇中，一般將 X 和 Y 分別指定為 32 和 64。以一已預先決定的碼片率傳送信號，以及由 UE 接收通信信號並以至少和此碼片率一樣快的取樣率將其取樣。

UE 具有一用於處理已接收通信信號取樣點的同步電路。此同步電路具有一同步碼決定電路，其以至少和碼片率一樣快的一輸入率接收取樣點，並以比此取樣輸入率更快的一處理率處理連續取樣點的集合。此同步碼決定電路包括複數 M 個 Y 元件相關器，其中 $M \leq X/2$ ，其各自具有一用於以取樣輸入率並聯接收已接收通信信號取樣點的輸入。此相關器關聯取樣點的各個集合和 X 個下傳同步碼之集合的至少兩個同步碼。將一偵測電路和相關器有效地結合，用以偵測及追蹤下傳同步碼與連續取樣點集合的正的相關性。每個相關器具有一用於為取樣點之各個集合以至少兩倍之取樣輸入率輸出碼相關性的輸出，致使在處理進一步的通信信號取樣點前，相關器共同地輸出到用於所有 X 個同步碼的偵測電路相關性資料。

在下傳同步碼之已預先決定數為 32 的位置，其各自具有 64 個連續元件，在同步碼決定電路內不會有超過 16 個相關器。較佳的是，用於一般指定為 3GPP 類型系統的此同步碼決定電路內不再有 8 個以上的相關器。各個相關器以並聯方式、以取樣輸入率接收已接收的通信信號取樣點並關聯取樣點的各個集合和一輸入率期間內之 32 個下傳同步碼之集合的

至少四個同步碼。較佳的是，此同步碼決定電路內的每個相關器包括 N 個匹配濾波器，其各自關聯已接收通信信號取樣點集合之 $64/N$ 個元件區段與一輸入率期間內之 32 個下傳同步碼之集合之至少四個同步碼的對應的 $64/N$ 個元件區段。在一個實施例中，此同步碼決定電路內的各個相關器包括關聯 4 個元件區段的 8 個匹配濾波器。

UE 接收一已指定通道 (BCH) 的資料，其傳送於一已預先定義系統時間訊框結構之已選擇時槽內的一主要共用控制實體通道 (P-CCPCH) 上，致使此 UE 繼續與一傳送此 BCH 資料之基地台的雙向式通信。各個已傳送下傳同步碼皆具有由一指定時槽內傳送之中間碼序列指示的一調變，且一連續下傳同步碼的已指定調變序列識別 BCH 資料的位置。因此，此 UE 也較佳具有一中間碼序列決定電路及一相位調變序列偵測電路。此中間碼序列決定電路和同步碼決定電路有效地結合以根據相關位置決定各自的已傳送中間碼序列及決定一已偵測下傳同步碼的識別。相位調變序列偵測電路有效地結合此中間碼序列決定電路及同步碼決定電路，用以根據由此同步碼決定電路偵測之下傳同步碼及由此中間碼序列決定電路決定之中間碼序列決定連續已偵測下傳同步碼之相位調變的序列。

較佳的是，此同步碼決定電路包括一雜訊估測電路及一結合同步碼決定電路之偵測電路的自動頻率控制電路 (AFC)。此雜訊估測電路提供具有一雜訊估測的偵測電路，該雜訊估測為同步碼偵測的根據。偵測電路控制 AFC 以產生一頻率修正信號，其與已接收之通信取樣點輸入結合為產生電路的中間碼序列。

在低碼片率 3GPP 指定系統中，各個同步碼從與各已傳送下傳同步碼一起傳送以指示該已傳送碼之調變的中間碼序列顯示中間碼序列的一已預先定義的集合。故中間碼序列決定電路較佳具有一緩衝器、至少一中間碼序列相關器、一中間碼序列產生器及一中間碼序列決定電路。此緩衝器具有一用於從同步碼決定電路接收 AFC 已修正通信取樣點的輸入。此中間碼序列產生器具有一用於從同步碼決定電路接收已決定同步碼的輸入並根據此已決定之同步碼顯示之中間碼序列的已預先定義的集合連續地產生中間碼序列。中間碼序列相關器具有一用於從符合已指定時槽之一中間碼序列部份之緩衝器接收信號取樣點之集合的輸入、一用於從中間碼序列產生器接收已產生中間碼序列的輸入、及一用於輸出相關性資料到中間碼序列決定電路的輸出。此中間碼序列決定電路根據出自符合指定時槽之一中間碼序列部份之緩衝器之信號取樣點的集合和產生自中間碼序列產生器之中間碼序列間的相關性資料，用以決定與已決定之同步碼一起傳送及由此已決定同步碼顯示之中間碼序列之已預先定義集合的中間碼序列。中間碼序列決定電路具有一用於輸出一選擇信號到中間碼序列產生器的輸出，其依序具有一根據此選擇信號以輸出一中間碼序列至相位調變序列偵測電路的輸出。較佳的是，在此同步碼決定電路中有做為中間碼序列相關器的複數個中間碼序列相關器和相關器。

此相位調變序列偵測電路較佳包括一緩衝器、一相位相關器裝置、以及一相位序列決定電路。此相位調變序列偵測電路的緩衝器具有一用於從同步碼決定電路接收通信取樣點的輸入。相位相關器裝置從符

合已接收信號取樣點之同步碼部份之相位調變序列偵測電路的緩衝器接收信號取樣點的集合、從中間碼序列產生器接收已選擇的中間碼序列及輸出相位相關性資料至序列決定電路。序列決定電路識別符合已決定同步碼之信號取樣點之連續集合的相位序列。序列決定電路具有一用於從相位相關器裝置接收相位相關性資料的輸入及一用於在偵測一已指定相位序列時輸出一識別 BCH 資料之位置之信號的輸出。在該中間碼序列決定電路內的緩衝器可選擇性地做為此相位調變序列偵測電路的緩衝器。

熟習此項技藝之人士由下列詳細說明中將明顯瞭解到本發明的其他目的和優點。

【實施方式】

請參考圖 3，其為一依照使用一 1.28 兆週/秒碼片率之一般 3GPP 說明書描述與一無線電信系統共同使用之用於一使用者裝備(UE)的一接收器部份的區塊圖。此 UE 透過一天線(無說明)接收無線信號及使用至少 1.28 兆週/秒的碼片率從中取樣。較佳以此碼片率的兩倍或其他倍數完成取樣。一個高於此碼片率的取樣率可改善成果，但一過高的取樣率可能需要額外的處理裝備費用才能維持有效的處理速度。以兩倍碼片率完成取樣在此項技藝中有許多已知的可用的處理選擇。舉例說明，可單獨地處理交替取樣點為兩個不同的資料串，或交替地，依照傳統方法選擇地結合取樣點。

圖 3 所示之同步處理電路是設計用於依照 3GPP 指定之 1.28 兆週/秒選擇訊框格式產生有關一基地台所傳送之通信信號之計時的資訊，用以使 UE 與該基地台通信。當偵測一 SYNC-DL 碼之適當的調變序列

時，如上述之序列 S1，此 UE 可於稍後讀取一在超訊框之時槽 0 內一 P-CCPCH 上傳送之廣播通道 (BCH) 中之基地台所傳送的資料，其接著可使 UE 繼續與傳送此 BCH 資料的基地台進行雙向通信。此同步處理電路具有三個主要元件：一 SYNC-DL 決定電路 10、一中間碼序列決定電路 20 及一相位調變序列偵測電路 30。

此 SYNC-DL 決定電路 10 具有複數個 M 並聯匹配濾波器/相關器 121 至 12M，其輸出相關性資料到一偵測電路 13。將已接收之通信信號取樣點輸入到此相關器 121 至 12M 的每一個。相關器 121 至 12M 的每一個也具有一來自一同步碼產生器 11 的輸入，以便能關聯對照 32 個不同 SYNC-DL 碼之其中一個所處理之取樣點的一集合。

在一般指定的 1.28 兆週/秒選擇中，各個 SYNC-DL 碼具有 64 個元件，以便安裝相關器 121 至 12M 用於一度處理 64 個已接收信號取樣點的集合。如圖 4 所述，較佳安裝相關器 121 至 12M 的每個相關器做為 N 個匹配濾波器的組合，各自具有一有關的平方或相似的裝置，及一計算器。每個匹配濾波器處理一不同的區段，其中 64 個已接收信號取樣點之一集合的長度為 $64/N$ 。將一 SYNC-DL 碼的對應區段寄給此各匹配濾波器的一碼輸入。每個匹配濾波器具有一輸出，其輸出一信號到一各自的平方或相似裝置，其依次共同地輸出信號到一計算器，該計算器加總共同的區段輸出以提供相關器的一輸出。

相關器 121 至 12M 以一第一輸入率接收信號取樣點，但卻更加快速地操作，以便在處理後來的信號取樣點前能使各相關器為至少兩個不同的 SYNC-DL

碼輸出相關性資料。舉例說明，請參考圖 4，對於一已知的取樣輸入率 (i_r)，每個到此 N 個匹配濾波器之每一個之 i_r 期間的來自 SYNC-DL 碼產生器 11 的碼輸入率至少是八個 (8) 碼元件。由此 N 個匹配濾波器的每一個接收一 SYNC-DL 碼之四個元件的每個對應集合後，將相關性資料輸出平方、共同地加總、並於之後輸出。由於相關器 121 至 12M 的每一個是在每個取樣輸入率期間的至少兩個 SYNC-DL 碼上面處理，在不引起任何重要處理延遲的前提下所要求的相關器的數量 M 將不會超過可能碼的數量的一半。

在較佳結構中，相關器 121 至 12M 的每一個較佳以每個取樣輸入率期間處理四個 SYNC-DL 碼的速度操作，故使用八個 ($M=8$) 相關器，即可能碼的數目 (32) 除以率因子 (4)。此較佳實施例中的每個相關器是由長度 4 的八個 ($N=8$) 匹配的濾波器組成的，即碼長度 (64) 除以區段數 (8)。由一元件處理的觀點，為了已處理之信號取樣點的每個元件，由各匹配濾波器處理 SYNC-DL 碼的 16 個元件。

偵測電路 13 由相關器 121 至 12M 接收輸出並在一已選擇數量的訊框上追蹤正的相關性。提供一個也接收通信信號取樣點及輸出一雜訊估測的雜訊估測電路 15。偵測電路 13 使用來自此雜訊估測電路 15 的雜訊估測以決定來自相關器 121 至 12M 之其中一個的輸出是否為正的。較佳在一用於一 SYNC-DL 碼相關性的相關器輸出超過乘以一已選擇雜訊係數常數的雜訊估測時偵測一正相關性。

若相同的 SYNC-DL 碼在較佳是八個的複數個次訊框上的相同的相關位置上產生一正相關性時，此偵測電路決定其已識別已接收之特定的 SYNC-DL 碼與

通信信號內 DwPTS 的相關位置，其依次提供此次訊框之每一個的時槽 0 的位置及相關的中間碼序列。

較佳提供一自動頻率控制(AFC)電路 16，其由偵測電路 13 控制，用以調整提供給中間碼序列偵測電路 20 之一緩衝器 21 的輸入信號的頻率。此 AFC 的一輸出與信號取樣輸入透過一混頻器 17 混頻，用以提供一已調整取樣輸入的頻率給中間碼序列偵測電路。AFC，傳送器恢復可和 SYNC-DL 碼決定一起完成，以便讓後續的步驟能執行一致的處理。連同 SYNC-DL 碼的每個正向偵測，偵測電路傳送一控制信號到 AFC 16。在經由偵測電路 13 的 SYNC-DL 的決定完成時也完成此 AFC 處理。交替地，可在 SYNC-DL 決定電路 10 的輸入上設置混頻器 17，以便製造 AFC 相關性到輸入信號，其中電路 10 在繼續其決定功能時進行接收。此用於混頻器 17 的交替位置也在序列決定電路 30 的輸入的前面。

一旦 SYNC-DL 決定電路 10 由 32 個 SYNC-DL 碼中決定何為從一基地台接收的 SYNC-DL 碼時，中間碼序列選擇電路便可操作決定四個基本中間碼序列中何為傳送已接收 SYNC-DL 碼之基地台傳送之 P-CCPCH 中所使用的基本中間碼序列。在一般指定的 3GPP 系統中，P-CCPCH 是由兩個通道 P-CCPCH1 和 P-CCPCH2 組成的，其對應到訊框時槽 0 之首要的兩個碼通道上。

中間碼序列選擇電路 20 包括一從 SYNC-DL 決定電路 10 之偵測電路 13 接收 SYNC-DL 碼識別及相關計時資訊的中間碼序列產生器。接著中間碼序列產生器 23 從與先前由偵測電路 13 識別之 SYNC-DL 碼相關的四個 128 個位元中間碼序列的每一個產生 144

個位元中間碼序列。決定 DwPTS 的相關位置後，將符合後續時槽 0 中間碼序列之位置的取樣點從一緩衝器 21 輸入到一關於代表 P-CCPCH1 之第一碼通道的匹配濾波器/相關器 24a 和一代表第二碼通道 P-CCPCH2 的已匹配濾波器/相關器 24b。這些輸入相互關聯到一得自於符合指定 SYNC-DL 碼之四個基本中間碼序列之每一個的中間碼序列產生器 23 的一輸入。為了從四個中間碼序列中識別何為基地台傳送的中間碼序列，決定電路 26 從已匹配的濾波器/相關器 24a 及 24b 接收中間碼序列之各個重複比較的相關性。較佳的是，做出與接收於一第二選擇相關性因子整數乘以雜訊估測 15 之雜訊估測相比的決定。

當中間碼序列偵測電路 20 正在決定中間碼序列時，匹配濾波器/相關器 121 至 12M 不需被 SYNC-DL 決定電路 10 使用。因此，可安裝中間碼序列偵測電路 20 使用此匹配濾波器/相關器 121 至 12M 做為已匹配的濾波器/相關器 24a 及 24b。硬體的重新使用可提供有效的實行。

同樣的，使用兩個已匹配的濾波器/相關器 24a 及 24b 可適應用於 P-CCPCH 上間隔的時間傳送多樣性。在此情形下，以正常操作使用兩個中間碼序列及一半的中間碼序列的功率。發生兩個中間碼序列的偵測並由此決定裝置一致地將其結合。

當決定一正向中間碼序列決定時，決定電路 26 輸出一中間碼序列選擇信號給依次輸出已識別之中間碼序列給序列偵測電路 30 的中間碼序列產生器 23。

此序列偵測電路 30 包括一接收信號取樣點的緩衝器 31、調變相關器 32 及一決定電路 34。可再使用

中間碼序列決定電路的緩衝器 21 做為緩衝器 31，在此情形下，序列偵測電路在不改變上述混頻器 17 之位置的情形下利用 AFC。

序列偵測電路 30 從 SYNC-DL 決定電路 10 的偵測電路 13 接收已識別的 SYNC-DL 碼和 DwPTS 位置資訊，並從中間碼序列偵測電路 20 接收中間碼序列資料。調變相關器 32 從已儲存入已接收通信取樣點的緩衝器 31 接收輸入，並輸出資料到決定電路 34。相關器 32 關聯 DwPTS 內 SYNC-DL 碼的 QPSK 調變與用於次訊框系列的已識別中間碼序列。將此資訊輸出到決定電路 34。提供各自的相關器以分別偵測 SYNC-DL 和中間碼序列碼的相位。交替地，可共享一單一相關器以偵測 SYNC-DL 與中間碼序列碼的相位。

決定電路 34 計算已決定之中間碼序列和四個或更多個連續 SYNC-DL 碼間的相位影響。此決定電路 34 決定是否已偵測一已選擇的序列，例如上述的 S1 序列。當偵測已選擇的調變序列時，此決定電路 34 輸出超訊框計時 (SFT) 以識別一超訊框的開始，其中 BCH 資料傳送於時槽內的 P-CCPCH 上。此於 3GPP 中一般說明為接在 DwPTS 之調變之 S1 序列後的下一個超訊框。

【圖式簡單說明】

圖 1 是一描述用於一 3GPP 系統之 1.28 兆週/秒選擇之訊框結構的叢發圖。

圖 2 是一用於由一 3GPP 系統之 1.28 兆週/秒選擇之內容中的一 UE 建立同步之通信之一方法的流程圖。

圖 3 是描述依照本發明之教導所製造之一 UE 接

收器的元件的區塊圖。

圖 4 是圖 3 之 UE 接收器的一匹配濾波器/相關器成分的延伸區塊圖。

【元件符號說明】

10	同步下傳 (SYNC-DL) 決定電路
11	同步碼產生器
121, 12M	相關器
13	決定電路
15	雜訊估測電路
16	自動頻率控制電路
17	混頻器
20	中間碼序列決定電路
21, 31	緩衝器
23	中間碼序列產生器
24a, 24b	匹配濾波器/相關器
26, 34	決定電路
30	相位調變序列偵測電路
32	調變相關器

五、中文發明摘要：

一使用者裝備(UE)具有一種電路，其執行用於如第三代合作計劃(3GPP)制訂之全球行動通信系統(UMTS)分時雙工(TDD)標準之低碼片率選擇的獲取。本發明實行基礎 SYNC 碼之偵測；使用之中間碼碼序列的決定及根據 SYNC 碼調變序列偵測超訊框計時。這使能讀取一完整的廣播通道(BCH)信息。

六、英文發明摘要：

A User Equipment (UE) has a circuit that performs the acquisition for the low chip rate option of the Universal Mobile Telecommunication System (UMTS) Time Division Duplex (TDD) standard as formulated by the Third Generation Partnership Project (3GPP). The present invention implements the detection of the basic SYNC code; the determination of the midamble used and the detection of the superframe timing based on SYNC code modulation sequence. This enables reading of a full Broadcast Channel (BCH) message.

十一、圖式：

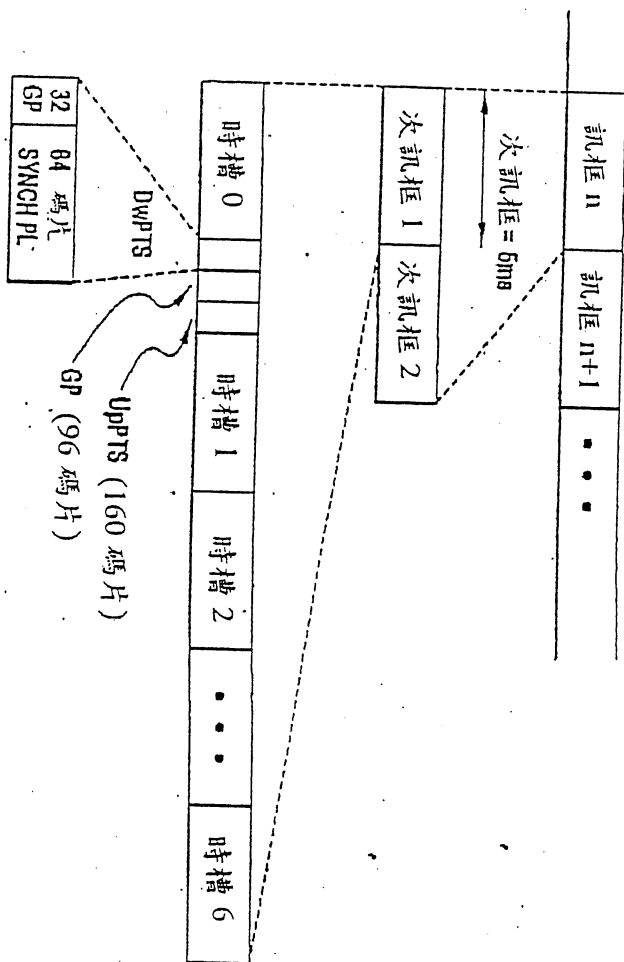


圖 1
先前技藝

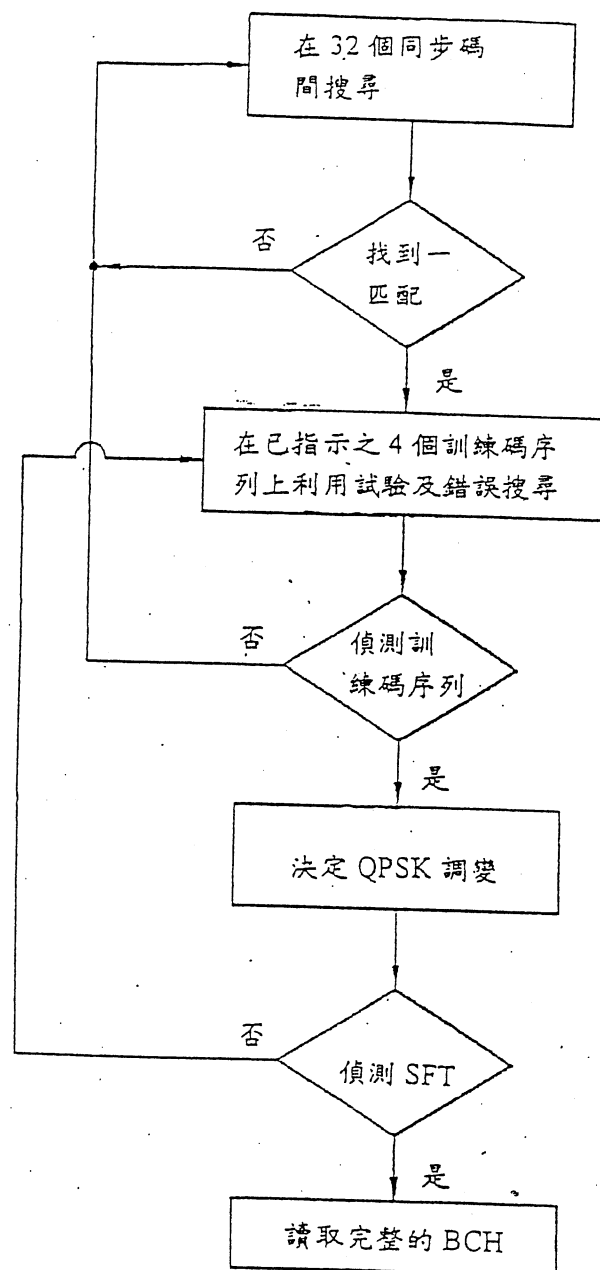


圖 2
先前技藝

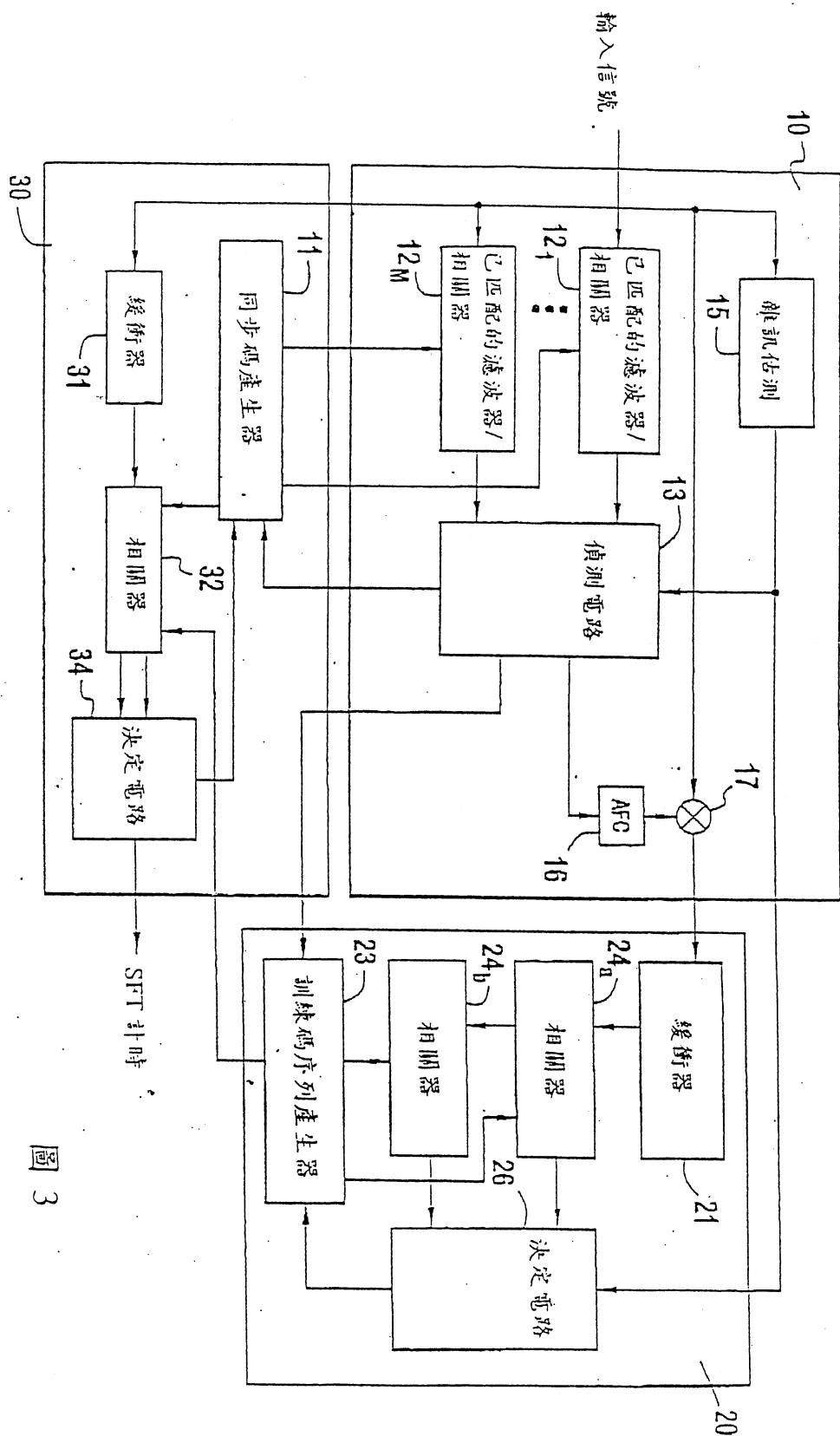


圖 3

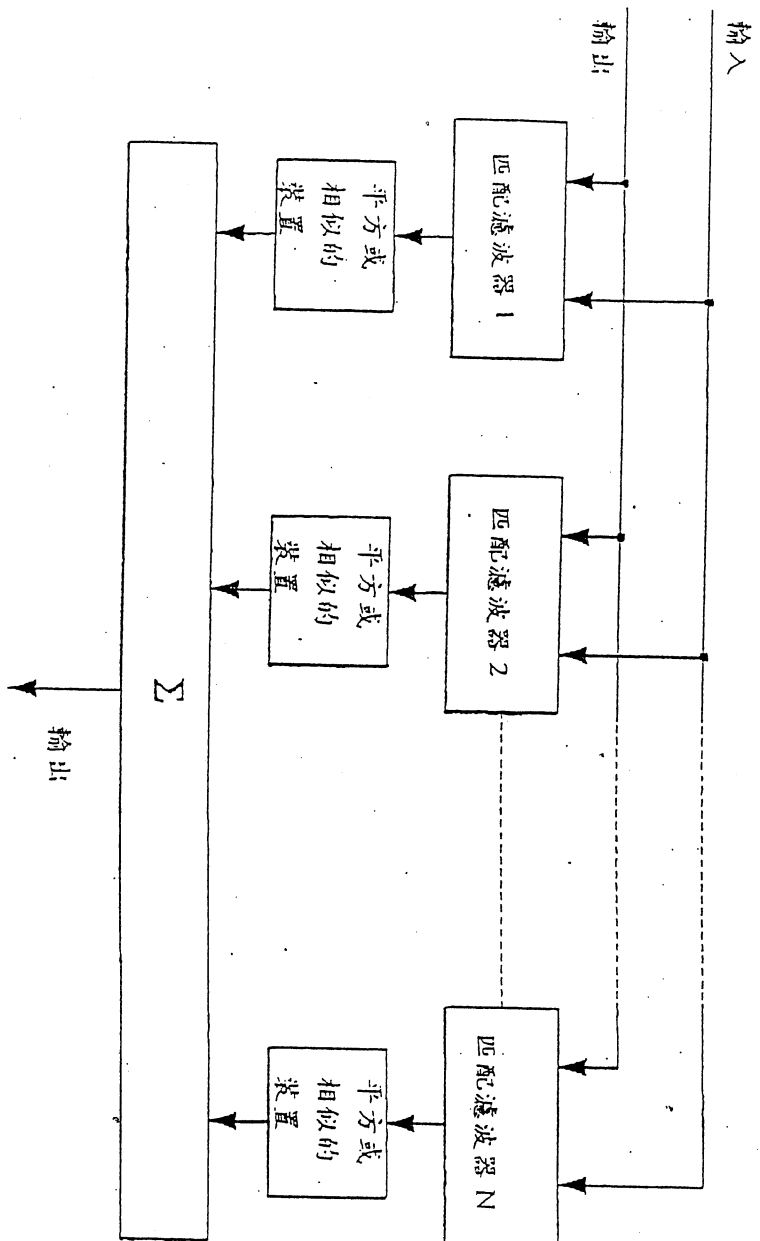


圖 4

七、指定代表圖：

(一)本案指定代表圖為：第 (三) 圖。

(二)本代表圖之元件符號簡單說明：

10	同步下傳 (SYNC-DL) 決定電路
11	同步碼產生器
121, 12M	相關器
13	決定電路
15	雜訊估測電路
16	自動頻率控制電路
17	混頻器
20	中間碼序列決定電路
21, 31	緩衝器
23	中間碼序列產生器
24a, 24b	匹配濾波器 / 相關器
26, 34	決定電路
30	相位調變序列偵測電路
32	調變相關器

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：
無。

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：94135398

※ 申請日期：97. 10. 11

※ IPC 分類：H04B 1/707 (2006.01)

一、發明名稱：(中文/英文)

行動式通信系統中低碼片選擇率之獲取電路

ACQUISITION CIRCUIT FOR LOW CHIP RATE OPTION FOR MOBILE
TELECOMMUNICATION SYSTEM

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商數位際技術公司 (InterDigital Technology Corporation)

代表人：(中文/英文) 唐納德 M. 伯利斯/DONALD M. BOLES

住居所或營業所地址：(中文/英文)

美國德拉威州 19801 威明頓德拉威大道 300 號

(300 Delaware Avenue, Wilmington, DE 19801, U.S.A.)

國 籍：(中文/英文) 美國 US

三、發明人：(共 2 人)

發明人 1：

姓 名：(中文/英文) 愛爾帕司藍 德米爾/ALPASLAN DEMIR

國 籍：(中文/英文) 土耳其/TURKEY

發明人 2：

姓 名：(中文/英文) 費堤 M. 歐茲魯特/FATIH M. OZLUTURK

國 籍：(中文/英文) 美國 US

十、申請專利範圍：

1. 一種使用者設備 (UE)，其用於一無線電信系統中，該 UE 包含：

接收及取樣通信信號的裝置，其中該通信信號具有一時間訊框格式、一預定的傳送速率，及選自複數個具有一預定數目元件集合的下傳同步碼的一同步碼；

一同步碼決定電路，用以處理連續接收的通信信號取樣集合，每一連續取樣集合在一以至少和該傳輸率一樣快的一輸入率為基礎的一輸入期間也具有該預定數目的元件，該同步碼決定電路包含一相關器構件及一偵測電路；

該相關器構件用以將一連續的取樣集合與該下傳同步碼集合的每一同步碼進行關聯，以及用來在一輸入期間輸出所有同步碼的偵測電路關聯數據；以及

一偵測電路有效地與該相關器構件操作關聯，以偵測及追蹤下傳同步碼與連續取樣集合的正相關性。

2. 如申請專利範圍第 1 項的 UE，其中該相關器構件包含複數相關器，每一相關器具有一輸入，用以平行接收所接收的通信信號取樣，以及具有一第二輸入，用以接收同步碼元件，使得每一相關器用來在一輸入期間將一連續的取樣集合與至少兩個不同的同步碼進行關聯。
3. 如申請專利範圍第 2 項的 UE，其中該輸入期間是根據一至少為該傳輸速率二倍的速率，其中在該相關器構件中具有不超過八個相關器，其中，在一輸入率期間，每一相關器以一至少 32 個下傳同

步碼集合的至少 4 個同步碼而平行接收以及關聯一所接收的通信信號集合。

4. 如申請專利範圍第 3 項的 UE，其中每一相關器包含匹配濾波器，每一匹配濾波器用來在一輸入期間將該至少 32 個下傳同步碼集合的至少四個同步碼的一對應元件子集與一信號取樣集合的一子集進行關聯。
5. 如申請專利範圍第 4 項的 UE，其中每一相關器包含 16 個匹配濾波器，其中每一匹配濾波器用來關聯 64 元件取樣集合的 4 個元件子集。
6. 如申請專利範圍第 1 項的 UE，設置以接收一指定通道(BCH)的數據，該數據在一預定系統時框架構的選定時槽中於一主要共用控制實體通道(P-CCPCH)上運送，其中每一下傳同步碼具有一藉由在一指定時槽中傳送的一中間碼所指示的調變，且其中連續下傳同步碼的一指定調變序列辨識該 BCH 數據的位置，該 UE 更包含：

一中間碼決定電路，與該同步碼決定電路有效地關聯，以根據該相對位置以及一偵測的下傳同步碼的識別決定各自的中間碼；以及

一相位調變序列偵測電路，與該中間碼決定電路及該同步碼決定電路有效地關聯，以根據由該同步碼決定電路所偵測的下傳同步碼以及根據由該中間碼決定電路所決定的中間碼來決定連續偵測的下傳同步碼的相位調變序列。

7. 如申請專利範圍第 6 項的 UE，其中：

該同步碼決定電路包含一雜訊估測電路以及一與該偵測電路關聯的自動頻率控制電路(AFC)；

該雜訊估測電路向該偵測電路提供一雜訊估

測，且同步碼偵測是以該雜訊估測為基礎；以及該偵測電路控制該 AFC，以產生一頻率修正信號，該頻率修正信號與輸入到該中間碼決定電路的所接收通信取樣混合。

8. 如申請專利範圍第 7 項的 UE，其中每一同步碼指出一預定的中間碼集合，且該集合其中之一與每一個下傳同步碼共同包含於其中，以指示那個碼的調變，其中：

該中間碼決定電路包含一緩衝器、一中間碼相關器構件、一中間碼產生器及一中間碼決定電路；

該緩衝器具有一從該同步碼決定電路接收 AFC 已修正通信信號取樣的輸入；

該中間碼產生器具有一從該同步碼決定電路接收所決定的同步碼的輸入，並且根據所決定的同步碼所指出的該預定中間碼集合而連續地產生該中間碼；

該中間碼相關器構件具有一從對應該指定時槽的一中間碼部份的緩衝器中接收通信信號取樣集合的輸入、一從該中間碼產生器中接收所產生中間碼的輸入、以及一輸出相關數據到該中間碼決定電路的輸出；以及

該中間碼決定電路，根據對應該指定時槽的一中間碼部份的緩衝器中的通信信號取樣集合以及從該中間碼產生器所產生的中間碼之間的相關數據，而決定哪些由所決定的同步碼指出的預先決定的中間碼集合中的中間碼與所決定的同步碼共同包含於其中，以及具有一輸出，用以輸出一選擇信號到該中間碼產生器，該中間碼產生器同

樣具有一輸出，用以根據該選擇信號輸出一中間碼到該相位調變序列偵測電路。

9. 如申請專利範圍第 8 項的 UE，其中：

該中間碼相關器構件包含複數個中間碼相關器；

該同步碼決定電路的相關器構件包含複數個相關器，每一相關器具有一輸入，用以平行接收所接收的通信信號取樣，以及一第二輸入，用以接收該同步碼元件，使得每一相關器在一輸入期間將至少兩不同的同步碼與一連續的取樣集合進行關聯；以及

在該同步碼決定電路的相關器構件中的相關器用來做為該中間碼相關器。

10. 如申請專利範圍第 8 項的 UE，其中：

該相位調變序列偵測電路包含一緩衝器、一相位相關裝置以及一相位序列決定電路；

該相位調變序列偵測電路的緩衝器具有一輸入，用以從該同步碼決定電路接收通信信號取樣；

該相位相關裝置用以對應所接收通信信號取樣的同步碼部份而從該相位調變序列偵測電路的緩衝器中接收通信信號取樣集合以及從該中間碼產生器中接收所選擇的中間碼，並且將該相位相關數據輸出到該相位序列決定電路；以及

該序列決定電路辨識對應所決定同步碼的該通信信號取樣的連續集合的相位序列，該序列決定電路具有一輸入，用以從該相位相關裝置接收相位相關數據，並且具有一輸出，以在偵測到一指定的相位序列時，輸出一信號辨識該 BCH 數據的位置。

11. 如申請專利範圍第 10 項的 UE，其中在該中間碼決定電路中的緩衝器用來作為該相位調變序列偵測電路的緩衝器。

12. 一種用以在一無線電通信系統中處理接收的通信信號的方法，該無線電系統使用一時框格式，其中基站以一預定的傳送速率在一下傳導引時槽中傳送選自複數個具有一預定數目元件的下傳同步碼集合中的一同步碼，該方法包含：

取樣接收的通信信號，該通信信號是接收自一時框格式的一下傳導引時槽，且該通信信號具有一預定的傳送速率和選自複數個具有一預定數目元件的下傳同步碼集合中的一同步碼；

處理連續接收通信信號取樣的集合，其中每一連續取樣集合也具有一預定數目的元件，在一根據一輸入速率至少與該傳送速率一樣快的一輸入期間，包含：

將一連續取樣集合與該下傳同步碼集合的每一同步碼進行關聯，並且在一輸入期間輸出所有同步碼的關聯數據；以及

偵測下傳同步碼與該連續取樣集合的正相關。

13. 如申請專利範圍第 12 項的方法，其中該關聯包含使用複數個相關器以平行地接收所接收的通信信號取樣以及同步碼元件，使得每一相關器在一輸入期間將一連續取樣集合與至少兩不同的同步碼進行關聯。

14. 如申請專利範圍第 13 項的方法，其中該輸入期間是根據一至少為該傳輸速率二倍的輸入速率，其中在該集合關聯中使用不超過八個相關器，其中

每一相關器在一輸入率期間將每一取樣集合與一至少 32 個下傳同步碼集合的至少四個同步碼進行關聯。

15. 如申請專利範圍第 14 項的方法，其中每一相關器包含匹配濾波器，以用來在一輸入期間，將一信號取樣集合的一子集與該下傳同步碼集合的至少四個同步碼的對應元件子集進行關聯。

16. 如申請專利範圍第 15 項的方法，其中每一相關器包含 16 個匹配濾波器，其中每一匹配濾波器關聯 64 個元件的取樣集合的 4 個元件子集。

17. 如申請專利範圍第 13 項的方法，其中該接收的通信信號包含一指定通道(BCH)的數據，該數據在一預定系統時框架構的選定時槽中於一主要共用控制實體通道(P-CCPCH)上運送，其中每一下傳同步碼具有一藉由在一指定時槽中的一中間碼所指示的調變，且其中連續下傳同步碼的一指定調變序列辨識該 BCH 數據的位置，該方法更包含：

根據一偵測的下傳同步碼的識別及相對位置以決定一各自的中間碼；以及

根據該偵測的下傳同步碼以及一決定的擾亂碼來決定連續偵測的下傳同步碼的相位調變序列。

18. 如申請專利範圍第 17 項的方法，其更包含：

使用一雜訊估測電路以產生一雜訊估測，且同步碼偵測是以該雜訊估測為基礎；以及

使用一自動頻率控制電路(AFC)產生一頻率修正信號，該頻率修正信號與該關聯之前所接收的通信取樣混合。