

[51] Int. Cl.

G02F 1/136 (2006.01)

G02F 1/1333 (2006.01)

G02F 1/13 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200610105662.0

[43] 公开日 2007 年 1 月 24 日

[11] 公开号 CN 1900802A

[22] 申请日 2006.7.17

[21] 申请号 200610105662.0

[30] 优先权

[32] 2005. 7. 19 [33] KR [31] 2005 – 65284

[71] 申请人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 全 珍 郑旼京

[74] 专利代理机构 中科专利商标代理有限责任公司
代理人 戎志敏

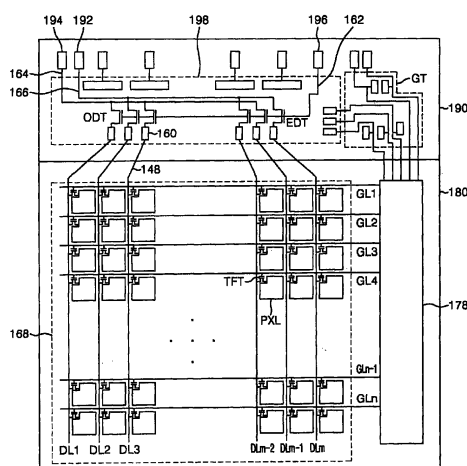
权利要求书 6 页 说明书 15 页 附图 11 页

[54] 发明名称

液晶显示面板及其测试与制造方法

[57] 摘要

一种简化其测试和制造的液晶显示面板 (LCD)。所述 LCD 面板包括 (形成于基板上) 栅极线、数据线以及包含像素晶体管的像素。所述 LCD 面板还包括形成在驱动 IC (集成电路) 的封装区中的多个测试晶体管 (如, 用于驱动奇数和偶数数据线的测试晶体管), 用于驱动数据线。在将驱动 IC (驱动器 IC 封装) 附着于 (如, 固定到) 驱动 IC 封装区之前的测试期间, 可选择性地激活 (导通) 所述多个测试晶体管。所述 LCD 面板还可以包括用于驱动奇数和偶数栅极线的多个栅极测试晶体管。



1. 一种液晶显示面板，包括：
形成于基板上的栅极线；
与栅极线交叉的数据线；
多个像素晶体管，每一像素晶体管与栅极线和数据线相连；
多个形成于数据线和栅极线的交叉点的像素电极，每一像素电极与各个像素晶体管相连；以及
多个数据测试晶体管，配置用于驱动数据线，
其中，多个数据测试晶体管形成于驱动集成电路的封装区内。
2. 如权利要求1所述的液晶显示面板，其中，所述封装区配置用于容纳驱动集成电路芯片。
3. 如权利要求2所述的液晶显示面板，其中，所述多个数据测试晶体管配置用于基于液晶显示面板当前是否包括所述驱动集成电路，来导通或切断上述数据测试晶体管。
4. 如权利要求1所述的液晶显示面板，其中，当液晶显示面板包括驱动集成电路时，切断所述多个数据测试晶体管。
5. 如权利要求1所述的液晶显示面板，其中，当液晶显示面板包括驱动集成电路，并且驱动集成电路配置用于驱动数据线时，切断所述多个测试晶体管。
6. 如权利要求1所述的液晶显示面板，其中，当驱动集成电路固定于液晶显示面板上时，切断所述多个数据测试晶体管。
7. 如权利要求1所述的液晶显示面板，其中，多个数据测试晶体管包括：
与数据线中的奇数数据线相连的奇数数据晶体管；以及
与数据线中的偶数数据线相连的偶数数据晶体管。
8. 如权利要求4所述的液晶显示面板，还包括：
奇数数据测试焊点和奇数数据测试线，配置用于向奇数数据测试晶体管提供数据测试信号；

偶数数据测试焊点和偶数数据测试线，用于向偶数数据测试晶体管提供数据测试信号；以及

数据控制线和数据控制焊点，用于向奇数和偶数数据测试晶体管的栅极提供控制信号。

9. 如权利要求4所述的液晶显示面板，还包括：

数据测试焊点和数据测试线，配置用于向奇数和偶数数据测试晶体管提供数据测试信号。

10. 如权利要求9所述的液晶显示面板，还包括：

奇数数据控制线和奇数数据控制焊点，用于向奇数数据测试晶体管的栅极提供奇数控制信号；以及

偶数数据控制线和偶数数据控制焊点，用于向偶数数据测试晶体管的栅极提供偶数控制信号。

11. 如权利要求4所述的液晶显示面板，还包括：

数据测试焊点和数据测试线，配置用于向数据测试晶体管提供数据测试信号；

数据控制线和数据控制焊点，用于向数据测试晶体管的栅极提供控制信号。

12. 如权利要求1所述的液晶显示面板，还包括：

多个与栅极线相连的栅极测试晶体管。

13. 如权利要求12所述的液晶显示面板，其中，所述多个栅极测试晶体管包括：

与栅极线中的奇数栅极线相连的奇数栅极测试晶体管；以及

与栅极线中的偶数栅极线相连的偶数栅极测试晶体管。

14. 如权利要求13所述的液晶显示面板，还包括：

奇数栅极测试线和奇数栅极测试焊点，配置用于向奇数栅极测试晶体管提供栅极测试信号；

偶数栅极测试线和偶数栅极测试焊点，配置用于向偶数栅极测试晶体管提供栅极测试信号；

奇数栅极控制线和奇数栅极控制焊点，配置用于向奇数栅极测试晶体管的栅极提供控制信号；以及

偶数栅极控制线和偶数栅极控制焊点，配置用于向偶数栅极测试晶体管的栅极提供控制信号。

15. 如权利要求 13 所述的液晶显示面板，还包括：

栅极测试线和栅极测试焊点，配置用于向奇数和偶数栅极测试晶体管提供栅极测试信号；

奇数栅极控制线和奇数栅极控制焊点，配置用于向奇数栅极测试晶体管的栅极提供控制信号；以及

偶数栅极控制线和偶数栅极控制焊点，配置用于向偶数栅极测试晶体管的栅极提供控制信号。

16. 如权利要求 13 所述的液晶显示面板，还包括：

奇数栅极测试线和奇数栅极测试焊点，配置用于向奇数栅极测试晶体管提供栅极测试信号；

偶数栅极测试线和偶数栅极测试焊点，配置用于向偶数栅极测试晶体管提供栅极测试信号；

栅极控制线和栅极控制焊点，配置用于向奇数和偶数测试晶体管的栅极提供控制信号。

17. 如权利要求 1 所述的液晶显示面板，还包括形成于基板上的栅极驱动器，配置用于依次驱动栅极线。

18. 如权利要求 17 所述的液晶显示面板，还包括形成于封装区内的信号提供焊点，配置用于向栅极驱动器提供驱动信号。

19. 如权利要求 18 所述的液晶显示面板，还包括与信号提供焊点共同相连的测试信号提供焊点，配置用于在测试过程中提供测试信号。

20. 一种方法，包括以下步骤：

提供液晶显示面板，所述液晶显示面板包括形成于基板上的栅极线、与栅极线交叉的数据线、与栅极线和数据线相连的像素晶体管、与像素晶体管相连的像素电极、以及用于驱动数据线的多个数据测试晶体管，其中，多个数据测试晶体管形成于驱动集成电路的封装区内。

21. 如权利要求 20 所述的方法，还包括以下步骤：

在液晶显示面板显示图像时，停用多个测试晶体管。

22. 如权利要求 20 所述的方法, 其中所述提供步骤包括形成测试晶体管的子步骤, 形成测试晶体管的子步骤包括:

形成与数据线中的奇数数据线相连的奇数数据测试晶体管; 以及形成与数据线中的偶数数据线相连的偶数数据测试晶体管。

23. 如权利要求 20 所述的方法, 还包括以下步骤:

通过激活所述多个数据测试晶体管, 测试液晶显示面板是否存在缺陷。

24. 如权利要求 23 所述的方法, 其中, 所述测试步骤包括以下子步骤:

依次向每一栅极线提供栅极测试信号。

25. 如权利要求 24 所述的方法, 其中, 栅极测试信号由形成于基板上的栅极驱动器生成。

26. 如权利要求 24 所述的方法, 其中, 栅极驱动器形成于基板的一侧。

27. 如权利要求 24 所述的方法, 其中, 所述测试步骤还包括以下子步骤:

将数据测试信号施加于奇数数据线;

依次将栅极测试信号施加于每一栅极线; 以及

将数据测试信号施加于偶数数据线。

28. 如权利要求 22 所述的方法, 其中, 液晶显示面板还包括用于驱动栅极线的多个栅极测试晶体管, 以及所述测试步骤还包括以下子步骤:

通过奇数栅极测试晶体管, 同时将栅极测试信号施加于奇数栅极线;

通过奇数数据测试晶体管, 将数据测试信号施加于奇数数据线;

通过偶数栅极测试晶体管, 同时将栅极测试信号施加于偶数栅极线;

通过偶数数据测试晶体管, 将数据测试信号提供给偶数数据线。

29. 一种制造液晶显示面板的方法, 所述液晶显示面板包括: 形成于基板上的栅极线、与栅极线交叉的数据线、与栅极线和数据线相

连的像素晶体管、以及与像素晶体管相连的像素电极，所述方法包括以下步骤：

在驱动集成电路的封装区内，形成多个数据测试晶体管，配置用于驱动数据线。

30. 如权利要求 29 所述的方法，其中，所述形成步骤包括形成与奇数数据线相连的奇数数据测试晶体管和形成与偶数数据线相连的偶数数据测试晶体管的子步骤。

31. 如权利要求 30 所述的方法，还包括以下步骤：

形成奇数数据测试线，配置用于向奇数数据测试晶体管提供奇数数据测试信号；

形成偶数数据测试线，配置用于向偶数数据测试晶体管提供偶数数据测试信号；以及

形成数据控制线，用于向奇数和偶数数据测试晶体管的栅极提供控制信号。

32. 如权利要求 30 所述的方法，还包括以下步骤：

形成数据测试线，用于向奇数数据测试晶体管和偶数数据测试晶体管提供数据测试信号；

形成奇数数据控制信号，用于向奇数数据测试晶体管的栅极提供奇数控制信号；以及

形成偶数数据控制信号，用于向偶数数据测试晶体管的栅极提供偶数控制信号。

33. 如权利要求 30 所述的方法，还包括以下步骤：

形成与栅极线中的奇数栅极线相连的奇数栅极测试晶体管；以及
形成与栅极线中的偶数栅极线相连的偶数栅极测试晶体管。

34. 如权利要求 33 所述的方法，还包括以下步骤：

形成奇数栅极测试线和奇数栅极测试焊点，配置用于向奇数栅极测试晶体管提供栅极测试信号；

形成偶数栅极测试线和偶数栅极测试焊点，配置用于向偶数栅极测试晶体管提供栅极测试信号；

形成奇数栅极控制线和奇数栅极控制焊点，配置用于向奇数栅极

测试晶体管的栅极提供控制信号；以及

形成偶数栅极控制线和偶数栅极控制焊点，配置用于向偶数栅极测试晶体管的栅极提供控制信号。

35. 如权利要求 33 所述的方法，还包括以下步骤：在基板上形成栅极驱动器，配置用于依次驱动栅极线。

36. 如权利要求 35 所述的方法，还包括以下步骤：在封装区内形成信号提供焊点，配置用于向栅极驱动器提供驱动信号。

37. 如权利要求 36 所述的方法，还包括以下步骤：形成与信号提供焊点共同相连的测试信号提供焊点，以及在测试过程中，将测试信号提供给所述测试信号提供焊点。

液晶显示面板及其测试与制造方法

相关申请的交叉引用

本申请要求 2005 年 7 月 19 日提交的韩国专利申请 No. 2005-65284 的优先权，将其全部内容一并在此作为参考。

技术领域

本发明涉及一种液晶显示 (LCD) 面板，更具体地，涉及一种能够简化其测试和制造方法的 LCD 面板。

背景技术

液晶显示器 (LCD) 通过根据接收到的图像信号，施加电场，控制穿过液晶层的光透射率，来显示图像。LCD 包括：LCD 面板，其中液晶单元排列为矩阵形式；以及驱动电路（如，设置于邻近像素阵列的外围区域），基于接收到的图像数据信号来驱动 LCD 面板。

LCD 面板的像素阵列包括薄膜晶体管 (TFT) 基板（包括与多个像素相对应的多个 TFT）和滤色器基板（如，红、绿、蓝滤波器矩阵），彼此面对，两基板之间放置有液晶材料，以及保持两基板之间的单元间隔的隔板 (spacer)。

薄膜晶体管基板具有栅极线、数据线、在栅极线和数据线的交叉点形成的薄膜晶体管 TFT（如，用作每一液晶单元的开关）、与薄膜晶体管 TFT 相连的像素电极、以及涂在这些元件上的取向膜 (alignment film)。栅极线和数据线在各自的焊点上接收来自（外围）驱动电路的信号。数据线将像素信号发送至像素电极 (TFT 的源极)，响应栅极线发送的扫描信号（在 TFT 的栅极接收），将电场施加于液晶。

滤色器基板包括形成在每一液晶单元上的滤色器、将滤色器彼此分开并反射外部光线的黑矩阵、将参考（如，地）电压提供给所有液

晶单元的公共电极、以及涂在所有这些元件上的取向膜。

薄膜晶体管基板和滤色器基板是分别制造并组装的。将液晶注入两基板之间，密封两基板，因而形成 LCD。

薄膜晶体管 TFT 基板在制造完成后要经历测试过程，用来检测信号线中的缺陷（通过确定信号线是否短路或开路）以及薄膜晶体管 TFT 内的缺陷。短路条与显示器外围的数据线和扫描线相连，并且在处理过程后被切断。对于所述信号测试过程，薄膜晶体管基板提供奇数短路条和偶数短路条，将栅极线和数据线分别与奇数线和偶数线相连。这些短路条形成于非显示（外围）区，并且在测试过程之后可以通过划线（scribing）、研磨（grinding）、或激光清理处理将它们去除。在所述去除过程中，可能会出现污染物、或者可能会通过切面引入的湿气或其它致污物来腐蚀信号线，从而降低可靠性。因此，非常需要一种能够省略短路条和短路条去除工艺的制作方法或测试过程。

在传统 LCD 中，在测试过程之后，如果面板通过测试，则将诸如驱动器 IC、和/或 IC 封装（包括 IC 芯片和多个导电图案）之类的半导体集成电路（IC）芯片在位于所述基板之一的非显示（外围）区域中的预定驱动器 IC 封装区中物理并电气地附着于基板上。短路条等形成于预定驱动器 IC 封装区的外部，如，在非显示（外围）区的另一部分。在测试过程之后，如果判断 LCD 面板质量良好，则将驱动器 IC 固定于外围区中的驱动器 IC 封装区内。

发明内容

本发明的一方面提供了一种能够简化其测试和制造方法的 LCD 面板，例如，通过避免传统短路条和相应的短路条去除过程。

依据本发明的一方面，提供了一种液晶显示面板，包括栅极线（形成于基板上）、数据线（与栅极线交叉）、与栅极线和数据线相连的像素晶体管（在栅极线和数据线的交叉点的像素区）、与像素晶体管相连的像素电极（形成于像素区中）、以及配置以驱动栅极线和/或数据线的多个测试晶体管（形成于为附着驱动集成电路而提供的预定封装区中）。多个测试晶体管可包括与数据线中的奇数数据线相连的奇数数据

测试晶体管、以及与数据线中的偶数数据线相连的偶数数据测试晶体管。多个测试晶体管还可包括与栅极线中的奇数栅极线相连的奇数栅极测试晶体管、以及与栅极线中的偶数栅极线相连的偶数栅极测试晶体管。

多个测试晶体管依据是否附着了驱动集成电路（驱动器 IC）封装而进行导通或（永久）切断。在驱动集成电路（驱动器 IC 封装）附着于（固定于）LCD 面板之前的测试期间，选择性地激活（导通）多个测试晶体管。当驱动集成电路（驱动器 IC 封装）附着（固定）于 LCD 面板时，停用（永久切断）多个测试晶体管。

这样，如果附着了驱动集成电路（驱动器 IC 封装），则永久切断多个测试晶体管。

液晶显示面板还可包括奇数数据测试线和奇数数据测试焊点，用于向奇数数据测试晶体管提供数据测试信号；偶数数据测试线和偶数数据测试焊点，用于向偶数数据测试晶体管提供数据测试信号；以及数据控制线和数据控制焊点，用于向奇数和偶数数据测试晶体管的栅极提供控制信号。

液晶显示面板还可包括奇数栅极测试线和奇数栅极测试焊点，用于向奇数栅极测试晶体管提供栅极测试信号；偶数栅极测试线和偶数栅极测试焊点，用于向偶数栅极测试晶体管提供栅极测试信号；奇数栅极控制线和奇数栅极控制焊点，用于向奇数栅极测试晶体管的栅极提供控制信号；以及偶数栅极控制线和偶数栅极控制焊点，用于向偶数栅极测试晶体管的栅极提供控制信号。

液晶显示面板还可包括栅极驱动器（如，形成于基板的一侧），以驱动栅极线。

液晶显示面板还可包括，形成于预定驱动器 IC 封装区内的信号提供焊点，用于向栅极驱动器提供驱动信号。

液晶显示面板还可包括，与信号提供焊点共同相连的测试信号提供焊点，用于在测试过程中提供测试信号。

依据本发明的另一方面，提供了一种方法（如，一种测试液晶显示面板的方法）。所述方法包括提供液晶显示面板的步骤，此液晶显示

面板包括栅极线（如，形成于基板上）、与栅极线交叉的数据线、与栅极线和数据线相连的像素晶体管、与像素晶体管相连的像素电极、以及用于驱动栅极线和数据线中的至少一个的多个测试晶体管（如，形成于为了附着驱动集成电路（如驱动器 IC 封装）而设置的预定封装区内）。

此方法还包括通过使用（如，选择性地激活）多个测试晶体管，来检查液晶显示面板是否有缺陷。

所述提供步骤可包括形成测试晶体管的子步骤，所述测试晶体管包括与数据线中的奇数数据线相连的奇数数据测试晶体管、以及与数据线中的偶数数据线相连的偶数数据测试晶体管。

所述检查步骤可包括以下子步骤：依次向每一栅极线提供由形成于基板一侧的栅极驱动器生成的栅极测试信号；以及向奇数数据线提供数据测试信号；以及再依次向栅极线提供由形成于基板一侧的栅极驱动器生成的栅极测试信号；以及向偶数数据线提供数据测试信号。

所述提供步骤还可包括形成测试晶体管的子步骤，所述测试晶体管包括与栅极线中的奇数栅极线相连的奇数栅极测试晶体管、以及与栅极线中的偶数栅极线相连的偶数栅极测试晶体管。

所述检查步骤可包括以下子步骤：同时将栅极测试信号（通过奇数栅极测试晶体管）提供给所有奇数栅极线，将数据测试信号（通过奇数数据测试晶体管）提供给奇数数据线。然后，同时将栅极测试信号（通过偶数栅极测试晶体管）施加于所有偶数栅极线，并且将数据测试信号（通过偶数数据测试晶体管）提供给偶数数据线。

依据本发明的另一方面，提供了一种用于制造液晶显示面板的方法，此液晶显示面板包括栅极线（如，形成于基板上）、与栅极线交叉的数据线、与栅极线和数据线相连的像素晶体管、以及与像素晶体管相连的像素电极。所述方法包括以下步骤：形成多个测试晶体管（如，形成于驱动集成电路的预定封装区中），用于驱动栅极线和数据线中的至少一个。

所述形成步骤可包括以下步骤：形成与数据线中的奇数数据线相连的奇数数据测试晶体管、以及与数据线中的偶数数据线相连的偶数

数据测试晶体管。

所述方法还包括以下步骤：形成奇数数据测试线和奇数数据测试焊点，用于向奇数数据测试晶体管提供数据测试信号；形成偶数数据测试线和偶数数据测试焊点，用于向偶数数据测试晶体管提供数据测试信号；以及形成数据控制线和数据控制焊点，用于向奇数和偶数数据测试晶体管提供控制信号。

所述形成步骤还包括以下步骤：形成与栅极线中的奇数栅极线相连的奇数栅极测试晶体管、以及与栅极线中的偶数栅极线相连的偶数栅极测试晶体管。

所述方法还可包括以下步骤：形成奇数栅极测试线和奇数栅极测试焊点，用于向奇数栅极测试晶体管提供栅极测试信号；形成偶数栅极测试线和偶数栅极测试焊点，用于向偶数栅极测试晶体管提供栅极测试信号；形成奇数栅极控制线和奇数栅极控制焊点，用于向奇数栅极测试晶体管提供控制信号；以及偶数栅极控制线和偶数栅极控制焊点，用于向偶数栅极测试晶体管提供控制信号。

所述方法还可包括以下步骤：在基板上形成栅极驱动器，用于依次驱动每一栅极线（如，而不是提供栅极测试晶体管和栅极控制线）。

所述方法还可包括以下步骤：在预定封装区内形成信号提供焊点，用于向栅极驱动器提供驱动信号。

所述方法还可包括以下步骤：形成与信号提供焊点共同相连的测试信号提供焊点，并且在测试过程中，将测试信号提供给上述测试信号提供焊点。

附图说明

结合附图，对于本领域的技术人员，本发明的上述和其它特征将从下面示例性实施例的详细描述中变得更加清楚，其中：

图 1 是根据本发明第一实施例的 LCD 面板平面图；

图 2 是根据本发明第二实施例的 LCD 面板平面图；

图 3 是说明在图 2 所示的 LCD 面板的测试过程中，施加于栅极线的栅极测试信号的波形图；

图 4A 和图 4B 是为描述图 2 所示的 LCD 面板的测试过程而进行了标记的图 2 的副本；

图 5 是根据本发明第三实施例的 LCD 面板平面图；

图 6 是说明图 5 所示的栅极驱动器 178 的方框图；

图 7 是说明图 5 所示的栅极测试器 GT 的平面图；

图 8 是说明在图 5 所示的 LCD 面板的测试过程中，施加于栅极线的栅极测试信号的波形图；以及

图 9A 和图 9B 是为描述图 5 所示的 LCD 面板的测试过程而进行了标记的图 5 的副本。

具体实施方式

图 1 是根据本发明第一实施例的 LCD 面板平面图。

图 1 所示的 LCD 面板包括显示区域 180 和外围区域 190。显示区域 180 包括多个与数据线 DL (DL1, DL2, DL3, DL4, ...) (在显示区域 180 的显示区内) 相连的奇数和偶数数据测试晶体管 ODT 和 EDT, 以及多个与显示区内的栅极线 GL 相连的奇数和偶数栅极测试晶体管 OGT 和 EGT。在测试过程之后, 如果面板通过测试, 则半导体集成电路 (IC) 芯片 (如驱动器 IC、和/或 IC 封装) 在预定封装区 198 内物理并电气附着于基板上, 以便在非显示 (外围) 区 190 内容纳驱动器 IC 封装。“封装区”容纳驱动器 IC “封装”。在不同的实施例中, 驱动器 IC “封装”可包括驱动器 IC 芯片加安装板和多个导电图案。在其它实施例中 (如, “倒装芯片”), 驱动器 IC “封装”实质上可由驱动器 IC 芯片组成。在所有实施例中, 在驱动器 IC “封装”被成功附着时 (成功的测试后), 驱动 IC “封装区”是预定的, 并且被提供及配置用于容纳驱动器 IC “封装” (无论它是什么形式)。奇数数据测试晶体管 ODT 响应通过数据控制焊点 196 和线 162 接收的数据控制信号, 可切换地将通过奇数数据测试焊点 194 和线 164 接收的数据测试信号发送至奇数数据线 DL1, DL3, ...。

偶数数据测试晶体管 EDT 响应通过数据控制焊点 196 和线 162 接收的数据控制信号, 可切换地将通过偶数数据测试焊点 192 和线 166

接收的数据测试信号发送至偶数数据线 DL2, DL4, ...。

奇数栅极测试晶体管 OGT 响应从奇数栅极控制焊点 188 和线 152 接收的奇数栅极控制信号, 可切换地将通过奇数栅极测试焊点 182 和线 154 接收的奇数栅极测试信号发送至奇数栅极线 GL1, GL3, ...。

偶数栅极测试晶体管 EGT 响应从偶数栅极控制焊点 184 和线 156 接收的偶数栅极控制信号, 可切换地将通过偶数栅极测试焊点 186 和线 158 接收的偶数栅极测试信号发送至偶数栅极线 GL2, GL4, ...。

在 LCD 面板的测试过程中, 导通测试晶体管 (由奇数和偶数数据测试晶体管 ODT 和 EDT 以及奇数和偶数栅极测试晶体管 OGT 和 EGT 构成) 来检查信号线 (栅极线 GL、以及数据线 DL) 中的缺陷。在正常图像显示模式 (数据驱动操作) 期间, 切断测试晶体管, 并且使用从用于容纳驱动器 IC 封装的预定封装区 198 内的驱动集成电路 (IC) 中生成的数据和栅极信号来驱动 LCD 面板,。

这样, 根据本发明第一实施例的 LCD 面板通过使用位于驱动 IC 封装区 198 的测试晶体管, 来检测信号线 (DL、GL) 和像素晶体管中的缺陷。因此, 上面的 LCD 面板不需要短路条, 也不需要去除短路条的过程, 这样, 简化了测试和制造。

根据本发明第一实施例, 由于测试晶体管 (EDT、ODT、EGT 和 OGT) 位于显示区域 180 中的像素阵列的外部, 所以 LCD 面板会需要用于放置的附加空间。而且, 由于基板上被测试晶体管 EDT、ODT、EGT 和 OGT 占用的面积增加了黑矩阵区域, 所以显示区的比例减小。而且, 由于形成测试线 154、158、164 和 166 以及控制线 152、156 和 162 以包围 LCD 面板的显示区, 所以线 154、158、164、166、152、156 和 162 在长度上相对增加。这样, 包含于测试线 154、158、164 和 166 以及控制线 152、156 和 162 内的电阻 R 和电容 C 的时间常数 RC 增加, 因而测试信号和控制信号会失真。而且, 由于测试信号在测试过程中没有通过数据焊点 160、数据链路 148、栅极焊点 150 和栅极链路 146, 所以 LCD 面板不能检测信号链路 146 和 148 中的缺陷。

图 2 是根据本发明第二实施例的 LCD 面板平面图。图 2 中所示的 LCD 面板包括显示区域 180 和外围区域 190。

图 2 中所示的 LCD 面板包括形成于栅极线 GL 和数据线 DL 交叉点处的像素区的像素晶体管 TFT 和像素电极 PXL、与显示区 168 中的数据线 DL 相连的奇数和偶数数据测试晶体管 ODT 和 EDT、以及与显示区 168 中的栅极线 GL 相连的奇数和偶数栅极测试晶体管 OGT 和 EGT。

奇数数据测试晶体管 ODT 包括各个晶体管栅极（与数据控制焊点 196 和 162 相连）、各个晶体管源极（与奇数数据测试焊点 194 和线 164 相连）、以及各个漏极（通过奇数数据焊点 160 与奇数数据线 DL1、DL3、…、DL_m-1 相连）。奇数数据晶体管 ODT 响应从数据控制焊点 196 和线 162 处接收的数据控制信号，可切换地将数据测试信号（从数据测试焊点 194 和线 164 处接收）施加于奇数数据线 DL1、DL3、…、DL_m-1。由于奇数数据测试晶体管 ODT 形成于驱动 IC 封装区 198 内，所以基板的区域利用率提高。由于驱动 IC “封装区”是预定的，并且在驱动器 IC “封装”被成功附着时（成功的测试后），通常用于容纳驱动器 IC “封装”，所以附加地形成驱动 IC “封装区”内的奇数数据测试 ODT 重新利用了该空间，这样保留了空间并避免了使用基板的另一部分上的空间。

偶数数据测试晶体管 EDT 包括各个晶体管栅极（与数据控制焊点 196 和 162 相连）、各个晶体管源极（与偶数数据测试焊点 192 和线 166 相连）、以及各个漏极（通过偶数数据焊点 160 与偶数数据线 DL2、DL4、…、DL_m 相连）。偶数数据晶体管 EDT 响应从数据控制焊点 196 和线 162 处接收的数据控制信号，可切换地将数据测试信号（从数据测试焊点 192 和线 166 处接收）施加于偶数数据线 DL2、DL4、…、DL_m。由于偶数数据测试晶体管 EDT 形成于驱动 IC 封装区 198 内，所以基板的区域利用率提高。

奇数栅极测试晶体管 OGT 包括各个晶体管栅极（与奇数栅极控制焊点 188 和线 152 相连），各个晶体管源极（与奇数栅极测试焊点 182 和线 154 相连）、以及各个晶体管漏极（通过奇数栅极焊点 150 与奇数栅极线 GL1、GL3、…、GL_n-1 相连）。奇数栅极测试晶体管 OGT 响应从奇数栅极控制焊点 188 和线 152 处接收的栅极控制信号，可切换地将栅极测试信号（从奇数栅极测试焊点 182 和线 154 处接收）施加于奇

数栅极线 GL1、GL3、…、GL_{n-1}。由于奇数栅极测试晶体管 OGT 形成于驱动 IC 封装区 198 内，所以基板的区域利用率提高。

偶数栅极测试晶体管 EGT 包括各个晶体管栅极（与偶数栅极控制焊点 184 和线 156 相连），各个晶体管源极（与偶数栅极测试焊点 186 和线 158 相连）、以及各个晶体管漏极（通过偶数栅极焊点 150 与偶数栅极线 GL2、GL4、…、GL_n 相连）。偶数栅极测试晶体管 EGT 响应从栅极控制焊点 184 和线 156 处接收的栅极控制信号，可切换地将栅极测试信号（从偶数栅极控制焊点 186 和线 158 处接收）施加于偶数栅极线 GL2、GL4、…、GL_n。由于偶数栅极测试晶体管 EGT 形成于驱动 IC 封装区 198 内，所以基板的区域利用率提高。

这样，通过激活图 2 中示出的奇数和偶数数据测试晶体管 ODT 和 EDT 以及奇数和偶数栅极测试晶体管 OGT 和 EGT，来检测信号线和薄膜晶体管内的缺陷。

下面将参照图 3、4A 和 4B，对所述信号测试过程进行更加详细地描述。

图 3 是说明在图 2 所示的 LCD 面板的测试过程中，施加于栅极线的栅极测试信号的波形图。

图 4A 和图 4B 是为描述图 2 所示的 LCD 面板的测试过程而进行了标记的图 2 的副本。

奇数栅极测试晶体管 OGT 由从奇数栅极控制焊点 188 和线 152 处接收的栅极控制信号来导通。通过导通的奇数栅极测试晶体管 OGT，经过奇数栅极测试焊点 182 和线 154，将栅极测试信号 GTS（图 3）发送至奇数栅极线 GL1、GL3、…、GL_{n-1}。响应从奇数栅极线 GL1、GL3、…、GL_{n-1} 处接收的栅极测试信号 GTS，来导通与奇数栅极线 GL1、GL3、…、GL_{n-1} 相连的像素晶体管 TFT。

响应从数据控制焊点 196 和线 162 处接收的数据控制信号，来导通奇数数据测试晶体管 ODT。通过导通的奇数数据测试晶体管 ODT，将从奇数数据测试焊点 194 和线 164 处接收的数据测试信号发送至奇数数据线 DL1、DL3、…、DL_{m-1}。然后通过导通的像素晶体管 TFT，将数据测试信号发送至位于奇数数据线 DL1、DL3、…、DL_{m-1} 和奇数栅极

线 GL1、GL3、…、GLn-1 之间的像素区内的奇数液晶单元，如图 4A 所示，像素中的点表示像素被激活。

接下来（如，在测试的下一阶段），偶数栅极测试晶体管 EGT 由从偶数栅极控制焊点 184 和线 156 处接收的栅极控制信号来导通。如图 3 所示，通过导通的偶数栅极测试晶体管 EGT，经过偶数栅极测试焊点 186 和线 158，将栅极测试信号 GTS 发送至偶数栅极线 GL2、GL4、…、GLn。响应从偶数栅极线 GL2、GL4、…、GLn 处接收的栅极测试信号 GTS，来导通与偶数栅极线 GL2、GL4、…、GLn 相连的像素晶体管 TFT。

响应从数据控制焊点 196 和线 162 处接收的数据控制信号，来导通偶数数据测试晶体管 EDT。通过导通的偶数数据测试晶体管 EDT，将从偶数数据测试焊点 192 和线 166 处接收的数据测试信号发送至偶数数据线 DL2、DL4、…、DLm。然后通过导通的像素晶体管 TFT，将数据测试信号提供给位于偶数数据线 DL2、DL4、…、DLm 和偶数栅极线 GL2、GL4、…、GLn 之间的像素区内的偶数液晶单元，如图 4B 所示，像素中的点表示像素被激活。

在测试过程后，如果判断 LCD 面板质量良好，则将驱动器 IC 固定于外围区域 190 中的封装区 198。驱动器 IC 的输出端与栅极焊点 150 和数据焊点 160 相连。此时，切断（如，永久切断）奇数和偶数数据测试晶体管 ODT 和 EDT 以及奇数和偶数栅极测试晶体管 OGT 和 EGT。因此，通过栅极焊点 150，将驱动器 IC 中生成的栅极信号提供至栅极线 GL，并且通过数据焊点 160，将驱动器 IC 中生成的数据信号提供至数据线 DL。

如上所述，根据本发明的第二实施例，在 LCD 面板中，由于将包括奇数和偶数数据测试晶体管 ODT 和 EDT 以及奇数和偶数栅极测试晶体管 OGT 和 EGT 的测试晶体管放置于外围区域 190 的封装区 198 中，用于放置测试薄膜晶体管（测试 TFT）的附加空间便不必要了，并且基板区域可最大程度地得到利用。而且，由于通过测试晶体管 OGT、EGT、ODT 和 EDT、信号焊点 150 和 160、以及信号链路 146 和 148，将测试信号提供给信号线，所以可以检测到信号链路 146 和 148 中的缺

陷（如，开路）以及信号线 GL 和 DL 中的缺陷。而且，在测试过程中，由于通过信号焊点 150 和 160 以及信号链路 146 和 148，将测试信号提供至信号线 GL 和 DL，所以相对缩短了测试信号的电阻（R）和电容（C）路径。因此，避免了由包含于各个信号线 152、154、156、158、162、164 和 166 内的电阻 R 和电容 C 导致的测试信号的 RC 延迟，并且减少了测试信号的失真。

然而，根据本发明的第二实施例，在 LCD 面板中，由于栅极焊点 150 放置为“L”形，所以在封装区 198 放置测试晶体管 OGT、EGT、ODT 和 EDT 是困难的。而且，由于驱动器 IC 变小（如，通过增加集成），极大地减小了栅极焊点 150 和数据焊点 160 之间的间距（如，间隔），这样在狭窄的空间内放置测试晶体管 OGT、EGT、ODT 和 EDT 会是困难的。

而且，如图 4A 和 4B 所示，与奇数（或偶数）栅极线和奇数（或偶数）数据线相连的像素 TFT 同时导通。因此，相当大量的负载（电流）通过奇数（或偶数）数据测试焊点（192、196）传导，将数据测试信号提供给奇数（或偶数）数据线。例如，在一个 176×220 分辨率的面板中， $(176 \times 3/2) \times (220/2) \times (C_{lc} + C_{st})$ 的负载电流通过奇数（或偶数）数据测试焊点（192 或 196）传导。这样，数据测试信号可能会由于所述大负载而失真。

图 5 是根据本发明第三实施例的 LCD 面板平面图。图 5 中示出的 LCD 面板包括显示区域 180 和外围区域 190。

图 5 中示出的 LCD 面板包括像素晶体管 TFT 和像素电极 PXL（形成于栅极线 GL 和数据线 DL 的交叉点所限定的像素区中）、奇数和偶数数据测试晶体管 ODT 和 EDT（与显示区 168 的数据线 DL 相连）、以及与显示区 168 的栅极线 GL 相连的栅极驱动器 178。

奇数数据测试晶体管 ODT 包括各个晶体管栅极（与数据控制焊点 196 和 162 相连）、各个晶体管源极（与奇数数据测试焊点 194 和线 164 相连）、以及各个漏极（通过奇数数据焊点 160 与奇数数据线 DL1、DL3、…、DL_{m-1} 相连）。奇数数据晶体管 ODT 响应从数据控制焊点 196 和线 162 处接收的数据控制信号，可切换地将数据测试信号（从数据

测试焊点 194 和线 164 处接收)施加于奇数数据线 DL1、DL3、...、DL_m-1。由于奇数数据测试晶体管 ODT 形成于外围区域 190 的驱动 IC 封装区 198 内, 所以基板的区域利用率提高。

偶数数据测试晶体管 EDT 包括各个晶体管栅极(与数据控制焊点 196 和 162 相连)、各个晶体管源极(与偶数数据测试焊点 192 和线 166 相连)、以及各个漏极(通过偶数数据焊点 160 与偶数数据线 DL2、DL4、...、DL_m 相连)。偶数数据晶体管 EDT 响应从数据控制焊点 196 和线 162 处接收的数据控制信号, 可切换地将数据测试信号(从数据测试焊点 192 和线 166 处接收)施加于偶数数据线 DL2、DL4、...、DL_m。由于偶数数据测试晶体管 EDT 形成于外围区域 190 的驱动 IC 封装区 198 内, 所以基板的区域利用率提高。

栅极驱动器 178 包括多个形成于 LCD 面板上的多晶硅或非晶硅薄膜晶体管。栅极驱动器 178 包括移位寄存器(见图 6), 用于依次将扫描脉冲提供给显示区 168 的栅极线 GL1 至 GL_n。

图 6 是说明图 5 所示的栅极驱动器 178 的方框图。

参照图 6, 移位寄存器包括: 彼此级联的第一至第 n 级。将高和低电位电压 VDD 和 VSS 以及第一和第二时钟信号 CKV 和 CKVB 共同提供给第一至第 n 级。也将前一级的起始脉冲 STV 或输出信号提供给第一至第 n 级。第一级响应起始脉冲 STV 和时钟信号 CKV 和 CKVB, 将扫描脉冲提供给第一栅极线 GL1。第二至第 n 级响应前一级的输出信号和时钟信号 CKV 和 CKVB, 依次将扫描脉冲提供给第二至第 n 栅极线 GL2 至 GL_n。

图 7 是说明图 5 所示的栅极测试器 GT 的平面图。参照图 6 和图 7, 在正常驱动操作期间, 栅极驱动器 178 通过使用施加于诸如 VON 焊点、VOFF 焊点、CKV 焊点、CKVB 焊点和 STV 焊点之类的信号提供焊点 172 的驱动信号, 来生成扫描脉冲。由栅极驱动器 178 生成的扫描脉冲依次提供给栅极线 GL。

在测试过程中, 栅极驱动器 178 通过使用通过探针施加于诸如 TVON 焊点、TVOFF 焊点、TCKV 焊点、TCKVB 焊点和 TSTV 焊点之类的测试信号提供焊点 170 的驱动信号, 来生成栅极测试信号 GTS。

这样,根据本发明的第三实施例,(图5的)LCD面板能够通过使用奇数和偶数数据测试晶体管ODT和EDT以及测试信号提供焊点170,检测信号线和像素晶体管中的缺陷。所述信号检测过程将参照图8、9A和9B进行进一步描述。

图8是说明在图5所示的LCD面板的测试过程中,施加于栅极线的栅极测试信号的波形图。如图8所示,由栅极驱动器178生成的栅极驱动信号GTS依次提供给栅极线GL。

图9A和图9B是为描述图5所示的LCD面板的测试过程而进行了标记的图5的副本。图9A描述正在激活并测试的奇数像素。图9B描述正在激活并测试的偶数像素。

栅极驱动器178(图9A)通过使用提供至测试信号提供焊点170的驱动信号,来生成栅极测试信号GTS。响应栅极测试信号GTS,依次驱动第一至第n栅极线GL1至GLn(见图8)。由栅极测试信号GTS来导通像素晶体管TFT。响应从数据控制焊点196和线162处接收的数据控制信号,来导通奇数数据测试晶体管ODT。通过导通的奇数数据测试晶体管ODT,将从奇数数据测试焊点194和线164处接收的数据测试信号提供给奇数数据线DL1、DL3、...、DLm-1。然后,通过导通的像素晶体管TFT,将数据测试信号提供给与奇数数据线DL1、DL3、...、DLm-1相连的液晶(LC)单元,如图9A所示。

然后,栅极驱动器178(图9B)通过使用提供给测试信号提供焊点170的驱动信号,再次生成栅极测试信号GTS。响应栅极测试信号GTS,再次依次驱动第一至第n栅极线GL1至GLn。由栅极测试信号GTS来导通像素晶体管TFT。响应从数据控制焊点196和线162处接收的数据控制信号,来导通偶数数据测试晶体管EDT。通过导通的偶数数据测试晶体管EDT,将从偶数数据测试焊点192和线166处接收的数据测试信号提供给偶数数据线DL2、DL4、...、DLm。然后,通过导通的像素晶体管TFT,将数据测试信号提供给与偶数数据线DL2、DL4、...、DLm相连的液晶LC单元,如图9B所示。

在测试过程后,如果判断LCD面板质量良好,则将(数据)驱动器IC固定于外围区域190中的封装区198。(数据)驱动器IC的输出

端与信号提供焊点 172（见图 5 和图 7）和数据焊点 160（图 5）相连。因此，通过信号提供焊点 172，将从（数据）驱动器 IC 生成的栅极信号提供给栅极驱动器 178。通过数据焊点 160，将从（数据）驱动器 IC 生成的数据信号提供给数据线 DL。此时，切断奇数和偶数数据测试晶体管 ODT 和 EDT，并且不再导通。

如上所述，根据本发明的第三实施例，在（图 5 的）LCD 面板中，奇数和偶数数据测试晶体管 ODT 和 EDT 放置于外围区域 190 的驱动封装区 198 中。因此，用于放置奇数和偶数数据测试晶体管 ODT 和 EDT 的附加区域便不必要了，并且基板区域可最大程度地得到利用。

而且，由于通过外部控制的测试晶体管、信号焊点和信号链路，将测试信号可切换地提供给信号线，因而能够检测信号链路 148 的缺陷（如，开路）和信号线中的缺陷。

而且，在测试过程中，由于通过数据焊点 160 和数据链路 148，将测试信号提供给数据线 DL，所以相对缩短了测试信号的电阻（R）和电容（C）路径。因此，减小了由各个信号线 GL、DL、154、158、164 和 166 的电阻 R 和电容 C 导致的测试信号的 RC 延迟，并且减少了测试信号的失真。

在测试过程中，根据本发明的第三实施例，（图 5 的）LCD 面板通过使用形成于基板的栅极驱动器 178，来依次驱动栅极线 GL。这样，每次只同时导通与栅极测试信号正施加于此的栅极线 GL 相连的(m/2) 薄膜 TFT。因此，降低了通过奇数（或偶数）数据测试焊点 194（或 192）的负载，因而防止了测试信号的失真。例如，在 176×220 分辨率的面板中，每次只有 $(176 \times 3/2) \times (C_{lc} + C_{st})$ 的负载电流通过奇数（或偶数）数据测试焊点 194（或 192）传导。所述电流值比图 4 所示的数据测试焊点上的负载小很多。

同时，根据本发明的第三实施例，在（图 5 的）LCD 面板中，由于相对减小了测试信号的失真，可减小测试晶体管和像素晶体管中的至少一个的大小。那么，外围区域 190 的封装区 198 中由测试晶体管占据的区域相对变小。

如上所述，LCD 面板及其制造和测试方法能够检测信号链路 148

中的缺陷（如，开路）和信号线（DL，GL）中的缺陷。

而且，减少了由包含于信号线中的电阻（R）和电容（C）导致的测试信号的延迟，因而减小了测试信号的失真。

而且，在测试过程中，通过使用形成于 LCD 面板的基板上的栅极驱动器 178，依次驱动（不是同时驱动）栅极线 GL。于是，只同时导通与栅极测试信号正施加于此的栅极线 GL 相连的像素薄膜晶体管 TFT。因此，降低了奇数（或偶数）测试焊点 194（或 192）上的全部测试电流负载，并防止了测试信号的失真。

尽管已参照特定优选实施例，示出和描述了本发明，但本领域普通技术人员很容易认识到，驱动 IC “封装区”是预定的，并且在驱动器 IC “封装”被附着时（在成功的测试后），用于容纳驱动器 IC “封装”。“封装区”容纳驱动 IC “封装”。而且，驱动 IC “封装”可包括驱动 IC 芯片加附加芯片封装组件和安装连接器，或者驱动 IC “封装”实质可由驱动器 IC 芯片组成。在权利要求中，驱动 IC “封装区”是预定的，并且在驱动器 IC “封装”被附着时（在成功的测试后），用于容纳驱动 IC “封装”（无论它是什么形式）。

本领域的技术人员应该理解，在不偏离所附权利要求所定义的发明的精神和范围的情况下，可以做出形式和细节上的多种改变。

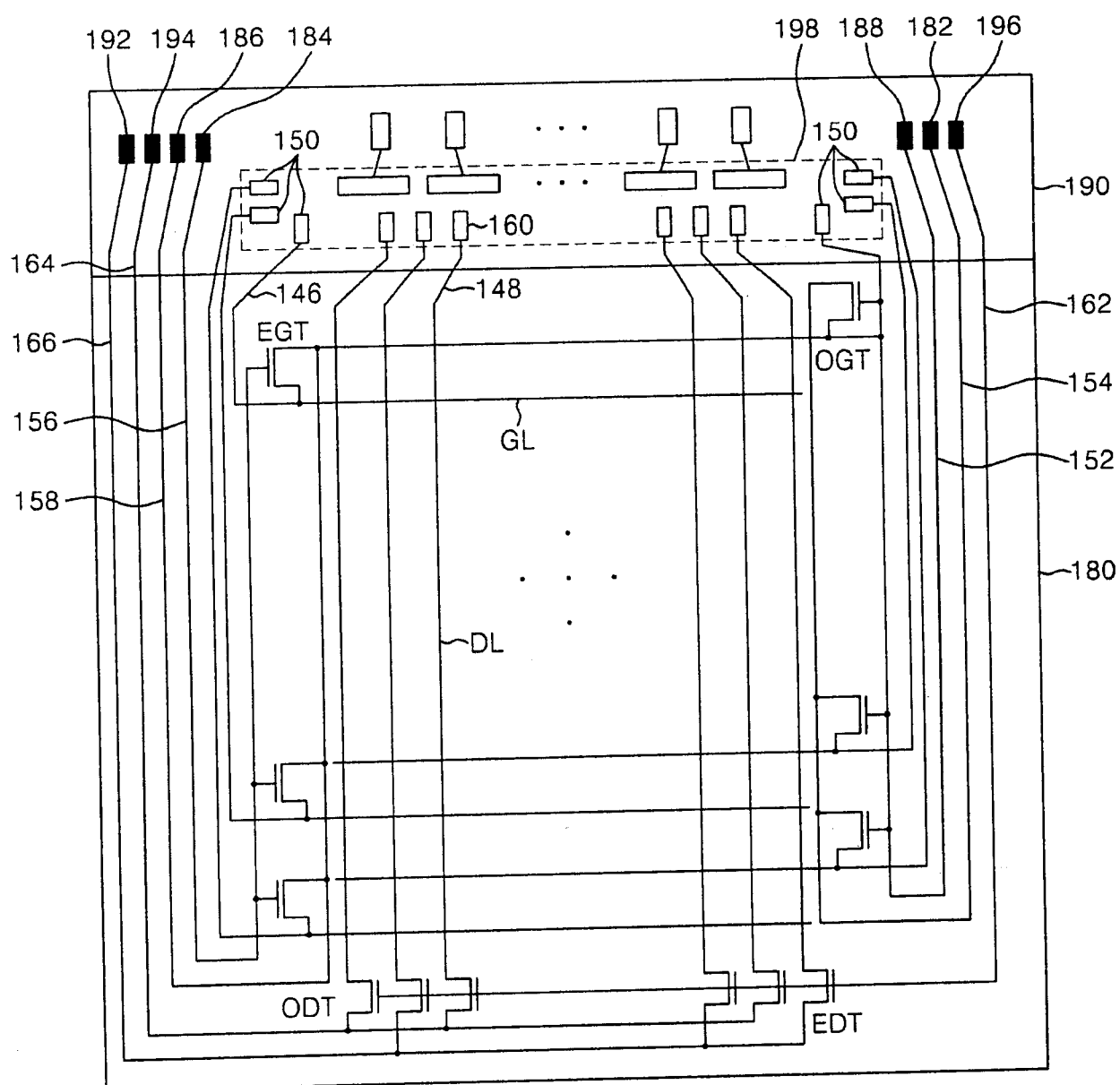


图 1

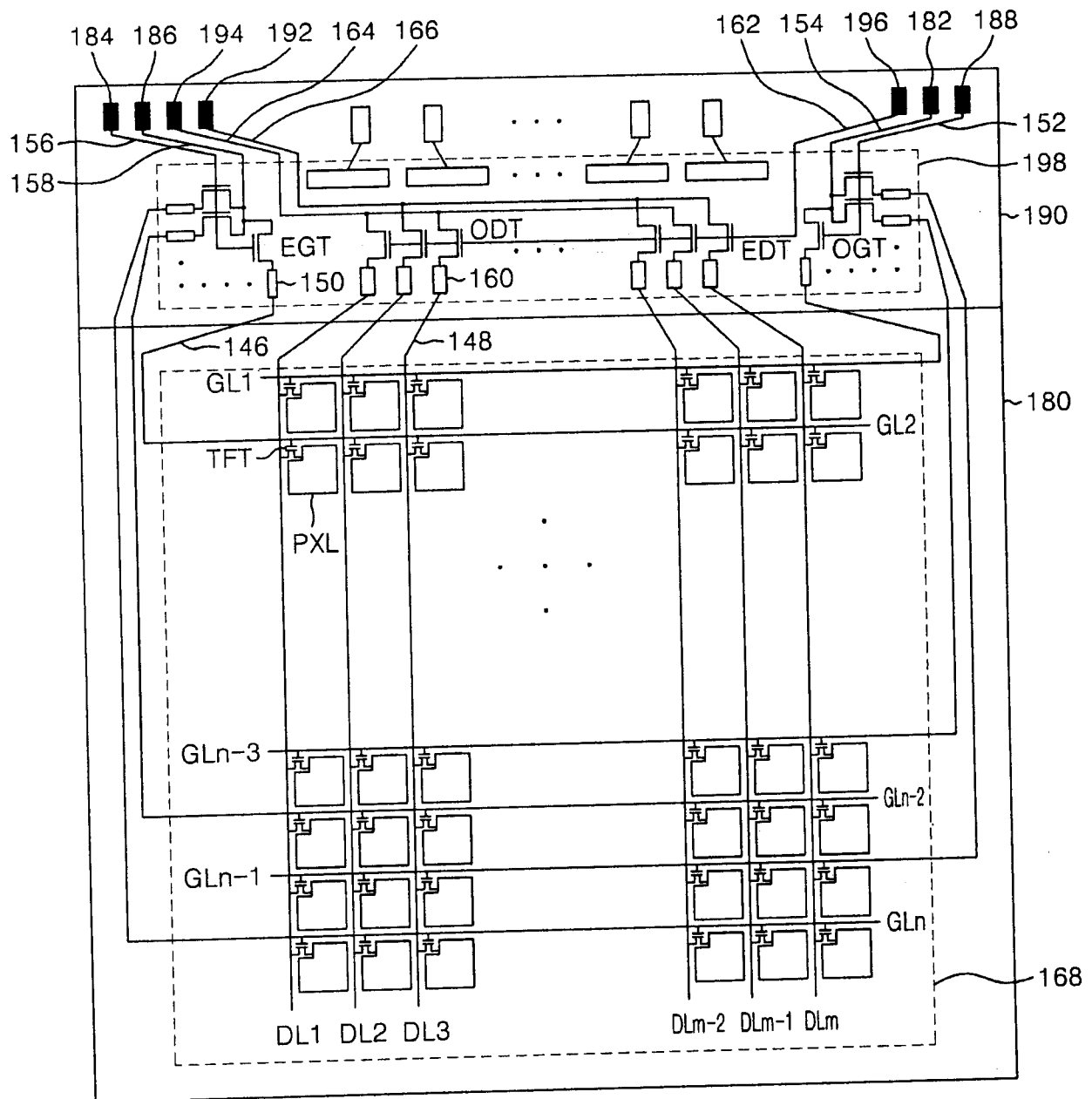


图 2

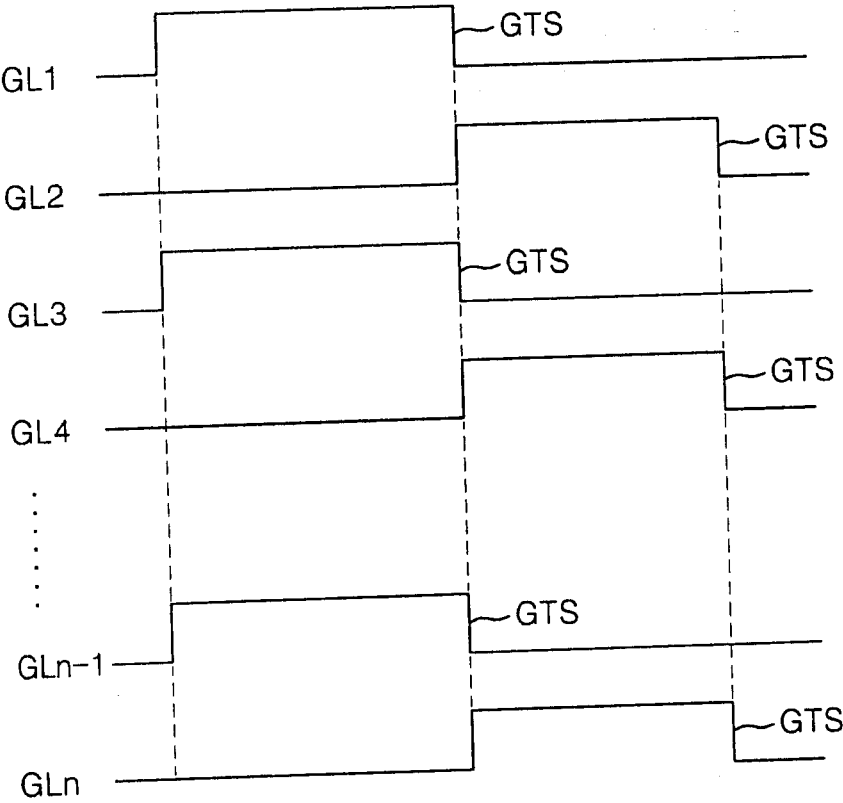


图 3

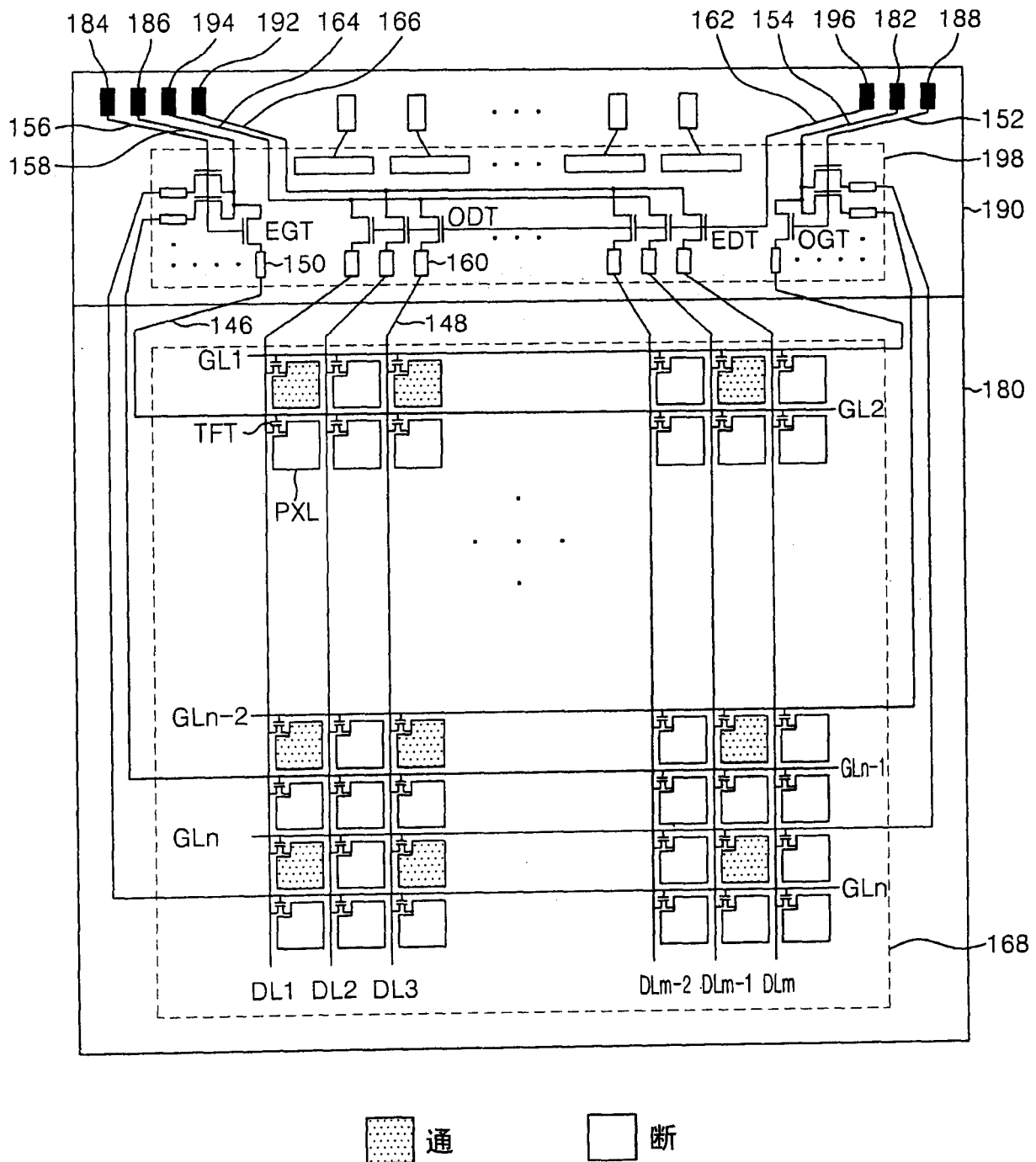


图 4A

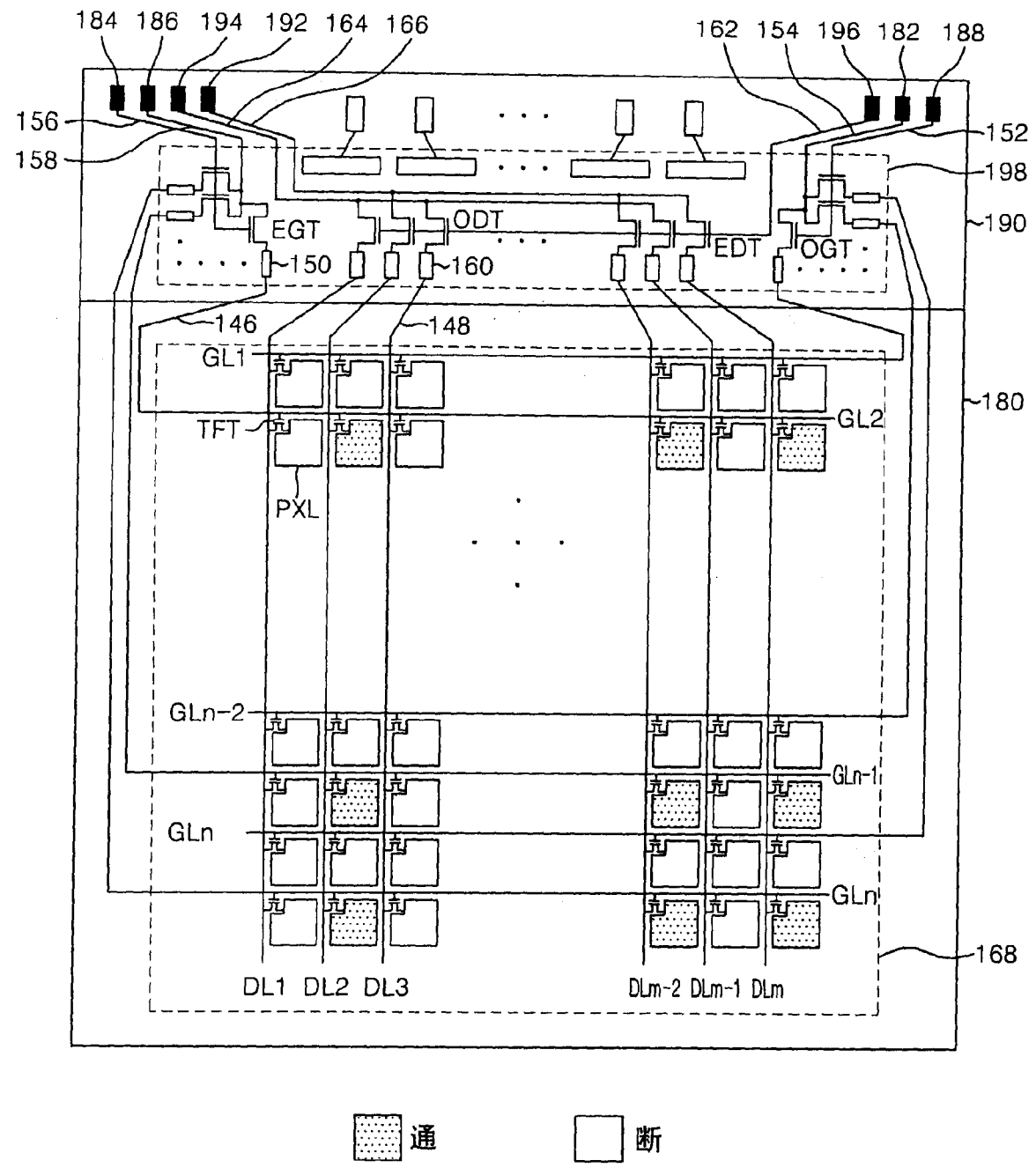


图 4B

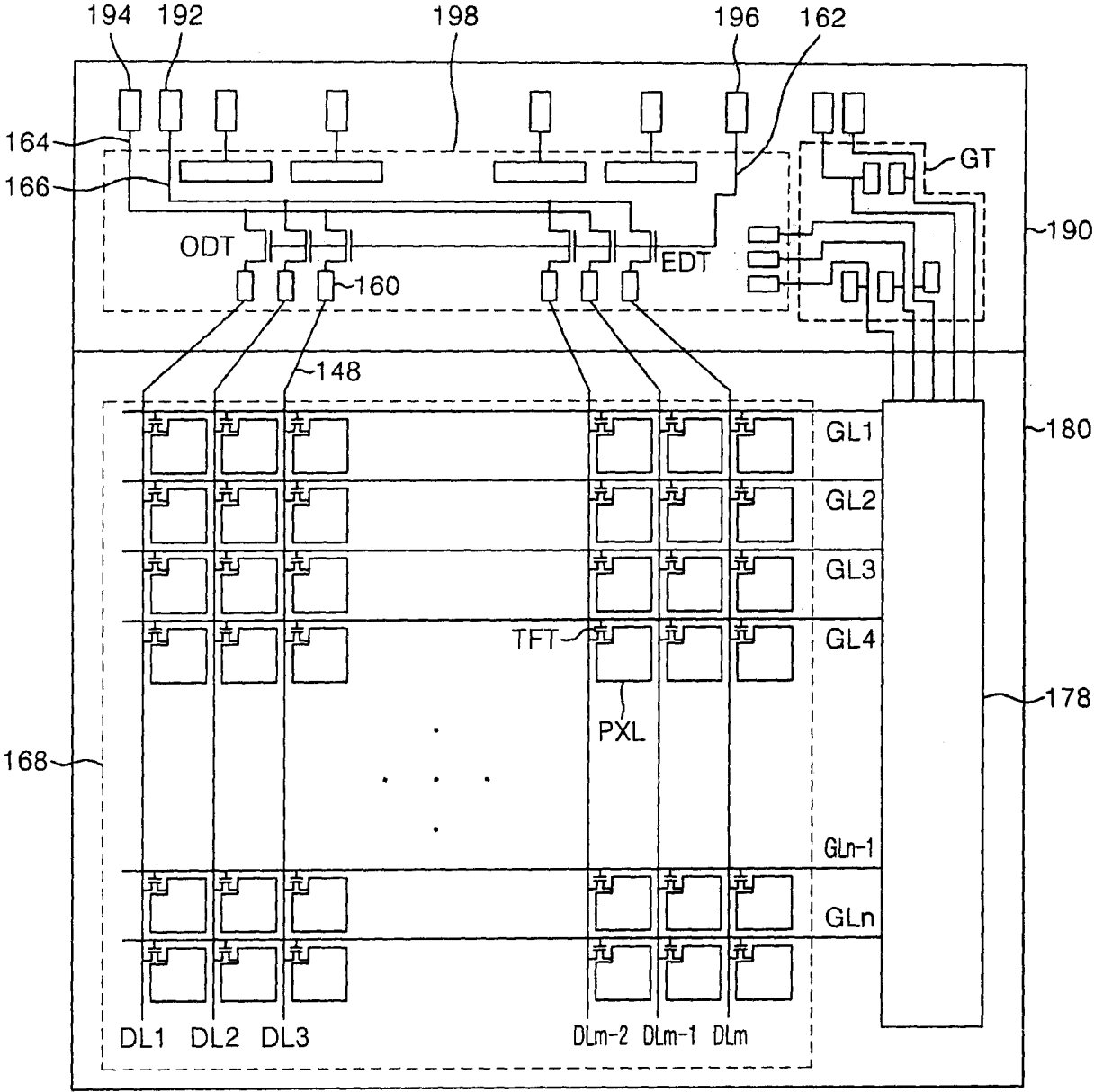


图 5

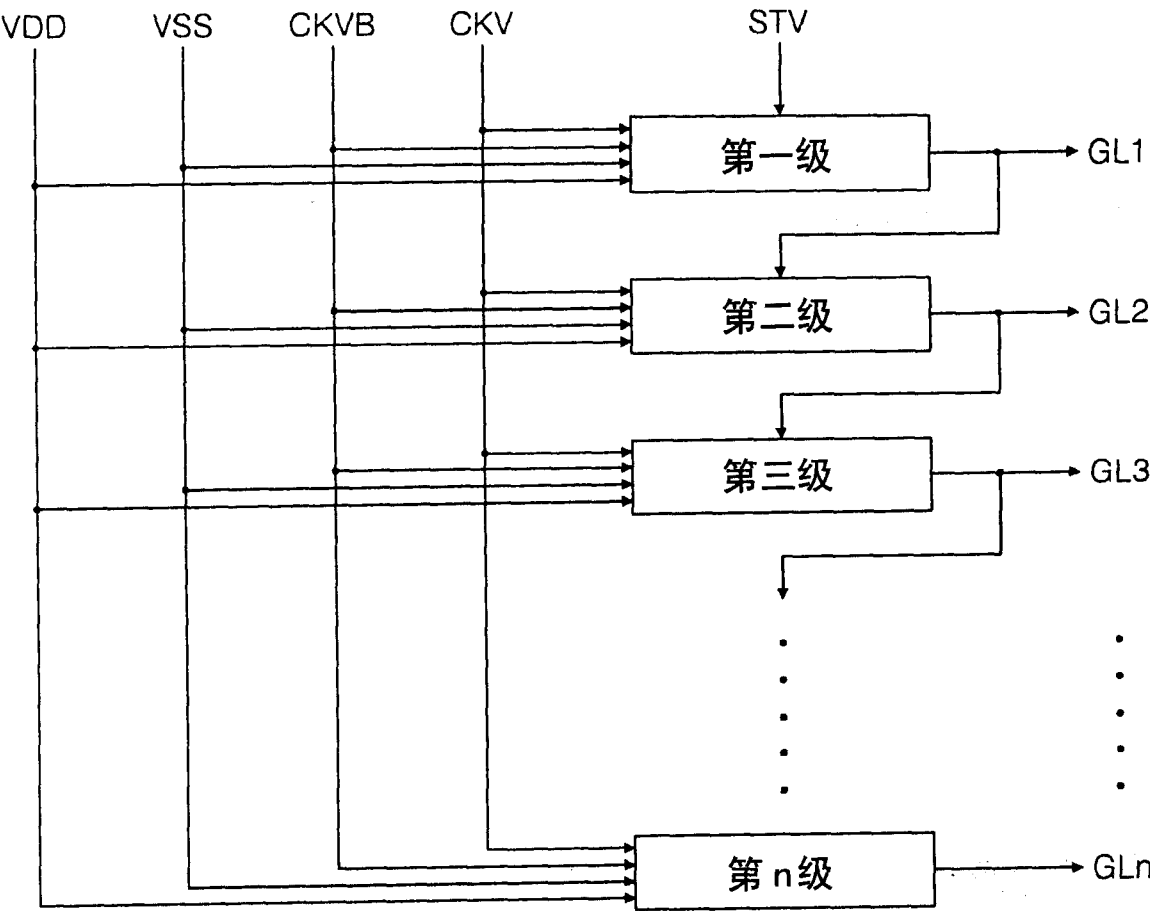


图 6

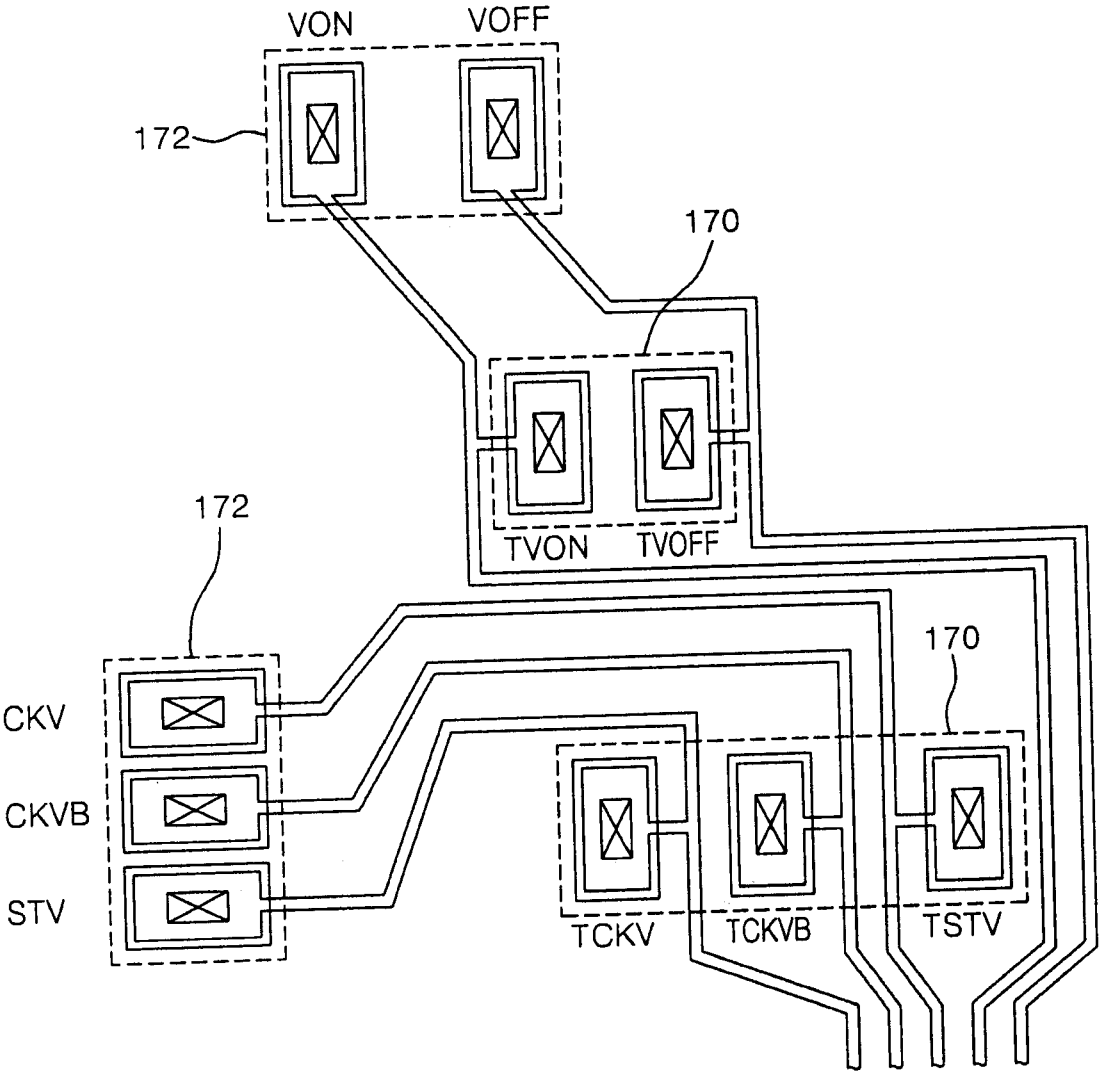


图 7

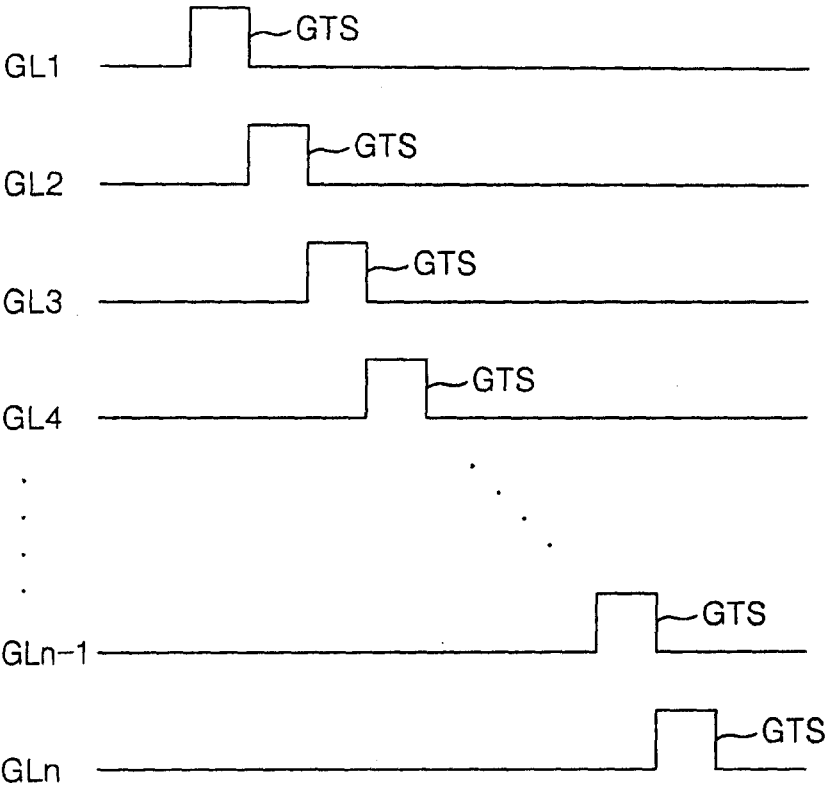


图 8

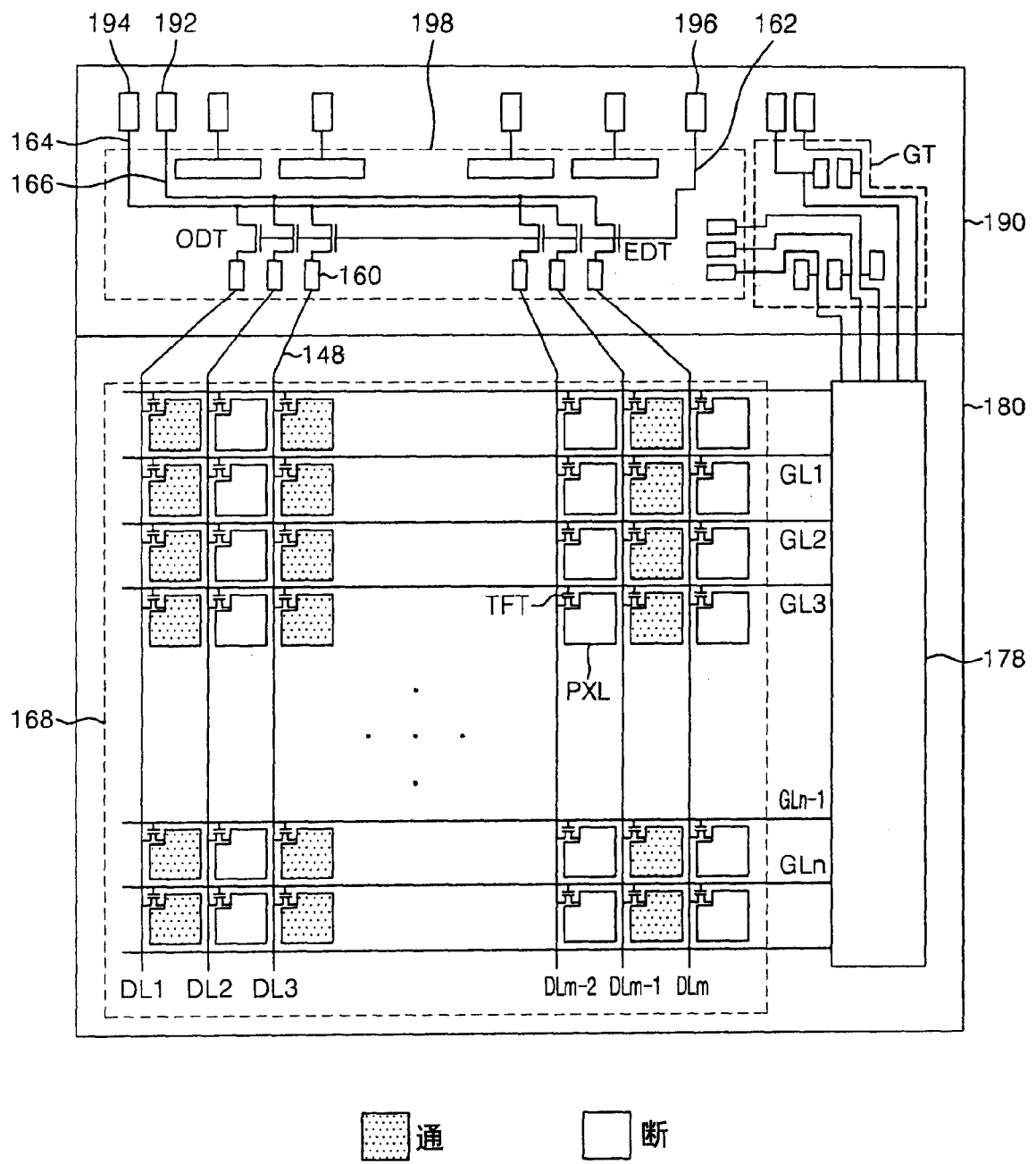


图 9A

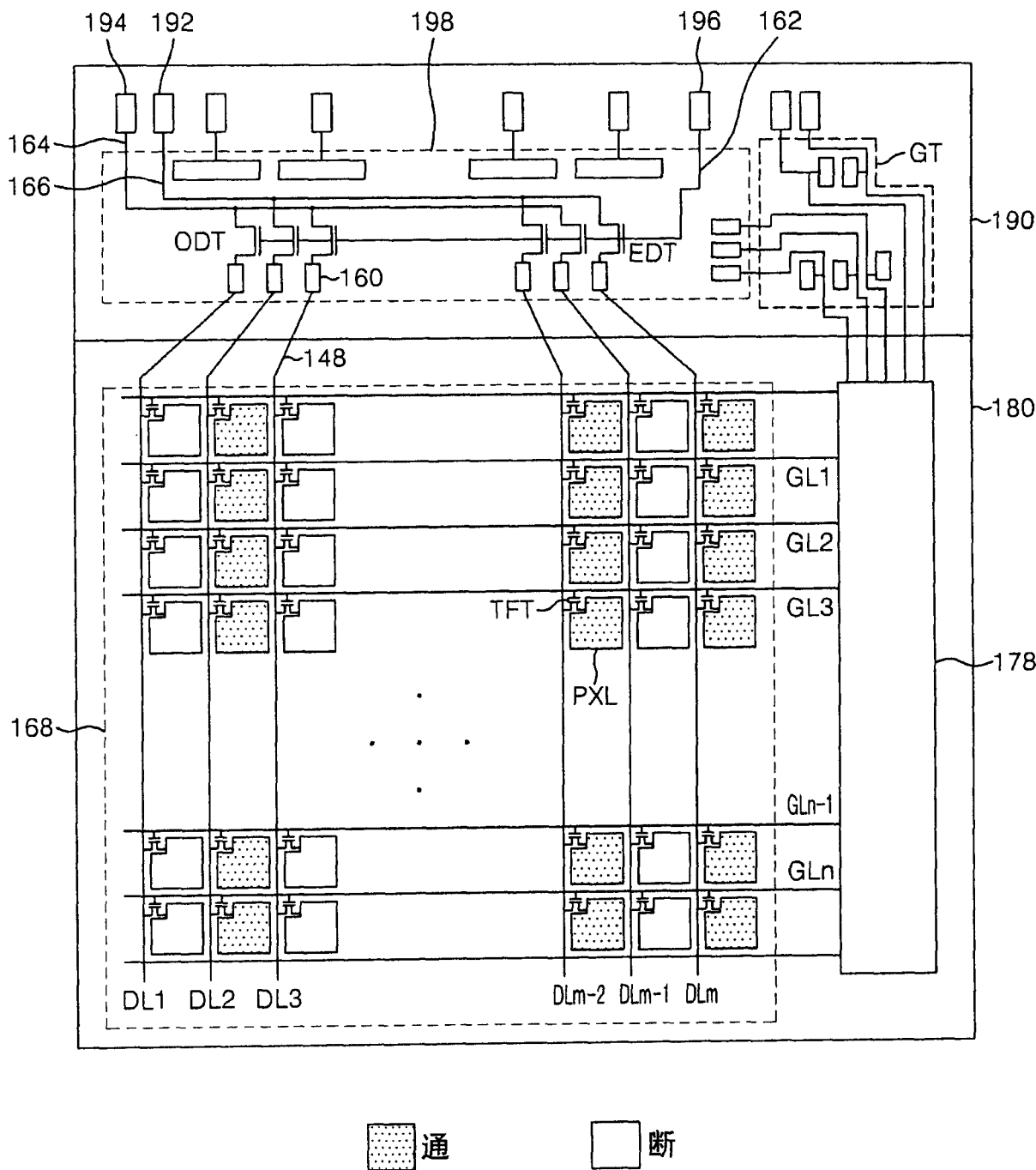


图 9B