



(12) 发明专利申请

(10) 申请公布号 CN 102376561 A

(43) 申请公布日 2012.03.14

(21) 申请号 201010256349.3

(22) 申请日 2010.08.18

(71) 申请人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路 18 号

(72) 发明人 孙武 张海洋 黄怡

(74) 专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 谢安昆 宋志强

(51) Int. Cl.

H01L 21/311 (2006.01)

H01L 21/28 (2006.01)

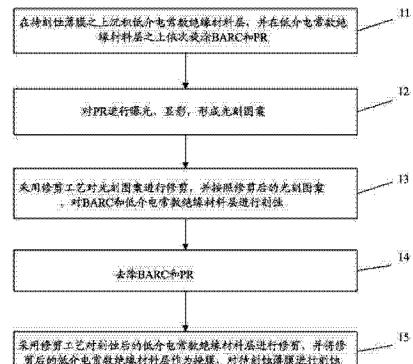
权利要求书 1 页 说明书 6 页 附图 9 页

(54) 发明名称

刻蚀方法

(57) 摘要

本发明公开了一种刻蚀方法，该方法包括：在待刻蚀薄膜之上沉积低介电常数绝缘材料层，并在低介电常数绝缘材料层之上依次旋涂底部抗反射涂层 BARC 和光刻胶 PR；对 PR 进行曝光、显影，形成光刻图案；采用修剪工艺对光刻图案进行修剪，并按照修剪后的光刻图案，对 BARC 和低介电常数绝缘材料层进行刻蚀；去除 BARC 和 PR；采用修剪工艺对刻蚀后的低介电常数绝缘材料层进行修剪，并将修剪后的低介电常数绝缘材料层作为掩膜，对待刻蚀薄膜进行刻蚀。采用本发明公开的方法能够提高产品之间的刻蚀后检查关键尺寸 AEICD 差异的控制精度。



1. 一种刻蚀方法,该方法包括 :

在待刻蚀薄膜之上沉积低介电常数绝缘材料层,并在低介电常数绝缘材料层之上依次旋涂底部抗反射涂层 BARC 和光刻胶 PR ;

对 PR 进行曝光、显影,形成光刻图案 ;

采用修剪工艺对光刻图案进行修剪,并按照修剪后的光刻图案,对 BARC 和低介电常数绝缘材料层进行刻蚀 ;

去除 BARC 和 PR ;

采用修剪工艺对刻蚀后的低介电常数绝缘材料层进行修剪,并将修剪后的低介电常数绝缘材料层作为掩膜,对待刻蚀薄膜进行刻蚀。

2. 根据权利要求 1 所述的方法,其特征在于,所述低介电常数绝缘材料层的介电常数为 2.5 至 3.0。

3. 根据权利要求 2 所述的方法,其特征在于,所述低介电常数绝缘材料层为碳氧化硅。

4. 根据权利要求 3 所述的方法,其特征在于,所述低介电常数绝缘材料层的沉积方法为 :采用化学气相沉积 CVD 工艺沉积低介电常数绝缘材料层。

5. 根据权利要求 1 所述的方法,其特征在于,

所述低介电常数绝缘材料层的厚度为 200 埃至 500 埃 ;

所述 BARC 的厚度为 500 埃至 1500 埃 ;

所述 PR 的厚度为 800 埃至 2500 埃。

6. 根据权利要求 1 所述的方法,其特征在于,所述对 BARC 和低介电常数绝缘材料层进行刻蚀的方法为 :采用氧气进行各向异性干法刻蚀。

7. 根据权利要求 1 所述的方法,其特征在于,所述采用修剪工艺对刻蚀后的低介电常数绝缘材料层进行修剪的方法为 :进行各向同性干法刻蚀。

8. 根据权利要求 7 所述的方法,其特征在于,

所述干法刻蚀的刻蚀气体为氧气 ;

所述氧气的流量为 50 标况毫升每分至 500 标况毫升每分 ;

所述干法刻蚀的偏压为 0 瓦特至 200 瓦特 ;

所述干法刻蚀的源压为 100 瓦特至 500 瓦特。

9. 根据权利要求 8 所述的方法,其特征在于,所述刻蚀气体进一步包括氩气和甲烷。

10. 根据权利要求 9 所述的方法,其特征在于,

所述氩气的流量为 0 标况毫升每分至 200 标况毫升每分 ;

所述甲烷的流量为 0 标况毫升每分至 100 标况毫升每分。

## 刻蚀方法

### 技术领域

[0001] 本发明涉及半导体技术,特别涉及一种刻蚀方法。

### 背景技术

[0002] 在半导体器件制造领域,为了保证同一批产品在性能上具有一致性,要求同一批产品中产品之间的刻蚀后检查关键尺寸(AEI CD)差异必须被控制在一定范围内,换句话说,如果同一批产品中每件产品的 AEI CD 都能够被精确地控制,则产品之间的 AEI CD 差异也是比较小的。

[0003] 在现有技术中,为了能够精确地控制产品的 AEI CD,光刻胶(PR)修剪(trim)工艺已经被广泛地应用,光刻胶修剪工艺的原理是采用刻蚀气体对光刻图案进行干法刻蚀,从而进一步对光刻图案进行修正,以此来精确地控制光刻图案的精度,以达到控制 AEI CD 的目的。

[0004] 下面以现有技术中栅极的刻蚀方法为例对现有技术中的刻蚀方法进行介绍。

[0005] 图 1A~图 6A 为现有技术中栅极的刻蚀方法的过程剖面示意图,该方法主要包括:

步骤 1001,参见图 1A,在半导体衬底(图未示出)表面生长栅氧化层 101,并依次沉积多晶硅层 102 和氮化硅层 103。

[0006] 本步骤中,首先进行栅氧化层 101 的生长,然后,在栅氧化层 101 之上依次沉积多晶硅层 102 和氮化硅层 103,其中,氮化硅层 103 后续将作为多晶硅层 102 的保护层。

[0007] 在本实施例中,图 1 所示栅氧化层 101、多晶硅层 102 和氮化硅层 103 为待刻蚀薄膜。

[0008] 步骤 1002,参见图 2A,在氮化硅层 103 之上依次旋涂底部抗反射涂层(BARC) 104 和 PR 105。

[0009] 步骤 1003,参见图 3A,施加掩膜版(图未示出),对 PR 105 进行曝光、显影,从而形成光刻图案。

[0010] 步骤 1004,参见图 4A,采用光刻胶修剪工艺对光刻图案进行修剪。

[0011] 图 4A 中虚线所示为修剪前的光刻图案,图 4A 中实线的 PR 105 为所形成的修剪后的光刻图案。

[0012] 在传统的光刻胶修剪工艺中,通过修剪时间对 AEI CD 的大小进行控制,如果修剪时间比较短,则 AEI CD 比较大,如果修剪时间比较长,则 AEI CD 比较小。

[0013] 步骤 1005,参见图 5A,按照修剪后的光刻图案对栅氧化层 101、多晶硅层 102 和氮化硅层 103 进行刻蚀,从而形成栅极。

[0014] 步骤 1006,去除 PR 105 和 BARC 104。

[0015] 去除的方法可采用氧气进行灰化处理。

[0016] 至此,本流程结束。

[0017] 但是,在实际应用中,由于 PR 的修剪速率大于 1 纳米 / 秒,本领域技术人员可以理解,在 PR 的修剪速率比较大的前提下,若欲将产品的 AEI CD 或者产品之间的 AEI CD 差异

控制在很小的范围内,例如 1 纳米以内,实施起来是非常困难的,因此,采用现有技术中的刻蚀方法产品之间的 AEI CD 差异的控制精度比较低。

## 发明内容

[0018] 有鉴于此,本发明提供一种刻蚀方法,能够提高产品之间的刻蚀后检查关键尺寸(AEI CD)差异的控制精度。

[0019] 为达到上述目的,本发明的技术方案是这样实现的:

一种刻蚀方法,该方法包括:

在待刻蚀薄膜之上沉积低介电常数绝缘材料层,并在低介电常数绝缘材料层之上依次旋涂底部抗反射涂层 BARC 和光刻胶 PR;

对 PR 进行曝光、显影,形成光刻图案;

采用修剪工艺对光刻图案进行修剪,并按照修剪后的光刻图案,对 BARC 和低介电常数绝缘材料层进行刻蚀;

去除 BARC 和 PR;

采用修剪工艺对刻蚀后的低介电常数绝缘材料层进行修剪,并将修剪后的低介电常数绝缘材料层作为掩膜,对待刻蚀薄膜进行刻蚀。

[0020] 所述低介电常数绝缘材料层的介电常数为 2.5 至 3.0。

[0021] 所述低介电常数绝缘材料层为碳氧化硅。

[0022] 所述低介电常数绝缘材料层的沉积方法为:采用化学气相沉积 CVD 工艺沉积低介电常数绝缘材料层。

[0023] 所述低介电常数绝缘材料层的厚度为 200 埃至 500 埃;

所述 BARC 的厚度为 500 埃至 1500 埃;

所述 PR 的厚度为 800 埃至 2500 埃。

[0024] 所述对 BARC 和低介电常数绝缘材料层进行刻蚀的方法为:采用氧气进行各向异性干法刻蚀。

[0025] 所述采用修剪工艺对刻蚀后的低介电常数绝缘材料层进行修剪的方法为:进行各向同性干法刻蚀。

[0026] 所述干法刻蚀的刻蚀气体为氧气;

所述氧气的流量为 50 标况毫升每分至 500 标况毫升每分;

所述干法刻蚀的偏压为 0 瓦特至 200 瓦特;

所述干法刻蚀的源压为 100 瓦特至 500 瓦特。

[0027] 所述刻蚀气体进一步包括氩气和甲烷。

[0028] 所述氩气的流量为 0 标况毫升每分至 200 标况毫升每分;

所述甲烷的流量为 0 标况毫升每分至 100 标况毫升每分。

[0029] 在本发明所提供的一种刻蚀方法中,首先在待刻蚀薄膜之上沉积低介电常数绝缘材料层,并在低介电常数绝缘材料层之上依次旋涂 BARC 和 PR,然后对 PR 进行曝光、显影,形成光刻图案,采用修剪工艺对光刻图案进行修剪,并按照修剪后的光刻图案,对 BARC 和低介电常数绝缘材料层进行刻蚀,其次去除 BARC 和 PR,并采用修剪工艺对刻蚀后的低介电常数绝缘材料层进行修剪,将修剪后的低介电常数绝缘材料层作为掩膜,对待刻蚀薄膜进

行刻蚀。可见，本发明先执行修剪光刻图案步骤，然后再执行修剪低介电常数绝缘材料层的步骤，以修剪后的低介电常数绝缘材料层为掩膜对待蚀刻薄膜进行刻蚀，由于低介电常数绝缘材料具有比较小的修剪速率，因此，可对修剪后的低介电常数绝缘材料层的尺寸进行精确地控制，进而对产品的 AEI CD 精确地控制，能够提高产品之间的 AEI CD 差异的控制精度。

## 附图说明

- [0030] 图 1A~图 6A 为现有技术中栅极的刻蚀方法的过程剖面示意图。
- [0031] 图 1 为本发明所提供的一种刻蚀方法的流程图。
- [0032] 图 1B~图 8B 为本发明中栅极的刻蚀方法的过程剖面示意图。
- [0033] 图 2 为执行修剪光刻图案步骤时修剪时间与待刻蚀薄膜的 AEI CD 的关系示意图。
- [0034] 图 3 为执行修剪低介电常数绝缘材料层步骤时修剪时间与待刻蚀薄膜的 AEI CD 的关系示意图。

## 具体实施方式

[0035] 为使本发明的目的、技术方案及优点更加清楚明白，以下参照附图并举实施例，对本发明所述方案作进一步地详细说明。

[0036] 本发明的核心思想为：当对待蚀刻薄膜进行刻蚀之前，先执行修剪光刻图案步骤，然后再执行修剪低介电常数绝缘材料层的步骤，以修剪后的低介电常数绝缘材料层为掩膜对待蚀刻薄膜进行刻蚀，由于低介电常数绝缘材料具有比较小的修剪速率，因此，可对修剪后的低介电常数绝缘材料层的尺寸进行精确地控制，进而对产品的 AEI CD 精确地控制，能够提高产品之间的 AEI CD 差异的控制精度。

[0037] 图 1 为本发明所提供的一种刻蚀方法的流程图。如图 1 所示，该方法包括以下步骤：

步骤 11，在待刻蚀薄膜之上沉积低介电常数绝缘材料层，并在低介电常数绝缘材料层之上依次旋涂 BARC 和 PR。

[0038] 步骤 12，对 PR 进行曝光、显影，形成光刻图案。

[0039] 步骤 13，采用修剪工艺对光刻图案进行修剪，并按照修剪后的光刻图案，对 BARC 和低介电常数绝缘材料层进行刻蚀。

[0040] 步骤 14，去除 BARC 和 PR。

[0041] 步骤 15，采用修剪工艺对刻蚀后的低介电常数绝缘材料层进行修剪，并将修剪后的低介电常数绝缘材料层作为掩膜，对待刻蚀薄膜进行刻蚀。

[0042] 至此，本流程结束。

[0043] 下面以栅极的刻蚀方法为例对本发明所提供的刻蚀方法进行详细介绍。

[0044] 图 1B~图 8B 为本发明中栅极的刻蚀方法的过程剖面示意图，该方法主要包括：

步骤 2001，参见图 1B，在半导体衬底(图未示出)表面生长栅氧化层 101，并依次淀积多晶硅层 102 和氮化硅层 103。

[0045] 步骤 2002，参见图 2B，在氮化硅层 103 之上沉积低介电常数(low k)绝缘材料层 201，并在低介电常数绝缘材料层 201 之上依次旋涂 BARC 104 和 PR 105。

[0046] 低介电常数绝缘材料层 201 的沉积方法是化学气相沉积(CVD)。

[0047] 优选地,低介电常数绝缘材料层 201 的厚度为 200 埃至 500 埃, BARC 104 的厚度为 500 埃至 1500 埃, PR 105 的厚度为 800 埃至 2500 埃。

[0048] 另外,需要说明的是,本发明要求低介电常数绝缘材料层 201 的厚度比较小,这是因为:后续步骤中以刻蚀后的低介电常数绝缘材料层 201 为掩膜对棚氧化层 101、多晶硅层 102 和氮化硅层 103 进行刻蚀时,通常刻蚀气体会对低介电常数绝缘材料层 201 造成损伤,当低介电常数绝缘材料层 201 的厚度很小时,会将低介电常数绝缘材料层 201 一并刻蚀,但是如果低介电常数绝缘材料层 201 的厚度比较大,则可能难以完全将低介电常数绝缘材料层 201 刻蚀,会有部分低介电常数绝缘材料层 201 保留下,影响了栅极的性能。

[0049] 在本实施例中,介电常数 k 为 2.5 至 3.0,优选地,低介电常数绝缘材料层 201 可为碳氧化硅(SiOC)。

[0050] 步骤 2003,参见图 3B,施加掩膜版(图未示出),对 PR 105 进行曝光、显影,从而形成光刻图案。

[0051] 步骤 2004,参见图 4B,采用修剪工艺对光刻图案进行修剪。

[0052] 图 4B 中虚线所示为修剪前的光刻图案,图 4B 中实线的 PR 105 为所形成的修剪后的光刻图案。

[0053] 该步骤可参照现有的方法。

[0054] 步骤 2005,参见图 5B,按照修剪后的光刻图案,对 BARC 104 和低介电常数绝缘材料层 201 进行刻蚀。

[0055] 对 BARC 104 和低介电常数绝缘材料层 201 刻蚀的方法为:采用氧气进行各向异性干法刻蚀。

[0056] 在本步骤中,将暴露出的 BARC 104 和低介电常数绝缘材料层 201 刻蚀,被 PR 105 覆盖的 BARC 104 和低介电常数绝缘材料层 201 未被刻蚀。

[0057] 步骤 2006,参见图 6B,去除 BARC 104 和 PR 105。

[0058] 去除 BARC 的方法采用现有技术的方法。

[0059] 步骤 2007,参见图 7B,采用修剪工艺对刻蚀后的低介电常数绝缘材料层 201 进行修剪。

[0060] 图 7B 中虚线所示为修剪前的低介电常数绝缘材料层 201,图 7B 中实线的所示为修剪后的低介电常数绝缘材料层 201。

[0061] 对低介电常数绝缘材料层 201 进行修剪的方法为:采用氧气进行各向同性干法刻蚀,氧气的流量为 50 标况毫升每分(sccm)至 500 标况毫升每分(sccm),偏压(bias power)为 0 (W)瓦特至 200 瓦特(W),源压(source power)为 100 (W)瓦特至 500 瓦特(W),其中,使用较低的偏压和较高的源压可对干法刻蚀的等离子体起到加速的作用,提高等离子体对低介电常数绝缘材料层 201 的轰击作用。

[0062] 进一步地,还可在氧气中混入氩气(Ar)和甲烷(CF<sub>4</sub>),以增加化学反应速率,优选地,氩气的流量为 0 标况毫升每分(sccm)至 200 标况毫升每分(sccm),甲烷的流量为 0 标况毫升每分(sccm)至 100 标况毫升每分(sccm)。

[0063] 另外,修剪的时间由所需的 AEI CD 决定,若所需 AEI CD 比较大,则修剪时间可适当增长,若所需 AEI CD 比较小,修剪时间比较短,具体的修剪时间视具体情况而定。

[0064] 步骤 2007, 参见图 8B, 将修剪后的低介电常数绝缘材料层 201 作为掩膜, 依次对栅氧化层 101、多晶硅层 102 和氮化硅层 103 进行刻蚀, 从而形成栅极。

[0065] 对栅氧化层 101、多晶硅层 102 和氮化硅层 103 的刻蚀方法与现有技术相同。

[0066] 在本步骤中, 由于低介电常数绝缘材料层 201 的厚度比较小, 当对栅氧化层 101、多晶硅层 102 和氮化硅层 103 进行刻蚀时, 可一并将低介电常数绝缘材料层 201 刻蚀。

[0067] 另外, 需要说明的是, 当对其他待刻蚀薄膜进行刻蚀时, 通常对待刻蚀薄膜进行刻蚀的气体的都会对刻蚀后的低介电常数绝缘材料层造成一定损伤, 由于本发明中低介电常数绝缘材料层的厚度非常小, 当在刻蚀待刻蚀薄膜时, 基本上可将低介电常数绝缘材料层一并刻蚀。

[0068] 若低介电常数绝缘材料层没有被完全刻蚀, 也可增加去除低介电常数绝缘材料层的步骤, 去除的方法可采用氧气进行刻蚀, 但是一般来说, 由于低介电常数绝缘材料层的厚度非常小, 则不必执行这一步骤。

[0069] 至此, 本流程结束。

[0070] 上述实施例提供的方法还可应用于其他材料的刻蚀工艺中, 上述介绍仅为举例说明。

[0071] 图 2 为执行修剪光刻图案步骤时修剪时间与待刻蚀薄膜的 AEI CD 的关系示意图, 如图 2 所示, 横坐标为修剪时间(trim time), 单位为秒(s), 纵坐标为待刻蚀薄膜的 AEI CD, 单位为纳米(nm)。图 2 所提供的数据的实验条件是: 按照现有技术的方法, 仅涉及一次修剪步骤(修剪光刻图案, 不修剪低介电常数绝缘材料层), 且待刻蚀薄膜为栅氧化层、多晶硅层和氮化硅层。图 2 所示直线的斜率可以反映 PR 的修剪速率, 通过近似计算, PR 的修剪速率为 1.1 纳米 / 秒(nm/s)。

[0072] 图 3 为执行修剪低介电常数绝缘材料层步骤时修剪时间与待刻蚀薄膜的 AEI CD 的关系示意图, 如图 3 示, 横坐标为修剪时间(trim time), 单位为秒(s), 纵坐标为待刻蚀薄膜的 AEI CD, 单位为纳米(nm)。图 2 所提供的数据的实验条件是: 仅涉及一次修剪步骤(修剪低介电常数绝缘材料层, 不修剪光刻图案), 且待刻蚀薄膜为栅氧化层、多晶硅层和氮化硅层。图 3 所示直线的斜率可以反映低介电常数绝缘材料的修剪速率, 通过近似计算, PR 的修剪速率为 0.1 纳米 / 秒(nm/s)。

[0073] 通过对图 2 和图 3, PR 具有比较大的修剪速率, 低介电常数绝缘材料具有比较小的修剪速率, 可见, 若仅执行修剪光刻图案步骤、不执行修剪低介电常数绝缘材料层的步骤, 则难以将产品之间的 AEI CD 差异控制在很小的范围内; 若仅执行修剪低介电常数绝缘材料层的步骤、不执行修剪光刻图案步骤, 则生产效率过低, 很难在实际生产过程中应用; 而在本发明中, 先执行修剪光刻图案步骤, 然后再执行修剪低介电常数绝缘材料层的步骤, 在保证了生产效率的同时, 还可以将产品之间的 AEI CD 差异控制在很小的范围内。

[0074] 根据本发明所提供的技术案, 首先在待刻蚀薄膜之上沉积低介电常数绝缘材料层, 并在低介电常数绝缘材料层之上依次旋涂 BARC 和 PR, 然后对 PR 进行曝光、显影, 形成光刻图案, 采用修剪工艺对光刻图案进行修剪, 并按照修剪后的光刻图案, 对 BARC 和低介电常数绝缘材料层进行刻蚀, 其次去除 BARC 和 PR, 并采用修剪工艺对刻蚀后的低介电常数绝缘材料层进行修剪, 并将修剪后的低介电常数绝缘材料层作为掩膜, 对待刻蚀薄膜进行刻蚀。可见, 本发明先执行修剪光刻图案步骤, 然后再执行修剪低介电常数绝缘材料层的步

骤,以修剪后的低介电常数绝缘材料层为掩膜对待蚀刻薄膜进行刻蚀,由于低介电常数绝缘材料具有比较小的修剪速率,因此,可对修剪后的低介电常数绝缘材料层的尺寸进行精确地控制,进而对产品的 AEI CD 精确地控制,能够提高产品之间的 AEI CD 差异的控制精度。

[0075] 以上所述,仅为本发明的较佳实施例而已,并非用于限定本发明的保护范围。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

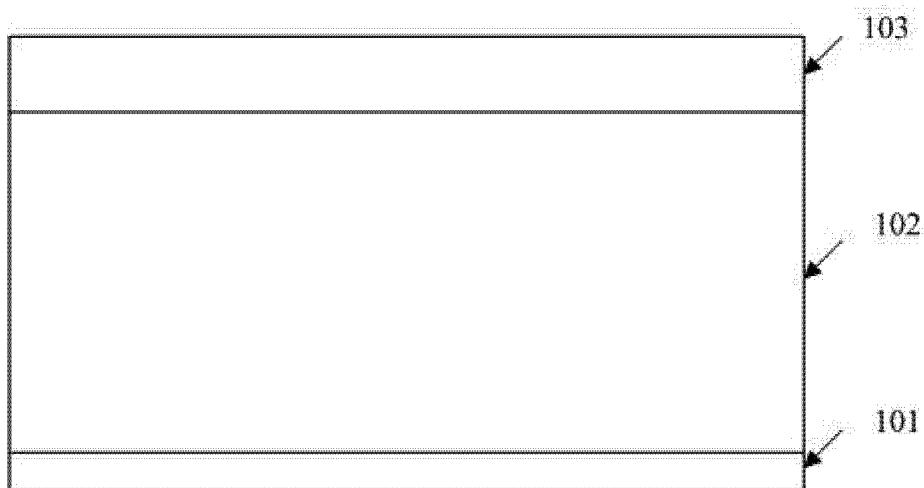


图 1A

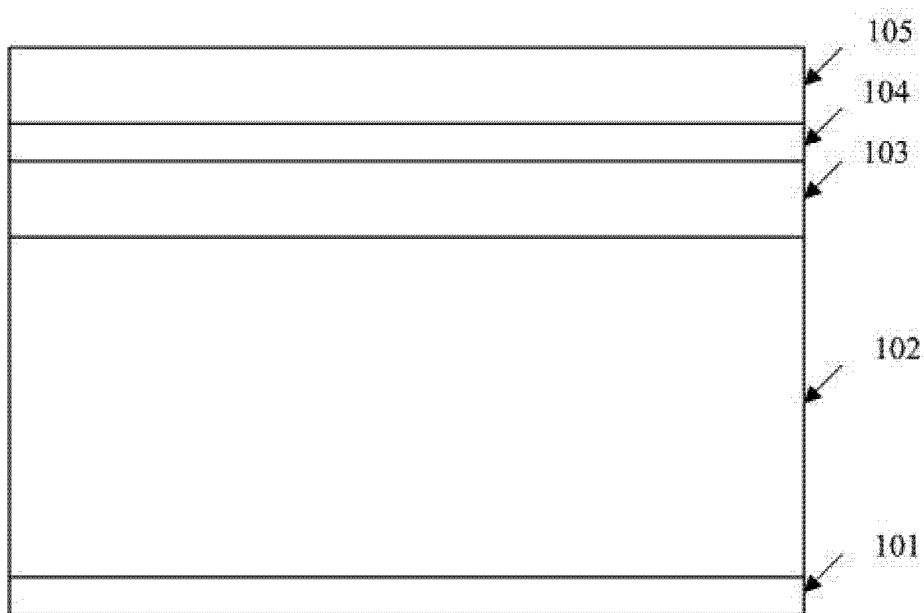


图 2A

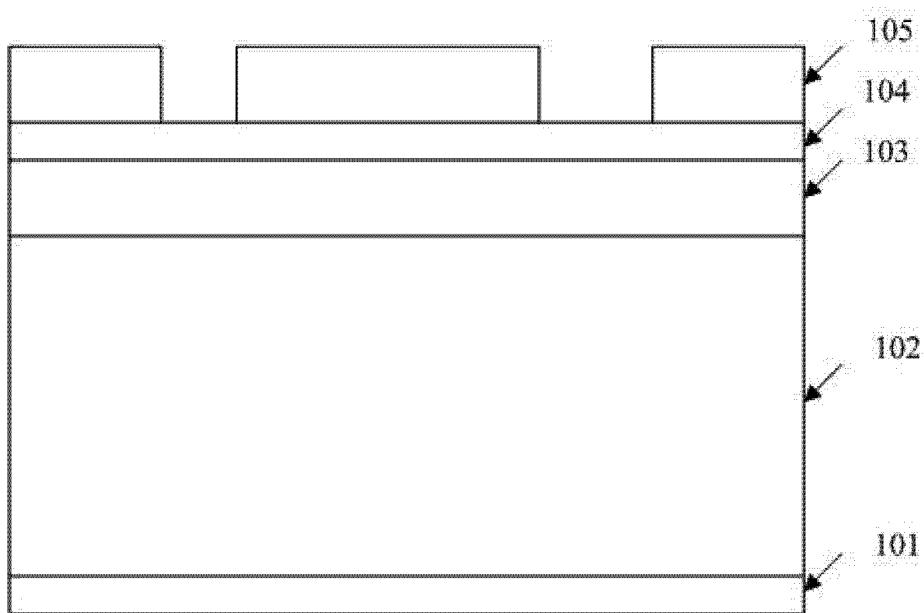


图 3A

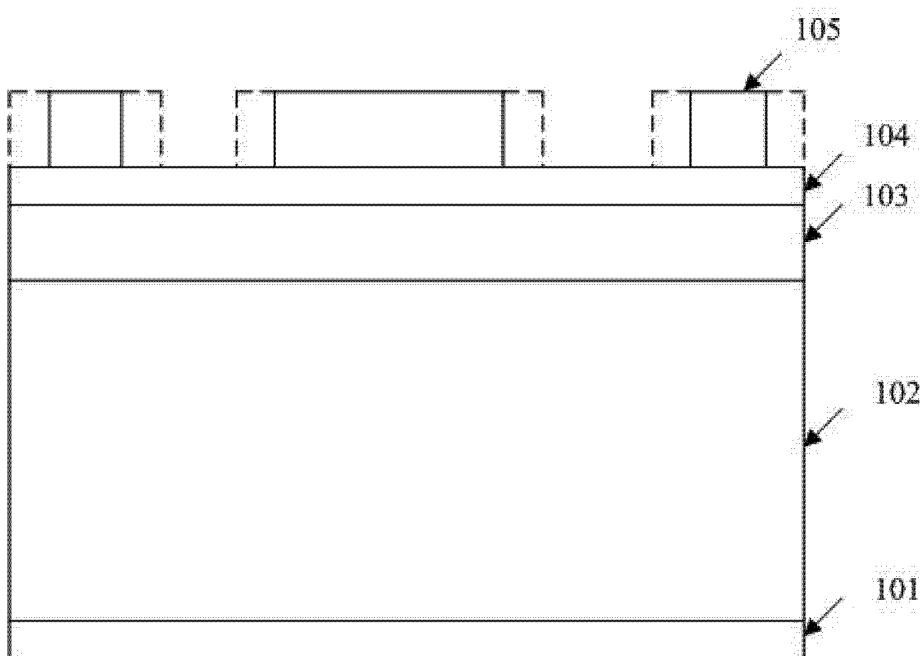


图 4A

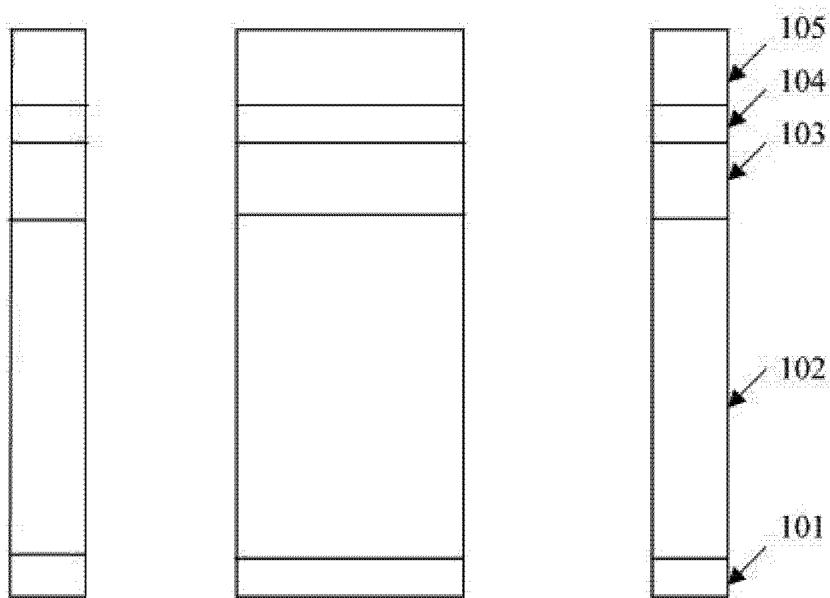


图 5A

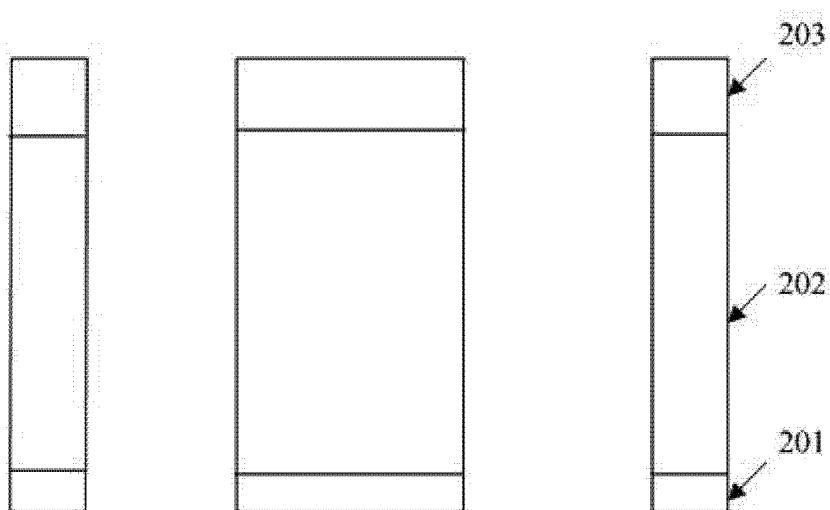


图 6A

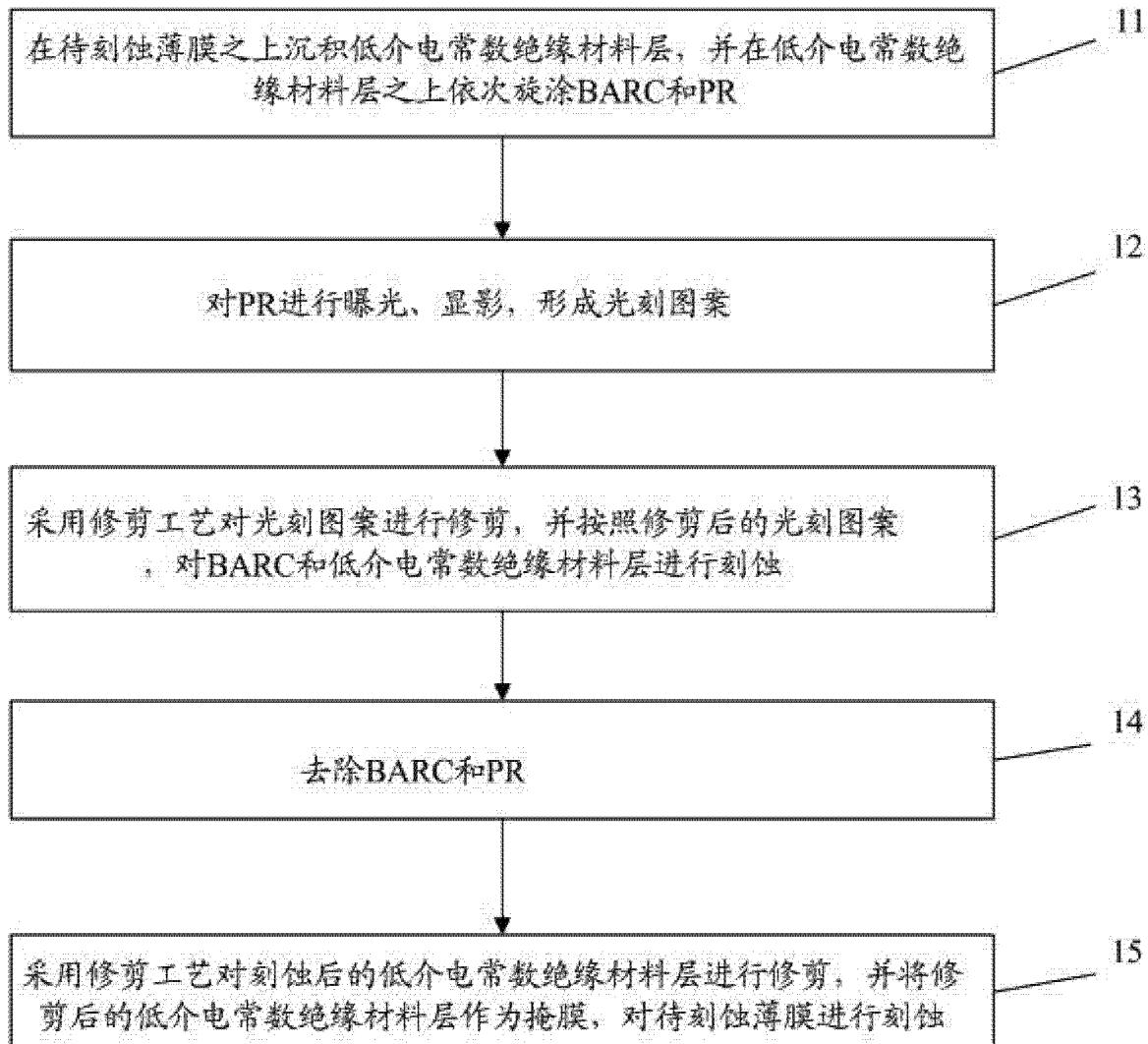


图 1

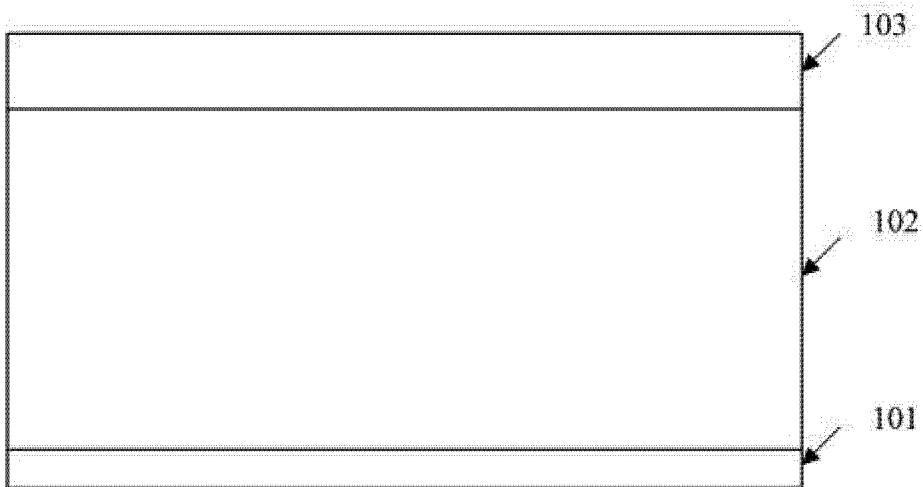


图 1B

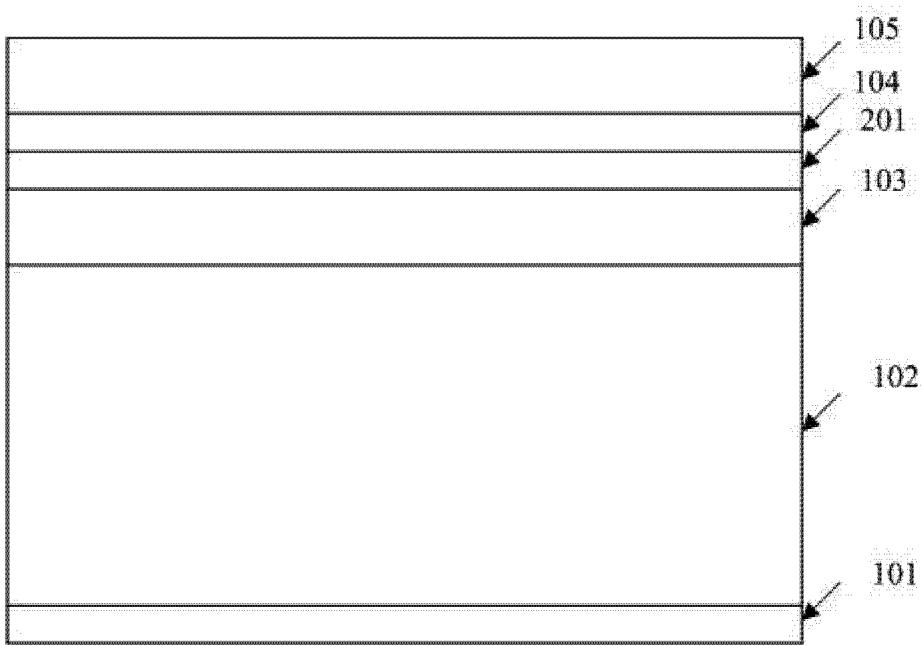


图 2B

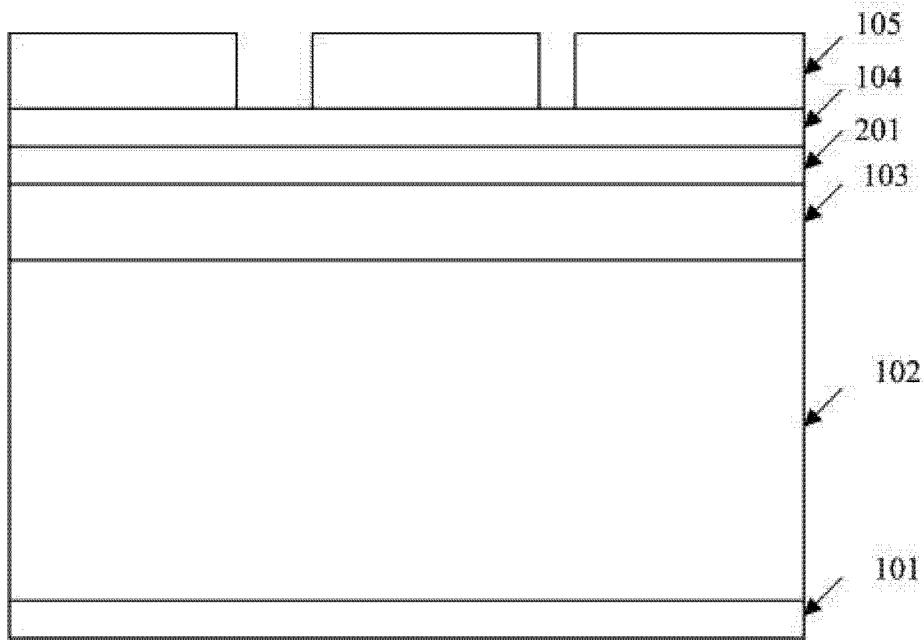


图 3B

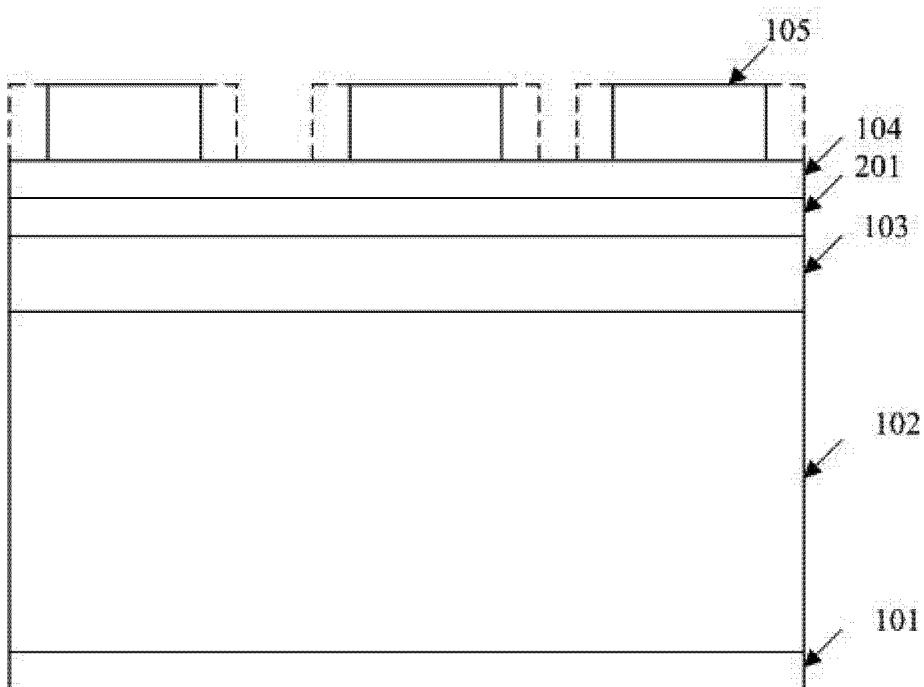


图 4B

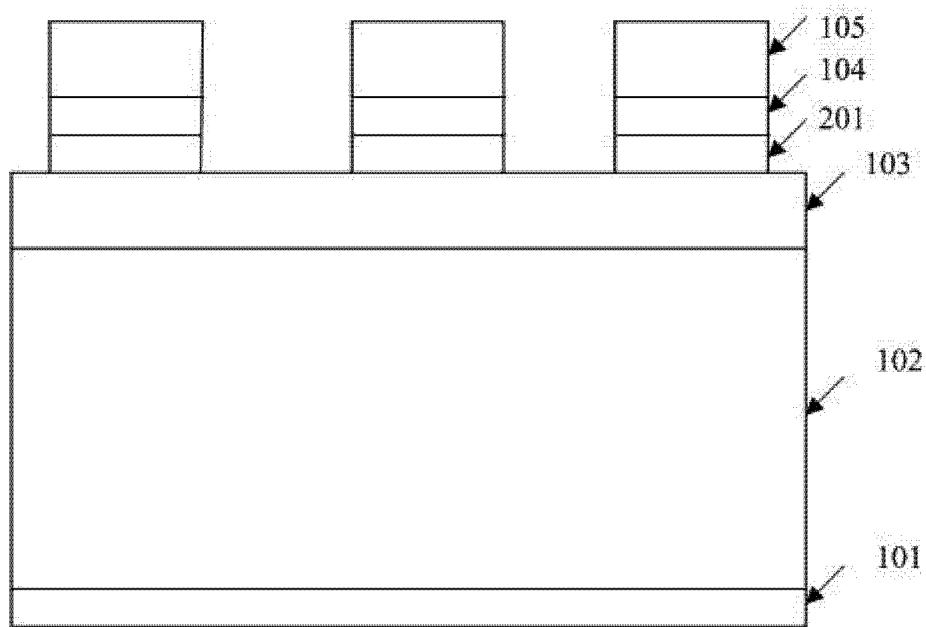


图 5B

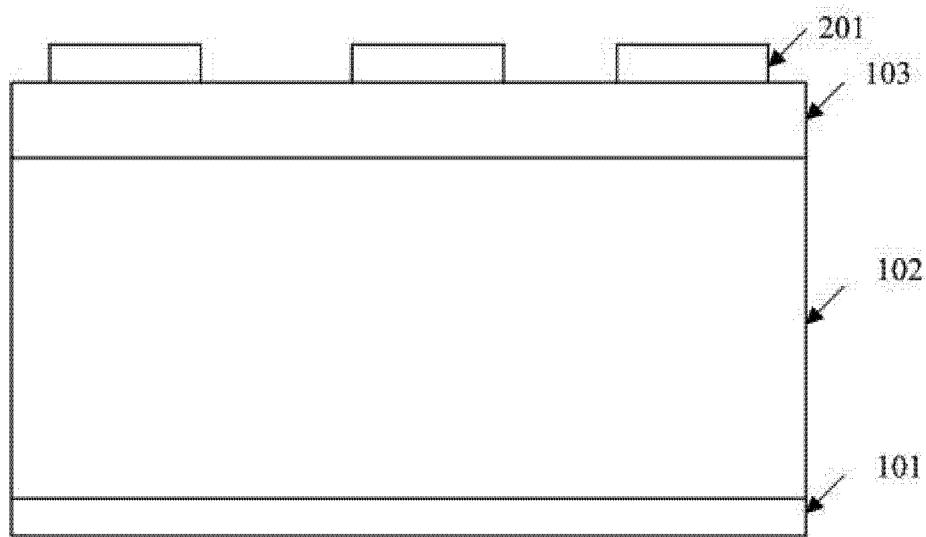


图 6B

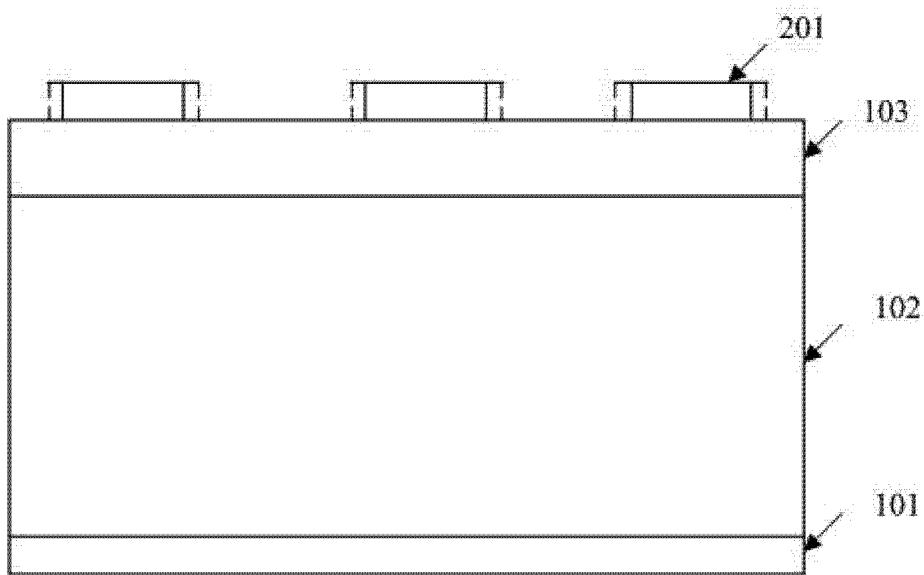


图 7B

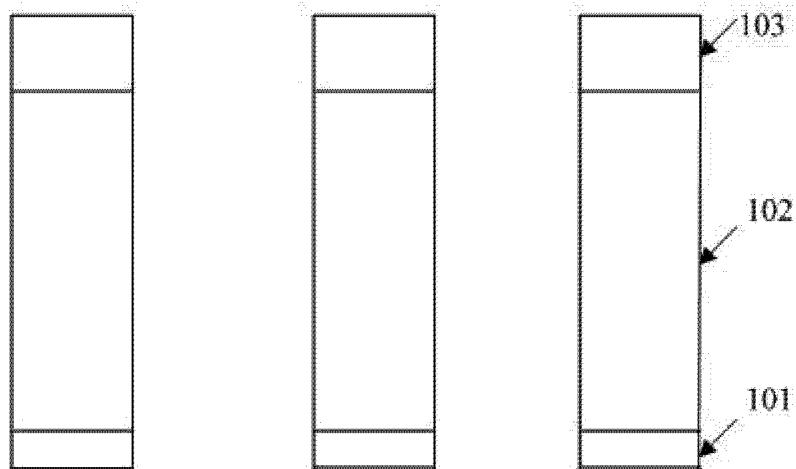


图 8B

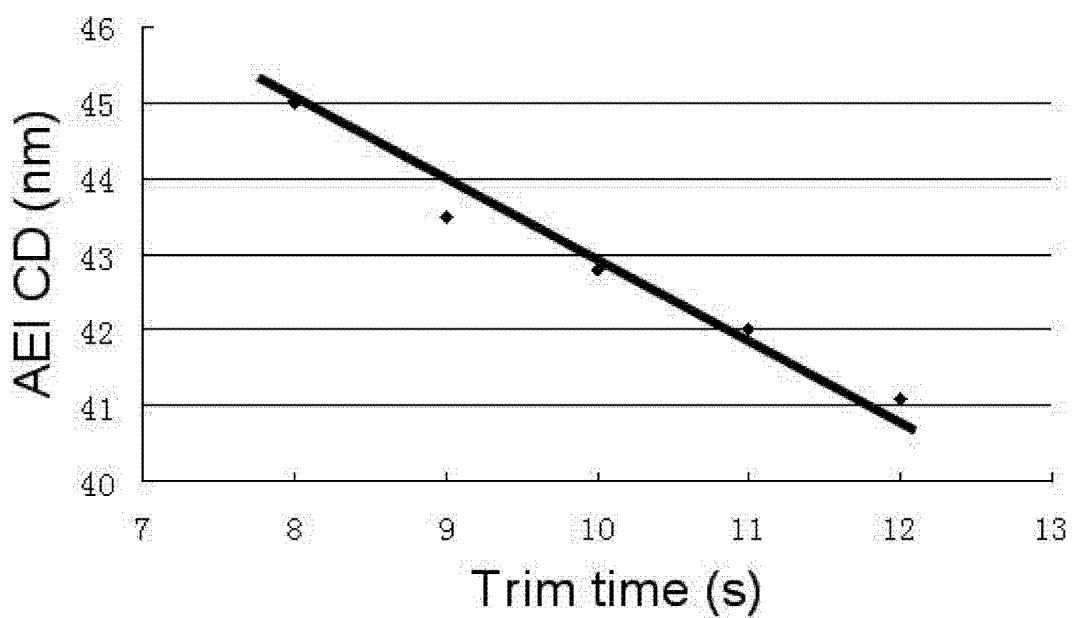


图 2

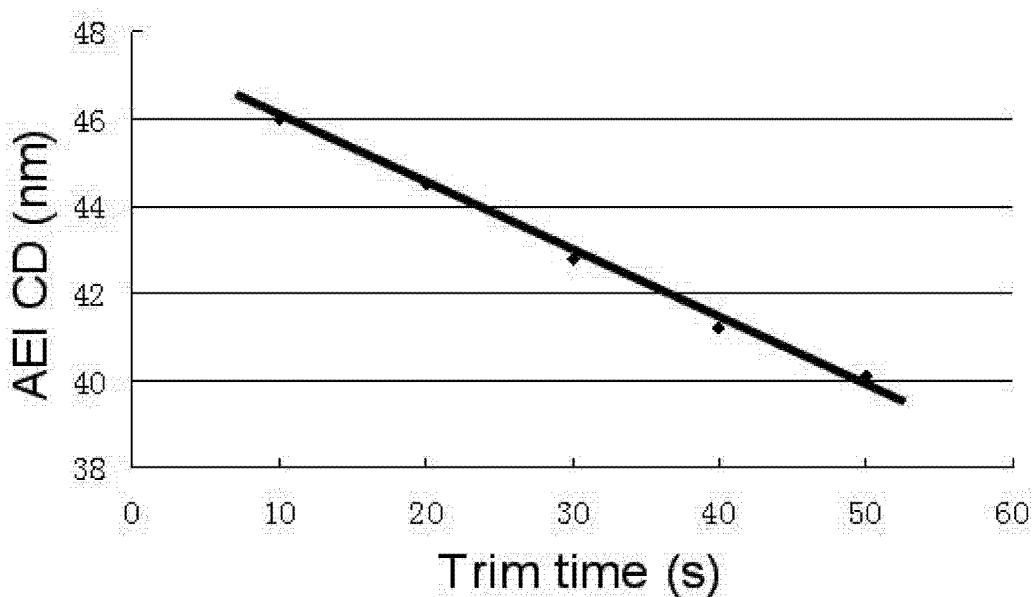


图 3