



(12) 发明专利

(10) 授权公告号 CN 101682093 B

(45) 授权公告日 2013. 08. 14

(21) 申请号 200880001265. 6

(22) 申请日 2008. 03. 27

(85) PCT申请进入国家阶段日  
2009. 06. 02

(86) PCT申请的申请数据  
PCT/US2008/058387 2008. 03. 27

(87) PCT申请的公布数据  
W02009/120195 EN 2009. 10. 01

(73) 专利权人 LSI 公司  
地址 美国加利福尼亚

(72) 发明人 L·M·阿努宾迪 B·斯金纳尔

(74) 专利代理机构 中国国际贸易促进委员会专  
利商标事务所 11038

代理人 申发振

(51) Int. Cl.

H01M 10/48(2006. 01)

(56) 对比文件

US 2006/0277422 A1, 2006. 12. 07,  
KR 10-0796668 B2, 2008. 01. 22,  
US 2005/0029986 A1, 2005. 02. 10,  
CN 1601801 A, 2005. 03. 30,  
US 2007/0166617 A, 2007. 07. 19,

审查员 韩伟

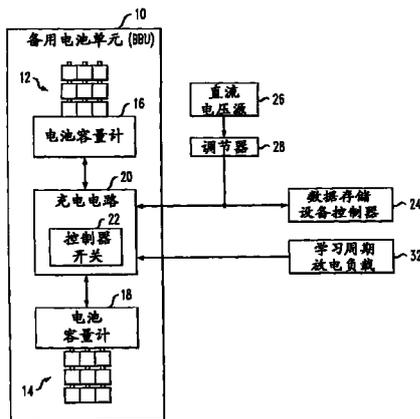
权利要求书3页 说明书8页 附图3页

(54) 发明名称

改进的电池状况学习周期的设备和方法

(57) 摘要

本发明的实施例包括一种用于数据存储设备内的备用电池单元的改进的电池学习周期的设备和方法。备用电池单元包括第一电池组、相应的充电容量计、一个或多个第二电池组、相应的充电容量计以及控制器开关,该控制器开关被配置为在任何给定时刻仅选择一个电池组用于学习周期。该充电容量计使得在学习周期放电阶段结束时,学习周期电池组的放电深度是使得该学习周期电池组的充电容量结合剩余电池组的满充电容量足以允许设备将高速缓存的数据卸载到物理数据存储设备的放电深度,并且该数据存储设备无须从回写式高速缓存模式切换到直写式高速缓存模式。



CN 101682093 B

1. 一种用于数据存储设备的备用电池单元,其中所述数据存储设备包括被配置为将数据储存在其中的高速缓冲存储器元件,所述备用电池单元包含:

多个单体电池,其被配置为具有第一充电容量的第一电池组以及具有第二充电容量的至少一个第二电池组;

耦接到第一电池组的第一电池充电容量计;

耦接到第二电池组的第二电池充电容量计;以及

充电电路,耦接在所述第一电池组和所述至少一个第二电池组之间,其中所述充电电路包括控制器开关,

其中所述控制器开关被配置为以在给定时刻至多一个电池组执行电池学习周期的方式将学习周期负载和在所述第一电池组和第二电池组之间的充电电路耦接,

其中所述电池组和所述充电电路被以如下方式配置在所述备用电池单元内:所述备用电池单元在任何给定时间的总的可用充电容量是在电池学习周期期间放电的电池组和未放电的满充电容量的电池组的组合容量,

其中第一电池充电容量计和第二电池充电容量计以如下方式来配置,即在由相应电池组执行的电池学习周期期间,相应电池组的放电深度水平是如下的放电深度水平,其使得所述第一电池组和第二电池组中的在学习周期期间被放电的电池组的充电容量结合所述第一电池组和第二电池组中的没有放电的另一电池组的充电容量足以允许在物理数据存储设备与所述数据存储设备耦接时将存储在高速缓冲存储器中的数据卸载到所述物理数据存储设备。

2. 如权利要求 1 所述的备用电池单元,其中被放电的电池组的放电深度水平是使得所述第一电池组和第二电池组中的在学习周期期间被放电的电池组的充电容量结合所述第一电池组和第二电池组中的未被放电的另一电池组的充电容量大于阈值水平的放电深度水平,低于所述阈值水平时所述数据存储设备将从回写式高速缓存模式转换到直写式高速缓存模式。

3. 如权利要求 1 所述的备用电池单元,其中所述第一电池充电容量计和第二电池充电容量计中的至少一个进一步包含阻抗跟踪电量计。

4. 如权利要求 1 所述的备用电池单元,其中所述备用电池单元包括十八个单体电池,并且其中所述第一电池组和第二电池组中的每一个包含九个单体电池,这九个单体电池被配置为彼此并联连接的三个分支,其中每一个分支包括三个串联连接的单体电池。

5. 如权利要求 1 所述的备用电池单元,其中执行电池学习周期的电池组的放电深度 DOD 水平是所述电池组的满充电容量的 40%。

6. 如权利要求 1 所述的备用电池单元,其中未执行电池学习周期的电池组的充电容量保持为充电容量的 100%。

7. 如权利要求 1 所述的备用电池单元,其中所述数据存储设备包括系统负载,并且其中所述控制器开关进一步被配置为通过可切换地将第一电池组和第二电池组耦接到所述数据存储设备的系统负载来执行在第一电池组和第二电池组之间的负载共享。

8. 如权利要求 1 所述的备用电池单元,其中所述数据存储设备包括耦接到所述控制器开关的经调节的直流 DC 电压源,并且其中所述控制器开关被配置为在将学习周期负载耦接到执行电池学习周期的电池组之前将所述经调节的 DC 电压源与所述控制器开关断开连

接。

9. 如权利要求 1 所述的备用电池单元,其中所述第一电池组和第二电池组中的至少一个包括多个锂离子电池。

10. 一种对用于数据存储设备的备用电池单元执行电池学习周期的方法,其中所述数据存储设备包括高速缓冲存储器元件,其中所述备用电池单元包括多个单体电池,所述方法包含如下步骤:

将所述多个单体电池配置为第一电池组和至少一个第二电池组,其中所述备用电池单元包括耦接到第一电池组的第一电池充电容量计、耦接到第二电池组的第二电池充电容量计、以及耦接在所述第一电池组和所述第二电池组之间的充电电路,其中所述充电电路包括控制器开关;

由所述控制器开关选择第一电池组和第二电池组中的至多一个电池组,对所述至多一个电池组执行学习周期,其中所述电池组和所述充电电路被以如下方式配置在所述备用电池单元内:所述备用电池单元在任何给定时间的总的可用充电容量是在电池学习周期期间放电的电池组和未放电的满充电容量的电池组的组合容量;以及

通过所述控制器开关将学习周期负载耦接到所选电池组来将所述所选电池组放电,其中所述所选电池组被放电到学习周期放电深度水平,其中所述学习周期放电深度水平是使得所述所选电池组的剩余充电容量结合未选择对其执行学习周期的电池组的充电容量足以允许在物理数据存储设备与所述数据存储设备耦接时所述数据存储设备将存储在高速缓冲存储器元件中的高速缓存数据卸载到物理数据存储设备的放电深度水平。

11. 如权利要求 10 所述的方法,其中所述放电步骤将所述所选电池组放电到学习周期放电深度水平使得被放电的所述所选电池组的剩余充电容量结合未被放电的电池组的充电容量大于阈值水平,低于所述阈值水平时所述数据存储设备将从回写式高速缓存模式转换到直写式高速缓存模式。

12. 如权利要求 10 所述的方法,进一步包含在所述放电步骤期间确定从所述所选电池组放出的充电容量的步骤。

13. 如权利要求 12 所述的方法,其中所述确定步骤采用阻抗跟踪电量计来执行。

14. 如权利要求 10 所述的方法,其中所述放电步骤将所述所选电池组放电到所述所选电池组的满充电容量的 40% 的学习周期放电深度水平。

15. 如权利要求 10 所述的方法,其中所述放电步骤包括,在任何给定时刻将至多一个电池组放电而同时所有其它电池组保持为满充电容量。

16. 如权利要求 10 所述的方法,其中所述数据存储设备包括耦接到所述控制器开关的经调节的直流 DC 电压源,并且其中所述方法进一步包含在将所述所选电池组放电之前将所述经调节的 DC 电压源与所述控制器开关断开连接的步骤。

17. 如权利要求 10 所述的方法,进一步包含一旦所述所选电池组已经被放电达到所述学习周期放电深度水平就通过将充电电路耦接到所述所选电池组来对所述所选电池组进行充电的步骤。

18. 一种数据存储设备,包含:

高速缓冲存储器元件,被配置为将高速缓存数据存储在其中并且耦接到物理数据存储设备;

备用电池单元,包含  
多个单体电池,其被配置为第一电池组和至少一个第二电池组,  
耦接到第一电池组的第一阻抗跟踪电量计,  
耦接到第二电池组的第二阻抗跟踪电量计,以及  
电池充电电路,耦接在第一电池组和所述至少一个第二电池组之间,其中所述电池充电电路包括控制器开关;

耦接到所述控制器开关的学习周期放电负载;以及

耦接到所述高速缓冲存储器元件和所述控制器开关的设备控制器,被配置为将所述高速缓冲存储器元件耦接到所述物理数据存储设备,

其中所述控制器开关被配置为以在任何给定时刻至多一个电池组执行电池学习周期的方式将学习周期负载和在第一电池组和第二电池组之间的充电电路耦接,以及

其中所述电池组和所述充电电路被以如下方式配置在所述备用电池单元内:所述备用电池单元在任何给定时间的总的可用充电容量是在电池学习周期期间放电的电池组和未放电的满充电容量的电池组的组合容量,并且

其中第一电池充电容量计和第二电池充电容量计以如下方式来配置,即在由相应电池组执行的电池学习周期期间,相应电池组的放电深度水平是如下的放电深度水平,其使得所述第一电池组和第二电池组中的在学习周期期间被放电的电池组的充电容量结合所述第一电池组和第二电池组中的没有被放电的另一电池组的充电容量足以允许在物理数据存储设备与所述数据存储设备耦接时将存储在所述高速缓冲存储器元件中的数据卸载到所述物理数据存储设备。

19. 如权利要求 18 所述的设备,其中被放电的电池组的放电深度水平使得被放电的电池组的充电容量结合未被放电的电池组的充电容量大于阈值水平,低于所述阈值水平时所述数据存储设备将从回写式高速缓存模式转换到直写式高速缓存模式。

20. 如权利要求 18 所述的设备,其中第一电池充电容量计和第二电池充电容量计中的至少一个进一步包含阻抗跟踪电量计。

## 改进的电池状况学习周期的设备和方法

### 技术领域

[0001] 本发明涉及电池（例如在数据存储系统或设备的备用电池单元 (BBU) 中使用的电池）的学习周期。更具体地，本发明涉及用于按照改进电池容量读数的精度而同时管理数据高速缓存策略以避免系统性能退化的方式来改进电池学习周期的方法和设备。

### 背景技术

[0002] 许多数据存储系统和设备包括备用电池单元 (BBU)，该备用电池单元在存储设备的主电源失去电力的情况下提供备用电力和数据完整性。通常，备用电池单元包括由相应的电源来充电的一个或多个可再充电的电池。用于这样的备用电池单元的电池通常是各种类型中的一种可再充电的电池，例如镍镉、镍金属氢化物或者锂离子电池。

[0003] 电池学习周期 (learn cycle) 是定期（例如，大约每 3 个月）执行的电池校准操作，以便确定电池（例如被包括来作为数据存储系统或设备的备用电池单元的一部分的可再充电锂离子电池）的状况。电池学习周期通常由容置该电池的设备中的控制器来执行。可能花费从几小时到高达十小时的电池学习周期包括对电池放电并且随后满充电的过程。电池学习周期也更新集成电路内部所跟踪的电池参数（例如，容量、电压、电流、温度和阻抗）以使得高速缓存控制器可以确定在发生电力丢失的情况下电池是否可以维持控制器高速缓冲存储器（即，由高速缓存控制器向设备的高速缓冲存储器写入的数据）达所规定的一段时间。例如，一些电池被要求在失去交流电源情况下维持控制器高速缓冲存储器达 72 小时。

[0004] 在许多电子数据存储设备内，在数据读和写操作期间，高速缓存控制器将数据块写入到高速缓冲存储器，这比写入到物理盘要快得多。高速缓存控制器向主机系统发送数据传送完成的确认。如果控制器采用回写式高速缓存策略，则在控制器高速缓冲存储器已经接收了事务 (transaction) 中的所有数据时控制器将数据传送完成信号发送到主机。不将高速缓存的数据写到存储设备中。然后在系统活动性较低时或者在写入缓冲器接近其容量时，控制器将高速缓存的数据写入到存储设备。采用回写式高速缓存的风险在于如果在将高速缓存数据写到存储设备之前存在电力故障的话则高速缓存的数据可能丢失。正在进行电池学习周期时，电池可能不能在电力丢失期间维持控制器高速缓冲存储器。

[0005] 在备用电池单元的电池学习周期期间，如果控制器正在采用回写式高速缓存策略，则控制器通常会转变为直写式高速缓存策略直到学习周期结束。在直写式高速缓存中，在磁碟子系统已经接收了事务中的所有数据时控制器将数据传送完成信号发送到主机系统。直写式高速缓存策略将数据直接写入到磁盘，并且减少了在存在设备的电力丢失的情况下数据可能在高速缓冲存储器中丢失的风险。然而，与回写式高速缓存相比，直写式高速缓存降低了总体系统性能。

[0006] 对在备用电池单元的电池学习周期期间从回写式高速缓存转换到直写式高速缓存的缺点加以改进的传统的努力包括：增加 BBU 电池组的大小和容量以支持还仍然允许将 BBU 电池完全放电（例如，为了对电池充电容量进行库仑计数，放电深度 (DOD) 为 80%）的

负载。然而,这样的增加大小的方法不必要地增大了备用电池单元的体积和成本以及执行 80% DOD 电池放电所需要的时间。因此,仍然需要避免或者防止在 BBU 电池的电池学习周期期间高速缓冲存储器策略从回写式高速缓存策略转换到直写式高速缓存策略,而同时仍然维持足够的备用电池保护来保存高速缓冲存储器数据并且不降低整个系统的性能。

### 发明内容

[0007] 本发明具体实现为一种用于改进例如作为电子数据存储系统或设备内的备用电池单元 (BBU) 的一部分的电池的电池学习周期的设备和方法。备用电池单元包括第一电池组、耦接到第一电池组的第一电池充电容量计、一个或多个第二电池组、耦接到第二电池组的第二电池充电容量计以及耦接在第一电池组和至少一个第二电池组之间的控制器开关。该控制器开关被配置为在任何给定时刻选择至多一个电池组用于电池状况学习周期。该电池充电容量计被如此配置使得在对所选择的用于学习周期的电池组执行的电池状况学习周期的放电阶段期间,所选电池组的放电深度是这样的放电深度,其使得在被放电的电池组的学习周期放电阶段结束时的容量结合未选择用于学习周期的一个或多个电池组的满充电容量足以允许将存储在数据存储设备的高速缓冲存储器中的数据卸载 (off-load) 到与数据存储设备耦接的物理数据存储设备。学习周期电池组和未选作学习周期的一个或多个电池组所结合的充电容量水平消除了数据存储设备将其高速缓存策略从回写式高速缓存模式转换到直写式高速缓存模式的需要,因此减少了任何由采用直写式高速缓存模式所引起的系统性能退化。

### 附图说明

[0008] 图 1 是根据本发明实施例的、供电子数据存储系统或设备使用的备用电池单元 (BBU) 的示意图;

[0009] 图 2 是根据本发明实施例的、用于电池的改进电池状况学习周期的方法的框图,该电池被包括来作为供电子数据存储系统或设备使用的备用电池单元一部分;以及

[0010] 图 3 是包括图 1 的备用电池单元的电子数据存储设备的示意图。

### 具体实施方式

[0011] 在下面的描述中,为了通过附图的描述增强对本发明的理解,相似的参考标记表示相似的组件。此外,虽然在下文中讨论了具体的特征、配置和布置,但是应当理解这样做只是出于示例性的目的。相关领域技术人员将认识到,在不脱离本发明的精神和范围的情况下其它步骤、配置和布置也是可用的。

[0012] 在电子数据存储设备内,将一块数据写入到高速缓冲存储器比将该数据写入到存储设备 (例如磁盘或其它物理存储设备) 要快得多。然后在设备系统活动性较低时或者在高速缓冲存储器变满时电子数据存储设备将高速缓存的数据写入到存储设备。采用回写式高速缓存策略的风险在于,如果在已经将高速缓存的数据写到存储设备之前设备的电力故障则高速缓存的数据可能丢失。在数据存储设备包括备用电池单元 (BBU) 时消除了这个风险因数,该备用电池单元通常提供相对于采用不间断电源 (UPS) 而言相对便宜的替代方案。

[0013] 备用电池单元监视数据存储设备的一个或多个部分（例如动态随机存取存储器（DRAM）模块）的电压电平。如果电压电平降低到阈值电平以下，则将系统电源切换到备用电池单元内的电池组。只要电压电平保持在阈值以下，备用电池单元就为系统提供电力。如果电压电平回到可接受的水平，则将电源从备用电池单元切换回设备的正常电源。

[0014] 如在上文中所讨论的，正在对 BBU 电池执行电池学习周期时，电池可能不能在电力丢失期间维持高速缓存的数据。因此，为了减少可能丢失高速缓存数据的风险，如果设备的系统控制器正在采用回写式高速缓存策略，则控制器通常改为直写式高速缓存策略直到电池学习周期结束。系统控制器通常监视 BBU 电池的容量，并且在电池容量降低到阈值水平以下时（例如，在电池的学习周期的放电阶段期间），控制器从回写式高速缓存策略转变到直写式高速缓存策略。然而，如在上文中所讨论的，与回写式高速缓存相比，直写式高速缓存降低了数据存储设备的综合性能。

[0015] 根据本发明的实施例，备用电池单元包括多个单体电池 (battery cell)，该单体电池被布置或者配置为两个或更多分立的电池组或者电池组的集合，并且在任何给定时刻仅对电池组中的一个执行任何电池学习周期，而同时其它电池组保持为满充电容量。以这样的方式，作为其电池学习周期一部分的被放电的电池组和保持为满充电容量的电池组组合的或结合的容量足以防止设备系统控制器将高速缓存策略从回写式高速缓存转换到直写式高速缓存。此外，本发明的实施例还利用各种电池充电容量计（例如阻抗跟踪电量计 (impedance tracking gas gauge)），其不要求对于电池组学习周期和随后的电池组可用充电容量的确定来说认为电池组已被充分放电的传统放电深度 (DOD) 水平。在学习周期电池组放电阶段期间减少的 DOD 水平允许学习周期电池组和保持为满充电容量的电池组的组合容量保持为没有降低到系统控制器从回写式高速缓存转换到直写式高速缓存的阈值水平以下的水平。

[0016] 现在参考图 1，其示出了根据本发明实施例的、供电子数据存储系统或设备使用的备用电池单元 (BBU) 10 的示意图。如果存在供电完全中断或者暂时停电，则备用电池单元 10 通过提供后备电源来保护存储在电子数据存储设备的高速缓冲存储器部分中的高速缓存数据的完整性。备用电池单元 10 包括多个单体电池，该单体电池被配置为第一电池或电池组 12 以及第二电池或电池组 14。应当理解，虽然仅仅示出了两个电池组，但是备用电池单元 10 可以包括多于两个电池组。备用电池单元 10 还包括耦接到第一电池组 12 的第一电池充电容量计 16、耦接到第二电池组 14 的第二电池充电容量计 18 以及例如经由第一电池充电容量计 16 和第二电池充电容量计 18 耦接在第一电池组 12 和第二电池组 14 之间的充电电路或者智能充电器 20（包括控制器开关 22）。

[0017] 充电电路 20 内集成的固件（其可以包括控制器开关 22）被配置为与电子数据存储系统的系统或设备控制器通讯，该控制器通常被示出为数据存储设备控制器 24。此外，在数据存储设备的电力丢失期间，充电电路 20 被配置为执行在第一电池组 12 和第二电池组 14 之间的数据存储设备的后备电源负载共享。充电电路 20 和包含在其中的控制器开关还被配置为将第一电池组 12 和第二电池组 14 耦接到可以由电压调节器 28（例如低压降 (LDO) 调节器）调节的直流电压源 26。此外，充电电路 20 和包含在其中的控制器开关 22 被配置为将第一电池组 12 和第二电池组 14 耦接到学习周期放电负载或学习负载 32，例如以便执行电池状况学习周期的电池放电部分。

[0018] 第一电池组 12 通常包括多个单体电池,例如九个单体电池,这九个单体电池被配置为一组彼此并联连接的三个分支,每一个分支包括三个串联连接的电池。第二电池组 14 包括类似的配置或者其它合适的配置。也就是说,第二电池组 14 通常包括多个单体电池,例如九个单体电池,这九个单体电池被配置为一组彼此并联连接的三个分支,每一个分支包括三个串联连接的电池(即,3s3p)。每一个单体电池的大小和每一个电池组内单体电池的数目取决于数据存储设备或系统的具体大小和设备的备用电池需求。

[0019] 第一电池充电容量计 16 和第二电池充电容量计 18 中的每一个可以是任何合适的计量器或者其它用于报告与其耦接的相应电池组可用电量的组件。例如,第一电池充电容量计 16 和第二电池充电容量计 18 中的一个或者两者都可以是阻抗跟踪电量计。阻抗跟踪电量计通常允许实时跟踪电池容量改变、电池阻抗、电压、电流、温度以及其它在电池组中的单体电池的关键信息。阻抗跟踪电量计通常还包括自学习机制,其考虑由于电池老化引起的空载化学满容量(Qmax)和电池阻抗的改变。

[0020] 例如,典型的锂离子(Li 离子)电池在大约 100 个放电周期之后其阻抗加倍。此外,在单元之间以及在不同的使用状况(例如温度和充电状态)下电池阻抗变化显著。因此,为了实现足够的精度,通常需要在计量器的闪速存储器中维持相对大的、多维的阻抗矩阵。虽然获得和实现这样的矩阵是相对困难且耗时的,但是许多阻抗跟踪电量计包括通过在电池使用寿命期间持续更新电池阻抗来显著简化该实现的合适技术,并且因此仅仅需要简单的、初始阻抗数据库。在计算电池的剩余容量(RM)和满充电容量(FCC)时自动考虑温度和负载影响。在电池的使用期间还计算和更新 Qmax。

[0021] 由于其相对简化又精确的操作,阻抗跟踪电量计通常仅要求 40% 放电深度(DOD)来更新阻抗表。因此,如在下文中将更详细讨论的,阻抗跟踪电量计通常不要求电池的 DOD 水平按照传统地为 80%,该电池被认为对于电池组学习周期和随后的电池组可用充电容量的确定来说是被充分放电的。也就是说,虽然传统的充电容量技术通常要求放电深度为 80%,但是阻抗跟踪电量计通常仅要求放电深度为 40%。降低的 DOD 水平提供了许多优点,包括减少了放电时间和延长了电池寿命。此外,如在下文中将更详细讨论的,在备用电池单元 10 内,降低的 DOD 水平允许学习周期电池组和保持为满充电容量的一个或多个电池组的组合容量足以允许在数据存储设备遭受电力丢失的情况下将高速缓存的数据卸载到与数据存储设备耦接的物理存储设备。这样的组合容量也保持为未降低到系统控制器从回写式高速缓存转换到直写式高速缓存的阈值水平以下的水平。

[0022] 第一电池充电容量计 16、控制器开关 22 和第二电池充电容量计 18 中的一个或多个可以部分或完全地由任何合适的结构或布置(例如一个或多个集成电路)组成。此外,应当理解,备用电池单元 10 包括其它组件、硬件和软件(未示出),其用于在此未具体描述的备用电池单元 10 的其它特征与功能的操作。

[0023] 备用电池单元 10 的所有相关部分可以以更大设备或一组组件内的其它硬件组件和/或硬件电路的形式来部分或全部地配置。或者,备用电池单元 10 的所有相关部分可以以软件(例如作为处理指令和/或一或多组逻辑或计算机代码)的形式来部分或全部地配置。在这样的配置中,逻辑或处理指令通常存储在存储元件或数据存储设备中。数据存储设备通常耦接到处理器或控制器,例如控制器开关 22。控制器从数据存储元件访问必要的指令并且执行该指令或者将该指令传送到备用电池单元 10 内的适当位置。

[0024] 传统的备用电池单元布置包括单个电池组,该电池组通常包括以针对包含该电池组的设备的给定应用而提供适当电压的方式连接或者堆叠的多个单体电池。许多传统的电池容量计使用库仑计数技术,其测量电流以确定电池的剩余容量。然而,在执行电池学习周期时,在将电池放电时,库仑计数技术通常要求电池的放电深度为大约 80%以允许正确的库仑计数。

[0025] 如在上文中所讨论的,将备用电池组放电到 80%放电深度水平通常会触发设备的系统控制器从回写式高速缓存策略转换到直写式高速缓存策略,因为被放电的电池组不再具有足够的容量来允许设备在电力故障的情况下将高速缓冲存储器元件中高速缓存的数据完全写入(卸载)到物理存储设备。然而,由于与直写式高速缓存策略有关的系统性能退化,因此电池组的大小传统地被增加,使得为了执行库仑计数的 80%放电深度仍然剩余了适当量的充电容量以允许设备在电力故障情况下执行高速缓存卸载并且不触发系统从回写式高速缓存策略转换到直写式高速缓存策略。这种传统的增加电池大小的解决方案具有许多缺点,包括过大的电池组的大小和体积(和成本)以及对过大的电池组执行 80% DOD 所需的时间的量。

[0026] 根据本发明实施例,备用电池单元 10 被配置为包括两个(或更多)分立的电池组,例如第一电池组 12 和第二电池组 14,并且充电电路 20(例如,经由控制器开关 22)在任何给定时刻仅选择或者选定一个电池组用于学习周期。其它(未选择的)一个或多个电池组保持为满充电容量。以这样的方式,处于任何给定时刻时(包括在电池学习周期期间)备用电池单元整个可用的充电容量将是进行学习周期的电池组(由于学习周期放电,其容量可能小于满充电容量)和(未选择的)一个或多个电池组的满充电容量的结合容量。应当注意,虽然备用电池单元 10 包括两个或更多电池组,但是要针对数据存储设备的需要适当地调整总的充电容量大小,即备用电池单元 10 不是如在传统布置中一样过大的。此外,根据本发明实施例,可以采用阻抗跟踪电池容量电量计或者其它不要求如传统库仑计数方法一样大的放电深度的电池充电容量计来测量电池充电容量。采用这样的电池充电容量计进一步改进了总体可用的电池充电容量,即使在对两个电池组中的一个进行学习周期电池放电期间。

[0027] 现在参考图 2,并继续参考图 1,图 2 示出了用于电池组的改进电池状况学习周期的方法的框图 50,该电池组被包括来作为例如供电子数据存储系统或设备使用的备用电池单元一部分。备用电池单元 10 的操作将与改进的学习周期方法 50 一起讨论。如在上文中所讨论的,根据本发明实施例,备用电池单元被配置为两个或更多分立的电池组。每一个电池组通常包括一个或多个独立的单体电池。例如,根据本发明的一个实施例,备用电池单元包括十八个单体电池,这些单体电池被配置为两个九单体电池组,每一个电池组被配置为三个串联乘以三个并联的配置。也就是说,每一个九单体电池组包括三个并联连接的分支,其中每一个分支具有三个串联连接的单体电池。

[0028] 方法 50 包括选择两个(或更多)电池组中的一个用于执行学习周期的步骤 52。充电电路 20 例如经由控制器开关 22 被配置为在任何给定时刻选择或识别至多一个电池组用于对其执行电池状况学习周期。通常,定期对备用电池单元执行电池状况学习周期。根据本发明实施例,控制器开关 22 定期选择第一电池组 12 用于学习周期。一旦第一电池组学习周期结束,然后控制器开关 22 就可以选择第二电池组 14(或其它电池组)用于学习周

期。此外,在任何给定时刻,至多对一个电池组执行学习周期。此外,控制器开关 22 选择电池组用于学习周期的方式可以基于从数据存储设备控制器 24 发送到控制器开关 22 的指令。

[0029] 方法 50 还包括将稳定电压源与选作学习周期的电池组断开连接的步骤 54。在正常运行期间,备用电池单元 10(经由充电电路 20) 耦接到由调节器 28(例如,低压降(LDO)调节器或者其它用于调节施加到备用电池单元 10 的直流电压的合适组件)调节的直流(DC)电压源 26。例如,二十(20)伏的直流电压源可以被调节到大约 8.4 伏以供备用电池单元 10 使用。然而,为了在电池组学习周期的放电阶段期间正确测量从该电池组放出的充电容量,经调节的 DC(直流)输入电压必须被断开。因此,在对所选电池组执行任何学习周期之前,充电电路 20 例如经由控制器开关 22 将经调节的 DC 输入电压源与选作学习周期的电池组断开连接。一旦学习周期结束,就将经调节的直流电压源重新连接到备用电池单元 10。

[0030] 方法 50 还包括将学习周期负载耦接到选作学习周期的电池组的步骤 56。一旦充电电路 20 例如经由控制器开关 22 选择了要对电池组中的哪一个执行电池状况学习周期并且经调节的 DC 输入电压已经与所选电池组断开连接,控制器开关 22 就通过将学习周期放电负载(学习负载)32 耦接到所选电池组来开始学习周期。在这一特定时刻,学习负载 32 没有耦接到任何其它电池组。学习负载 32 是能将所选电池组放电的任何适当的负载。通常,学习负载 32 的阻抗值仅是整个数据存储设备的系统负载的实际阻抗的一小部分。学习负载 32 通常在备用电池单元外部,被包含在数据存储设备之内或者在数据存储设备外部并且与其耦接。

[0031] 例如,参见图 3,其示出了包括图 1 中所示出的备用电池单元 10 的电子数据存储设备 40。如所示出的,学习周期放电负载 32 在备用电池单元 10 外部。此外,学习周期放电负载 32 被包含在电子数据存储设备 40 内。或者,学习周期放电负载 32 可以在电子数据存储设备 40 外部并且与其耦接。

[0032] 再次回到图 2,方法 50 还包括将所选电池组放电到学习周期放电深度的步骤 58。一旦已经将学习周期放电负载 32 耦接到所选电池组,控制器开关 22 就(经由系统固件)监视所选电池组的放电深度直到降至学习周期放电深度水平。通常,学习负载放电深度水平是所选电池组被认为对于电池学习周期放电阶段来说已被充分放电的放电深度水平。例如,按照传统,采用库仑计数方法来确定电池充电容量时,学习负载放电深度水平通常为电池组总充电容量的大约 80%。也就是说,按照传统,在学习周期的放电阶段期间经历学习周期的电池通常使其总容量的 80% 被放电。

[0033] 根据本发明实施例,所选电池组的学习负载放电深度仅为大约 40%。因此,在学习周期的放电阶段期间所选电池组仅有其总容量的 40% 被放电。通过采用阻抗跟踪电量计和类似的容量计来确定电池充电容量而不是采用库仑计数方法使得这种降低的学习负载放电深度水平成为可能。降低的学习负载放电深度节省时间,因此减少了执行电池状况学习周期所需的总时间。降低的放电深度水平还延长了电池的寿命时间,因为电池放电(以及随后的充电)的水平不如在传统学习周期情况下会发生的那么多。

[0034] 此外,根据本发明实施例,降低的学习负载放电深度水平剩下了更多充电容量可用于在到数据存储设备的电力丢失情况下向数据存储设备提供后备电源。结合未选作学习

周期的一个或多个电池组的满充电容量,可从所选电池组中获得的增大的充电容量允许备用电池单元 10 维持足以允许将存储在数据存储设备 40 的高速缓冲存储器元件(在图 3 中示出为高速缓冲存储器元件 42) 中的全部数据卸载到非易失性数据存储设备(在图 3 中示出为存储设备 44) 的充电容量水平。因此,可从所选电池组中获得的增大的充电容量结合未选作学习周期的电池组的满充电容量还足以防止设备控制器 24 从回写式高速缓存模式转换到直写式高速缓存模式。以这样的方式,防止了归因于直写式高速缓存的系统性能退化。此外,还避免了增加备用电池单元大小来提供足够容量“峰值储备(head room)” 以便防止高速缓存策略从回写式高速缓存模式转换到直写式高速缓存模式。

[0035] 也就是说,按照传统,为了防止设备将其高速缓存策略从回写式高速缓存模式转换到直写式高速缓存模式,将不得不把设备的备用电池单元的大小增加到如此程度,即备用电池单元总充电容量的 20% 为足以防止设备将其高速缓存策略从回写式高速缓存模式转换到直写式高速缓存模式的充电容量的量。这假设了在学习周期的放电阶段期间放电深度为 80%。根据本发明实施例,备用电池单元仅必须调整大小使得选作学习周期的电池组的 60% 结合未被选择的一个或多个电池组的满充电容量足以防止高速缓存策略转换。这假设了在学习周期的放电阶段期间放电深度为 40%。

[0036] 方法 50 还包括确定从所选电池组放出的充电容量的步骤 62。如所讨论的,通过将学习周期负载 32 耦接到所选电池组,充电电路 20 经由控制器开关 22 对所选电池组开始学习周期的放电阶段。在所选电池组正在放电时,与所选电池组对应的电池充电容量计监视从所选电池组放出的充电容量的量。如在上文中所讨论的,阻抗跟踪电量计仅要求 40% 放电深度来更新计量器的阻抗表,其用来确定所选电池组的可用充电容量的量。

[0037] 方法 50 还包括对所选电池组进行充电的步骤 64。一旦所选电池组对学习周期放电阶段来说已经被充分地放电(例如,40% 放电深度),控制器开关 22 就将学习负载 32 与所选电池组断开连接并且开始学习周期的充电阶段。充电电路 20 通过将充电电路 20 的开关节点耦接到所选电池组来开始学习周期的充电阶段。充电电路 20 可以是任何适合于将电池组充电到其满充电容量的电路(或组件)。充电电路 20 通常被包含在备用电池单元 10 内,但是充电电路 20 也可以在备用电池单元 10 外部并且与其耦接。

[0038] 根据本发明实施例,备用电池单元被配置为两个(或更多)分立的电池组,并且在任何给定时刻仅对一个电池组执行任何电池状况学习周期,而同时其它电池组保持为满充电容量。因此,处于任何给定时刻时(即使在学习周期期间)备用电池单元 10 的最小可用充电容量是未经历学习周期的一个或多个电池组的满充电容量加上学习周期电池组的剩余充电容量。采用阻抗跟踪电量计或者其它适当的容量计时,即使在学习周期的放电阶段期间,学习周期电池组的可用充电容量为总的可用充电容量的至少 60% (假设放电深度为 40%)。根据本发明实施例,对于传统大小的备用电池单元,这样的最小可用充电容量通常足以允许将数据存储设备所有的高速缓存的数据卸载到物理数据存储设备。此外,即使在学习周期期间,备用电池单元也有足够的充电容量来防止数据存储设备从回写式高速缓存模式转换到直写式高速缓存模式。

[0039] 举例来说,如果数据存储设备具有在典型的系统负载下 100 安培小时的高速缓存策略需求,则传统的备用电池单元布置将不得不将备用电池单元的大小增加到大约 500 安培小时以防止在学习周期(假设放电深度为 80%) 期间可用电池电量降到 100 安培小时的

阈值水平以下。也就是说,500 安培小时的 20% 是 100 安培小时。比较起来,根据本发明的实施例,将仅需调整备用电池单元的大小以提供 125 安培小时,从而即使在学习周期期间也维持 100 安培小时的充电容量。这样的需求将通过具有两个电池组的备用电池单元来满足,其中每一个电池组具有 62.5 安培小时的满充电容量。也就是说,62.5 安培小时的 60% (假定放电深度为 40%) (学习周期电池组) 是 37.5 安培小时,其再结合 62.5 安培小时的 100% (没有对其执行学习周期的电池组) 就是 100 安培小时。因此,在这个实例中,传统的备用电池单元将不得不为根据本发明实施例的备用电池单元的 4 倍以便在整个电池状况学习周期期间维持规定的充电容量水平。

[0040] 对本领域技术人员将显而易见的是,在不脱离如由所附权利要求和它们的等同物的整个范围所限定的本发明精神和范围的情况下对在此描述的本发明实施例可以进行许多改变和置换。例如,备用电池单元可以被配置为多于两个电池组,只要在任何给定时刻至多一个电池组正在执行学习周期。

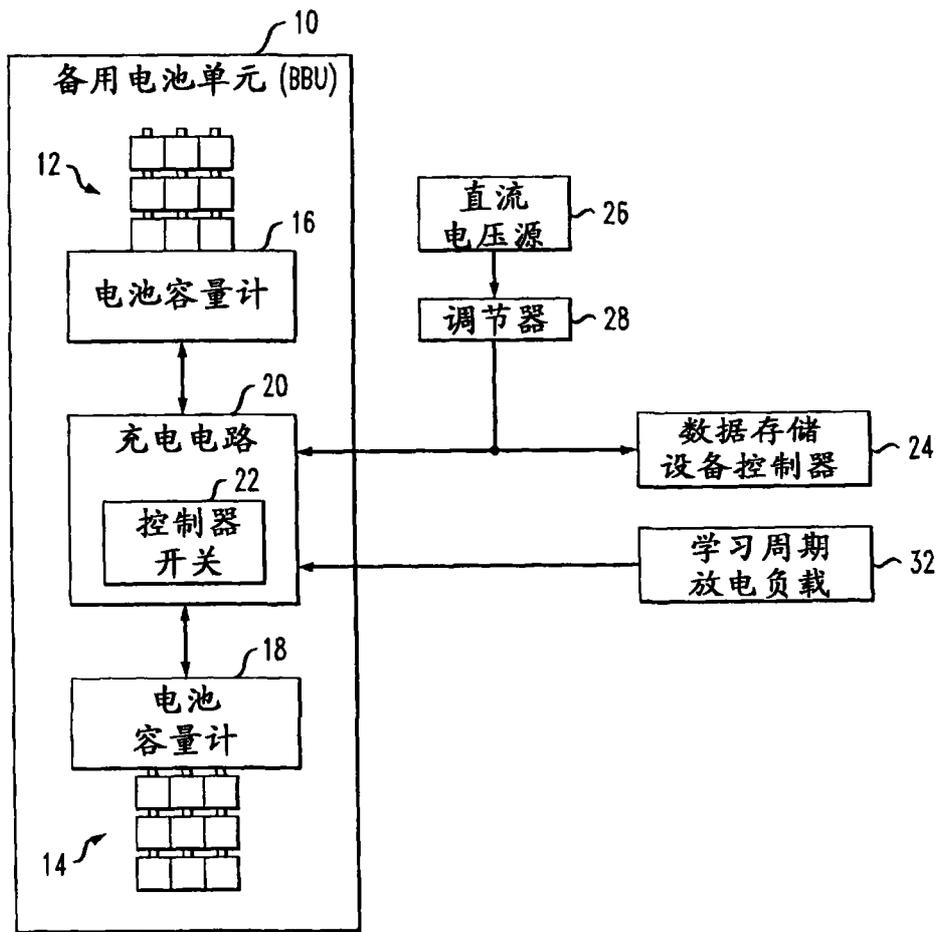


图 1

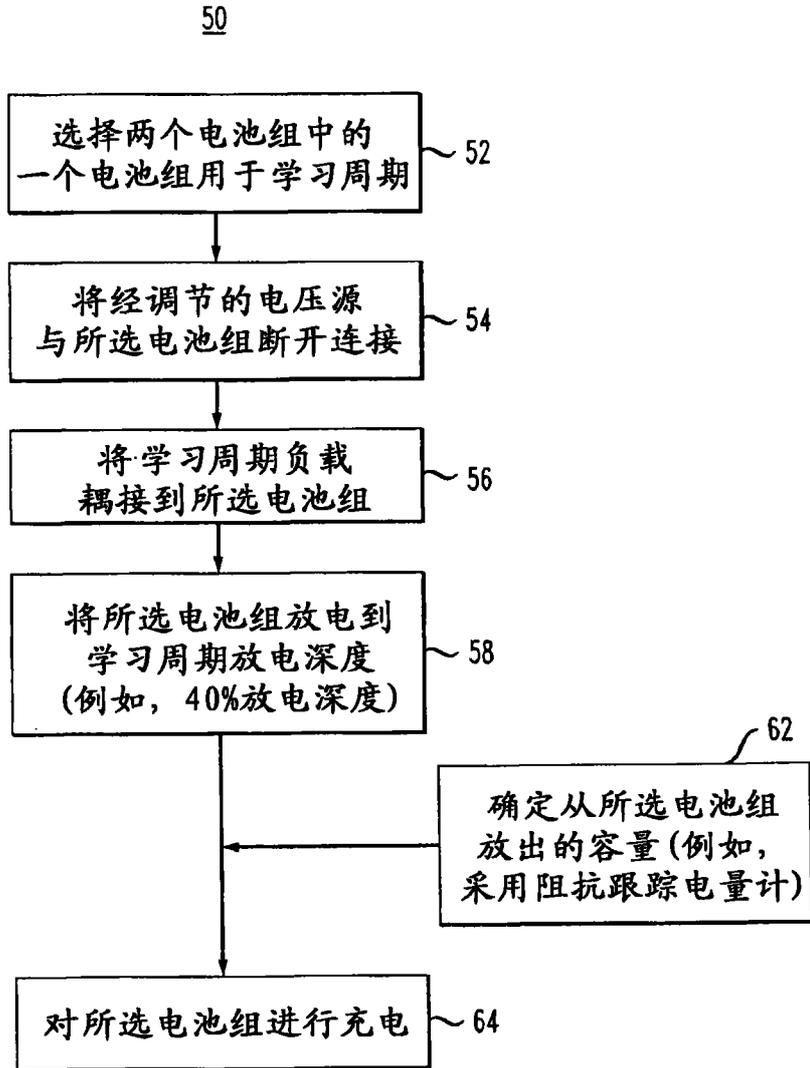


图 2

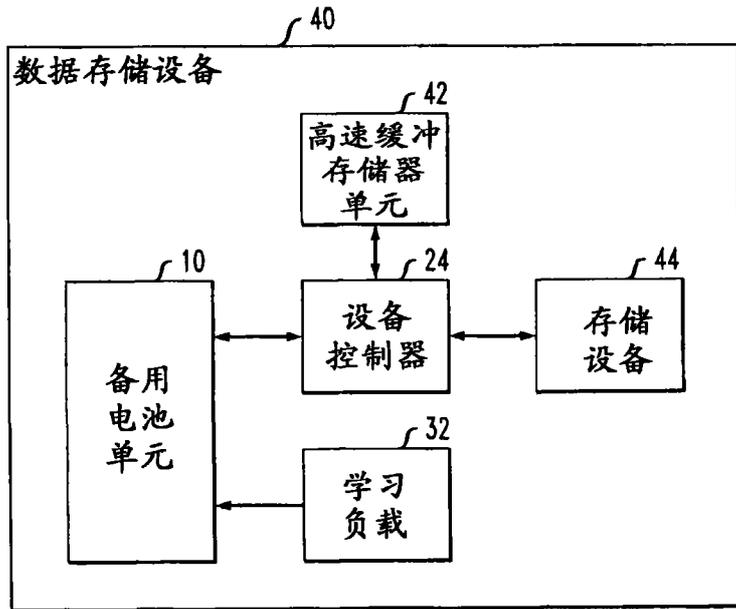


图 3