



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201448564 A

(43)公開日：中華民國 103 (2014) 年 12 月 16 日

(21)申請案號：102147979 (22)申請日：中華民國 102 (2013) 年 12 月 24 日
(51)Int. Cl. : H04N13/00 (2006.01) G06T1/00 (2006.01)
(30)優先權：2013/03/12 美國 13/795,693
(71)申請人：輝達公司 (美國) NVIDIA CORPORATION (US)
美國
(72)發明人：林 艾瑞克 B LUM, ERIC B. (US) ; 柯布 賈斯汀 COBB, JUSTIN (US) ; 巴斯托
斯 魯伊 M BASTOS, RUI M. (PT) ; 魯埃 克里斯帝安 ROUET, CHRISTIAN (FR)
(74)代理人：蔡濱陽
申請實體審查：有 申請專利範圍項數：11 項 圖式數：7 共 46 頁

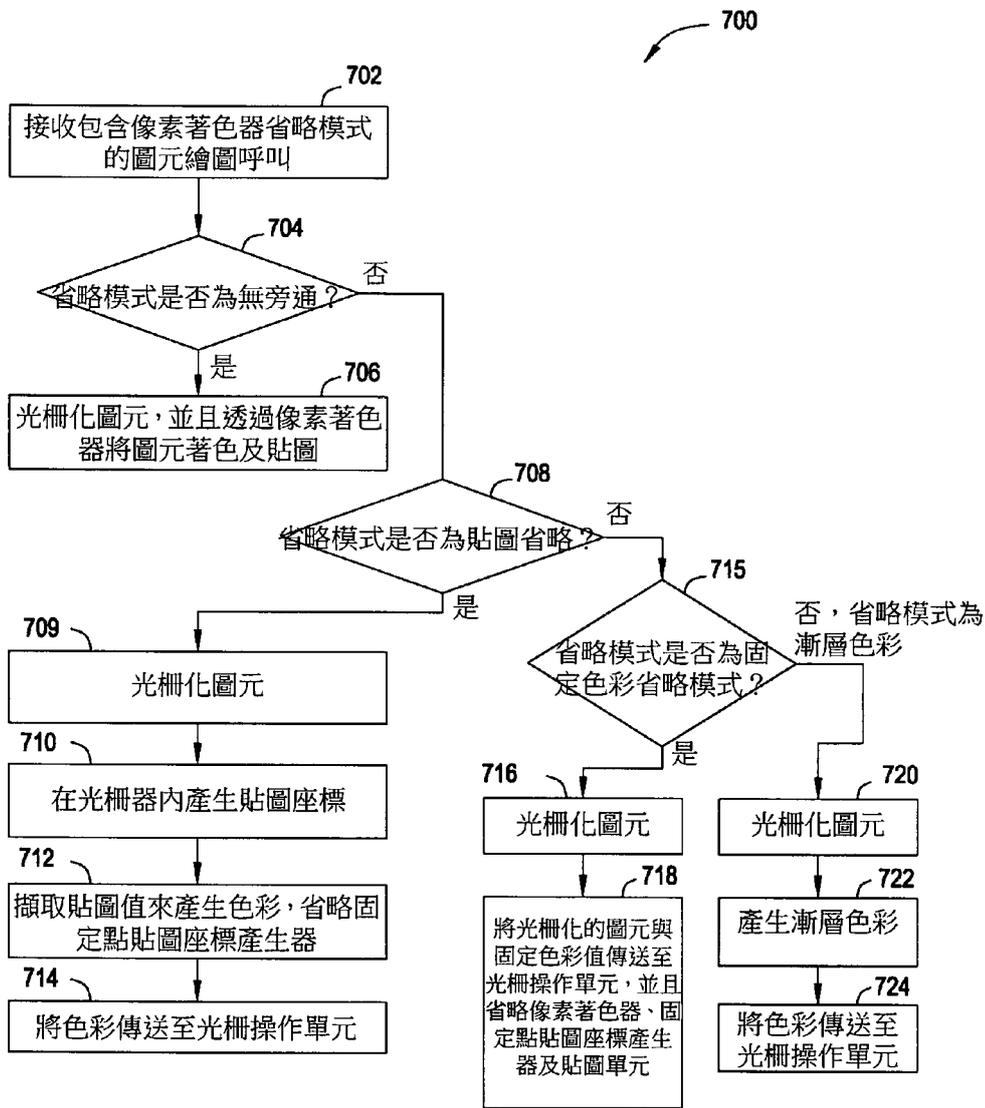
(54)名稱

用於低功率圖形著色的像素著色器省略

PIXEL SHADER BYPASS FOR LOW POWER GRAPHICS RENDERING

(57)摘要

本發明揭示一種用於在圖形處理管線內繪製圖形物件的電腦實施方法，該方法包括決定一第一圖元的省略模式是否為一無省略模式。該方法更包括將該第一圖元光柵化，以產生一第一組光柵化結果。該方法更包括透過一像素著色器單元，產生該第一組光柵化結果的一第一組色彩。該方法更包括將該第二圖元光柵化，以產生一第二組光柵化結果。該方法更包括無需該像素著色器單元在該第二組光柵化結果上執行任何處理操作，便可產生該第二組光柵化結果的一第二組色彩。該方法更包括傳輸該第一組像素色彩及該第二組像素色彩至一光柵操作(ROP, Raster Operation)單元供進一步處理。



第七圖



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201448564 A

(43)公開日：中華民國 103 (2014) 年 12 月 16 日

(21)申請案號：102147979 (22)申請日：中華民國 102 (2013) 年 12 月 24 日
(51)Int. Cl. : H04N13/00 (2006.01) G06T1/00 (2006.01)
(30)優先權：2013/03/12 美國 13/795,693
(71)申請人：輝達公司 (美國) NVIDIA CORPORATION (US)
美國
(72)發明人：林 艾瑞克 B LUM, ERIC B. (US) ; 柯布 賈斯汀 COBB, JUSTIN (US) ; 巴斯托
斯 魯伊 M BASTOS, RUI M. (PT) ; 魯埃 克里斯帝安 ROUET, CHRISTIAN (FR)
(74)代理人：蔡濱陽
申請實體審查：有 申請專利範圍項數：11 項 圖式數：7 共 46 頁

(54)名稱

用於低功率圖形著色的像素著色器省略

PIXEL SHADER BYPASS FOR LOW POWER GRAPHICS RENDERING

(57)摘要

本發明揭示一種用於在圖形處理管線內繪製圖形物件的電腦實施方法，該方法包括決定一第一圖元的省略模式是否為一無省略模式。該方法更包括將該第一圖元光柵化，以產生一第一組光柵化結果。該方法更包括透過一像素著色器單元，產生該第一組光柵化結果的一第一組色彩。該方法更包括將該第二圖元光柵化，以產生一第二組光柵化結果。該方法更包括無需該像素著色器單元在該第二組光柵化結果上執行任何處理操作，便可產生該第二組光柵化結果的一第二組色彩。該方法更包括傳輸該第一組像素色彩及該第二組像素色彩至一光柵操作(ROP, Raster Operation)單元供進一步處理。

發明摘要

※ 申請案號：102147979

※ 申請日：

※IPC 分類：

H04N13/00 (2006.01)
G06T 1/00 (2006.01)

【發明名稱】(中文/英文)

用於低功率圖形著色的像素著色器省略/ PIXEL SHADER BYPASS
FOR LOW POWER GRAPHICS RENDERING

【中文】

本發明揭示一種用於在圖形處理管線內繪製圖形物件的電腦實施方法，該方法包括決定一第一圖元的省略模式是否為一無省略模式。該方法更包括將該第一圖元光柵化，以產生一第一組光柵化結果。該方法更包括透過一像素著色器單元，產生該第一組光柵化結果的一第一組色彩。該方法更包括將該第二圖元光柵化，以產生一第二組光柵化結果。該方法更包括無需該像素著色器單元在該第二組光柵化結果上執行任何處理操作，便可產生該第二組光柵化結果的一第二組色彩。該方法更包括傳輸該第一組像素色彩及該第二組像素色彩至一光柵操作(ROP, Raster Operation)單元供進一步處理。

【英文】

A computer-implemented method for drawing graphical objects within a graphics processing pipeline is disclosed. The method includes determining that a bypass mode for a first primitive is a no-bypass mode. The method further includes rasterizing the first primitive to generate a first set of rasterization results. The method further includes generating a first set of colors for the first set of rasterization results via a pixel shader unit. The method further includes rasterizing a second primitive to generate a second set of rasterization results. The method further includes generating a second set of colors for the second set of rasterization results without the pixel shader unit performing any processing operations on the second set of rasterization results.

The method further includes transmitting the first set of pixel colors and the second set of pixel colors to a raster operations (ROP) unit for further processing.

【代表圖】

【本案指定代表圖】：第（七）圖。

【本代表圖之符號簡單說明】：

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

用於低功率圖形著色的像素著色器省略/ PIXEL SHADER BYPASS
FOR LOW POWER GRAPHICS RENDERING

【技術領域】

【0001】 本發明的具體實施例通常有關三維圖形處理管線，更具體地，有關用於低功率圖形著色的像素著色器省略。

【背景技術】

【0002】 一應用程式有時可發出命令，在透過圖形處理管線著色的三維場景內繪製二維物件，例如，一應用程式可要求一圖形處理管線著色固定色彩二維或貼圖二維多邊形，以在三維著色場景中顯示使用者界面元件或顯示簡單圖形元件。圖形處理管線有許多方式顯示這種二維物件。

【0003】 在一方式中，該應用程式傳送命令至該圖形處理管線，在具有特定想要特性的三維場景內繪製多邊形。然後，使用該圖形處理管線的標準工具，以產生及顯示該想要的二維物件。這種方式的一缺點在於，通常不需要用於繪製簡單二維物件的該圖形處理管線的特定工具。因此，使該圖形處理管線產生二維物件浪費處理能力。

【0004】 在另一方式中，二維映像可用來將二維物件直接繪製到該圖形處理管線的著色目標，然後搭配有關該著色目標的其餘資料以顯示該二維物件。這種方式的一缺點在於，該二維映像通常省略大量或全部該圖形處理管線，因此透過二維映像繪製的二維物件品質通常低於透過圖形處理管線所產生的二維物件品質。使用二維映像的另一缺點在於，該二維映像與該圖形處理管線之間的協調操作困難，可能導致該圖形處理管線閒置及清空，以操作該二維映像，如此會降低效能。

【0005】 如先前所例示，業界所需為一種使用低功率並且不需要圖形處理管線清空與閒置的二維物件顯示方法。

【簡述】

【0006】 本發明揭示一種用於在圖形處理管線內繪製圖形物件的電

腦實施方法，該方法包括決定一第一圖元的省略模式是否為一無省略模式。該方法更包括將該第一圖元光柵化，以產生一第一組光柵化結果。該方法更包括透過一像素著色器單元，產生該第一組光柵化結果的一第一組色彩。該方法更包括將該第二圖元光柵化，以產生一第二組光柵化結果。該方法更包括無需該像素著色器單元在該第二組光柵化結果上執行任何處理操作，便可產生該第二組光柵化結果的一第二組色彩。該方法更包括傳輸該第一組像素色彩及該第二組像素色彩至一光柵操作(ROP，Raster Operation)單元供進一步處理。

【圖式簡單說明】

【0007】 如此上面簡單彙總可詳細了解本發明上述特色的方式，本發明的更特定說明則參照具體實施例，某些具體實施例說明於附圖。不過吾人應該注意，附圖只說明本發明的典型具體實施例，因此並不對本發明的領域產生限制，本發明承認其他等效具體實施例。

【0008】 第一圖為例示構成實施本發明之一或多個態樣之電腦系統的方塊圖；

【0009】 第二圖為根據本發明之一具體實施例之用於第一圖中該電腦系統之一平行處理子系統的方塊圖；

【0010】 第三 A 圖為根據本發明之一具體實施例之第二圖中平行處理單元之一者內之一劃分單元的方塊圖；

【0011】 第三 B 圖為根據本發明之一具體實施例之第二圖中一般處理叢集(GPC，General Processing Cluster)內的一串流多重處理器(SM，Streaming Multiprocessor)之一部分的方塊圖；

【0012】 第四圖為根據本發明之一具體實施例之可構成第二圖中平行處理單元之一或多者來實施之概念圖；

【0013】 第五 A 圖為例示根據本發明之一具體實施例之構成實施一無省略模式的一圖形處理管線；

【0014】 第五 B 圖為例示根據本發明之一具體實施例之構成實施一貼圖省略模式的圖形處理管線；

【0015】 第五 C 圖為例示根據本發明之一具體實施例之構成實施一

固定色彩省略模式的圖形處理管線；

【0016】 第五 D 圖為例示根據本發明之一具體實施例之構成實施一漸層色彩省略模式的圖形處理管線；

【0017】 第六圖描述由根據本發明之一或多個具體實施例構成一圖形處理管線所著色的範例場景；及

【0018】 第七圖為根據本發明之一具體實施例之用於在構成實施一省略模式的圖形處理管線內產生片段資料之方法步驟的流程圖。

【實施方式】

【0019】 在以下描述中，揭示許多特定細節以對本發明有更徹底之理解。但是，精通技術人士應瞭解，在沒有一或多個該等特定細節之下還是可實施本發明。

系統概觀

【0020】 第一圖為例示構成實施本發明一或多個態樣的電腦系統 100 之方塊圖。電腦系統 100 包括一中央處理單元(CPU, Central Processing Unit) 102，及通過一互連路徑通訊的一系統記憶體 104，其中該路徑可包括一記憶體橋接器 105。例如可為北橋晶片的記憶體橋接器 105 透過匯流排或其他通訊路徑 106 (例如超傳輸連結)，連接一 I/O (輸入/輸出)橋接器 107。例如可為南橋晶片的輸入/輸出橋接器 107 接收來自一或多個使用者輸入裝置 108 (例如鍵盤、滑鼠)的使用者輸入，並透過通訊路徑 106 和記憶體橋接器 105 將該輸入轉送至中央處理單元 102。一平行處理子系統 112 透過匯流排或第二通訊路徑 113 (例如週邊組件互連(PCI) Express、加速圖形連接埠(Accelerated Graphics Port)或 HyperTransport 連結)連接記憶體橋接器 105；在一具體實施例中，平行處理子系統 112 為傳遞畫素給顯示裝置 110 (任何傳統陰極射線管、液晶監視器、發光二極體顯示器等等)的圖形子系統。系統磁碟 114 也連接 I/O 橋接器 107，並且可構成儲存內容與應用程式以及資料，供中央處理單元 102 及平行處理子系統 112 使用。系統磁碟 114 提供用於應用程式與資料的非揮發性儲存裝置，並且可包括固定式或可移除式硬碟機、快閃記憶體裝置以及 CD-ROM (小型光碟唯讀記憶體)、DVD-ROM (數位多用途光碟-ROM)、藍光、HD-DVD (高傳真 DVD)或其他磁性、光學

或固態儲存裝置。

【0021】 一開關 116 提供輸入/輸出橋接器 107 與其他組件，像是網路配接器 118 及許多外接卡 120 和 121 之間的連接。其他組件(未明確顯示)，包括萬用序列匯流排(USB，universal serial bus)或其他連接埠連接、小型光碟(CD)光碟機、數位多用途光碟(DVD)光碟機、檔案記錄裝置等等，也可連接輸入/輸出橋接器 107。第一圖顯示的許多通訊路徑，包括特別指名的通訊路徑 106 和 113，可使用任何合適的協定來實施，例如 PCI Express、AGP (加速圖形連接埠)、HyperTransport 或任何其他匯流排或點對點通訊協定，及不同組件之間的連接可使用業界內已知的不同協定。

【0022】 在一具體實施例中，平行處理子系統 112 併入將圖形與視訊處理最佳化的電路，包括例如視訊輸出電路，並且構成一圖形處理單元 (GPU，Graphics Processing Unit)。在另一具體實施例中，平行處理子系統 112 併入將一般用途處理最佳化的電路，同時保留底層計算架構，本說明書內有更詳細描述。在仍舊另一具體實施例中，平行處理子系統 112 可在單一子系統內合併一或多個其他系統元件，例如結合記憶體橋接器 105、中央處理單元 102 和輸入/輸出橋接器 107 以形成一晶片上系統(SoC，system on chip)。

【0023】 應瞭解，本說明書中顯示的該系統為例示，故可進行改變與修改。包括橋接器的數量與配置、中央處理單元 102 的數量及平行處理子系統 112 的數量這類連接拓撲可依照需求修改。例如，在某些具體實施例中，系統記憶體 104 直接連接中央處理單元 102，而不是透過橋接器，並且其他裝置透過記憶體橋接器 105 及中央處理單元 102 與系統記憶體 104 通訊。在其他替代拓撲中，平行處理子系統 112 連接輸入/輸出橋接器 107 或直接連接中央處理單元 102，而不是連接記憶體橋接器 105。在仍舊其他具體實施例中，輸入/輸出橋接器 107 和記憶體橋接器 105 可整合成為單一晶片，替代現有的一或多個分散裝置。大型組件可包括兩或多個中央處理單元 102 及兩或多個平行處理子系統 112。本說明書中顯示的該等特定組件為選擇性；例如可支援任何數量的外接卡或周邊裝置。在某些具體實施例中，可省略開關 116，並且網路配接器 118 和外接卡 120、121 直接連接輸入/輸

出橋接器 107。

【0024】 第二圖例示根據本發明之一具體實施例的平行處理子系統 112。如所示，平行處理子系統 112 包括一或多個平行處理單元(PPU, Parallel Processing Unit) 202，每一者耦接至區域平行處理(PP, Parallel Processing) 記憶體 204。一般來說，平行處理子系統包括數量為 U 的 PPU，其中 $U \geq 1$ 。(本說明書中多個類似物體的實例用參考號碼標示出該物體，並且括號標示所需的實例。)平行處理單元 202 及平行處理記憶體 204 可使用一或多個積體電路裝置來實施，例如可程式處理器、特殊應用積體電路(ASIC, Application Specific Integrated Circuit)或記憶體裝置，或以任何其他技術可行方式。

【0025】 請即重新參考第一圖以及第二圖所示，在一具體實施例中，平行處理子系統 112 內的某些或全部平行處理單元 202 為具有著色管線的圖形處理器，其可構成執行許多操作，這些操作有關透過記憶體橋接器 105 和第二通訊路徑 113，從中央處理單元 102 及/或系統記憶體 104 供應的圖形資料產生畫素資料、與區域平行處理記憶體 204 (可用來當成圖形記憶體，包括例如傳統訊框緩衝區)互動以儲存與更新畫素資料、傳遞畫素資料給顯示裝置 110 等等。在某些具體實施例中，平行處理子系統 112 可包括操作當成圖形處理器的一或多個平行處理單元 202、及用於一般用途計算的一或多個其他平行處理單元 202。該等平行處理單元可相同或不同，並且每一平行處理單元可擁有一專屬的平行處理記憶體裝置或無專屬的平行處理記憶體裝置。平行處理子系統 112 內的一或多個平行處理單元 202 可輸出資料至顯示裝置 110，或平行處理子系統 112 內的每一平行處理單元 202 可輸出資料至一或多個顯示裝置 110。

【0026】 在操作上，中央處理單元 102 為電腦系統 100 的主要處理器，控制與協調其他系統組件的操作。尤其是，中央處理單元 102 發出指令控制平行處理單元 202 的操作。在某些具體實施例中，中央處理單元 102 將每一平行處理單元 202 的指令串流寫入一資料結構(第一圖或第二圖未明確顯示)，其可位於系統記憶體 104、平行處理記憶體 204 或可存取中央處理單元 102 和平行處理單元 202 的其他儲存位置內。每一資料結構已經寫

入一推送緩衝區的指標，開始在該資料結構內處理該指令串流。平行處理單元 202 讀取來自一或多個推送緩衝區的指令串流，然後關於中央處理單元 102 的操作非同步執行指令。利用應用程式透過裝置驅動程式 103 來控制不同推送緩衝區的排程，指定每一推送緩衝區的執行優先順序。

【0027】 請即重新參考第二圖以及第一圖，每一平行處理單元 202 包括一 I/O (輸入/輸出)單元 205，其透過連接記憶體橋接器 105 (或在替代具體實施例中，直接至中央處理單元 102)的通訊路徑 113 而與電腦系統 100 的其餘組件通訊。平行處理單元 202 與電腦系統 100 其餘組件的連接也可改變。在某些具體實施例中，平行處理子系統 112 實施成為可插入電腦系統 100 內擴充槽的外接卡。在其他具體實施例中，平行處理單元 202 可與例如記憶體橋接器 105 或輸入/輸出橋接器 107 這類匯流排橋接器整合在單一晶片上。仍舊在其他具體實施例中，平行處理單元 202 的某些或全部元件可與中央處理單元 102 整合在單一晶片上。

【0028】 在一具體實施例中，通訊路徑 113 為一 PCI Express 連結，其中分配專屬通道給每一平行處理單元 202，如業界內所熟知。在一具體實施例中，通訊路徑 113 為一 PCI Express 連結，其中分配專屬通道給每一平行處理單元 202，如業界內所熟知。一輸入/輸出單元 205 產生在通訊路徑 113 傳輸的封包(或其他信號)，也從通訊路徑 113 接收所有傳入封包(或其他信號)，將該等傳入封包導引至平行處理單元 202 的適當組件。例如，有關處理任務的指令可導引至主介面 206，而有關記憶體操作的指令(例如讀取或寫入平行處理記憶體 204)可導引至記憶體交換開關單元 210。主介面 206 讀取每一推送緩衝區，並將該推送緩衝區內儲存的該指令串流輸出至一前端 212。

【0029】 每一平行處理單元 202 有利地實施一高度平行處理架構。如細節內所示，平行處理單元 202(0)包括一處理叢集陣列 230，其包括數量為 C 的一般處理叢集(GPC，General Processing Cluster) 208，其中 $C \geq 1$ 。每個一般處理叢集 208 可同時執行大量的(例如數百或數千)執行緒，其中每一執行緒是一程式的實例。在許多應用當中，不同的一般處理叢集 208 可分配用於處理不同類型的程式，或用於執行不同類型的計算。一般處理叢集 208

的分配絕大部分取決加諸於每一類型程式或計算的工作負荷。

【0030】 一般處理叢集 208 從任務/工作單元 207 內的工作分配單元當中接收要執行的處理任務，該工作分配單元接收指標來處理任務，其編碼為任務中繼資料(TMD, Task Metadata)並儲存在記憶體內。該指標至任務中繼資料包括在指令串流內，其儲存當成一推送緩衝區並由前端單元 212 從主介面 206 接收。可編碼為任務中繼資料的處理任務包括要處理的資料索引，及定義如何處理該資料的狀態參數與指令(例如要執行哪個程式)。任務/工作單元 207 從前端 212 接收任務，並且確保在任務中繼資料之每一者指定的處理開始之前已經將一般處理叢集 208 構成有效狀態。一優先順序可指定給每一任務中繼資料，用來排定該處理任務的執行時間。處理任務也可從處理叢集陣列 230 接收。或者，該任務中繼資料可包括一參數，其控制該任務中繼資料加入處理任務清單(或處理任務指標清單)的頭部或尾部，藉此提供優先順序的另一控制等級。

【0031】 記憶體介面 214 包括數量為 D 的劃分單元 215，這些單元之每一者直接連接平行處理記憶體 204 之一部分，其中 $D \geq 1$ 。如所示，劃分單元 215 的數量一般等於動態隨機存取記憶體(DRAM, Dynamic Random Access Memory) 220 的數量。在其他具體實施例中，劃分單元 215 的數量可不等於記憶體裝置的數量。精通技術人士應瞭解，動態隨機存取記憶體 220 可用其他合適的裝置取代，並且可為一般傳統設計，因此省略其詳細說明。像是訊框緩衝區或貼圖地圖這類著色目標可通過動態隨機存取記憶體 220 儲存，允許劃分單元 215 平行寫入每一著色目標的部分，以有效使用平行處理記憶體 204 的可用頻寬。

【0032】 一般處理叢集 208 之任一者可處理寫入平行處理記憶體 204 內任一動態隨機存取記憶體 220 的資料。交換開關單元 210 構成將每一一般處理叢集 208 的輸出繞送至任意劃分單元 215 的輸入或至用於進一步處理的其他一般處理叢集 208。一般處理叢集 208 透過交換開關單元 210 與記憶體介面 214 通訊，以讀取或寫入許多外部記憶體裝置。在一具體實施例中，交換開關單元 210 具有一連接記憶體介面 214 來與輸入/輸出單元 205 通訊，及一連接區域平行處理記憶體 204，藉此讓不同一般處理叢集 208 內

的處理核心與系統記憶體 104 或不在平行處理單元 202 區域上的其他記憶體通訊。在第二圖所示的具體實施例中，交換開關單元 210 直接連接輸入/輸出單元 205。交換開關單元 210 可使用虛擬通道，以分隔一般處理叢集 208 與劃分單元 215 之間的流量串流。

【0033】 一般處理叢集 208 同樣可程式編輯來執行有關廣泛應用的處理任務，包括但不受限於線性與非線性資料傳輸、視訊及/或音訊資料篩選、模型化運算(例如套用實體規則來決定位置、速度及其他物體屬性)、影像著色運算(例如曲線細分著色、影點著色、幾何著色及/或畫素著色程式)等等。平行處理單元 202 可從系統記憶體 104 及/或區域平行處理記憶體 204 將資料傳輸至內部(晶片上)記憶體、處理該資料並將結果資料寫回系統記憶體 104 及/或區域平行處理記憶體 204，其中這種資料可由其他系統組件存取，包括中央處理單元 102 或另一平行處理子系統 112。

【0034】 一平行處理單元 202 可提供任何數量的區域平行處理記憶體 204，包括非區域記憶體，並且可任何情況下使用區域記憶體和系統記憶體。例如，平行處理單元 202 可為統一記憶體架構(UMA, Unified Memory Architecture)具體實施例內的圖形處理器。在這種具體實施例中，提供一些或無專屬圖形(平行處理)記憶體，並且平行處理單元 202 完全或幾乎完全使用系統記憶體。在統一記憶體架構具體實施例中，平行處理單元 202 可整合至橋接器晶片或處理器晶片，或提供當成分散式晶片，具有高速連結(例如 PCI Express)透過橋接器晶片或其他通訊方式將平行處理單元 202 連接系統記憶體。

【0035】 如上述，任何數量的平行處理單元 202 可包括在一平行處理子系統 112 內。例如，單一外接卡上可提供多個平行處理單元 202，或多張外接卡可連接通訊路徑 113，或一或多個平行處理單元 202 可整合到一橋接器晶片上。多平行處理單元系統內的平行處理單元 202 可彼此相同或不同。例如，不同的平行處理單元 202 可具有不同數量的處理核心、不同大小的區域平行處理記憶體等等。當存在多個平行處理單元 202 時，這些平行處理單元可平行操作，以比單一平行處理單元 202 還要高產量的方式來處理資料。合併一或多個平行處理單元 202 的系統可在許多設置與外型因素之

下實施，包括桌上型、膝上型或手持式個人電腦、伺服器、工作站、遊戲機、嵌入式系統等等。

【0036】 第三 A 圖為根據本發明之一具體實施例之第二圖中平行處理單元 202 之一者內的劃分單元 215 的方塊圖。如所示，劃分單元 215 包括一 L2 快取單元 350、一訊框緩衝區(FB, Frame Buffer)隨機存取記憶體介面 355 及一光柵操作單元(ROP, Raster Operations Unit) 360。L2 快取單元 350 為一讀取/寫入快取，構成執行接收自交換開關單元 210 和光柵操作單元 360 的載入與儲存操作。讀取遺失與緊急寫回要求由 L2 快取單元 350 輸出至訊框緩衝區隨機存取記憶體介面 355 進行處理。髒更新也傳送至訊框緩衝區 355 進行隨機處理。訊框緩衝區 355 直接與隨機存取記憶體 220 介接、輸出讀取與寫入要求並且接收讀取自隨機存取記憶體 220 的資料。

【0037】 在圖形應用當中，光柵操作單元 360 為一種處理單元，其執行光柵操作，例如模板、z 測試、混色等等，並且將像素資料當成處理過的圖形資料輸出，以便儲存在圖形記憶體內。在本發明的某些具體實施例中，光柵操作單元 360 包括在每個一般處理叢集 208 而非劃分單元 215 內，並且像素讀取與寫入要求透過交換開關單元 210 傳輸，而非像素片段資料。

【0038】 該處理圖形資料可顯示在顯示裝置 110 上，或繞送供中央處理單元 102 或平行處理子系統 112 內該等處理實體之一者進一步處理。每一劃分單元 215 包括一光柵操作單元 360，以分配該等光柵操作的處理。在本發明的某些具體實施例中，光柵操作單元 360 構成將寫入記憶體的 z 或顏色資料壓縮，並且將從記憶體讀取的 z 或顏色資料解壓縮。

【0039】 第三 B 圖為根據本發明之一具體實施例之第二圖中一般處理叢集(GPC, General Processing Cluster) 208 內的一串流多重處理器(SM, Streaming Multiprocessor) 310 之一部分的方塊圖。每個一般處理叢集 208 可構成同時執行大量執行緒，其中術語「執行緒」代表在特定輸入資料集上執行的特定程式之實例。在某些具體實施例中，單一指令、多重資料(SIMD, Single-Instruction, Multiple-Data)指令發行技術用於支援大量執行緒的平行執行，而無需提供多個獨立指令單元。在其他具體實施例中，單一指令、多重執行緒(SIMT, Single-Instruction, Multiple-Thread)技術用於支援使用共

用指令單元以平行執行大量通常同步執行緒，該使用共用指令單元構成發出指令至每個一般處理叢集 208 內的一組處理引擎。不同於一單一指令、多重資料執行引擎，其中所有處理引擎通常執行相同的指令，單一指令、多重執行緒執行允許不同執行緒更迅速遵循分散的執行路徑通過一已知執行緒程式。業界內精通技術人士應瞭解，單一指令、多重資料處理區域代表一單一指令、多重執行緒處理區域的函數子集。

【0040】 透過將處理任務分配至一或多個串流多重處理器(SM，Streaming Multiprocessor) 310 的管線管理員(未顯示)可有利地控制一般處理叢集 208 的操作，其中每一串流多重處理器 310 構成處理一或多個執行緒群組。每一串流多重處理器 310 包括一指令 L1 快取單元 370，其構成透過一般處理叢集 208 內的一 L1.5 快取單元(未顯示)接收指令與常數。線程束排程器與指令單元 312 接收來自指令 L1 快取單元 370 的指令與常數，並且根據該等指令與常數控制區域暫存檔 304 及串流多重處理器 310 功能單元。串流多重處理器 310 功能單元包括 N 個執行(執行或處理)單元 302 及 P 個載入儲存單元(LSU，Load-Store Unit) 303。該串流多重處理器功能單元可管線化，允許在先前指令完成之前發出新指令，如業界所熟知。本發明可提供任何功能執行單元組合。在一具體實施例中，該等功能單元支援許多種運算，包括整數與浮點演算(例如加法與乘算)、比較運算、布林運算(AND、OR、XOR)、位元位移和許多代數函數的計算(例如平面插值、三角函數以及對數函數等等)；並且可運用該相同功能單元來執行不同運算。

【0041】 傳輸至特定一般處理叢集 208 的此系列指令構成一執行緒，如本說明書先前所定義，並且通過串流多重處理器 310 內平行處理引擎(未顯示)的特定數量同時執行的執行緒之集合在此稱為「線程束」或「執行緒群組」。如本說明書所使用，「執行緒群組」代表在不同輸入資料上同時執行相同程式的執行緒群組，其中該群組的一執行緒指派給串流多重處理器 310 內不同的處理引擎。一執行緒群組可包括數量比串流多重處理器 310 內處理引擎數量還要少的執行緒，在此案例中，某些處理引擎會在循環期間處理該執行緒群組時閒置。執行緒群組也可包括數量比串流多重處理器 310 內處理引擎數量還要多的執行緒，在此案例中，將在連續時脈循環

上進行處理。因為每一串流多重處理器 310 可同時支援最多 G 個執行緒群組，接著在任何已知時間上一般處理叢集 208 內可執行最多 $G*M$ 個執行緒群組之系統，其位於包括 M 個串流多重處理器 310 的一般處理叢集 208 內。

【0042】 此外，在串流多重處理器 310 內可同時啟用複數個相關執行緒群組(在不同執行相位內)。此執行緒群組的集合稱為「協作執行緒陣列」(CAT, Cooperative Thread Array)或「執行緒陣列」。特定協作執行緒陣列的大小等於 $m*k$ ，其中 k 為執行緒群組內同時執行的執行緒數量，通常為串流多重處理器 310 內的平行處理引擎數量的整數倍數，並且 m 為串流多重處理器 310 內同時啟用的執行緒群組數量。協作執行緒陣列的大小一般由程式設計師及該協作執行緒陣列可用的硬體資源數量(例如記憶體或暫存器)來決定。

【0043】 在本發明的具體實施例中，吾人想要使用一計算系統的平行處理單元 202 或其他處理器，運用執行緒陣列來執行一般用途計算。該執行緒陣列內的每一執行緒可指派一唯獨的執行緒識別碼(「執行緒 ID」)，其可在該執行緒執行期間存取該執行緒。該執行緒 ID 可定義為一維度或多維度數值，控制該執行緒處理行為的許多態樣。例如，一執行緒 ID 可用於決定一執行緒要處理的輸入資料集部分及/或決定一執行緒要產生或寫入的輸入資料部分。

【0044】 每個執行緒指令的序列可包括至少一指令，其定義該代表性執行緒與該執行緒陣列的一或多個其他執行緒之間的協作行為。例如，該序列的每個執行緒指令可包括：一中斷指令，將在該順序內特定點上該代表執行緒運算執行中斷，直到一或多個其他執行緒到達該特定點上為止；一儲存指令，用以該代表執行緒將一或多個其他執行緒可存的資料儲存至一共用記憶體內；及一讀取與更新指令，用以該代表執行緒根據其執行緒 ID 自動讀取與更新一共用記憶體內的一或多個該等其他執行緒已經存取過的資料等等。該協作執行緒陣列程式也可包括一計算指令，用以計算該共用記憶體內所要讀取資料的位址，其中該位址為執行緒 ID 的函數。利用定義合適的功能並且提供同步技術，資料可利用 CAT 的一執行緒寫入共用記憶體內一已知位置，並且以可預測方式用相同協作執行緒陣列的不同執行

緒從該位置當中讀取。因此，支援在執行緒之間共用的任何資料圖案，並且一協作執行緒陣列內的任何執行緒可與相同協作執行緒陣列內任何其他執行緒共用資料。在協作執行緒陣列執行緒之間共用的資料內容(若有的話)由該協作執行緒陣列程式決定；如此，應瞭解，在使用協作執行緒陣列的特定應用當中，根據該協作執行緒陣列程式，協作執行緒陣列的執行緒彼此之間不會確實共用資料，並且在本說明書中可同時使用「協作執行緒陣列」與「執行緒陣列」等詞。

【0045】 串流多重處理器 310 提供具備不同存取階層的晶片上(內部)資料儲存。特殊暫存器(未顯示)可由載入儲存單元 303 讀取但是無法寫入，並且可用於定義每一直執行緒「位置」的參數。在一具體實施例中，特殊暫存器包括每一執行緒(或串流多重處理器 310 內的每一執行單元 302)的一暫存器，該暫存器儲存一執行緒 ID；每一執行緒 ID 暫存器只能由執行單元 302 之個別一者存取。特殊暫存器也可包括額外暫存器，可由執行任務中繼資料(TMD)(未顯示)(或由所有載入儲存單元 303)所代表相同處理任務的所有執行緒讀取，該等特殊暫存器儲存一協作執行緒陣列識別碼、該協作執行緒陣列維度、該協作執行緒陣列所屬網格的維度(或若任務中繼資料編碼一佇列任務而非一網格任務時的佇列位置)、及指派協作執行緒陣列的任務中繼資料之識別碼。

【0046】 zzz 若任務中繼資料為一網格任務中繼資料，則執行任務中繼資料會導致啟動並執行固定數量的協作執行緒陣列，以處理佇列 525 內所儲存的固定數量資料。協作執行緒陣列的數量依照網格寬度、高度與深度的乘積來指定。該固定數量的資料可儲存在任務中繼資料內，或任務中繼資料可儲存將由協作執行緒陣列處理的資料之指標。任務中繼資料也儲存該協作執行緒陣列所執行程式的開始位址。

【0047】 若任務中繼資料為佇列任務中繼資料，然後使用任務中繼資料的佇列功能，表示要處理的資料量並不需要固定。佇列記錄儲存資料，供指派給任務中繼資料的該等協作執行緒陣列處理。該等佇列記錄也呈現執行緒執行期間由另一任務中繼資料產生的子任務，藉此提供巢狀平行。一般來說，執行緒的執行或包括該執行緒的協作執行緒陣列會中止，直到

子任務執行完成為止。該佇列可儲存在任務中繼資料內，或與任務中繼資料分開，在此案例中任務中繼資料儲存至該佇列的佇列指標。有利的是，由該子任務產生的資料可寫入該佇列，同時任務中繼資料代表已經執行的該子任務。該佇列可實施為一圓形佇列，如此資料總量並不受限於該佇列的大小。

【0048】 屬於一網格的協作執行緒陣列具有隱涵的網格寬度、高度和深度參數，指示該網格內個別協作執行緒陣列的位置。在初始化期間會寫入特殊暫存器，以回應透過前端 212 從裝置驅動程式 103 接收命令，並且在一處理任務期間不會改變。前端 212 排程執行每一處理任務。每一協作執行緒陣列係有關一特定任務中繼資料，以同時執行一或多個任務。此外，單一般處理叢集 208 可同時執行多個任務。

【0049】 一參數記憶體(未顯示)儲存可由相同協作執行緒陣列 (或任何載入儲存單元 303)內任何執行緒讀取但無法寫入的執行時間參數(常數)。在一具體實施例中，裝置驅動程式 103 在導引串流多重處理器 310 開始執行使用這些參數的任務之前，提供參數該參數記憶體。任何協作執行緒陣列內的任何執行緒(或串流多重處理器 310 內的任何執行單元)可透過記憶體介面 214 存取全域記憶體。全域記憶體的一部分可儲存在 L1 快取單元 320 內。

【0050】 每一執行緒使用區域暫存檔 304 當成暫存空間;每一暫存器分配給一執行緒專用，並且任何區域暫存檔 304 內的資料只能由分配給該暫存器的該執行緒存取。區域暫存檔 304 可實施為實體或邏輯區分成 P 個通路的暫存檔，每一通路具有某些數量的記錄(在此每一記錄可儲存例如 32 位元字)。一通路指派給該 N 個執行單元 302 以及 P 個載入儲存單元載入儲存單元 303 之每一者，並且不同通路內的對應記錄可填入執行相同程式的不同執行緒之資料，以幫助單一指令、多重資料執行。通路的不同部分可分配給該 G 個同時執行緒群組中不同的執行緒，如此區域暫存檔 304 內的一已知記錄只能由特定執行緒存取。在一具體實施例中，區域暫存檔 304 內的特定記錄保留用於儲存執行緒識別碼，實施該等特殊暫存器之一者。此外，一同型 L1 快取單元 375 儲存 N 個執行單元 302 以及 P 個載入儲存單

元載入儲存單元 303 的每一通路之同型或常數值。

【0051】 共用記憶體 306 可由單一協作執行緒陣列內的執行緒存取；換言之，共用記憶體 306 內任何位置可由相同協作執行緒陣列內任何執行緒(或串流多重處理器 310 內任何處理引擎)來存取。共用記憶體 306 可實施為具有互連的一共用暫存檔或共用晶片上記憶體，允許任何處理引擎從該共用記憶體內任何位置讀取或寫入。在其他具體實施例中，共用的狀態空間可映射至晶片外記憶體的每一協作執行緒陣列區域，並且快取在 L1 快取單元 320 內。該參數記憶體可實施為該相同共用暫存檔或實施共用記憶體 306 的共用快取記憶體內的一指定區段，或實施為載入儲存單元 303 具有唯讀存取的一個別共用暫存檔或晶片上快取記憶體。在一具體實施例中，實施該參數記憶體的區域也用於儲存該協作執行緒陣列 ID 和任務 ID，以及協作執行緒陣列和網格尺寸或佇列位置，實施該特殊暫存器的位置。串流多重處理器 310 內的每一載入儲存單元 303 耦接至統一位址映射單元 352，將提供用於載入與儲存統一記憶體空間內所指定指令的一位址轉換成每一分散記憶體空間內的一位址。因此，利用指定該統一記憶體空間內一位址，可使用一指令來存取任何該區域、共用或全域記憶體空間。

【0052】 每一串流多重處理器 310 內的 L1 快取單元 320 可用於快取私用每一執行緒區域資料，並且也快取每一應用程式全域資料。在某些具體實施例中，該每一協作執行緒陣列共用資料可快取在 L1 快取單元 320 內。載入儲存單元 303 可透過一記憶體與快取互連 380 耦接至共用記憶體 306 以及 L1 快取單元 320。

【0053】 應瞭解，本說明書中顯示的該核心架構為例示，所以可進行改變與修改。任何數量的處理單元，例如串流多重處理器 310 可包括在一般處理叢集 208 內。此外，如第二圖所示，平行處理單元 202 可包括任意數量功能彼此類似的一般處理叢集 208，如此執行行為並不取決於接收特定處理任務的一般處理叢集 208。此外，每個一般處理叢集 208 得利於與其他一般處理叢集 208 無關的操作，運用分離並分散的處理單元、L1 快取單元，以執行一或多個應用程式的任務。

【0054】 精通此技術人士應瞭解，第一圖至第三 B 圖描述的架構並

非用於限制本發明範疇，本說明書內的技術可在任何正確設置的處理單元上實施，在不悖離本發明範疇之下包括但不受限於一或多個中央處理單元、一或多個多核中央處理單元、一或多個平行處理單元 202、一或多個一般處理叢集 208、一或多個圖形或特殊用途處理單元等等。

圖形管線架構

【0055】 第四圖為根據本發明之一具體實施例之可構成第二圖中平行處理單元 202 之一或多者來實施之一圖形處理管線 400 的概念圖。例如，一串流多重處理器 310 可構成執行頂點處理單元 415、曲面細分初始化處理單元 420、曲面細分處理單元 440、幾何處理單元 445 及片段處理單元 460 之一者或多者的功能。圖元分配器 410、任務產生單元 425、任務分配器 430、拓撲產生單元 435、視埠縮放、消隱與裁切單元 450、光柵器 455 及光柵操作單元 465 的功能也可由一般處理叢集 208 與對應劃分單元 215 內其他處理引擎所執行。另外，可使用一或多個功能的專屬處理單元，實施圖形處理管線 400。

【0056】 圖形處理管線 400 也包括在圖形處理管線 400 之間共用的一區域記憶體。例如，該圖形處理管線應該串流多重處理器 310 內的使用共用記憶體 360，例如一區域記憶體。如以下進一步描述，依照需要，共用記憶體 306 內的中間階段緩衝區(未顯示)已經由圖形處理管線 400 內許多處理單元分配與取消分配。一處理單元從一或多個中間階段緩衝區讀取輸入資料、處理該輸入資料以產生輸出資料，並且將該結果輸出資料儲存在一或多個中間緩衝區內。一後續處理單元可讀取此結果輸出資料，當成該後續處理單元的輸入資料。該後續處理單元處理該資料，並且將輸出資料儲存在一或多個中間階段緩衝區內，以此類推。共用記憶體 306 和該圖形處理管線的許多其他階段透過記憶體介面 214，與外部記憶體相連。

【0057】 圖元分配器 410 匯集高階表面、圖元等等的頂點資料，並且將包括該等頂點屬性的該頂點資料輸出至頂點處理單元 415。在某些具體實施例中，圖元分配器 410 包括一頂點屬性擷取單元(未顯示)，其取得共用記憶體 306 內的該等頂點屬性並且將該等頂點屬性儲存至此。頂點處理單元 415 為一可程式執行單元，其構成執行頂點著色程式，依照該頂點著色程式

所規定照明與轉換頂點資料。例如，頂點處理單元 415 可編程將該頂點資料從一物件型座標代表(物件空間)轉換成一替代型座標系統，例如世界空間或標準化裝置座標(NDC, Normalized Device Coordinates)空間。頂點處理單元 415 可用圖元分配器 410 讀取共用記憶體 306、L1 快取單元 320、平行處理記憶體 204 或系統記憶體 104 內儲存的資料，用來處理該頂點資料。頂點處理單元 415 將處理過的頂點儲存在共用記憶體 306 內的中間階段緩衝區內。

【0058】 曲面細分初始化處理單元 420 為一可程式執行單元，其構成執行曲面細分初始化著色程式。曲面細分初始化處理單元 420 處理頂點處理單元 415 所產生的頂點，並產生圖形圖元，就是塊面。曲面細分初始化處理單元 420 也產生許多塊面屬性，然後曲面細分初始化處理單元 420 將該塊面資料及塊面屬性儲存在共用記憶體 360 內的該等中間階段緩衝區內。在某些具體實施例中，該曲面細分著色程式可稱為外表著色或曲面細分控制著色。

【0059】 任務產生單元 425 從共用記憶體 306 的該等中間階段緩衝區當中取得頂點的資料與屬性及塊面。任務產生單元 425 用於處理該等頂點與塊面的任務，供圖形處理管線 400 內稍後階段進行處理。

【0060】 任務分配器 430 重新分配任務產生單元 425 所產生的任務。該頂點著色程式及該曲面細分初始化程式的許多實例所產生之任務可在一圖形處理管線 400 與另一之間顯著改變。任務分配器 430 重新分配這些任務，如此每一圖形處理管線 400 在稍後管線階段期間具有大約相同的工作負荷。

【0061】 拓撲產生單元 435 獲得任務分配器 430 分配的任務。拓撲產生單元 435 將該等頂點索引，包括有關塊面的頂點，並且計算對應至該等頂點的貼圖座標。然後拓撲產生單元 435 將索引頂點儲存在共用記憶體 306 內的中間階段緩衝區內。

【0062】 曲面細分處理單元 440 為一可程式執行單元，其構成執行曲面細分著色程式。曲面細分處理單元 440 讀取來自共用記憶體的輸入資料，並且將輸出資料寫入共用記憶體 306 的該等中間階段緩衝區。在該中間階

段緩衝區內的此輸出資料會傳遞至下一著色階段，當成幾何處理單元 455 的輸入資料。在某些具體實施例中，該曲面細分著色程式可稱為領域著色或曲面細分評估著色。

【0063】 曲面細分處理單元 445 為一可程式執行單元，其構成執行幾何著色程式，藉此轉換圖形圖元。頂點經過分組，建構用於處理的圖形圖元，其中圖形圖元包括三角形、線段、點等等。例如，幾何處理單元 445 可程式編輯成將該等圖形圖元分成一或多個新圖形圖元，並且計算參數，例如平面等式係數，用來將該等新圖形圖元光柵化。

【0064】 在某些具體實施例中，幾何處理單元 445 也可新增或刪除該幾何串流內的元件。幾何處理單元 445 輸出將新圖形圖元指定至一視埠縮放、消隱以及裁切單元 450 的該等參數與頂點。幾何處理單元 445 可讀取儲存在共用記憶體 306、平行處理記憶體 204 或系統記憶體 104 內的資料，用來處理該幾何資料。視埠縮放、消隱與裁切單元 450 執行裁切、消隱與視埠縮放，並且將處理過的圖形圖元輸出至一光柵器 455。

【0065】 光柵器 455 掃描轉換新圖形圖元，並且將片段與覆蓋率資料輸出至片段處理單元 460。此外，光柵器 455 可構成執行 z 消隱及其他 z 型最佳化。

【0066】 片段處理單元 460 為一可程式執行單元，其構成執行片段著色程式，依照該片段著色程式所規定轉換接收自光柵器 455 的片段。例如，片段處理單元 460 可程式編輯成執行操作，例如透視修正、貼圖映射、著色、混色等等，以產生輸出至光柵操作單元 465 的已著色片段。片段處理單元 460 可讀取儲存在共用記憶體 306、平行處理記憶體 204 或系統記憶體 104 內的資料，用來處理該片段資料。根據該程式編輯的取樣率，片段可依照像素、取樣或其他粒度來著色。

【0067】 光柵操作單元 465 為一種處理單元，其執行光柵操作，例如模板、z 測試、混色等等，並且將像素資料當成處理過的圖形資料，以儲存在圖形記憶體內。該處理過的圖形資料可儲存在圖形記憶體內，例如平行處理記憶體 204，及/或系統記憶體 104，用於顯示在顯示裝置 110 上或用於由中央處理單元 102 或平行處理子系統 112 進一步處理。在本發明的某些

具體實施例中，光柵操作單元 465 構成將寫入記憶體之 z 或顏色資料壓縮，並且將從記憶體讀取之 z 或顏色資料解壓縮。在許多具體實施例中，光柵運算單元 465 可位於記憶體介面 214、一般處理叢集 208、該一般處理叢集之外的處理叢集陣列 230 或平行處理單元 202 內之一別單元(未顯示)內。

用於低功率圖形著色的像素著色器省略

【0068】 第五 A 圖至第五 D 圖例示構成實施四個不同像素著色器省略模式的圖形處理管線 400。像素著色器 535 為片段處理單元 460 內執行像素著色程式之一執行單元，像素著色器 535 包括一可程式執行核心，用於執行像素著色程式，並且片段處理單元 460 包括額外固定功能硬體。

【0069】 為了實施該等四個不同像素著色器省略模式，圖形處理管線 400 切換成第五 A 圖至第五 D 圖所描述的該等四個組態之一者。在第五 A 圖描述的該省略模式中，像素著色器 535 執行像素程式來處理片段，因此並未省略，而在第五 B 圖至第五 D 圖描述的該等組態中，像素著色器 535 不執行像素程式，如此便省略。在像素著色器 535 不針對一圖元執行像素著色器程式時，像素著色器 535 可閒置，或像素著色器 535 可針對另一圖元執行像素著色器程式，藉此提高效能並且/或降低功率消耗。

【0070】 圖形處理管線 400 依照逐一圖元方式，在第五 A 圖至第五 D 圖描述的該等組態之間切換。為了進入該等組態之一者，圖形處理管線 400 接收一指令以繪製一圖元；及對應像素著色器省略模式的指示。接著，圖形處理管線 400 進入第五 A 圖至第五 D 圖描述的該等組態之一者，其對應至圖形處理管線 400 接收的該像素著色器省略模式。以下將參考第五 A 圖至第五 D 圖，更詳細描述該等組態。

【0071】 第五 A 圖為例示根據本發明一具體實施例之構成實施一無省略模式之一圖形處理管線 400。如所示，圖形處理管線 400 構成實施該無省略模式，包括光柵器 455、固定點貼圖座標產生器單元 530、片段處理單元 460、像素著色器單元 535、光柵處理單元 465、貼圖座標產生器單元(STRI 單元) 540 和貼圖單元 545，及資料路徑 502、506、508、510、512、514 和 516。

【0072】 當圖形處理管線 400 構成實施該無省略模式，光柵器 455

將幾何資料光柵化，以從圖元產生片段與覆蓋率資料。如此資料流 502 由光柵器 455 處理，並且流至片段處理單元 460 內的像素著色器 535。可程式像素著色器 535 執行像素著色器程式，以產生已著色的片段。在執行像素著色器程式時，若一圖元已經套用一貼圖，則像素著色器 535 將像素座標要求 506 傳送至貼圖座標產生器單元 540 (STRI 單元)，並且從貼圖座標產生器單元 540 接收貼圖座標 508。然後，像素著色器 535 將資料流 510 內的貼圖座標傳送至貼圖單元 545，並且接收對應至所傳送貼圖座標 510 的色彩值 512。像素著色器將色彩值 512 供應給像素著色器 535 處理過的像素、執行對應至像素著色器 535 的功能之其他任務，並且將結果片段 514 傳送至光柵操作單元 465 供進一步處理，例如混色。光柵操作輸出要寫入一訊框緩衝區或用於其他處理之值 516。

【0073】 第五 B 圖為例示根據本發明之一具體實施例之構成實施一貼圖省略模式的一圖形處理管線 400。如所示，圖形處理管線 400 構成實施該貼圖省略模式，包括光柵器 455、固定點貼圖座標產生器單元 530、片段處理單元 460、像素著色器單元 535、光柵處理單元 465、貼圖座標產生器單元(STRI 單元) 540 和貼圖單元 545，及資料路徑 518、520、522 和 524。

【0074】 當圖形處理管線 400 構成實施該貼圖省略模式時，光柵器 455 接收有關用於在目標表面上光柵化的一「平坦」二維物體之資訊，及要套用至該二維物件的一貼圖。該「平坦」二維物件與該「平坦」二維物件的著色目標平行，該「平坦」二維物件可為任何二維形狀，例如四邊形、三角形、其他多邊形或其他二維形狀。在許多具體實施例中，「平坦」二維形狀對於顯示貼圖圖形使用者界面(GUI, Graphical User Interface)元件、顯示簡單圖形應用，例如休閒遊戲，或用於其他目的很有用。

【0075】 為了在該圖形處理管線構成實施該貼圖省略模式時著色一「平坦」二維物件，光柵器 455 計算該「平坦」二維物件的覆蓋率資料，並且在資料流 520 內輸出片段與覆蓋率資料。因為該二維物件與該著色目標平行，所以用來產生貼圖座標的計算相對簡單。因此，固定點貼圖座標產生器 530 根據該二維物件的形狀及一選取的貼圖，產生固定點貼圖座標。在一具體實施例中，固定點貼圖座標產生器 530 透過固定點演算法產生固

定點貼圖座標。

【0076】 一旦固定點貼圖座標產生器 530 計算貼圖座標，則來自光柵器 455 的資料，包括覆蓋率資料及貼圖座標，沿著路徑 520 提供。貼圖座標提供給貼圖單元 545，接著提供對應至該貼圖座標的色彩來回應。包括貼圖單元 545 提供的色彩之資料 522 提供給光柵操作單元 465，然後發送來自光柵操作單元 524 的輸出供進一步處理，並且最終寫入該著色目標。

【0077】 資料路徑 520 和 522 移動通過片段處理單元 460，指出片段處理單元 460 內的某些固定功能硬體，例如色彩轉換器等等，處理資料路徑 520 和 522 內的資料。不過像素著色器 535 並不處理資料路徑 520 和 522 內的資料。在某些具體實施例中，資料路徑 520 和 522 並不經通過片段處理單元 460。

【0078】 當圖形處理管線 400 構成實施貼圖省略模式時，像素著色器 535 並不會針對已經著色的圖元執行像素著色器程式。此外，貼圖座標產生器單元(STRI) 540 並不計算貼圖座標，如此像素著色器 535 並不參與著色該圖元。在某些具體實施例中，像素著色器 535 閒置，降低功率消耗。在其他具體實施例中，像素著色器 535 執行其他圖元的計算。在某些具體實施例中，因為該平坦貼圖圖元與該著色目標平行，所以光柵器 455 的單元上游不會處理已經在貼圖省略模式內處理過的一圖元之資料。例如，幾何處理單元 445 不會處理已經在貼圖省略模式內處理過的一圖元之資料。

【0079】 第五 C 圖例示為根據本發明一具體實施例之構成實施一固定色彩省略模式的一圖形處理管線 400。如所示，圖形處理管線 400 構成實施該固定色彩省略模式，包括光柵器 455、固定點貼圖座標產生器單元 530、片段處理單元 460、像素著色器單元 535、光柵處理單元 465、貼圖座標產生器單元(STRI 單元) 540 和貼圖單元 545，及資料路徑 526 和 528。

【0080】 當圖形處理管線 400 構成實施該固定色彩省略模式時，光柵器 455 接收有關要光柵化至一目標表面的一固定色彩二維物體之資訊，以及要供應至該固定色彩二維物件的一固定色彩。該固定色彩二維物件並不受限於位置與方位條件，因此不需要與該著色目標平行。在許多具體實施例中，該固定色彩二維形狀對於顯示貼圖圖形使用者界面(GUI)元件、顯示

簡單圖形應用，例如休閒遊戲，或用於其他目的很有用。

【0081】 光柵器 455 將該圖元光柵化，包括產生像素與樣本的片段與覆蓋率資料。然後光柵器 455 將該固定色彩指派給由光柵器 455 輸出的該等片段。該等片段在資料流 526 內傳送至光柵操作單元 465，光柵操作單元 465 處理該等片段，並且發出資料流 528。此時未套用貼圖，因此省略過固定點貼圖座標產生器 530、貼圖座標產生器單元(STRI) 540、貼圖單元 545 及像素著色器 535。因此使用單一固定色彩著色三維空間內的二維物件。利用省略像素著色器 535，圖形處理管線 400 著色物件，而不消耗像素著色器 535 的功率。

【0082】 第五 D 圖為例示根據本發明之一具體實施例之構成實施一漸層色彩省略模式的一圖形處理管線 400。如所示，圖形處理管線 400 構成實施該漸層色彩省略模式，包括光柵器 455、固定點貼圖座標產生器單元 530、片段處理單元 460、像素著色器單元 535、光柵處理單元 465、貼圖座標產生器單元(STRI 單元) 540 和貼圖單元 545，及資料路徑 525、527 和 529。

【0083】 當圖形處理管線 400 構成實施該漸層色彩省略模式時，光柵器 455 接收有關要光柵化至一目標表面的一漸層色彩二維物體之資訊，以及要供應至該漸層色彩二維物件的一漸層色彩。該漸層色彩二維物件與用於該漸層色彩二維物件的該著色目標平行，類似於由構成實施貼圖省略模式的圖形處理管線 400 所處理之該平坦二維物件。該漸層色彩二維物件可為任何二維形狀，例如四邊形、三角形、其他多邊形或其他二維形狀。在許多具體實施例中，漸層色彩二維形狀對於顯示貼圖圖形使用者界面(GUI) 元件、顯示簡單圖形應用，例如休閒遊戲，或用於其他目的很有用。

【0084】 光柵器 455 計算漸層色彩二維物件的覆蓋率資料，固定點貼圖座標產生器 530 計算用於漸層色彩二維物件片段的漸層色彩，光柵器 455 在資料流 527 內輸出片段與覆蓋率資料，光柵操作單元 465 處理該資料，並且發出資料流 529。

【0085】 因為該二維物件與該著色目標平行，所以用來產生漸層色彩的計算相對簡單。產生漸層色彩的計算類似在圖形處理管線 400 構成實施該貼圖省略模式時，用於產生平坦二維物件的貼圖座標之計算。尤其是，

對於由構成實施該貼圖省略模式的圖形處理管線所處理之貼圖座標，固定點貼圖座標產生器 530 線性內插在螢幕座標之間，以決定貼圖座標。當該圖形處理管線構成實施該漸層色彩省略模式時，固定點貼圖座標產生器 530 線性內插在色彩值之間，以產生漸層色彩值。因為固定點座標產生器 530 產生漸層色彩，因此省略像素著色器 535，如此節省處理功率。

【0086】 在某些具體實施例中，因為該漸層色彩圖元與該著色目標平行，所以光柵器 455 的單元上游不會處理已經在漸層色彩省略模式內處理過的一圖元之資料。例如，幾何處理單元 445 不會處理已經在漸層色彩省略模式內處理過的一圖元之資料。

【0087】 應瞭解，本說明書中顯示的該架構僅為例示，所以可進行改變與修改。在一範例中，當圖形處理管線 400 構成實施貼圖省略模式時，資料流 520 和 522 不會經過片段處理單元 460。在另一範例中，在特定組態中可省略圖形處理管線 400 內的特定單元，例如，當圖形處理管線 400 構成實施貼圖省略模式及漸層色彩省略模式時，則可省略過幾何處理單元 445。

【0088】 第六圖描述根據本發明之一具體實施例之由圖形處理管線 400 著色的一範例場景 600。如所示，場景 600 包括由構成實施無省略模式的圖形處理管線 400 所繪製之圖元 602、603、由構成實施貼圖省略模式的圖形處理管線 400 所繪製之圖元 606、由構成實施固定色彩省略模式的圖形處理管線 400 所繪製之圖元 608、及由構成實施漸層色彩省略模式的圖形處理管線 400 所繪製之圖元 610。

【0089】 圖元 602 和 604 與該著色目標(該螢幕)夾一角度，圖元 602 和 604 由構成實施無省略模式 500 的圖形處理管線 400 所處理，表示像素著色器 535 針對圖元 602 和 604 執行像素著色程式。

【0090】 圖元 606 與該著色目標(該螢幕)的平面平行，圖形處理管線 400 構成實施貼圖省略模式，以處理圖元 606。當圖形處理管線 400 構成實施貼圖省略模式時，貼圖座標產生器 530 產生貼圖座標給圖元 606。因此，省略過像素著色器 535。

【0091】 圖元 608 位在與該著色目標(該螢幕)形成的一角度，圖形處

理管線 400 構成實施固定色彩省略模式，以處理圖元 608。因此，省略像素著色器 535。

【0092】 最後，圖元 610 與該著色目標(該螢幕)的平面平行，圖形處理管線 400 構成實施漸層色彩省略模式，以處理圖元 610。因此，省略像素著色器 535。

【0093】 第七圖為根據本發明之一具體實施例之用於在構成實施一省略模式的一圖形處理管線內產生片段資料之方法步驟的流程圖。雖然已經結合第一圖至第五 D 圖來描述該等方法步驟，不過精通技術人士應瞭解，構成執行該等方法步驟(以任何順序)的任何系統在本發明範疇內。

【0094】 如所示，方法 700 從步驟 702 開始，其中圖形處理單元 400 接收實施一省略模式的一指令，以繪製一圖元。該省略模式可為貼圖省略模式、固定色彩省略模式、無省略模式、或漸層色彩省略模式。在步驟 704，圖形處理管線 400 決定該省略模式是否為無省略模式。若該省略模式為無省略模式，則該方法前往步驟 706，並且圖形處理管線 400 處理該指令繪製該圖元，而不省略像素著色器 535。尤其是，圖形處理管線 400 將該圖元光柵化，並且透過像素著色器 535 來著色及貼圖圖元。

【0095】 請即重新參考步驟 704，若該省略模式並非一無省略模式，則該方法前往步驟 708。在步驟 708，圖形處理管線 400 決定該省略模式是否為貼圖省略模式。若該省略模式為貼圖省略模式，則該方法前往步驟 709。在步驟 709，光柵器 455 將該圖元光柵化，以決定光柵化結果，例如片段與覆蓋率資料。在步驟 710，固定點貼圖座標產生器 530 產生該圖元的貼圖座標。在步驟 712，固定點貼圖座標產生器 530 將貼圖座標傳送至貼圖單元 545，以決定套用至該圖元的色彩。在步驟 714，貼圖單元 545 將決定的色彩傳送至光柵操作單元 465，供光柵操作單元 465 處理。

【0096】 請即重新參考步驟 708，若該省略模式並非貼圖省略模式，則該方法前往步驟 715。在步驟 715，圖形處理管線 400 決定該省略模式是否為固定色彩省略模式。若該省略模式為固定色彩省略模式，則該方法前往步驟 716。在步驟 716，光柵器 455 將該圖元光柵化，以決定光柵化結果，例如片段與覆蓋率資料。在步驟 718，該光柵器將該光柵化結果與該固定色

彩傳送至光柵操作單元 465 進行處理。

【0097】 請即重新參考步驟 715，若該省略模式並非固定色彩省略模式，則該省略模式為漸層色彩省略模式，並且該方法前往步驟 720。在步驟 720，光柵器 455 將該圖元光柵化，以決定光柵化結果，例如片段與覆蓋率資料。在步驟 722，固定點貼圖座標產生器 530 產生漸層色彩。在步驟 724 內，固定點貼圖座標產生器 530 將該等色彩傳送至光柵操作單元 465 進行處理。

【0098】 總結來說，圖形處理管線提供給三種省略模式，可讓該圖形處理管線更有效率產生用來顯示的二維物件。在貼圖省略模式內，光柵器內的固定點貼圖座標產生器計算要在該著色目標平面內著色的貼圖二維物件之貼圖座標。該等貼圖座標傳送至貼圖單元，並且擷取貼圖色彩並傳送至該光柵操作單元進行混色。像素著色器單元與貼圖座標產生器單元(STRIP 單元)並無需於決定所產生像素的色彩或貼圖色彩，因此可閒置、切換至低功率模式或用於其他圖形操作。在固定色彩著色模式內，該圖形處理管線在三維空間內著色二維物件，但是不使用該貼圖單元、像素著色器單元或貼圖座標產生器單元。該光柵器用固定色彩值將該二維物件光柵化，並且將該光柵化操作結果直接傳送至該光柵操作單元進行混色，省略過該像素著色器單元、貼圖單元及貼圖座標產生器單元。在漸層色彩省略模式內，光柵器內的固定點貼圖座標產生器線性計算要在該著色目標平面內著色的漸層二維物件之變化漸層色彩。該光柵器用漸層色彩將該漸層色彩二維物件光柵化，並且將該光柵化結果(包括該漸層色彩)直接傳送至該光柵操作單元進行混色，省略該像素著色器單元、貼圖單元及貼圖座標產生器單元。

【0099】 本說明書所提供技術的優點在於，一圖形處理管線可構成不使用該像素著色器單元便可繪製二維物件供顯示，藉此省電並且提高整體效能。本說明書內技術的另一優點在於，繪製二維物件時不需要一映像，因此在一映像繪製二維物件時不需要清空該圖形處理管線並閒置，藉此提高整體效能。仍舊本說明書所提供技術的另一優點在於，一圖形處理管線可構成使用具優點的圖形操作，例如混色，便可繪製二維物件來改善整體影像品質。

【0100】本發明的一具體實施例可實施當成搭配電腦系統使用的程式產品。該程式產品的程式定義該等具體實施例(包括本說明書所述的方法)的功能，並且可包括在電腦可讀取儲存媒體上。例示的電腦可讀取儲存媒體包括但不受限於：(i)其上資訊永久儲存的不可抹寫儲存媒體(例如電腦內的唯讀記憶體裝置，例如小型碟片唯讀記憶體(CD-ROM)光碟機可讀取的CD-ROM 光碟、快閃記憶體、ROM 晶片或任何一種固態非揮發性半導體記憶體)；及(ii)其上儲存可變資訊的可抹寫儲存媒體(例如磁碟機或硬碟內的磁碟或任何一種固態隨機存取半導體記憶體)。

【0101】在此已經參考特定具體實施例說明本發明。不過精通此技術的人士將會了解，在不悖離申請專利範圍內公佈之本發明廣泛精神以及領域下，可進行許多修改與變更。因此前述說明與圖式僅供參考而不做限制。

【0102】因此，本發明具體實施例的範疇公布於以下的申請專利範圍內。

【符號說明】

100	電腦系統	202	平行處理單元
102	中央處理單元	204	平行處理記憶體
103	裝置驅動程式	205	輸入/輸出橋接器
104	系統記憶體	206	主介面
105	記憶體橋接器	207	任務/工作單元
106	通訊路徑	208	一般處理叢集
107	輸入/輸出橋接器	210	記憶體交換開關單元
108	使用者輸入裝置	212	前端
110	顯示裝置	214	記憶體介面
112	平行處理子系統	215	劃分單元
113	第二通訊路徑	220	動態隨機存取記憶體
114	系統磁碟	230	處理叢集陣列
116	開關	302	執行單元
118	網路配接器	303	載入儲存單元
120-121	外接卡	304	區域暫存檔

- | | | | |
|-----|----------------------|-----|------------------|
| 305 | 管線管理員 | 460 | 片段處理單元 |
| 306 | 共用記憶體 | 465 | 光柵操作單元 |
| 310 | 串流多重處理器 | 502 | 資料流 |
| 312 | 線程束排程器與指令單
元 | 506 | 像素座標要求 |
| 320 | L1 快取單元 | 508 | 貼圖座標 |
| 328 | 記憶體管理單元 | 510 | 資料流 |
| 335 | 第 1.5 層快取單元 | 512 | 色彩值 |
| 350 | L2 快取單元 | 514 | 結果片段 |
| 352 | 統一位址映射單元 | 516 | 值 |
| 355 | 訊框緩衝區動態隨機存
取記憶體介面 | 518 | |
| 360 | 光柵操作單元 | 520 | 資料流 |
| 370 | 指令 L1 快取單元 | 522 | 資料路徑 |
| 380 | 記憶體與快取互連 | 524 | 光柵操作單元 |
| 400 | 圖形處理管線 | 525 | 佇列 |
| 410 | 圖元分配器與頂點屬性
擷取 | 525 | 資料流 |
| 415 | 頂點處理單元 | 526 | 資料流 |
| 420 | 曲面細分初始化處理單
元 | 527 | 資料流 |
| 425 | 任務產生單元 | 528 | 資料流 |
| 430 | 任務分配器 | 529 | 資料流 |
| 435 | 拓撲產生單元 | 530 | 固定點貼圖座標產生器
單元 |
| 440 | 曲面細分處理單元 | 535 | 像素著色器單元 |
| 445 | 幾何處理單元 | 540 | 貼圖座標產生器單元 |
| 450 | 視埠縮放、消隱與裁切
單元 | 545 | 貼圖單元 |
| 455 | 光柵器 | 600 | 場景 |
| | | 602 | 圖元 |
| | | 603 | 圖元 |
| | | 604 | 圖元 |
| | | 606 | 圖元 |

201448564

608 圖元

700 方法

610 圖元



申請專利範圍

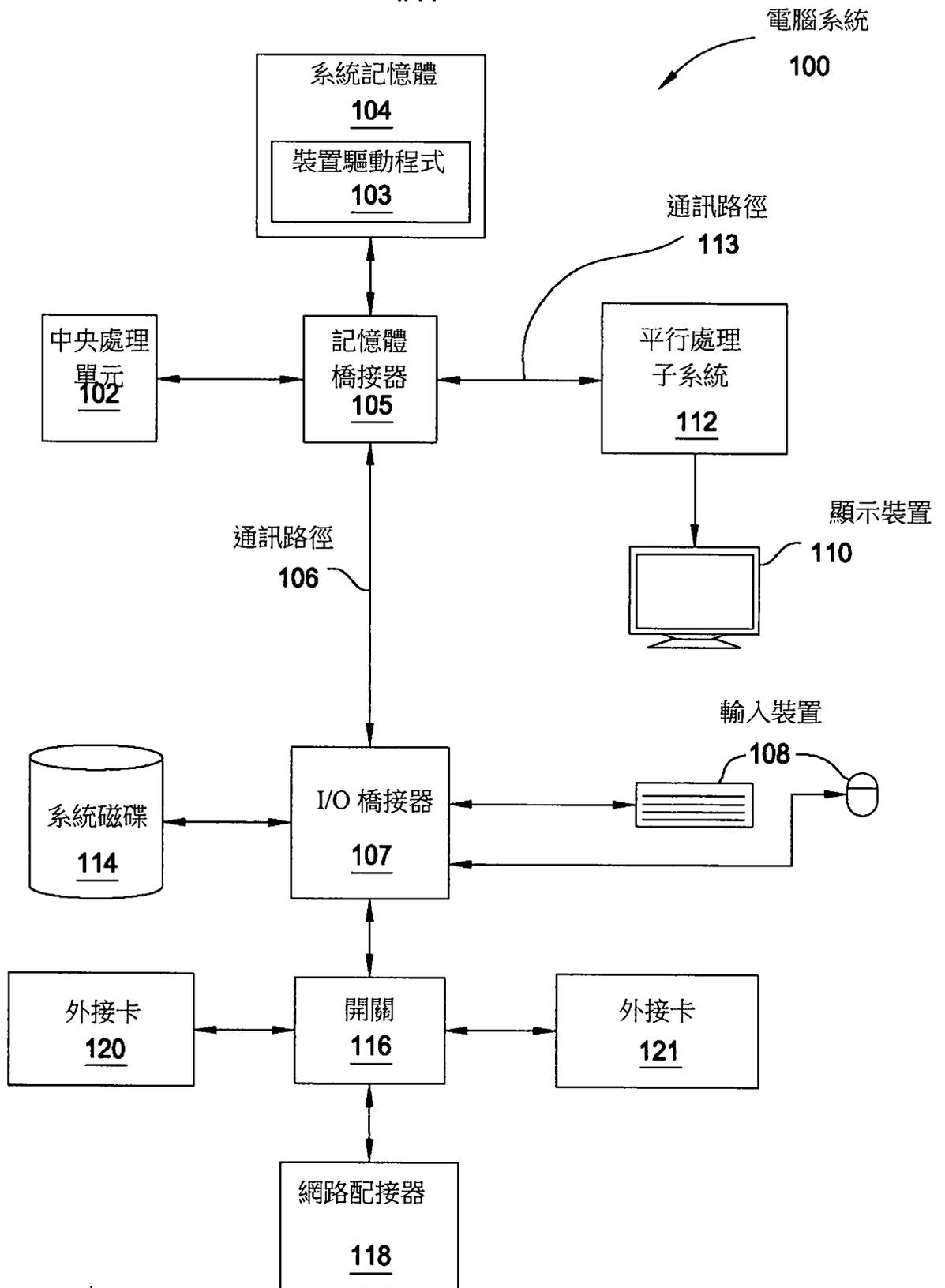
1. 一種構成繪製圖形物件的圖形處理管線，包括：
 - 一光柵器，其構成將一第一圖元與一第二圖元光柵化，以產生一第一組光柵化結果與一第二組光柵化結果；
 - 一像素著色器單元，其構成決定該第一圖元的一省略模式是否為一無省略模式，並且產生該第一組光柵化結果的一第一組像素色彩；及
 - 一光柵操作(ROP)單元，其構成接收該第一組像素色彩及一第二組像素色彩，其中該第二組像素色彩用於該第二組光柵化結果，並且無需該像素著色器單元在該第二組光柵化結果上執行任何處理操作便可產生。
2. 如申請專利範圍第 1 項之圖形處理管線，其中：
 - 該光柵器構成決定該第二圖元的一省略模式是否為一貼圖省略模式；及
 - 一貼圖座標產生器，其構成計算該第二組光柵化結果的貼圖座標。
3. 如申請專利範圍第 2 項之圖形處理管線，其中該貼圖座標產生器構成將該等貼圖座標傳送至一貼圖單元。
4. 如申請專利範圍第 3 項之圖形處理管線，其中計算該等貼圖座標更包括透過固定點演算法計算該貼圖座標。
5. 如申請專利範圍第 4 項之圖形處理管線，其中該第二圖元無需一幾何處理單元在該第二圖元上執行任何處理操作便可處理。
6. 如申請專利範圍第 3 項之圖形處理管線，其中該像素著色器單元構成當產生該第二組色彩時閒置。
7. 如申請專利範圍第 1 項之圖形處理管線，其中：
 - 該光柵器構成決定一省略模式是否為該第二圖元的一固定色彩省略模式；及
 - 該光柵器構成決定該第二組光柵化結果的一固定色彩。
8. 如申請專利範圍第 7 項之圖形處理管線，其中產生該第二組色彩包括將該第二組色彩內的每一色彩設定成等於該固定色彩。

9. 如申請專利範圍第 8 項之圖形處理管線，其中該光柵器構成無需一貼圖座標產生器單元或一貼圖單元在該第二組色彩上執行任何處理操作，便可將該第二組色彩傳送至該光柵操作單元。
10. 如申請專利範圍第 9 項之圖形處理管線，其中該像素著色器單元構成當產生該第二組色彩時閒置。
11. 如申請專利範圍第 1 項之圖形處理管線，其中：
 - 該光柵器構成決定一省略模式是否為該第二圖元的一漸層色彩省略模式；及
 - 一貼圖座標產生器構成計算漸層色彩；及
 - 該光柵器構成將該第二組色彩設定成等於該已計算漸層色彩。

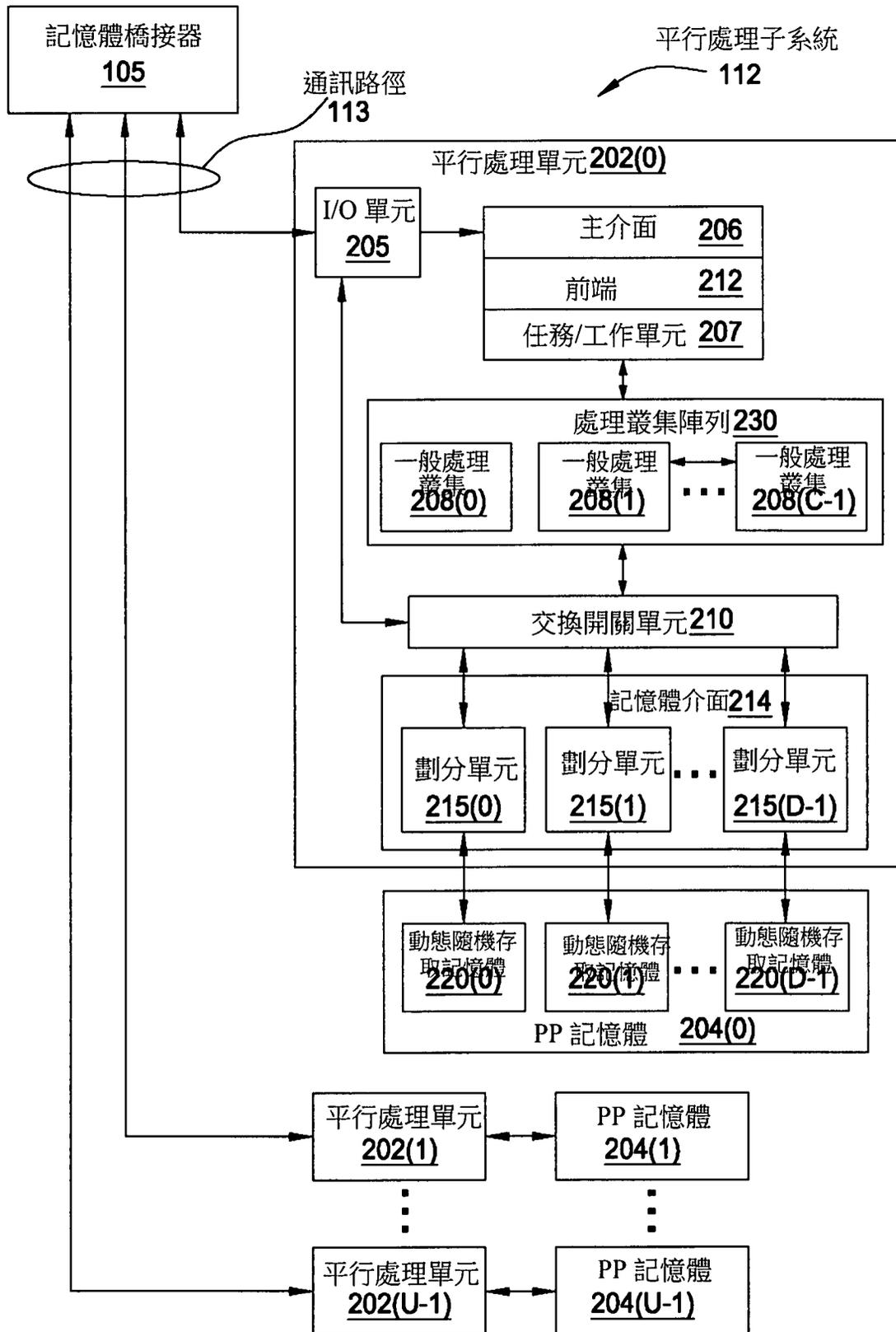


圖式

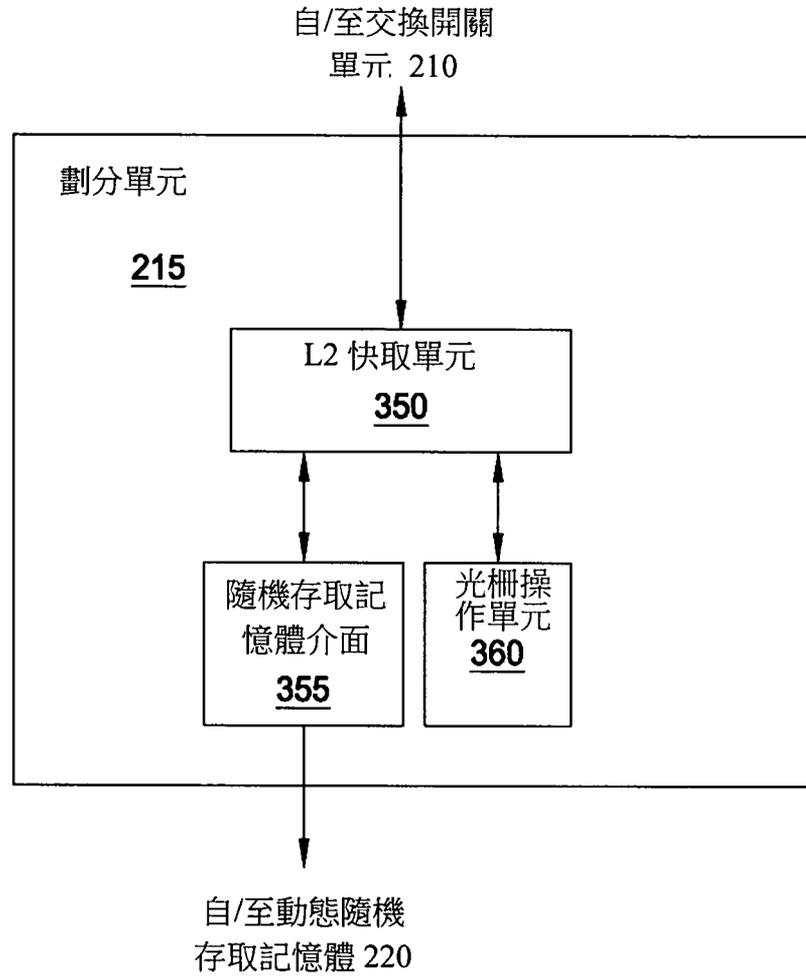
1/11



第一圖



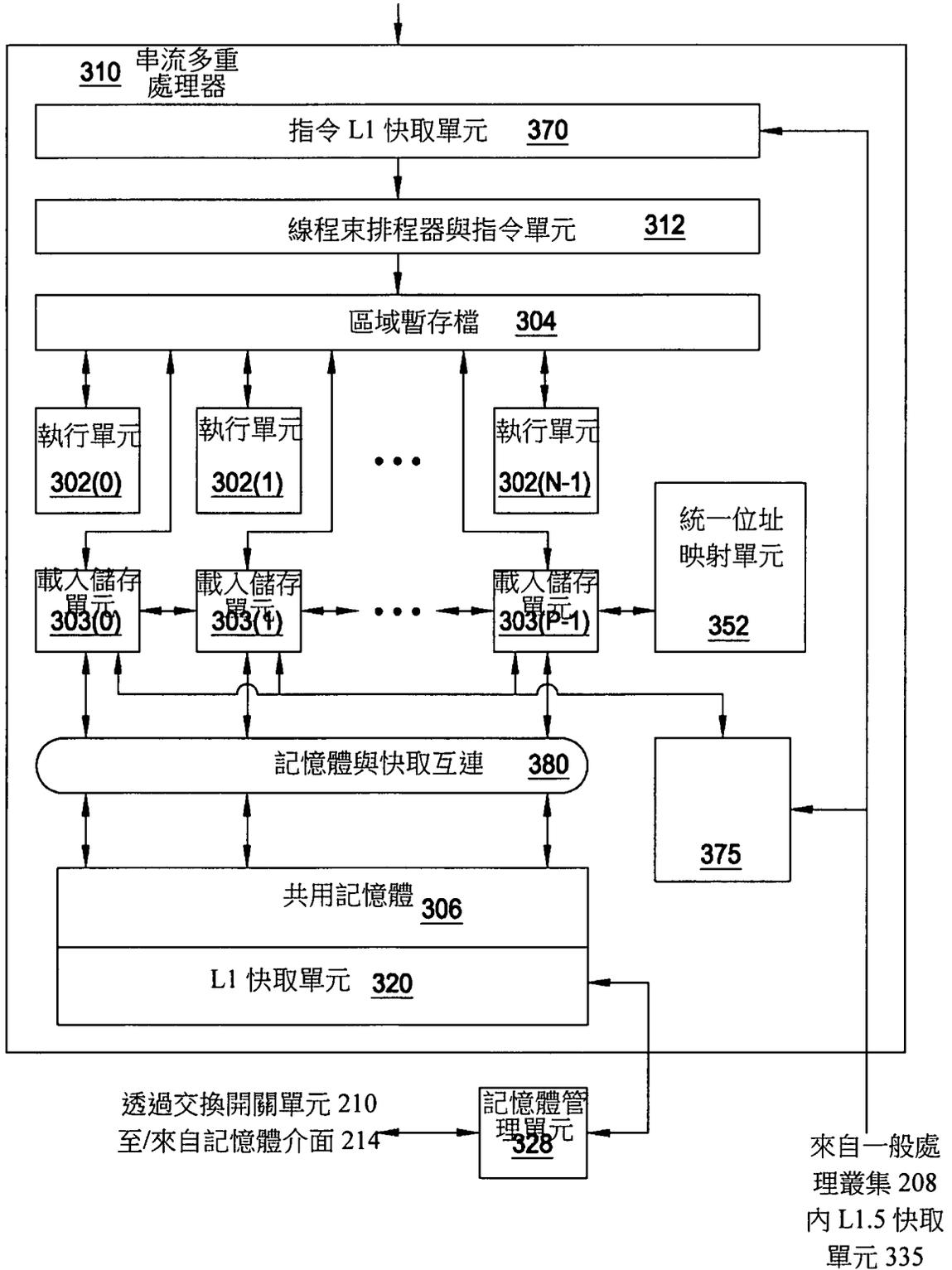
第二圖



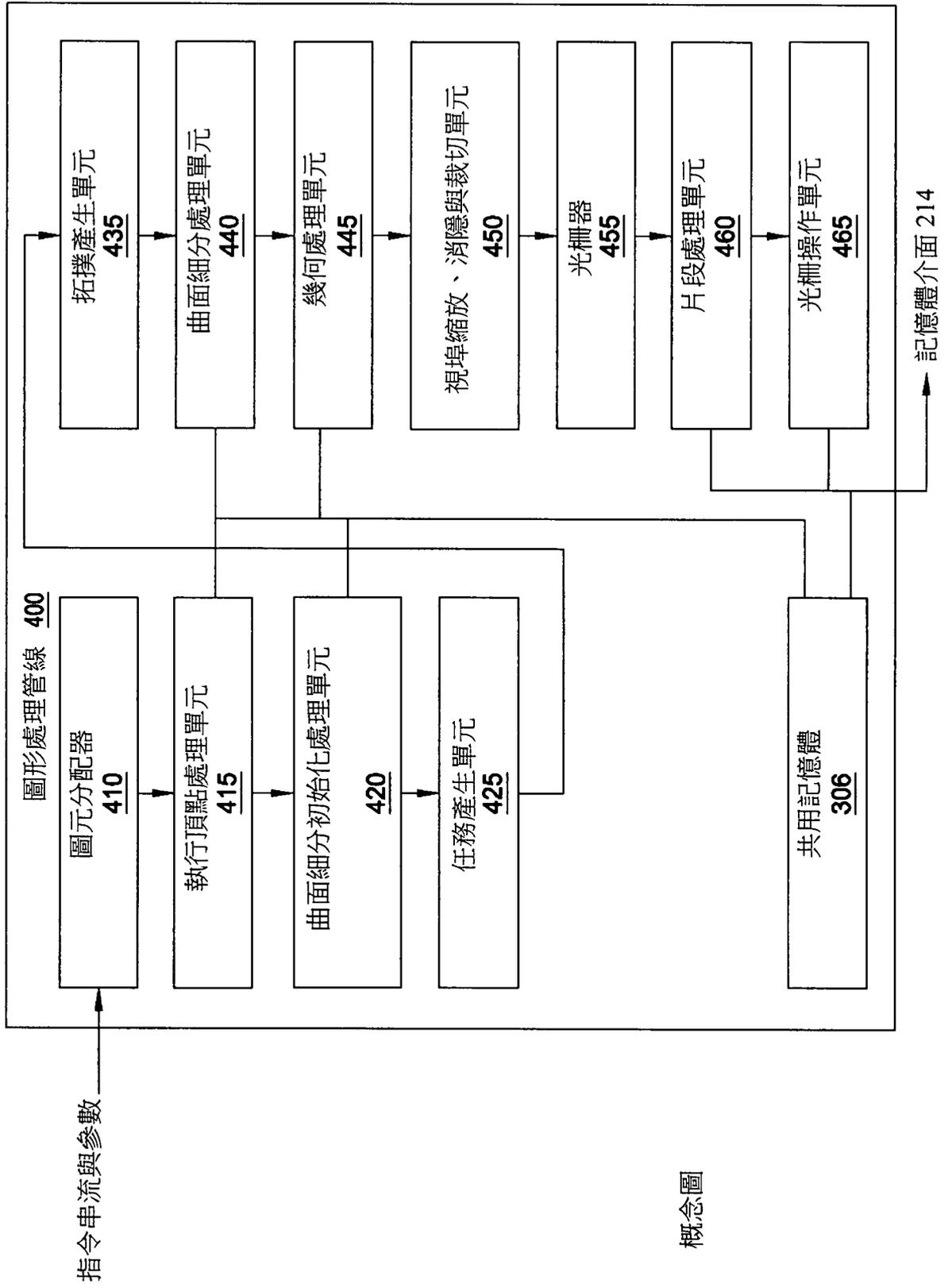
第三 A 圖

4/11

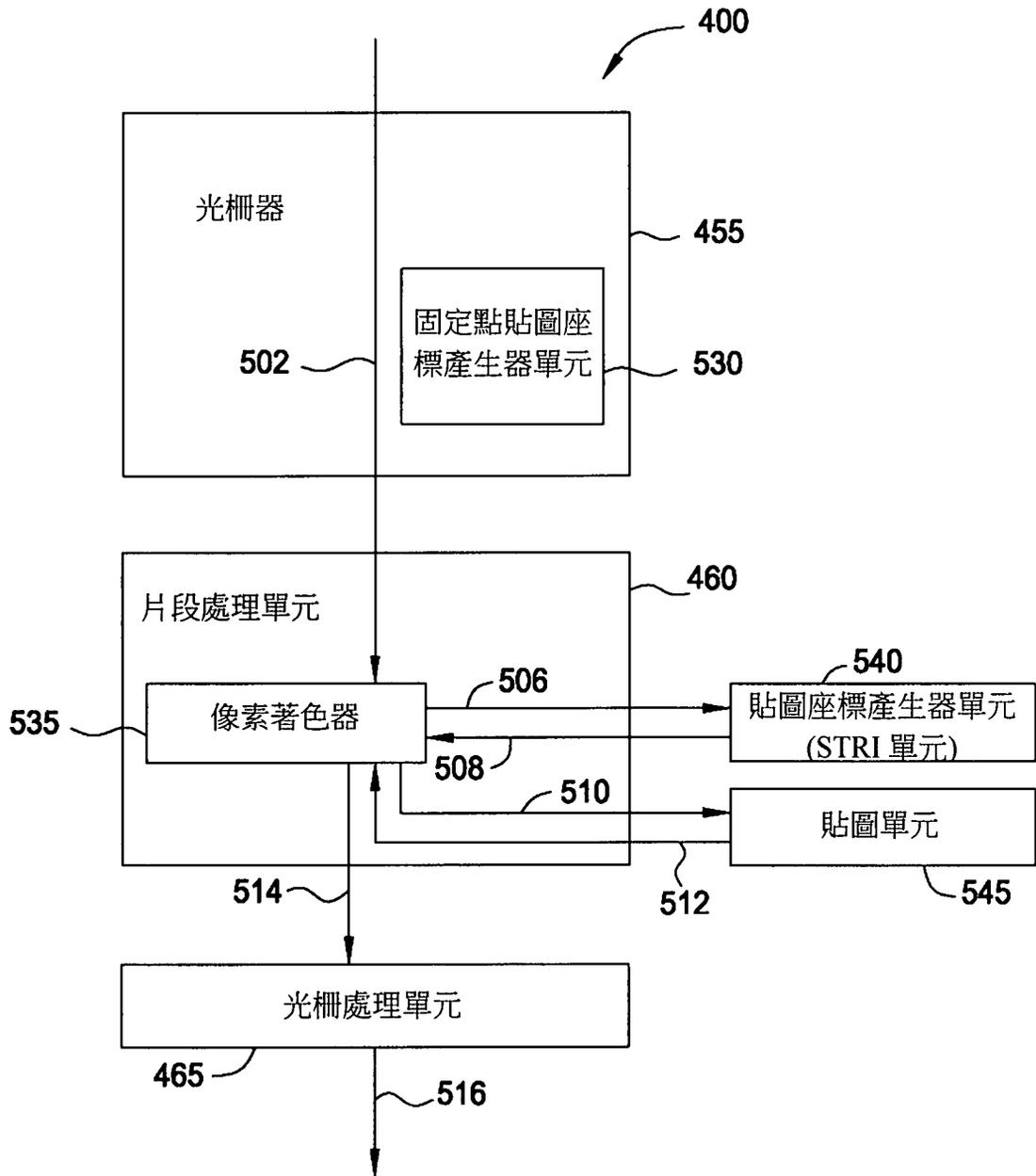
來自一般處理叢集 208
內的管線管理員 305



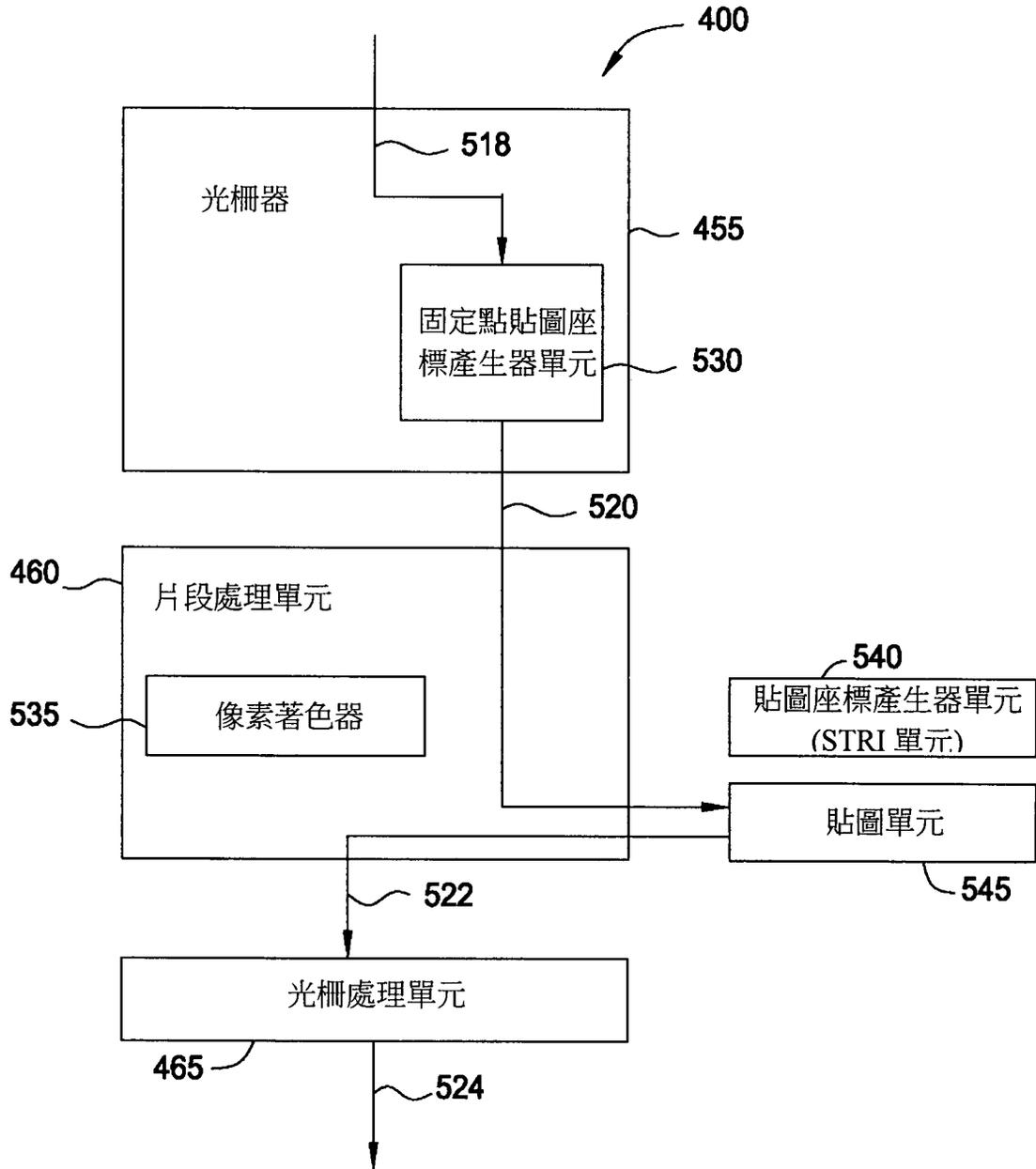
第三 B 圖



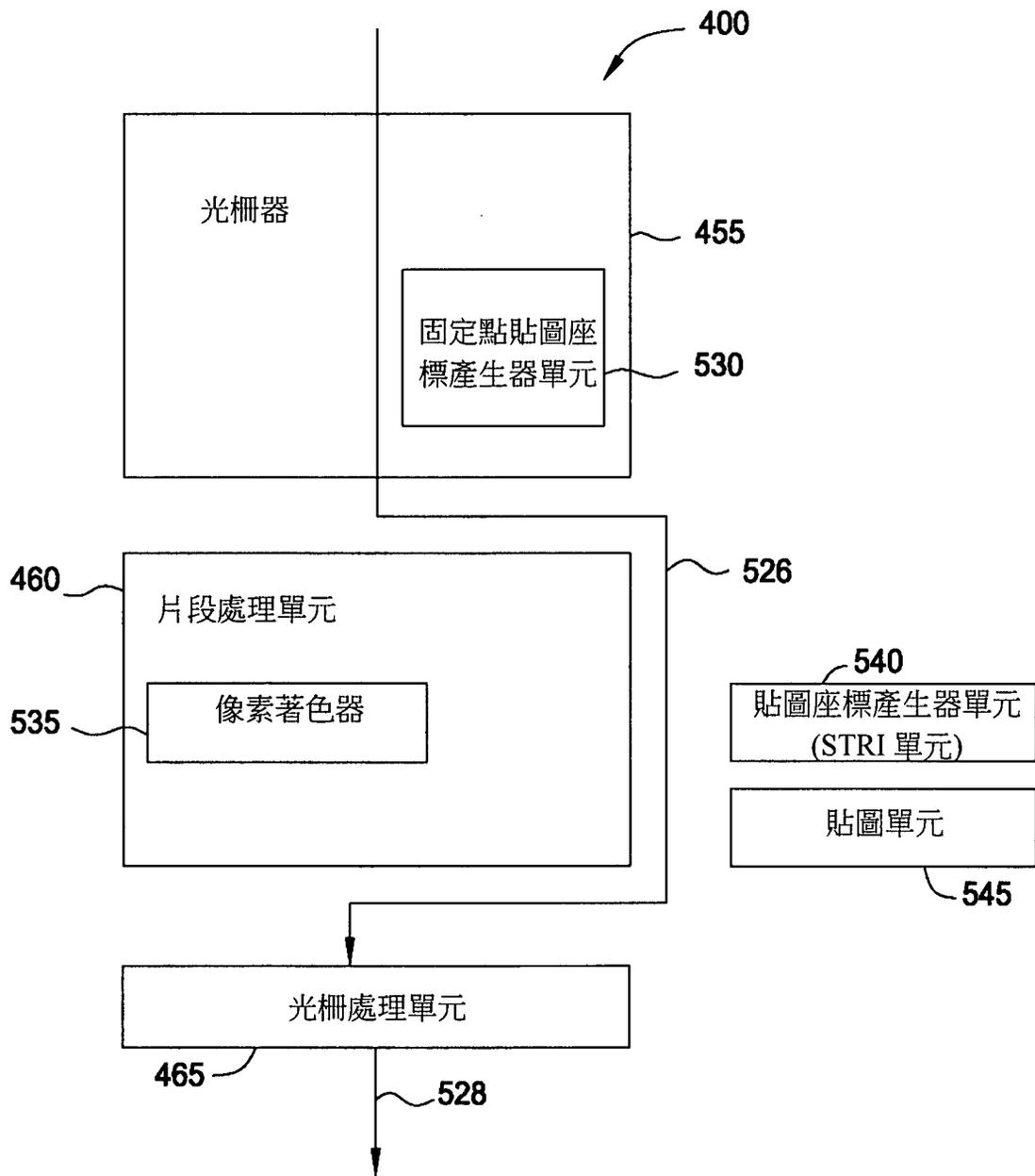
第四圖



第五 A 圖

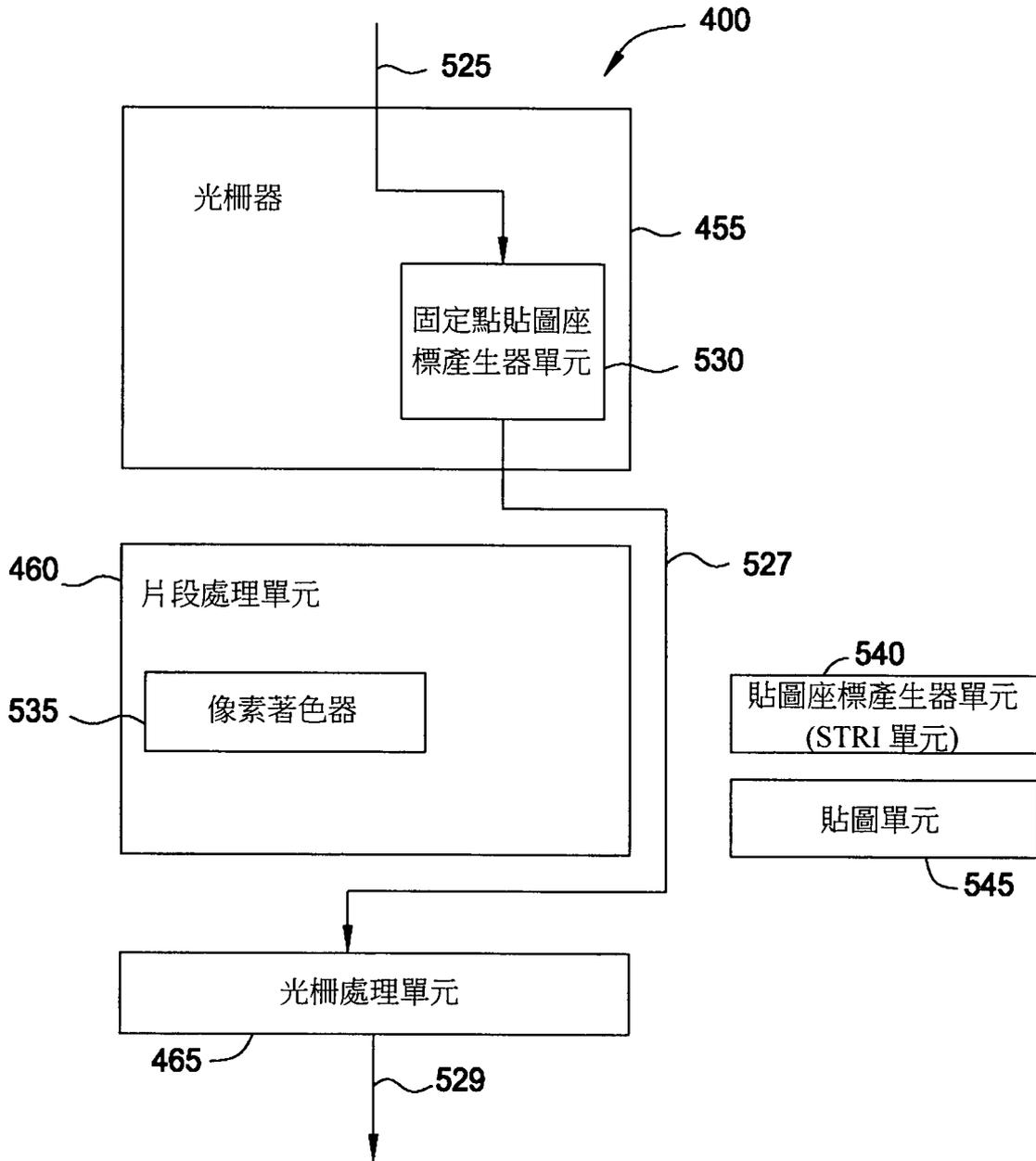


第五 B 圖

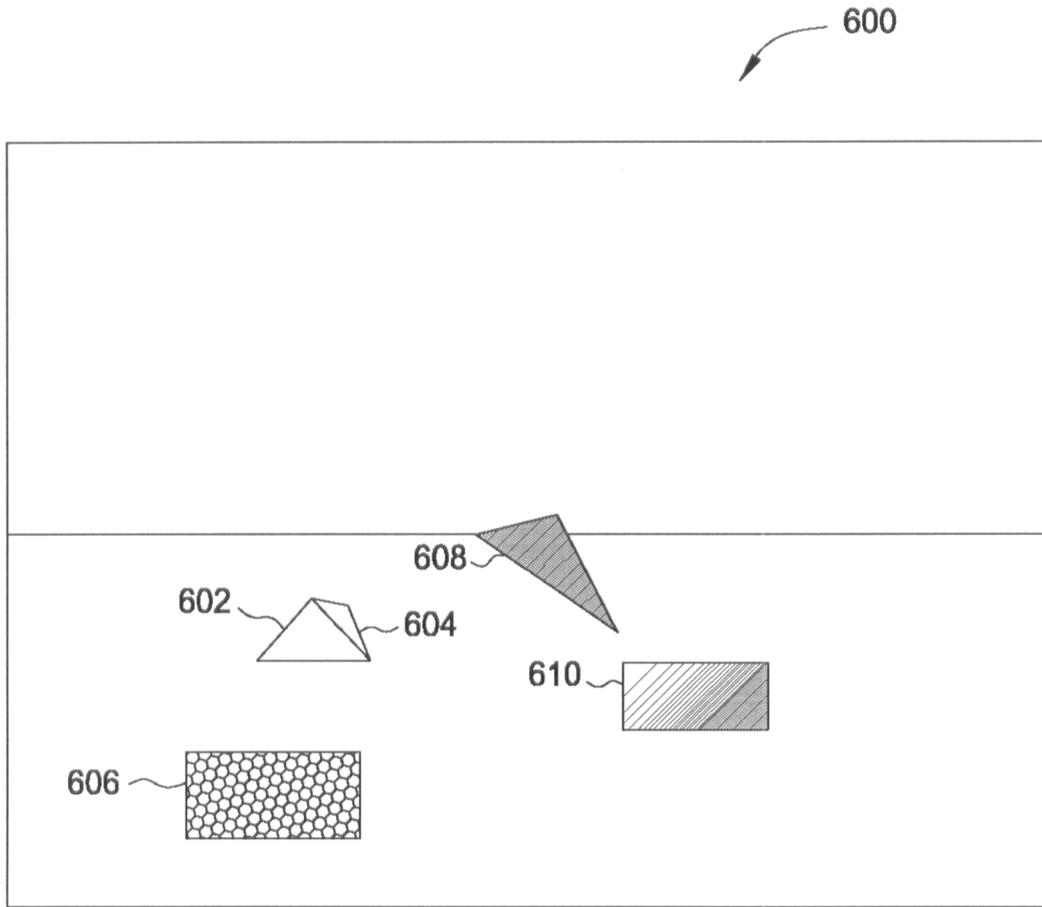


第五 C 圖



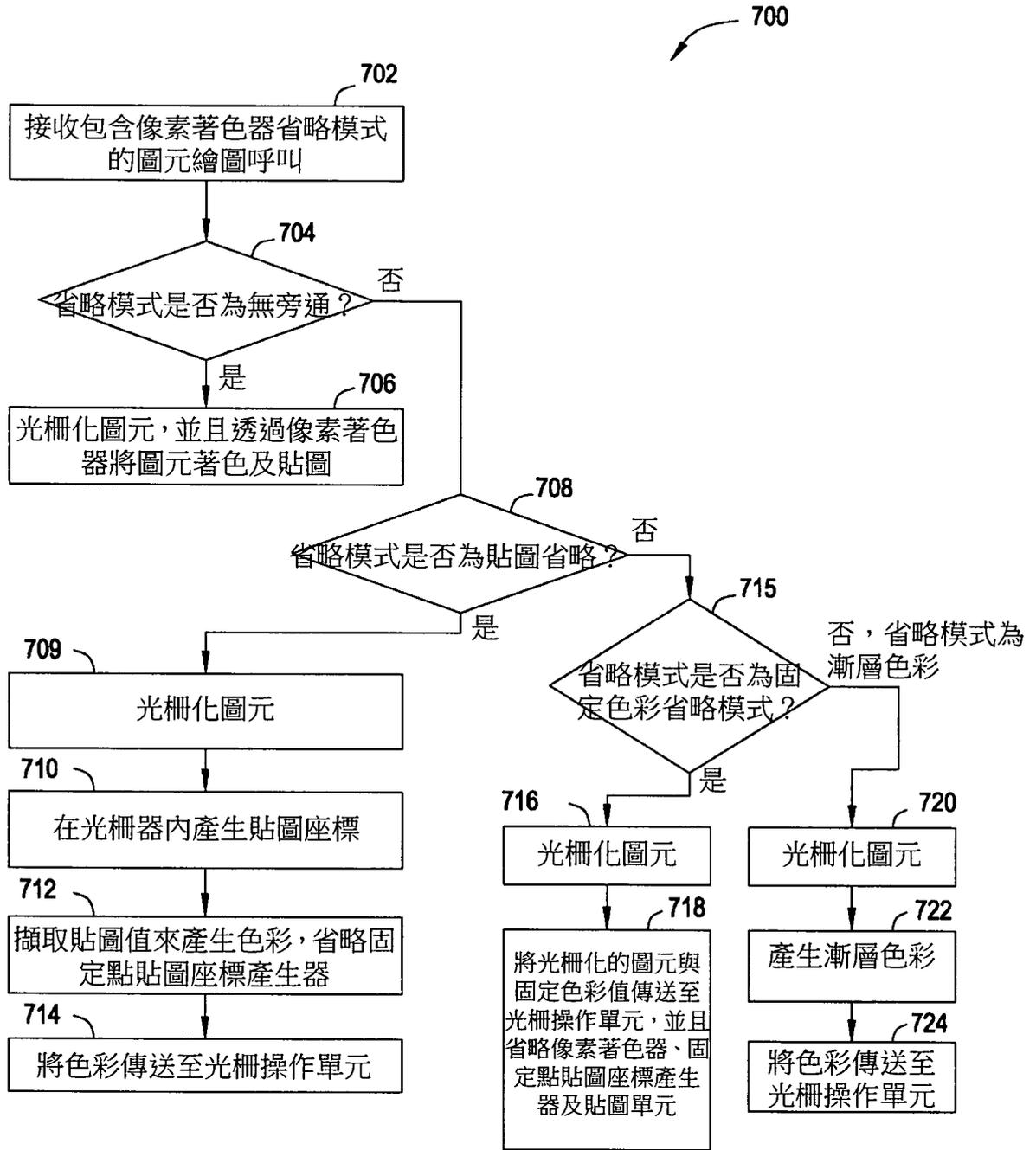


第五 D 圖



第六圖





第七圖